



HAL
open science

Impact des conditions de passivation sur les propriétés électroniques des interfaces III-V et III-N

Olivier Richard

► **To cite this version:**

Olivier Richard. Impact des conditions de passivation sur les propriétés électroniques des interfaces III-V et III-N. Engineering Sciences [physics]. Université de Sherbrooke (Québec, Canada), 2024. English. NNT: . tel-04676757

HAL Id: tel-04676757

<https://hal.science/tel-04676757>

Submitted on 23 Aug 2024

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

UNIVERSITÉ DE SHERBROOKE
Faculté de génie
Département de génie électrique et de génie informatique

Impact des conditions de passivation sur les
propriétés électroniques des interfaces III-V
et III-N

Thèse de doctorat
Spécialité : génie électrique

Olivier Richard

Sherbrooke (Québec) Canada

Août 2024

MEMBRES DU JURY

Vincent Aimez

Directeur

Abdelatif Jaouad

Codirecteur

Laurent Béchou

Évaluateur

Simon Fafard

Évaluateur

Denis Morris

Évaluateur

RÉSUMÉ

Les semi-conducteurs III-V, dont les III-N, sont utilisés dans une vaste gamme de technologies électroniques et opto-électroniques. Les surfaces de ces matériaux tendent à présenter de fortes densités de défauts électroniquement actifs. Ces défauts réduisent les performances des dispositifs associés et introduisent des instabilités dans leur fonctionnement. La passivation concerne les procédés physico-chimiques visant à minimiser la densité des défauts de surface et de stabiliser les dispositifs, de les isoler électriquement et de les protéger de l'influence de l'environnement extérieur (humidité, oxygène, impuretés, etc.). L'aspect d'isolation/protection des dispositifs lors des traitements de passivation est souvent considéré comme l'objectif principal en insistant essentiellement sur la nature du diélectrique déposé qui est généralement du SiO_x ou du Si_xN_y . Peu de travaux considèrent l'effet des conditions de passivation (paramètres du plasma, pré-traitement chimique, etc.) sur la qualité des interfaces. Cette constatation est d'ailleurs aussi valide lorsque le but de la passivation est de répondre à des exigences élevées en termes de propriétés électroniques d'interface comme pour les transistors MOS. Dans cette thèse, nous allons démontrer que les conditions de passivation sont non seulement très importantes, mais qu'elles peuvent avoir un impact déterminant sur les performances des dispositifs III-V et III-N. Nous allons particulièrement apporter la première démonstration expérimentale d'une hypothèse émise par notre groupe de recherche sur l'effet drastique de la fréquence du signal RF durant la formation des interfaces $\text{Si}_3\text{N}_4/\text{GaAs}$ dans un procédé PECVD. En mettant en place un procédé de passivation à fréquence mixte, on a ainsi démontré un procédé qui rassemble les avantages de la basse fréquence et de la haute fréquence en même temps. Les analyses physico-chimiques ont permis d'expliquer les mécanismes de formation de l'interface en relation avec la fréquence RF du plasma. Nous présentons également un nouveau concept de contacts passivants pour les cellules solaires multi-jonctions III-V/Ge. Nos travaux présentent la première implémentation de contacts frontaux non-ohmiques basés sur des interfaces MIS et Schottky pour ces dispositifs. Des performances similaires aux cellules à contacts ohmiques standards sont démontrées, même pour une opération sous haute intensité lumineuse. Toutefois, la technologie de contacts proposée évite l'utilisation de métaux précieux (or, palladium, ...) et se base entièrement sur une métallisation à faible coût en aluminium. Dans la famille III-N, nous démontrons aussi que les conditions plasma lors de la passivation du GaN par dépôt PECVD de SiO_x sont très importantes pour définir les propriétés électroniques des interfaces. Ce procédé utilisé pour développer des grilles de transistors à haute mobilité GaN/AlGaN peut ainsi être optimisé et mieux adapté à l'application. En effet, nous démontrons qu'il est possible par exemple d'ajuster la tension de seuil des dispositifs MIS en fonction des paramètres de dépôt PECVD. Cette technologie de passivation pourrait alors être intéressante pour varier la tension de seuil des transistors GaN/AlGaN tout en maintenant une modulation adéquate du canal. Notamment, cela pourrait contribuer à atteindre la fermeture du canal en l'absence d'une tension sur la grille (transistors normally-off).

Mots-clés : Passivation, semi-conducteurs III-V/N, capacités MIS, cellules solaires, HEMTs

TABLE DES MATIÈRES

1	Introduction	1
2	Passivation des III-V et caractérisation	5
2.1	Origines des états d'interface	5
2.2	Procédés de passivation III-V	7
2.2.1	Passivation chimique des surfaces III-V	7
2.2.2	Dépôts diélectriques pour la passivation des III-V	8
2.3	Caractérisation de la densité d'états d'interface	10
2.3.1	Structure métal-isolant-semiconducteur	10
2.3.2	Conductance et capacité des états d'interface	15
2.3.3	Mesures petits signaux à l'équilibre	16
2.4	Spectroscopie d'électrons photogénérés par rayons X (XPS)	19
3	Passivation basse fréquence du GaAs par dépôt PECVD de nitrure de silicium	21
3.1	Mechanisms of GaAs surface passivation by a one-step dry process using low-frequency plasma enhanced chemical deposition of silicon nitride	23
3.1.1	Abstract	23
3.1.2	Introduction	23
3.1.3	Experiments	25
3.1.4	Results and discussion	26
3.1.5	Conclusion	29
4	Comparaison des interfaces nitrure de silicium/GaAs par PECVD à haute et basse fréquences	31
4.1	Experimental Demonstration of the Strong Impact of Plasma Excitation Frequency Range on Electronic Properties of Silicon Nitride/GaAs Interfaces	33
4.1.1	Abstract	33
4.1.2	Introduction	33
4.1.3	Materials and Methods	35
4.1.4	Results and discussion	35
4.1.5	Conclusion	41
5	Cellules solaires III-V à contacts passivés	43
5.1	Principe de fonctionnement des cellules solaires	43
5.2	Cellules solaires multi-jonctions	46
5.2.1	Contacts en face avant	47
5.2.2	Contacts passivés	49
5.3	Réalisation d'interface MIS et Schottky passivées pour le contact frontal de cellules solaires multi-jonctions III-V	51
6	Cellules solaires multi-jonctions III-V/Ge à contacts Schottky	55

6.1	Low-cost passivated Al front contacts for III-V/Ge multijunction solar cells . . .	57
6.1.1	Abstract	57
6.1.2	Introduction	57
6.1.3	Materials and Methods	59
6.1.4	Results and discussion	60
6.1.5	Conclusions	65
7	Semi-conducteurs III-N, interfaces MOS et électronique de puissance	69
7.1	Propriétés électroniques des semi-conducteurs III-N	69
7.2	Structures HEMT	70
7.3	Diélectriques de grille sur GaN	73
8	Optimisation de la passivation par dépôt PECVD de SiO_x sur GaN	77
8.1	Impact of PECVD deposition on dielectric charge and passivation for n-GaN/SiO _x interfaces	79
8.1.1	Abstract	79
8.1.2	Introduction	79
8.1.3	Experimental	80
8.1.4	Results and discussion	81
8.1.5	Conclusion	91
9	Conclusion	93
A	Protocoles de fabrication	97
A.1	Capacités MOS GaAs	97
A.2	Cellules solaires III-V	98
A.2.1	Contacts passivés	98
A.2.2	Contacts standards	103
A.3	Capacités MOS GaN	106
	LISTE DES RÉFÉRENCES	109

LISTE DES FIGURES

2.1	Distribution énergétique des états de surface dans la bande interdite des semi-conducteurs III-V	5
2.2	Reconstructions de surface (2X4) typiques sur le GaAs	7
2.3	Régimes d'opération de la capacité MIS idéale	12
2.4	Circuit équivalent de la structure MIS idéale. À gauche, les éléments sont détaillés (Inversion, déplétion, pièges de charge dans le volume) et à droite, les éléments sont agglomérés en capacité et conductance parallèles. Used with permission of IOP Publishing, Ltd., from [24]; permission conveyed through Copyright Clearance Center, Inc.	14
2.5	Modèles des états d'interface actuels pour expliquer la dispersion en fréquence	16
2.6	Cas typiques d'une caractérisation par spectre de conductance dans différents régimes. Used with permission of IOP Publishing, Ltd., from [24]; permission conveyed through Copyright Clearance Center, Inc.	17
2.7	Exemple typique de spectres XPS Ga3d (haut) et As3d (bas) Reprinted from [58], with the permission of AIP Publishing.	20
3.1	Electrical characterization of the GaAs/Si _x N _y MIS capacitor : a) C-V measurements b) D _{it} extracted from the 1MHz C-V measurement	26
3.2	XPS spectra : a) Ga 3d for untreated GaAs sample b) As 3d for the untreated GaAs sample c) Ga 3d for LF-PECVD Si _y N _x passivated GaAs sample d) As 3d for LF-PECVD Si _y N _x passivated GaAs sample	28
4.1	Analysis of C-V curves obtained at a probing frequency of 1 MHz on HF and LF-PECVD treated GaAs/Si _x N _y MIS capacitors	36
4.2	Multi-frequency C-V measurements on HF and LF-PECVD treated GaAs/Si _x N _y MIS capacitors	37
4.3	Structures of dielectric stacks deposited for MIS capacitors obtained by cycled deposition	39
4.4	C-V measurements on HF/LF-PECVD cycle treated GaAs/Si _x N _y MIS capacitors	39
4.5	Interface states densities extracted from 1 MHz capacitance measurements HF/LF-PECVD cycle treated GaAs/Si _x N _y MIS capacitors	40
4.6	XPS analysis for GaAs/Si _y N _x interfaces obtained by HF/LF-PECVD cycle	41
5.1	Structure simplifiée d'une cellule solaire. Copyright ©2011 John Wiley & Sons, Ltd. [84].	44
5.2	Circuits équivalents à 1 diode d'une cellule solaire dans le cas idéal (a) et dans le cas comprenant des résistances parasites (b). Reprinted from [126], with permission from Elsevier.	45
5.3	Caractéristiques I-V et P-V générique d'une cellule solaire. [53]	45
5.4	(a) Structure épitaxiale d'une triple-jonction InGaP/(In)GaAs/Ge et (b) utilisation du spectre solaire dans les sous-cellules	47

5.5	Alignement des bandes d'énergie à l'interface n-AlInP/n-GaInP. Reprinted from [107], with permission from Elsevier.	49
5.6	Cellule solaire TOPCON	50
5.7	Alignement des bandes d'énergie dans la technologie TOPCon pour un contact sélectif aux électrons. Reprinted from [37], with permission from Elsevier.	50
5.8	Caractérisation I-V sous illumination AM 1.5D de multi-jonctions III-V/Ge avec contacts ohmiques et avec contacts passivés sur AlInP par dépôt ALD d' Al_2O_3	52
5.9	Caractéristiques I-V de cellules solaires à contacts passivés comparées avec celles de cellules solaires à contacts ohmiques standards	54
6.1	Basic structure of III-V/Ge triple-junction solar cells	58
6.2	Band bending at the interface between a low workfunction metal and an n-type semiconductor	59
6.3	Top layers on which the metallization is deposited	60
6.4	J-V characteristics under AM 1.5D spectrum illumination for a 1 sun intensity .	61
6.5	J-V characteristics without illumination	62
6.6	Performances under concentrated light of passivated Al contacted solar cells compared with the standard Pd/Ge/Ti/Pd contacted device	63
6.7	I-V characteristics under AM 1.5D spectrum illumination for a 1 sun intensity after annealing of completed devices (not performed in the case of the PdGe-TiPd/GaAs interface)	64
6.8	Performances under concentrated light of passivated Al/GaAs contacted solar cells after annealing compared with the standard Pd/Ge/Ti/Pd contacted device	65
6.9	Relative costs of deposited materials for different front contact metallization : AuGe/Ni/Au (200nm/60nm/500nm), Pd/Ge/Ti/Pd/Al (50nm/100nm/50nm/50nm/1000nm) and Al (1000nm)	66
7.1	Réseau cristallin du GaN de type wurzite orientés verticalement selon l'axe c pour la polarité Ga (gauche) et la polarité N (droite). [6]	71
7.2	Structure d'un HEMT basé sur le système GaN/AlGaN. [55]	72
7.3	Alignement des bandes d'énergie de différents diélectriques à une interface avec le GaN [153]	74
8.1	Capacitance-voltage measurement performed with a 1 MHz probing frequency on the SiO_x/GaN structures obtained with the DOE (a) and their corresponding interface states densities (b).	83
8.2	Contour maps of the modeled D_{it} response. When a parameter is not on the axes, it is set at level 2 (see DOE in table 8.1).	86
8.3	Contour maps of the modeled V_{fb} response. When a parameter is not on the axes, it is set at level 2 (see DOE in table 8.1).	87
8.4	Contour maps of the modeled hysteresis response. When a parameter is not on the axes, it is set at level 2 (see DOE in table 8.1).	88
8.5	Capacitance-voltage measurement performed with a 1 MHz probing frequency on SiO_x/GaN structures obtained with varying oxide thickness.	90

LISTE DES TABLEAUX

5.1	Taux de recombinaison et temps de vie associés à différents processus de recombinaison. Le temps de vie est donné dans le cas d'une faible injection pour un matériau type n	46
6.1	Summary of performances under AM 1.5D spectrum illumination for a 1 sun intensity	60
6.2	Summary of performances under AM 1.5D spectrum illumination for a 1 sun intensity after annealing of completed devices (not performed in the case of the PdGeTiPd/GaAs interface)	63
7.1	Propriétés électroniques du Si, du GaN et de l'AlN à 300K	70
7.2	Propriétés de polarisation du GaN, de l'AlN et de l' $\text{Al}_x\text{Ga}_{1-x}\text{N}$ à 300K [3]	71
8.1	PECVD parameters (S, W, P, T) and levels (i, j, k, l = {1, 2, 3}) for the screening experiment of SiO_x deposition	81
8.2	Summary of flatband voltages, hysteresis and D_{it}	84
8.3	Model fit parameters and statistics	85

CHAPITRE 1

Introduction

Les matériaux semi-conducteurs sont omniprésents dans le monde moderne du fait de leurs multiples applications aux technologies des télécommunications, de l'informatique, de la gestion et génération d'énergie, etc. Le silicium est le matériau le plus répandu dans la plupart de ces domaines. C'est un matériau abondant, mécaniquement robuste et qui est disponible à faible coût. Les technologies silicium profitent d'un long historique et donc d'une grande maturité. De nombreux procédés employés dans la fabrication de ces technologies sont bien établis et sont donc bien contrôlés et reproductibles. La chaîne d'approvisionnement et de fabrication sur silicium permet alors la production de dispositifs sophistiqués avec une grande économie d'échelle. Une des raisons principales de la grande maturité des technologies sur silicium est que c'est le premier matériau pour lequel il a été possible d'obtenir une interface semi-conducteur/diélectrique pratiquement inerte au niveau électronique. La réalisation de ce type d'interfaces est sujette à la présence de nombreux défauts qui peuvent agir comme des pièges de charges et des centres de recombinaisons qui détériorent les performances des dispositifs électronique et opto-électroniques. Il se trouve toutefois que la croissance thermique sur le silicium de son oxyde natif, le SiO_2 , permet la formation d'une interface comportant très peu de ces défauts. Cela a été fondamental dans le développement des transistors à effet de champ avec une grille utilisant un empilement métal/oxyde/semi-conducteur (metal/oxide/semiconductor field effect transistor : MOSFETs). Ces dispositifs sont à la base de l'électronique logique employée dans les ordinateurs modernes et représentent un marché énorme qui a grandement contribué au développement des connaissances et du savoir-faire pour les technologies sur silicium en général.

La recherche constante d'amélioration des performances tend à atteindre ses limites pour le silicium et des exploits considérables en termes de fabrication ont été nécessaires pour maintenir ces améliorations au fil du temps. De nombreux matériaux semi-conducteurs présentent des propriétés électroniques supérieures au silicium. C'est le cas de plusieurs matériaux III-V comme le GaAs qui sont étudiés depuis des décennies. Actuellement, ils sont surtout employés pour des dispositifs opto-électroniques comme les diodes électroluminescentes, les lasers et les cellules solaires à haut rendement de conversion. Le développement des technologies sur semi-conducteurs III-V se heurte toutefois à une limitation importante. En effet, il n'existe toujours pas de méthode pour obtenir des interfaces III-V/diélectrique de qualité similaire au système

Si/SiO₂. Pour les dispositifs opto-électroniques, cela implique que les performances des technologies III-V sont inférieures à ce qu'ils sont supposés permettre. Dans le cas des technologies comme les MOSFETs où les interfaces semi-conducteur/diélectrique sont cruciales, il n'existe tout simplement pas de solution viable avec les matériaux III-V.

Les travaux présentés dans ce document portent sur le contrôle des défauts électroniquement actifs présents aux interfaces formées sur les semi-conducteurs III-V. Ces défauts forment un continuum dans la bande interdite des matériaux semi-conducteurs appelé densité d'états d'interface. Les procédés de traitement chimique et de dépôt diélectrique y sont étudiés dans le but de minimiser la densité d'états d'interface, ce qui sera désigné par le terme passivation de surface. Une première partie des travaux porte sur l'étude de la passivation de surface du GaAs lors du dépôt chimique en phase vapeur assisté par plasma (PECVD) de diélectriques. L'outil de caractérisation principal dans ce but est la capacité métal/isolant/semi-conducteur (MIS) dont l'impédance est directement reliée à la qualité de l'interface diélectrique/semi-conducteur. On s'intéressera à l'interface Si_xN_y/GaAs et à l'effet de la fréquence d'excitation du plasma dans la continuité des travaux effectués par le professeur Abdelatif Jaouad. Les travaux de cette thèse ont permis de confirmer l'amélioration des propriétés d'interface par la réduction de la fréquence d'excitation plasma et de démontrer un effet de désoxydation de la surface dans les premiers instants d'activation du plasma. Cela a notamment des implications importantes pour la simplification des procédés d'encapsulation des dispositifs sur GaAs et la réduction du budget thermique associé. Une seconde partie des travaux porte sur l'intégration des procédés de passivation dans la fabrication de dispositifs complets. L'implémentation de contacts frontaux passivés sur les cellules solaires multi-jonctions III-V a été étudiée pour la première fois pour des interfaces MIS et métal/semi-conducteur Schottky. Cela a notamment permis d'obtenir des cellules solaires avec des performances équivalentes aux cellules standard, mais avec une métallisation à faible coût. Enfin, la variation des conditions de dépôt PECVD sera également présentée pour le système SiO_x/GaN. Dans ce cas, un design d'expérience de Taguchi a été appliqué pour diriger l'exploration des paramètres lors de la fabrication de capacités MIS. On montre qu'il est possible de combiner la minimisation de la densité d'états de surface avec la génération d'une charge fixe dans le diélectrique. Le transfert de ce type de dépôts dans la formation des contacts de grille sur les transistors à haute mobilité (HEMTs) GaN/AlGaN serait potentiellement intéressant pour en contrôler la tension de seuil.

La synthèse de la littérature pertinente et les différents travaux effectués lors de cette thèse seront présentés ainsi :

Le chapitre 2 présente les connaissances actuelles sur l'origine des états d'interface et les procédés de passivation, principalement pour le GaAs. La théorie reliée à la caractérisation des

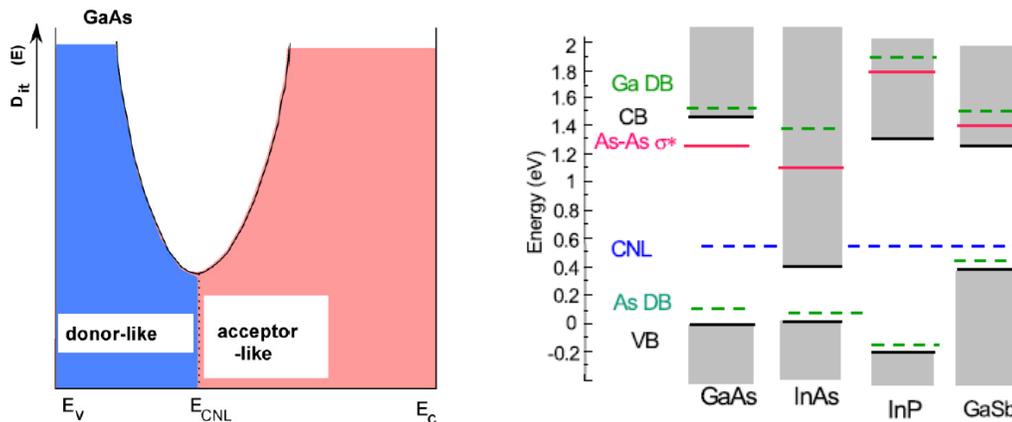
capacités MIS et les spectres d'électrons photo-générés par rayons X (XPS) y sont aussi discutés. Les résultats sur la passivation basse fréquence du GaAs par dépôt PECVD de Si_xN_y est exposé dans le chapitre 3. Ce chapitre est présenté sous forme d'article et a été publié dans le journal *Microelectronic Engineering*. Il démontre l'effet passivant de cette méthode de dépôt avec un prétraitement en chimie humide minimal. Les travaux subséquents sur la passivation des interfaces GaAs/ Si_xN_y sont présentés dans le chapitre 4 et on y rapporte l'effet drastique de la fréquence d'excitation lors du dépôt de Si_xN_y . Cela a fait l'objet d'un article publié dans le journal *Surfaces and Interfaces* dans lequel on compare les interfaces obtenues par des dépôts haute et basse fréquences en considérant les prétraitements en chimie humide de désoxydation et la passivation au soufre. Le chapitre 5 rappelle le fonctionnement des cellules solaires en général et les multi-jonctions III-V sont présentées, ainsi que le fonctionnement des contacts standards et l'intérêt des contacts passivés. Des premiers tests de passivation des contacts frontaux sur des cellules multi-jonctions III-V/Ge sont également montrés pour des interfaces MIS obtenues avec des dépôts d' Al_2O_3 par ALD ainsi que pour des interfaces métal/semi-conducteur Schottky. Les travaux qui ont suivi sur ce sujet sont discutés dans le chapitre 7 et portent sur les contacts passivés Schottky/MIS pour les multi-jonctions III-V et leur comparaison avec des cellules à contacts standards. Ceux-ci ont été publiés dans l'édition spéciale *Recent Advances in Solar Cells and Photovoltaics* du journal *Energies*. Le chapitre 8 discute des propriétés du GaN et du fonctionnement des transistors à haute mobilité électronique (HEMTs) basés sur ce matériau. Les diélectriques de grille les plus étudiés et les procédés de passivation pour le GaN sont aussi passés en revue. Les travaux sur l'optimisation des conditions PECVD pour la passivation du GaN par SiO_x et le contrôle de la charge fixe dans le diélectrique sont présentés dans le chapitre 9. Ils ont fait l'objet d'un article qui a été soumis au journal *Results in Materials* et est en cours de revue.

CHAPITRE 2

Passivation des III-V et caractérisation

2.1 Origines des états d'interface

Les états de surface électriquement actifs sont la conséquence de l'état chimique de la surface d'un matériau semi-conducteur et forment un continuum de niveaux d'énergie dans sa bande interdite. Leur distribution énergétique D_{it} dans les III-V prend généralement une forme en U dont le minimum est le point de neutralité de charge (CNL), tel que montré à la figure 2.1a [45, 89, 120]. Ce point sépare les états donneurs des accepteurs et les deux branches présentent des croissances exponentielles avec la distance par rapport à ce point. Comme son nom l'indique, ce point désigne aussi le niveau d'énergie pour lequel la surface est électriquement neutre. Sa position dans la bande interdite (voir fig. 2.1b) dépend du semiconducteur étudié et est déterminante pour établir dans quelle mesure il est possible de déplacer le niveau de Fermi [78]. La distribution des états de surface peut également présenter des pics isolés [144] et elle dépend du traitement de passivation employé, du plan cristallographique et de la reconstruction de la surface [42].



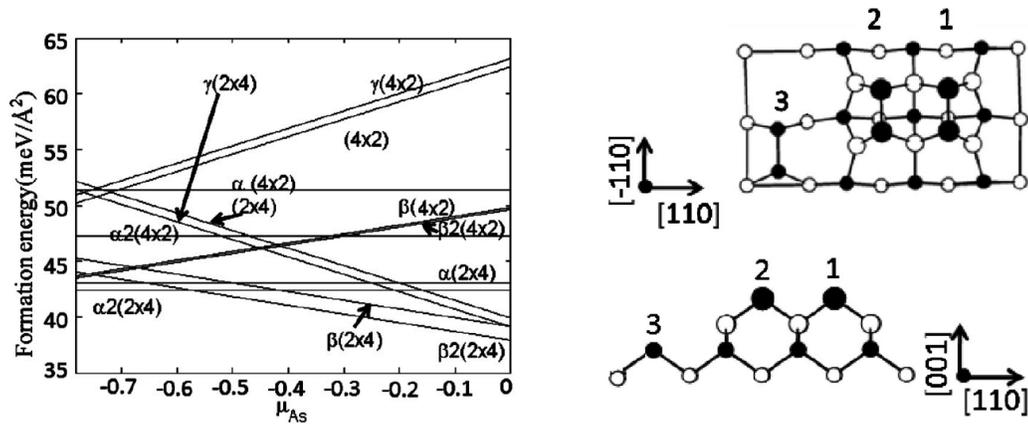
(a) Forme typique de la distribution énergétique. Reprinted from Publication [45], with permission from Elsevier

(b) Position du niveau de neutralité de charge et de certaines liaisons pour divers matériaux. Reprinted from [120], with the permission of AIP Publishing.

FIGURE 2.1 Distribution énergétique des états de surface dans la bande interdite des semi-conducteurs III-V

Une partie de la D_{it} est intrinsèque à la surface. L'arrêt de la périodicité du cristal laisse des liaisons pendantes [134], appelées états de Tamm-Shockley. Dans le silicium, les liaisons hybrides sp^3 nécessitent l'ajout d'un électron pour être passivées [121]. Cela peut être fait par la terminaison de la surface par des atomes d'hydrogène ou simplement avec l'oxyde du silicium. Dans les composés III-V, ces liaisons sont polaires et il y a donc un partage inégal des électrons entre les éléments du groupe III et V [120, 142, 145]. Par exemple, dans le GaAs les liaisons du gallium contribuent $3/4$ d'électrons alors que les liaisons de l'arsenic en contribuent $5/4$. Sur la face polaire du GaAs (100), chaque paire de liaisons est donc en excès ou en déficit de $1/2$ électrons selon la terminaison de la surface (Ga ou As). Les liaisons pendantes vont être en parties comblées par les atomes voisins lors de la reconstruction de la surface, ce qui permettra de minimiser l'énergie. La polarité des liaisons III-V semble être la cause principale de la complexité des reconstructions de surface comparativement à celles du silicium [42, 120, 144]. Par exemple, les reconstructions les plus probables pour le GaAs (100) sont de type (2X4) ou (4X2) [145], où la notation (nXm) indique que les dimensions de la cellule primitive dans le plan de la surface sont n fois selon l'axe x et m fois selon l'axe y celles dans le volume. La fig. 2.2a montre l'énergie de formation de différents types de reconstructions (2X4) et (4X2). Celles-ci correspondent à la présence de quatre dimères As (Ga) dans les cellules des faces riches en As (Ga). Le potentiel chimique de l'arsenic indique la terminaison de la surface variant d'une configuration riche en arsenic ($\mu_{As}=0$) à une configuration riche en gallium ($\mu_{As}<-0.7eV$). La reconstruction $\beta 2(2X4)$ est la plus stable sur pratiquement l'ensemble du domaine de potentiel chimique et est montrée à la fig.2.2b. En comparaison avec la reconstruction (2X4), elle est caractérisée pour une terminaison As par l'absence de deux dimères As sur la couche de surface et d'un dimère Ga manquant dans la seconde couche. Il est à remarquer que pour un potentiel chimique donné, différentes reconstructions ont des énergies de formation similaires. Une surface donnée du GaAs aura alors tendance à présenter plusieurs reconstructions simultanément.

Les différentes espèces chimiques (oxydes, impuretés comme le carbone, métaux, etc.) présentes sur la surface peuvent également contribuer à la D_{it} . Dans les systèmes III-V, les oxydes natifs sont considérés comme des contaminants importants [145, 160]. Ils présentent des stoechiométries variables qui forment des structures complexes. Pour le GaAs, l' As_2O_3 et l' As_3O_5 sont instables et la formation de Ga_2O_3 est favorisée, laissant de l'arsenic élémentaire sur la surface dont les liaisons pendantes et dimères sont une source importante d'états de surface (voir fig.2.1b). L'interface de liaison avec un diélectrique peut aussi être en cause. Le diélectrique est choisi pour réagir de façon limitée avec la surface. Il doit suffire à combler les liaisons pendantes sans se dégrader au profit de la formation d'oxydes à partir du semiconducteur. Selon cette même idée, ils doivent aussi être de bonnes barrières contre la diffusion de l'oxygène. Les



(a) Énergie de formation en fonction du potentiel chimique de l'arsenic. Reprinted from [145], with the permission of AIP Publishing.

(b) Schéma de la reconstruction $\beta 2(2 \times 4)$. Reprinted from [145], with the permission of AIP Publishing.

FIGURE 2.2 Reconstructions de surface (2×4) typiques sur le GaAs

diélectriques comme l' Al_2O_3 et le Gd_2O_3 sont supposés permettre une bonne passivation des liaisons pendantes du Ga et de l'As, car ils sont trivalents comme le GaAs [120]. Leur interface avec le GaAs devrait donc permettre de fournir la charge fractionnaire nécessaire. La formation d'un diélectrique sur une surface III-V tend toutefois à générer une zone de transition désordonnée [26, 42]. La reconstruction de surface sur plusieurs couches atomiques et/ou la présence des différents oxydes natifs sur le substrat rendent difficile l'obtention d'une interface abrupte. Cette zone de transition comporte des défauts qui vont échanger des charges avec le semiconducteur via l'effet tunnel. Un effet similaire se produit malgré la formation d'une interface nette si le diélectrique est lui-même défectueux [82].

2.2 Procédés de passivation III-V

La passivation des semiconducteurs III-V se fait généralement en deux étapes principales. La surface semiconductrice est d'abord traitée chimiquement puis un matériau diélectrique est crû ou déposé sur la surface dans le but de la stabiliser. Actuellement, les meilleurs procédés de passivation du GaAs pouvant être implémentés en industrie laissent habituellement une D_{it} largement supérieure à $10^{11} \text{cm}^{-2} \text{eV}^{-1}$, donc plusieurs ordres de grandeur au-delà des meilleurs interfaces Si/SiO₂. Dans cette section, on s'attardera aux différents traitements sur le GaAs et autres III-V.

2.2.1 Passivation chimique des surfaces III-V

La plupart des méthodes de préparation de surface des semiconducteurs III-V commencent par le retrait des impuretés de type organique. Cette étape standard est faite par trempages séquentiels dans divers solvants, par exemple, acétone-isopropanol-eau déionisée suivi d'un séchage

à l'azote. Ensuite, diverses solutions acides ou basiques permettent de modifier l'état chimique de la surface comme le HCl, HF, NH_4OH , H_3PO_4 , etc [41, 42]. Idéalement, cela permet de retirer toutes les formes d'oxydes natifs, de retirer des impuretés et d'altérer la reconstruction de la surface vers une forme moins complexe ou dénuée de certaines structures générant des états de surface (Ex. : dimères As-As) [160]. Ce type de traitement en chimie humide est souvent insuffisant comme préparation à la .

Le traitement au soufre a été appliqué avec un certain succès dans de nombreuses études sur différents matériaux III-V. [42, 65, 83]. Des traitements similaires avec du fluore [77, 154] ou du selenium [101] ont aussi été testés séparément ou en complément du procédé au soufre. En utilisant une solution comme le $(\text{NH}_4)_2\text{S}$ ou le H_2S , il est possible de terminer la surface par des liaisons sulfides. Les oxydes natifs sont solubles dans cette solution et elle permet donc de les retirer en grande partie ou totalement. Des traces de Ga_2O_3 restent présentes lorsque la solution est aqueuse, mais sont bien retirées pour une solution à base d'alcool [160]. L'avantage de ce type de traitement est que la terminaison de la surface par un atome comme le soufre permet d'éviter la réoxydation du substrat. Les terminaisons sulfides sont toutefois instables dans l'air et se dégradent dans le temps. Le dépôt diélectrique subséquent doit donc être fait dans un délai assez court pour fixer les liaisons S. Un effet de passivation a été montré avec cette technique par la réduction de la D_{it} à proximité des bandes de valence et de conduction. La passivation par le soufre est toutefois incomplète [143, 156], parce que les dimères As-As ne sont pas entièrement retirés et que la liaison pendante du Ga n'est pas saturée par le soufre. Les traitements de vapeurs chimiques ont aussi été étudiés pour préparer la surface avant et/ou pendant le dépôt diélectrique. Pour les traitements plasmas, le bombardement ionique ou la réaction chimique avec les divers précurseurs permet de graver ou de réorganiser la surface [42, 67, 69, 160]. Par exemple, des prétraitements de nitruration avec des plasmas N_2 et NH_3 ont été étudiés par différents groupes de recherche [25, 42, 142, 160]. Au-delà de l'effet de la désoxydation, l'effet recherché est de laisser une terminaison N sur la surface. Dans le cas du GaAs, une liaison Ga-N serait obtenue et la force de cette liaison permettrait d'obtenir une surface très stable. Les traitements par l'hydrogène atomique ou ionisé ont également été étudiés dans le contexte du nettoyage du GaAs et comme prétraitement de passivation de ce matériau et cela permet également d'obtenir une désoxydation de la surface [8, 111, 136, 137]. Il a toutefois été montré qu'une surexposition à l'hydrogène peut être néfaste, car l'hydrogène attaque le GaAs et laisse une surface comportant des lacunes d'As et du Ga métallique.

2.2.2 Dépôts diélectriques pour la passivation des III-V

Plusieurs méthodes de dépôt diélectrique ont été testées sur les III-V. La croissance des oxydes naturels du GaAs par oxydation anodique et thermique (à l'instar du Si) [45] donne des interfaces

instables avec des D_{it} élevées ($10^{13}\text{cm}^{-2}\text{eV}^{-1}$ - $10^{14}\text{cm}^{-2}\text{eV}^{-1}$). D'autres diélectriques comme l' Al_2O_3 ont pu être déposés par pulvérisation RF ou évaporation par faisceau d'électrons (E-beam) directe des oxydes ou bien en utilisant des cibles métalliques suivi d'une oxydation [129]. En général, ces techniques ne permettent pas de contrôler de façon optimale la qualité des interfaces et ne sont donc pas les meilleurs choix. Le dépôt E-beam sous ultra-vide de Ga_2O_3 et de $\text{Ga}_2\text{O}_3/\text{Gd}_2\text{O}_3$ a tout de même montré de grandes améliorations par rapport à d'autres diélectriques déposés par la même technique [75, 103]. Ces dépôts sont supposés avoir permis d'obtenir parmi les plus faibles densités d'états d'interface vers le centre du bandgap du GaAs (10^{10} - $10^{11}\text{cm}^{-2}\text{eV}^{-1}$). Cela a d'ailleurs permis la fabrication des premiers MISFETs fonctionnels sur GaAs, même si l'atteinte du régime d'inversion de la surface n'a pas été démontrée [45]. La synthèse in-situ de diélectriques (Si_3N_4 , SiO_2 , high-k) suite à l'épitaxie des III-V est aussi employée en incluant notamment des couches interfaciales nanométriques comme le Si intrinsèque, ce qui donne également des interfaces de grande qualité [45]. Ces techniques sont toutefois très contraignantes du point de vue de la fabrication étant donné qu'elles sont réalisées dans des chambres d'épitaxie avec désoxydation et elles doivent nécessairement être réalisées en début de séquence de fabrication.

L'ALD est une des techniques actuellement les plus étudiées pour la passivation des III-V. Le principe est d'exposer le semi-conducteur aux précurseurs de la couche diélectrique de façon séquentielle [42, 160]. Ainsi, la surface réagit avec un seul des précurseurs jusqu'à ce qu'elle soit saturée et on obtient une couche monoatomique. En alternant les précurseurs, le diélectrique se forme couche par couche. Cette technique est limitée par sa faible vitesse de dépôt, mais la structure du diélectrique et son épaisseur sont très bien contrôlées. On obtient une couche qui se conforme pratiquement parfaitement à la surface, qui présente peu de trous ("pinholes") et dont les contraintes mécaniques sont faibles. Un autre avantage de cette technique est qu'elle peut être implémentée pour être auto-nettoyante. Lors du premier cycle, l'exposition à certains précurseurs comme le NH_3 ou le triméthylaluminium (TMA) enlève efficacement les oxydes natifs. Cette technique est devenue dans les dernières années un standard du dépôt de diélectriques high-k. Notamment, différentes variantes du HfO_2 [32, 48, 69, 153] et l' Al_2O_3 [22, 155, 158] ont permis d'obtenir de bonnes qualités d'interfaces. Des couches interfaciales comme l' AlN , le Si_3N_4 et le ZnO ont été développées [73, 129, 150] et permettent de réduire encore plus le D_{it} . Dans l'optique d'une technologie MIS, la qualité de passivation est toutefois toujours insuffisante.

La technique PECVD est une option peu coûteuse et la qualité des interfaces démontrées peut être comparable sous certaines conditions aux résultats obtenus avec l'ALD standard [42]. Bien qu'il n'est peut-être pas envisageable d'utiliser cette technique pour une technologie MIS, c'est

une des méthodes les plus appropriée en ce qui concerne l'encapsulation des composants III-V. Les précurseurs utilisés en PECVD pour le dépôt de la couche diélectrique sont tous présents dans une chambre basse pression [60]. Un plasma couplé capacitivement est obtenu par excitation RF entre 2 plaques parallèles et une tension DC apparaît naturellement par accumulation de charges ou peut être contrôlée. Elle peut être utilisée pour amener les espèces ionisées sur la surface du substrat ou bien ces dernières vont simplement diffuser vers elle. L'excitation AC est généralement faite à haute fréquence (standard 13.56 MHz). Dans ce cas, la dynamique des ions est surtout contrôlée par la tension DC ou la diffusion. Le fait de diminuer la fréquence permet toutefois de générer du bombardement ionique [63], ce qui peut être bénéfique à la restructuration de la surface, à son nettoyage et à la formation de liaisons passivantes. Le diélectrique le plus fréquemment déposé par cette technique pour la passivation des III-V est le Si_3N_4 [45]. Il présente l'avantage d'être déposé sans oxygène et forme une barrière de diffusion efficace contre les contaminants métalliques et ceux provenant de l'air ambiant (humidité, oxygène, carbone). Ce diélectrique est déposé de façon courante en industrie et le procédé est donc bien contrôlé. Différents groupes de recherche s'intéressent à la passivation des III-V par Si_3N_4 PECVD pour former des couches interfaciales en vue d'une technologie MIS [72, 128], mais surtout pour l'encapsulation des composants opto-électroniques [49, 59, 99, 161]. Il a toutefois été montré qu'avec le procédé usuel employant une excitation RF haute fréquence (13.56 MHz) pour la passivation du GaAs, il est nécessaire de faire le pré-traitement au soufre et de procéder au recuit haute température ($>500^\circ\text{C}$) pour réduire la D_{it} autour de $10^{11}\text{cm}^{-2}\text{ev}^{-1}$ [113, 114]. Des progrès notables ont été accomplis au laboratoire de micro-fabrication de l'Université de Sherbrooke par le développement d'un procédé de Dépôt PECVD de Si_3N_4 à basse fréquence sur GaAs et AlGaAs [61, 63]. Cela a permis de montrer le désancrage du niveau de Fermi et une D_{it} de l'ordre de $10^{11}\text{cm}^{-2}\text{ev}^{-1}$ sans nécessairement recourir au traitement au soufre ou au recuit de l'interface.

2.3 Caractérisation de la densité d'états d'interface

2.3.1 Structure métal-isolant-semiconducteur

La structure métal/isolant/semi-conducteur (MIS) est souvent utilisée pour la caractérisation des interfaces semi-conducteur/diélectrique, d'une part, car elle est très sensible à la qualité de la passivation et, d'autre part, elle constitue l'élément clé quand on cherche à développer une technologie de transistors MIS. La capacité et la conductance de cette structure permettent d'accéder à une partie de l'information sur la distribution de la D_{it} et la dynamique de recombinaison des porteurs de charge [95, 134]. Supposant une structure idéale où les états de surface sont absents, les expressions de la capacité du semi-conducteur selon la tension de grille (C-V) peuvent être obtenues dans deux cas limites (équations 2.1 à 2.4)[95, 134], les basses fréquences ($C_{P,BF}$)

et les hautes fréquences ($C_{P,HF}$). Partant de l'équation de Poisson et prenant les densités de porteurs dans l'approximation de Boltzmann, la dérivation prend pour acquis que les porteurs minoritaires sont toujours en phase avec le signal AC dans la limite basse fréquence (équation 2.1). À l'inverse, dans la limite haute fréquence (éq. 2.2 donnée pour le cas type p), il est plutôt admis que les porteurs minoritaires ne suivent pas du tout le signal AC. Ces cas limites sont valides lorsque les minoritaires ne peuvent être générés ou capturés que via des centres de recombinaison dans le volume du semi-conducteur. Leur temps de réponse est donc limité par la rapidité du processus Shockley-Read-Hall (SRH). Dans le cas haute fréquence, notons l'introduction du champ électrique adimensionnel $F(v_s, u_b)$ à l'équation 2.3, et la fonction Δ à l'équation 2.4 qui exprime la constance de la charge d'inversion et sa redistribution.

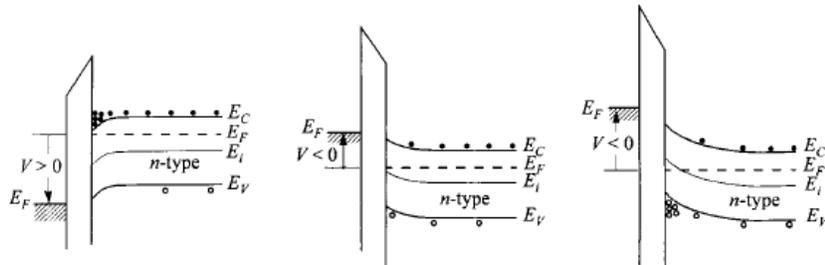
$$C_{P,BF} = \text{Signe}(v_s) \frac{\epsilon_{sc}}{\lambda_i} \frac{\sinh(v_s + u_b) - \sinh(u_b)}{\sqrt{2}(\cosh(v_s + u_b) - \cosh(u_b) - v_s \sinh(u_b))^{1/2}} \quad (2.1)$$

$$C_{P,HF} = \text{Signe}(v_s) \frac{\epsilon_{sc}}{\lambda_p} \frac{1 - e^{-v_s} + (n_i/N_A)^2 ((e^{v_s} - 1) (\frac{\Delta}{\Delta+1}) + 1)}{F(v_s, u_b)} \quad (2.2)$$

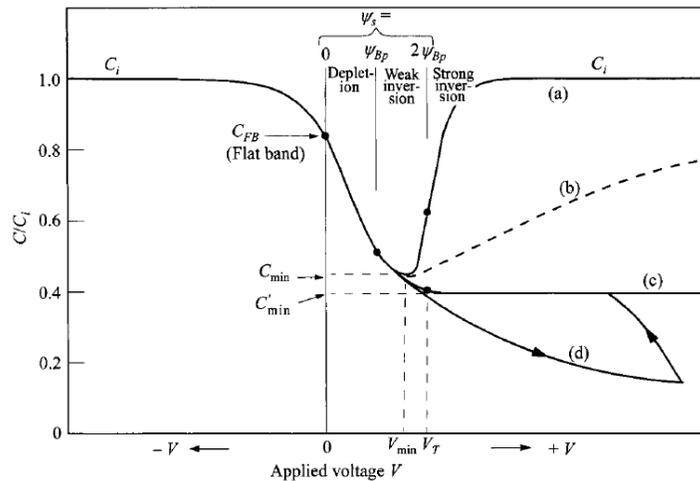
$$F(v_s, u_b) = \sqrt{2} (v_s + e^{-v_s} + e^{2u_b} (e^{v_s} - 1)) \quad (2.3)$$

$$\Delta \approx \frac{F(v_s, u_b)}{e^{v_s} - 1} \left(\int_0^{v_s} \frac{e^v - e^{-v} - 2v}{F^3(v, u_b)} dv - 1 \right) \quad (2.4)$$

(où u_b et v_s sont la position du niveau de Fermi dans le volume et la courbure de bandes (adimensionnels), λ_i et λ_p sont les longueurs de Debye intrinsèque et extrinsèque, N_A est la densité de dopants, n_i est la densité intrinsèque et ϵ_{sc} est la permittivité du semiconducteur.)



(a) Courbure des bandes d'énergie en surface (exemple type n), de gauche à droite : accumulation, déplétion, inversion. Used with permission of Elsevier Science & Technology Journals, from [134]; permission conveyed through Copyright Clearance Center, Inc.



(b) Courbes C-V (exemple type p) dans différents cas de fréquence du signal AC : basse fréquence (a), haute fréquence (c), fréquence intermédiaire (b). Le cas de la déplétion profonde est aussi montré (d). Used with permission of Elsevier Science & Technology Journals, from [134]; permission conveyed through Copyright Clearance Center, Inc.

FIGURE 2.3 Régimes d'opération de la capacité MIS idéale

Sous l'influence de la tension, les bandes d'énergie du semiconducteur se courbent près de la surface et on distingue trois régimes principaux : l'accumulation, la déplétion et l'inversion [95]. Les courbures de bandes associées dans le cas d'un semiconducteur type n sont présentées à la fig.2.3a. En accumulation, le niveau de Fermi se rapproche de la bande des porteurs majoritaires et leur densité augmente. En déplétion, le niveau de Fermi se rapproche de la bande minoritaire et les majoritaires disparaissent progressivement de la surface. Ils laissent derrière eux les dopants ionisés formant une zone de charge d'espace dont l'épaisseur croît jusqu'à l'apparition d'une couche d'inversion suffisamment dense. L'inversion commence lorsque le niveau de Fermi croise le niveau intrinsèque en se rapprochant de la bande minoritaire. Les minoritaires générés via les centres de recombinaison SRH forment une fine couche à la surface. L'inversion est dite forte lorsque la densité de minoritaires devient comparable à la densité de dopants. À ce point, la couche d'inversion écrante totalement le champ électrique devant la couche de déplétion dont la profondeur n'évolue plus.

La capacité totale de la structure MIS en fonction de la tension de grille est représentée à la figure 2.3b. Elle correspond à la mise en série de la capacité $C_P = C_d + C_i$ du semiconducteur (C_d et C_i sont définis plus bas) et de la capacité de l'oxyde C_{ox} , tel que montré sur le circuit équivalent de la figure 2.4. En accumulation, on mesure la capacité de l'oxyde, car la capacité du semiconducteur est alors très élevée. Lorsque la polarisation de la structure MIS force les porteurs majoritaires à quitter la surface, la couche de déplétion (capacité C_d) domine la capacité totale et celle-ci décroît jusqu'à l'inversion forte. À mesure que la densité de porteurs minoritaires augmente en inversion (capacité C_i), la capacité du semiconducteur croît de nouveau et on retrouve la capacité de l'oxyde en forte inversion. Ce dernier point n'est vrai que pour une fréquence suffisamment basse puisque la couche d'inversion peut rester en phase avec le signal AC. À haute fréquence, ce sera plutôt la couche de déplétion qui réagira au signal et on mesurera donc une capacité minimum définie par l'épaisseur maximale de la couche de déplétion. La déplétion profonde se produit si la rampe de tension est trop rapide pour atteindre l'équilibre en inversion. La génération des minoritaires en surface est alors trop lente pour écranter le champ électrique sur la zone de déplétion et cette dernière continuera donc à croître au-delà de l'épaisseur maximale qui aurait été obtenue en équilibre. Cette situation se produit en particulier pour les semi-conducteurs à large bande interdite, car le temps caractéristique de génération des minoritaires est plus élevé.

La conductance parallèle G_P [95] est plus complexe à décrire dans la structure MIS idéale. En l'absence d'états d'interface et négligeant la diffusion des porteurs minoritaires, cette conductance est due aux phénomènes de génération-recombinaison dans le volume semiconducteur et est surtout importante dans le régime d'inversion. La génération-recombinaison SRH est suffi-

samment rapide pour que la couche d'inversion évolue en synchronicité avec le signal AC et la conductance parallèle correspond à la dissipation d'énergie lors de ce processus. Cela est vrai pour de basses fréquences et la conductance parallèle sera pratiquement constante dans ce régime. Elle est donnée par l'élément G_{gr} qui sera purement résistif et qui peut être approximé par l'équation 2.5. On a également introduit la capacité C_{bt} correspondant aux centres de recombinaison actifs en bordure de la zone de déplétion. Lorsque la fréquence augmente, un décalage de phase apparaît entre le signal AC et le processus SRH. Les éléments C_{Tn} et C_{Tp} expriment les pertes reliées à ce décalage. Pour un semiconducteur de type p en inversion, l'élément C_{Tp} devient négligeable devant C_i . La conductance parallèle peut alors être exprimée par l'équation 2.7 et l'évolution de C_{Tn} et G_{gr} avec la fréquence est donnée aux équations 2.8 et 2.9. Lorsque l'oscillation AC devient très rapide devant le temps de recombinaison, la conductance G_P est dominée par l'élément C_{Tn} qui est purement résistif.

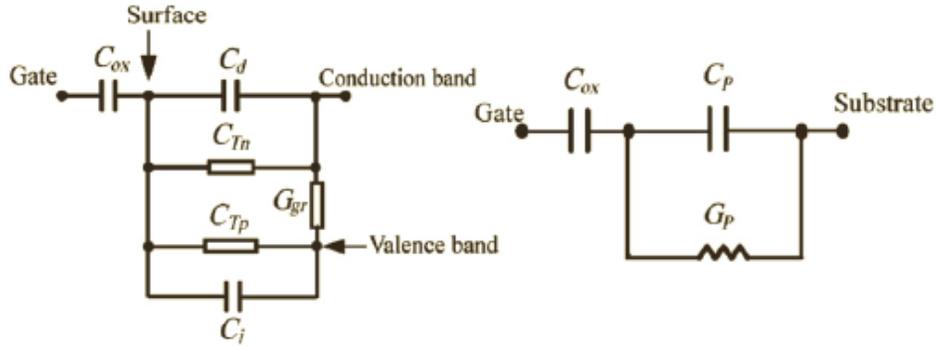


FIGURE 2.4 Circuit équivalent de la structure MIS idéale. À gauche, les éléments sont détaillés (Inversion, déplétion, pièges de charge dans le volume) et à droite, les éléments sont agglomérés en capacité et conductance parallèles. Used with permission of IOP Publishing, Ltd., from [24]; permission conveyed through Copyright Clearance Center, Inc.

$$G_P = G_{gr} = \frac{C_{bt}}{\tau_p} \ln \frac{\tau_p}{\tau_n} \quad (2.5)$$

$$C_{bt} t = \sqrt{2} C_d \frac{n_T}{N_A} \left(1 - \frac{v_T}{u_B}\right)^{-1/2} \quad (2.6)$$

$$G_P = \Re(i\omega C_{Tn} + G_{gr}) \quad (2.7)$$

$$i\omega C_{Tn} = \frac{C_{bt}}{\tau_n} \left(\frac{1}{2} \ln(1 + \omega^2 \tau_n^2) + \frac{i}{\tan \omega \tau_n} \right) \quad (2.8)$$

$$G_{gr} = \frac{C_{bt}}{\tau_p} \frac{\ln \frac{\tau_p}{\tau_n} + 2 \ln(1 + i\omega \tau_n)}{1 + i\omega \tau_n} \quad (2.9)$$

(où ω est la fréquence angulaire, C_D est la capacité de déplétion, n_T est la densité de pièges dans le volume, v_T est leur position dans la bande interdite (adimensionnelle) et τ_n et τ_p sont les temps de capture des électrons et trous.)

2.3.2 Conductance et capacité des états d'interface

L'admittance des états d'interface peut être incluse dans le circuit équivalent comme une capacité et une conductance en parallèle avec les éléments associés au volume. Un premier traitement de la densité d'états d'interface suppose que ceux-ci se trouvent dans une couche limite en surface du semiconducteur et interagissent directement avec les bandes d'énergie via capture et émission SRH. Dans ce cas, la capacité C_{it} et la conductance G_{it} associées sont données par les équations 2.10 et 2.11 [95]. Elles décrivent la réponse en fréquence d'une distribution d'états dont la densité totale aurait une capacité C_T dans une mesure statique. La dépendance en fréquence de C_{it} peut donner lieu à une dispersion apparaissant comme un décalage en tension de la courbe C-V, tel qu'illustré à la figure 2.5b. Ce n'est toutefois pas ce qui est observé généralement sur les III-V. Une dispersion verticale peut se produire et apparaît comme un affaissement des courbes C-V [51] (voir figure 2.5b). D'autres modèles ont été appliqués notamment au GaAs et reproduisent bien la dispersion verticale. Les modèles des pièges de l'oxyde ("border traps") [135, 157] et de couche désordonnées ("disorder induced gap states DIGS") [89, 131] supposent que les porteurs de charge transitent entre le semiconducteur et les états d'interface via l'effet tunnel. Leur temps de réponse varie donc aussi avec la distance entre les états d'interface et la couche semiconductrice. Les modèles border traps et DIGS sont toutefois subtilement différents comme le démontrent leurs circuits équivalents respectifs illustrés à la figure 2.5a. Actuellement, le modèle DIGS est plus accepté du fait de certains problèmes avec le modèle des border traps [34]. Notamment, ce dernier produit l'apparition d'une capacité maximale au-delà de celle de l'oxyde à basse fréquence. Le traitement mathématique est aussi plus simple pour le modèle DIGS et des expressions analytiques sont obtenues pour les réponses en fréquence de la capacitance $C_{it-digs}$ (équation 2.12) et de la conductance $G_{it-digs}$ (équation 2.13) des états de surface [131].

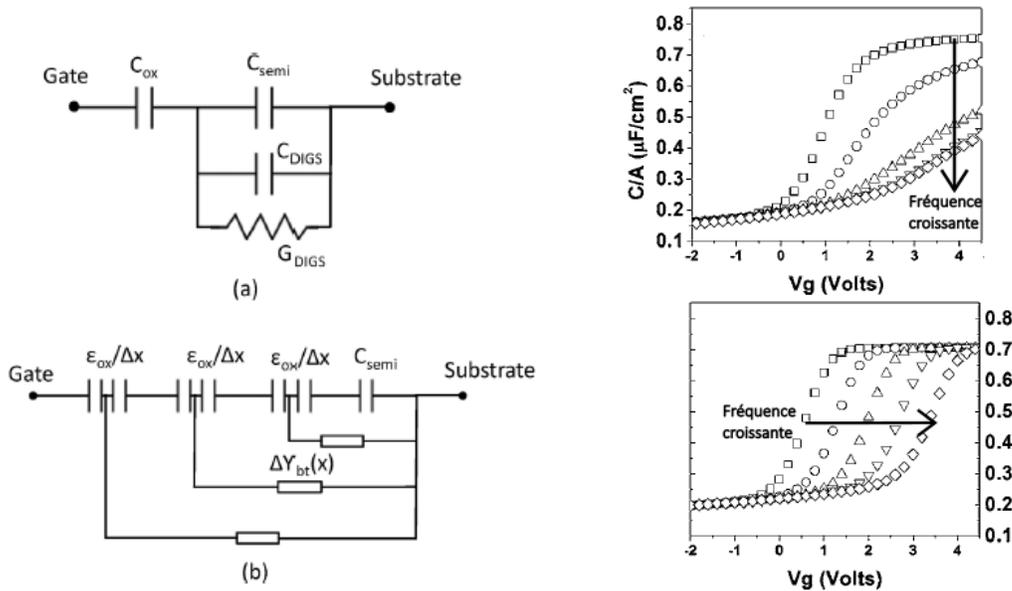
$$C_{it} = \frac{C_T}{\omega\tau_n} \arctan(\omega\tau_n) \quad (2.10)$$

$$G_{it} = \frac{C_T}{2\tau_n} \ln(1 + \omega^2\tau_n^2) \quad (2.11)$$

$$C_{it-digs} = \frac{q^2 N_{T0}}{2\chi_0} (\omega\tau_0)^{\alpha/2\chi_0} \int_0^{1/\omega\tau_0} z^{\alpha/2\chi_0} \arctan(1/z) dz \quad (2.12)$$

$$G_{it-digs} = \frac{q^2 N_{T0} \omega}{4\chi_0} (\omega\tau_0)^{\alpha/2\chi_0} \int_0^{1/\omega\tau_0} z^{\alpha/2\chi_0} \ln(1 + 1/z^2) dz \quad (2.13)$$

(où N_{T0} est la densité volumique de pièges à l'interface, α et χ_0 sont les constantes de décroissance exponentielle de cette densité de croissance exponentielle du temps de capture avec la distance de l'interface.)



(a) Circuits équivalents simplifiés pour le modèle des états d'interface de la couche de transition désordonnée (haut) et des pièges de l'oxyde (bas). Reprinted from [34], with the permission of AIP Publishing.

(b) Dispersion des courbes C-V avec la fréquence : dispersions verticale (haut) et horizontale (bas). Reprinted from [51], with the permission of AIP Publishing.

FIGURE 2.5 Modèles des états d'interface actuels pour expliquer la dispersion en fréquence

2.3.3 Mesures petits signaux à l'équilibre

Les méthodes les plus répandues pour évaluer la D_{it} se basent sur la mesure d'impédance des structures MIS [95, 134, 141]. Une tension DC est appliquée pour imposer un état de charge sur la structure et un petit signal AC est surimposé pour sonder la réponse des charges et obtenir la capacitance et la conductance de la structure. Il est supposé qu'à chaque pas de tension DC, les porteurs de charge sont en état d'équilibre. Les équations ci-dessous montrent comment calculer la D_{it} avec les courbes C-V hautes et basses fréquences. La méthode basses fréquences (équation 2.14) nécessite l'évaluation de la capacité du semiconducteur. C'est le cas également pour la version haute fréquences (équation 2.16) où l'effet principal de la densité d'états est de provoquer l'étirement latéral de la courbe. L'estimation de la D_{it} peut être faite en combinant les mesures des courbes haute et basse fréquences et cela permet d'éviter l'évaluation de la capacité

idéale du semi-conducteur (équation 2.15).

$$D_{it} = \frac{1}{q^2} \left(\frac{C_{ox} C_{BF}}{C_{ox} - C_{BF}} - C_{P,BF} \right) \quad (2.14)$$

$$D_{it} = \frac{C_{ox}}{q^2} \left(\frac{C_{BF}/C_{ox}}{1 - C_{BF}/C_{ox}} - \frac{C_{HF}/C_{ox}}{1 - C_{HF}/C_{ox}} \right) \quad (2.15)$$

$$D_{it} = \frac{C_{ox}}{q^2} \left(\frac{dV_g}{d\phi_s} - 1 \right) - \frac{C_{P,HF}}{q^2} \quad (2.16)$$

La mesure de la conductance G_P permet plus de précision que les précédentes [95, 141]. Il s'agit d'effectuer un balayage en fréquence pour évaluer les pics de conductance tels que montrés à la figure 2.6. La position des pics et leur hauteur nous permettent d'extraire la D_{it} et le temps de réponse des états avec les équations 2.17 et 2.18 [95]. Celles-ci ne sont valides qu'entre le point de bandes plates et le début de l'inversion. Pour pouvoir analyser la conductance des états de surface en inversion, il faudrait être en mesure de différencier la contribution des états dans le volume. Même si cela était fait, la précision serait inférieure étant donné que les états du volume ont un impact beaucoup plus grand que les états de surface dans ce régime.

$$D_{it} = \frac{2.5}{q} \left(\frac{G_P}{\omega} \right)_{\max} \quad (2.17)$$

$$\tau_{it} = 1.98/\omega_{\max} \quad (2.18)$$

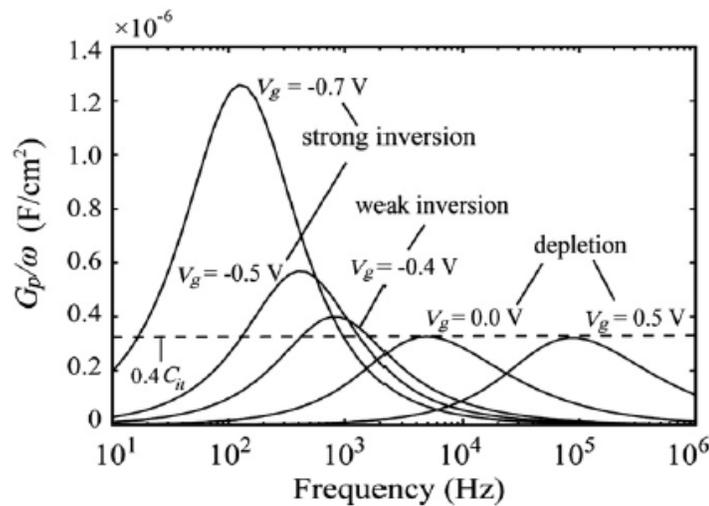


FIGURE 2.6 Cas typiques d'une caractérisation par spectre de conductance dans différents régimes. Used with permission of IOP Publishing, Ltd., from [24]; permission conveyed through Copyright Clearance Center, Inc.

Les techniques petits signaux à l'équilibre sont actuellement mal adaptées à l'étude des semiconducteurs III-V [24, 141]. À mesure que les bandes interdites considérées deviennent plus large, des fréquences de plus en plus faibles doivent être appliquées pour obtenir les courbes typiques des méthode basses fréquence et les mesures deviennent donc très longues. Pour les matériaux à très grandes bandes interdites, les méthodes basses fréquences ne peuvent tout simplement pas être utilisées, car l'inversion n'est jamais atteinte. Dans le cas de l'analyse des spectres de conductance, les suppositions sur la D_{it} ont un impact majeur et elle n'est pas valide si le temps de réponse de ces états n'est pas en accord avec un processus de recombinaison purement SRH. Par exemple, lorsqu'une dispersion verticale en fréquence est observée, le spectre de conductance ne présente souvent pas de pic, mais seulement une décroissance monotonique selon la fréquence. Ce phénomène est expliqué par les modèles DIGS ou "border traps" [131]. Ceux-ci sont plus complexes à analyser, car ils nécessitent de faire des suppositions sur la forme et les paramètres de la D_{it} et de faire une boucle de simulations convergeant vers un estimé de la D_{it} . La méthode haute fréquence est souvent la seule qui puisse être appliquée aux III-V. Il faut par contre considérer qu'une caractéristique typiquement haute fréquence n'est jamais réellement atteinte pour les états très proches extrema des bandes de conduction et de valence, car ceux-ci ont des temps de réponse courts par rapport à la fréquence de sonde. La fréquence de sonde ne peut être augmentée arbitrairement, car la résistance série du dispositif va affecter la capacité mesurée, notamment en accumulation [95]. L'effet de la résistance série peut être corrigé, mais cela tend à fausser l'estimé de la D_{it} . D'autre part, le temps requis pour atteindre l'équilibre à chaque point de tension DC limite la profondeur de la bande interdite pouvant être sondée. Les courbes C-V tendent donc à subir des déformations et décalages dépendants de l'historique de polarisation du dispositif MIS. L'équation 2.19 [13] donne le temps de réponse τ caractéristique en fonction de la position énergétique ΔE des états de surface par rapport à l'extremum de la bande d'énergie des porteurs majoritaires (minimum de la bande de conduction ou maximum de la bande de valence). Cela peut être utilisé pour estimer l'intervalle de la bande interdite sur laquelle la méthode Terman peut être considérée valide.

$$\tau = \frac{e^{(\Delta E/kT)}}{\sigma v_{th} N} \quad (2.19)$$

(où k est la constante de Boltzmann, T est la température, v_{th} est la vitesse thermique des porteurs, σ est la section de capture des états de surface et N est la densité d'états dans la bande des porteurs majoritaires)

2.4 Spectroscopie d'électrons photogénérés par rayons X (XPS)

La techniques XPS procèdent par l'analyse des électrons éjectées des couches atomiques d'un matériau [52, 125]. Des rayons X sont utilisés comme excitation (énergie $h\nu$) et leur différence d'énergie avec celle des électrons éjectés (E_{kin}) permet de déterminer l'énergie des liaisons chimiques (E_b) par l'équation 2.20, où Φ_A est la fonction de travail de l'analyseur. La probabilité qu'un électron s'échappe du matériau est faible et cette technique est donc très spécifique à la surface (1-5 nm de profondeur). Elle est fréquemment utilisée pour déterminer les liaisons chimiques se trouvant à la surface. Elle est toutefois limitée par la possibilité de discerner les différents pics présents, ce qui est généralement fait par lissage. La forme correcte des pics est difficile à évaluer théoriquement et ces lissages se basent généralement sur des combinaisons de formes gaussiennes et lorentziennes avec un certain degré d'asymétrie. De plus le lissage nécessite l'évaluation du bruit de fond provenant principalement des électrons subissant des pertes d'énergie avant de sortir du matériau. Différents types de bruit de fond sont utilisés (Linéaire, Shirley, Tougaard). Le bruit de type Tougaard est le seul basé sur une analyse théorique tenant compte de l'évolution de la distribution énergétique des électrons par la diffusion inélastique. L'évaluation du bruit Tougaard nécessite toutefois de sonder une large plage d'énergie lors d'un balayage haute résolution. Les modèles linéaire et de Shirley sont les plus employés dans les cas pratiques et l'erreur liée à leur utilisation est faible lorsque le ratio signal-sur-bruit est élevé. Ils se basent respectivement sur la soustraction d'une fonction linéaire ou d'une fraction constante du signal définies sur la plage de délimitation d'un pic donné.

La XPS est couramment utilisée pour identifier les espèces chimiques présentes aux interfaces et déterminer l'efficacité des procédés de passivation. Pour le GaAs, les spectres 2p et 3d du Ga et de l'As sont les plus souvent sondés et permettent notamment l'identification des oxydes natifs et de l'arsenic élémentaire. Le spectre 2p devrait permettre une meilleure sensibilité à la surface (≈ 1 nm) [56]. Le spectre 3d présente toutefois une sensibilité adéquate à la surface (≈ 2.5 nm) [56] et présente un meilleur rapport signal-sur-bruit. La figure 2.7 montre les spectres 3d de l'arsenic et du gallium sur une surface de GaAs (100). Chaque liaison est représentée par deux pics, car pour toutes les couches électroniques de moment angulaire orbital $l \geq 1$ (couches p, d, f), il y a un couplage avec le spin s de l'électron, ce qui résulte en la division en 2 sous-niveaux d'énergie dénotés par leurs moments angulaires totaux $j = l + s$. Pour les électrons du niveau 3d, $l = 2$ et $j = 2 \pm 1/2 = 3/2$ ou $5/2$ et on identifiera les pics comme $3d_{3/2}$ et $3d_{5/2}$ avec ce dernier qui sera toujours à plus faible énergie de liaison. Dans le cas du Ga, on s'attend à une séparation d'énergie d'environ 0.45 eV entre ces pics alors que pour l'As, elle est plutôt de 0.7 eV. De plus, l'intensité du signal de chaque pic d'un doublet est contrainte par le rapport de leurs

facteurs de dégénérescence $2j+1$. L'aire d'un pic $3d_{5/2}$ est donc $3/2$ fois plus grande que celle du pic $3d_{3/2}$. Sur le spectre Ga3d du GaAs, on pourra évidemment identifier la liaison Ga-As avec un pic Ga $3d_{5/2}$ à une énergie de 19.2 eV. La présence d'oxydes GaO_x est également montrée à une énergie de liaison plus élevée (Ga $3d_{5/2}$ à 20.4 eV). Enfin, des liaisons Ga-Ga peuvent apparaître à plus faible énergie (Ga $3d_{5/2}$ à 18.6 eV). Dans le cas du spectre As3d du GaAs, on pourra identifier la liaison s-Ga (As $3d_{5/2}$ à 40.9 eV) ainsi que la liaison As-O (As $3d_{5/2}$ à 44.9 eV). La liaison As-As peut également être identifiée (As $3d_{5/2}$ à 41.4 eV), mais il est difficile de le faire précisément étant donné que ces pics sont presque entièrement confondus avec les pics As-Ga. Enfin, il est à noter que les positions exactes des pics [9] sont susceptibles d'être décalées dépendamment de la nature de l'échantillon et de l'état chimique de la surface. Cela est particulièrement vrai pour les oxydes natifs dont la stoechiométrie est variable.

$$E_b = h\nu - E_{kin} - \Phi_A \quad (2.20)$$

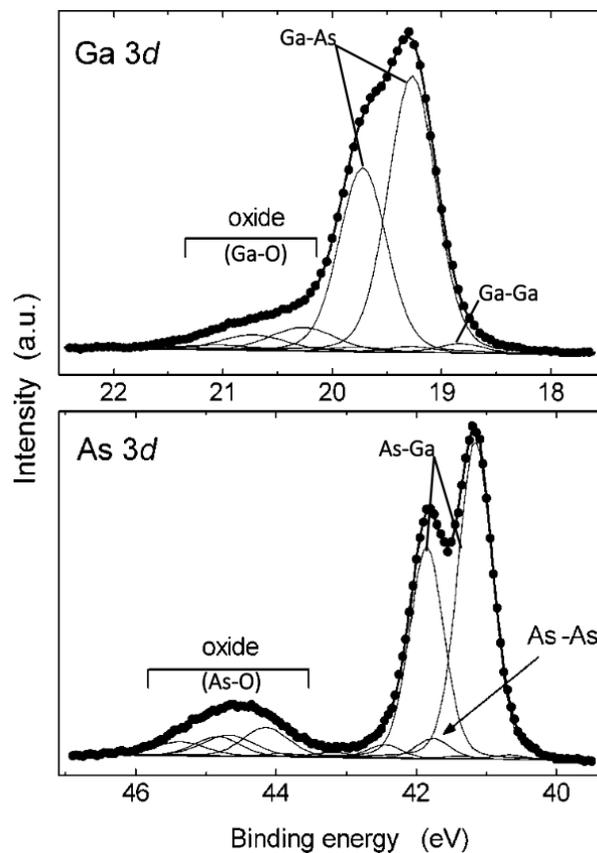


FIGURE 2.7 Exemple typique de spectres XPS Ga3d (haut) et As3d (bas) Reprinted from [58], with the permission of AIP Publishing.

CHAPITRE 3

Passivation basse fréquence du GaAs par dépôt PECVD de nitrure de silicium

Avant-propos

Auteurs et affiliations :

Olivier Richard : Étudiant au doctorat, Faculté de génie, Département de génie électrique et informatique, Université de Sherbrooke

Sonia Blais : Agente de caractérisation des matériaux, Faculté de génie, Plateforme de recherche et d'analyse des matériaux, Université de Sherbrooke

Richard Arès : Professeur, Faculté de génie, Département de génie électrique et informatique, Université de Sherbrooke

Vincent Aimez : Professeur, Faculté de génie, Département de génie électrique et informatique, Université de Sherbrooke

Abdelatif Jaouad : Professeur associé, Faculté de génie, Département de génie électrique et informatique, Université de Sherbrooke

Date d'acceptation : 2 juillet 2020

État d'acceptation : version finale publiée le 24 septembre 2020

Journal : Microelectronic Engineering

Référence : <https://doi.org/10.1016/j.mee.2020.111398>

Titre français : Mécanismes de passivation de surface en une étape par un procédé à sec utilisant le dépôt par vapeurs chimiques assistée par plasma à basse fréquence de nitrure de silicium

Contribution à la thèse : Parmi les études qui s'intéressent aux interfaces GaAs/nitrure de silicium obtenues par PECVD, un prétraitement en chimie humide utilisant des acides et/ou des bases est toujours employé. La conséquence principale de ce type de traitement est la désoxydation de la surface. Dans les travaux précédents du professeur Abdelatif Jaouad, il avait été supposé que l'application d'un plasma à basse fréquence pour le dépôt du nitrure de silicium permettait une telle désoxydation de la surface du GaAs. L'article exposé dans ce chapitre tente de

supporter cette hypothèse en n'utilisant que la technique de passivation basse fréquence pour former l'interface. Hormis un nettoyage aux solvants (acétone, IPA), aucun prétraitement chimique n'a été appliqué avant l'introduction du substrat de GaAs dans la chambre PECVD. Malgré la simplicité de cette procédure, les structures MIS montrent d'excellentes propriétés électroniques qui ont pu être corrélées avec la chimie de l'interface.

Résumé français : Les matériaux III-V sont connus pour leurs grandes densités d'états d'interface qui dégradent les performances des dispositifs photoniques et électroniques. Le dépôt de vapeur chimique assisté par plasma de Si_xN_y est communément utilisé pour passiver les états de surface et pour encapsuler les dispositifs et circuits III-V. Le plasma est généré avec une source d'excitation RF habituellement fixée à une haute fréquence de 13.56 MHz. Pour obtenir une interface III-V/ Si_xN_y de haute qualité, plusieurs traitements chimiques de surface sont nécessaires avant le dépôt, ainsi qu'un traitement de recuit thermique post-dépôt. Dans ce travail, nous démontrons qu'un plasma basse fréquence permet une passivation efficace par simple dépôt de Si_xN_y , sans prétraitement chimique humide ni de recuit thermique post-dépôt. Ce procédé à sec présente une meilleure compatibilité avec la passivation et encapsulation de dispositifs et circuits III-V complets. Des capacités métal/isolant/semi-conducteur ont été fabriquées en déposant du Si_xN_y sur du GaAs à une fréquence de 90 kHz. Des mesures C-V ont indiqué le désancrage du niveau de Fermi et une faible densité d'états de surface un niveau au milieu de la gamme des $10^{11} \text{ cm}^{-2}\text{eV}^{-1}$. Des spectres d'électrons photo-générés par rayons X ont montré la suppression complète des oxydes natifs et une importante réduction de l'arsenic élémentaire. Les mécanismes de passivation de surface par bombardement d'hydrogène ionisé inhérent au dépôt basse fréquence de Si_xN_y sont discutés.

3.1 Mechanisms of GaAs surface passivation by a one-step dry process using low-frequency plasma enhanced chemical deposition of silicon nitride

Olivier Richard, Sonia Blais, Richard Arès, Vincent Aimez and Abdelatif Jaouad

3.1.1 Abstract

III-V materials are known for their high surface states densities which degrade the performances of photonic and electronic devices. Plasma-enhanced chemical vapor deposition of Si_xN_y is commonly used to passivate surface states and to encapsulate III-V devices and circuits. The plasma is generated with an RF excitation source usually set at a high frequency of 13.56 MHz. To obtain a high quality III-V/ Si_xN_y interface, many chemical surface treatments are required before deposition, as well as post-deposition thermal annealing. In this work, we demonstrate that a low-frequency plasma allows for an efficient passivation process by a simple deposition of Si_xN_y , without any wet chemical pretreatment nor post-deposition annealing. This dry process is more compatible with the passivation and encapsulation of completed III-V devices and circuits. Metal-insulator-semiconductor capacitors were fabricated by depositing Si_xN_y on GaAs at a frequency of 90 kHz. C-V measurements indicated the unpinning of the Fermi level and a low density of surface states in the mid $10^{11} \text{ cm}^{-2}\text{eV}^{-1}$ range. X-ray photoelectron spectra have shown the complete suppression of native oxides and an important reduction of elemental arsenic from the GaAs surface. The mechanisms of surface passivation by ionic hydrogen bombardment inherent to the low-frequency plasma deposition of Si_xN_y are discussed.

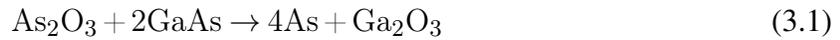
Keywords : III-V compound semiconductors, surface passivation, GaAs, metal-insulator-semiconductor structures, PECVD, silicon nitride

3.1.2 Introduction

GaAs and other III-V materials are crucial for the fabrication of many efficient photonic and electronic devices due to the wide array of direct bandgap energies they offer and their high electronic mobility. However, the surfaces of III-V compounds and their interfaces with dielectrics tend to host large densities of electronically active defects i.e. interface states [45, 160]. Considerable efforts have been deployed to develop surface passivation processes to reduce these densities of interface states (D_{it}) while being compatible with industrial requirements. Despite notable improvements, high D_{it} remain an important problem and research on this subject still attracts large attention. Indeed, interface states are a major impediment to the development of high performance and reliable III-V MOS technologies as they can cause various operation instabilities (hysteresis, threshold voltage drift, ...) and the pinning of the surface Fermi level. For

III-V optoelectronic devices, they reduce performances mainly by increasing the rate of non-radiative recombinations.

GaAs is the most studied III-V material and the high D_{it} on its surface is considered to stem largely from the presence of native oxides of Ga and As [160]. These oxides can exist in variable stoichiometries, the most common being Ga_2O_3 and As_2O_3 [102]. Another important component of the D_{it} can be attributed to arsenic, either as dimers or in elemental form [120, 160]. Arsenic dimers are typical of many surface reconstructions of GaAs while elemental arsenic could be the result of preferential Ga oxidation and of the instability of As_2O_3 on the GaAs surface according to chemical reaction (3.1) [102] :



In order to passivate the surfaces of III-V materials, various wet chemical surface treatments have been studied [42]. Sulfide passivation using $(NH_4)_2S$, for example, has proven effective in removing the native oxides and elemental arsenic from the surface of GaAs and has led to performance improvements in III-V devices [98, 160]. By creating an S termination on the semiconductor surface, reoxidization is avoided and the D_{it} is reduced by partially filling dangling bonds. This termination tends to be unstable when exposed to air or water and it has to be protected by a dielectric layer.

Silicon nitride (Si_xN_y) is widely employed for the encapsulation of III-V integrated circuits and optoelectronic devices [64, 162]. This material has high hardness and constitutes an efficient barrier against oxygen, moisture and metallic ions. It can be deposited at low temperature and free of oxygen with a plasma-enhanced chemical vapor deposition (PECVD) process. Furthermore, various works indicate that it can be an efficient passivation layer for III-V surfaces and therefore be beneficial to the performances of field effect transistors [72, 99, 128], terahertz emitters [49], lasers [29], solar cells [93], etc. Research on Si_xN_y deposition by PECVD is extensive, but the effect of the excitation frequency is mainly interpreted in terms of mechanical strain, composition and optical/electrical properties of the deposited films [66, 96]. In particular, the influence of the excitation frequency on the electronic properties of the $Si_xN_y/GaAs$ interface has yet to be thoroughly investigated. Industrial PECVD systems are usually set to the standard frequency of 13.56 MHz. However, the kinetic energy of the ions gets significantly higher under the ion transit frequency (ITF) where they are able to follow the RF excitation. The ITF defines the limit between low and high frequency operation of the PECVD process. In the low frequency case, ionic bombardment is much more intense, especially with light species such as hydrogen (ITF

estimated at 2 MHz [30]). The process we propose takes advantage of this effect to passivate the surface of GaAs.

In previous works, we have reported a passivation process of n-GaAs by acidic and/or alkaline solutions and sulfur treatment followed by Si_xN_y deposition using low frequency PECVD (LF-PECVD) [62, 63]. Studies by Remashan et al. [113, 114] were used for comparison as a similar chemical surface treatment was applied, but Si_xN_y was deposited by high frequency PECVD with an RF source at 13.56 MHz (HF-PECVD). We inferred that Si_xN_y deposited by LF-PECVD is potentially more effective regarding the surface passivation of GaAs than HF-PECVD. In this study, the potential of LF-PECVD for passivation of air-exposed GaAs is demonstrated through the fabrication of metal/insulator/semiconductor (MIS) capacitors with a low D_{it} by only depositing Si_xN_y without prior surface deoxidation or sulfur pre-treatment and without post-deposition annealing. Using X-ray photoelectron spectrum (XPS) analysis, we investigate the mechanisms of LF-PECVD Si_xN_y passivation of the GaAs surface.

3.1.3 Experiments

Undoped n-type (100) GaAs substrates with an electron concentration of $5\text{-}6 \times 10^{15} \text{ cm}^{-3}$ were used in this study. The samples were cleaned in acetone and isopropanol, rinsed in DI water, dried with N_2 , and subsequently introduced into a parallel plate PECVD chamber without any other wet chemical treatment. The flow rates of silane (SiH_4), ammonia (NH_3) and nitrogen (N_2) were 540, 420 and 720 sccm, respectively. The pressure was 250 mTorr and the temperature was maintained at 300°C . The power density was set to 35 mW/cm^2 and the RF plasma source frequency was tuned to 90 kHz, which is far below the ITF. The deposited films had thicknesses of 6 nm for XPS analysis and 80 nm for MIS structures. MIS structures are fabricated with the same process used previously by our group [63] and no annealing is performed. They are characterized by C-V measurements in the frequency range 1 kHz-1 MHz obtained with a 1260 Impedance/Gain-Phase Analyzer (Solartron Group Ltd.) with a sweep rate of 25 mV/s.

X-ray photoelectron spectra were recorded in UHV ($<10^{-9}$ Torr) with an Axis HS (Kratos Analytical Ltd.) XPS system using a monochromatic Al $K\alpha$ source (1486.6 eV) and an analyzer with a pass energy of 40 eV. The analyzed area ($700 \mu\text{m} \times 300 \mu\text{m}$) was defined by the aperture in the transfer lens column. Peak fitting and quantitative analysis were performed using the software Casa XPS. The measured signals were curve fitted into their spectral components that refer to different chemical states [14, 38, 39]. Calibration of peak positions was done by referring to the peak of adventitious carbon set at 284.8 eV.

3.1.4 Results and discussion

Fig. 3.1a shows the capacitance versus gate voltage behaviour of the fabricated MIS structure measured starting from negative to positive bias voltages. Looking at the high-frequency 1 MHz curve, it can be seen that the surface Fermi level is unpinned and can be modulated over a large part of the bandgap. The capacitance variation shows modulation going from accumulation (flat-band capacitance is estimated at 609 pF) through depletion and to inversion regimes. In prior reports of HF-PECVD Si_xN_y passivation of GaAs [113, 114], it was necessary to pretreat the surface with acidic and sulfur solutions and to anneal the structure after deposition at temperatures of 450°C and higher to get an unpinned surface. Figure 3.1b shows the D_{it} extracted with the Terman method, which assumes that the interface states do not respond to the probing frequency of 1 MHz. Then, their only effect is to emit or capture charges under the variation of the DC voltage, causing a horizontal stretch of the C-V curves. D_{it} is calculated according to eq. (3.2) by comparing the experimental curve to an ideal one simulated without interface traps. In this equation, C_{ins} is the insulator capacitance, q the electron charge, A the capacitor area, ΔV_G is the shift in gate voltage between ideal and experimental C-V curves for a surface potential v_s .

$$D_{it} = \frac{C_{ins}}{Aq} \frac{d\Delta V_G}{dv_s} \quad (3.2)$$

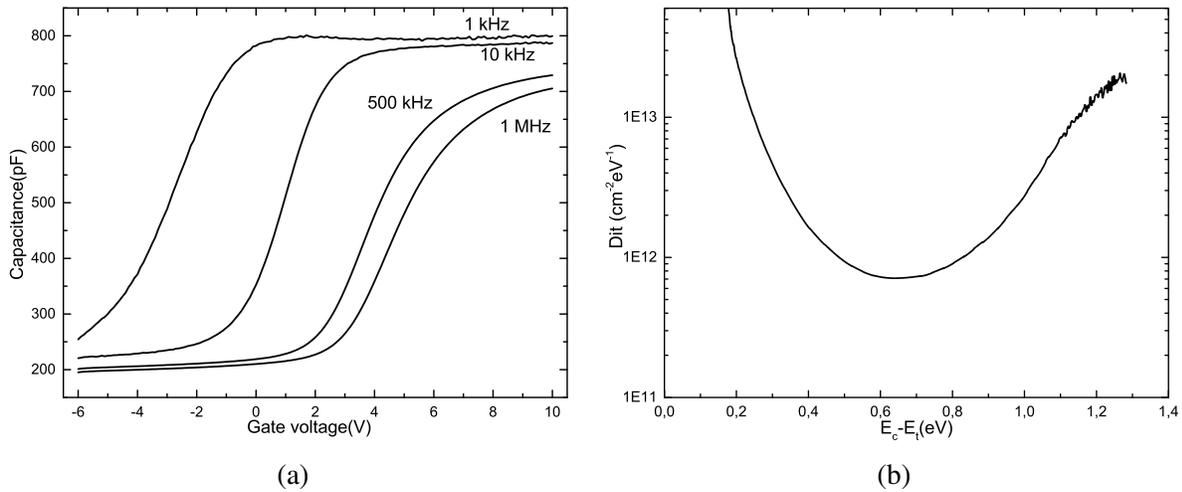


FIGURE 3.1 Electrical characterization of the GaAs/ Si_xN_y MIS capacitor : a) C-V measurements b) D_{it} extracted from the 1MHz C-V measurement

The distribution shows a typical U shape with a minimum of $7 \times 10^{11} \text{ cm}^{-2}\text{eV}^{-1}$ located around 0.64 eV under the bottom of the conduction band and the D_{it} remains low on a large part of the bandgap. Looking at the capacitance recorded with frequency varying from 1 kHz to 1 MHz, we observe a low level of vertical frequency dispersion of the accumulation capacitance. The pre-

sence of such dispersion is common in III-V MIS devices and, according to the disorder induced gap state model (DIGS), it is the consequence of a transition layer hosting slow traps between GaAs and the dielectric layer [34, 131]. Therefore, our C-V measurements suggest that such a layer is suppressed in part during the LF-PECVD deposition. Horizontal dispersion is more prevalent in our device and would then be the consequence of interface states as described by the standard MOS theory [51, 95]. Another model that attempts to describe frequency dispersion is the distributed pinning spot (DPS) model. Vertical and horizontal modes of dispersion are then explained by a distribution of low D_{it} areas (unpinned) and large D_{it} areas (pinned) [1, 2]. Going from the horizontal to the vertical mode is attributed to an increase in the proportion of pinned areas. In this case, C-V measurements indicate that our passivation process produced a relatively uniform and unpinned interface. Whether the DIGS or DPS model are used to interpret frequency dispersion qualitatively, the LF-PECVD Si_xN_y process seems to produce a good interface quality on GaAs.

In order to explain the high potential of LF-PECVD Si_xN_y to passivate GaAs, XPS measurements were undertaken. The Ga 3d XPS spectrum of GaAs (100) surfaces untreated or treated with silicon nitride using LF-PECVD are shown in fig.3.2a and 3.2c, respectively. All components of the spectra are fitted with two peaks reflecting the spin-orbit coupling splitting into $3d_{5/2}$ and $3d_{3/2}$ levels. The binding energy of the $3d_{3/2}$ level is 0.4 eV higher and all further mentioned peak positions will refer to the $3d_{5/2}$ level. For both samples, the Ga-As bond is positioned at 19.2 eV and is represented by Lorentzian asymmetric lineshapes LA(2.3,2.3,0). An additional component appears at the high-energy shoulder of the spectrum and is related to gallium oxides. It is represented by Gaussian-Lorentzian product lineshapes GL(30) with a peak position at 20.4 eV and 20.3 eV for the untreated and passivated samples, respectively. It can be seen that gallium oxide is clearly present on the untreated sample while it is insignificant on the LF-PECVD passivated one. Therefore, the LF-PECVD process has effectively removed it from the GaAs surface.

The As 3d XPS spectrum of untreated and passivated surfaces are shown in fig.3.2b and 3.2d, respectively. Again, components of the spectrum are each subdivided into two peaks to take into account the spin-orbit coupling with a splitting energy of 0.6-0.7 eV. The spectrum of the untreated sample exhibits three clearly visible components. The peak at 41.1 eV is fitted with asymmetric Lorentzian lineshapes LA(3.3,3.3,0) and is assigned to Ga-As bonds. Elemental arsenic is reflected by the peak positioned at 41.5 eV and fitted with the same asymmetric Lorentzian lineshapes. A third broad hump indicates the presence of As oxides and represented by peaks at 44.4 eV with Gaussian-Lorentzian product lineshapes GL(30). This component is only present on the untreated sample. After LF-PECVD passivation, the contribution of As oxides are

not seen on the XPS spectrum, showing complete removal of these species. Another important feature that can be observed is the reduced intensity of the As^0 peaks relative to the Ga-As peak after the passivation process.

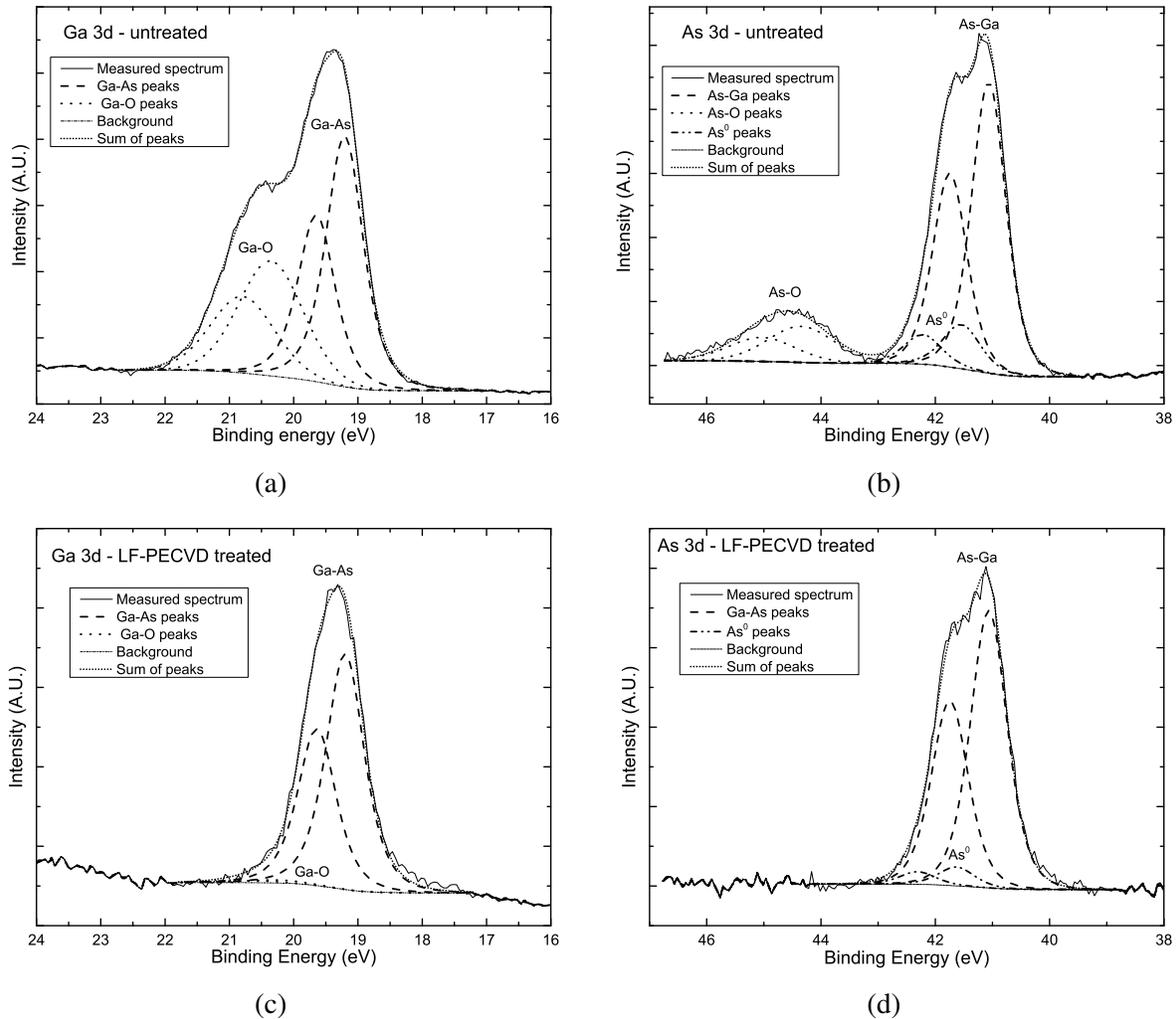
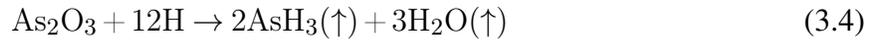


FIGURE 3.2 XPS spectra : a) Ga 3d for untreated GaAs sample b) As 3d for the untreated GaAs sample c) Ga 3d for LF-PECVD Si_yN_x passivated GaAs sample d) As 3d for LF-PECVD Si_yN_x passivated GaAs sample

The removal of gallium and arsenic oxides as well as elemental arsenic could be explained by a high level of hydrogen injection provided by plasma dissociation of SiH_4 and NH_3 , making H^+ the most concentrated ion in the plasma. It is known that operating at a low frequency (90 kHz) increases ionic bombardment as the ions are able to follow the excitation signal and reach the substrate surface. This is especially true for H^+ ions because of their low inertia, so they will reach the surface first immediately after plasma ignition. Several studies [111, 136, 137] have shown the ability of atomic or ionized hydrogen to remove native oxides and elemental arsenic,

in agreement with the XPS analysis shown in fig.3.2c and 3.2d. Hence, the effective passivation of GaAs by LF-PECVD Si_xN_y could involve the same reduction reactions. The oxides of Ga and As react with hydrogen, forming volatile species such as gallium suboxide Ga_2O (formula (3.3)) or arsine (formula (3.4)). The reaction of elemental arsenic with hydrogen produces arsine according to formula (3.5) which further reduces the presence of surface states.



As Si_xN_y is deposited at a temperature of 300°C , the removal of Ga_2O from the GaAs surface should be complete. However, if some Ga_2O remains at the surface, it could be further reduced by hydrogen, according to formula (3.6) :



These chemical reactions might be enhanced during LF-PECVD by the energy of ions that are expected to increase surface temperature and stimulate surface diffusion [21, 111]. A high surface diffusion in turn promotes chemical reconstruction and leads to the formation of thermodynamically stable films. The reactions should take place in the initial stages of the deposition and only a thin layer of 6 nm was sufficient for our XPS samples to show the passivating effect of LF-PECVD Si_xN_y .

It is worth noting that prior reports [114, 128] of deoxidized and sulfur treated GaAs followed by HF-PECVD Si_xN_y have shown that high-temperature post-deposition annealing is necessary to obtain an unpinned interface. This improvement of the GaAs/ Si_xN_y electronic properties was attributed to hydrogen diffusion (incorporated in the Si_xN_y layer during plasma deposition) towards the interface during the annealing process [114]. Reactions (3.3)-(3.6) could also take place in that case.

3.1.5 Conclusion

We demonstrate a GaAs passivation process based solely on the use of low-frequency PECVD silicon nitride. Electrical characterization of the interface by C-V measurements showed a good capacitance modulation which indicates the unpinning of the Fermi level. The minimum of the interface states density is estimated in the mid $10^{11} \text{ eV}^{-1}\text{cm}^{-2}$ which is comparable to the state of the art PECVD treatment of GaAs. Contrarily to the standard high-frequency PECVD passi-

vation process, good interface properties can be obtained without any wet chemical or annealing process. To our knowledge, this is the first demonstration of an efficient one-step dry passivation of GaAs. Acidic or alkaline exposure and high-temperature processing are detrimental to completed devices and circuits as they can cause the corrosion of metals and the interdiffusion of species between layers. Relying only on dry processing also presents cost and safety benefits in industrial production. X-ray spectroscopy demonstrated that low-frequency PECVD silicon nitride process leads to the complete removal of native oxides and reduction of elemental arsenic which are major sources of interface states on GaAs. These results indicate that the mechanism responsible for the improvement of the GaAs/silicon nitride interface is the higher level of hydrogen bombardment at low frequency. An efficient and simplified GaAs passivation was demonstrated by deposition of silicon nitride in low-frequency PECVD. This process has better compatibility with the encapsulation of III-V devices while ensuring good interface properties which can improve their performances, stability and reliability.

Declaration of Competing Interest :

None.

Acknowledgments :

We acknowledge the support of the Natural Sciences and Engineering Research Council of Canada (NSERC).

CHAPITRE 4

Comparaison des interfaces nitrure de silicium/GaAs par PECVD à haute et basse fréquences

Avant-propos

Auteurs et affiliations :

Olivier Richard : Étudiant au doctorat, Faculté de génie, Département de génie électrique et informatique, Université de Sherbrooke

Hasna Mziouek : Stagiaire au doctorat, Faculté des Sciences Ben M'Sick, Université Hassan II

Richard Arès : Professeur, Faculté de génie, Département de génie électrique et informatique, Université de Sherbrooke

Vincent Aimez : Professeur, Faculté de génie, Département de génie électrique et informatique, Université de Sherbrooke

Abdelatif Jaouad : Professeur associé, Faculté de génie, Département de génie électrique et informatique, Université de Sherbrooke

Date d'acceptation avec révision : 20 juin 2023

État d'acceptation : version finale publiée le 30 juin 2023

Journal : Surfaces and Interfaces

Référence : <https://doi.org/10.1016/j.surfin.2023.103104>

Titre français : Démonstration expérimentale du fort impact du niveau de la fréquence d'excitation plasma sur les propriétés électroniques des interfaces nitrure de silicium/GaAs

Contribution à la thèse : Tous les travaux précédents sur le dépôt PECVD basse fréquence de nitrure de silicium sur la surface du GaAs ont été faits avec un système PECVD avec une seule source d'excitation plasma. Bien que de bonnes propriétés d'interface corrélée à une interface GaAs/nitrure de silicium sans oxyde ait été montrée, il est possible que d'autres facteurs aient influencé ces résultats. Pour cet article, un système de dépôt PECVD équipé d'une source haute fréquence et d'une source basse fréquence ont donc été employées pour isoler l'effet de la fréquence d'excitation plasma sur la formation de l'interface. Des prétraitements de passi-

vation en chimie humide ont été appliqués étant donné que ce type de procédure est utilisé de façon standard pour les dépôts haute fréquence. On confirme ainsi que le traitement à basse fréquence donne systématiquement de meilleures propriétés d'interface. De plus, on montre que cette différence apparaît dès les premières secondes du traitement et que c'est directement relié aux espèces chimiques présentes à l'interface.

Résumé français : La passivation/encapsulation des circuits et composants électroniques et photoniques III-V est souvent effectuée avec le dépôt par vapeur chimique assisté par plasma de Si_xN_y avec une excitation haute fréquence standard de 13.6 MHz. L'hypothèse d'une possible meilleure passivation avec le dépôt basse fréquence de Si_xN_y sur le GaAs a été suggérée par comparaison avec des travaux publiés sur la haute fréquence. Dans ce travail, nous rapportons la démonstration expérimentale directe de l'effet de la fréquence de la source plasma RF sur les propriétés électroniques des interfaces GaAs/ Si_xN_y durant un procédé de passivation. Des substrats de GaAs d'une même gaufre ont été traités dans un même réacteur avec les mêmes conditions plasma à l'exception de la fréquence d'excitation du plasma et des structures MIS ont été fabriquées pour sonder les propriétés électroniques d'interface. La comparaison des interfaces ayant été obtenues avec une fréquence de la source plasma au-dessous ou au-dessus de la fréquence de transit des ions (~ 2 MHz) montre des différences drastiques de comportement électrique. Alors que le niveau de Fermi est ancré lorsqu'un plasma haute fréquence (13.56 MHz) est utilisé, une bonne modulation du potentiel de surface est observée avec un plasma basse fréquence (380 kHz), ce qui indique une densité d'états d'interface inférieure de plusieurs ordres de grandeur. L'analyse des spectres d'électrons photo-générés par rayons X a été appliquée dans le but de comprendre la formation de l'interface GaAs/ Si_xN_y en relation avec la fréquence d'excitation du plasma. Nous montrons qu'une courte exposition au plasma basse fréquence conduit à la suppression presque complète des oxydes natifs. Au contraire, des quantités significatives d'oxydes restent sur les structures traitées par la technique haute fréquence. La technique basse fréquence pourrait être une meilleure alternative que la technique standard haute fréquence, puisqu'elle dépend moins des traitements en chimie humide comme la passivation au sulfure d'ammonium et permettre un traitement à de plus faible températures.

4.1 Experimental Demonstration of the Strong Impact of Plasma Excitation Frequency Range on Electronic Properties of Silicon Nitride/GaAs Interfaces

Olivier Richard, Hasna Mziouek, Richard Arès, Vincent Aimez and Abdelatif Jaouad

4.1.1 Abstract

Passivation/encapsulation of III-V electronic and photonic circuits and devices is often performed using plasma-enhanced chemical vapor deposited Si_xN_y with a standard high frequency excitation of 13.56 MHz. The hypothesis of a possible higher passivation process efficiency for low frequency Si_xN_y deposition on GaAs has been suggested by comparison with published work on high frequency. In this work, we report a direct experimental demonstration of the effect of the RF plasma source frequency on electronic properties of GaAs/ Si_xN_y interfaces during a passivation process. GaAs substrates from the same wafer are processed in the same reactor using the same plasma conditions except for the plasma excitation frequency and MIS structures are fabricated to probe interface electronic properties. Comparing interfaces obtained with a plasma source frequency below or over the ion transit frequency (~ 2 MHz) shows drastic difference in electrical behavior. While Fermi level is pinned when a high frequency plasma (13.56 MHz) is used, a good modulation of surface potential is observed with a low frequency plasma (380 kHz), indicating an interface states density lower by orders of magnitude. X-ray photoelectron spectra analysis is performed in order to investigate GaAs/ Si_xN_y interface formation in relation with plasma excitation frequency. We show that a short exposure to the low frequency plasma results in the almost complete removal of native oxides species. To the contrary, a significant amount of oxides remains on structures treated by the high frequency technique. The low frequency plasma technique could be a better alternative to the standard high frequency, as it is less reliant on wet chemical treatments like ammonium sulfide passivation and could allow for processing at lower temperatures.

Keywords : III-V semiconductors, PECVD, Silicon Nitride, Surface passivation, MIS devices

4.1.2 Introduction

Surface passivation processes are crucial for III-V semiconductors known for their high densities of interface states (D_{it}), which are mainly associated with the presence of native oxides on III-V surfaces [120, 160]. This generally results in a pinned surface Fermi level, meaning the absence of surface potential modulation. Electronic traps can also act as non-radiative recombination sites on the surfaces of optoelectronic and electronic devices fabricated on these materials like solar cells [93], terahertz emitters [49, 94], lasers [160], etc. Recently, the need for efficient

III-V passivation processes has become especially important for nanodevices which have high surface-to-volume ratios [50, 59, 127, 159].

For the encapsulation/passivation of completed devices, process compatibility with the fabrication sequence and cost-effectiveness are of primary importance. PECVD deposition of Si_xN_y on III-V devices is widely used for this purpose [49, 59, 93, 127] and standard deposition is most often performed with a high frequency plasma excitation set at 13.56 MHz (HF-PECVD). It was shown that deposition of Si_xN_y on GaAs by HF-PECVD leads to Fermi level pinning by a high D_{it} at midgap ($>10^{13}\text{cm}^{-2}\text{eV}^{-1}$) even when chemical pretreatment by alkaline and/or acidic native oxide removal are used [99, 114]. Pretreatment by $(\text{NH}_4)_2\text{S}$ before HF-PECVD Si_xN_y deposition was shown to improve the modulation of surface potential at the GaAs/ Si_xN_y interface and to reduce D_{it} to mid $10^{12}\text{cm}^{-2}\text{eV}^{-1}$ [114]. Post-deposition annealing at a high temperature was required in order to attain a relatively low D_{it} around $10^{11}\text{cm}^{-2}\text{eV}^{-1}$ [113, 114, 128]. This improvement was attributed in part to diffusion of hydrogen incorporated in Si_xN_y towards the interface during annealing [114, 128].

The plasma excitation frequency has a direct effect on deposition dynamics in the PECVD reactor. However, this parameter is rarely considered in the context of semiconductor surface passivation. A limit between high and low frequency plasmas can be defined by the ion transit frequency (ITF, around 2 MHz in low density plasmas for H^+ [30]). Under this frequency, ions are able to follow the RF signal and cross the plasma sheath region, resulting in bombardment of the semiconductor surface. Si_xN_y passivation of III-V materials [59, 61–63, 116] using a low frequency PECVD process (LF-PECVD) has been investigated and better interface properties have been observed with this technique. There are strong indications that bombardment by H^+ in LF-PECVD is responsible for removing native oxides and elemental arsenic through various redox reactions during deposition [116].

The hypothesis of a more effective passivation by LF-PECVD on GaAs has been suggested [62, 63, 116] by comparison with published works on HF-PECVD passivation reported by different research groups [113, 114]. These studies used different GaAs substrates with distinct chemical process pretreatments and different plasma conditions and reactors. All these parameters could affect interface properties and a rigorous demonstration is necessary to confirm the impact of the plasma source frequency on the electronic properties of the GaAs/ Si_xN_y interface.

In this work, we perform a direct experimental study of the effect of the RF plasma source frequency on the electronic properties of the GaAs/ Si_xN_y interface. Metal-insulator-semiconductor (MIS) capacitors are used as a tool to characterize interface properties since these devices are very sensitive to interface defects. They are respectively fabricated using two plasma sources set

either over or below the ITF. A standard 13.56 MHz source was used for HF-PECVD while a 380 kHz source is used for LF-PECVD. C-V measurements show the drastic impact of plasma source frequency on the electronic properties of GaAs/Si_xN_y interface. X-ray photoelectron spectra (XPS) characterization was performed to explain the physical-chemical mechanisms behind the correlation between electronic interface properties and plasma excitation frequency.

4.1.3 Materials and Methods

Samples of unintentionally doped n-GaAs (100) ($n < 1 \times 10^{16} \text{cm}^{-3}$) were first cleaned in d-limonene, acetone, isopropanol and deionized water. Their surfaces were deoxidized with buffered oxide etch (BOE) and rinsed before a Ni/Ge/Au ohmic contact was evaporated on the back surface and annealed in N₂ at 400°C. The samples were cleaned again with solvents then deoxidized with a NH₄OH :H₂O₂ :H₂O solution and rinsed in water. Sulfur passivation was performed for some of the samples by immersing them for 10 min in (NH₄)₂S solution (20% in water) at room temperature, rinsed for 2 min with deionized water and dried with N₂. Si_xN_y layers were deposited immediately after the wet chemical treatments in a dual frequency STS MESC Multiplex reactor either by HF-PECVD (13.56 MHz) or LF-PECVD (380 kHz) while keeping all other parameters the same (temperature = 300°C, pressure = 40 Pa, power density = 49 mW/cm², gas flows = 1960 sccm [N₂]; 40 sccm [SiH₄]; 40 sccm [NH₃]). The Si_xN_y thickness was measured with a J.A. Woolam ellipsometer. Aluminum was then evaporated on the GaAs/Si_xN_y samples and patterned into 500 μm diameter circles by photolithography and wet etching to form MIS capacitors. C-V characterization of MIS capacitors was performed in order to analyze interface electronic properties in relation with plasma deposition frequency. An SI-1260 impedance analyzer was used with probing frequencies in the range of 10 kHz-1 MHz and with a DC sweep rate of 25 mV/s. XPS was carried out in UHV ($< 10^{-9}$ Torr) with an Axis HS (Kratos Analytical Ltd.) to analyze interface chemistry.

4.1.4 Results and discussion

The 1 MHz C-V characteristics (normalized by the insulator capacitance C_{ins}) of MIS structures fabricated either by using HF-PECVD (70 nm thick Si_xN_y) or LF-PECVD (72 nm thick Si_xN_y) are shown on figure 4.1a. It is clear from this figure that structures fabricated using deoxidation pretreatment and HF-PECVD technique (curve a) have a pinned surface Fermi level as the capacitance is almost constant. Contrarily, a good modulation of the surface potential (free Fermi level) is observed on structures with the deoxidation pretreatment followed by LF-PECVD technique (curve b). Indeed, inversion, depletion and accumulation regimes are observed on these devices. Sulfur pretreatment enhances slightly surface potential modulation on devices obtained by HF-PECVD (curve c) but not sufficiently to demonstrate a typical C-V characteristic of a MIS device as inversion and accumulation regimes are not achieved. Sulfur pretreated LF-PECVD

structures (curve d) show also a minor improvement of interface properties as further modulation in accumulation is possible. These results indicate a strong correlation between the plasma source frequency and the electronic properties of the GaAs/Si_xN_y interface and confirms that LF-PECVD allows for a more efficient surface passivation process relative to HF-PECVD.

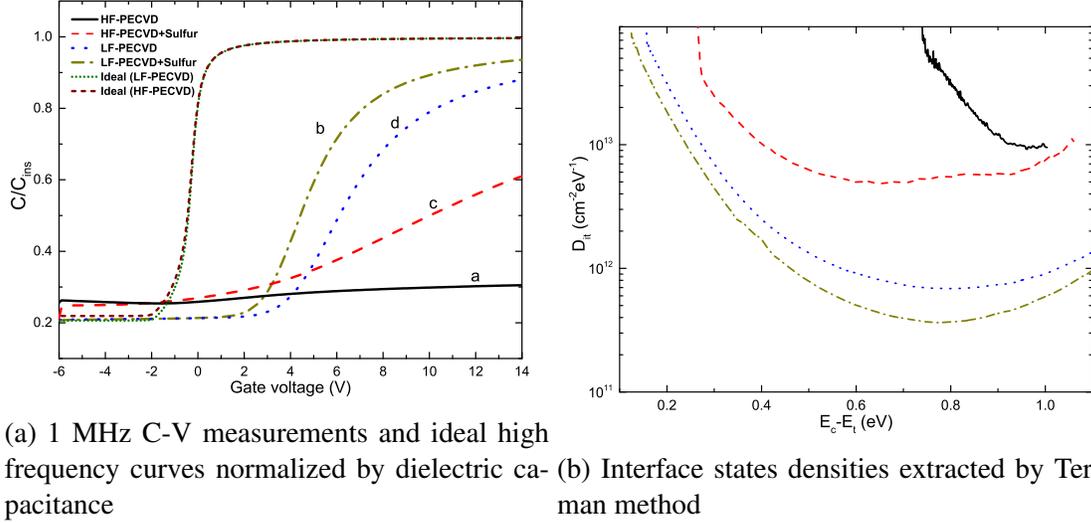


FIGURE 4.1 Analysis of C-V curves obtained at a probing frequency of 1 MHz on HF and LF-PECVD treated GaAs/Si_xN_y MIS capacitors

In order to estimate interface states densities (D_{it}), the ideal high frequency C-V curves (in figure 4.1a) are calculated according to the standard MIS theory [95], respectively for HF-PECVD and LF-PECVD samples, using the same doping ($6 \times 10^{15} \text{ cm}^{-3}$), but different values of C_{ins} (147 pF and 164 pF). Applying the Terman method, the measured C_m - V_m curve is compared to the ideal C_i - V_i curve. For each value of the capacitance, the voltage shift $\Delta V_G = V_m - V_i$ is extracted, as well as the corresponding surface potential v_s . D_{it} can then be calculated with equation 4.1 where q is the electron charge and A is the capacitor area. D_{it} for all samples present typical U-shaped distributions shown on figure 4.1b. Structures fabricated with standard deoxidation and HF-PECVD technique show a high minimum $D_{it} > 10^{13} \text{ cm}^{-2} \text{ eV}^{-1}$ which pins the Fermi level deep in the bandgap. Minimum D_{it} is lowered to $5.0 \times 10^{12} \text{ cm}^{-2} \text{ eV}^{-1}$ on HF-PECVD structures when further pretreatment with sulfur is performed. Structures fabricated with LF-PECVD technique present lower D_{it} by up to two orders of magnitude. Minimum densities are around $6.9 \times 10^{11} \text{ cm}^{-2} \text{ eV}^{-1}$ with standard deoxidation and $3.6 \times 10^{11} \text{ cm}^{-2} \text{ eV}^{-1}$ when sulfur pretreatment is used.

$$D_{it} = \frac{C_{ins}}{Aq} \frac{d\Delta V_G}{dv_s} \quad (4.1)$$

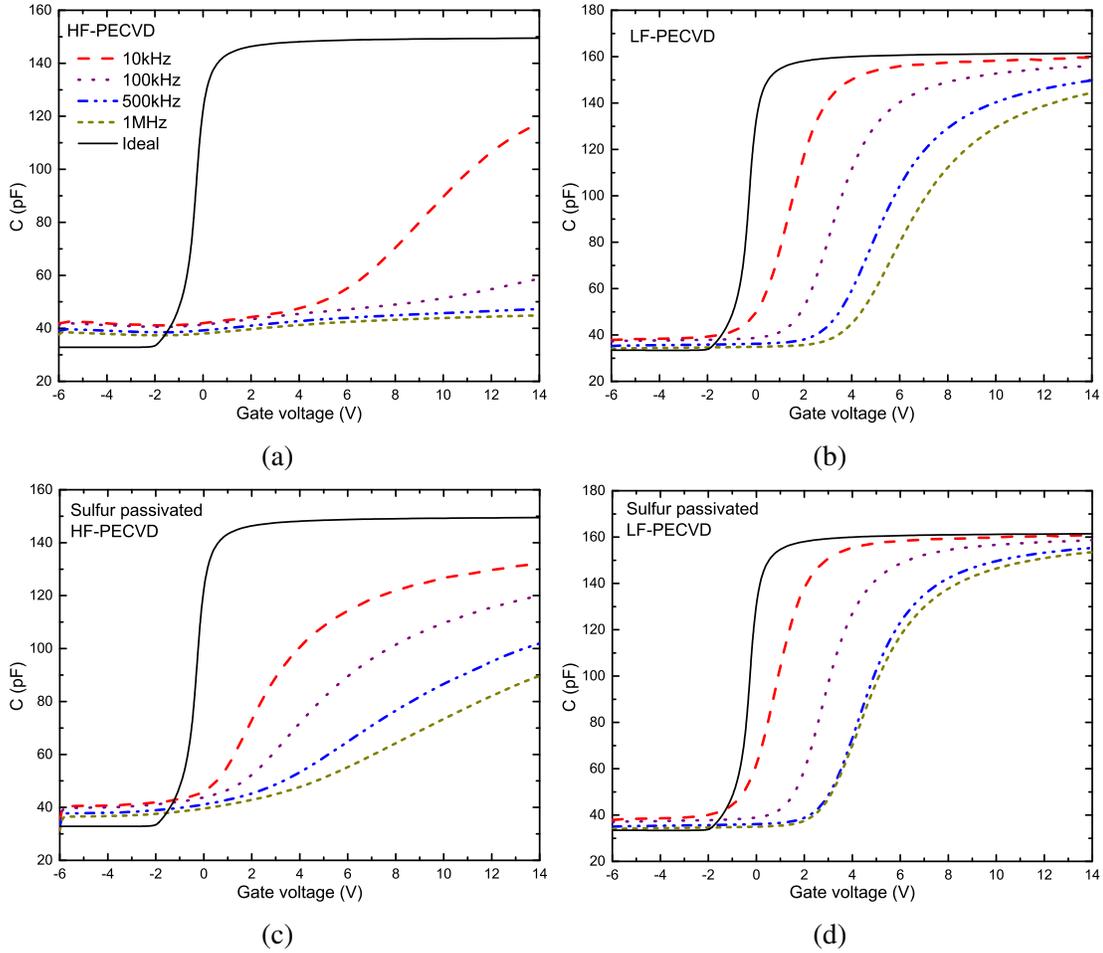
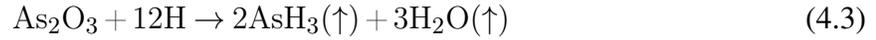


FIGURE 4.2 Multi-frequency C-V measurements on HF and LF-PECVD treated GaAs/Si_xN_y MIS capacitors

Multi-frequency C-V measurements are shown in figure 4.2. Frequency dispersion is a consequence of the variation of response times of interface states to the AC small signal (used for impedance measurements). For structures fabricated using the HF-PECVD technique, a large reduction of the accumulation capacitance with increasing probing frequency (vertical dispersion) is observed, although less with sulfur pretreatment. For the structures fabricated with the LF-PECVD technique, vertical dispersion is much lower, being almost absent with sulfur pretreatment. Vertical dispersion is often observed on III-V/dielectric interfaces and is a consequence of the presence of a large density of defects in a transition layer at the semiconductor/dielectric interface as described by the disorder induced gap state model (DIGS) [34, 51, 131]. Hence, it appears that such defects are almost entirely suppressed when the LF-PECVD technique is used while it is not the case with the HF-PECVD technique. This is coherent with the assumed passivation mechanism by hydrogen as it is known to react with native oxides of GaAs and elemental arsenic to produce volatile species (equations 4.2-4.4) [111, 136], especially with in-

creased kinetic energy as is the case in a low frequency plasma. An apparent shift of the flatband voltage towards positive values is observed with increasing frequency (horizontal dispersion). This could be explained by the presence of a high density of interface states, mainly near the energy bands, as described by standard MIS theory [26, 51, 95, 131]. However, the reduction of vertical dispersion is a clear indication that operating plasma deposition at a much lower frequency improves the GaAs/Si_xN_y interface quality.



The huge difference observed in electrical behavior of MIS devices fabricated respectively using HF-PECVD or LF-PECVD could be easily attributed to the impact of the plasma excitation frequency as only this parameter was different during fabrication. However, since the physical properties and specifically the residual stress of silicon nitride could impact the electronic properties of GaAs/Si_xN_y interface [100, 120, 140], we have conducted an experiment that allows to compare MIS devices having two different interfaces but with the same Si_xN_y bulk properties : after standard deoxidation without sulfur treatment, MIS capacitors were fabricated by alternating HF and LF-PECVD every 10 s starting respectively either by HF-PECVD or LF-PECVD (81 nm thick Si_xN_y in both cases), as illustrated in figure 4.3. This experiment allows to isolate the effect of plasma source frequency during the first stages of interface formation. C-V characterization results for these capacitors are shown on figure 4.4. Interestingly, the 1 MHz C-V curves for the two structures show unpinned interfaces, but the one treated by LF-PECVD first has much better Fermi level modulation and lower vertical frequency dispersion. It is likely that during the first 10 s, only one or a few monolayers are deposited. For the devices fabricated with LF-PECVD first, injection of hydrogen would suppress the native oxides (equations 3.3-3.5) at the interface during the first stages of deposition and the C-V characteristics are similar to the structures treated by LF-PECVD only. When starting with HF-PECVD, some native oxides remain and vertical frequency dispersion is much higher. The better interface properties obtained with dual frequency process starting with HF-PECVD relative to HF-PECVD only (figure 4.2a) could be explained by the fact that the thin deposited HF-PECVD Si_xN_y layer during the first step could act as a partial barrier allowing some hydrogen to reach the GaAs surface during the following LF-PECVD step. Terman analysis was applied similarly to the first series of samples and the results are shown on figure 4.5. Minimum D_{it} for the structure fabricated with HF-PECVD first is 1.0×10¹² cm⁻²eV⁻¹ while for the structure fabricated with LF-PECVD first,

it is $4.2 \times 10^{11} \text{ cm}^{-2} \text{ eV}^{-1}$. It is interesting to note that the electronic properties of the interface obtained using the cycled process with LF-PECVD first are improved compared to LF-PECVD only, which is observed as a lower D_{it} and lower vertical frequency dispersion of C-V curves. A slight reduction of horizontal frequency dispersion of C-V curves is also observed.

The fact that electronic properties of the GaAs/Si_xN_y are different depending on whether LF-PECVD or HF-PECVD are used in the first cycle indicates that the effect of frequency occurs immediately after plasma ignition and during the first stages of interface formation. Since the bulk properties of Si_xN_y are the same, this experiment confirms that the advantage of LF-PECVD passivation relative to HF-PECVD is not related to the intrinsic properties of Si_xN_y. The passivation mechanisms are rather defined by the physical-chemical interaction between the GaAs surface and the plasma kinetics in relation with RF plasma source frequency.

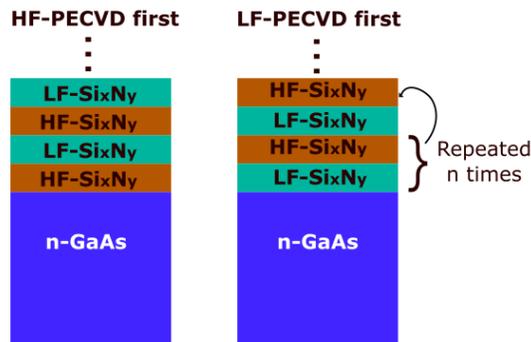


FIGURE 4.3 Structures of dielectric stacks deposited for MIS capacitors obtained by cycled deposition

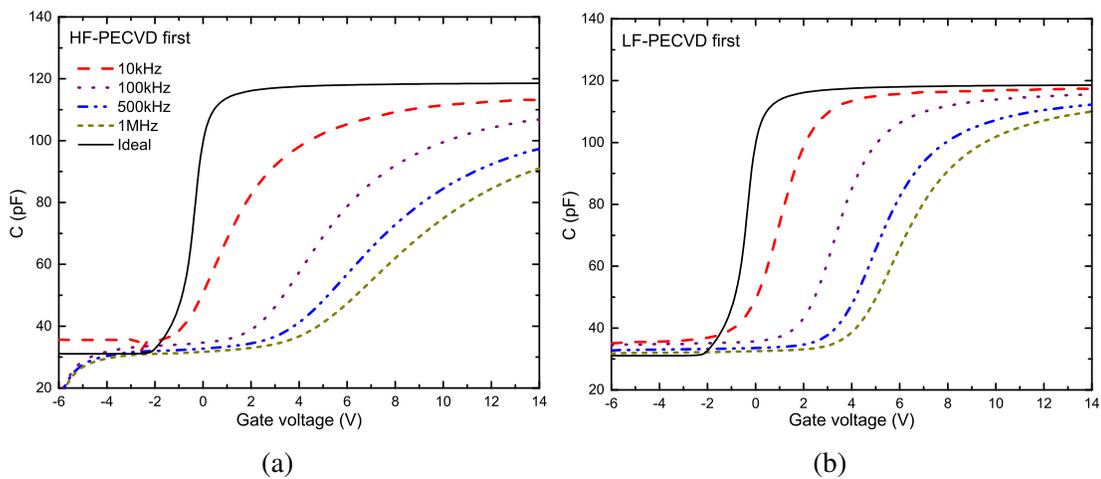


FIGURE 4.4 C-V measurements on HF/LF-PECVD cycle treated GaAs/Si_xN_y MIS capacitors

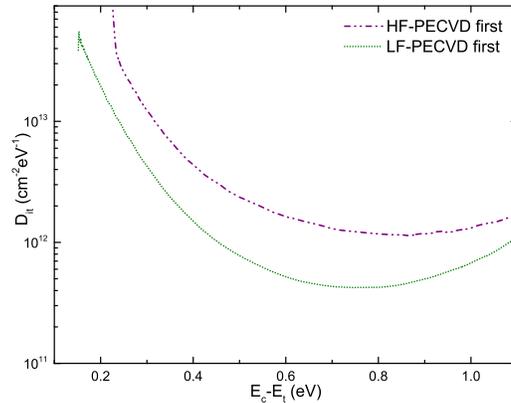


FIGURE 4.5 Interface states densities extracted from 1 MHz capacitance measurements HF/LF-PECVD cycle treated GaAs/Si_xN_y MIS capacitors

In order to investigate the mechanisms of interface formation in relation with plasma excitation frequency, XPS analysis is performed. Samples of GaAs were pretreated with the standard deoxidation without sulfur treatment and Si_xN_y was deposited during one HF/LF-PECVD cycle (10 s for each frequency). High resolution spectra of the Ga_{3d} and As_{3d} regions are shown on fig. 4.6a and 4.6b, respectively. In the Ga_{3d} spectra, the Ga-As bonds appear clearly at 19.4 eV with a peak broadening at higher binding energy. This broadening is related to gallium oxides and is much more prevalent for the sample exposed first to HF-PECVD than the one for which LF-PECVD was used first. For the As_{3d} spectra, again the Ga-As bonds appear as the predominant feature with a double-peak (spin-orbit energy split) at 41.3 and 41.8 eV. A small broad peak is present at higher energy (center around 44.8 eV) in the case of the sample exposed first to HF-PECVD. This peak is caused by the presence of arsenic oxides. For the sample exposed first to LF-PECVD, no feature related to arsenic oxides is present. Therefore, a direct exposure of the substrate to LF-PECVD results in reduction of native oxides of GaAs relative to direct exposure to HF-PECVD. As the plasma frequency used for the first cycle is the only difference between samples, these results are coherent with removal of native oxides by increased ionic bombardment dominated by hydrogen ions that can cross the plasma sheath region due to their low inertia [116]. Note that native oxides related peaks are already small for the HF-PECVD first sample, especially the As-O peak. This is coherent with electrical results shown for cycled deposition starting by HF-PECVD where better electronic properties were observed for this process relative to HF-PECVD only. XPS results confirm that partial deoxidation due to H⁺ bombardment occurs by implantation and/or diffusion through the first layer deposited by HF-PECVD during the following LF-PECVD step.

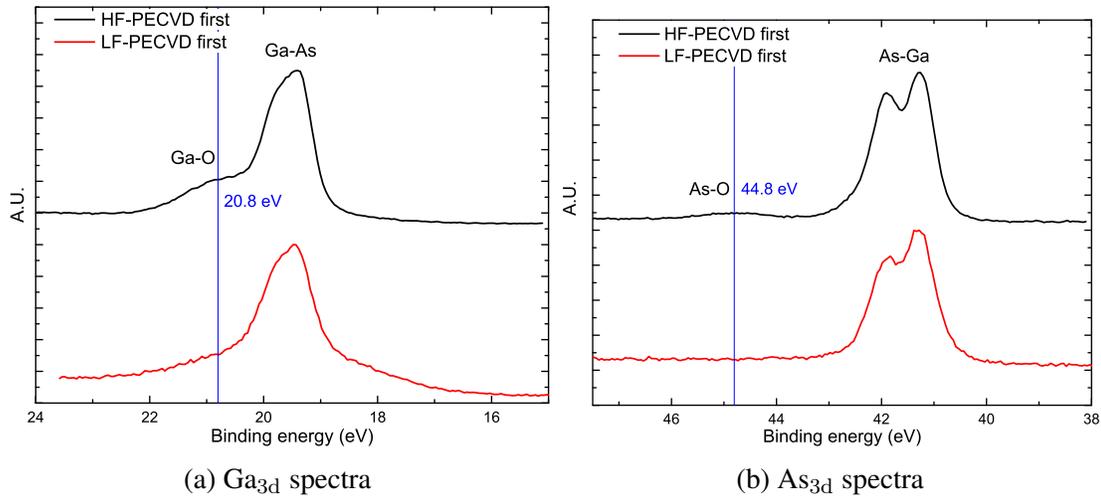


FIGURE 4.6 XPS analysis for GaAs/Si_yN_x interfaces obtained by HF/LF-PECVD cycle

4.1.5 Conclusion

Interface formation during PECVD of silicon nitride on GaAs is studied in relation to the plasma excitation frequency. PECVD is performed with a low frequency (380 kHz) or a high frequency (13.56 MHz) plasma. The interface electronic properties are probed using C-V measurements on MIS structures demonstrating a drastic effect of the RF plasma source frequency. A simple deposition of a thin layer of silicon nitride by low frequency PECVD allows for an unpinned Fermi level with low interface states density and low frequency dispersion of the accumulation capacitance. For high frequency PECVD, sulfur treatment was crucial to unpin the Fermi level, but its modulation was still limited. Using a dual frequency process cycling between low and high frequency, we show that starting with the low frequency allows for a better GaAs/silicon nitride interface than when we start with high frequency, confirming that electronic properties are defined during the first stages of interface formation immediately after plasma ignition. XPS analysis demonstrates that a short direct exposure to a low frequency plasma leads to surface deoxidation which is not observed in the case of a direct exposure to a high frequency plasma. This is due to the fact that the hydrogen ionic bombardment is much more prevalent at an excitation frequency lower than the ion transit frequency. The low frequency PECVD Si_xN_y process allows for efficient III-V passivation/encapsulation at low temperature whether or not sulfur pre-treatment is applied and could be more effective than the currently used standard high frequency process. Further optimization of the low frequency process should still be possible by tuning the RF source frequency. This could impact interface properties as this will change the energetic distribution of ions reaching the surface of the substrate which will modify the dynamics of deoxidation and interface formation.

Declaration of Competing Interest :

The authors have no conflict of interest to declare.

CRedit authorship contribution statement :

Olivier Richard : Validation, Data curation, Formal analysis, Writing – original draft, Writing – review & editing, Visualization. Hasna Mziouek : Investigation, Validation. Richard Arès : Conceptualization, Resources, Project administration, Funding acquisition. Vincent Aimez : Conceptualization, Resources, Project administration, Funding acquisition. Abdelatif Jaouad : Conceptualization, Methodology, Resources, Writing – original draft, Writing – review & editing, Supervision, Project administration, Funding acquisition.

Acknowledgments :

This work was supported in part by the Natural Sciences and Engineering Research Council of Canada (NSERC).

Data availability :

Data will be made available on request

CHAPITRE 5

Cellules solaires III-V à contacts passivés

Les cellules solaires à contacts passivés sont un concept encore peu appliqué sur les matériaux III-V. Les difficultés liées à l'obtention d'une qualité d'interface suffisante en sont la raison principale. Dans le contexte des multi-jonctions III-V et de leur opération sous lumière concentrée, un second problème se pose, car les grandes densités de courant traversant l'interface de contact ne doit pas donner lieu à des pertes résistives importantes. Bien qu'intéressante, la technique PECVD étudiée précédemment se prête mal à cette fin, puisqu'il faut pouvoir contrôler l'épaisseur des couches diélectriques à une précision proche de l'ångström. Les sections qui suivent passent en revue les principes de la génération photovoltaïque, des cellules solaires multi-jonctions III-V, les technologies des contacts ohmiques standard et les contacts passivés. Enfin, les premiers essais de cellules solaires III-V/Ge à contacts MIS obtenus avec la technique ALD sont montrés, ainsi que des cellules à contacts Schottky.

5.1 Principe de fonctionnement des cellules solaires

Les cellules solaires les plus communes sont basées sur la formation d'une diode semi-conductrice obtenue par une jonction pn illustrée sur la figure 5.1 [84, 112]. Des photons incidents de longueur d'onde λ pénétrant dans la structure pourront être absorbés si leur énergie hc/λ est supérieure à la largeur de bande interdite du semi-conducteur. Pour chacun de ces photons absorbés, une paire électron-trou est générée. Les porteurs de charge minoritaires (trous du côté n, électrons du côté p) doivent traverser la jonction pour qu'un courant puisse être extrait de la structure. Ceux à proximité de la zone de charge d'espace pourront la traverser sous l'effet du champ électrique intrinsèque. En dehors de la zone de charge d'espace, le matériau est quasi-neutre et les porteurs de charge ne peuvent se déplacer que par diffusion. Les paires électrons-trous photo-générées représentent une situation hors-équilibre pour le semi-conducteur. Elles peuvent se recombiner et ont alors un temps de vie τ limité. Comme la zone de charge d'espace d'une diode s'amincit avec la tension V aux bornes de la structure, la séparation des paires électrons-trous photo-générées devient moins efficace et les recombinaisons deviennent plus probables. L'équation 5.1 [84] donne la caractéristique I-V d'une cellule solaire idéale où I_{ph} est le courant photo-généré, I_0 est le courant de saturation en obscurité et n est le facteur d'idéalité. Cela est entièrement équivalent au circuit représenté à la figure 5.2a où le courant I_{ph} est donné par une source de courant fixe mise en parallèle avec une diode correspond au courant de recombinaison donné par le terme exponentiel. La figure 5.3 représente la forme générale de la caractéristique

I-V et différents points y apparaissent. À tension nulle, la cellule est en court-circuit et le courant est maximal et correspond à I_{ph} . La tension en circuit ouvert V_{oc} est la tension maximale fournie par la cellule solaire et le courant y est nul puisque le courant photo-généré se recombine entièrement. Un point intermédiaire pour une tension V_{mp} et un courant I_{mp} donne la puissance maximale que la cellule peut fournir. Connaissant la puissance de la lumière incidente P_{in} , on peut ainsi définir l'efficacité maximale de la cellule $\eta = V_{mp}I_{mp}/P_{in}$. On peut également définir le facteur de remplissage FF qui est le ratio entre la puissance maximale fournie par la cellule et la puissance d'une cellule parfaite qui opérerait à la fois au courant maximal I_{ph} et à la tension maximale V_{oc} : $FF = V_{mp}I_{mp}/I_{ph}V_{oc}$.

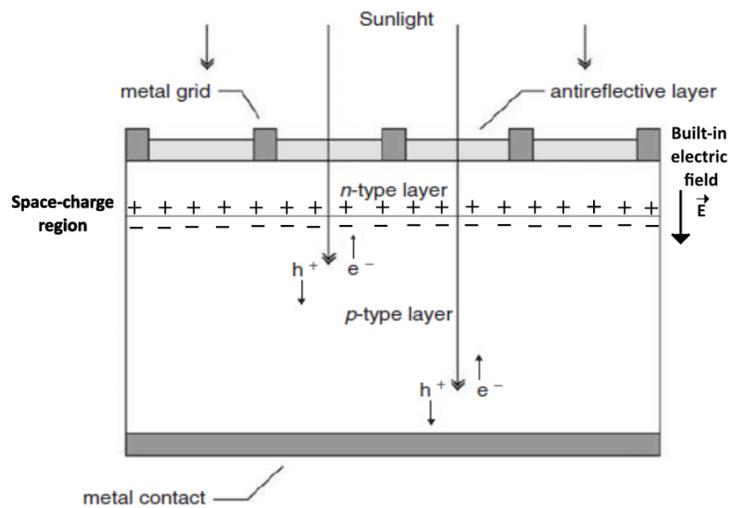


FIGURE 5.1 Structure simplifiée d'une cellule solaire. Copyright ©2011 John Wiley & Sons, Ltd. [84].

$$I(V) = I_{ph} - I_0(e^{qV/nkT} - 1) \quad (5.1)$$

Divers facteurs affectent l'efficacité d'une cellule solaire. En premier lieu, la largeur de bande interdite est déterminante pour l'efficacité, car elle définit quels photons seront absorbés ou transmis ainsi que les pertes par thermalisation qui correspondent à la dissipation de chaleur donnée par la différence d'énergie entre un photon absorbé et la bande interdite [151]. Ensuite, la circulation du courant dans la cellule et ses contacts ne se fait pas sans pertes résistives [28, 151]. D'une part, il y aura dissipation de chaleur par effet Joule qui est représenté par une résistance série effective R_s . D'autre part, des fuites de courant sont possibles et on y associe une résistance parallèle R_{sh} . Il faut donc en réalité considérer la caractéristique I-V donnée par l'équation 5.2 [84] et correspondant au circuit équivalent modifié illustré à la figure 5.2b. Les processus de

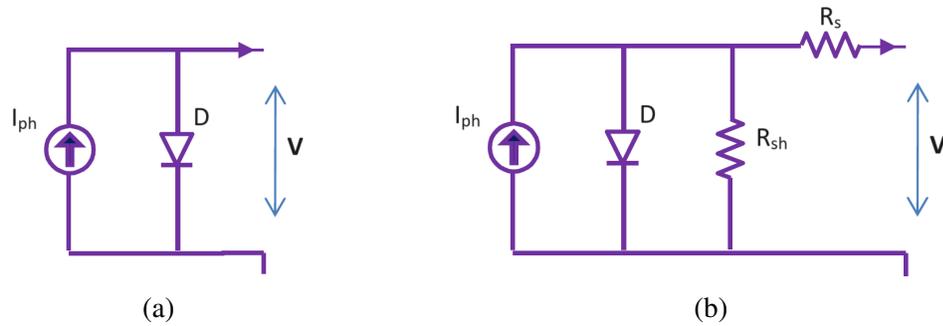


FIGURE 5.2 Circuits équivalents à 1 diode d'une cellule solaire dans le cas idéal (a) et dans le cas comprenant des résistances parasites (b). Reprinted from [126], with permission from Elsevier.

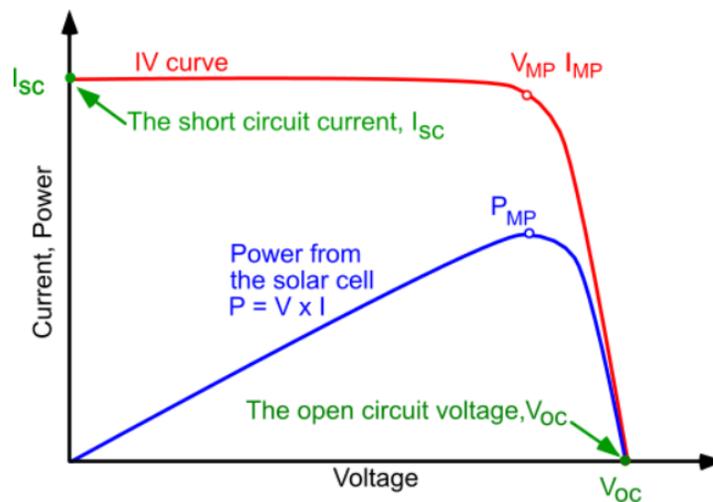


FIGURE 5.3 Caractéristiques I-V et P-V générique d'une cellule solaire. [53]

recombinaison vont généralement se refléter à travers le facteur d'idéalité et le courant de saturation en obscurité [84, 112]. Dans les cas extrêmes, ils vont également réduire le courant photo-généré. Le tableau 5.1 donne les équations pour les taux de recombinaison et les temps de vie associés à différents processus. Certains processus sont fondamentaux et ne peuvent être réduits que par le design adéquat des cellules solaires pour obtenir une séparation suffisamment rapide des paires électron-trou. Par exemple, les recombinaisons radiatives correspondent à l'annihilation d'une paire électron-trou par la génération d'un photon. Un autre processus de recombinaison fondamental est le mécanisme Auger. Dans ce cas, la paire électron-trou se recombine en transférant son énergie à un troisième porteur de charge qui va ensuite thermaliser et donc générer de la chaleur. Au contraire, certains processus de recombinaison sont plutôt liés à la qualité des matériaux et au procédé de fabrication des cellules solaires. En effet, des défauts dans la maille cristalline du semi-conducteur ou la présence d'impuretés peuvent agir comme centres de recombinaison et les paires électrons-trous vont alors s'annihiler en générant de la chaleur.

Ce type de défauts est le plus souvent décrit par le modèle de Shockley-Read-Hall (SRH) et on les retrouve dans le volume du matériau. Les défauts reliés à la densité d'états d'interface vont également agir comme centres de recombinaison SRH. L'expression du taux de recombinaison SRH en surface est similaire à celle donnée dans le tableau 5.1, mais les temps de vie sont remplacés par des vitesses de recombinaison. De plus, l'expression doit être intégrée pour tenir compte du continuum d'états dans la bande interdite. L'expression 5.3 donne une forme simplifiée du taux de recombinaison SRH en surface R_{surface} avec une vitesse de recombinaison effective des trous S_P (matériau type n). Pour les matériaux III-V, le taux d'absorption élevé de la lumière implique qu'une grande partie des paires électrons-trous sera générée à proximité de la face avant. La minimisation de la vitesse de recombinaison sur cette face par l'application d'une passivation efficace peut donc être un facteur important dans l'optimisation de l'efficacité des cellules solaires.

$$I(V) = I_{\text{ph}} - I_0(e^{q(V+IR_s)/nkT} - 1) - \frac{V + IR_s}{R_{\text{sh}}} \quad (5.2)$$

TABLEAU 5.1 Taux de recombinaison et temps de vie associés à différents processus de recombinaison. Le temps de vie est donné dans le cas d'une faible injection pour un matériau type n

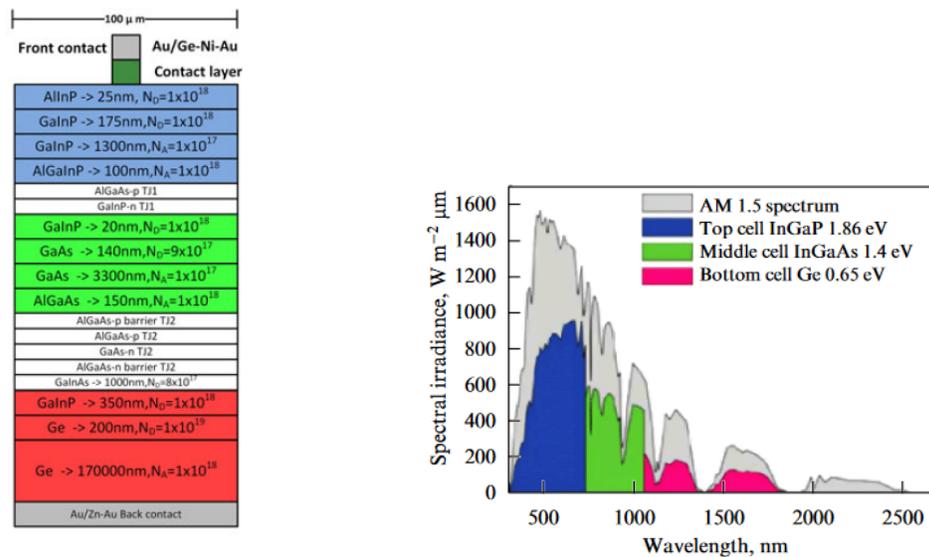
Processus	Taux de recombinaison	Temps de vie
Radiatif	$B(pn - n_i^2)$	$\frac{1}{B \cdot n_0}$
Auger	$(C_n n + C_p p)(pn - n_i^2)$	$\frac{1}{C_n \cdot n_0^2}$
SRH (volume)	$\frac{pn - n_i^2}{\tau_n(p + n_i e^{(E_i - E_t)/kT}) + \tau_p(n + n_i e^{(E_t - E_i)/kT})}$	$\tau_p = 1/(\sigma_p v_{\text{th}} N_T)$

$$R_{\text{surface}} = S_P(p - p_0) \quad (5.3)$$

5.2 Cellules solaires multi-jonctions

Le spectre solaire couvre une large gamme de longueurs d'ondes et une cellule solaire basée sur un seul matériau ne pourra pas utiliser les photons d'énergie inférieure à la bande interdite et donnera également lieu à d'importantes pertes par thermalisation (énergie supérieure à la bande interdite). Les cellules solaires multi-jonctions permettent d'exploiter plus efficacement le spectre solaire en limitant ces pertes [90, 151]. La forme la plus commune de ce type de technologies repose sur la croissance épitaxiale de sous-cellules mises en série et interconnectées par des jonctions tunnels. Les différentes sous-cellules sont disposées de sorte à avoir les largeurs

de bandes interdites en ordre croissant en s'approchant de la face avant. Chaque sous-cellule absorbe donc une bande du spectre solaire pour laquelle il y a une meilleure correspondance avec sa largeur de bande interdite. Le cas le plus classique de cellule solaire multi-jonction est la triple-jonction InGaP/(In)GaAs/Ge [7, 151] illustrée à la figure 5.4a et la répartition du spectre solaire entre les sous-cellules est montrée à la figure 5.4b. Les différentes couches de cet empilement épitaxial présentent l'avantage de n'avoir que de faibles écarts entre les mailles cristallines [151]. Cela assure une excellente qualité des matériaux sans avoir à recourir à des couches tampons complexes pour éviter de grandes densités de dislocations. L'efficacité obtenue pour cette structure dans les conditions de test standards (spectre AM 1.5D concentré, 25°C) est supérieure à 40%. Les cellules solaires multi-jonctions sont toutefois très coûteuses par rapport aux technologies sur silicium [4, 151]. Elles sont surtout utilisées lorsque l'efficacité et la minimisation de la masse prennent une plus grande importance, comme pour les applications spatiales. Pour une utilisation terrestre, le coût de cette technologie peut être réduit en intégrant les cellules dans des modules à lumière concentrée. Cela permet de réduire la surface de matériau semi-conducteur en la remplaçant par la surface de l'optique de concentration et d'augmenter l'efficacité de la conversion photovoltaïque [151]. Néanmoins, la compétitivité de cette technologie reste à démontrer par rapport au silicium.



(a) [97] Copyright ©2016 John Wiley & Sons, Ltd.

(b) [122]

FIGURE 5.4 (a) Structure épitaxiale d'une triple-jonction InGaP/(In)GaAs/Ge et (b) utilisation du spectre solaire dans les sous-cellules

5.2.1 Contacts en face avant

La face avant des cellules solaires doit permettre la collection du courant sans bloquer le flux lumineux. Il doit donc y avoir un motif de métallisation qui peut être optimisé pour limiter l'om-

brage de la cellule tout en maintenant une résistance série suffisamment faible pour le niveau de courant à extraire. Tel que montré sur la figure 5.4a, la métallisation en face avant se trouve apposée sur la structure de la sous-cellule d'InGaP. On s'attardera particulièrement aux trois couches supérieures de cette sous-cellule, car elles ont un rôle prépondérant dans la détermination de la résistance série de la cellule.

La couche supérieure est appelée couche contact, car elle forme l'interface avec la métallisation. Elle est constituée de n-GaAs fortement dopé ($>10^{18}\text{cm}^{-3}$), ce qui contribue à obtenir un contact ohmique faiblement résistif. Divers empilements métalliques peuvent former des contacts ohmiques adéquats. Le système le plus standard utilise l'empilement AuGe/Ni/Au pour former le contact ohmique [28]. Lorsque ce type de contact est recuit, l'AuGe diffuse dans le GaAs et le Ge agit comme dopant de type N, [70]. Une barrière suffisamment mince est ainsi formée pour laisser passer les électrons par effet tunnel. Dans cet empilement, la couche de Ni joue le rôle de barrière de diffusion pour éviter la dégradation de la couche supérieure d'Au qui est un simple épaissement pour minimiser les pertes résistives dans la métallisation. Une mince couche de Ni est parfois aussi employée pour obtenir un empilement Ni/AuGe/Ni/Au [70]. L'intérêt de cette couche additionnelle de Ni est de limiter la profondeur de diffusion dans le GaAs pour éviter la formation de pics. Cela permet aussi un dopage plus efficace par le Ge grâce à la formation de lacune de Ga. Un autre empilement Pd/Ge/Ti/Pd/Al utilise le même principe pour obtenir des contacts ohmiques faiblement résistifs [57]. L'intérêt d'utiliser une interface Pd offre un effet similaire à l'utilisation du Ni pour former des lacunes de Ga compensées par le Ge [35, 70], mais la résistance spécifique de contact est plus faible que pour la métallisation précédente. L'empilement Ti/Pd joue le rôle de barrière de diffusion pour préserver l'intégrité de la couche d'Al. Cette dernière remplace l'Au comme épaissement ce qui permet de maintenir une conductivité acceptable à plus faible coût[57].

Les deux autres couches sous la couche contact forment une jonction n-n. Les charges atteignant cette partie de la structure s'y déplacent latéralement jusqu'au contact si ces couches sont suffisamment conductrices [97]. La couche inférieure est l'émetteur de la sous-cellule d'InGaP et est donc une couche active dans la structure de cette sous-cellule. La couche supérieure est appelée couche fenêtre et est faite d'AlInP. La bande interdite de l'AlInP est relativement large et cette couche est donc transparente pour la majorité du spectre solaire. Elle crée également une passivation par effet de champ. La figure 5.5a montre les bandes d'énergie à la jonction InGaP/AlInP dans le cas idéal. La courbure de la bande de valence et la discontinuité à cette interface permettent de repousser les porteurs minoritaires (trous), réduisant ainsi le taux de recombinaisons au contact. Dans la bande de conduction, la courbure de bande favorise le passage des électrons vers la couche fenêtre. La discontinuité de la bande de conduction forme toutefois

une faible barrière pour les électrons, ce qui peut être problématique pour leur extraction. De plus, la présence d'états électroniques à la surface de l'AlInP réduit sa capacité à jouer le rôle de passivation par effet de champ [107]. La figure 5.5b montre comment les bandes d'énergie peuvent être modifiées à l'interface AlInP/InGaP en présence d'états de surface. Il y apparaît notamment que la barrière ne repousse plus les trous vers la couche d'InGaP. Étant donné que les composés III-V contenant de l'Al ont fortement tendance à s'oxyder et que ceci accentue les pièges de surface, les courbures de bandes en surface seront néfastes au fonctionnement de la cellule solaire si la surface de l'AlInP n'est pas passivée [12, 107].

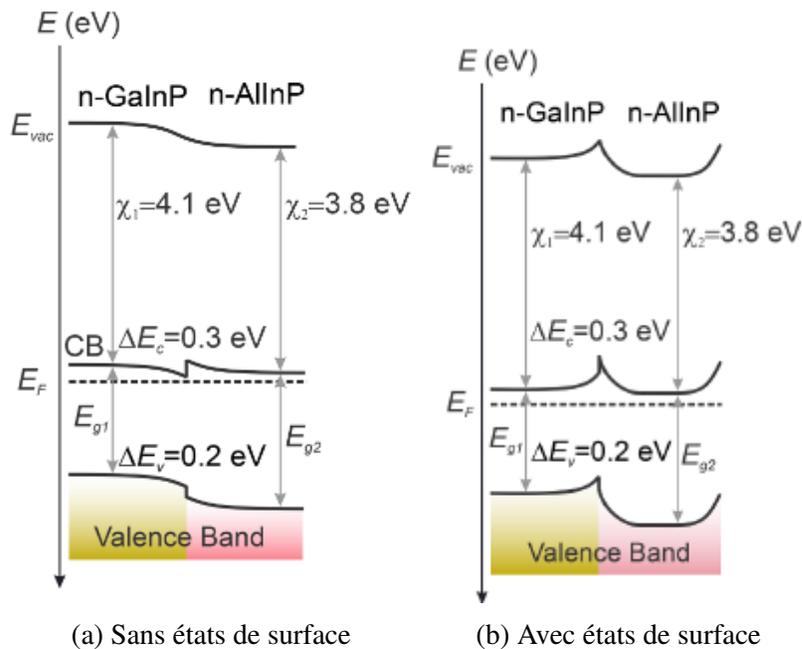
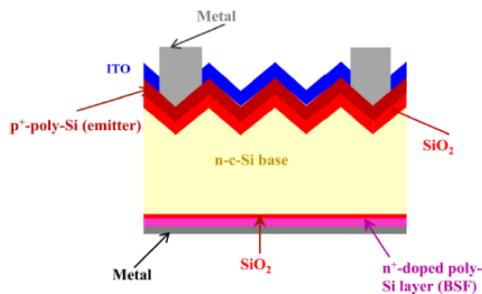


FIGURE 5.5 Alignement des bandes d'énergie à l'interface n-AlInP/n-GaInP. Reprinted from [107], with permission from Elsevier.

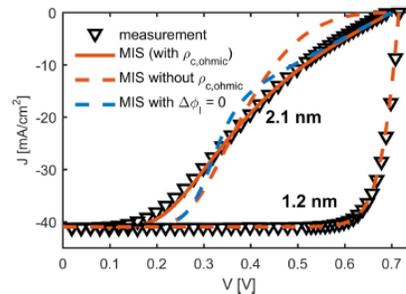
5.2.2 Contacts passivés

Le concept de contact passivé est couramment appliqué aux technologies photovoltaïques sur silicium [37, 40]. Un des intérêts de ce type de contact est le fait que les couches fenêtre [139] et de champ arrière ("back-surface field" BSF) ne sont pas suffisantes pour supprimer les recombinaisons de surface [112]. De plus, la réalisation de ces couches nécessite de fortes densités de dopants ce qui tend à accroître les taux de recombinaison dans le volume par les processus SRH et Auger [112]. Les contacts passivés ont permis le développement de la technologie Si TOPCon ("tunnel oxide passivated contact") illustrée à la figure 5.6a. Des couches de SiO₂ sont obtenues le plus souvent par croissance chimique ou thermique sur les faces avant et/ou arrière du substrat de Si [37]. Les fines couches de SiO₂ laissent passer le courant par effet tunnel et les recombinaisons en surface sont minimisées étant donnée la haute qualité de passivation de

l'interface Si/SiO₂. Un faible effet de champ est également obtenu à l'interface MIS, ce qui tend à rendre le contact sélectif aux porteurs majoritaires comme dans l'exemple montré à la figure 5.7. L'épaisseur du diélectrique doit être contrôlée avec une grande précision. Cette couche doit être suffisamment épaisse pour obtenir une passivation uniforme et réduire la probabilité d'effet tunnel des porteurs minoritaires, maximisant ainsi l'augmentation du V_{oc}. Une épaisseur trop grande viendra par contre bloquer les porteurs majoritaires, ce qui fera apparaître un point d'inflexion à l'approche du V_{oc}. Cette inflexion souvent décrite comme une "S-shaped curve" et son apparition est montrée sur la figure 5.6b en passant d'une épaisseur de diélectrique de 1.2 nm à 2.1 nm. Cette inflexion est évidemment indésirable étant donné la dégradation du FF. Elle peut également apparaître pour une hauteur de barrière trop élevée ainsi que pour un fonctionnement à une forte intensité lumineuse ou à température élevée [23].



(a) Structure TOPCON avec contacts passivés sur les deux faces. Reprinted from [37], with permission from Elsevier.



(b) Effet de l'épaisseur de la couche de SiO₂ sur la caractéristique I-V. [33] Copyright ©2018 IEEE.

FIGURE 5.6 Cellule solaire TOPCON

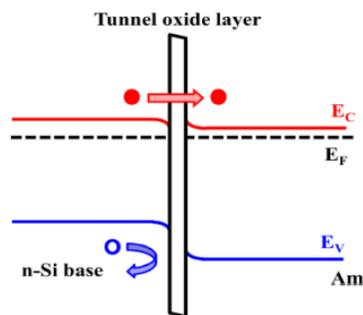


FIGURE 5.7 Alignement des bandes d'énergie dans la technologie TOPCon pour un contact sélectif aux électrons. Reprinted from [37], with permission from Elsevier.

Des technologies employant les interfaces MIS et Schottky dans les cellules solaires III-V ont été étudiées par le passé [74, 92, 108, 132]. L'approche initiale pour ces cellules solaires était de permettre leur fonctionnement en évitant la formation d'une jonction pn. Les dispositifs ainsi conçus ont généralement une efficacité moindre pour un coût de fabrication inférieur.

Les meilleurs résultats obtenus sont pour le concept MIS à inversion dont le comportement s'approche le plus d'une jonction pn. La meilleure efficacité obtenue est d'environ 17% pour une interface $\text{Sb}_2\text{O}_3/\text{n-GaAs}$ [92, 132]. Les faibles performances de ces cellules solaires sont principalement dues à la difficulté de former une interface III-V/diélectrique avec une densité d'états d'interface suffisamment faible et les cellules Si basées sur le même principe ont des performances supérieures. Récemment, le concept de contacts passivés a toutefois eu un regain d'intérêt dans les technologies photovoltaïques III-V. Les travaux de recherche sur le sujet présentent des concepts similaires à la technologie TOPCon et tentent de former des contacts sélectifs aux porteurs majoritaires avec des interfaces MIS [105, 109, 110]. Idéalement, cela pourrait permettre d'éviter la croissance épitaxiale des couches fenêtre et BSF. Pour obtenir la sélectivité, l'alignement des bandes à l'interface MIS doit donner lieu à un effet de champ. Plusieurs structures de cellules solaires III-V avec de tels contacts ont été étudiées avec des dépôts de diélectriques comme le TiO_2 , ZnO , Ta_2O_5 , l' Al_2O_3 , etc. Dans certains cas, le diélectrique déposé a une certaine conductivité (Ex. : TiO_2) et c'est ce qui permet le passage des porteurs majoritaires [85, 88]. Le contrôle de l'épaisseur est donc moins important et diverses techniques de dépôt peuvent être utilisées (ALD, évaporation, pulvérisation)[109]. Bien que ces dépôt permettent de passiver chimiquement en partie la surface, il est fréquent d'employer des couches intermédiaires comme le a-Si :H pour améliorer la qualité de l'interface [105, 109]. Dans le cas le plus similaire à la technologie TOPCon, le courant passe principalement par effet tunnel (Ex. : Al_2O_3) et l'épaisseur du diélectrique doit être bien contrôlée [15]. Le dépôt ALD est donc la technique la plus appropriée. De plus, la passivation du GaAs et des autres III-V par ALD d' Al_2O_3 est généralement de meilleure qualité [42].

5.3 Réalisation d'interface MIS et Schottky passivées pour le contact frontal de cellules solaires multi-jonctions III-V

Pour les premiers tests de contacts frontaux passivés, nous avons réalisé des cellules solaires sans couche contact. Cette couche servant à la formation de contacts ohmiques ne devrait normalement pas être requise dans une technologie de contacts passivés. Une interface MIS $\text{Al}/\text{Al}_2\text{O}_3/\text{AlInP}$ a donc été choisie. L' Al_2O_3 a été déposé par ALD en utilisant le TMA comme précurseur de l'aluminium et un plasma O_2 généré dans une seconde chambre agissant comme source d'oxygène. Plusieurs dispositifs ont été fabriqués avec un procédé simplifié ne comprenant pas d'étape de recuit ou de couche anti-reflet (voir annexe A.2.1, les étapes 21-24 ne sont pas effectuées) et une cellule avec des contacts standards ($\text{Ni}/\text{Ge}/\text{Au}/\text{Ni}$) a également été fabriquée pour servir de référence (protocole en annexe A.2.2, sans les étapes 18-20). Étant donné que le processus de

conduction par effet tunnel dépend de l'épaisseur du diélectrique, nous avons étudié l'effet de ce paramètre sur les caractéristiques des cellules solaires. Chaque dépôt était également fait sur un échantillon témoin de Si permettant de vérifier l'épaisseur déposée par ellipsométrie. Des différences d'épaisseurs entre l'échantillon témoin et la structure III-V peuvent toutefois survenir étant donné que la phase de nucléation dépend de la nature et de l'état de la surface exposée aux précurseurs.

Les mesures sous illumination avec une intensité de 1 soleil sont présentées à la figure 5.8. Pour les épaisseurs entre 1.7 et 3.7 nm, le V_{oc} augmente avec l'épaisseur et reste égal ou supérieur à celui de la cellule de référence. Les caractéristiques I-V sont toutefois affectées par une déformation en "S" qui est typique des cellules MIS avec un isolant trop épais. Le gain en V_{oc} ne se traduit donc pas par un accroissement de l'efficacité. Cette déformation est absente pour les dépôts minces (0.8-1 nm), mais le V_{oc} est inférieur à la cellule de référence. Le comportement du V_{oc} et de la déformation en S selon l'épaisseur déposée ne présentent une tendance cohérente. Cela pourrait être relié aux différences entre l'épaisseur mesurée sur le témoin et l'épaisseur réelle sur la cellule. L'instabilité du procédé de dépôt pourrait également être en cause, ainsi que l'oxydation rapide et incontrôlée de l'AlInP.

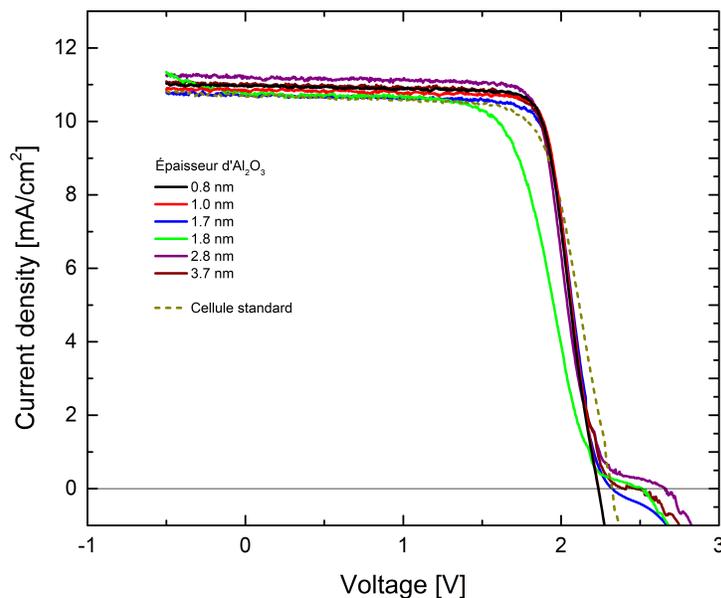


FIGURE 5.8 Caractérisation I-V sous illumination AM 1.5D de multi-jonctions III-V/Ge avec contacts ohmiques et avec contacts passivés sur AlInP par dépôt ALD d'Al₂O₃

Dans le but de déterminer s'il est possible de s'affranchir de la couche fenêtre, une seconde série de tests a été entreprise. Dans cette série, nous avons aussi réalisé des cellules à contacts MIS avec une structure complète comprenant la couche contact. Ainsi, les cellules solaires avec

des interfaces de contacts passivées $\text{Al}/\text{Al}_2\text{O}_3/\text{InGaP}$ et $\text{Al}/\text{Al}_2\text{O}_3/\text{GaAs}$ ont été étudiées. Le dépôt direct de la métallisation sur la couche contact (Al/GaAs), la couche fenêtre (Al/AlInP) et l'émetteur (Al/InGaP) a aussi été fait pour étudier des cellules avec des interfaces de contact Schottky. De plus, un protocole plus complet a été appliqué, notamment pour inclure le dépôt d'une couche anti-reflet (annexe A.2.1). La figure 5.9a montre le comportement sous illumination 1 soleil des cellules solaires passivées par dépôt ALD comparées à une cellule à contacts standards. Pour le dépôt sur l' InGaP , le courant est plus faible, probablement car la couche fenêtre est absente. Cela signifie que le dépôt d'ALD ne permet pas d'obtenir une qualité de passivation sur l' InGaP suffisante pour remplacer la couche fenêtre. De plus, l'épaisseur d' Al_2O_3 (estimé sur Si à 1.3 nm) est encore trop élevée et les caractéristiques sont à nouveau déformées. Dans le cas du dépôt sur la couche contact, un dépôt suffisamment mince (estimé sur Si à 1 nm) a été obtenu. La caractéristique I-V ne présente pas de déformation et les performances sont similaires à la cellule standard. Le V_{oc} est toutefois légèrement inférieur. La figure 5.9b montre la comparaison des caractéristiques des cellules à contacts Schottky avec la cellule de référence. La déformation en "S" n'est présente que pour le cas d'évaporation de l'Al sur la couche contact (GaAs). Le procédé appliqué est probablement en cause et on verra dans des expériences ultérieures qu'il a été possible d'avoir de bons résultats avec cette interface en utilisant un procédé auto-aligné pour déposer la grille. Cela montre que le fonctionnement de cette technologie de cellules solaires est très sensible aux étapes de préparation et de réalisation du contact. Le dispositif avec le dépôt d'Al sur InGaP montre une caractéristique normale, mais le courant est réduit comme pour la cellule avec passivation Al_2O_3 sur InGaP (couche fenêtre retirée). De plus, la pente à l'approche du V_{oc} indique un effet de résistance série prononcé. Le dernier cas de cellule avec interface de contact Al/AlInP montre des performances équivalentes à la cellule standard. Le V_{oc} et le J_{sc} sont en effet très proches et aucune déformation en "S" ou d'effet de résistance série prononcé n'affecte la caractéristique de cette cellule.

Le contrôle du procédé de dépôt ALD a présenté des difficultés considérables. De plus, les dispositifs comportant ce dépôt pour passiver les contacts frontaux ont tous montré des performances inférieures aux dispositifs standards. Le fait d'avoir obtenu des caractéristiques I-V normales sous 1 soleil avec la passivation ALD montre que ce concept pourrait tout de même être intéressant. Des efforts supplémentaires pourraient permettre de montrer un gain de V_{oc} par l'optimisation du procédé ALD pour mieux contrôler la phase de nucléation et l'épaisseur déposée dépendamment des surfaces considérées (GaAs , AlInP , InGaP) et de leurs prétraitements. L'implémentation des contacts Schottky s'est révélée plus simple et a déjà montré la possibilité de fabriquer des dispositifs avec des performances équivalentes aux cellules à contacts ohmiques. En ce qui concerne la viabilité économique des cellules solaires III-V, l'application de l'ALD est difficilement justifiable sans montrer un gain d'efficacité notable. La suite de l'étude de la pas-

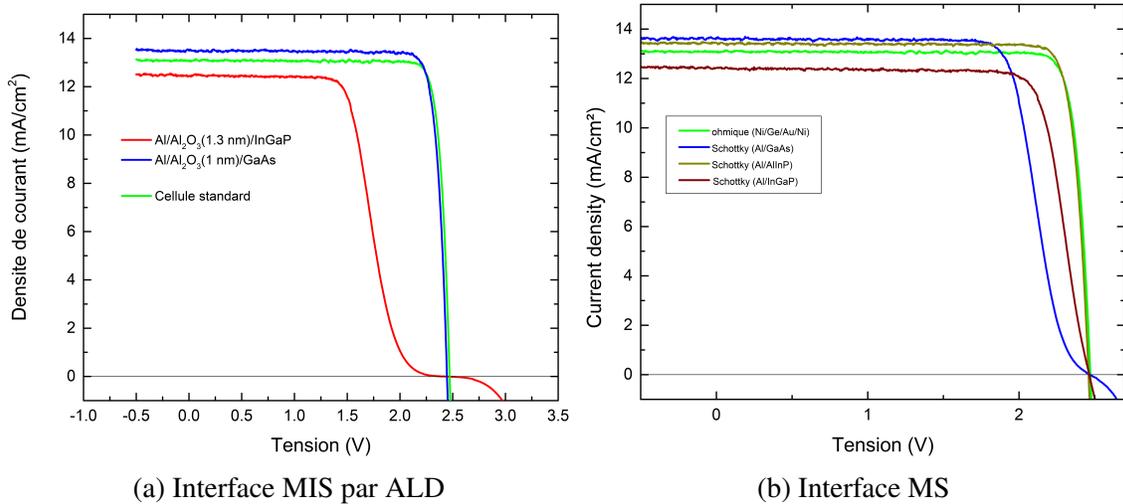


FIGURE 5.9 Caractéristiques I-V de cellules solaires à contacts passivés comparées avec celles de cellules solaires à contacts ohmiques standards

sivation des contacts des multi-jonctions III-V se concentre sur le concept de contacts Schottky. Il est toutefois à noter que la désignation de contacts Schottky dans notre cas correspondrait beaucoup plus à un contact MIS dans lequel l'isolant correspond aux oxydes natifs formés sur les différentes surfaces III-V avant le dépôt de l'Al.

CHAPITRE 6

Cellules solaires multi-jonctions III-V/Ge à contacts Schottky

Avant-propos

Auteurs et affiliations :

Olivier Richard : Étudiant au doctorat, Faculté de génie, Département de génie électrique et informatique, Université de Sherbrooke

Artur Turala : Professionnel de recherche, Faculté de génie, Département de génie électrique et informatique, Université de Sherbrooke

Vincent Aimez : Professeur, Faculté de génie, Département de génie électrique et informatique, Université de Sherbrooke

Maxime Darnon : Chargé de recherche CNRS, Professeur associé, Faculté de génie, Département de génie électrique et informatique, Université de Sherbrooke

Abdelatif Jaouad : Professeur associé, Faculté de génie, Département de génie électrique et informatique, Université de Sherbrooke

Date d'acceptation avec révision : 24 août 2023

État d'acceptation : version finale publiée le 26 août 2023

Journal : Energies, édition spéciale : Recent Advances in Solar cells and Photovoltaics

Référence : <https://doi.org/10.3390/en16176209>

Titre français : Contacts frontaux passivés en aluminium à faible coût pour les cellules solaires multi-jonctions III-V/Ge

Contribution à la thèse : Les technologies de contacts passivés sont de plus en plus répandues dans les dispositifs photovoltaïques Si, mais ce concept est encore peu étudié pour les cellules solaires III-V. Dans cet article, les contacts Schottky sont appliqués pour former les contacts frontaux des cellules multi-jonctions III-V/Ge. On y étudie comment une métallisation n'utilisant que l'aluminium se comporte pour différentes interfaces sur ces structures. On montre qu'il est possible d'obtenir des performances similaires à des cellules solaires avec des contacts oh-

miques standards et que cette approche pourrait être utilisée pour réduire le coût de fabrication de ces technologies. Les protocoles de fabrication pour les cellules à interface de contacts passivées et les cellules à contacts standards sont exposés dans les annexes A.2.1 et A.2.2, respectivement.

Résumé français : L'amélioration des performances et la réduction des coûts des cellules solaires multi-jonctions III-V sont cruciales pour les systèmes d'énergie en aérospatial et pour les modules terrestres à concentration. Nous avons tenté d'atteindre ces deux objectifs en implémentant des contacts non-ohmiques à interface métal/semi-conducteur sur la face avant de cellules solaires triple-jonctions III-V/Ge. Nous démontrons la faisabilité du concept pour ce type de cellules solaires par la simple évaporation d'Al sur la couche contact de GaAs ou sur la fenêtre d'AlInP. Les meilleurs résultats ont été obtenus lorsque la passivation au soufre par $(\text{NH}_4)_2\text{S}_x$ a été appliquée sur la couche contact de GaAs. Cela a permis une réduction de la densité de courant de saturation en obscurité d'un ordre de grandeur et une légère augmentation du V_{oc} de presque 20 mV sous une illumination de 1 soleil en comparaison avec un dispositif de référence avec des contacts ohmiques Pd/Ge/Ti/Pd. Toutefois, de mauvaises performances ont d'abord été observées sous une illumination concentrée. L'application d'un recuit sur les cellules solaires avec la métallisation d'Al en face avant a résulté en une réduction du V_{oc} au même niveau que la cellule de référence, mais cela a permis de bonnes performances sous illumination concentrée. En effet, une efficacité supérieure à 34% a été observée pour un facteur de concentration de 500 soleils pour les cellules solaires avec les contacts Al ainsi que pour les cellules avec contacts standards Pd/Ge/Ti/Pd.

6.1 Low-cost passivated Al front contacts for III-V/Ge multijunction solar cells

Olivier Richard, Artur Turala, Vincent Aimez, Maxime Darnon and Abdelatif Jaouad

6.1.1 Abstract

Improving the performances and reducing costs of III-V multijunction solar cells is crucial in aerospace energy systems and in terrestrial concentrator modules. We attempted to achieve both objectives by implementing non-ohmic metal/semiconductor interface contacts on the front surface of III-V/Ge triple-junction solar cells. We demonstrate that the feasibility of this concept for this type of solar cells by a simple evaporation of Al only either on the GaAs contact layer or the AlInP window. Best results were obtained when sulfur passivation by $(\text{NH}_4)_2\text{S}_x$ was done on the GaAs contact layer. This allowed for a reduction in reverse saturation dark current density by one order of magnitude and a slight increase in V_{oc} of almost 20 mV under 1 sun illumination relative to a reference device with Pd/Ge/Ti/Pd ohmic contacts. However, poor performances were observed at first under concentrated sunlight. Further annealing the solar cells with Al front metallization resulted in the reduction of V_{oc} to the same level as the reference solar cell but allowed for good performances under high illumination. Indeed, an efficiency over 34% was observed at 500 suns light intensity both for Al and Pd/Ge/Ti/Pd contacted solar cells

Keywords : Concentrated photovoltaics, III-V, contact passivation, contact metallization

6.1.2 Introduction

Multijunction semiconductor structures are used in photovoltaics to absorb the solar spectrum among materials with different bandgaps in order to convert it more efficiently to electrical power [151]. Direct bandgap materials such as III-V semiconductors are better suited for this purpose because of their high absorbance and low non-radiative recombination rates. Due to constraints on lattice-matching during epitaxy and the high cost of III-V substrates, the most commercially successful multijunction solar cell concept has been the InGaP/GaAs/Ge triple-junction [7, 151] shown on figure 6.1. However, this technology is almost only used for applications where efficiency is of primary importance relative to the cost, such as in space energy systems. For terrestrial applications, the high cost of III-V multijunction solar cells means that they must be integrated in tracking systems with concentrator optics in order to reduce the area of solar cells in proportion to the concentration factor and the associated increase in efficiency. III-V concentrator photovoltaics cannot yet compete with Si flat panel solar cells which dominate the market due to much lower costs offsetting their lower efficiency.

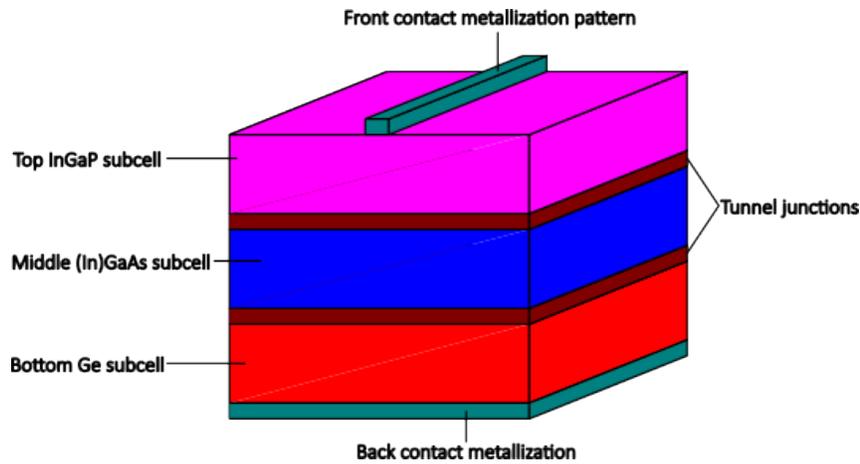


FIGURE 6.1 Basic structure of III-V/Ge triple-junction solar cells

Various strategies are currently researched in order to reduce the cost of III-V solar cells for concentrator photovoltaics systems, such as Ge substrate reuse [44, 86] or integration on Si [152], for example. After epitaxy, one of the major cost during the fabrication of III-V solar cells is the front contact metallization [7]. Several variations of the metallization and/or metal deposition technique have been studied in order to reduce this cost [10, 47, 57, 76]. In particular, it was shown that the standard AuGe/Ni/Au front ohmic contact metallization could be replaced by a thin Pd/Ge/Ti/Pd stack combined with a thick Al layer [57]. It was estimated that the cost of the new metallization scheme is 6.3 % of AuGe/Ni/Au contacts [57]. Furthermore, the specific contact and bulk resistivities could be lowered by an order of magnitude, which allows for operation at higher concentration factors.

Increasing conversion efficiency can potentially help reducing the end cost of the generated power. The most common way of increasing efficiency is by adding more subcells [7, 151]. However, this comes with an important rise of manufacturing costs [7] and limits operation due to variations in the solar spectrum over time and the necessity for more precise solar system optics [4, 104]. For silicon technology, one strategy to improve efficiency has been the replacement of diffused ohmic contacts by passivated contacts to form metal/semiconductor or metal/dielectric/semiconductor interfaces [23, 37, 40, 88]. As shown on figure 6.2, using a metal with low workfunction on an n-type semiconductor creates a barrier for holes. This can help to reduce recombinations at the contacts and increase the open-circuit voltage. Applying this concept to III-V multijunction solar cells could potentially provide similar improvements and reduce cell manufacturing costs. In the present work, we apply this strategy to fabricate III-V/Ge triple-junction solar cells using only Al as the front contact metallization. We demonstrate that this low-cost metallization might improve photovoltaic performances in low light conditions

such as in aerospace energy systems and could also be suitable for high light concentration terrestrial applications.

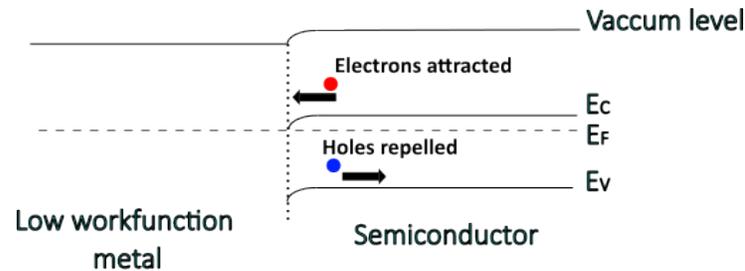


FIGURE 6.2 Band bending at the interface between a low workfunction metal and an n-type semiconductor

6.1.3 Materials and Methods

Multijunction solar cells with an active area of $2 \times 2 \text{ mm}^2$ were fabricated on samples from an InGaP/(In)GaAs/Ge monolithic heterostructure wafer. The top layers and intended metallization are shown on figure 6.3. The samples were first cleaned in acetone, IPA, rinsed in deionized water and dried with N_2 . On some of the samples, the GaAs contact layer was etched with a $\text{NH}_4\text{OH}:\text{H}_2\text{O}:\text{H}_2\text{O}_2$ (3 :80 :3) solution (interface on AlInP window). A subset of samples was passivated by immersing them in $(\text{NH}_4)_2\text{S}_x$ for 20 min at 65°C . A diluted solution (2% in water) was used as it was observed that the window layer was etched by the concentrated solution. Sulfur passivated samples were subsequently annealed in N_2 for 1 min at 250°C to sublimate the excess sulfur. The front contact metallization was defined by photolithography in order to lift-off a $1 \mu\text{m}$ Al layer which was deposited by e-beam evaporation. A reference sample was obtained with the same process except for sulfur passivation and a Pd/Ge/Ti/Pd stack (50nm/100nm/50nm/50nm) ohmic contact was evaporated on the contact layer before depositing $1 \mu\text{m}$ Al, as proposed by P. Huo et al. [57]. Deoxidation with buffered oxide etch solution (BOE) was performed prior to metal deposition on samples that were not passivated with $(\text{NH}_4)_2\text{S}_x$. The front surface was protected with resist, the Ge back surface was deoxidated with BOE and Ni was evaporated on it. Samples were then singulated by saw dicing, the front surface protection resist was removed and the samples were immersed for 1 min in $\text{NH}_4\text{OH}:\text{H}_2\text{O}:\text{H}_2\text{O}_2$ (3 :80 :3) to passivate perimeter defects caused by saw dicing and pattern the GaAs contact layer in cases where it was not already etched. An $\text{SiN}_x/\text{SiO}_x$ (51nm/48nm) anti-reflection coating was then deposited by PECVD at 300°C . Photolithography and etching by CF_4 inductively coupled plasma were performed to remove the dielectric coating in the busbars region.

I-V characteristics were obtained under AM 1.5 D spectrum at 1 sun intensity using a Newport Oriel Sol1A™ class ABB solar simulator and are recorded with a Keithley 2602A source-measurement unit. High light intensity characterization was performed in a Sinton instruments HCCT-350

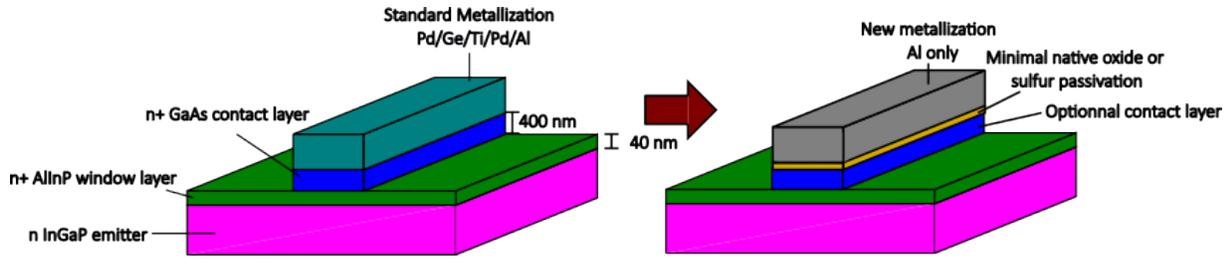


FIGURE 6.3 Top layers on which the metallization is deposited

flash tester up to a concentration factor of 900 suns. Dark current measurements were obtained with a Keithley 4200 SCS unit and were performed on $200 \times 200 \mu\text{m}^2$ square contacts to avoid current crowding effects. All measurements were performed at 25°C .

6.1.4 Results and discussion

The I-V characteristics of the various solar cells under 1 sun illumination are shown on figure 6.4. The short-circuit current density (J_{sc}), open circuit voltage (V_{oc}) and fill factor are summarized in table 6.1. The flatness of the curves in the low voltage region indicates a high shunt resistance. The J_{sc} values are in line with expectations for the epitaxial structure considered here. It also shows that the anti-reflection coating design was adequate and that chemical processing, in particular with the ammonium sulfide solution, did not degrade the top window layer. Solar cells for which Al was deposited on AlInP show a slightly reduced V_{oc} and fill factor compared to the reference sample with Pd/Ge/Ti/Pd ohmic contacts. They exhibit a high series resistance, which can be seen from the lower slope when approaching V_{oc} . To the contrary, the fill factor for the samples obtained by deposition of Al on the GaAs contact layer is similar to the reference sample at around 87%. Furthermore, the Al/GaAs interface samples show a slightly higher V_{oc} by 18-19 mV compared to the reference cell, respectively without and with sulfur passivation. This indicates that passivated contacts are effective in reducing electron-hole recombinations at the metal/semiconductor interface. This result is an indication of the potential of passivated Al contacts to improve III-V multijunction solar cell performances, at least in relatively low light exposure, such as in the case of aerospace energy systems.

TABLEAU 6.1 Summary of performances under AM 1.5D spectrum illumination for a 1 sun intensity

Interface	V_{oc} (V)	J_{sc} (mA/cm^2)	Fill factor (%)
Al/GaAs	2.445	13.5	86.6
S passivated Al/GaAs	2.446	13.5	87.6
Al/AlInP	2.410	13.6	83.6
S passivated Al/AlInP	2.409	13.4	84.6
PdGeTiPd/GaAs (reference)	2.427	13.4	87.4

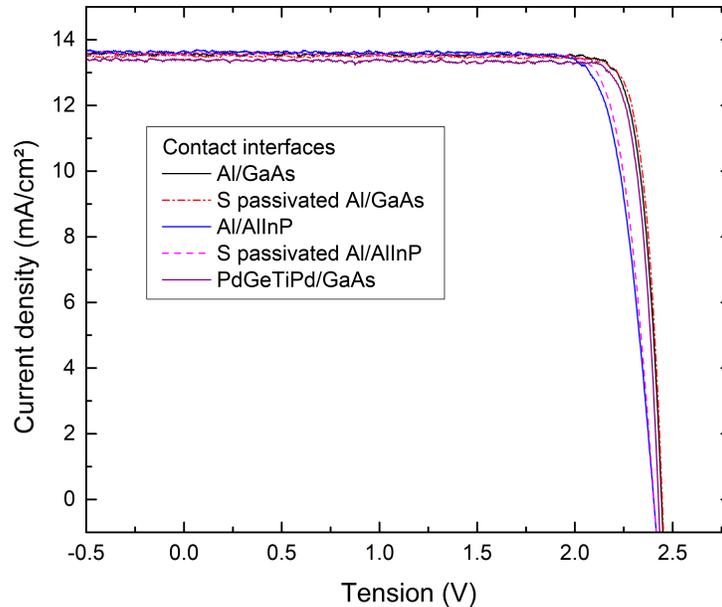


FIGURE 6.4 J-V characteristics under AM 1.5D spectrum illumination for a 1 sun intensity

Figure 6.5 shows the dark current characteristics measured by sweeping the voltage back and forth for the different interfaces. This measurement was performed on $200\mu\text{m} \times 200\mu\text{m}$ diodes (full surface, no grid). There is a strong reduction of the increase of current at high voltage, which is due to a series resistance dominated behavior in that region. The effect of series resistance is more prevalent for samples with passivated contacts. In some cases, this behavior appears abrupt, but it not due to current clamping by the measurement apparatus. However, this behavior is not well understood at the moment. The characteristics of samples with passivated contacts also show a shift of the voltage point at which the current is minimal in cases where sulfur treatment was not applied. This indicates that a dielectric layer constituted of native oxides could still be present at the interface and leads to electron capture during the forward sweep. The reverse saturation current densities were estimated by exponential fitting and projection towards the voltage where current is minimal (to account for dielectric charging). For passivated contact interfaces, it varies from 1.1×10^{-9} to 3.0×10^{-9} A/cm² while it is 2.6×10^{-8} A/cm² for the reference sample. Passivated contacts have a lower reverse saturation current by an order of magnitude. This indicates that the implemented passivated contacts effectively reduced recombinations near the metal/semiconductor interface.

The efficiency as a function of the concentration factor is shown on figure 6.6a. For Al/AlInP interfaces, the efficiency is generally lower with a maximum of 28% and only decreases with the concentration factor. This is especially marked when sulfur passivation was performed and results in a very high series resistance. For Al/GaAs interfaces, there is an increase of efficiency

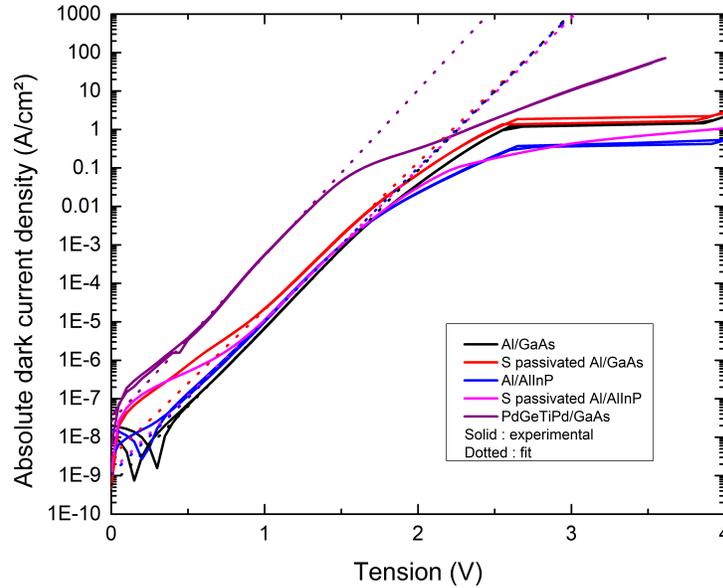
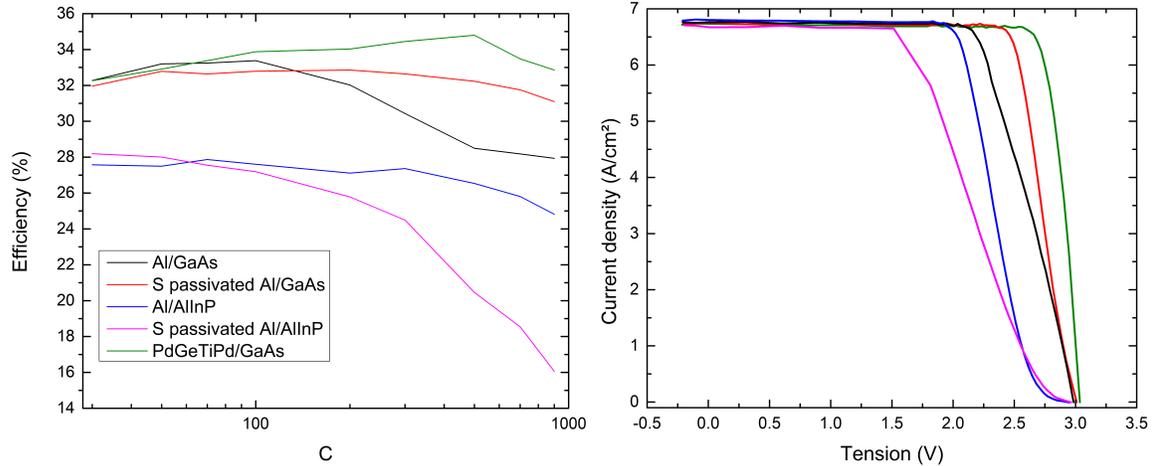


FIGURE 6.5 J-V characteristics without illumination

with concentration up to 32-33% until around 100 suns, showing a lower series resistance. This is followed by a degradation of efficiency for higher concentration factors. With sulfur treatment the curve is broader, the degradation is less pronounced and this sample therefore has the lowest series resistance among samples with passivated contacts. However, the reference sample is the less impacted by series resistance, with a maximum efficiency around 34.6% at 500 suns. Figure 6.6b shows the J-V characteristics obtained under a concentration factor of 500 suns. A marked S-shape appears for devices with Al deposited on the AlInP window layer which degrades the fill factor, explaining the low efficiency. This is a common behavior that is often seen on Si solar cells with metal/dielectric/semiconductor contacts and this appears due to a high Schottky barrier or a dielectric interfacial layer that is too thick [23, 33]. It is also more likely to be present for high photogenerated current densities, which explains why it was not seen on the J-V curves at a 1 sun intensity. This behavior is absent when Al is deposited on the GaAs contact layer but the J-V characteristics confirm a higher contact resistance than for the Pd/Ge/Ti/Pd ohmic contacts. However, sulfur passivation at the Al/GaAs interface does reduce resistive losses significantly. Although at this point the performances under concentrated light of the Al/GaAs contacted solar cells are inferior compared to the reference sample, these results indicate that passivated contacts could potentially be applicable in concentrator systems, especially when combined with the sulfur passivation treatment.

The impact of annealing samples with passivated contacts was investigated by using a rapid thermal annealing system at 370°C for 1 min in N₂. Note that transmission-line measurements (not shown here) indicate that passivated contacts still present a Schottky behavior. The 1 sun



(a) Conversion efficiency as a function of the (b) J-V characteristics under a concentration factor of 500 suns

FIGURE 6.6 Performances under concentrated light of passivated Al contacted solar cells compared with the standard Pd/Ge/Ti/Pd contacted device

I-V characteristics are shown on figure 6.7 and their main parameters are summarized in table 6.2. In all cases, the J_{sc} remained stable after annealing, but a slight decrease of V_{oc} and fill factor is observed. For the Al/AlInP interface, the reductions in V_{oc} are 17 mV and 48 mV with and without sulfur treatment, respectively. For the Al/GaAs interface, the V_{oc} degradation is similar whether the sulfur treatment is applied or not and is at 22-23 mV. However, the V_{oc} for the Al/GaAs interface remains at a level similar to the reference sample.

TABLEAU 6.2 Summary of performances under AM 1.5D spectrum illumination for a 1 sun intensity after annealing of completed devices (not performed in the case of the PdGeTiPd/GaAs interface)

Interface	V_{oc} (V)	J_{sc} (mA/cm ²)	Fill factor (%)
Al/GaAs	2.422	13.4	84.9
S passivated Al/GaAs	2.424	13.4	80.5
Al/AlInP	2.393	13.4	78.2
S passivated Al/AlInP	2.361	13.3	81.4
PdGeTiPd/GaAs (reference)	2.427	13.4	87.4

Figure 6.8a shows the comparison of efficiency under concentrated light between annealed Al/GaAs contact interface samples and the reference solar cell. The peaks in efficiency for passivated contact samples occur at a much higher concentration factor (near 500 suns) than before annealing. The maximum efficiencies also increased to around 34.2 % and 33.6 % with and without sulfur treatment, respectively. Figure 6.8b shows again the absence of an S-shape in the J-V characteristics under concentration. An important reduction of series resistance losses is observed compared to what was shown before annealing and the performances are almost the

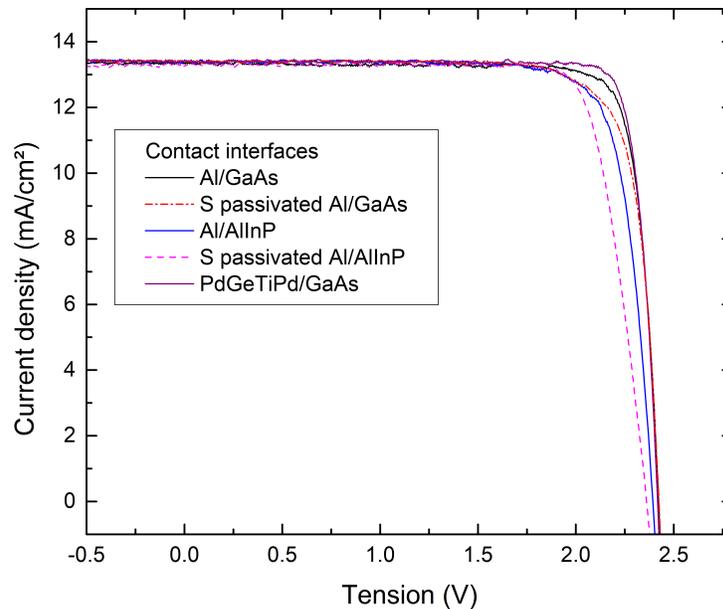
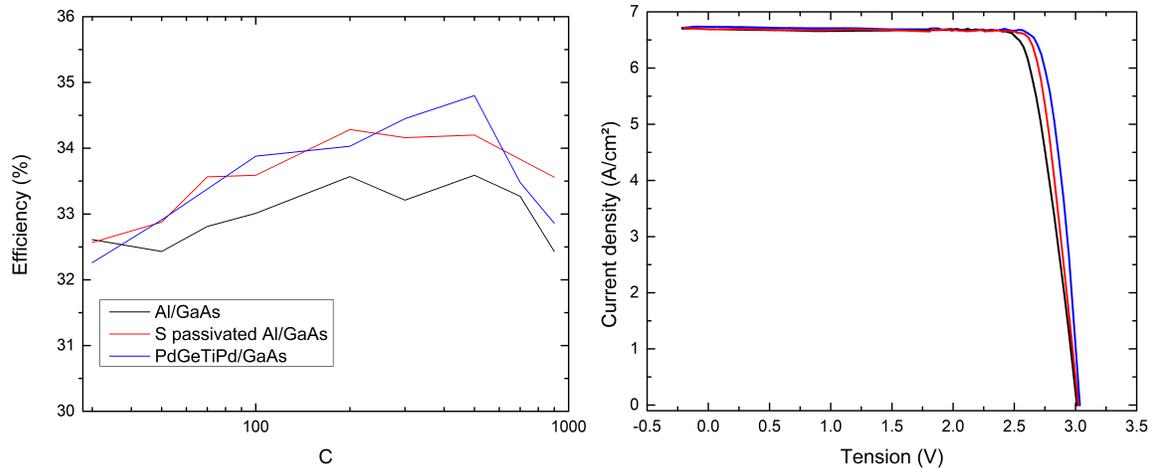


FIGURE 6.7 I-V characteristics under AM 1.5D spectrum illumination for a 1 sun intensity after annealing of completed devices (not performed in the case of the Pd-GeTiPd/GaAs interface)

same as for ohmic contacts. This demonstrates that the thermal treatment was effective in reducing contact resistance and that it is possible to obtain conversion efficiencies under high light intensity similar to the Pd/Ge/Ti/Pd ohmic contacts with a simple Al metallization.

The objective of applying metal/ semiconductor passivated front contacts on III-V multijunction solar cells to improve V_{oc} was achieved even if only a small increase of V_{oc} was observed under 1 sun illumination. Further work is needed to improve this concept in order to obtain a more significant gain in V_{oc} , particularly under concentrated light. From the economical point of view, this technology is very interesting for industrial production as using only Al for the front contact metallization is much cheaper than ohmic contact metal stacks comprising precious metals. Figure 6.9 compares the relative costs of e-beam evaporated materials used in AuGe/Ni/Au and Pd/Ge/Ti/Pd/Al ohmic metal stacks and the Al passivated contacts in a manner similar to the estimates given in reference [57]. This estimate is based on current low volume prices from our supplier (Kurt J. Lesker Company) and is subject to important variations due to the volatility in the precious metals market. Removing Au by going from the AuGe/Ni/Au stack to the Pd/Ge/Ti/Pd/Al stack already allows for a material cost reduction of more than 86%. However, with Al-only passivated contacts, the cost is nearly 20 times lower than Pd/Ge/Ti/Pd/Al ohmic contacts, which is largely because Pd is not used. Even though the fabrication process may add $(NH_4)_2S_x$ passivation and a supplementary annealing, the costs associated with these steps should be largely offset by material savings in an industrial scale production. Other economical

advantages of simplifying the front contact metal stack are also difficult to quantify, such as the reduction of the number of crucibles managed, lower operator time involvement in the process, and potentially better process stability and reproducibility.



(a) Conversion efficiency as a function of the (b) J-V characteristics under a concentration factor of 500 suns

FIGURE 6.8 Performances under concentrated light of passivated Al/GaAs contacted solar cells after annealing compared with the standard Pd/Ge/Ti/Pd contacted device

6.1.5 Conclusions

The passivation of the front contact interface of III-V multijunction solar cells was investigated by implementing metal/semiconductor contacts. III-V/Ge triple-junction solar cells were fabricated by surface passivation and deposition of only Al as a front contact metallization. As deposited on the GaAs contact layer, this leads to a small increase of the open-circuit voltage by almost 20 mV compared to Pd/Ge/Ti/Pd ohmic metallization under 1 sun illumination. This was attributed to a reduction of non-radiative recombinations near the contact interface, which was corroborated by the observation of a much lower reverse saturation current density in the dark. However, operation under concentrated sunlight was limited due to the effect of series resistance. This issue was mitigated by further annealing devices. Although this induced a small reduction of V_{oc} , an efficiency over 34% at an illumination intensity of 500 suns was observed, which is similar to the performances of the ohmic contacted cells. Therefore, we demonstrated the potential of the passivated contacts concept for III-V multijunction solar cells whether or not they are to be operated under concentrated sunlight. This simple front metallization scheme should reduce manufacturing costs as precious metals like Au or Pd are removed from the fabrication sequence. The inclusion of a tunnel dielectric to obtain a metal/dielectric/semiconductor contact

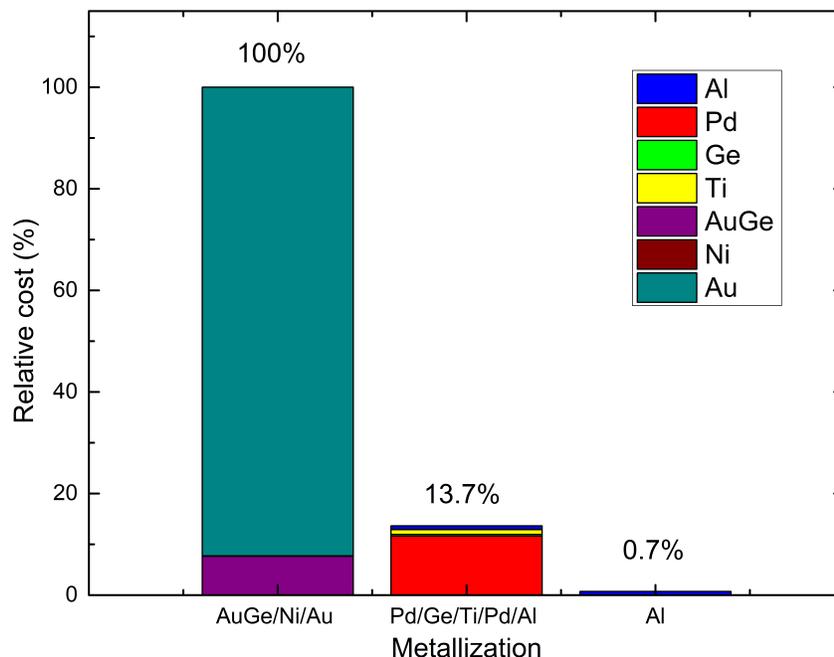


FIGURE 6.9 Relative costs of deposited materials for different front contact metallization : AuGe/Ni/Au (200nm/60nm/500nm), Pd/Ge/Ti/Pd/Al (50nm/100nm/50nm/50nm/1000nm) and Al (1000nm)

structure should be studied and might lead to a passivated contact with better performances relative to standard ohmic contacts even under concentrated sunlight.

Author contributions :

Conceptualization : O. Richard, A.Jaouad, M. Darnon and V. Aimez ; Methodology : O. Richard and A.Jaouad ; Validation : O. Richard and A. Turala ; Formal analysis : O. Richard ; Investigation : O. Richard and A. Turala ; Resources : V. Aimez, A. Jaouad and M.Darnon ; Data curation : O. Richard and A. Turala ; Writing—original draft preparation : O. Richard ; Writing—review and editing : O. Richard and A. Jaouad ; Visualization : O. Richard ; Supervision : V. Aimez, A. Jaouad and M. Darnon ; Project administration : V. Aimez, A. Jaouad and M. Darnon ; Funding acquisition : V. Aimez, A. Jaouad and M. Darnon

All authors have read and agreed to the published version of the manuscript.

Funding :

This research was funded by NSERC, Canada with Prompt and STACE through the MARS-CPV project and Discovery program of NSERC

Data availability :

The data presented in this study are available on request from the corresponding author.

Conflicts of interest :

The authors declare no conflict of interest.

CHAPITRE 7

Semi-conducteurs III-N, interfaces MOS et électronique de puissance

Les travaux qui seront présentés en ce qui concerne les technologies GaN s'inscrivent dans la suite des études effectuées par Ahmed Chakroun [16, 17]. Ici, la technique PECVD est employée pour passiver le GaN. Les résultats avec le dépôt basse fréquence de nitrure de silicium avaient montré une faible qualité d'interface. Les dépôts à haute fréquence avait donné de meilleurs résultats, mais les interfaces obtenues étaient tout de même de faible qualité. C'est plutôt avec l'oxyde de silicium déposé à haute fréquence que d'excellentes propriétés d'interface ont pu être obtenues. Les travaux précédents sur ce sujet portaient principalement sur la procédure de prétraitement chimique et des conditions de dépôt standardisées avaient été choisies. Cela a d'ailleurs pu être appliqué avec succès dans la fabrication de transistors à hétérostructure GaN/AlGaN. Dans les prochaines sections, les propriétés des semi-conducteurs III-N usuels, le fonctionnement des transistors GaN/AlGaN et la passivation du GaN seront passés en revue.

7.1 Propriétés électroniques des semi-conducteurs III-N

Les semi-conducteurs III-N sont un sous-ensemble des matériaux III-V pour lesquels l'élément V est l'azote. Les semi-conducteurs III-N les plus étudiés sont ceux basés sur les éléments III : Ga, Al et In. Dans ce manuscrit, on se concentrera sur le GaN et les composés $\text{Al}_x\text{Ga}_{1-x}\text{N}$, où x est la fraction atomique d'aluminium. Ces composés sont particulièrement intéressants pour l'électronique de puissance. D'une part, ils sont généralement dotés de grandes bandes interdites [106] et cela leur confère de forts champs de claquage [153]. Cela permet l'opération des dispositifs à des températures plus élevées et à de fortes tensions [55, 87]. D'autre part, leurs mobilités électroniques sont équivalentes ou supérieures au Si et leurs vitesses de saturation sont nettement plus élevées et il est donc possible d'avoir un fonctionnement des dispositifs à hautes fréquences et à des densités de courant élevées [55]. Ces propriétés sont résumées dans le tableau 7.1 pour le GaN et l'AlN et sont comparées avec le Si. Les propriétés de l' $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ne sont pas aussi bien connues. Certaines propriétés peuvent être estimées par l'interpolation des propriétés du GaN et de l'AlN. L'équation 7.1 montre comment obtenir la largeur de bande interdite E_g selon fraction atomique d'aluminium x [3]. Par ailleurs, les bandes interdites des

matériaux III-N sont généralement directes comme les autres composés III-V [106]. La probabilité des recombinaisons non-radiatives sont donc fortement réduites et ces matériaux sont d'excellents absorbeurs/émetteurs de lumières. Étant donnés les grandes bandes interdites des composés $\text{Al}_x\text{Ga}_{1-x}\text{N}$, ils sont très utilisés aussi dans l'opto-électronique UV.

TABLEAU 7.1 Propriétés électroniques du Si, du GaN et de l'AlN à 300K

Propriété	Si	GaN	AlN
Bande interdite (eV)	1.12 [134]	3.437 [106]	6.00 [106]
Mobilité max. e^- ; h^+ (cm^2/Vs)	1450; 500 [134]	1800; 167 [123]	300; 14 [81]
Champ de claquage (10^5 V/cm)	~ 5 [134]	$\sim > 30$ [106]	12-18 [130]
Vitesse max. en saturation e^- ; h^+ (10^7 cm/s)	~ 1 ; 1 [134]	~ 3 ; 1 [130]	2; 2 [81]

$$E_g(x) = x^2 + 1.563x + 3.437 \quad (7.1)$$

Les matériaux III-N forment le plus souvent des réseaux cristallins de type wurtzite [106]. Ils peuvent se trouver dans la forme zincblende comme les autres III-V, mais cette phase est moins stable dans les conditions ambiantes. La phase wurtzite est montrée à la figure 7.1 et il apparaît que celle-ci introduit une asymétrie dans la direction de l'axe c. Les orientations du cristal des cations vers les anions (direction (0001), polarité Ga) et inversement (direction (000 $\bar{1}$), polarité N) ne sont donc pas équivalentes. Il en ressort que ces matériaux présentent une polarisation spontanée et des comportements piézoélectriques et pyroélectriques beaucoup plus importants que les autres matériaux III-V [3]. Sous l'effet d'un stress perpendiculaire à l'axe c, la distance interatomique "a" dévie de la valeur de la maille relaxée a_0 et cela produit une polarisation piézoélectrique P_{PE} dans la direction de l'axe c. P_{PE} peut être calculée grâce à l'équation 7.2 où e_{31} et e_{33} sont les constantes piézoélectriques et C_{31} et C_{33} sont les constantes élastiques. Les indices 31 et 33 donnent l'effet dans la direction de l'axe c des déformations perpendiculaires et parallèles à cet axe, respectivement. La polarisation totale P à la surface du matériau est donnée par la somme par $P=P_{PE} + P_{SP}$ où P_{SP} est la polarisation spontanée. Le tableau 7.2 donne les valeurs des différentes constantes pour évaluer la polarisation dans le GaN, l'AlN et l'AlGaIn.

$$P_{PE} = 2 \frac{a - a_0}{a_0} \left(e_{31} - e_{33} \frac{C_{13}}{C_{33}} \right) \quad (7.2)$$

7.2 Structures HEMT

Les transistors à haute mobilité électronique (HEMTs) utilisent les hétérostructures pour créer une discontinuité dans la bande de conduction, ce qui donne lieu à un puit de potentiel électrostatique. Ce puit permet l'existence de gaz d'électrons bidimensionnel (2DEG) dont la mobilité

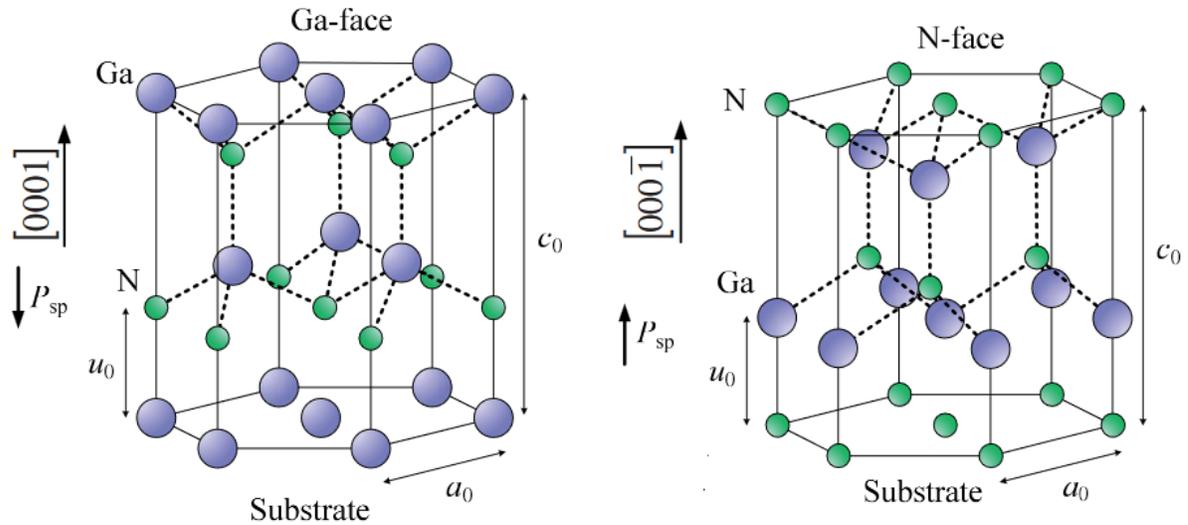


FIGURE 7.1 Réseau cristallin du GaN de type wurzite orientés verticalement selon l'axe c pour la polarité Ga (gauche) et la polarité N (droite). [6]

TABLEAU 7.2 Propriétés de polarisation du GaN, de l'AlN et de l' $\text{Al}_x\text{Ga}_{1-x}\text{N}$ à 300K [3]

Propriété	GaN	AlN	$\text{Al}_x\text{Ga}_{1-x}\text{N}$
a_0 (Å)	3.189	3.112	$-0.077x+3.189$
P_{SP} (C/m ²)	-0.029	-0.081	$-0.052x-0.029$
e_{13} (C/m ²)	-0.49	-0.60	$-0.011x-0.49$
e_{33} (C/m ²)	0.73	1.46	$0.73x+0.73$
C_{13} (GPa)	103	108	$5x+103$
C_{33} (GPa)	405	373	$-32x+405$

est supérieure à ce qui est normalement observé dans le volume des matériaux formant l'hétérostructure [79]. Les propriétés piézoélectriques des matériaux III-N les rendent particulièrement attrayants pour de telles applications. En effet, la formation d'une hétérostructure contrainte mécaniquement peut induire une charge fixe positive de polarisation qui sera compensée par des électrons mobiles qui s'ajouteront à ceux qui sont générés par la discontinuité de la bande de conduction. Ainsi, la densité d'électrons dans le 2DEG (de l'ordre de 10^{13}cm^{-2}) sera beaucoup plus élevée que pour les autres hétérostructures III-V [3, 79]. L'hétérostructure III-N classique montrée à la figure 7.2 repose sur la croissance selon la direction (0001) d'une couche d'AlGaN contrainte en tension sur une couche de GaN relaxée. La densité d'électrons n_s dans le 2DEG est donnée par l'équation 7.3 [3] où ϵ est la permittivité de l'AlGaN, d_{AlGaN} est l'épaisseur de cette couche, φ_b est la hauteur de barrière à l'interface métal de grille/AlGaN, E_F est la position du niveau de Fermi par rapport à la bande de conduction du GaN et ΔE_C est la discontinuité de

la bande de conduction à l'interface GaN/AlGa_xN. La charge de polarisation σ_{pol} aura l'effet le plus important sur la densité électronique et est donnée par l'équation 7.4, considérant qu'il n'y a pas de polarisation piézoélectrique dans le GaN puisque cette couche est relaxée. Il est à noter que le paramètre de maille de l'AlGa_xN peut ne pas correspondre exactement à celui du GaN. En effet, pour une couche d'AlGa_xN trop épaisse et/ou avec une fraction atomique d'aluminium trop importante, il y aura une relaxation partielle de la contrainte en tension.

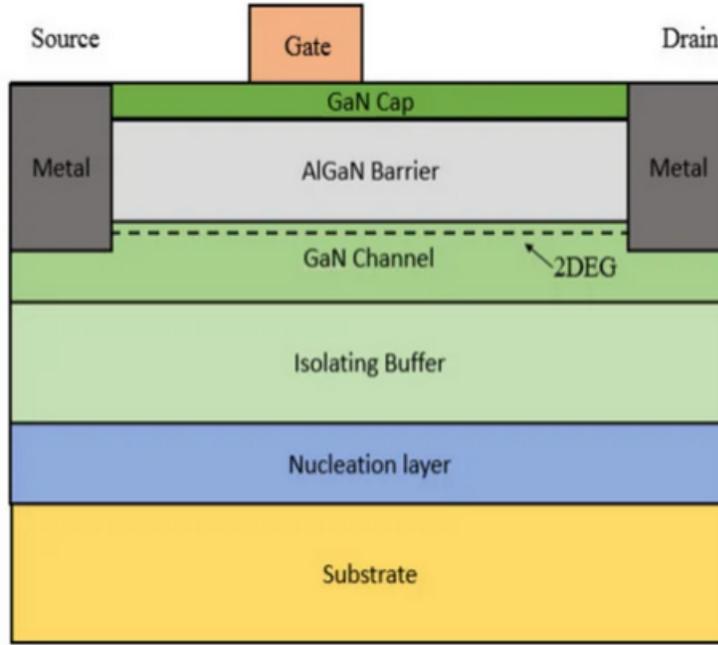


FIGURE 7.2 Structure d'un HEMT basé sur le système GaN/AlGa_xN. [55]

$$n_s = \frac{\sigma_{pol}}{q} - \frac{\epsilon}{q^2 d_{AlGaN}} (q\phi_b + E_F - \Delta E_C) \quad (7.3)$$

$$\sigma_{pol} = -\frac{dP}{dz} = P(GaN) - P(Al_xGa_{1-x}N) = P_{SP}(GaN) - P_{SP}(Al_xGa_{1-x}N) - P_{PE}(Al_xGa_{1-x}N) \quad (7.4)$$

Le 2DEG dans les HEMTs apparaît naturellement des propriétés de l'hétérostructure décrite précédemment. En l'absence d'une tension appliquée sur la grille, le canal de conduction du transistor est déjà formé [79]. Le comportement de ces dispositifs est dit "normally-on" (N-ON) puisqu'il faut appliquer une tension pour fermer le canal. Cela complique l'intégration de ces dispositifs, car il faut alors prévoir des circuits supplémentaires pour obtenir la fermeture du canal par défaut [87]. En cas de défaillance, cela implique un risque de surchauffe et de dommages irréversibles aux technologies employant les HEMTs N-ON et il serait préférable de concevoir des HEMTs

ayant un canal fermé sans tension appliquée ("normally-off" : N-OFF). Plusieurs méthodes ont été étudiées à jour pour arriver à cette fin :

- La plus répandue est la gravure de la couche d'AlGaN dans la zone de grille [55]. Cela est généralement fait avec des procédés de gravure plasma à couplage inductif (ICP) au chlore (Cl_2 , BCl_3/Cl_2). Le bombardement ionique est toutefois susceptible d'endommager la couche de GaN et la mobilité dans le canal est fortement dégradée. Il est aussi possible de le faire par chimie humide en alternant l'oxydation par plasma O_2 et la désoxydation au HCl, par exemple [146]. Bien que l'application de cette technique est fastidieuse étant donné la répétition des cycles oxydation/gravure, elle est beaucoup plus reproductible que la gravure plasma et crée moins de défauts.
- L'implantation ionique peut permettre de créer une charge fixe négative dans la barrière d'AlGaN, déplaçant ainsi le canal dans la zone de grille [148]. En implantant l'ion F^- , il a été possible d'obtenir un fonctionnement N-OFF, mais la charge induite n'est pas réellement fixe. Les caractéristiques des dispositifs basés sur cette méthode sont donc instables et le comportement N-OFF est perdu après une exposition à des températures relativement peu élevées ($> 400^\circ\text{C}$) [11, 43, 148].
- L'inclusion d'une couche de GaN dopée P sous la grille permet aussi de dépléter le canal [43, 55, 79]. Des dopages élevés sont nécessaires pour un fonctionnement N-OFF ($> 10^{19}\text{cm}^{-3}$), ce qui est une problématique actuelle pour les III-N. De plus, la réussite de cette approche est fortement dépendante des autres considérations technologiques (gravure du p-GaN, fraction atomique d'aluminium, métallisation de la grille et exposition à des températures élevées, etc.) [43]. Cela peut affecter la stabilité de la tension de seuil et augmenter les fuites de courant [55].

Les grilles des HEMTs peuvent être obtenues avec des interfaces métal/semi-conducteur (Schottky) ou métal/isolant/semi-conducteur (MIS). Cette dernière est préférable, car le courant de fuite dans la grille est fortement réduit [31]. Il est toutefois primordial que le diélectrique donne une interface de haute qualité sur le semi-conducteur. La présence de défauts électroniquement actifs à l'interface et même dans le volume du diélectrique peut contribuer à l'instabilité des caractéristiques des HEMTs [5, 31]. En effet, le transfert de charges vers ces défauts est susceptible de causer des décalages de la tension de seuil. Cela peut également contribuer à la dégradation du niveau de courant de saturation, que ce soit de façon permanente ou en cours d'opération (current collapse).

7.3 Diélectriques de grille sur GaN

Les matériaux diélectriques permettant d'isoler les grilles de transistors doivent d'abord être de bons isolants électriques. Ils doivent donc avoir des bandes interdites larges avec des dis-

continuités importants par rapport aux bandes de conduction (ΔE_C) et de valence (ΔE_V) du semi-conducteur sur lequel ils sont déposés [46, 153]. La figure 7.3 montre l'alignement des bandes d'énergie entre différents diélectriques et le GaN. Les larges bandes interdites du SiO_2 et de l' Al_2O_3 et leurs ΔE_C et ΔE_V élevées en font les meilleurs choix comme isolants de grille. Ils font d'ailleurs partie des matériaux les plus recherchés dans la formation des grilles de MIS-HEMTs III-N. D'autres matériaux comme le MgO ($E_g = 8.0$ eV) peuvent aussi être intéressants de ce point de vue, mais ils souffrent d'une mauvaise stabilité chimique. Ce problème affecte d'ailleurs la plupart des diélectriques à haute permittivité (high-k).

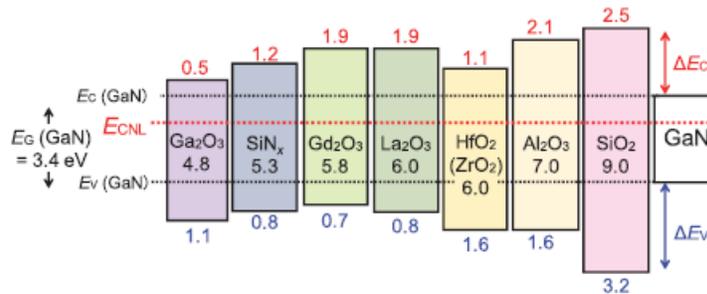


FIGURE 7.3 Alignement des bandes d'énergie de différents diélectriques à une interface avec le GaN [153]

Le traitement chimique de la surface du GaN avant de déposer un diélectrique est un premier facteur permettant de contrôler les défauts d'interface. Ceux-ci sont principalement utilisés dans le but d'éliminer la présence des oxydes natifs et du carbone sans affecter la qualité du GaN sous-jacent. Diverses méthodes comme les recuits dans des atmosphères contrôlées ou les traitements par plasma sont appliquées, mais on se concentrera sur les traitements en chimie humide. Ceux-ci commencent généralement par le retrait des contaminants organiques par des solvants comme l'acétone, l'isopropanol, etc. Ensuite, un traitement aux acides et/ou aux bases est effectué. Parmi les nombreuses solutions acides qui ont été testées, les solutions de HF et de HCl sont parmi les plus efficaces [31, 153]. Le HF permet de réduire les contaminations en carbone alors que le HCl minimise la présence d'oxygène [31, 54]. Le HCl laisse aussi une couverture de Cl via la force de la liaison Ga-Cl, ce qui limite la réoxydation. Un effet similaire est obtenu avec le traitement au soufre par la solution $(\text{NH}_4)_2\text{S}$ [54]. Celle-ci permet de retirer à la fois les contaminations au carbone et à l'oxygène et laisse une terminaison S évitant la réoxydation. Pour les solutions basiques, ce sont principalement des hydroxydes comme NH_4OH et KOH qui sont utilisés [31, 153]. Sur du GaN de polarité Ga, ils permettent de retirer l'oxyde natif sans graver la maille cristalline. En comparaison avec les solutions acides, les solutions basiques évitent la génération d'une surface riche en Ga. Cela peut être important pour limiter le nombre de lacunes d'azote qui contribue à une densité d'états d'interface à proximité de la bande de conduction.

Par contre, ces solutions ne permettent pas de réduire la contamination en carbone. Chakroun et al. ont fait une étude comparative de différents traitements chimiques dans la fabrication de capacités MOS. La caractérisation électrique de ces capacités montre que l'immersion dans le KOH suivi d'un rinçage à l'eau et d'une immersion dans le HCl donne de meilleures interfaces que le HF, le NH_4OH ou le HCl et le KOH seuls [20].

Le choix du diélectrique ainsi que la méthode de dépôt affecteront aussi la densité d'états d'interface. L' Al_2O_3 est souvent déposé par ALD en utilisant le triméthylaluminium comme précurseur de l'aluminium et l'eau ou un plasma O_2 comme source d'oxygène [31, 46]. Déposé tel quel, les caractéristiques C-V des capacités formées sur GaN ou AlGaN montrent une dispersion en fréquence qui peut être importante. Elles sont aussi sujettes à des décalages en tension et de l'hystérésis lié à des défauts dans leur volume [115, 153]. La densité des états d'interface est fréquemment rapportée à des valeurs de $10^{12}\text{eV}^{-1}\text{cm}^{-2}$ et plus. Le SiO_2 et le Si_3N_4 déposés par PECVD sont parmi les couches de passivation les plus employées [46, 149]. Il est supposé que dans le cas du SiO_2 , les phases initiales du dépôt mènent à la création d'une fine couche d'oxyde natif (Ga_2O_3) sur le substrat qui donne une bonne interface [91]. Dans le cas du Si_3N_4 , l'utilisation du NH_3 permettrait de réduire la densité des lacunes d'azote [25]. Dans les deux cas, il est possible de réduire la densité d'états d'interface près de $10^{11}\text{eV}^{-1}\text{cm}^{-2}$ [18, 20, 138]. Toutefois, il est rapporté que le dépôt de Si_3N_4 permet une meilleure stabilité de la tension de seuil et une réduction du "current collapse" par rapport au SiO_2 . Ces couches ont aussi été déposées par LPCVD et MOCVD dans des systèmes sous vide connectés aux chambres de croissance des hétérostructures III-N [46]. Cela permet de passiver les HEMTs sans jamais les exposer à l'air et d'obtenir la plus haute qualité de diélectrique. Bien que cette méthode limite la flexibilité dans la fabrication des dispositifs, elle donne la meilleure qualité d'interface pour les grilles de HEMTs, en particulier pour le dépôt de Si_3N_4 .

Un autre paramètre à considérer dans la qualité des structures MIS est la densité de charges fixes qui peut être générée dans le diélectrique lors du procédé de dépôt. Il a été montré qu'une charge fixe positive pouvait être générée en contrôlant la stoechiométrie du Si_3N_4 déposé par PECVD pour obtenir un film riche en Si [68]. Le procédé permettait d'obtenir simultanément une amélioration des propriétés d'interface et cela s'est traduit sur les structures HEMTs par une augmentation de la densité du 2DEG avec une faible hystérésis du courant drain-source. La génération de charges positives de Si_3N_4 et de SiON déposés par PECVD a été obtenue par d'autres groupes de recherche sans toutefois s'attarder aux variations des conditions de dépôt [27, 36, 80]. Le SiON serait susceptible de permettre des densités encore plus élevées de charges fixes que le Si_3N_4 , ce qui a été montré par un décalage négatif plus important de la tension de seuil sur des dispositifs HEMTs [80]. Au contraire, la synthèse de Si_3N_4 et de SiO_2 par MOCVD

sur du GaN de polarité N a montré des densités de charges négatives de l'ordre de $3 \times 10^{12} \text{cm}^{-2}$ [124]. Dans ce cas-ci le SiO_2 permettait de meilleures propriétés d'interfaces avec moins de piégeage de charge. La génération de charges négatives dans un diélectrique de grille pourrait être une approche intéressante en vue d'atteindre un comportement N-OFF pour les HEMTs III-N.

CHAPITRE 8

Optimisation de la passivation par dépôt PECVD de SiO_x sur GaN

Avant-propos

Auteurs et affiliations :

Olivier Richard : Étudiant au doctorat, Faculté de génie, Département de génie électrique et informatique, Université de Sherbrooke

Ali Soltani : Professeur associé, Faculté de génie, Département de génie électrique et informatique, Université de Sherbrooke

Rahma Adhiri : Professeure, Faculté des Sciences Ben M'Sick, Université Hassan II

Ali Ahaitouf : Professeur, Faculté des Sciences et Techniques, Université Mohamed Ben Abdellah

Hassan Maher : Professeur, Faculté de Génie, Département de génie électrique et informatique, Université de Sherbrooke

Vincent Aimez : Professeur, Faculté de génie, Département de génie électrique et informatique, Université de Sherbrooke

Abdelatif Jaouad : Professeur associé, Faculté de génie, Département de génie électrique et informatique, Université de Sherbrooke

Date de soumission : 11 mars 2024

État de la soumission : En cours de revue

Journal : Results in Materials

Titre français : Impact des paramètres de dépôt sur la charge diélectrique et la passivation pour les interfaces n-GaN/ SiO_x

Contribution à la thèse : La plupart des travaux portant sur la passivation du GaN par un dépôt diélectrique s'attardent peu à l'effet des conditions de dépôt. En général, un dépôt stoechiométrique est recherché, mais ce n'est pas nécessairement ce qui est préférable. Cet article représente

une expérience de survol des paramètres de dépôt PECVD du SiO_x sur GaN. Avec un nombre de conditions limité, on montre la possibilité de contrôler les états d'interface et la charge fixe dans le diélectrique. L'analyse de ces conditions avec des outils statistiques permettent de faire des projections sur les conditions optimales pour différentes applications.

Résumé français : Le contrôle des propriétés des interfaces GaN/diélectrique est crucial pour les dispositifs MOSHEMTs en fonction de l'application visée. Ces propriétés sont largement affectées par les techniques et conditions spécifiques de dépôt du diélectrique. Dans ce travail, un design d'expérience de Taguchi a été appliqué pour étudier l'effet des paramètres plasma lors du dépôt de SiO_x par PECVD pour la passivation du n-GaN. Des capacités MIS SiO_x/GaN ont été fabriquées et caractérisées par des mesures de capacitance avec une haute fréquence de sonde de 1 MHz. La densité d'états d'interface, l'hystérésis et la tension de bandes plates ont été analysées et modélisées en relation avec le flux de SiH_4 , la puissance plasma, la pression dans la chambre et la température. D'excellents ajustements de courbes ont pu être obtenus avec un même modèle incluant des termes linéaires pour tous les paramètres étudiés et des termes quadratiques pour le flux de SiH_4 et la température. Nous montrons qu'il est possible d'obtenir un certain contrôle de la tension de bandes plates tout en maintenant une bonne qualité d'interface. Des tensions de bandes plates positives qui sont potentiellement intéressantes pour permettre l'opération "normally-off" pour les MOSHEMTs ont principalement été obtenues en appliquant un rapport $\text{SiH}_4/\text{N}_2\text{O}$ élevé. Au contraire, des tensions de bandes plates négatives, qui assurent souvent l'opération la plus stable des MOSHEMTs, ont pu être obtenues avec des rapports $\text{SiH}_4/\text{N}_2\text{O}$ faibles et une grande puissance plasma. Des tensions de bandes plates près de zéro ont aussi été obtenues avec des rapports $\text{SiH}_4/\text{N}_2\text{O}$ faibles et une faible puissance plasma. L'hystérésis et la densité d'états d'interface en relation avec les conditions de dépôt plasma sont aussi analysées dans le but d'offrir les meilleurs compromis dépendamment des applications finales des dispositifs MOS-GaN.

8.1 Impact of PECVD deposition on dielectric charge and passivation for n-GaN/SiO_x interfaces

Olivier Richard, Ali Soltani, Rahma Adhiri, Ali Ahaitouf, Hassan Maher, Vincent Aimez and Abdelatif Jaouad

8.1.1 Abstract

Controlling properties of GaN/dielectric interfaces is crucial for MOS-HEMT devices in relation to their applications. These properties are largely affected by the techniques and specific conditions of dielectric deposition. In this work, a Taguchi design of experiment was applied to study the effect of plasma parameters during deposition of SiO_x by PECVD for passivation of n-GaN. SiO_x/GaN MIS capacitors were fabricated and characterized by capacitance measurement at a high probing frequency of 1 MHz. The interface states density, hysteresis and flatband voltage were analyzed and modelled in relation with the flow of SiH₄, plasma power, chamber pressure and temperature. Excellent fits could be obtained on a single model including linear terms for all studied parameters and quadratic terms for the flow of SiH₄ and temperature. We show that it is possible to obtain some control of the flatband voltage while maintaining a good interface quality. Positive flatband voltages that are potentially of interest to enable normally-off operation for MOS-HEMTs could be obtained mainly by using a high SiH₄/N₂O ratio. To the contrary, negative flatband voltage values, which often ensure the most stable operation of MOS-HEMTs, could be obtained with a low SiH₄/N₂O and high plasma power. Near-zero flatband voltage could also be achieved with low SiH₄/N₂O ratio and low plasma power. Hysteresis and interface states density in relation with deposition plasma conditions are also analyzed in order to offer the best trade-offs depending on the end applications of MOS-GaN devices.

8.1.2 Introduction

GaN and related compounds are particularly suited for applications in power electronics. Their high bandgaps, electronic mobility, and saturation velocity allow for operation under high voltage and elevated temperatures [31, 89]. GaN/AlGa_nN high electron mobility transistors (HEMTs) are the main device concept for this purpose. They rely on the formation of a 2DEG at the GaN/AlGa_nN interface stemming from band alignment and spontaneous as well as piezoelectric polarizations. The 2DEG being present in the absence of gate bias, these devices are normally-on (N-ON) and necessitate an external biasing circuit to put them in the off state. Normally-off (N-OFF) devices are preferred for their simpler integration and fail-safe operation. In order to achieve this, various designs have been or are currently investigated, such as F-ion implantation, gate recess or p-GaN gated devices [11, 43, 55, 79, 148, 149]. However, this often results in higher complexity of the fabrication sequence and/or degradation of performances and stability.

Metal-insulator/semiconductor (MIS) gates are often applied on GaN/AlGaIn HEMTs to reduce current leakage through the gate. High quality insulator-semiconductor interface formation is important as high densities of interface states D_{it} can cause variations in threshold voltage and are responsible for current collapse [31, 46, 133]. GaN passivation by deposition of dielectrics has been studied with a wide variety of deposition techniques like atomic layer deposition (ALD), epitaxial techniques such as metalorganic chemical vapor deposition (MOCVD), and plasma-enhanced chemical vapor deposition (PECVD) [46, 149]. GaN passivation with Si_3N_4 and SiO_2 grown by MOCVD to fabricate MIS capacitors resulted in the apparition of negative fixed interface charge in the range of 10^{12}cm^{-2} [124]. Although D_{it} remained high, such an approach could be applied for the conception of N-OFF MIS-HEMTs. However, this was demonstrated only on N-polar (000 $\bar{1}$) GaN, which was deemed essential to obtain a negative fixed charge which would arise from a compensation mechanism of positive polarization charge [79, 124]. To the contrary, experiments with SiN_x and SiON deposited by PECVD have shown the possibility of creating a large positive fixed charge ($>10^{13}\text{cm}^{-2}$) at the interface on Ga-polar (0001) GaN/AlGaIn MIS-HEMTs [27, 36, 80]. The specific PECVD conditions were shown to have a large impact on the generation of this fixed charge [68]. A positive fixed charge would not be useful if N-OFF operation is desired as the threshold voltage is shifted towards more negative values. However this concept was demonstrated to improve operation stability of devices and enhance the 2DEG density.

Ex-situ insulator deposition by PECVD of SiO_x is a cost-effective technique that has been used to obtain high quality interfaces on GaN [18, 20, 71, 89, 91, 138, 149] and achieve a relatively stable MIS-HEMT operation [19, 69]. The effect of PECVD conditions on interface formation has been given little attention and almost no information relating to the optimization of PECVD conditions with regards to GaN surface passivation exists. In this work, we investigate the effect of silicon oxide deposition plasma parameters for GaN passivation using a Taguchi design of experiment. We demonstrate the potential of this approach to optimize SiO_x/GaN interfaces in relation with their applications. We show that hysteresis and D_{it} can be minimized while maintaining control on the flatband voltage (V_{fb}) from negative to positive values.

8.1.3 Experimental

Samples of Ga polar (0001) unintentionally doped ($1 \times 10^{16}\text{cm}^{-3}$) n-GaN grown on sapphire were first cleaned in organic solvents and then treated with KOH and HCl. Each sample is treated separately and brought to a STS MESC Multiplex PECVD system just after they were rinsed and dried. SiO_x is then deposited using a mixture of SiH_4 , N_2 and N_2O with a plasma excitation source set at 13.56 MHz. A screening experiment was designed by considering 4 parameters to be set at three levels with a standard Taguchi L_9 array (9 experiments out of the

81 possibilities). The design of experiment (DOE) is summarized in table 8.1 with SiH₄ flow, RF excitation power, pressure and temperature as parameters of the PECVD passivation. The flow of N₂O was kept constant (1420 sccm) while the SiH₄ flow was varied conjointly with the flow of N₂ (N₂ + SiH₄ = 402 sccm) in order to maintain a constant gas residence time in the chamber. Silicon samples were inserted in the PECVD with GaN samples to determine an oxide thickness around 25 nm as measured with a J.A. Woolam ellipsometer. MIS capacitors were fabricated on the GaN samples by photolithography and wet etching to obtain circular Al grid contacts with a diameter of 200 μm surrounded by Ti/Al ohmic contacts. They were electrically characterized with a Solartron 1260 impedance analyzer. C-V measurements were taken under a probing frequency of 1 MHz with a sweep rate of 25 mV/s. All curves were measured going from depletion to accumulation and then back to obtain the hysteresis. The results of the DOE were analyzed using the software Design-Expert™.

TABLEAU 8.1 PECVD parameters (S, W, P, T) and levels (i, j, k, l = {1, 2, 3}) for the screening experiment of SiO_x deposition

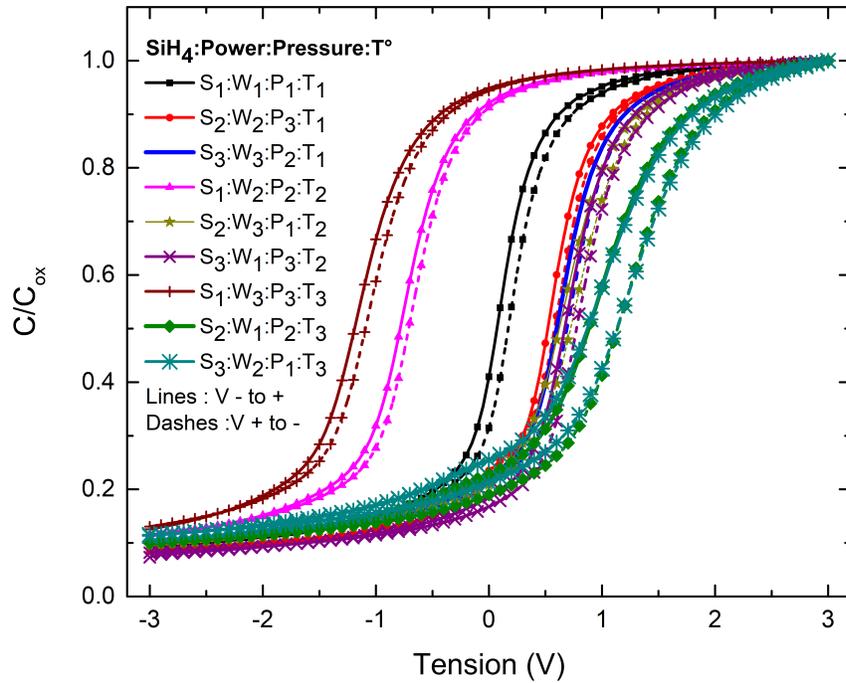
Run levels (S _i : W _j : P _k : T _l)	S : SiH ₄ flow (sccm)	W : RF power (W)	P : Pressure (mT)	T : Temperature (°C)
S ₁ : W ₁ : P ₁ : T ₁	10	30	300	300
S ₂ : W ₂ : P ₃ : T ₁	25	65	900	300
S ₃ : W ₃ : P ₂ : T ₁	40	100	600	300
S ₁ : W ₂ : P ₂ : T ₂	10	65	600	340
S ₂ : W ₃ : P ₁ : T ₂	25	100	300	340
S ₃ : W ₁ : P ₃ : T ₂	40	30	900	340
S ₁ : W ₃ : P ₃ : T ₃	10	100	900	380
S ₂ : W ₁ : P ₂ : T ₃	25	30	600	380
S ₃ : W ₂ : P ₁ : T ₃	40	65	300	380

8.1.4 Results and discussion

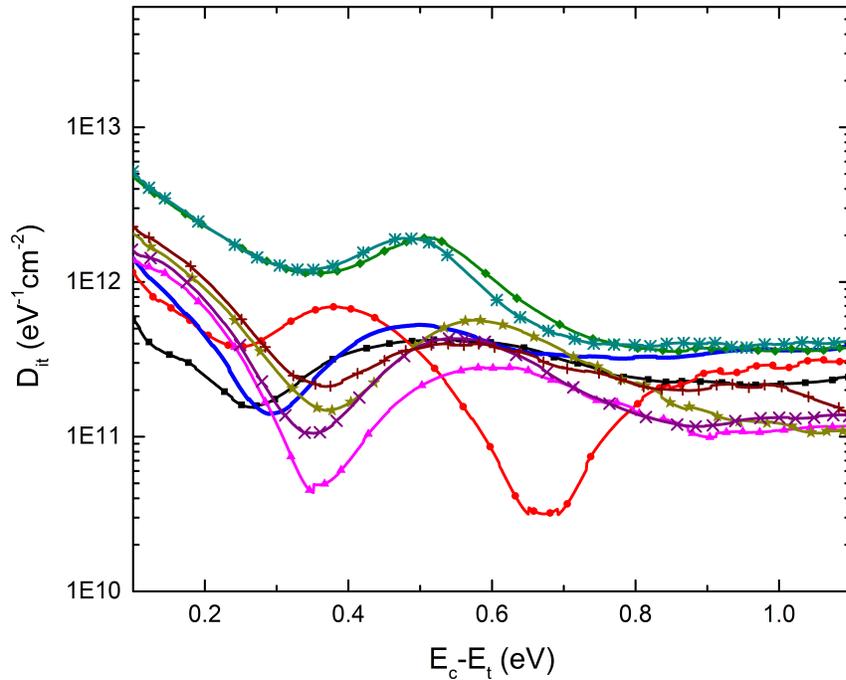
The 1 MHz C-V measurements carried at ambient temperature on all MIS capacitors are shown on figure 8.1a. Interface properties appear to be widely impacted by variations in PECVD parameters. V_{fb} were determined by second derivative of C-V [147] and are shown in table 8.2. V_{fb} varies largely with a tendency towards positive values with increased SiH₄ flow. All samples show clockwise hysteresis, indicating traps that capture electrons with characteristic times that are too long (slow traps) in comparison with the voltage sweep rate but comparable to the total sweep time. Hysteresis is estimated as the V_{fb} shift between sweep directions, which is reported as well in table 8.2. It appears to increase mainly for high deposition temperatures and to a lesser extent with high SiH₄ flow. The slope of a C-V curve in the depletion regime is an indication of the magnitude of D_{it} and whether or not the channel of a transistor with the same MIS gate could be controlled with ease. A steeper slope corresponds to low D_{it} as a small voltage varia-

tion causes a larger capacitance variation which also means a larger variation in GaN surface potential. This is the principle of the Terman method which was used to extract quantitatively the D_{it} [95]. For this purpose an ideal C-V curve is simulated by solving the Poisson equation to compute the capacitance at a high frequency (1MHz is standard) for which the interface states do not respond. Their only effect is a stretch-out of the C-V curves along the DC bias axis. By comparing real and ideal curves, D_{it} of traps at a level E_t can be estimated relative to the conduction band E_c according to equation 8.1, where C_{ox} is the oxide capacitance, A is the area of the device, q is the electron charge, ΔV_G is the voltage difference between ideal and real curves for a given capacitance value and v_s is the potential at the surface of the semiconductor. The results of this analysis are shown on figure 8.1b. Although a large portion of the bandgap is illustrated, only the range 0.2-0.6 eV below the conduction band should be considered valid to satisfy the assumptions behind Terman analysis (interface states in equilibrium and non-responsive to AC signal). D_{it} remains below $1 \times 10^{12} \text{ eV}^{-1} \text{ cm}^{-2}$ for most samples, but a significant increase is observed when a high deposition temperature is selected together with a high SiH_4 flow. The integrated values of D_{it} as well as its minimum values are reported in table 8.2.

$$D_{it} = \frac{C_{ox}}{Aq} \frac{d\Delta V_G}{dv_s} \quad (8.1)$$



(a)



(b)

FIGURE 8.1 Capacitance-voltage measurement performed with a 1 MHz probing frequency on the SiO_x/GaN structures obtained with the DOE (a) and their corresponding interface states densities (b).

To analyze the results of our DOE, various models were tested to fit the response of V_{fb} , hysteresis and D_{it} . Given that the number of experiments is limited, mainly linear terms should be taken

TABLEAU 8.2 Summary of flatband voltages, hysteresis and D_{it}

Run levels ($S_i : W_j : P_k : T_l$)	V_{fb} (V)	Hysteresis (V)	Integrated D_{it} [0.2-0.6 eV] (cm^{-2})	Min. D_{it} ($\text{eV}^{-1}\text{cm}^{-2}$)
$S_1 : W_1 : P_1 : T_1$	0.097	0.089	1.23×10^{11}	1.55×10^{11}
$S_2 : W_2 : P_3 : T_1$	0.541	0.070	1.76×10^{11}	3.16×10^{10}
$S_3 : W_3 : P_2 : T_1$	0.646	0.066	1.42×10^{11}	1.40×10^{11}
$S_1 : W_2 : P_2 : T_2$	-0.757	0.066	7.67×10^{10}	4.35×10^{10}
$S_2 : W_3 : P_1 : T_2$	0.669	0.11	1.44×10^{11}	1.48×10^{11}
$S_3 : W_1 : P_3 : T_2$	0.687	0.103	1.16×10^{11}	1.05×10^{11}
$S_1 : W_3 : P_3 : T_3$	-1.169	0.103	1.49×10^{11}	2.11×10^{11}
$S_2 : W_1 : P_2 : T_3$	0.974	0.251	5.86×10^{11}	4.00×10^{11}
$S_3 : W_2 : P_1 : T_3$	0.990	0.247	5.87×10^{11}	4.35×10^{11}

into account. Including the 4 process parameters under study, it was not possible to establish a model that corresponds well with our data except in the case of V_{fb} . The exclusion of certain linear terms did not improve data fitting. However, it was noted in our previous assessment that temperature and SiH_4 flow appear to have a predominant impact on response variables. Therefore, we included quadratic terms for these process parameters in the model and it was then possible to obtain excellent fits of our data using the single model described by equation 8.2. The model coefficients α_i are reported in table 8.3 as well as standard fitting statistics (p-value, F-value and adjusted R^2). The p-values are all under 0.05, indicating that the overall model is significant in explaining the variations observed in the various responses. The large F-values confirm the significance of the model and that the observed variations are not likely to be statistical noise. The adjusted R^2 is a measure of the quality of the fit taking into account the number of parameters. The values obtained are near one and this indicates that the model is in good agreement with the dataset and that the model parameters are important for the fit.

$$\text{Response} = \alpha_0 + \alpha_1 \cdot S + \alpha_2 \cdot W + \alpha_3 \cdot P + \alpha_4 \cdot T + \alpha_5 \cdot S^2 + \alpha_6 \cdot T^2 \quad (8.2)$$

TABLEAU 8.3 Model fit parameters and statistics

Response variables	α_0	α_1	α_2	α_3	α_4
Min. D_{it}	8.51×10^{12}	5.61×10^9	-7.57×10^8	-2.15×10^8	-5.20×10^{10}
V_{fb}	9.99	0.190	-0.00767	-0.000942	-0.0641
Hysteresis	0.1139	0.0263	-0.0273	-0.0283	0.0627
Response variables	α_5	α_6	p-value	F-value	Adjusted R²
Min. D_{it}	-5.16×10^7	8.09×10^7	0.0291	33.72	0.9609
V_{fb}	-0.00287	0.0000910	0.0049	205	0.9935
Hysteresis	-0.0313	0.0447	0.0149	66.6	0.9801

Figure 8.2 shows contours of the response of D_{it} for all combinations of 2 plasma parameters on the axes. The most crucial parameter appears to be the temperature, but its impact is most prevalent when approaching and going over 340°C. The flow of SiH₄ has a lesser influence and a higher flow leads to a moderate increase in D_{it} . The magnitude of the effect of pressure is similar to SiH₄ flow. A high pressure should be favored to minimize D_{it} . Plasma power has the weakest impact although higher values can help reduce D_{it} .

Figure 8.3 shows contours of the response of V_{fb} . In this case, the main parameter is the SiH₄ flow with higher values resulting in positive flatband voltages. However, the rate of increase of V_{fb} is reduced over a SiH₄ flow of 25 sccm. Plasma power and pressure are secondary but still have a significant impact, especially when a higher flow of SiH₄ is selected. Their effects are similar with lower values resulting in more positive flatband voltages. The effect of temperature seems to have very little importance with regard to the flatband voltage.

Figure 8.4 shows contours of the response of hysteresis. As we noted earlier, a clockwise hysteresis is related to electron trapping by slow traps. Hence, hysteresis mainly reflects defects in the oxide and/or relatively deep interface states (>0.6 eV below E_c , but well above midgap) and should be largely correlated with D_{it} . This is what is observed as the effect of temperature is the most prevalent and a high temperature results in a greater hysteresis. The effects of plasma power and pressure are of the same magnitude with higher values leading to a decreased hysteresis. Increasing the flow of SiH₄ produces a higher hysteresis but the effect becomes small past 25 sccm.

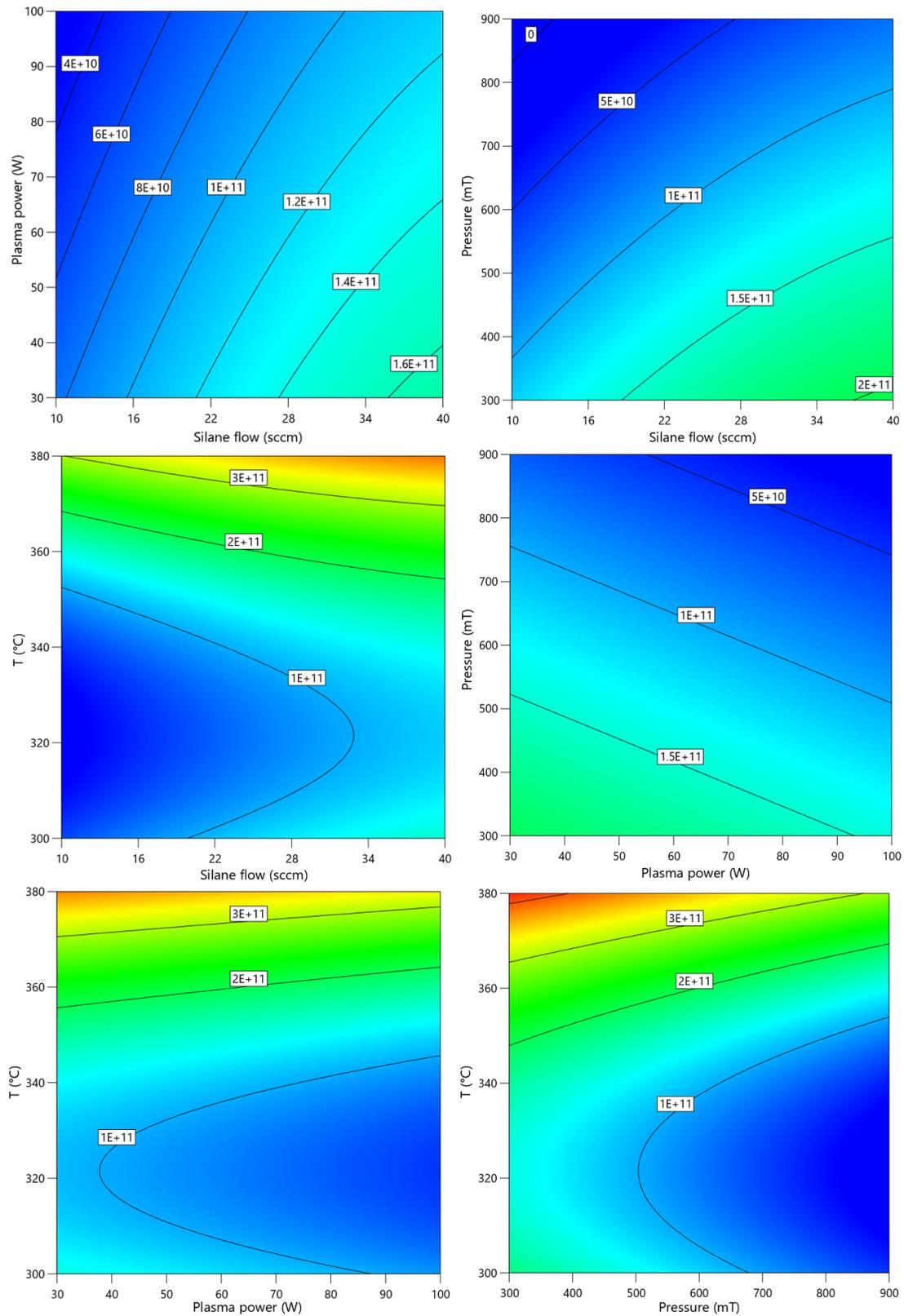


FIGURE 8.2 Contour maps of the modeled D_{it} response. When a parameter is not on the axes, it is set at level 2 (see DOE in table 8.1).

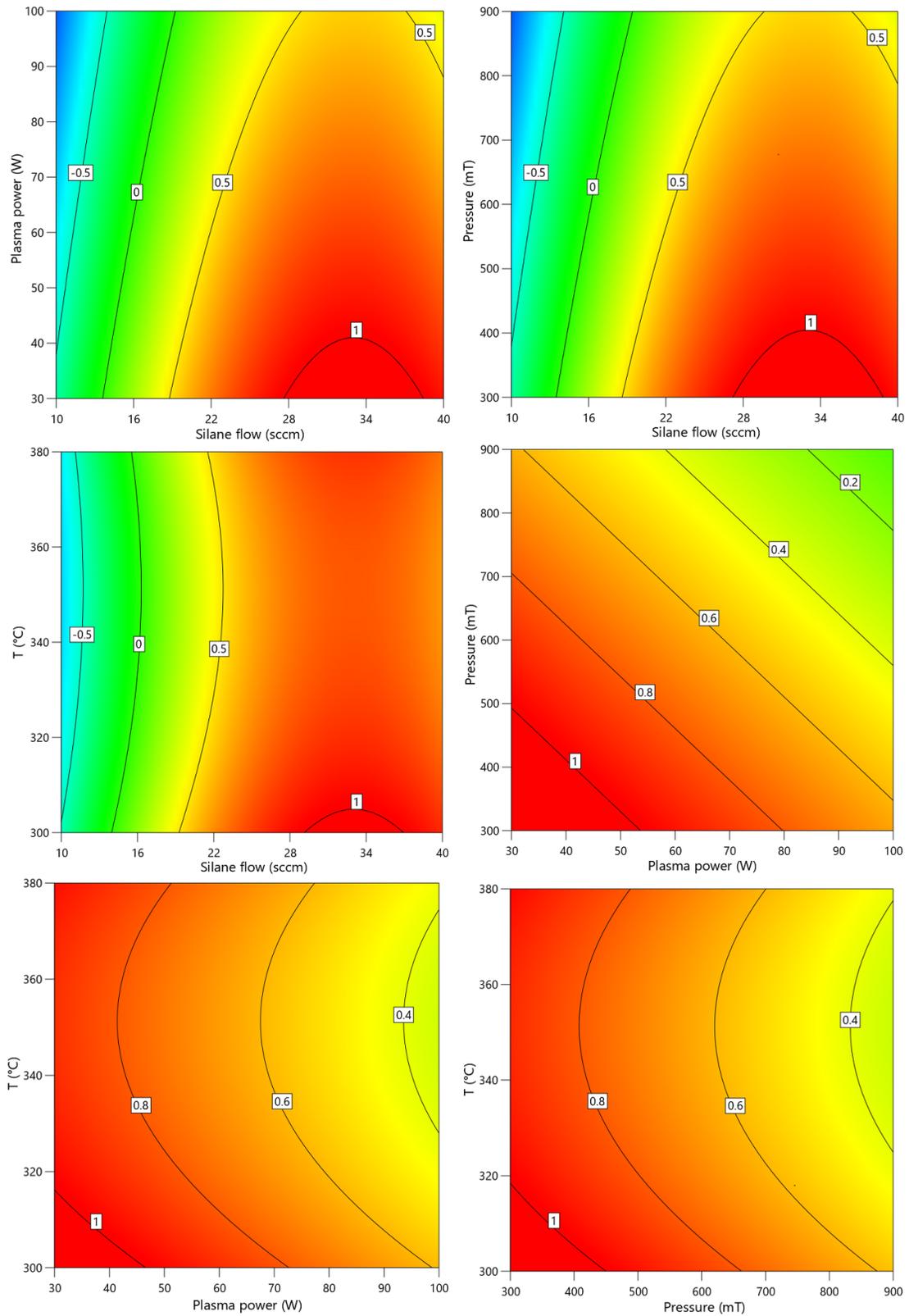


FIGURE 8.3 Contour maps of the modeled V_{fb} response. When a parameter is not on the axes, it is set at level 2 (see DOE in table 8.1).

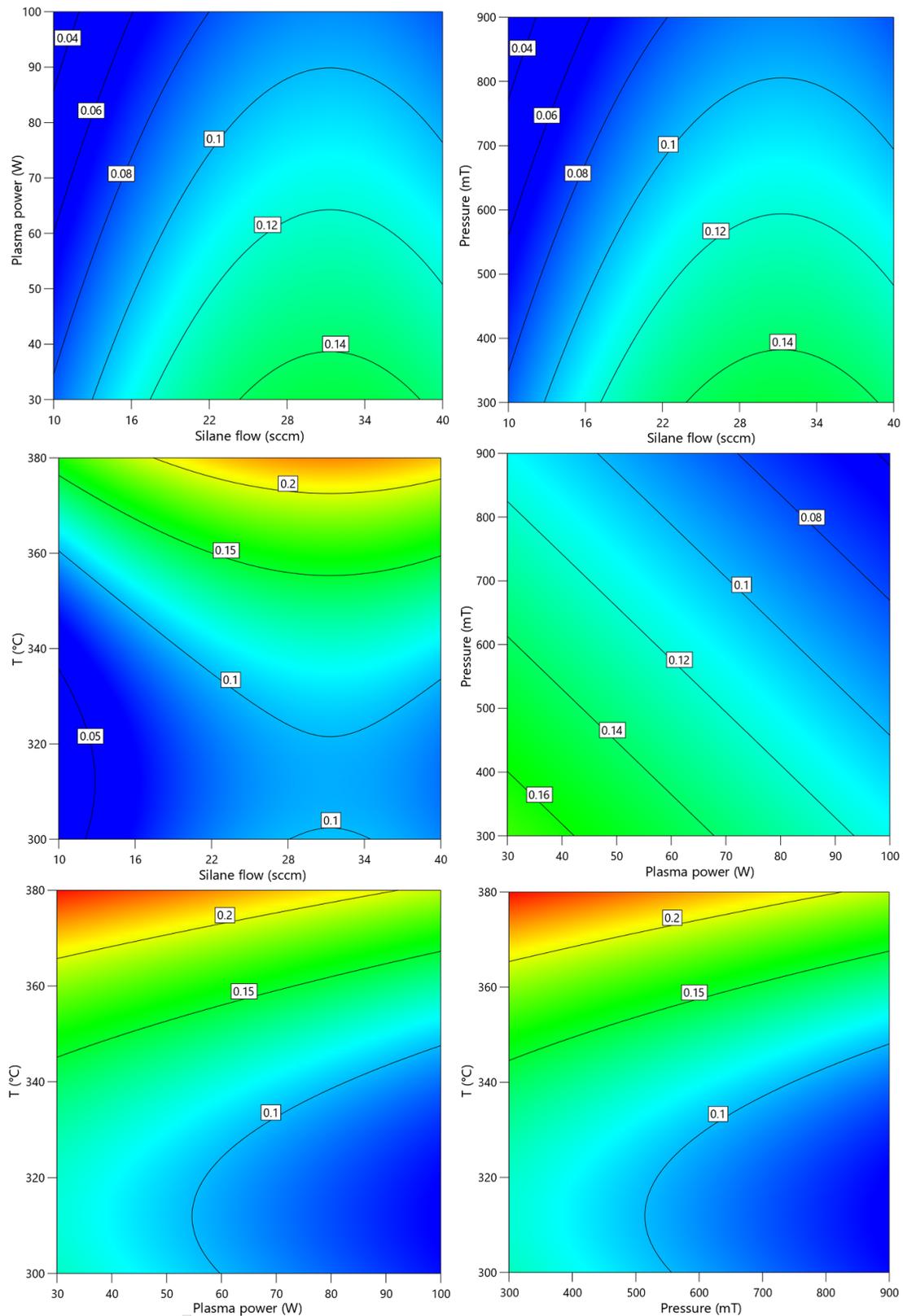
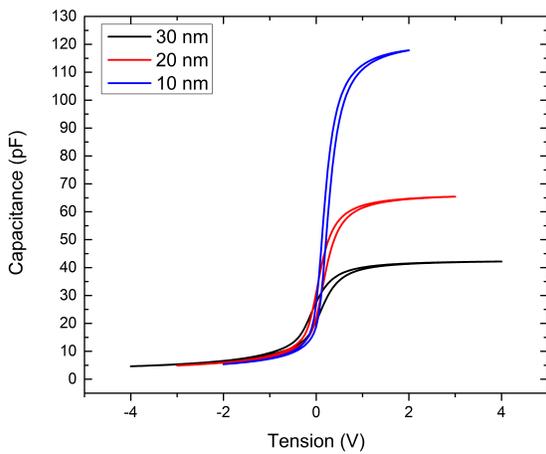


FIGURE 8.4 Contour maps of the modeled hysteresis response. When a parameter is not on the axes, it is set at level 2 (see DOE in table 8.1).

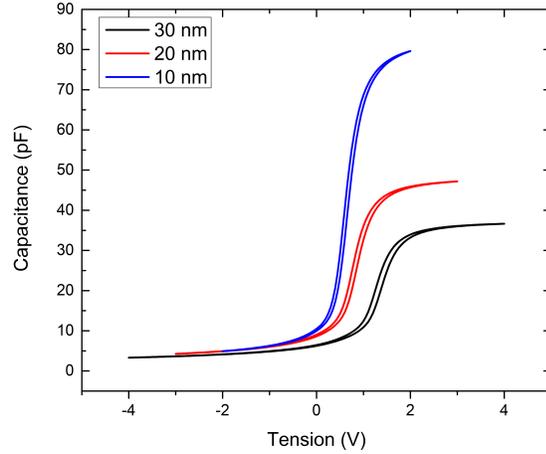
Understanding how the parameters affect interface formation at this point is not straightforward. We do see that the trends in a high positive flatband voltage is partly correlated with higher hysteresis and D_{it} which are obtained when we deposited oxides that would have a larger content in silicon (high SiH₄ flow). However, it is possible that the other parameters allow a bonding configuration that results in negative fixed charge while minimizing defects. There appears to be a critical temperature (>340°C) at which hysteresis and D_{it} increase drastically for a high silane flow, whereas at first view the impact on V_{fb} is of little importance. High power and pressure could respectively result in a more complete dissociation of precursors and the maximization of the density of ionized species while mitigating the effect of bombardment by high energy ions. Using the fitted model, the best solution to maximize the positive V_{fb} to 0.8 V while minimizing interface states density to $5 \times 10^{10} \text{eV}^{-1} \text{cm}^{-2}$ and hysteresis to 0.08V can be achieved by selecting a SiH₄ flow of 30 sccm with a plasma power around 45 W, a 900 mT pressure and a temperature around 315 °C. To the contrary, maximizing a negative flatband voltage is easier and a value of -1.2 V can be obtained while minimizing D_{it} to $2 \times 10^{10} \text{eV}^{-1} \text{cm}^{-2}$ and hysteresis to 0.03 V with a SiH₄ flow of 10 sccm, a plasma power of 100 W, a pressure of 900 mT and a temperature of 350°C.

The PECVD conditions affect interface formation directly which influences the dielectric charge and therefore the V_{fb} . Three sets of PECVD parameters were selected to fabricate capacitors with V_{fb} near 0 V ($S_1 : W_1 : P_3 : T_1$), positive values ($S_3 : W_1 : P_3 : T_2$), and negative values ($S_1 : W_3 : P_3 : T_3$). Note that for near zero V_{fb} , the chosen set of parameters was not in the the original DOE, but corresponds to the standard deposition conditions of SiO_x in our PECVD system. Capacitors with oxide thicknesses t_{ox} around 10, 20 and 30 nm were obtained and their 1 MHz C-V characteristics are shown in fig. 8.5a, 8.5b and 8.5c. The maximum applied voltage was varied with t_{ox} in order to avoid large differences in maximum electric field. This is done to prevent dielectric breakdown and to make sure that electron injection in the dielectric is similar for all t_{ox} . The extracted V_{fb} are shown on fig. 8.5d and can be fitted assuming fixed charge density Q_F as located at the interface according to equation 8.3 where ϵ_d and ϕ_{ms} are the dielectric permittivity and metal/semiconductor workfunction difference. As expected, the standard deposition conditions ($S_1 : W_1 : P_3 : T_1$) show very little variation of the V_{fb} with dielectric thickness and the estimated interface fixed charge is around $1.0 \times 10^{11} \text{cm}^{-2}$. Conditions ($S_1 : W_3 : P_3 : T_3$) and ($S_3 : W_1 : P_3 : T_2$) show large variations of V_{fb} and fixed interface charge densities are estimated around $1.2 \times 10^{12} \text{cm}^{-2}$ and $-1.0 \times 10^{12} \text{cm}^{-2}$, respectively.

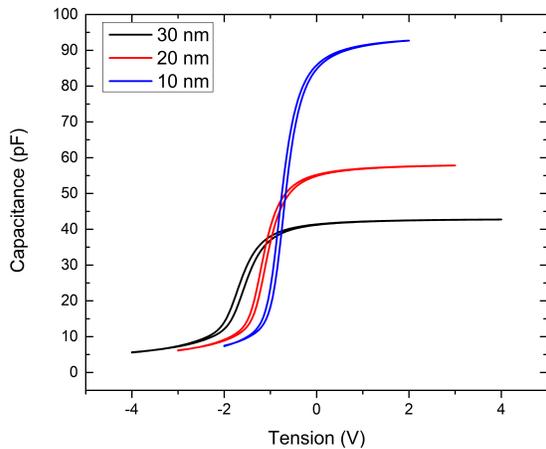
$$V_{fb} = \phi_{ms} - \frac{qQ_F t_{ox}}{\epsilon_d} \quad (8.3)$$



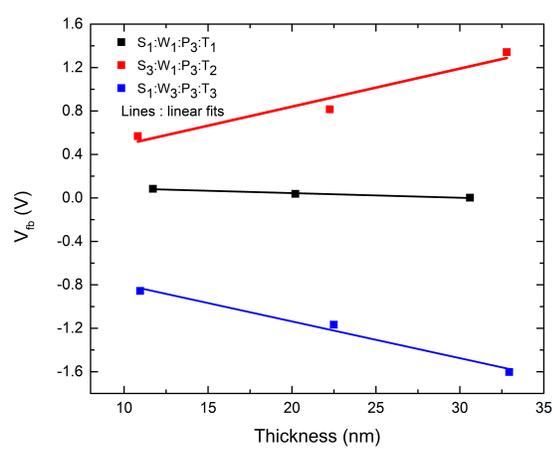
(a) Near-Zero flatband voltages : SiH_4 flow = 10 sccm (S_1), Power = 30 W (W_1), Pressure = 900 mT (P_3), Temperature = 300°C (T_1)



(b) Positive flatband voltages : SiH_4 flow = 40 sccm (S_3), Power = 30 W (W_1), Pressure = 900 mT (P_3), Temperature = 340°C (T_2)



(c) Negative flatband voltages : SiH_4 flow = 10 sccm (S_1), Power = 100 W (W_3), Pressure = 900 mT (P_3), Temperature = 380°C (T_3)



(d) Flatband voltages as a function of oxide thickness for the different sets of deposition conditions.

FIGURE 8.5 Capacitance-voltage measurement performed with a 1 MHz probing frequency on SiO_x/GaN structures obtained with varying oxide thickness.

8.1.5 Conclusion

MIS capacitors were fabricated by PECVD deposition of SiO_x on n-GaN. The flow of SiH₄, plasma power, chamber pressure and temperature were studied using a Taguchi design of experiment. From the electrical characterization, we demonstrated that it was possible to have some control on the flatband voltage, going from negative to positive values by generating fixed interface charge densities varying from $-1 \times 10^{12} \text{cm}^{-2}$ to $1 \times 10^{12} \text{cm}^{-2}$. Devices with negative flatband voltages have shown better interface properties with lower interface states densities and hysteresis. Operating PECVD at lower temperature with high pressure and plasma power also contributed to reduce dielectric and interface defects. A fitting model predicting the response of capacitors in terms of flatband voltage, hysteresis and interface states density was demonstrated, showing adequate accuracy for the parameters studied in the design of experiment. Projections based on this model were performed in two cases with the intent of maximizing negative or positive fixed charge while keeping a low density of interface defects. This could guide future experimental efforts to improve n-GaN passivation to enhance the stability of GaN/AlGa_N MIS-HEMTs and potentially enable simpler fabrication of normally-off devices. Further work should aim at exploring a more complete design of experiment to better assess interaction effects between parameters and higher order terms. Physico-chemical characterization of the deposited dielectrics and interfaces on GaN should also be performed to understand the origin of interface charges.

CRedit authorship contribution statement :

O. Richard : Conceptualization, Methodology, Validation, Formal analysis, Investigation, Data curation, Writing - Original draft, Visualization. **A. Soltani** : Conceptualization, Methodology, Supervision, Resources. **R. Adhiri** : Conceptualization, Methodology. **A. Ahaitouf** : Conceptualization, Methodology. **H. Maher** : Conceptualization, Methodology. **V. Aimez** : Conceptualization, Methodology, Supervision, Resources, Funding acquisition. **A. Jaouad** : Conceptualization, Methodology, Writing - Original draft, Supervision, Resources, Project administration, Funding acquisition.

Declaration of competing interest :

The authors have no known competing financial interests or personal relationships that could have appeared to influence the work reported in this paper.

Acknowledgments :

This work was supported in part by the Natural Sciences and Engineering Research Council of Canada (NSERC).

CHAPITRE 9

Conclusion

Les travaux présentés dans cette thèse ont permis de traiter différentes facettes des procédés de passivation des III-V et III-N avec un point focal autour de l'importance des conditions dans lesquelles ces procédés sont réalisés. Il est commun de considérer l'étape de passivation comme un simple dépôt de couche mince de nitrure ou d'oxyde de silicium dans le but d'isoler les dispositifs et les circuits ainsi que de les protéger de l'environnement extérieur (humidité, oxygène, impuretés, ...). Un des objectifs principaux de ce travail est de démontrer qu'une telle approche n'est pas toujours correcte et que l'étape de passivation avec tous les détails liés à la préparation des surfaces ou aux conditions du procédé peuvent affecter significativement les performances des dispositifs électroniques et opto-électroniques ainsi que leur fiabilité. Dans le cas de dispositifs MIS une approche simplificatrice peut avoir des conséquences néfastes allant jusqu'à l'absence de contrôle sur la conductance du canal des MOSFETs. Il est donc primordial de porter une attention particulière à l'impact des paramètres et conditions des procédés de passivation afin d'améliorer la qualité des interfaces des semiconducteurs. C'est ce que nous avons démontré dans cette thèse à travers trois applications différentes de passivation de III-V/III-N :

- Le Si_xN_y déposé par PECVD est communément utilisé pour passiver et encapsuler les composants III-V. Ce dépôt est généralement réalisé en industrie en utilisant des sources RF ajustées à une haute fréquence de 13.56 MHz. Nous avons démontré que la fréquence de la source RF influence fortement la qualité de l'interface GaAs/ Si_xN_y . Des premiers tests ont été effectués en employant une chambre PECVD équipée d'une source RF basse fréquence. Ces tests n'incluaient pas de traitement chimique pré-dépôt ou de recuit thermique post-dépôt. La caractérisation électrique des capacités MIS obtenues avec ce procédé montre le désancrage du niveau de Fermi et sa bonne modulation. L'analyse de l'interface par XPS a également démontré l'absence d'oxydes natifs et une réduction de l'arsenic élémentaire. Ces résultats ont fait l'objet d'un premier article publié dans le journal *Microelectronic Engineering* [116].

L'effet de la fréquence a ensuite été rigoureusement étudié en fabricant des capacités MIS exactement dans les mêmes conditions sauf pour la fréquence dans un même réacteur PECVD. Cette étude a fait l'objet d'une seconde publication dans le journal *Surfaces and Interfaces* [117]. Nous y avons confirmé que la fréquence RF du plasma joue un rôle majeur sur les propriétés électroniques des interfaces GaAs/ Si_xN_y . Alors qu'il a toujours été

possible d'obtenir de bonnes propriétés d'interface avec le dépôt basse fréquence, l'application de pré-traitements chimiques de désoxydation et de passivation au soufre ont été indispensables pour les dispositifs fabriqués avec le procédé haute fréquence. Même avec ces conditions, la modulation du potentiel de Fermi en surface restait faible, confirmant ainsi, ce qui a été obtenu dans la littérature avec cette technique. Des expériences supplémentaires avec des dépôts cyclés haute/basse fréquences avec de courts intervalles ont démontré que l'exposition de la surface du GaAs au plasma basse fréquence au cours des premiers instants de dépôt est suffisante pour définir la qualité de l'interface. La caractérisation XPS démontre que la réduction des oxydes natifs est plus importante lorsque la basse fréquence est employée lors du premier cycle de dépôt.

Les différents résultats présentés supportent fortement le modèle proposé dans nos articles selon lequel le bombardement ionique par l'hydrogène est le mécanisme principal qui contrôle la formation de ces interfaces et leurs propriétés électroniques. Dans le cadre d'un procédé d'encapsulation, la technique basse fréquence pourrait permettre la réduction du budget thermique et éviter d'employer des pré-traitements acides/basiques. Ceci représente un avantage majeur pour préserver l'intégrité des dispositifs approchant la fin de leur cycle de fabrication.

- Les technologies de contacts passivés sont depuis longtemps appliquées dans le domaine du photovoltaïque silicium. Nous avons étudié comment ce concept pourrait être appliqué au cas des cellules solaires multi-jonctions III-V/Ge. Différents traitements de surface ont été considérés ainsi que diverses interfaces (MIS et Schottky sur InGaP, AlInP et GaAs). La réalisation de cellules solaires avec des contacts de type MIS a d'abord été entreprise en employant la passivation par dépôt ALD d' Al_2O_3 . Des performances inférieures aux cellules à contacts standards ont été obtenues, mais nous avons pu démontrer qu'il est possible d'obtenir des caractéristiques I-V normales avec ce type de contacts. Nos efforts se sont par la suite orientés sur le concept des contacts passivés à interface métal/semi-conducteur Schottky. Des cellules fonctionnelles avec des caractéristiques normales se rapprochant des cellules standard ont pu être démontrées pour la première fois dans la littérature, ce qui a fait l'objet d'une publication dans le journal *Energies* [118]. Le cas d'une interface Schottky sur la couche contact de GaAs semble être le plus prometteur en permettant un certain gain en terme de V_{oc} sous illumination 1 soleil. Pour une opération sous illumination concentrée, l'ajout d'un procédé de recuit a été nécessaire et cela a conduit à la perte du gain de V_{oc} en restant quand même comparable aux cellules avec contact standard. Toutefois, cela a permis de démontrer des performances en concentration similaires aux cellules solaires standards pour une interface de contact Al/GaAs avec passivation au soufre. Le concept de contacts passivés en Al est donc intéressant du point

de vue économique pour les technologies CPV III-V, car il permet d'éviter l'utilisation de métaux précieux (Au, Pd, Ag). Pour les applications en aérospatial, les cellules avec ce type de contacts peuvent potentiellement être plus performantes.

- Le SiO_x déposé par PECVD est couramment employé comme couche diélectrique dans les grilles de transistors à base de GaN. Bien que les traitements chimiques de surface aient été étudiés, peu d'information est disponible sur l'optimisation du procédé de dépôt et comment il affecte les propriétés électroniques de l'empilement métal/ SiO_x /GaN. Nous avons donc étudié l'impact des paramètres de dépôt du SiO_x par PECVD sur la passivation du GaN. Un design d'expérience fractionnel de type Taguchi a été appliqué pour déterminer comment les variations du flux de silane, de la puissance plasma, de la pression et de la température affectaient les propriétés électroniques des dispositifs MIS. La caractérisation électrique de capacités MIS a permis de déterminer l'effet de ces paramètres sur la densité d'états d'interface, l'hystérésis et la tension de bandes plates, ce qui a pu être analysé et modélisé de façon cohérente. En particulier, nous avons démontré que le flux de silane joue un rôle prépondérant dans la génération d'une charge fixe et des capacités avec des tensions de seuil allant de valeurs négatives à positives ont été obtenues. Les tensions de bandes plates négatives sont corrélées avec les densités d'états de surface les plus faibles, mais il est également possible de maintenir de bonnes propriétés d'interface avec des tensions de bandes plates positives. Une publication sur ce sujet a été soumise au journal *Results in Materials* [119] et est en cours de revue. Ces résultats indiquent que les dépôts PECVD de SiO_x sur GaN représentent potentiellement une avenue pour contrôler en partie la tension de seuil des transistors III-N et de simplifier l'atteinte de la fonctionnalité normally-off sur les HEMTs AlGaIn/GaN.

Les travaux d'optimisation des procédés de passivation des surfaces/interfaces entrepris dans cette thèse pourraient donner lieu à plusieurs études complémentaires, que ce soit pour approfondir la compréhension des phénomènes observés ou pour avancer la maturité des développements proposés. Il a déjà été démontré que la passivation du GaAs par dépôt PECVD basse fréquence de Si_xN_y permettrait d'améliorer et de simplifier le procédé d'encapsulation de composants complets. Il s'agirait donc d'optimiser et d'appliquer cette technique de passivation pour en montrer l'effet direct sur les performances et la fiabilité d'un dispositif donné. Diverses voies d'optimisation sont d'ailleurs possibles : balayage de la fréquence RF du plasma dans un large intervalle (100 kHz-2MHz, par exemple), temps d'exposition au plasma basse fréquence, minimisation du stress avec le dépôt alterné, étude du recuit post-dépôt à faible température, etc. Pour les cellules solaires à contacts passivés, les recherches effectuées ne représentent qu'une première tentative pour la technologie des multi-jonctions III-V. Il serait intéressant de pousser ce concept pour permettre un gain de performances à l'instar de ce qui a pu être démontré par

d'autres chercheurs pour le photovoltaïque sur silicium. Pour ce faire, il serait d'abord nécessaire de caractériser la morphologie et la chimie d'interface dans les différents cas de cellules solaires à contacts Schottky et MIS. De plus, le contrôle du procédé ALD devrait être amélioré pour le concept MIS et des essais supplémentaires devraient être effectués en considérant des procédures de désoxydation in-situ. Enfin, il serait intéressant d'améliorer la compréhension des tests de passivation du GaN par dépôt PECVD de SiO_x . La caractérisation chimique des films déposés et de leur interface avec le GaN serait nécessaire pour établir l'origine de la charge fixe. Les tests réalisés constituent une première exploration de l'espace des paramètres de dépôt et une optimisation plus détaillée serait possible. Les procédés de dépôt des couches diélectriques étudiées devraient également être appliqués dans une séquence complète de fabrication de transistors HEMTs GaN/AlGaN pour confirmer le contrôle de la tension seuil et la réalisation de MOSHEMTs normally-off lors du dépôt PECVD d'oxyde de silicium.

ANNEXE A

Protocoles de fabrication

A.1 Capacités MOS GaAs

1. Nettoyage
 - (a) Opticlear 15 min.
 - (b) Acétone 15 min.
 - (c) IPA 10 min.
 - (d) Rinçage à l'eau et séchage à l'azote
2. Désoxydation
 - (a) BOE 30 s
 - (b) Rinçage et séchage à l'azote
3. Évaporation e-beam (Edwards) : Ni 40 nm/Ge 60 nm/Au 60 nm en face arrière
4. Recuit thermique rapide (Jipelec) sous N₂ à 400°C pendant 1 min.
5. Nettoyage
 - (a) Opticlear 15 min.
 - (b) Acétone 15 min.
 - (c) IPA 10 min.
 - (d) Rinçage à l'eau et séchage à l'azote
6. Passivation chimique (Optionnelle)
 - (a) NH₄OH :H₂O (1 :5) pendant 5 min.
 - (b) (NH₄)₂S (20% dans l'eau) pendant 10 min. (sur certains échantillons)
 - (c) Rinçage à l'eau (2 min.) et séchage à l'azote
7. Dépôt PECVD de Si_xN_y en face avant
8. Évaporation e-beam (Edwards) : Al 200 nm en face avant
9. Photolithographie
 - (a) Déshydratation sur plaque chauffante 150°C pendant 5 min.
 - (b) Étalement de résine AZ nLOF 2020 à 5000 rpm pendant 30 s
 - (c) Recuit sur plaque chauffante à 110°C pendant 1 min.
 - (d) Exposition (150 mW/cm²)
 - (e) Recuit sur plaque chauffante à 100°C pendant 1 min.
 - (f) Développement et gravure de l'aluminium au MF-319 pendant 19 min.
 - (g) Rinçage à l'eau et séchage à l'azote
10. Nettoyage
 - (a) Acétone 15 min.
 - (b) IPA 10 min.
 - (c) Rinçage à l'eau et séchage à l'azote

A.2 Cellules solaires III-V

A.2.1 Contacts passivés

Version initiale : interfaces MIS et Schottky

1. Nettoyage
 - (a) Acétone 30 min.
 - (b) IPA 10 min.
 - (c) Rinçage à l'eau et séchage à l'azote
 2. Protection face avant
 - (a) Déshydratation sur plaque chauffante à 150°C pendant 5 min.
 - (b) Étalement de résine AZ1512 à 4000 rpm pendant 30s
 - (c) Recuit sur plaque chauffante à 115°C pendant 1 min.
 3. Gravure du SiN_x en de la face arrière
 - (a) Immersion dans HF (30 min. à 1 h)
 - (b) Rinçage à l'eau et séchage à l'azote
 4. Nettoyage
 - (a) Acétone 15 min.
 - (b) IPA 10 min.
 - (c) Rinçage à l'eau et séchage à l'azote
 5. Photolithographie : définition de la couche contact (**Seulement dans le cas où on veut l'interface sur la couche contact**)
 - (a) Déshydratation et application d'HMDS (Prime oven) à 150°C
 - (b) Étalement de résine AZ nLOF 2020 à 2000 rpm pendant 30s
 - (c) Recuit sur plaque chauffante pendant 1 min. à 110°C
 - (d) Exposition (66 mJ/cm²)
 - (e) Recuit sur plaque chauffante pendant 1 min. à 110°C
 - (f) Développement dans MF-319 pendant 1 min.
 - (g) Rinçage à l'eau et séchage à l'azote
 - (h) Nettoyage au plasma d'oxygène (Plasmaline) à 50 W et 300 mT pendant 3 min.
 6. Gravure de la couche contact
 - (a) Préparation d'une solution de H₂O :NH₄OH :H₂O₂ (240 mL : 9 mL : 9 mL) et agiter pendant 3 min. avec un mélangeur magnétique
 - (b) Immersion de l'échantillon jusqu'à atteindre une couleur gris/bleu stable (environ 1 min.)
 - (c) Rinçage à l'eau et séchage à l'azote
 7. Gravure de la couche fenêtre (**Seulement dans le cas où on veut l'interface sur l'émetteur d'InGaP**)
 - (a) HCl pendant 45 s
 - (b) Rinçage à l'eau et séchage à l'azote
-

8. Nettoyage et désoxydation (Seulement dans le cas où on veut l'interface sur la couche contact)
 - (a) Acétone 15 min.
 - (b) IPA 5 min.
 - (c) Rinçage à l'eau et séchage à l'azote
 - (d) BOE 30 s
 - (e) Rinçage à l'eau et séchage à l'azote
 9. Dépôt ALD d' Al_2O_3 (Seulement dans le cas d'une interface MIS (pas Schottky))
 10. Photolithographie : définition de la métallisation avant
 - (a) Déshydratation et application d'HMDS (Prime oven) à 150°C
 - (b) Étalement de résine AZ nLOF 2020 à 2000 rpm pendant 30s
 - (c) Recuit sur plaque chauffante pendant 1 min. à 110°C
 - (d) Exposition (66 mJ/cm^2)
 - (e) Recuit sur plaque chauffante pendant 1 min. à 110°C
 - (f) Développement dans MF-319 pendant 1 min. 45 s
 - (g) Rinçage à l'eau et séchage à l'azote
 - (h) Nettoyage au plasma d'oxygène (Plasmaline) à 50 W et 300 mT pendant 3 min.
 11. Évaporation e-beam (Edwards) : Al $1 \mu\text{m}$ en face avant
 12. Soulèvement dans Remover 1165 chauffé
 13. Nettoyage
 - (a) Acétone 10 min.
 - (b) IPA 5 min.
 - (c) Rinçage à l'eau et séchage à l'azote
 14. Protection de la face avant
 - (a) Déshydratation sur plaque chauffante à 150°C pendant 5 min.
 - (b) Étalement de résine AZ1512 sur la face avant à 4000 rpm pendant 30 s
 - (c) Recuit sur plaque chauffante à 115°C pendant 1 min.
 15. Désoxydation de la face arrière
 - (a) Désoxydation : BOE pendant 30s
 - (b) Rinçage à l'eau et séchage à l'azote
 16. Évaporation e-beam (Edwards) : Ni 300 nm en face arrière
 17. Nettoyage
 - (a) Acétone 10 min.
 - (b) IPA 5 min.
 - (c) Rinçage à l'eau et séchage à l'azote
 18. Protection des 2 faces
 - (a) Déshydratation sur plaque chauffante à 150°C pendant 5 min.
 - (b) Étalement de résine AZ1512 sur la face avant à 4000 rpm pendant 30 s
-

- (c) Recuit sur plaque chauffante à 115°C pendant 1 min.
 - (d) Étalement de résine AZ1512 sur la face arrière à 4000 rpm pendant 30 s
 - (e) Recuit en étuve pendant 25 min. à 125°C
19. Singulation partielle à la scie Disco (découpe jusque dans le substrat Ge avec lame de 100 μm)
20. Traitement des parois découpées et nettoyage
- (a) NH_4OH pendant 1 min.
 - (b) Rinçage à l'eau et séchage à l'azote
 - (c) Acétone 30 min.
 - (d) IPA 10 min.
 - (e) Rinçage à l'eau et séchage à l'azote
21. Dépôt PECVD d'un empilement anti-reflet $\text{SiN}_x/\text{SiO}_x$
22. Photolithographie : ouverture de la zone de contact
- (a) Déshydratation sur plaque chauffante à 150°C pendant 5 min.
 - (b) Étalement de résine AZ1512 à 4000 rpm pendant 30s
 - (c) Recuit sur plaque chauffante pendant 1 min. à 115°C
 - (d) Exposition (90 mJ/cm^2)
 - (e) Développement dans MF-319 pendant 1 min.
 - (f) Rinçage à l'eau et séchage à l'azote
 - (g) Nettoyage au plasma d'oxygène (Plasmaline) à 50 W et 300 mT pendant 3 min.
23. Gravure ICP de l'anti-reflet (AOE : recette SiN_{slow})
24. Nettoyage
- (a) Plasma d'oxygène (Plasmaline) à 150 W et 300 mT pendant 10 min. (répéter au besoin)
 - (b) Acétone 30 min.
 - (c) IPA 10 min.
 - (d) Rinçage à l'eau et séchage à l'azote
25. Protection des 2 faces
- (a) Déshydratation sur plaque chauffante à 150°C pendant 5 min.
 - (b) Étalement de résine AZ1512 sur la face avant à 4000 rpm pendant 30 s
 - (c) Recuit sur plaque chauffante à 115°C pendant 1 min.
 - (d) Étalement de résine AZ1512 sur la face arrière à 4000 rpm pendant 30 s
 - (e) Recuit en étuve pendant 25 min. à 125°C
26. Singulation complète à la scie Disco (lame de 40 μm)
27. Nettoyage
- (a) Acétone 15 min.
 - (b) IPA 10 min.
 - (c) Rinçage à l'eau et séchage à l'azote
-

Version finale : interface Schottky

1. Nettoyage
 - (a) Acétone 30 min.
 - (b) IPA 10 min.
 - (c) Rinçage à l'eau et séchage à l'azote
 2. Protection face avant
 - (a) Déshydratation sur plaque chauffante à 150°C pendant 5 min.
 - (b) Étalement de résine AZ1512 à 4000 rpm pendant 30s
 - (c) Recuit sur plaque chauffante à 115°C pendant 1 min.
 3. Gravure du SiN_x en de la face arrière
 - (a) Immersion dans HF (30 min. à 1 h)
 - (b) Rinçage à l'eau et séchage à l'azote
 4. Nettoyage
 - (a) Acétone 15 min.
 - (b) IPA 10 min.
 - (c) Rinçage à l'eau et séchage à l'azote
 5. Gravure de la couche contact (**Seulement dans le cas où on veut l'interface sur la couche fenêtre d'AlInP ou sur l'émetteur d'InGaP**)
 - (a) Préparation d'une solution de H₂O :NH₄OH :H₂O₂ (240 mL : 9 mL : 9 mL) et agiter pendant 3 min. avec un mélangeur magnétique
 - (b) Immersion de l'échantillon jusqu'à atteindre une couleur gris/bleu stable (environ 1 min.)
 - (c) Rinçage à l'eau et séchage à l'azote
 6. Gravure de la couche fenêtre (**Seulement dans le cas où on veut l'interface sur l'émetteur d'InGaP**)
 - (a) HCl : H₂O (1 :5) pendant 30 s
 - (b) Rinçage à l'eau et séchage à l'azote
 7. Passivation au soufre (**Optionnel**)
 - (a) Préchauffer une solution de (NH₄)₂S (40%) : H₂O (1 :20) à 60-70°C dans un bain marie avec agitation magnétique
 - (b) Immersion de l'échantillon pendant 20 min.
 - (c) Rinçage à l'eau en 2 bains avec le 2e bain prolongé sous jet d'eau, puis séchage à l'azote
 - (d) Recuit rapide dans four Jipelec à 250°C pendant 1 min. sous N₂
 8. Photolithographie : définition de la métallisation avant
 - (a) Déshydratation sur plaque chauffante à 150°C pendant 5 min.
 - (b) Étalement de résine AZ nLOF 2020 à 2000 rpm pendant 30s
 - (c) Recuit sur plaque chauffante pendant 1 min. à 110°C
 - (d) Exposition (66 mJ/cm²)
-

- (e) Recuit sur plaque chauffante pendant 1 min. à 110°C
 - (f) Développement dans AZ300 pendant 2 min.
 - (g) Rinçage prolongé à l'eau et séchage à l'azote
 - 9. Désoxydation (**Sauf s'il y a eu passivation au soufre**)
 - (a) BOE 20 s
 - (b) Rinçage à l'eau et séchage à l'azote
 - 10. Évaporation e-beam (Edwards) : Al 1 µm en face avant
 - 11. Soulèvement dans Technistrip MLO chauffé
 - 12. Nettoyage
 - (a) Acétone 15 min.
 - (b) IPA 10 min.
 - (c) Rinçage à l'eau et séchage à l'azote
 - 13. Protection des 2 faces
 - (a) Déshydratation sur plaque chauffante à 150°C pendant 5 min.
 - (b) Étalement de résine AZ1512 sur la face avant à 4000 rpm pendant 30 s
 - (c) Recuit sur plaque chauffante à 115°C pendant 1 min.
 - (d) Étalement de résine AZ1512 sur la face arrière à 4000 rpm pendant 30 s
 - (e) Recuit en étuve pendant 25 min. à 125°C
 - 14. Singulation partielle à la scie Disco (découpe jusque dans le substrat Ge avec lame de 100 µm)
 - 15. Nettoyage
 - (a) 2 bains d'acétone (2×15 min.)
 - (b) IPA 10 min.
 - (c) Rinçage à l'eau et séchage à l'azote
 - 16. Protection de la face avant
 - (a) Étalement de résine AZ1512 sur la face avant à 4000 rpm pendant 30 s
 - (b) Recuit sur plaque chauffante à 115°C pendant 1 min.
 - 17. Désoxydation de la face arrière
 - (a) HCl pendant 20 s
 - (b) Rinçage à l'eau et séchage à l'azote
 - 18. Évaporation e-beam (Edwards) : Ni 100 nm en face arrière
 - 19. Nettoyage
 - (a) 2 bains d'acétone (2×15 min.)
 - (b) IPA 10 min.
 - (c) Rinçage à l'eau et séchage à l'azote
 - 20. Passivation des parois latérales et gravure de la couche contact (**procédé auto-aligné si elle n'a pas déjà été retirée**)
-

- (a) Préparation d'une solution de $\text{H}_2\text{O} : \text{NH}_4\text{OH} : \text{H}_2\text{O}_2$ (240 mL : 9 mL : 9 mL) et agiter pendant 3 min. avec un mélangeur magnétique
 - (b) Immersion de l'échantillon pendant 1 min.
 - (c) Rinçage à l'eau et séchage à l'azote
21. Dépôt PECVD d'un empilement anti-reflet $\text{SiN}_x/\text{SiO}_x$
22. Photolithographie : ouverture de la zone de contact
- (a) Déshydratation sur plaque chauffante à 150°C pendant 5 min.
 - (b) Étalement de résine AZ1512 à 4000 rpm pendant 30s
 - (c) Recuit sur plaque chauffante pendant 1 min. à 115°C
 - (d) Exposition ($90 \text{ mJ}/\text{cm}^2$)
 - (e) Développement dans AZ300 pendant 1 min.
 - (f) Rinçage à l'eau et séchage à l'azote
 - (g) Nettoyage au plasma d'oxygène (Plasmaline) à 50 W et 300 mT pendant 3 min.
23. Gravure ICP de l'anti-reflet (AOE : recette SiNslow)
- (a) Plasma d'oxygène (Plasmaline) à 150 W et 300 mT pendant 10 min. (répéter au besoin)
 - (b) Acétone 30 min.
 - (c) IPA 10 min.
 - (d) Rinçage à l'eau et séchage à l'azote
24. Protection des 2 faces
- (a) Déshydratation sur plaque chauffante à 150°C pendant 5 min.
 - (b) Étalement de résine AZ1512 sur la face avant à 4000 rpm pendant 30 s
 - (c) Recuit sur plaque chauffante à 115°C pendant 1 min.
 - (d) Étalement de résine AZ1512 sur la face arrière à 4000 rpm pendant 30 s
 - (e) Recuit en étuve pendant 25 min. à 125°C
25. Singulation complète à la scie Disco (lame de $40 \mu\text{m}$)
26. Nettoyage
- (a) 2 bains d'acétone (2×15 min.)
 - (b) IPA 10 min.
 - (c) Rinçage à l'eau et séchage à l'azote
27. Recuit thermique rapide (Jipelec) à 370°C sous N_2 pendant 1 min.

A.2.2 Contacts standards

1. Nettoyage

- (a) Acétone 30 min.
- (b) IPA 10 min.
- (c) Rinçage à l'eau et séchage à l'azote

2. Protection face avant

- (a) Déshydratation sur plaque chauffante à 150°C pendant 5 min.
-

- (b) Étalement de résine AZ1512 à 4000 rpm pendant 30s
 - (c) Recuit sur plaque chauffante à 115°C pendant 1 min.
 - 3. Gravure du SiN_x en de la face arrière
 - (a) Immersion dans HF (30 min. à 1 h)
 - (b) Rinçage à l'eau et séchage à l'azote
 - 4. Nettoyage
 - (a) Acétone 15 min.
 - (b) IPA 10 min.
 - (c) Rinçage à l'eau et séchage à l'azote
 - 5. Protection de la face avant
 - (a) Étalement de résine AZ1512 sur la face avant à 4000 rpm pendant 30 s
 - (b) Recuit sur plaque chauffante à 115°C pendant 1 min.
 - 6. Désoxydation de la face arrière
 - (a) HCl pendant 20 s
 - (b) Rinçage à l'eau et séchage à l'azote
 - 7. Évaporation e-beam (Edwards) : Ni 100 nm en face arrière
 - 8. Nettoyage
 - (a) 2 bains d'acétone (2×15 min.)
 - (b) IPA 10 min.
 - (c) Rinçage à l'eau et séchage à l'azote
 - 9. Photolithographie : définition de la métallisation avant
 - (a) Déshydratation sur plaque chauffante à 150°C pendant 5 min.
 - (b) Étalement de résine AZ nLOF 2020 à 2000 rpm pendant 30s
 - (c) Recuit sur plaque chauffante pendant 1 min. à 110°C
 - (d) Exposition (66 mJ/cm²)
 - (e) Recuit sur plaque chauffante pendant 1 min. à 110°C
 - (f) Développement dans AZ300 pendant 2 min.
 - (g) Rinçage prolongé à l'eau et séchage à l'azote
 - 10. Désoxydation
 - (a) BOE 20 s
 - (b) Rinçage à l'eau et séchage à l'azote
 - 11. Évaporation e-beam (Edwards) : Pd 50 nm/Ge 100 nm/Ti 50 nm/Pd 50 nm/Al 1 µm en face avant
 - 12. Soulèvement dans Technistrip MLO chauffé
 - 13. Nettoyage
 - (a) Acétone 15 min.
 - (b) IPA 10 min.
 - (c) Rinçage à l'eau et séchage à l'azote
-

14. Protection des 2 faces
 - (a) Déshydratation sur plaque chauffante à 150°C pendant 5 min.
 - (b) Étalement de résine AZ1512 sur la face avant à 4000 rpm pendant 30 s
 - (c) Recuit sur plaque chauffante à 115°C pendant 1 min.
 - (d) Étalement de résine AZ1512 sur la face arrière à 4000 rpm pendant 30 s
 - (e) Recuit en étuve pendant 25 min. à 125°C
 15. Singulation partielle à la scie Disco (découpe jusque dans le substrat Ge avec lame de 100 μm)
 16. Nettoyage
 - (a) 2 bains d'acétone (2×15 min.)
 - (b) IPA 10 min.
 - (c) Rinçage à l'eau et séchage à l'azote
 17. Passivation des parois latérales et gravure de la couche contact (procédé auto-aligné)
 - (a) Préparation d'une solution de $\text{H}_2\text{O} : \text{NH}_4\text{OH} : \text{H}_2\text{O}_2$ (240 mL : 9 mL : 9 mL) et agiter pendant 3 min. avec un mélangeur magnétique
 - (b) Immersion de l'échantillon pendant 1 min.
 - (c) Rinçage à l'eau et séchage à l'azote
 18. Dépôt PECVD d'un empilement anti-reflet $\text{SiN}_x/\text{SiO}_x$
 19. Photolithographie : ouverture de la zone de contact
 - (a) Déshydratation sur plaque chauffante à 150°C pendant 5 min.
 - (b) Étalement de résine AZ1512 à 4000 rpm pendant 30s
 - (c) Recuit sur plaque chauffante pendant 1 min. à 115°C
 - (d) Exposition (90 mJ/cm^2)
 - (e) Développement dans AZ300 pendant 1 min.
 - (f) Rinçage à l'eau et séchage à l'azote
 - (g) Nettoyage au plasma d'oxygène (Plasmaline) à 50 W et 300 mT pendant 3 min.
 20. Gravure ICP de l'anti-reflet (AOE : recette SiN_{slow})
 - (a) Plasma d'oxygène (Plasmaline) à 150 W et 300 mT pendant 10 min. (répéter au besoin)
 - (b) Acétone 30 min.
 - (c) IPA 10 min.
 - (d) Rinçage à l'eau et séchage à l'azote
 21. Protection des 2 faces
 - (a) Déshydratation sur plaque chauffante à 150°C pendant 5 min.
 - (b) Étalement de résine AZ1512 sur la face avant à 4000 rpm pendant 30 s
 - (c) Recuit sur plaque chauffante à 115°C pendant 1 min.
 - (d) Étalement de résine AZ1512 sur la face arrière à 4000 rpm pendant 30 s
 - (e) Recuit en étuve pendant 25 min. à 125°C
 22. Singulation complète à la scie Disco (lame de 40 μm)
-

23. Nettoyage

- (a) 2 bains d'acétone (2×15 min.)
- (b) IPA 10 min.
- (c) Rinçage à l'eau et séchage à l'azote

A.3 Capacités MOS GaN

1. Nettoyage

- (a) Acétone 15 min.
- (b) IPA 10 min.
- (c) Rinçage à l'eau et séchage N_2

2. Passivation chimique

- (a) KOH 3 min.
- (b) Rinçage rapide à l'eau en 2 bains
- (c) HCl 1 min. 30 s
- (d) Rinçage à l'eau en 2 bains et séchage à l'azote

3. Dépôt PECVD de SiO_x

4. Évaporation e-beam (Edwards) : Al 200 nm

5. Nettoyage

- (a) Acétone 10 min.
- (b) IPA 5 min.
- (c) Rinçage à l'eau et séchage à l'azote

6. Photolithographie : définition du contact de grille

- (a) Déshydratation sur plaque chauffante à $150^\circ C$ pendant 5 min.
- (b) Étalement de résine AZ1512 à 4000 rpm pendant 30 s
- (c) Recuit sur plaque chauffante à $115^\circ C$ pendant 1 min.
- (d) Exposition (90 mJ/cm^2)
- (e) Développement AZ300 1 min.
- (f) Rinçage à l'eau et séchage à l'azote
- (g) Nettoyage au plasma d'oxygène (Plasmaline) à 50 W et 300 mT pendant 3 min.

7. Gravure de l'Al

- (a) Préchauffer solution Al Etch à $35-40^\circ C$ avec un bain marie
- (b) Immerger l'échantillon jusqu'à voir le GaN (transparent, environ 3 min.)
- (c) Rinçage à l'eau en 2 bains et séchage à l'azote

8. Nettoyage

- (a) Acétone 15 min.
- (b) IPA 10 min.
- (c) Rinçage à l'eau et séchage à l'azote

9. Photolithographie : définition du contact ohmique

-
- (a) Déshydratation sur plaque chauffante à 150°C pendant 5 min.
 - (b) Étalement de résine LOR5A à 4000 rpm pendant 30 s
 - (c) Recuit sur plaque chauffante à 150°C pendant 5 min.
 - (d) Étalement de résine AZ1512 à 4000 rpm pendant 30 s
 - (e) Recuit sur plaque chauffante à 115°C pendant 1 min.
 - (f) Exposition (90 mJ/cm²)
 - (g) Développement AZ300 1 min 30
 - (h) Rinçage à l'eau et séchage à l'azote
 - (i) Nettoyage au plasma d'oxygène (Plasmaline) à 50 W et 300 mT pendant 3 min.
10. Ouverture de la zone de contact ohmique
 - (a) BOE 15 s
 - (b) Rinçage à l'eau en 2 bains rapides et séchage à l'azote
 11. Évaporation e-beam (Edwards) : Ti 35 nm/Al 115 nm
 12. Soulèvement Technistrip MLO chauffé
 13. Nettoyage
 - (a) Acétone 15 min.
 - (b) IPA 10 min.
 - (c) Rinçage à l'eau et séchage à l'azote
-

LISTE DES RÉFÉRENCES

- [1] M Akazawa and H Hasegawa. Admittance study of GaAs high-k metal-insulator-semiconductor capacitors with Si interface control layer. *Journal of Vacuum Science & Technology B : Microelectronics and Nanometer Structures Processing, Measurement, and Phenomena*, 26(4) :1569–1578, 2008.
- [2] M. Akazawa and H. Hasegawa. Distributed pinning spot model for high-k insulator-III-V semiconductor interfaces. *e-Journal of Surface Science and Nanotechnology*, 7 :122–128, 2009.
- [3] O. Ambacher, J. Smart, J.R. Shealy, N.G. Weimann, K. Chu, M. Murphy, W.J. Schaff, L.F. Eastman, R. Dimitrov, L. Wittmer, M. Stutzmann, W. Rieger, and J. Hilsenbeck. Two-dimensional electron gases induced by spontaneous and piezoelectric polarization charges in N- and Ga-face AlGaIn/GaN heterostructures. *Journal of applied physics*, 85(6) :3222–3233, 1999.
- [4] K. Araki, Y. Ota, H. Saiki, H. Tawa, K. Nishioka, and M. Yamaguchi. Super-multi-junction solar cells—device configuration with the potential for more than 50% annual energy conversion efficiency (non-concentration). *Applied Sciences*, 9(21) :4598, 2019.
- [5] J.T. Asubar, Z. Yatabe, D. Gregusova, and T. Hashizume. Controlling surface/interface states in GaN-based transistors : Surface model, insulated gate, and surface passivation. *Journal of Applied Physics*, 129(12), 2021.
- [6] E. Bahat-Treidel. *GaN-Based HEMTs for High Voltage Operation*. PhD thesis, Technische Universität Berlin, 2012.
- [7] A. Baiju and M. Yarema. Status and challenges of multi-junction solar cell technology. *Frontiers in Energy Research*, 10 :971918, 2022.
- [8] M. Baylac, P. Adderley, J. Brittan, J. Clark, T. Day, J. Grames, J. Hansknecht, M. Poelker, M. Stutzman, A.T. Wu, and A. S. Terekhov. Effects of atomic hydrogen and deuterium exposure on high polarization GaAs photocathodes. *Physical Review Special Topics-Accelerators and Beams*, 8(12) :123501, 2005.
- [9] M.C. Biesinger. X-ray Photoelectron Spectroscopy (XPS) Reference Pages. <http://www.xpsfitting.com>, consulté le 3 février 2024.
- [10] M.V. Bogdanova, I.A. Morozov, and A.S. Gudovskih. Development of front contact grid for GaP/Si solar cells. In *Journal of Physics : Conference Series*, volume 1695, page 012081. IOP Publishing, 2020.
- [11] M. Bouchilaoun. *Réalisation de transistors à haute mobilité électronique à enrichissement à base d'hétérostructure AlGaIn/GaN pour les applications en électronique de puissance*. PhD thesis, 2018.

- [12] J.T. Boyer, K.L. Schulte, M.R. Young, A.J. Ptak, and J. Simon. AlInP-passivated III–V solar cells grown by dynamic hydride vapor-phase epitaxy. *Progress in Photovoltaics : Research and Applications*, 31(3) :230–236, 2023.
- [13] G. Brammertz, A. Alian, D. H.-C. Lin, M. Meuris, M. Caymax, and W.-E. Wang. A combined interface and border trap model for high-mobility substrate metal-oxide-semiconductor devices applied to $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ and InP capacitors. *IEEE Transactions on Electron Devices*, 58(11) :3890–3897, 2011.
- [14] H.A. Budz, M.C. Biesinger, and R.R. LaPierre. Passivation of GaAs by octadecanethiol self-assembled monolayers deposited from liquid and vapor phases. *Journal of Vacuum Science & Technology B : Microelectronics and Nanometer Structures Processing, Measurement, and Phenomena*, 27(2) :637–648, 2009.
- [15] H. Cha and H.S. Chang. Passivation performance improvement of ultrathin ALD- Al_2O_3 film by chemical oxidation. *Vacuum*, 149 :180–184, 2018.
- [16] A. Chakroun. *Réalisation de structures métal - isolant - semiconducteur sur GaN par déposition PECVD de Si_xN_y* . Master thesis, Université de Sherbrooke, 2010.
- [17] A. Chakroun. *Passivation de la Surface Du Nitrure de Gallium Par Dépôt PECVD D'oxyde de Silicium*. PhD thesis, Université de Sherbrooke, 2015.
- [18] A. Chakroun, A. Jaouad, A. Giguere, V. Aimez, and R. Arès. Effective GaN surface passivation by plasma enhanced chemical vapor deposition of silicon oxide. *International Journal of Nanoscience*, 11(04) :1240023, 2012.
- [19] A. Chakroun, A. Jaouad, A. Soltani, O. Arenas, V. Aimez, R. Arès, and H. Maher. Al-GaN/GaN MOS-HEMT device fabricated using a high quality PECVD passivation process. *IEEE Electron Device Letters*, 38(6) :779–782, 2017.
- [20] A. Chakroun, H. Maher, E.A. Alam, A. Souifi, V. Aimez, R. Arès, and A. Jaouad. Optimized pre-treatment process for MOS-GaN devices passivation. *IEEE Electron Device Letters*, 35(3) :318–320, 2014.
- [21] J.P. Chang and J.W. Coburn. Plasma–surface interactions. *Journal of Vacuum Science & Technology A*, 21(5) :S145–S151, 2003.
- [22] Y.C. Chang, C. Merckling, J. Penaud, C.Y. Lu, W.-E. Wang, J. Dekoster, M. Meuris, M. Caymax, M. Heyns, J. Kwo, and M. Hong. Effective reduction of interfacial traps in $\text{Al}_2\text{O}_3/\text{GaAs}$ (001) gate stacks using surface engineering and thermal annealing. *Applied physics letters*, 97(11) :112901, 2010.
- [23] R.V.K. Chavali, S. De Wolf, and M.A. Alam. Device physics underlying silicon heterojunction and passivating-contact solar cells : A topical review. *Progress in Photovoltaics : Research and Applications*, 26(4) :241–260, 2018.
- [24] H.-P. Chen, Y. Yuan, B. Yu, C.-S. Chang, C. Wann, and Y. Taur. Re-examination of the extraction of MOS interface-state density by C-V stretchout and conductance methods. *Semiconductor Science and Technology*, 28(8) :085008, 2013.
-

- [25] K.J. Chen, S. Yang, Z. Tang, S. Huang, Y. Lu, Q. Jiang, S. Liu, C. Liu, and B. Li. Surface nitridation for improved dielectric/III-nitride interfaces in GaN MIS-HEMTs. *Physica status solidi (a)*, 212(5) :1059–1065, 2015.
- [26] C.-W. Cheng, G. Apostolopoulos, and E.A. Fitzgerald. The effect of interface processing on the distribution of interfacial defect states and the C-V characteristics of III-V metal-oxide-semiconductor field effect transistors. *Journal of Applied Physics*, 109(2) :023714, 2011.
- [27] K.-Y. Cheng, S.-C. Wu, C.-J. Yu, T.-W. Wang, J.-H. Liao, and M.-C. Wu. Comparative study on performance of AlGaIn/GaN MS-HEMTs with SiN_x, SiO_x, and SiNO surface passivation. *Solid-State Electronics*, 170 :107824, 2020.
- [28] H. Cotal, C. Fetzer, J. Boisvert, G. Kinsey, R. King, P. Hebert, H. Yoon, and N. Karam. III–V multijunction solar cells for concentrating photovoltaics. *Energy & Environmental Science*, 2(2) :174–192, 2009.
- [29] K. Ding, M.T. Hill, Z.C. Liu, L.J. Yin, P.J. Van Veldhoven, and C.-Z. Ning. Record performance of electrical injection sub-wavelength metallic-cavity semiconductor lasers at room temperature. *Optics Express*, 21(4) :4728–4733, 2013.
- [30] P. Diomede, S. Longo, D.J. Economou, and M. Capitelli. Hybrid simulation of a DC-enhanced radio-frequency capacitive discharge in hydrogen. *Journal of Physics D : Applied Physics*, 45(17) :175204, 2012.
- [31] B.S. Eller, J. Yang, and R.J. Nemanich. Electronic surface and dielectric interface states on GaN and AlGaIn. *Journal of Vacuum Science & Technology A : Vacuum, Surfaces, and Films*, 31(5) :050807, 2013.
- [32] S.-K. Eom, M.-W. Kong, M.-J. Kang, J.-G. Lee, H.-Y. Cha, and K.-S. Seo. Enhanced interface characteristics of PA-ALD HfO_xN_y/InGaAs MOSCAPs using IPA oxygen reactant and cyclic N₂ plasma. *IEEE Electron Device Letters*, 39(11) :1636–1639, 2018.
- [33] A. Fell, F. Feldmann, C. Messmer, M. Bivour, M.C. Schubert, and S.W. Glunz. Adaption of basic metal–insulator–semiconductor (MIS) theory for passivating contacts within numerical solar cell modeling. *IEEE Journal of Photovoltaics*, 8(6) :1546–1552, 2018.
- [34] R.V. Galatage, D.M. Zhernokletov, H. Dong, B. Brennan, C.L. Hinkle, R.M. Wallace, and E.M. Vogel. Accumulation capacitance frequency dispersion of III-V metal-insulator-semiconductor devices due to disorder induced gap states. *Journal of Applied Physics*, 116(1) :014504, 2014.
- [35] M. Galván-Arellano, J. Diaz-Reyes, and R. Peña-Sierra. Ohmic contacts with palladium diffusion barrier on III–V semiconductors. *Vacuum*, 84(10) :1195–1198, 2010.
- [36] K. Geng, D. Chen, Q. Zhou, and H. Wang. AlGaIn/GaN MIS-HEMT with PECVD SiN_x, SiON, SiO₂ as gate dielectric and passivation layer. *Electronics*, 7(12) :416, 2018.
-

- [37] D.K. Ghosh, S. Bose, G. Das, S. Acharyya, A. Nandi, S. Mukhopadhyay, and A. Sen-gupta. Fundamentals, present status and future perspective of TOPCon solar cells : A comprehensive review. *Surfaces and Interfaces*, page 101917, 2022.
- [38] S.C. Ghosh, M.C. Biesinger, R.R. LaPierre, and P. Kruse. The role of proximity caps during the annealing of UV-ozone oxidized GaAs. *Journal of applied physics*, 101(11) :114321, 2007.
- [39] S.C. Ghosh, M.C. Biesinger, R.R. LaPierre, and P. Kruse. X-ray photoelectron spectroscopic study of the formation of catalytic gold nanoparticles on ultraviolet-ozone oxidized GaAs (100) substrates. *Journal of applied physics*, 101(11) :114322, 2007.
- [40] S.W. Glunz and F. Feldmann. SiO₂ surface passivation layers—a key technology for silicon solar cells. *Solar Energy Materials and Solar Cells*, 185 :260–269, 2018.
- [41] J. Gong, J. Xu, L. Liu, H. Lu, X. Liu, and Y. Feng. Improved interfacial properties of GaAs MOS capacitor with NH₃ -plasma-treated ZnON as interfacial passivation layer. *Journal of Semiconductors*, 38(9) :094004, 2017.
- [42] T. Gougousi. Atomic layer deposition of high-k dielectrics on III-V semiconductor surfaces. *Progress in Crystal Growth and Characterization of Materials*, 62(4) :1 – 21, 2016. Special Issue : Recent Progress on Fundamentals and Applications of Crystal Growth ; Proceedings of the 16th International Summer School on Crystal Growth (ISSCG-16).
- [43] Giuseppe Greco, Ferdinando Iucolano, and Fabrizio Roccaforte. Review of technology for normally-off HEMTs with p-GaN gate. *Materials Science in Semiconductor Processing*, 78 :96–106, 2018.
- [44] T. Hanuš, B. Ilahi, A. Chapotot, H. Pelletier, J. Cho, K. Dessenin, and A. Boucherif. Wafer-scale ge freestanding membranes for lightweight and flexible optoelectronics. *Materials Today Advances*, 18 :100373, 2023.
- [45] H. Hasegawa, M., A. Domanowska, and B. Adamowicz. Surface passivation of III-V semiconductors for future CMOS devices-past research, present status and key issues for future. *Applied Surface Science*, 256(19) :5698 – 5707, 2010. PROCEEDINGS of the 6th International Workshop on Semiconductor Surface Passivation SSP 2009.
- [46] T. Hashizume, K. Nishiguchi, S. Kaneki, J. Kuzmik, and Z. Yatabe. State of the art on gate insulation and surface passivation for GaN-based power HEMTs. *Materials science in semiconductor processing*, 78 :85–95, 2018.
- [47] N. Hayati-Roodbari, A. Wheeldon, A. Fian, and R. Trattnig. 1, 8-Octanedithiol as an effective intermediate layer for deposition of Cu electrodes via inkjet printing and laser sintering on III–V triple-junction solar cells. *physica status solidi (a)*, 219(22) :2200089, 2022.
- [48] G. He, X. Chen, and Z. Sun. Interface engineering and chemistry of Hf-based high-k dielectrics on III-V substrates. *Surface Science Reports*, 68(1) :68–107, 2013.
-

- [49] C. Headley, L. Fu, P. Parkinson, X. Xu, J. Lloyd-Hughes, C. Jagadish, and M.B. Johnston. Improved performance of GaAs-based terahertz emitters via surface passivation and silicon nitride encapsulation. *IEEE Journal of Selected Topics in Quantum Electronics*, 17(1) :17–21, 2010.
- [50] A. Higuera-Rodriguez, B. Romeira, S. Birindelli, L.E. Black, E. Smalbrugge, P.J. Van Veldhoven, W.M.M. Kessels, M.K. Smit, and A. Fiore. Ultralow surface recombination velocity in passivated InGaAs/InP nanopillars. *Nano letters*, 17(4) :2627–2633, 2017.
- [51] C.L. Hinkle, A.M. Sonnet, E.M. Vogel, S. McDonnell, G.J. Hughes, M. Milojevic, B. Lee, F.S. Aguirre-Tostado, K.J. Choi, J. Kim, and R.M. Wallace. Frequency dispersion reduction and bond conversion on n-type GaAs by in situ surface oxide removal and passivation. *Applied Physics Letters*, 91(16) :163512, 2007.
- [52] S. Hofmann. *Auger-and X-ray photoelectron spectroscopy in materials science : a user-oriented guide*, volume 49. Springer Science & Business Media, 2012.
- [53] C. Honsberg and S. Bowden. IV Curve. <https://www.pveducation.org/pvcdrom/solar-cell-operation/iv-curve>, consulté le 12 novembre 2023.
- [54] T. Hossain, D. Wei, J.H. Edgar, N.Y. Garces, N. Nepal, J.K. Hite, M.A. Mastro, C.R. Eddy, and H.M. Meyer. Effect of GaN surface treatment on Al₂O₃/n-GaN MOS capacitors. *Journal of Vacuum Science & Technology B*, 33(6), 2015.
- [55] L.-H. Hsu, Y.-Y. Lai, P.-T. Tu, C. Langpoklakpam, Y.-T. Chang, Y.-W. Huang, W.-C. Lee, A.-J. Tzou, Y.-J. Cheng, C.-H. Lin, H.-C. Kuo, and E.Y. Chang. Development of GaN HEMTs fabricated on silicon, silicon-on-insulator, and engineered substrates and the heterogeneous integration. *Micromachines*, 12(10), 2021.
- [56] E. Huber and H.L. Hartnagel. XPS analysis of (100) GaAs surfaces after applying a variety of technology-etchants. *Solid-state electronics*, 27(6) :589–594, 1984.
- [57] P. Huo, I. Lombardero, I. García, and I. Rey-Stolle. Enhanced performance of GaInP/GaAs/Ge solar cells under high concentration through Pd/Ge/Ti/Pd/Al grid metalization. *Progress in Photovoltaics : Research and Applications*, 27(9) :789–797, 2019.
- [58] J. Ivanco, T. Kubota, and H. Kobayashi. Deoxidation of gallium arsenide surface via silicon overlayer : A study on the evolution of the interface state density. *Journal of applied physics*, 97(7), 2005.
- [59] B. Jacob, F. Camarneiro, J. Borme, O. Bondarchuk, J.B. Nieder, and B. Romeira. Surface passivation of III–V GaAs nanopillars by low-frequency plasma deposition of silicon nitride for active nanophotonic devices. *ACS Applied Electronic Materials*, 4(7) :3399–3410, 2022.
- [60] A. Jaouad. *Passivation de GaAs par déposition LF-PECVD du nitrure de Silicium*. Éditions universitaires européennes, 2011.
-

- [61] A. Jaouad and V. Aimez. Passivation of air-exposed AlGaAs using low frequency plasma-enhanced chemical vapor deposition of silicon nitride. *Applied physics letters*, 89(9) :092125, 2006.
- [62] A. Jaouad, V. Aimez, and C. Aktik. GaAs passivation by low-frequency plasma-enhanced chemical vapour deposition of silicon nitride. *Electronics Letters*, 40(16) :1024–1026, 2004.
- [63] A. Jaouad, V. Aimez, C. Aktik, K. Bellatreche, and A. Souifi. Fabrication of $(\text{NH}_4)_2\text{S}$ passivated GaAs metal-insulator-semiconductor devices using low-frequency plasma-enhanced chemical vapor deposition. *Journal of Vacuum Science & Technology A : Vacuum, Surfaces, and Films*, 22(3) :1027–1030, 2004.
- [64] A.E. Kaloyeros, F.A. Jové, J. Goff, and B. Arkles. Silicon nitride and silicon nitride-rich thin film technologies : trends in deposition techniques and related applications. *ECS Journal of Solid State Science and Technology*, 6(10) :P691–P714, 2017.
- [65] H.-K. Kang, Y.-S. Kang, M. Baik, K.-S. Jeong, D.-K. Kim, J.-D. Song, and M.-H. Cho. Improving electrical properties by effective sulfur passivation via modifying the surface state of substrate in HfO_2/InP systems. *The Journal of Physical Chemistry C*, 122(13) :7226–7235, 2018.
- [66] F. Karouta, K. Vora, J. Tian, and C. Jagadish. Structural, compositional and optical properties of PECVD silicon nitride layers. *Journal of Physics D : Applied Physics*, 45(44) :445301, 2012.
- [67] T. Kent, M. Edmonds, R. Droopad, and A.C. Kummel. InGaAs (110) surface cleaning using atomic hydrogen. In *Solid State Phenomena*, volume 219, pages 47–51. Trans Tech Publ, 2015.
- [68] H.-S. Kim, M.-J. Kang, W.-H. Jang, K.-S. Seo, H. Kim, and H.-Y. Cha. PECVD SiN_x passivation for AlGaIn/GaN HFETs with ultra-thin AlGaIn barrier. *Solid-State Electronics*, 173 :107876, 2020.
- [69] S.B. Kim, S.H. Lee, H.J. Jung, M.S. Seo, S.M. Kim, S. Lee, J.-Y. Park, T.J. Park, H.-Y. Jeong, D.-H. Jun, K.H. Park, W.-K. Park, and Lee S.W. Influences of surface treatment on $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ epitaxial layer grown on silicon substrate using trimethylaluminum. *Thin Solid Films*, 646 :173–179, 2018.
- [70] T.J. Kim and P.H. Holloway. Ohmic contacts to GaAs epitaxial layers. *Critical Reviews in Solid State and Material Sciences*, 22(3) :239–273, 1997.
- [71] T. Kobayashi, K. Tomigahara, M. Nozaki, T. Shimura, and H. Watanabe. Separate evaluation of interface and oxide hole traps in SiO_2/GaN MOS structures with below-and above-gap light excitation. *Applied Physics Express*, 17(1) :011003, 2023.
- [72] I. Krylov, A. Gavrilov, D. Ritter, and M. Eizenberg. Elimination of the weak inversion hump in $\text{Si}_3\text{N}_4/\text{InGaAs}$ (001) gate stacks using an in situ NH_3 pre-treatment. *Applied Physics Letters*, 99(20) :203504, 2011.
-

- [73] I. Krylov, B. Pokroy, D. Ritter, and M. Eizenberg. Passivation of InGaAs interface states by thin AlN interface layers for metal-insulator-semiconductor applications. *Journal of Vacuum Science & Technology B, Nanotechnology and Microelectronics : Materials, Processing, Measurement, and Phenomena*, 35(1) :011205, 2017.
- [74] S. Kundu, A. Kumar, S. Banerjee, and P. Banerji. Electrical properties and barrier modification of GaAs MIS schottky device based on MEH-PPV organic interfacial layer. *Materials Science in Semiconductor Processing*, 15(4) :386 – 392, 2012.
- [75] J. Kwo, D.W. Murphy, M. Hong, R.L. Opila, J.P. Mannaerts, A.M. Sergent, and R.L. Masaitis. Passivation of GaAs using $(\text{Ga}_2\text{O}_3)_{1-x}(\text{Gd}_2\text{O}_3)_x$, $0 \leq x \leq 1.0$ films. *Applied physics letters*, 75(8) :1116–1118, 1999.
- [76] C. Laucher, G. Hamon, A. Turala, M. Volatier, M. Darnon, V. Aimez, and A. Jaouad. Self-powered light-induced plating for III-V/Ge triple-junction solar cell metallization. *Energy Science & Engineering*, 8(10) :3672–3681, 2020.
- [77] M.-K. Lee, C.-F. Yen, C.-H. Cheng, and J.-C. Lee. Characterization of SiON/InP MOS structure with sulfidation, fluorination, and hydrogenation. *Applied Physics A*, 112(4) :1057–1062, 2013.
- [78] L. Lin and J. Robertson. Defect states at III-V semiconductor oxide interfaces. *Applied Physics Letters*, 98(8) :082903, 2011.
- [79] A.-C. Liu, P.-T. Tu, C. Langpoklakpam, Y.-W. Huang, Y.-T. Chang, A.-J. Tzou, L.-H. Hsu, C.-H. Lin, H.-C. Kuo, and E.Y. Chang. The evolution of manufacturing technology for GaN electronic devices. *Micromachines*, 12(7) :737, 2021.
- [80] S.-C. Liu, C.-K. Huang, C.-H. Chang, Y.-C. Lin, B.-Y. Chen, S.-P. Tsai, B.Y. Majlis, C.-F. Dee, and E.Y. Chang. Effective passivation with high-density positive fixed charges for GaN MIS-HEMTs. *IEEE Journal of the Electron Devices Society*, 5(3) :170–174, 2017.
- [81] N. Lophitis, A. Arvanitopoulos, S. Perkins, and M. Antoniou. TCAD device modelling and simulation of wide bandgap power semiconductors. In *Disruptive Wide Bandgap Semiconductors, Related Technologies, and Their Applications*, chapter 2. IntechOpen, Rijeka, 2018.
- [82] H.-H. Lu, L. Liu, and J.-P. Xu. An equivalent capacitance model of oxide traps on frequency dispersion of CV curve for MOS devices. In *Electron Devices and Solid-State Circuits (EDSSC), 2015 IEEE International Conference on*, pages 103–105. IEEE, 2015.
- [83] H.-L. Lu, Y. Terada, Y. Shimogaki, Y. Nakano, and M. Sugiyama. In situ passivation of InP surface using H_2S during metal organic vapor phase epitaxy. *Applied Physics Letters*, 95(15) :152103, 2009.
- [84] A. Luque and S. Hegedus. *Handbook of photovoltaic science and engineering*. John Wiley & Sons, 2011.
-

- [85] S.B. Machiche, L. Dehimi, H. Bencherif, and F. Pezzimenti. An enhanced conversion efficiency of metal insulator semiconductor solar cells by using different high-k dielectrics. *Silicon*, pages 1–10, 2022.
- [86] J.S. Mangum, A.D. Rice, J. Chen, J. Chenenko, E.W.K. Wong, A.K. Braun, S. Johnston, H. Guthrey, J.F. Geisz, A.J. Ptak, and C.E. Packard. High-efficiency solar cells grown on spalled germanium for substrate reuse without polishing. *Advanced Energy Materials*, 12(29) :2201332, 2022.
- [87] K. Matocha, T.P. Chow, and R.J. Gutmann. High-voltage normally off GaN MOSFETs on sapphire substrates. *IEEE Transactions on Electron Devices*, 52(1) :6–10, 2004.
- [88] T. Matsui, M. Bivour, M. Hermle, and H. Sai. Atomic-layer-deposited TiO_x nanolayers function as efficient hole-selective passivating contacts in silicon solar cells. *ACS Applied Materials & Interfaces*, 12(44) :49777–49785, 2020.
- [89] M. Matys, S. Kaneki, K. Nishiguchi, B. Adamowicz, and T. Hashizume. Disorder induced gap states as a cause of threshold voltage instabilities in $\text{Al}_2\text{O}_3/\text{AlGaIn}/\text{GaN}$ metal-oxide-semiconductor high-electron-mobility transistors. *Journal of Applied Physics*, 122(22) :224504, 2017.
- [90] D.N. Micha and R.T. Silveiras Junior. The influence of solar spectrum and concentration factor on the material choice and the efficiency of multijunction solar cells. *Scientific Reports*, 9(1) :20055, 2019.
- [91] B. Mikake, T. Kobayashi, H. Mizobata, M. Nozaki, T. Shimura, and H. Watanabe. Reduction of interface and oxide traps in SiO_2/GaN MOS structures by oxygen and forming gas annealing. *Applied Physics Express*, 16(3) :031004, 2023.
- [92] K.H. Montgomery. *Novel approaches for wide band gap solar cells*. PhD thesis, Purdue University, 2012.
- [93] E. Moon, D. Blaauw, and J.D. Phillips. Infrared energy harvesting in millimeter-scale GaAs photovoltaics. *IEEE transactions on electron devices*, 64(11) :4554–4560, 2017.
- [94] A.L. Muñoz-Rosas, N. Qureshi, G. Paz-Martínez, C.G. Treviño-Palacios, J.C. Alonso-Huitrón, and A. Rodríguez-Gómez. Semi-insulating GaAs surface modifications and their influence in the response of THz devices. *Results in Physics*, 24 :104095, 2021.
- [95] E.H. Nicollian and J.R. Brews. *MOS (metal oxide semiconductor) physics and technology*. Wiley New York et al., 1982.
- [96] A.V. Novak, V.R. Novak, A.A. Dedkova, and E.E. Gusev. Dependence of mechanical stresses in silicon nitride films on the mode of plasma-enhanced chemical vapor deposition. *Semiconductors*, 52(15) :1953–1957, 2018.
- [97] M. Ochoa, E. Barrigón, L. Barrutia, I. García, I. Rey-Stolle, and C. Algora. Limiting factors on the semiconductor structure of III–V multijunction solar cells for ultra-high concentration (1000–5000 suns). *Progress in Photovoltaics : Research and Applications*, 24(10) :1332–1345, 2016.
-

- [98] E. O'Connor, B Brennan, V. Djara, K. Cherkaoui, S. Monaghan, S.B. Newcomb, R. Contreras, M. Milojevic, G. Hughes, M.E. Pemble, R.M. Wallace, and P.K. Hurley. A systematic study of $(\text{NH}_4)_2\text{S}$ passivation (22%, 10%, 5%, or 1%) on the interface properties of the $\text{Al}_2\text{O}_3/\text{In}_{0.53}\text{Ga}_{0.47}\text{As}/\text{InP}$ system for n-type and p-type $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ epitaxial layers. *Journal of Applied Physics*, 109(2) :024101, 2011.
- [99] E. O'Connor, V. Djara, S. Monaghan, P. Hurley, and K. Cherkaoui. Capacitance-voltage and interface state density characteristics of GaAs and $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ MOS capacitors incorporating a PECVD Si_3N_4 dielectric. *ECS Transactions*, 35(3) :415–430, 2011.
- [100] Y.-T. Oh, I.-P. Roh, H. Kino, T. Tanaka, and Y.-H. Song. The effect of mechanical stress on cell characteristics in MONOS structures. *IEEE Transactions on Electron Devices*, 65(10) :4313–4319, 2018.
- [101] A. Ohtake, S. Goto, and J. Nakamura. Atomic structure and passivated nature of the Se-treated GaAs (111) B surface. *Scientific reports*, 8(1) :1220, 2018.
- [102] S. Oktyabrsky and D.Y. Peide. *Fundamentals of III-V semiconductor MOSFETs*. Springer, 2010.
- [103] M. Passlack, M. Hong, and J.P. Mannaerts. Quasistatic and high frequency capacitance-voltage characterization of Ga_2O_3 -GaAs structures fabricated by in situ molecular beam epitaxy. *Applied Physics Letters*, 68(8) :1099–1101, 1996.
- [104] I.M. Peters, C.D. Rodríguez Gallegos, L. Lüer, J.A. Hauch, and C.J. Brabec. Practical limits of multijunction solar cells. *Progress in Photovoltaics : Research and Applications*, 2022.
- [105] D.P. Pham, S. Lee, and J. Yi. Potential high efficiency of GaAs solar cell with heterojunction carrier selective contact layers. *Physica B : Condensed Matter*, 611 :412856, 2021.
- [106] J. Piprek. *Nitride semiconductor devices : principles and simulation*. John Wiley & Sons, 2007.
- [107] M.A.Z. Pour, O. Romanyuk, D.C. Moritz, A. Paszuk, C. Maheu, S. Shekarabi, K.D. Hanke, D. Ostheimer, T. Mayer, J.P. Hofmann, W. Jaegermann, and T. Hannapel. Band energy diagrams of n-GaInP/n-AlInP (100) surfaces and heterointerfaces studied by X-ray photoelectron spectroscopy. *Surfaces and Interfaces*, 34 :102384, 2022.
- [108] D.L. Pulfrey. MIS solar cells : A review. *IEEE Transactions on Electron Devices*, 25(11) :1308–1317, 1978.
- [109] V. Raj, T. Haggren, J. Tournet, H.H. Tan, and C. Jagadish. Electron-selective contact for gaas solar cells. *ACS Applied Energy Materials*, 4(2) :1356–1364, 2021.
- [110] V. Raj, H.H. Tan, and C. Jagadish. Non-epitaxial carrier selective contacts for III-V solar cells : A review. *Applied Materials Today*, 18 :100503, 2020.
-

- [111] N. Razek, K. Otte, T. Chassé, D. Hirsch, A. Schindler, F. Frost, and B. Rauschenbach. GaAs surface cleaning by low energy hydrogen ion beam treatment. *Journal of Vacuum Science & Technology A : Vacuum, Surfaces, and Films*, 20(4) :1492–1497, 2002.
- [112] A. Reinders, P. Verlinden, W. Van Sark, and A. Freundlich. *Photovoltaic solar energy : from fundamentals to applications*. John Wiley & Sons, 2017.
- [113] K. Remashan and K.N. Bhat. Silicon nitride/ $(\text{NH}_4)_2\text{S}_x$ passivation of n-GaAs to unpin the Fermi level. *Electronics Letters*, 32(7) :694–695, 1996.
- [114] K. Remashan and K.N. Bhat. Stable gallium arsenide MIS capacitors and MIS field effect transistors by $(\text{NH}_4)_2\text{S}_x$ treatment and hydrogenation using plasma deposited silicon nitride gate insulator. *IEEE Transactions on Electron Devices*, 49(3) :343–353, 2002.
- [115] Bing Ren, Masatomo Sumiya, Meiyong Liao, Yasuo Koide, Xinke Liu, Yue Shen, and Liwen Sang. Interface trap characterization of $\text{Al}_2\text{O}_3/\text{GaN}$ vertical-type MOS capacitors on GaN substrate with surface treatments. *Journal of Alloys and Compounds*, 767 :600–605, 2018.
- [116] O. Richard, S. Blais, R. Arès, V. Aimez, and A. Jaouad. Mechanisms of GaAs surface passivation by a one-step dry process using low-frequency plasma enhanced chemical deposition of silicon nitride. *Microelectronic Engineering*, page 111398, 2020.
- [117] O. Richard, H. Mziouek, R. Arès, V. Aimez, and A. Jaouad. Experimental demonstration of the strong impact of plasma excitation frequency range on electronic properties of silicon nitride/GaAs interfaces. *Surfaces and Interfaces*, page 103104, 2023.
- [118] O. Richard, A. Turala, V. Aimez, M. Darnon, and A. Jaouad. Low-cost passivated Al front contacts for III-V/Ge multijunction solar cells. *Energies*, 16(17) :6209, 2023.
- [119] O. Richard, A. Turala, V. Aimez, M. Darnon, and A. Jaouad. Impact of PECVD deposition on dielectric charge and passivation for n-GaN/ SiO_x interfaces. *Results in Materials*, 2024. Soumis, en cours de revue.
- [120] J. Robertson, Y. Guo, and L. Lin. Defect state passivation at III-V oxide interfaces for complementary metal–oxide–semiconductor devices. *Journal of Applied Physics*, 117(11) :112806, 2015.
- [121] J. Robertson and L. Lin. Bonding principles of passivation mechanism at III-V-oxide interfaces. *Applied Physics Letters*, 99(22) :222906, 2011.
- [122] Jose Maria Roman. State-of-the-art of III-V solar cell fabrication technologies, device designs and applications. *Advanced Photovoltaic Cell Design*, 2004.
- [123] G. Sabui, P.J. Parbrook, M. Arredondo-Arechavala, and Z.J. Shen. Modeling and simulation of bulk gallium nitride power semiconductor devices. *AIP Advances*, 6(5), 2016.
- [124] I. Sayed, W. Liu, S. Chan, C. Gupta, M. Guidry, H. Li, S. Keller, and U. Mishra. Net negative fixed interface charge for Si_3N_4 and SiO_2 grown in situ on 000-1 N-polar GaN. *Applied Physics Letters*, 115(3) :032103, 2019.
-

- [125] D.K. Schroder. *Semiconductor material and device characterization*. John Wiley & Sons, 2006.
- [126] G. Segev, G. Mittelman, and A. Kribus. Equivalent circuit models for triple-junction concentrator solar cells. *Solar Energy Materials and Solar Cells*, 98 :57–65, 2012.
- [127] T.-Y. Seong and H. Amano. Surface passivation of light emitting diodes : From nano-size to conventional mesa-etched devices. *Surfaces and Interfaces*, 21 :100765, 2020.
- [128] Z. Shu-Yan, X. Jing-Ping, W. Li-Sheng, and H. Yuan. Improved interface properties of an HfO₂ gate dielectric GaAs MOS device by using SiN_x as an interfacial passivation layer. *Chinese Physics B*, 22(9) :097301, 2013.
- [129] Z. Shuyan, X. Jingping, W. Lisheng, H. Yuan, and T.W. Man. Comparison of interfacial and electrical properties between Al₂O₃ and ZnO as interface passivation layer of GaAs MOS device with HfTiO gate dielectric. *Journal of Semiconductors*, 36(3) :034006, 2015.
- [130] V. Siklitsky. NSM Archive - Physical Properties of Semiconductors. <https://www.ioffe.ru/SVA/NSM/Semicond/>, consulté le 5 novembre 2023.
- [131] A.M. Sonnet, C.L. Hinkle, D. Heh, G. Bersuker, and E.M. Vogel. Impact of semiconductor and interface-state capacitance on metal/high-k/GaAs capacitance-voltage characteristics. *IEEE Transactions on Electron Devices*, 57(10) :2599–2606, 2010.
- [132] R.J. Stirn, Y.C.M. Yeh, E.Y. Wang, F.P. Ernest, and C.J. Wu. Recent improvements in AMOS solar cells. In *1977 International Electron Devices Meeting*, pages 48–50. IEEE, 1977.
- [133] Z. Sun, H. Huang, R. Wang, Y. Liu, N. Sun, F. Li, P. Tao, Y. Ren, S. Song, H. Wang, S. Li, W. Chen, J. Gao, and H. Liang. Effects of SiON/III-nitride interface properties on device performances of GaN-based power field-effect transistors. *Journal of Physics D : Applied Physics*, 54(2) :025109, 2020.
- [134] S.M. Sze and K.K. Ng. *Physics of semiconductor devices*. John Wiley & Sons, 2006.
- [135] Y. Taur, H. Chen, Q. Xie, J. Ahn, P. C. McIntyre, D. Lin, A. Vais, and D. Veksler. A unified two-band model for oxide traps and interface states in MOS capacitors. *IEEE Transactions on Electron Devices*, 62(3) :813–820, 2015.
- [136] O.E. Tereshchenko, A.V. Bakulin, S.E. Kulkova, and S.V. Eremeev. Backward reconstructions on GaAs (001) surface induced by atomic hydrogen reactions : surfactant-assisted low-temperature surface ordering. *The Journal of Physical Chemistry C*, 117(19) :9723–9733, 2013.
- [137] P. Tomkiewicz, A. Winkler, and J. Szuber. Comparative study of the GaAs (1 0 0) surface cleaned by atomic hydrogen. *Applied surface science*, 252(21) :7647–7658, 2006.
- [138] N.X. Truyen, N. Taoka, A. Ohta, K. Makihara, H. Yamada, T. Takahashi, M. Ikeda, M. Shimizu, and S. Miyazaki. High thermal stability of abrupt SiO₂/GaN interface with low interface state density. *Japanese Journal of Applied Physics*, 57(4S) :04FG11, 2018.
-

- [139] C.-Y. Tseng and C.-T. Lee. Mechanisms of $(\text{NH}_4)_2\text{S}_x$ -treated III-V compound triple-junction solar cells incorporating with hybrid electrode. *Applied Physics Letters*, 101(3), 2012.
- [140] N.A. Ulloa-Castillo, L.F. Lastras-Martínez, R.E. Balderas-Navarro, R. Herrera-Jasso, and A. Lastras-Martínez. Measurement of the shear strain of the $\text{Gd}_2\text{O}_3/\text{GaAs}$ (001) interface by photoreflectance difference spectroscopy. *Applied Physics Letters*, 105(18) :181905, 2014.
- [141] D. Veksler, G. Bersuker, H. Madan, L. Morassi, and G. Verzellesi. Extraction of interface state density in oxide/III-V gate stacks. *Semiconductor Science and Technology*, 30(6) :065013, 2015.
- [142] L.-S. Wang, J.-P. Xu, L. Liu, H.-H. Lu, P.-T. Lai, and W.-M. Tang. Plasma-nitrided $\text{Ga}_2\text{O}_3(\text{Gd}_2\text{O}_3)$ as interfacial passivation layer for InGaAs metal-oxide-semiconductor capacitor with HfTiON gate dielectric. *IEEE Transactions on Electron Devices*, 62(4) :1235–1240, 2015.
- [143] W. Wang, C. Gong, B. Shan, R.M. Wallace, and K. Cho. Sulfur passivation effect on HfO_2/GaAs interface : A first-principles study. *Applied Physics Letters*, 98(23), 2011.
- [144] W. Wang, C. Gong, K. Xiong, K.C. Santosh, R.M. Wallace, and K. Cho. Materials design on the origin of gap states in a high-k/GaAs interface. *Engineering*, 1(3) :372–377, 2015.
- [145] W. Wang, G. Lee, M. Huang, R.M. Wallace, and K. Cho. First-principles study of GaAs (001)- β 2 (2×4) surface oxidation and passivation with H, Cl, S, F, and GaO. *Journal of applied physics*, 107(10) :103720, 2010.
- [146] Y. Wang, M. Wang, B. Xie, C.P. Wen, J. Wang, Y. Hao, W. Wu, K.J. Chen, and B. Shen. High-performance normally-off $\text{Al}_2\text{O}_3/\text{GaN}$ MOSFET using a wet etching-based gate recess technique. *IEEE Electron Device Letters*, 34(11) :1370–1372, 2013.
- [147] R. Winter, J. Ahn, P.C. McIntyre, and M. Eizenberg. New method for determining flat-band voltage in high mobility semiconductors. *Journal of Vacuum Science & Technology B*, 31(3), 2013.
- [148] C.-H. Wu, P.-C. Han, Q.H. Luc, C.-Y. Hsu, T.-E. Hsieh, H.-C. Wang, Y.-K. Lin, P.-C. Chang, Y.-C. Lin, and E.Y. Chang. Normally-off GaN MIS-HEMT with F- doped gate insulator using standard ion implantation. *IEEE Journal of the Electron Devices Society*, 6 :893–899, 2018.
- [149] N. Wu, Z. Xing, S. Li, L. Luo, F. Zeng, and G. Li. GaN-based power high-electron-mobility transistors on Si substrates : from materials to devices. *Semiconductor Science and Technology*, 38(6) :063002, 2023.
- [150] X. Wu, R. Liang, L. Guo, L. Liu, L. Xiao, S. Shen, J. Xu, and J. Wang. Improved interface properties of GaN metal-oxide-semiconductor device with non-polar plane and AlN passivation layer. *Applied Physics Letters*, 109(23) :232101, 2016.
-

- [151] M. Yamaguchi, F. Dimroth, J.F. Geisz, and N.J. Ekins-Daukes. Multi-junction solar cells paving the way for super high-efficiency. *Journal of Applied Physics*, 129(24) :240901, 2021.
- [152] M. Yamaguchi, K.-H. Lee, P. Schygulla, F. Dimroth, T. Takamoto, R. Ozaki, K. Nakamura, N. Kojima, and Y. Ohshita. Approaches for high-efficiency III-V/Si tandem solar cells. *Energy and Power Engineering*, 13(12) :413–427, 2021.
- [153] Z. Yatabe, J.T. Asubar, and T. Hashizume. Insulated gate and surface passivation structures for GaN-based power transistors. *Journal of Physics D : Applied Physics*, 49(39) :393001, 2016.
- [154] C.-F. Yen and M.-K. Lee. Reduction in interface state density of SiO₂/Si-IPL/InP by fluorine and sulfur passivations. *Japanese Journal of Applied Physics*, 53(12) :121201, 2014.
- [155] C. Yokoyama, C.-Y. Chang, M. Takenaka, and S. Takagi. Pretreatment effects on high-k/In_xGa_{1-x}As MOS interface properties and their physical model. *IEEE Journal of the Electron Devices Society*, 6 :487–493, 2018.
- [156] T.H. Yu, L. Yan, W. You, R.B. Laghumavarapu, D. Huffaker, and C. Ratsch. The effect of passivation on different GaAs surfaces. *Applied Physics Letters*, 103(17), 2013.
- [157] C. Zhang, M. Xu, D.Y. Peide, and X. Li. A distributive-transconductance model for border traps in III-V/high-k MOS capacitors. *IEEE Electron Device Letters*, 34(6) :735–737, 2013.
- [158] D.M. Zhernokletov, M.A. Negara, R.D. Long, S. Aloni, D. Nordlund, and P.C. McIntyre. Interface trap density reduction for Al₂O₃/GaN (0001) interfaces by oxidizing surface preparation prior to atomic layer deposition. *ACS Applied Materials & Interfaces*, 7(23) :12774–12780, 2015.
- [159] Z. Zhong, Z. Li, Q. Gao, Z. Li, K. Peng, L. Li, S. Mokkapati, K. Vora, J. Wu, G. Zhang, Z. Wang, L. Fu, H.H. Tan, and C. Jagadish. Efficiency enhancement of axial junction InP single nanowire solar cells by dielectric coating. *Nano Energy*, 28 :106–114, 2016.
- [160] L. Zhou, B. Bo, X. Yan, C. Wang, Y. Chi, and X. Yang. Brief review of surface passivation on III-V semiconductor. *Crystals*, 8(5) :226, 2018.
- [161] Y. Zhou, X. Ji, M. Shi, H. Tang, X. Shao, X. Li, H. Gong, X. Cao, and F. Yan. Impact of SiN_x passivation on the surface properties of InGaAs photo-detectors. *Journal of Applied Physics*, 118(3), 2015.
- [162] Y. Zhu, X. Chen, Y. Ma, Y. Zhang, B. Du, Y. Shi, and Y. Gu. Surface and optical properties of silicon nitride deposited by inductively coupled plasma-chemical vapor deposition. *Journal of Semiconductors*, 39(8) :083005, 2018.
-

