



HAL
open science

Contrôle rapproché des dispositifs électroniques de puissance

Marc Cousineau

► **To cite this version:**

Marc Cousineau. Contrôle rapproché des dispositifs électroniques de puissance. Sciences de l'ingénieur [physics]. Institut National polytechnique de Toulouse (Toulouse-INP), 2017. tel-04344431

HAL Id: tel-04344431

<https://hal.science/tel-04344431>

Submitted on 14 Dec 2023

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



HABILITATION A DIRIGER DES RECHERCHES

Spécialité : **Électronique, Électrotechnique & Automatique (EEA)**

Présentée et soutenue le 18/09/2017 par :

Marc COUSINEAU

Maître de Conférences de l'Institut National Polytechnique de Toulouse
Préparée au sein du **Laboratoire PLAsma et Conversion d'Énergie UMR5213**

Contrôle rapproché des dispositifs électroniques de puissance

JURY composé de :

Mr. Yves LEMBEYE	Professeur des Universités, Lab. G2ELab, IUT1 GRENOBLE	Rapporteur
Mr. Bruno ALLARD	Professeur des Universités, Lab. AMPERE, INSA LYON	Rapporteur
Mr. Frédéric MORANCHO	Professeur des Universités, LAAS-CNRS, UPS TOULOUSE	Rapporteur
Mr. Thierry MEYNARD	Directeur de Recherche CNRS LAPLACE, CNRS TOULOUSE	Examineur
Mme. Marise BAFLEUR	Directeur de Recherche CNRS LAAS-CNRS, TOULOUSE	Examineur
Mr. Eric LABOURE	Professeur des Universités, Lab. GEEPS, IUT CACHAN	Examineur

Table des matières

Introduction	6
Chapitre 1 : Tendances et défis de l'Electronique de puissance moderne – Activité microélectronique associée	8
1.1 Composants Grand-gap SiC et GaN pour l'EnP.....	8
1.2 Problématiques Driver.....	16
Chapitre 2 : Contrôle rapproché des convertisseurs multicellulaires	26
2.1 Etude, conception et optimisation de circuits « Driver ».....	26
2.1.1 Analyse de l'impact CEM des commutations	26
2.1.2 Contrôle des fronts de commutation : Compromis CEM vs Rendement	30
2.1.3 Synthèse d'un thyristor HF et conception du circuit Driver associé.....	34
2.1.4 Conception d'un circuit Driver pour interrupteur bidirectionnel en tension et en courant	38
2.1.5 Monitoring et protection : contrôle de composants Normally-ON.....	41
2.1.6 Bilan sur la partie « Driver »	44
2.2 Etude et mise en œuvre de la commande décentralisée de convertisseurs multicellulaires.....	45
2.2.1 Présentation de l'étude	45
2.2.2 Principe d'auto-entrelacement de signaux de porteuses triangulaires	46
2.2.3 Principe de décentralisation de la fonction d'équilibrage des courants.....	57
2.2.4 Solution de contrôle partiellement décentralisé : Architecture 1.....	63
2.2.5 Décentralisation de la régulation de tension	65
2.2.6 Solution de contrôle entièrement décentralisé : Architecture 2	69
2.2.7 Application du contrôle décentralisé aux convertisseurs HVDC de type MMC et STATCOM ...	78
2.2.8 Bilan sur la partie « Contrôle décentralisé »	85
Chapitre 3 : Perspectives	87
3.1 Contrôle rapproché, circuits Driver pour interrupteurs Grand-Gap	87
3.1.1 Maîtrise des fronts de commutation par circuits à contre-réactions rapides.....	CONFIDENTIEL
3.1.2 Conception spécifique dépendante du type de transistor piloté.....	CONFIDENTIEL
3.1.3 Technologies émergentes : Perspectives	CONFIDENTIEL
3.2 Contrôle décentralisé : Perspectives	100
3.2.1 Tolérance aux pannes.....	CONFIDENTIEL
3.2.2 Adaptation à d'autres architectures multicellulaires : Cas du Flying-cap	CONFIDENTIEL
3.2.3 Généralisation aux associations parallèle/série	CONFIDENTIEL
3.2.4 Notion de cellule universelle	CONFIDENTIEL

3.3	Le laboratoire commun LAPLACE/NXP	117
3.3.1	Contexte général, Enjeux, Problématiques liées aux électroniques du véhicule autonome : CONFIDENTIEL	
3.3.2	Activités scientifiques du LAPLACE en lien avec la problématique évoquée	CONFIDENTIEL
3.3.3	Laboratoire commun : Mission, thématiques et mise en œuvre	CONFIDENTIEL
Conclusion Générale		126
Références		127
Production scientifique		130
Revue internationale indexée		130
Ouvrages, contributions à ouvrages ou chapitres		131
Communications avec actes dans un congrès national (CCN)		131
Communications avec actes dans un congrès international (CCI)		131
Autres contributions significatives		133
Annexes 1 : Historique parcours scientifique		135
Annexes 2 : Synthèse des activités scientifiques		136
Parcours Professionnel		136
Parcours Universitaire		136
Résumé de la production scientifique		137
Annexes 3 : Synthèse des activités enseignement		140

De nos jours, l'accroissement de la consommation énergétique liée à l'activité humaine devient un enjeu international de premier plan. En effet, l'usage traditionnel d'énergies fossiles telles que le charbon, le pétrole ou le gaz naturel engendre des émissions de gaz à effet de serre altérant sérieusement la composition de notre atmosphère, principal responsable du réchauffement de notre planète. Pour ces raisons, des efforts considérables sont portés sur l'amélioration des procédés de génération d'énergies propres que sont les productions éoliennes, photovoltaïques *PV*, les centrales hydro-électriques, géothermiques, etc..., ne produisant pas de déchets gazeux ou radioactifs. On observe alors que la production d'énergie électrique, son stockage, son acheminement et son exploitation par conversion soit mécanique (transport, industrie), soit thermique (chauffage, froid, climatisation) ou photonique (éclairage), font de l'électronique de puissance moderne un domaine d'étude extrêmement dynamique et le lieu de toutes les attentions. Parmi les activités les plus dynamiques, on pourra citer notamment celles liées aux *smart-grid* destinées à la gestion intelligente d'une infrastructure électrique complète associant dans un réseau communicant une multitude de sources, des moyens de stockages répartis et d'utilisateurs. Les activités liées à l'élaboration de véhicules électriques performants, *EV* ou *HEV*, sont également des axes porteurs d'espoir en termes de réduction de pollution atmosphérique dans nos agglomérations. De nouveaux moyens de production d'énergie et de stockage, tels que les piles à combustible, les super-capacités, sont autant de filières technologiques à l'étude actuellement. Ces études permettront à terme de lever les verrous techniques et économiques qui limitent, encore aujourd'hui, l'usage de l'énergie électrique à l'échelle mondiale.

Le champ d'étude couvert par le domaine de l'Electronique de Puissance (EnP) est donc vaste et fait appel à un nombre considérable de disciplines. Des applications de très fortes puissances (réseaux électriques, structures HVDC, plusieurs GW), de fortes et moyennes puissances (Véhicule Electrique 10kW, PV 100kW et Eolien MW, Traction Electrique 10 à 100MW et Smart-grid), à celles grand public et hautement intégrées (ordinateurs, téléphones portables, IoT, micro-robots, micro-convertisseurs IVR, de 100W à quelques nW), on observe un ensemble important de métiers qui s'articulent autour de la conception des dispositifs électriques nécessaires à la production, le transport, la conversion, le stockage et l'utilisation de l'énergie électrique. Les thématiques scientifiques adressées sont tout aussi nombreuses : physique des semi-conducteurs, matériaux, assemblage, architecture des systèmes, commande et automatique, thermique, électromagnétisme, etc...

Quels que soient les niveaux de puissance considérés, un effort continu de réduction du volume des dispositifs électriques est également observé. On parle alors d'intégration de puissance. Grace, en grande partie, à l'émergence de composants à semi-conducteur Grand-Gap (Wide-BandGap WBG) permettant d'améliorer les rendements des dispositifs de conversion (hacheurs), d'adresser des températures de fonctionnement plus élevées et de réduire l'encombrement des éléments passifs par l'accroissement des fréquences de commutation, ce champ d'étude est également particulièrement actif de nos jours. Les notions de topologies multicellulaires, de leur commande spécifique, de contrôle rapproché des composants Grand-Gap, de technologies d'assemblage, de report de puce, d'intégration 3D, de procédés des matériaux, de gestion thermique et de CEM y sont abordées.

Mes activités de recherche, en lien avec l'intégration de puissance, se situent à la frontière entre l'électronique de puissance et la microélectronique. Elles concernent en général l'étude, la conception et le développement des électroniques de contrôle rapproché à haute fréquence de convertisseurs statiques. Elles se caractérisent par :

- l'élaboration de circuits de contrôle rapproché des interrupteurs de puissance modernes (composants SiC ou GaN) offrant une gestion active et rapide de leurs modes de commutation dans un but d'optimisation des rendements énergétiques et de maîtrise de leur impact CEM.
- l'élaboration de principes de commandes spécifiques, innovants, dédiés aux architectures de convertisseurs multicellulaires, permettant une simplification de mise en œuvre des dispositifs de conversion et offrant des propriétés émergentes de reconfiguration topologique utiles à la gestion de défaillances (contrôle décentralisé de convertisseurs série ou parallèle).

Afin de présenter l'ensemble de mes travaux de recherche effectués au laboratoire LAPLACE dans l'équipe CS (Convertisseurs Statiques) durant ces dernières années, ce document est constitué de trois parties distinctes. Un premier chapitre introductif présente l'historique de l'émergence des composants Grand-Gap de type SiC ou GaN dans l'EnP. Leur impact sur l'évolution des dispositifs de conversion d'énergie en termes de compacité et de rendement y est développé. Puis, les problématiques liées à leur contrôle par des circuits Driver, lors de leur mise en œuvre pour des applications hautes tensions, y sont analysées en détail.

Dans le second chapitre, consacré au bilan d'activités, l'ensemble de mes travaux de recherche relatifs au contrôle rapproché des composants Grand-Gap d'une part et à la mise en œuvre d'une commande décentralisée d'autre part est développé. Pour chaque type d'activité, ma contribution à l'encadrement de thèses dans le cadre de financements publics (MESR, CNES, programme ANR) ou privés (CIFRE) et la production scientifique générée (articles de revues, colloques, brevets) y est détaillée.

Enfin, dans le troisième chapitre, les perspectives de recherche à court et moyen termes sont évoquées. Trois types d'activités scientifiques sont alors abordées : des travaux sur les problématiques Driver pour le contrôle des composants Grand-Gap, la généralisation du principe de contrôle décentralisé aux diverses topologies de convertisseur de l'EnP et enfin la mise en place d'un laboratoire commun avec la société NXP autour de problématiques liées à la sûreté de fonctionnement des électroniques des véhicules autonomes.

Chapitre 1 : TENDANCES ET DEFIS DE L'ÉLECTRONIQUE DE PUISSANCE MODERNE – ACTIVITE MICROELECTRONIQUE ASSOCIEE

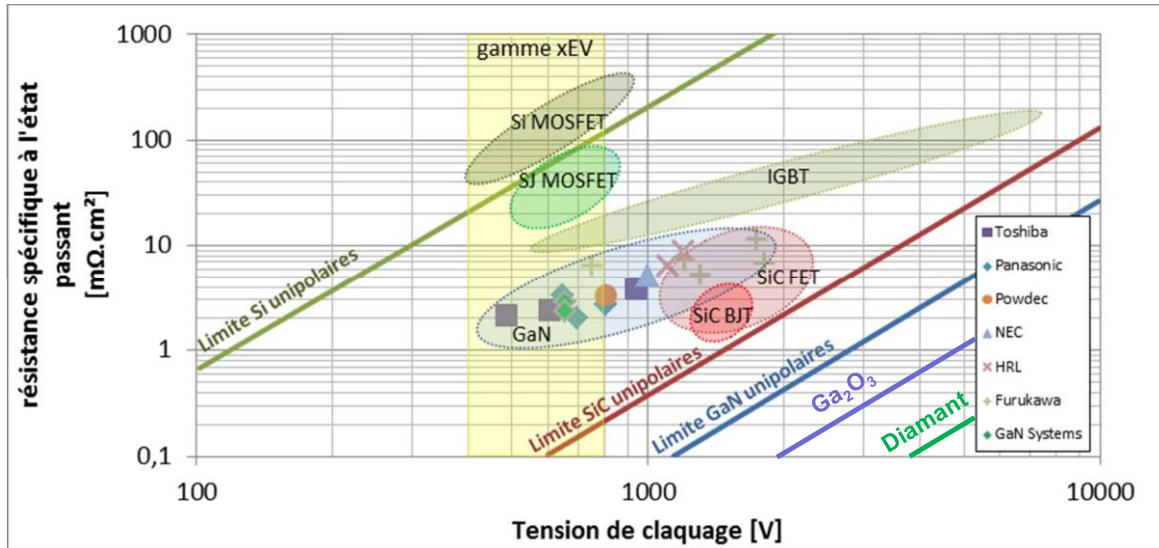
En guise d'introduction aux travaux de recherche qui seront évoqués dans le chapitre II et afin de restreindre le champ d'étude aux activités qui nous préoccupent, je propose de dresser ici un tableau des activités récentes de l'électronique de puissance en lien avec le monde de la microélectronique. L'objectif de ce chapitre est avant tout de donner quelques généralités sur l'évolution des composants Grand-Gap et d'évoquer les tendances observées autour de la conception des électroniques de contrôle qui leur sont associés.

1.1 COMPOSANTS GRAND-GAP SiC ET GAN POUR L'ENP

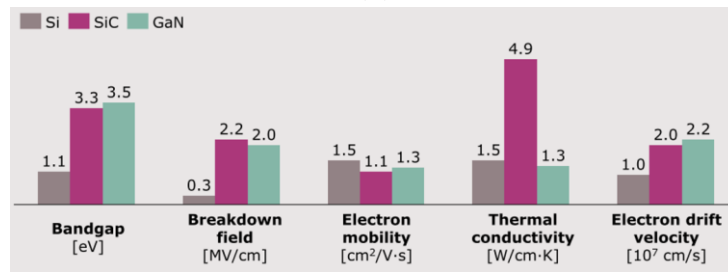
En électronique de puissance, les dispositifs destinés à la production d'énergie électrique, à son transport, à sa conversion, à son stockage et à son utilisation font appel à l'utilisation de composants à semi-conducteur. Durant plusieurs décennies, les composants à semi-conducteur silicium (Si) sont abondamment utilisés dans les circuits de puissance. Leur faible coût de fabrication et leurs bonnes performances électriques ont été les principaux facteurs responsables de leur succès commercial.

Aujourd'hui, il semblerait que les limites technologiques du silicium soient atteintes vis-à-vis de certaines spécifications, malgré de nombreux travaux menés sur l'amélioration permanente des performances des transistors unipolaires de type MOSFET, classiques et à Super-jonction (voir Fig. 1a). Les semi-conducteurs à Grand-Gap, de type GaN, SiC, ou Diamant, présentent une résistance spécifique à l'état passant considérablement plus faible que celle du Si. Pour une même tenue en tension, deux à trois décades de gain peuvent être envisagées. Les composants Grand-Gap permettent ainsi de repousser les limites jusqu'alors rencontrées. En pratique, ils offrent la capacité de fonctionner à des tensions, des températures et des fréquences de commutation plus élevées que celles du Si et permettent d'obtenir de meilleurs rendements énergétiques pour les dispositifs de conversion. Leurs performances n'apportent pas seulement une réduction des pertes dans les dispositifs électriques de puissance réalisés, elles offrent également une réduction considérable de leur volume et de leur masse, en raison notamment de la diminution des besoins en refroidissement et de la réduction des composants passifs de filtrage nécessaires. Malgré leur coût de production encore élevé, en raison des avantages qu'ils procurent à l'échelle du système, on observe un usage de plus en plus intensif de ces composants pour la conception des équipements et installations électriques modernes.

On se propose ici, non pas d'aborder les considérations relatives à l'étude de la physique des composants à semi-conducteur, mais plutôt de dresser un historique de l'évolution récente des composants de puissance Grand-Gap dans le but : de fournir un inventaire des composants dont disposent les concepteurs, de leurs performances en commutation et en température, des enjeux sociétaux qu'ils adressent, ainsi que des tendances actuelles observées.



(a)



(b)

Fig. 1 Comparaison des diverses filières technologiques : a) Résistance spécifique (gamme EV : applications Véhicule Electrique); b) Propriétés des semi-conducteurs (SC).

La résistance spécifique à l'état passant, exprimée en $m\Omega \cdot cm^2$, est un paramètre utile pour la comparaison des performances de technologies différentes. Il est représentatif des pertes ohmiques obtenues à surface de semi-conducteur (SC) donnée. Ce paramètre peut également être utilisé pour comparer plusieurs types de transistors réalisés sur un même substrat SC (fonction du dopage, des profondeurs de jonctions, plusieurs types de LDMOS à tenues en tension différentes, etc...). Le coût de production étant proportionnel à la surface de SC utilisée, ce paramètre devient un outil précieux pour évaluer l'impact économique du choix d'un composant de puissance pour une performance visée.

Un autre paramètre, similaire, peut être considéré. Il s'agit du facteur de mérite, ou FoM, exprimé en $nC \cdot m\Omega$. Les valeurs des diverses capacités que présente un transistor sont proportionnelles à la surface SC occupée par ce dernier. Si, pour une technologie donnée, le produit « surface x résistance » est constant, alors celui « capacité x résistance » l'est aussi. La tension de grille maximale $V_{GS(max)}$ étant définie pour chaque type de composant considéré, la notion de capacité est ramenée à celle de charge de grille. Ce paramètre exprime alors la dépendance qui lie les « pertes à l'état passant » (ou pertes ohmiques) et les « pertes de commutation » (ou énergies de commutation) pour une technologie donnée. La Fig. 2a) donne une comparaison des performances d'un transistor MOSFET Si 40V avec celles d'un transistor HEMT GaN 40V. On observe que les quantités de charges considérées pour le calcul du FoM sont : Q_{GD} la charge requise pour franchir la phase de dv/dt et Q_{GS2} celle requise pour la phase de di/dt . Dans l'exemple considéré, on observe une réduction d'un facteur 4 du FoM par l'usage d'un composant GaN, même si ce dernier est un transistor latéral alors que celui en Si est vertical.

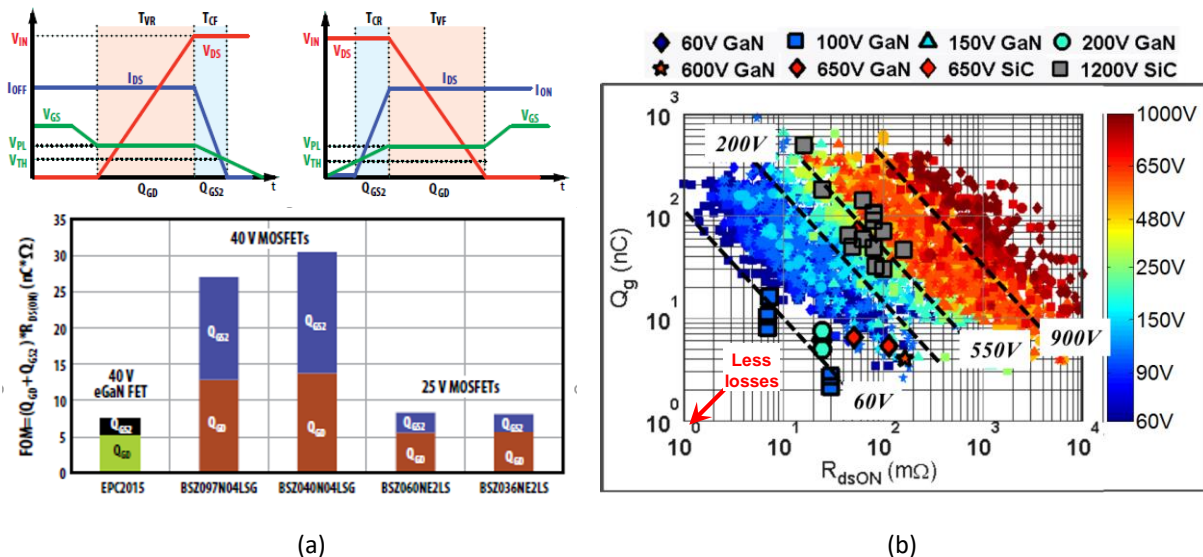


Fig. 2 a) Comparaison des performances des composants e-GaN EPC avec leur équivalent Si ; b) Performances des composants Grand-Gap SiC et GaN disponibles pour l'EnP ([1] Ch.1).

La Fig. 2b) montre des résultats obtenus dans [1] concernant la comparaison de composants de puissance MOSFET SiC et HEMT GaN disponibles sur le marché. On observe que le produit « charge de grille » x « résistance à l'état passant » est constant à niveau de tension de claquage donné et décroissant avec ce dernier. Ce comportement est prévisible car similaire à celui de la résistance spécifique. L'intérêt de ce type de représentation réside dans le fait qu'une corrélation directe peut être faite entre la position d'un point dans ce plan et l'amplitude et la nature des pertes qui seront engendrées.

L'introduction des SC Grand-Gap en électronique de puissance est relativement récente. La Fig. 3 montre l'introduction progressive de ces composants dans le marché. Les premières diodes Schottky SiC 600V apparaissent en 2001 [2]. Leur version 1200V verra le jour 4 ans plus tard fin 2005. Comme la plupart des composants Grand-Gap, elles présentent l'avantage considérable de n'avoir qu'un très faible recouvrement lors de son mécanisme de commutation au blocage en comparaison avec les meilleures diodes Si à recouvrement-rapide. Or, dans le cas d'un bras d'onduleur, le recouvrement de la diode duale, dû à un stockage en excès d'une charge Q_{rr} lors de sa phase de conduction, est un des principaux contributeurs des énergies de commutation E_{ON} mises en jeu lors de l'amorçage d'un transistor de puissance. On comprend alors le succès considérable qu'a pu avoir ce nouveau composant pour des applications de fortes puissances.

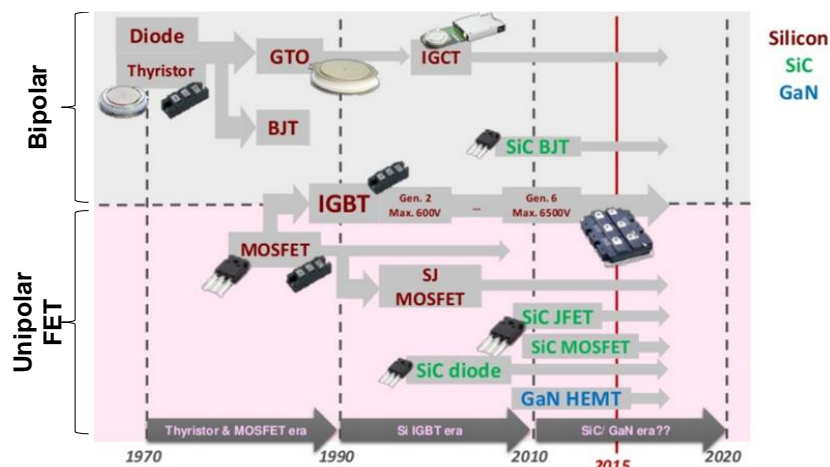


Fig. 3 Evolution des composants à Semi-Conducteur (SC) pour le marché de l'Electronique de Puissance (EnP).

Par la suite, les premières versions de transistor SiC vont émerger (voir Fig. 4). Les premiers transistors JFET SiC proposés par la société Cree Technologies (USA) vont apparaître courant 2005 en wafer 4". Une version

Normally-OFF sera commercialisée par la société SemiSouth (USA) en 2008, suivie d'une version Bipolaires haute-tension proposée par la société TranSiC. Courant 2010, la société ROHM Semiconductor (Japon) lancera en production les premiers transistors MOSFET SiC, suivie par CREE offrant en 2012 une version MOSFET sur wafer 6". La société Infineon (Allemagne) proposera cette même année sa version CoolSiC JFET 1200V. Les défauts les plus courants sur les wafers SiC ont été principalement des défauts de type « micropipes » [3]. La densité de ces défauts était dans la gamme de 5 à 10/cm² en 2006 [4], et de 0.75/cm² en 2014 [5]. L'industriel Japonais Showa Denko a revendiqué en septembre 2014 l'obtention d'une densité de défauts encore plus faible, de l'ordre de 0.25/cm², pour leurs wafers 6" [6].

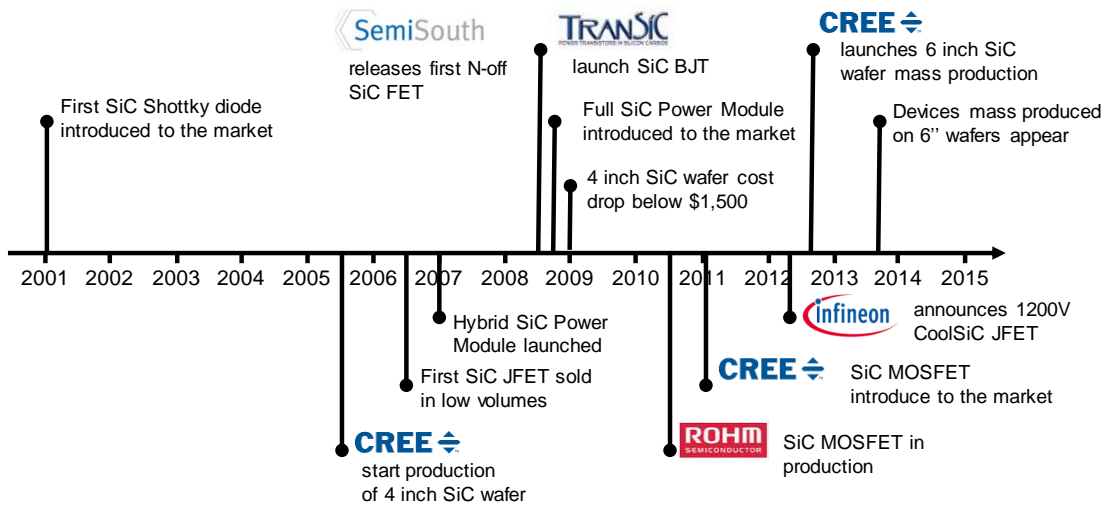


Fig. 4 Historique des composants SiC pour l'électronique de puissance.

Grace aux progrès de fabrication, de maîtrise des procédés et d'augmentation des volumes de production, le prix du composant va décroître de façon drastique. Selon [3], la production des premières diodes Schottky SiC s'élevait à 5000\$ le wafer 2". Par la suite, les wafers 4" sont passés de 1400\$ en 2009 à 600\$ en 2012. Pendant cette période, le volume des ventes de composants SiC a plus que triplé [7]. Concernant la densité de courant, [8] montre l'évolution de cette caractéristique pour les composants SiC ces dernières années et propose une projection jusqu'en 2020 (voir Fig. 5a)). Si un ralentissement des performances est remarqué pour les composants moyennes tensions (600V), en revanche une progression constante est observée sur les composants de plus forte tension (1200V). Notons enfin les performances exceptionnelles du SiC aux hautes températures (voir Fig. 5b)) qui ouvre la voie vers des réalisations de dispositifs à densités de puissance toujours plus élevées ne nécessitant quasiment plus de circuit de refroidissement.

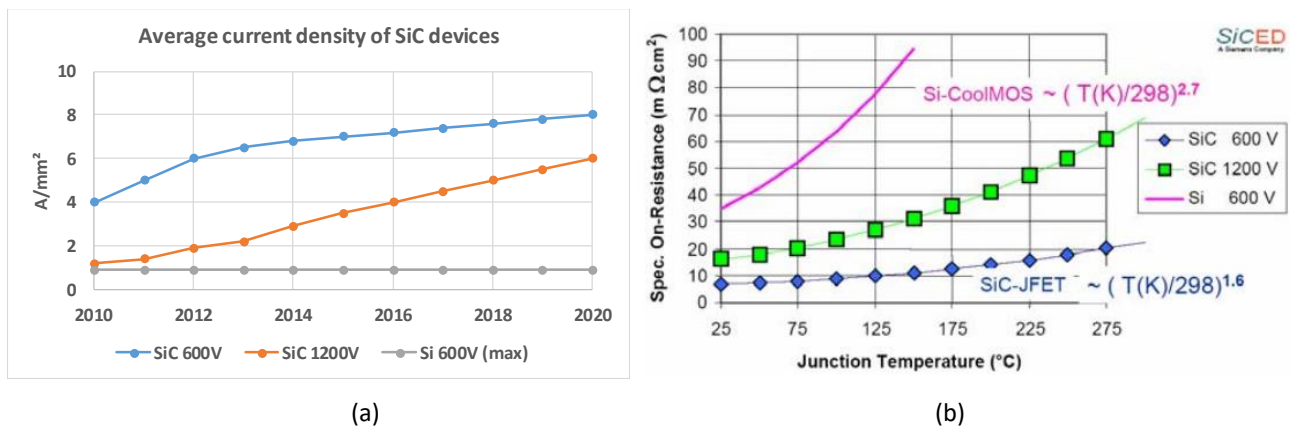


Fig. 5 a) Evolution de la densité de courant pour les composants SiC [8]; b) Comportement du SiC aux hautes températures.

Cette évolution concurrentielle rapide du marché, permettant d'accroître les performances des composants tout en réduisant leur coût de fabrication, va permettre au SiC de s'imposer face au Si dans de nombreuses applications.

L'apparition des composants GaN en électronique de puissance est plus récente encore que celle des composants SiC. Selon [9], les travaux relatifs au GaN ces dix dernières années ont été principalement liés aux recherches menées dans le cadre des applications microondes pour l'obtention d'un composant de puissance latéral, bas coût, présentant une tenue en tension élevée. L'aboutissement des travaux de recherche à la fois publics et privés est marqué par l'annonce du premier transistor GaN sur Silicium, transistor HEMT (High Electron Mobility Transistor), en 2010 par la société International Rectifier (USA). Une diffusion large public de ce composant va être proposée peu de temps après par la société EPC (Efficient Power Conversion). La Fig. 6 montre l'historique de la mise sur le marché des composants GaN dédiés à l'EnP. On constate que les acteurs sont issus de tous les continents, le secteur est fortement concurrentiel et les dynamiques (production, innovation) sont extrêmement élevées.

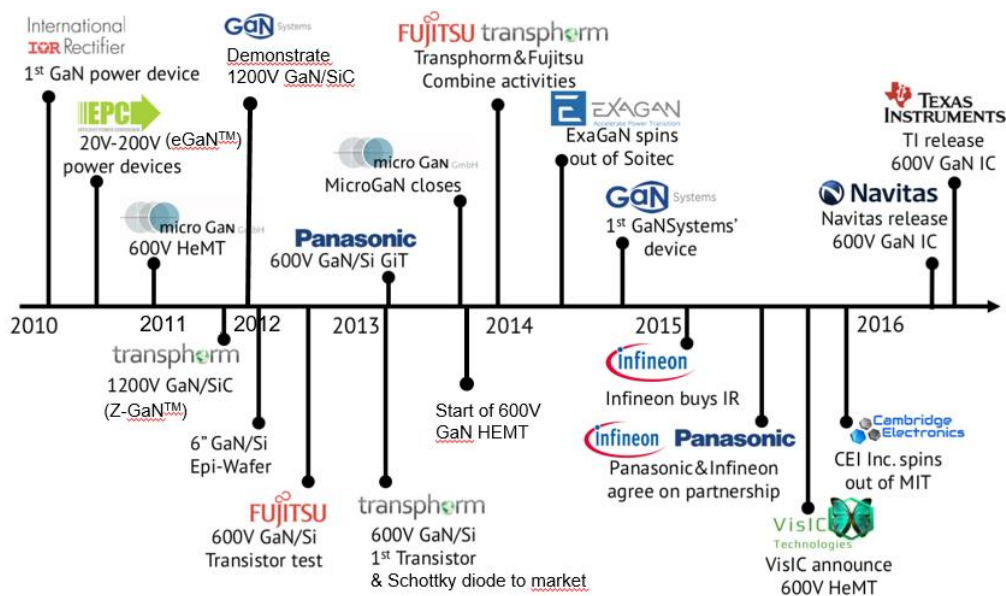


Fig. 6 Historique des composants GaN pour l'électronique de puissance.

Deux types de transistors HEMT sont apparus : tout d'abord les composants Normally-ON, très attractifs en termes de FoM et de tenue en tension, mais nécessitant des précautions considérables sur la partie contrôle pour éviter toute mise en court-circuit d'un bras d'onduleur lors de leur utilisation ; puis les composants Normally-OFF, moins performants en conduction continue, mais offrant un niveau de sécurité plus élevé pour la mise en œuvre de hacheurs. Une version « cascode » associant un transistor MOSFET Si faible tension pour la commande et un HEMT GaN Normally-ON pour la tenue en tension s'est imposée comme étant un bon compromis dans de nombreuses applications.

Les travaux relatifs au développement de composants GaN-sur-Si (GaN epitaxié sur wafer Si classique) ont permis de réduire considérablement les coûts de production, favorisant ainsi le succès commercial de cette filière technologique [2]. Les composants obtenus sont moins performants que ceux utilisant des procédés GaN-sur-SiC ou GaN-sur-GaN, cependant le coût d'un wafer 4" GaN-sur-Si est d'environ 100\$ en comparaison avec celui d'un wafer 4" GaN-sur-GaN à 7500\$ ou 3130\$ pour du GaN-sur-SiC.

La Fig. 7a) montre l'évolution de la densité de courant pour les composants GaN au cours de ces dernières années [8]. On observe un comportement asymptotique avec une limite atteinte très prochainement pour les composants faible tension. Afin d'ouvrir de nouvelles perspectives, des efforts sont menés pour produire

des wafer 8" GaN-sur-Si d'une part [10], ou de développer de nouvelles topologies de transistor tel le GIT (Gate Injection Transistor) permettant d'élever la densité de courant par un effet de modulation de conductivité [11]. On peut noter aussi les efforts de la société AVOGY (ou NEXGEN) pour développer un composant GaN-sur-GaN vertical sur wafers 2" [12]. Les premiers résultats communiqués concernent la réalisation de diodes 0,12mm², 4kV, 2,8mΩ.cm² ainsi que de transistors verticaux de type VJFET 6mm², 1200V, 91mΩ (7x plus petit qu'un HEMT à $R_{DS(on)}$ identique). La Fig. 7b) donne un aperçu des performances de ces composants GaN verticaux.

Aujourd'hui, la plupart des composants GaN disponibles sont des composants 300 à 600V HEMT Normally-OFF ou Cascode adressant des courants DC de plusieurs dizaines d'ampères.

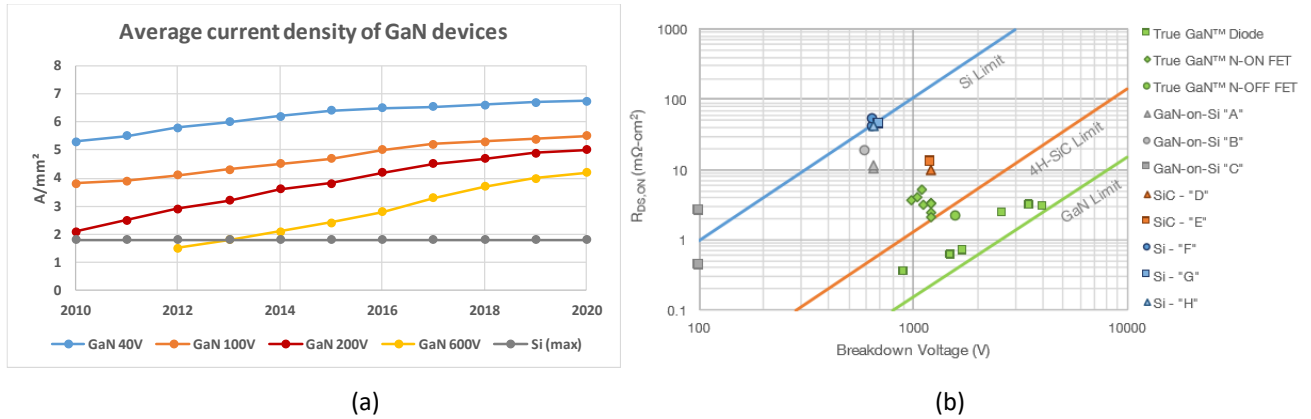


Fig. 7 a) Evolution de la densité de courant pour les composants GaN ; b) Performances des transistors GaN VJFET.

La Fig. 8 montre les domaines couverts respectivement par les composants SiC haute tension 1,2kV à 1,7kV, haute densité de courant et hautes températures et par les composants GaN plus basse tension 600V, à faible FoM permettant d'atteindre des fréquences de découpage très élevées > 1 MHz.

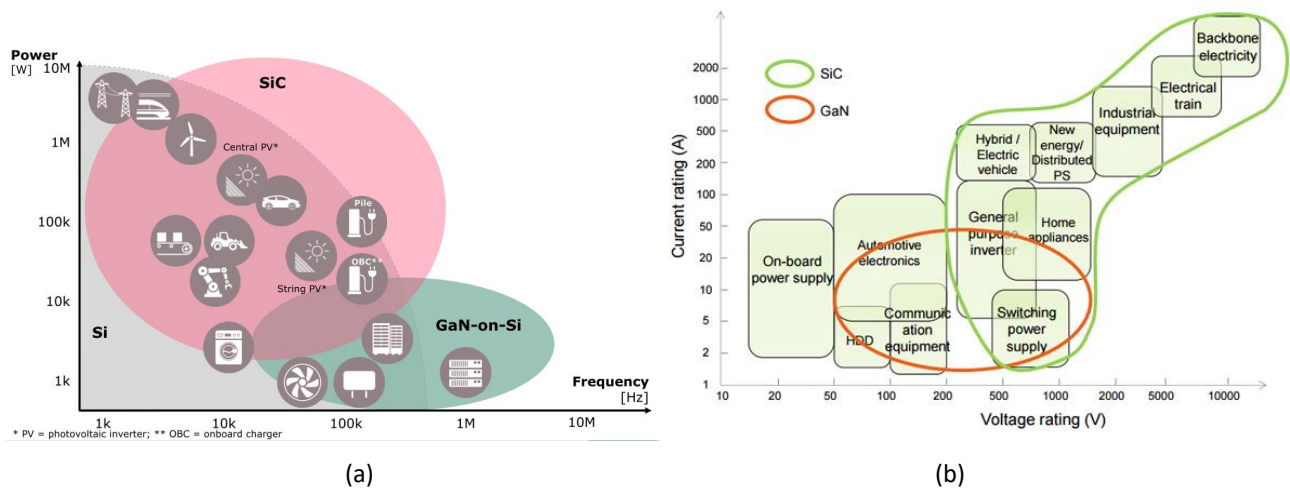
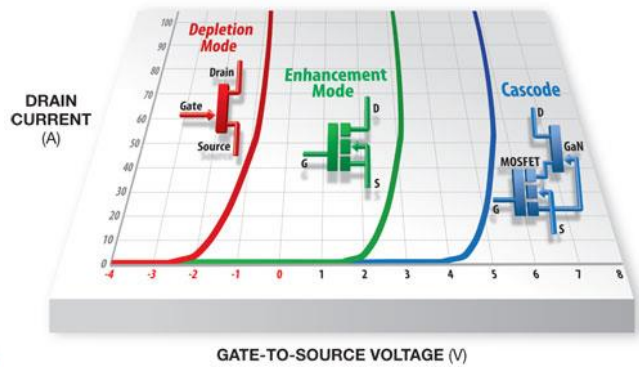


Fig. 8 Applications adressées par les composants Si, SiC et GaN dans l'électronique de puissance moderne a) Puissance vs Fréquence de commutation ; b) Courant vs Tension [13].

GaN power devices players: What and how?

Company	Rated voltage	Device type	Substrate		
			GaN/GaN	GaN/Si	Size
AVAGO	600V	Enhancement mode	✓	✗	2"
ST	600V	Enhancement mode	✗	✓	4"
Panasonic	600V	Enhancement mode	✗	✓	6"
Vistec	650V	Enhancement mode	✗	✓	6"
IEPC	300V	Enhancement mode	✗	✓	6"
GaN Systems	650V	Enhancement mode	✗	✓	6"
Panasonic	600V	Enhancement mode	✗	✓	6"
EXAGAN	600V	Enhancement mode	✗	✓	6"
TEXAS INSTRUMENTS	600V	Cascode	✗	✓	6"
Infineon	600V	Cascode	✗	✓	6"
transpherm	600V	Cascode	✗	✓	6"

Point the Gap



(a)

(b)

Fig. 9 a) Acteurs du marché, solutions GaN disponibles en 2016 ; b) Caractéristiques de divers types de composants GaN (Normally-ON, e-GaN HEMT Normally-OFF et Cascode) [14].

Les applications faibles puissances pour lesquelles le transistor GaN est compétitif sont principalement les applications de chargeurs d'ordinateur/tablette/portable ou de dispositifs d'alimentation AC/DC basse puissance (40 à 100W, 240V), d'éclairage basse énergie (30W à 500W, 240V), d'amplificateurs audio classe-D (100W, 48V), de télécommunication (PFC Rectifier 600V, gestion de batterie), d'adaptateur TV (PFC, Boost, Half-Bridge Resonant 600V, Flyback 100V) et de Server-Datacenter (PFC, HV DCDC). Les applications où le GaN et le SiC sont concurrents sont celles liées au Photovoltaïque (400V), au contrôle moteur ou Véhicule Electrique Hybride (de 1 à 10kW, 400 à 600V). Pour les hautes puissances moyennes tensions (de 10kW à 1MW, de 1.2kV à 1.7kV), seuls les composants SiC représentent de sérieux concurrents aux composants IGBT Si et tendent à devenir prédominants à terme [15].

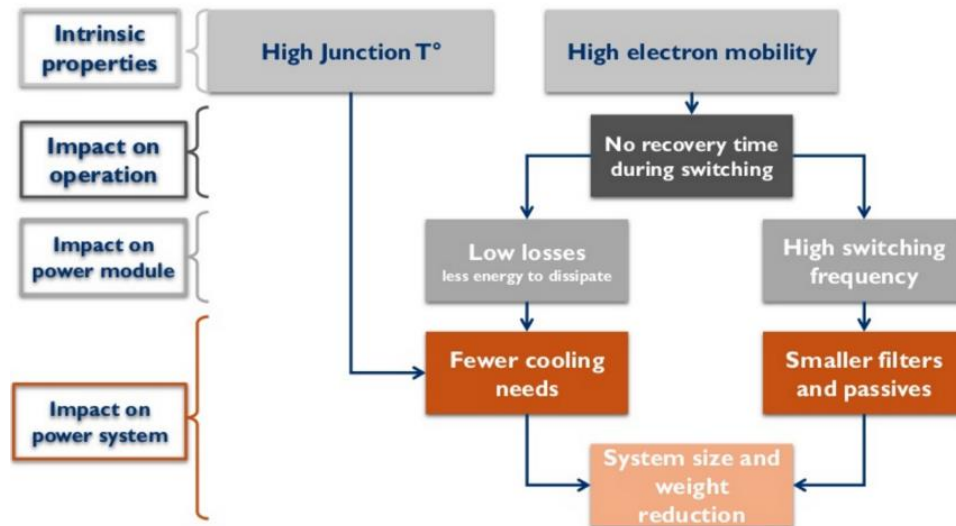


Fig. 10 Intérêt de l'usage des composants Grand-Gap pour l'EnP.

La Fig. 10 illustre les principes permettant d'obtenir un dispositif optimisé en rendement et en taille. Si les aspects réduction du volume, des pertes et du poids sont adressés par des performances technologiques intrinsèques aux SC Grand-Gap, les aspects coûts, quant à eux, doivent être observés sous un angle macro-économique.

Un exemple est donné sur la Fig. 11 dans le cas de l'utilisation de composants SiC pour la conception d'onduleurs pour véhicule électrique hybride (HEV). En raison de sa tenue en température élevée, l'usage de composants SiC permet de placer l'onduleur à proximité du moteur et de n'utiliser qu'un seul dispositif de refroidissement [16]. La réduction de la masse du véhicule ainsi obtenue associée à l'amélioration du rendement global des électroniques de puissance permet de déterminer la durée d'amortissement du surcoût du SiC en regard du Si : dans ce cas d'étude, 8 ans d'amortissement sont nécessaires pour un carburant à 0.79\$/L.

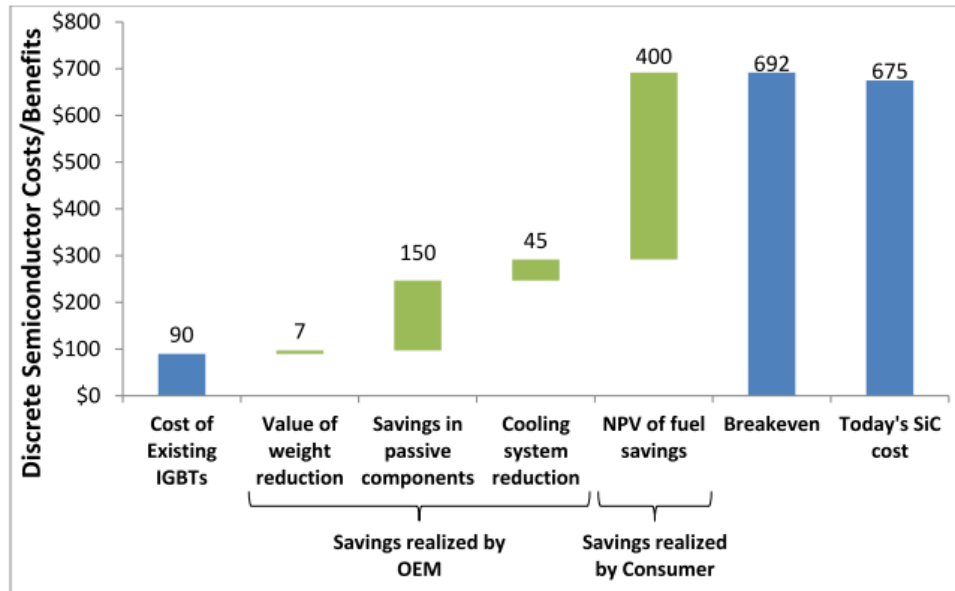


Fig. 11 Bilan coût global IGBT vs SiC pour la conception d'onduleurs pour HEV [17].

Pour le cas du GaN, un exemple est donné dans [3]. Il s'agit d'évaluer les pertes totales annuelles générées par les chargeurs AC/DC (ou AC adapter) dédiés aux tablettes, ordinateurs et téléphones portables et de quantifier les économies pouvant être réalisées par l'usage de composants GaN. Les calculs présentés sur le Tableau 1-1 concernent le marché de Etats-Unis.

Transistor Material	Application	Average power rating (W) (1)	Average active mode efficiency (1)	Annual loss per unit (kWh)	2014 Global sales (MM) (2)	Assumed product life (yrs) (3)	Global stock (MM units in service)	Annual electricity loss by global stock (GWh)
Si	Laptop	60	87%	11.0	250	3	750	8,250
	Tablet	12	80%	1.9	250	3	750	1,425
	Cell phone	5	63%	4.2	1,870	3	5610	23,562
	Total							
WBG	Laptop	60	90%	8.5	250	3	750	6,346
	Tablet	12	85%	1.5	250	3	750	1,096
	Cell phone	5	72%	3.2	1,870	3	5610	18,125
	Total							
WBG Savings (GWh/year)								7,670
WBG Savings (Tbtu/year)								26.2

Tableau 1-1 - Impact de l'usage de composants GaN sur la consommation globale d'énergie aux USA.

Par exemple, sur l'année 2009, environ 50TWh sont utilisés par les chargeurs externes de téléphones portables dont 45% (23TWh) sont utilisés en pures pertes. Ces pertes sont dues essentiellement aux divers modes d'utilisation de ces chargeurs (actif en charge, sans charge, en veille, débranché) et à leurs fréquences d'apparition dans un cycle annuel d'utilisation. Les calculs montrent que l'usage de composants GaN permet

de réduire la consommation globale en électricité d'environ 7,6TWh/an, soit l'équivalent de la production d'une centrale à charbon de taille moyenne.

1.2 PROBLEMATIQUES DRIVER

L'émergence des composants Grand-Gap SiC et GaN sur le marché des composants à semi-conducteur dédiés à l'électronique de puissance a provoqué un regain d'intérêt sur les activités de recherche en lien avec la conception et l'optimisation des électroniques de contrôle rapproché que sont les circuits Driver.

En effet, comme évoqué dans le chapitre précédent, ces composants présentent un facteur de mérite FoM extrêmement faible en regard de ceux obtenus avec le Si. La Fig. 12 montre le résultat d'une étude comparative permettant d'évaluer les performances de chaque type de composant. On observe une réduction drastique de ce paramètre pour les composants GaN. Le Tableau 1-2 donne également quelques valeurs de charges de grille Q_G et de charges de recouvrement Q_{rr} issues de data-sheet pour plusieurs types de technologies concurrentes. Dès lors, les vitesses de commutation de ces composants deviennent très élevées et avoisinent parfois 100V/ns et 5A/ns pour le cas du GaN. A titre indicatif, quelques valeurs issues de [29] sont reprises au Tableau 1-3. Ces fronts de commutation extrêmement rapides permettent de réduire considérablement les énergies de commutation présentes à l'amorçage E_{ON} et au blocage E_{OFF} du transistor lors d'une période complète de découpage. Le concepteur peut dès lors choisir, soit de bénéficier d'une amélioration du rendement en conservant une fréquence de découpage identique à celle initiale, soit d'augmenter celle-ci afin de réduire l'encombrement des filtres tout en conservant un rendement de conversion satisfaisant et maîtrisé. Cependant, l'élévation des vitesses de commutation accroît l'amplitude des perturbations générées que subit le système complet composé des électroniques de puissance, de leur contrôle rapproché, des organes de calcul de commande et des électroniques environnantes. Plusieurs types de perturbations peuvent être évoqués :

- CEM émissions conduites, dues à la présence d'éléments parasites inductifs et capacitifs dans la maille de commutation. Elles sont à l'origine des problématiques dites de mode commun ainsi que celles liées à la forme du spectre harmonique des signaux devant répondre à des normes précises.
- CEM émissions rayonnées, dues à la surface de la maille de commutation et liées principalement aux termes de variations rapides du courant di/dt .
- Défaillances des composants à semi-conducteur : apparition de surtensions aux bornes des composants ainsi que de sur-courants de canal, potentiellement destructifs, dus à l'influence des composants passifs parasites du montage lors des commutations.
- Défaillances des commandes : réamorçage intempestif du transistor dual lors d'une commande à l'amorçage, apparition d'oscillations et de surtension sur la tension grille-source V_{GS} du composant lors de son amorçage, problématique d'isolation statique et dynamique des commandes ainsi que des alimentations des circuits Driver.

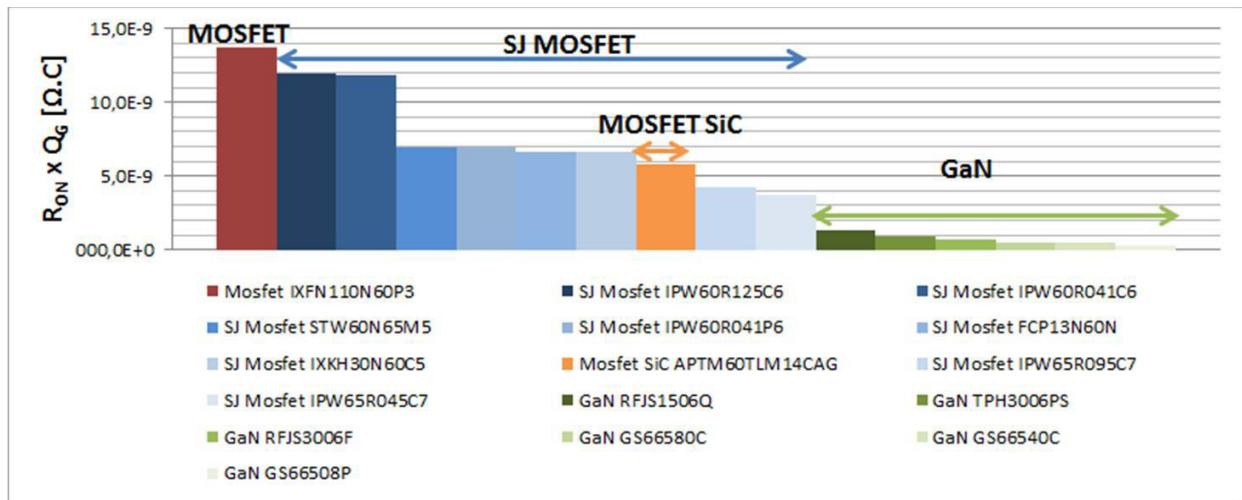


Fig. 12 Facteur de mérite FoM pour différentes technologies de composants 600V (issu de [Th06]).

Type	SJ MOSFET	Diode Schottky SiC	HEMT GaN cascodé	e-mode HEMT GaN
Nom	Infineon IPW60R125C6	Infineon IDW40G120C5	RF Micro Devices RFJS3006F	GaN System GS66508P
Calibre	650V / 30A	1200V / 40A	650V / 30A	650V / 30A
R _{DS(on)}	125mΩ	-	45mΩ	52mΩ
V _{GS(max)}	+/-30V		+/-20V	+7V/-10V
V _{TH}	3V	1,4V	1,8V	1,6V
Q _G	96nC	-	15,7nC	6,5nC
Q _{GS}	12nC	-	2,8nC	2nC
Q _{GD}	49nC	-	3,2nC	2,5nC
Q _{RR}	10μC	202nC	37nC	0
E _{oss} (400V)	7,6μJ	-	5μJ	-

Tableau 1-2 : Comparaison des performances dynamiques de transistors Grand-Gap SiC et GaN (issu de [Th06]).

	GaN [18] Enhancement Mode	GaN HFET [19]	JFET SiC 1.2kV/27A [20]
dV _{ds} /dt	100kV/μs	60kV/μs	23kV/μs
dl _d /dt	5kA/μs	1.7kA/μs	1.3kA/μs

Tableau 1-3 : Vitesses de commutation d'un transistor Grand-Gap SiC ou GaN (issu de [29]).

On se propose de parcourir ici de façon succincte la liste des principaux contributeurs de perturbations et de donner en regard de chacun d'eux quelques recommandations ou considérations de conception à observer, ainsi que les solutions fournies par les travaux récents menés dans ce domaine d'étude.

La Fig. 13a) donne le schéma d'une cellule de commutation constituée des transistors High-Side (HS) et Low-Side (LS) avec leur électronique de contrôle rapproché ainsi que les éléments parasites inductifs et capacitifs, principaux contributeurs de perturbations. La maille de commutation (MC) est composée de la capacité C_{in} , des deux transistors HS et LS et des inductances parasites des fils L_p .

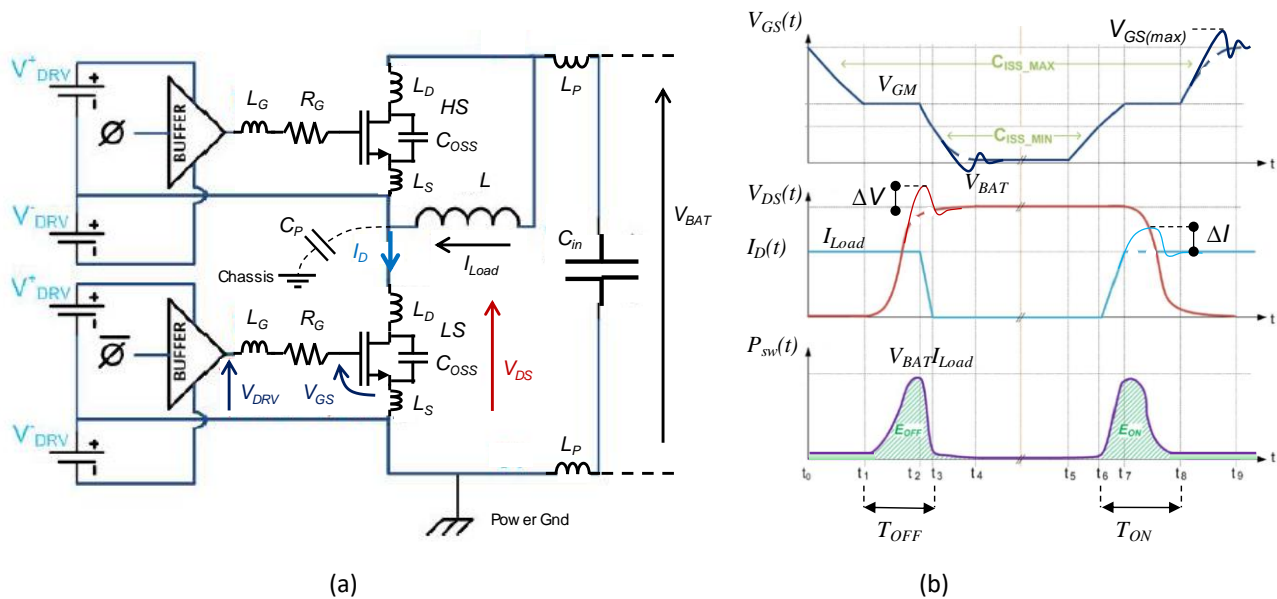


Fig. 13 a) Contrôle d'un bras d'onduleur ; b) Formes d'onde simplifiées à l'amorçage et au blocage du transistor LS.

En considérant un courant positif I_{Load} entrant dans la cellule de commutation, lors d'une commande au blocage du transistor LS, durant la phase de di/dt , les inductances L_P et L_D présentes dans la MC sont responsables de l'apparition d'une surtension, notée ΔV dans la Fig. 13b), dont l'amplitude doit rester maîtrisée. De façon analogue, lors d'une commande à l'amorçage du transistor LS, durant la phase de dv/dt , les capacités C_{OSS} présentes dans la MC sont responsables de l'apparition d'un sur-courant de canal, noté ΔI dans la Fig. 13b). Un terme additif non négligeable doit également être ajouté à cette grandeur en courant si le mécanisme de conduction inverse du transistor HS présente une charge Q_{rr} en excès lors de son recouvrement.

Pour réduire l'amplitude du sur-courant ΔI , le concepteur a peu ou pas de possibilités de réduire la valeur des capacités C_{OSS} qui sont dépendantes du type de composant choisi (lié à la surface SC, à la gamme de courants adressée, au type de boîtier). Ces capacités sont des contributeurs importants dans le calcul des pertes par commutation. En revanche, la valeur de la charge Q_{rr} pourra être réduite par l'ajout d'une diode SiC antiparallèle dans le cas de l'usage de transistors Si. Notons que les transistors de type HEMT GaN ne présentent pas de charge de recouvrement. Cependant, leur mode de conduction inverse étant dissipatif, la gestion de la durée des temps-morts sera dans ce cas cruciale. Le concepteur peut également choisir de diminuer la valeur du di/dt observé lors de la commutation. Pour ce faire, plusieurs solutions s'offrent à lui : soit de façon passive par le réglage de la résistance de grille R_G du circuit Driver [21], soit de façon active en abaissant le niveau de tension V_{DRV} issu du Driver lors de cette phase de di/dt [22], soit en altérant la valeur du courant de grille du transistor par le retrait d'un courant contrôlé [23] [Th06].

Afin de réduire l'amplitude de la surtension ΔV , il est nécessaire de réduire la valeur des inductances parasites présentes dans la MC. Concernant les inductances L_P , leurs valeurs sont dépendantes de la longueur des fils dessinés sur le PCB, ou plus précisément de la surface de la MC. La Fig. 14 montre des recommandations faites par le fournisseur de composant eGaN EPC aux concepteurs de convertisseurs. On observe que la solution optimisée de la Fig. 14c), consistant à utiliser deux couches de connexion immédiatement contigües d'un PCB multicouche, permet d'obtenir la surface de MC la plus faible.

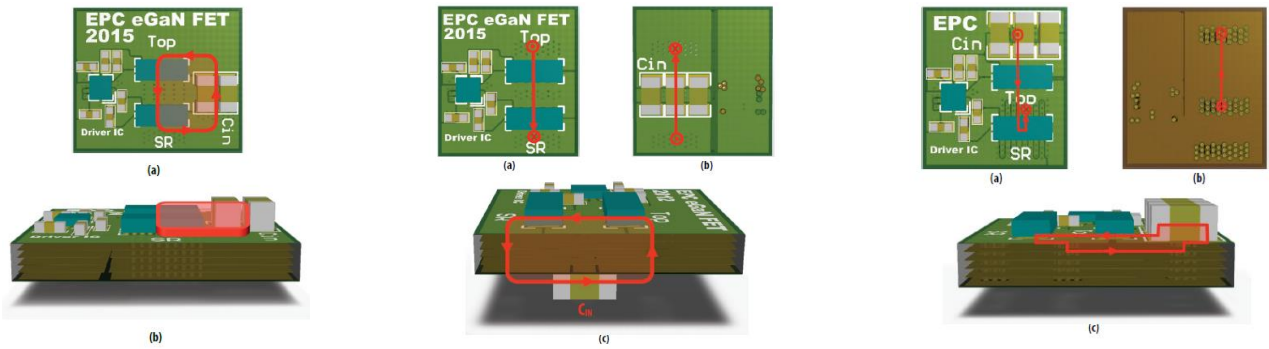


Figure 5: Conventional vertical power loop with eGaN FETs (a) Top view (b) Bottom view (c) Side view

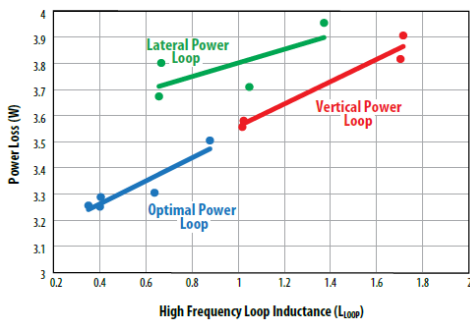
(a)

(b)

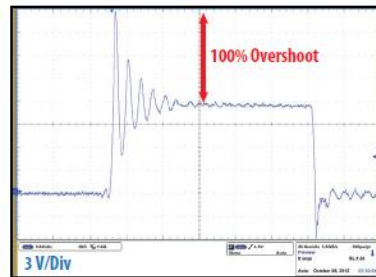
(c)

Fig. 14 a) Maille de commutation Latérale avec des composants eGaN FETs (Top view & Side view); b) Maille de commutation Verticale; c) Maille de commutation Optimale.

La Fig. 15a) montre, pour les trois types de MC évoquées, les valeurs d'inductance de ligne obtenues ainsi que leur influence en termes de pertes par commutation mesurées. Dans le cas de la MC optimale, les pertes dans les SC peuvent être réduites de 5 à 15%. Les Fig. 15b) et c) montrent leur influence sur l'amplitude des surtensions observées aux bornes des composants à semi-conducteur. Une atténuation importante peut être obtenue par de simples considérations de placement et de routage des composants sur le PCB. Ces figures donnent également un aperçu des oscillations qui sont générées lors des commutations et des fréquences que l'on peut observer.



(a)



(b)



(c)

Fig. 15 Mesures expérimentales : a) Pertes pour plusieurs valeurs d'inductance de boucle (nH) ($V_{in}=12V$, $V_{out}=1.2V$, $I_{out}=20A$, $f_{sw}=1MHz$, $L_{Buck}=300nH$, switches EPC2015) ; b) Formes d'onde à la commutation de transistors eGaN FET pour $L_{Loop} \approx 1.6nH$; c) $L_{Loop} \approx 0.4nH$ ($V_{in}=12V$, $V_{out}=1.2V$, $f_{sw}=1MHz$, $L_{buck}=150nH$, switches EPC2015).

Ces oscillations, dues à la présence de circuits RLC libres dans la MC, se traduisent par l'apparition de raies spectrales à haute fréquence sur le spectre harmonique des signaux conduits (voir Fig. 19). Elles peuvent être responsables d'un surdimensionnement des filtres passifs en entrée du dispositif par exemple. Notons enfin que la réduction de la surface de la MC entraîne également une réduction de l'amplitude des émissions rayonnées (champ magnétique perpendiculaire à la surface de la maille).

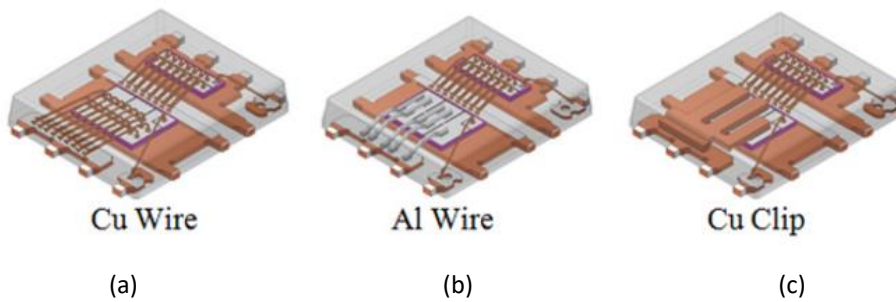
Afin de réduire la valeur des inductances L_D , liée aux longueurs de connexion d'accès au drain du composant à semi-conducteur, des efforts doivent être menés sur les procédés utilisés pour connecter la puce de puissance à son environnement. On utilise en général des techniques de connexion par fils de bonding en cuivre ou aluminium, ou par reports de puce de type flip-chip moins inductifs, ou encore plus récemment par l'usage de connexions de type Copper Clip offrant des performances optimales en termes de minimisation d'accès inductif, résistif et offrant également des propriétés d'échange thermique plus avantageuses. Les Fig. 16, Fig. 17 et Fig. 18 donnent un aperçu des techniques utilisées actuellement et des valeurs d'inductance d'accès obtenues.

Type	Schéma	Commentaires
Report par Bondings	Puces Verticales (Si ou SiC) 	Technologie la plus répandue Avantages : refroidissement de la puce par le substrat de report (ex. DBC), facilité de report, puce métallisée Al (standard). Utilisation d'une technologie connue et maîtrisée. Inconvénient : câblage inductif
	Puces Latérales (GaN) 	
Report Flip-Chip	Puces Latérales (GaN) 	Avantage : câblage peu inductif, découplage direct, possibilité de double refroidissement. Inconvénient : deuxième substrat à isoler, puce à électrodes remétallisées.

Package	L _{dd} (nH)	L _{ss} (nH)	L _{gg} (nH)
SO8	0.457	0.901	1.849
SO8 wireless	0.601	0.709	0.932
IPAK (TO-251)	2.92	3.49	4.63
DPAK (TO-252)	0.026	3.73	4.87
FLMP SO8	0.032	0.477	0.865

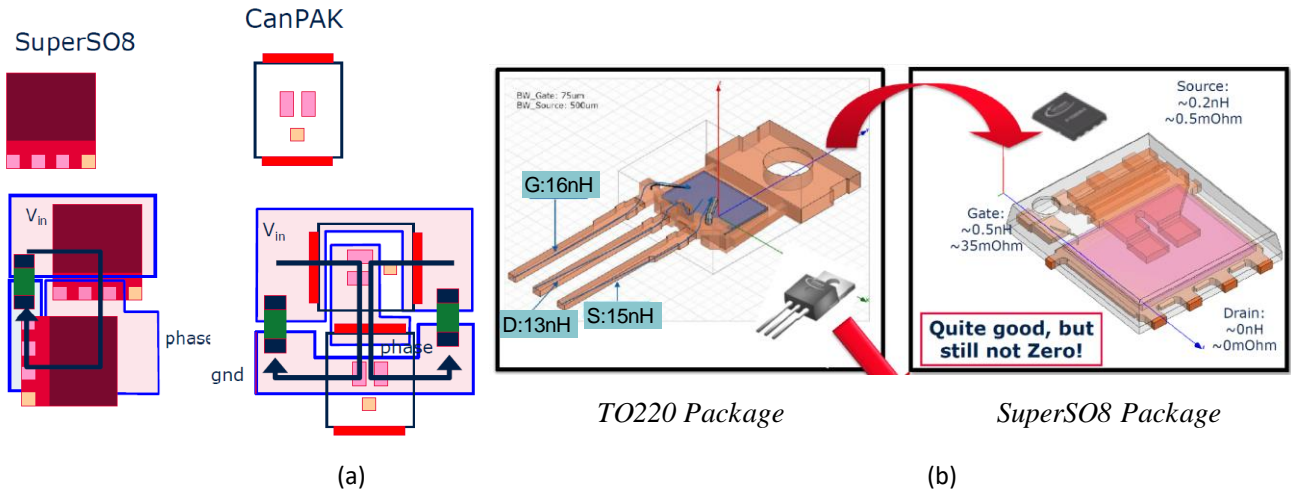
(a) (b)

Fig. 16 a) Méthodes de report de puce ; b) Valeurs des inductances d'accès au composant de puissance selon le type de boîtier (avec L_{dd} , L_{ss} et L_{gg} respectivement les inductances d'accès Drain, Source et Grille du transistor).



(a) (b) (c)

Fig. 17 Diverses méthodes de connexions puce au boîtier a) par fils de Cuivre ; b) par fils d'Aluminium ; c) par technique de « Copper clip bonding » [30].



(a) (b)

Fig. 18 a) Illustration de réduction de maille de commutation ; b) Inductances d'accès dans le cas d'un boîtier TO220 (bonding) ou d'un SuperSO8 (Copper clip bonding).

Si la réduction des éléments inductifs parasites L_D et L_P (voir Fig. 13a) est une considération importante lors de la réalisation d'un convertisseur, la maîtrise et la réduction des fronts de commutation en tension dv/dt est également un moyen permettant de réduire les perturbations générées. Comme dans le cas précédent des fronts de commutation en courant, le circuit Driver est capable d'altérer la vitesse de commutation en tension. Plusieurs solutions s'offrent à nous pour ralentir la commutation : soit de façon passive par le réglage de la résistance de grille R_G dans le circuit driver [21] ou par le réglage plus sélectif de la capacité grille-drain C_{GD} du composant de puissance, soit de façon active en abaissant le niveau de tension V_{DRV} issu du driver lors de cette phase de dv/dt [22] [43], soit en altérant la valeur du courant de grille du transistor par le retrait d'un courant contrôlé [Th06] [23][25].

Notons que la vitesse des fronts de commutation a un impact direct sur la forme du spectre harmonique des signaux observés (tension commutée sur point milieu ou courant commuté en entrée de la cellule). La Fig. 19 montre le comportement spectral d'un signal trapézoïdal à Modulation de Largeur d'Impulsion (MLI).

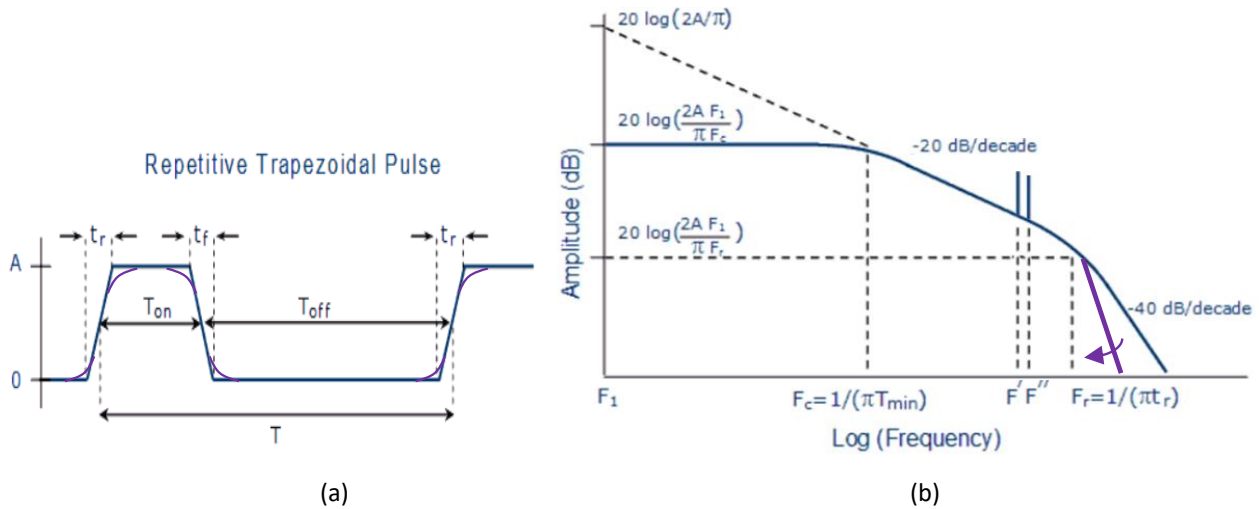


Fig. 19 a) Forme d'onde de la tension découplée ; b) Spectre d'un signal trapézoïdal à MLI (F_1 : fondamentale, T_{min} : min de T_{on} et T_{off} , F' et F'' : résonances parasites HF).

Plus précisément, la forme d'onde du signal lors de la commutation a une incidence directe sur l'ordre de la pente d'atténuation aux hautes fréquences (voir flèche Fig. 19b)). Des travaux menés dans [26] montrent que l'ordre de l'asymptote HF est lié au nombre de dérivations nulles du signal au début et en fin de commutation. En d'autres termes : des angles arrondis offrent de meilleures performances harmoniques aux hautes fréquences.

Notons également que les fronts de commutation en tension dv/dt sont responsables de l'injection de courant de mode commun via la capacité C_p de la Fig. 13a). Ces courants sont d'autant plus élevés que les commutations sont rapides et que la distance entre la MC et le châssis du dispositif est faible. Quelques considérations d'assemblage peuvent permettre de réduire le volume des filtres de mode commun en réduisant la valeur de la capacité C_p . On peut par exemple placer un écran conducteur connecté à la référence de puissance (power gnd) entre la MC et le châssis. On peut également placer physiquement une capacité de faible valeur « au bon endroit » entre le châssis et le montage pour privilégier un chemin de retour de mode commun plus « favorable » qu'un autre.

Plus généralement, on remarque la présence de plusieurs masses (ou références) dans le montage : le châssis connecté à la terre, la masse de puissance (power gnd), la référence de la partie commande, les références locales des circuits Driver. Elles sont connectées ou non les unes aux autres. Certaines sont isolées, comme la référence du circuit Driver HS par exemple, qui est connectée au point milieu de la cellule de commutation. Les électroniques associées au contrôle des composants à semi-conducteur vont devoir supporter de forts écarts de tension à la fois statiques (tension Bus) et dynamiques (dv/dt) tout en maintenant leur fonctionnalité, c.-à-d. le maintien à l'état passant ou bloqué des interrupteurs. Sont concernés d'une part les dispositifs d'isolation permettant de véhiculer les ordres de commande et d'autre part les électroniques permettant d'alimenter de façon isolée les circuits Driver.

Le Tableau 1-4 donne un aperçu des performances offertes par quatre types de méthodes d'isolation : piézoélectrique, magnétique, optique et par transistor (circuit analogique).

Isolation	Mécanique	Magnétique		Optique		Non-Isolé
Nom	Transformateur piézoélectrique	Transformateur bobiné	Transformateur coreless	Fibre Optique	Optocoupleur	« level shifter »
Tenue au dv/dt		$<100kV/\mu s$	$>100kV/\mu s$	$>100kV/\mu s$	$<50kV/\mu s$	$<50kV/\mu s$
Tension d'utilisation	Jusqu'à 100V maxi	$>10kV$, avec des précautions particulières de réalisation	Idem Transfo bobiné	$>10kV$	$\approx 1200V$ max pour les composants usuels	$\approx 1200V$ max pour les composants usuels
Temps de propagation	$<1\mu s$	10 à 100ns	Meilleur que le transfo bobiné	Faible avec des interfaces rapides	40ns à 1 μs	Très faible
Possibilité d'intégration	Oui	Non	Oui	Non (sauf pour l'interface optique)	Oui & Non	Oui
Points Forts	*Très bonne intégration	*Très bonne isolation *Possibilité de transmission d'énergie	*Très bonne isolation *Très faible coût *Facilité d'intégration	*Forte capacité d'isolation		*Faible coût *Très bonne intégrabilité
Points Faibles	*Limitation thermique (300°C) *Difficulté de fixation *Bande passante *Difficulté de répétabilité *Dépendance en fréquence et en charge	*Cher *Volumineux	*Pas de transmission d'énergie	*Vieillessement des caractéristiques électriques *Réduction de la fiabilité due au vieillissement *Pas de transmission d'énergie		*Pas d'isolation galvanique *Sensibilité IME *Pas de transmission d'énergie
					*Unidirectionnel	

Tableau 1-4 - Caractéristiques des différentes solutions d'isolation du signal de contrôle (issu de [Th06]).

Les isolations de type « coreless » offrant des performances élevées, peuvent être implémentées soit au sein même de la puce Driver de façon monolithique [27], soit au niveau du PCB avec des niveaux d'isolation supérieurs à 200V/ns [28]. Une solution d'alimentation isolée optique est évoquée dans [29].

Afin d'améliorer les performances d'isolation des électroniques, certains dispositifs proposent de volontairement décaler les ordres de commande avec les moments de commutation. Ce décalage peut permettre en effet de se donner le temps pour réduire l'impédance présentée par l'émetteur (ou transmetteur) lors des fronts de commutation (perturbations issues du circuit Driver flottant) afin d'améliorer considérablement la susceptibilité des électroniques référencées à la masse de commande.

La tendance actuelle est d'offrir des solutions complètement intégrées/hybridées (transmetteur, isolation, récepteur et étage Driver dans un même boîtier) pour offrir la fonctionnalité Driver avec son isolation et simplifier ainsi la mise en œuvre du convertisseur. La Fig. 20 montre les méthodes usuelles les plus utilisées de nos jours par les fabricants de circuits Driver pour adresser le marché des composants à semi-conducteur Si et Grand-Gap.

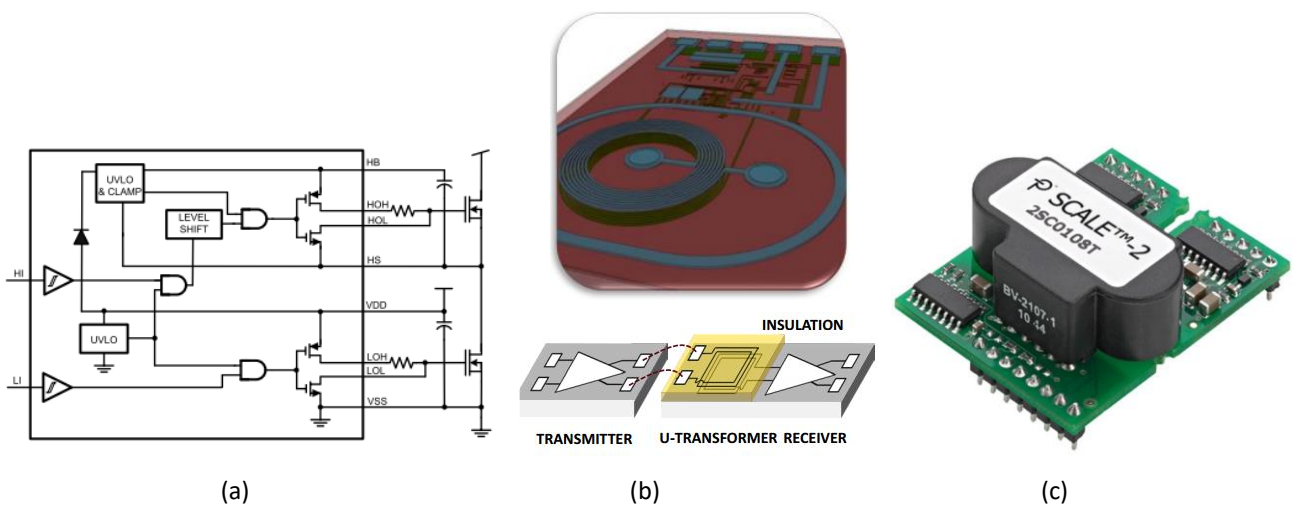


Fig. 20 a) Isolation par a) level shifter monolithique (TI LM5113); b) BCD 4kV Monolithic Coreless transformer (STgapDRIVE STGAP1S) [31]; c) Driver Dual IGBT à isolation galvanique (Concept 2SC0108T).

Le Tableau 1-5 présente une comparaison des produits phares de circuits Driver permettant de répondre aux contraintes dynamiques les plus élevées avec des solutions d'isolation non-optique fortement intégrées.

	Symbole	TI LM5113	Infineon 2ED020I12FA	STgapDRIVE STGAP1S	CONCEPT 2SC0108T	ROHM BM60015FV
Application		Dual GaN FET 100V	Dual IGBTs 600V/1.2kV	Single IGBT / MOSFET	Dual IGBTs 450A/1.7kV	Single IGBT / MOSFET
Isolation statique	HS	100V	1.4kV	1.5kV	1.7kV	3.75kV
Isolation dynamique	HS slew rate	50kV/μs	50kV/μs	50kV/μs	75kV/μs	100kV/μs
Tensions de sortie	V _{OH} , V _{OL} I _{OH} L, I _{OLL}	5V 1.2/-5A	15V/-8V +/-2A	40V/-15V +/-5A	15V/-8V +/-8A	24V +/-5A
Temps de propagation	t _p	28ns Δt=1.5ns	170ns	-	100ns	75ns
Type d'isolation		Level shifter	Monolithic Coreless Transformer	Monolithic Coreless Transformer	Galvanique discret	Coreless Transformer hybrid 3-chips
Boitier		DSBGA-12 2x2 mm ²	PG-DSO-36 10x12 mm ²	SO24W 15x10 mm ²	- 45x34 mm ²	SSOP-B20W 3.5x10 mm ²

Tableau 1-5 - Caractéristiques de différents circuits Driver du commerce.

Concernant les produits ROHM™ les plus avancés, la Fig. 21a) montre l'hybridation dans un même boitier SSOP de 3 puces constituant le circuit Driver isolé [32]. Par rapport à son équivalent utilisant un optocoupleur, un facteur 2 sur la réduction de volume est obtenu ainsi qu'une réduction d'un facteur 10 de la puissance consommée. Les performances dynamiques sont montrées sur la Fig. 21b).

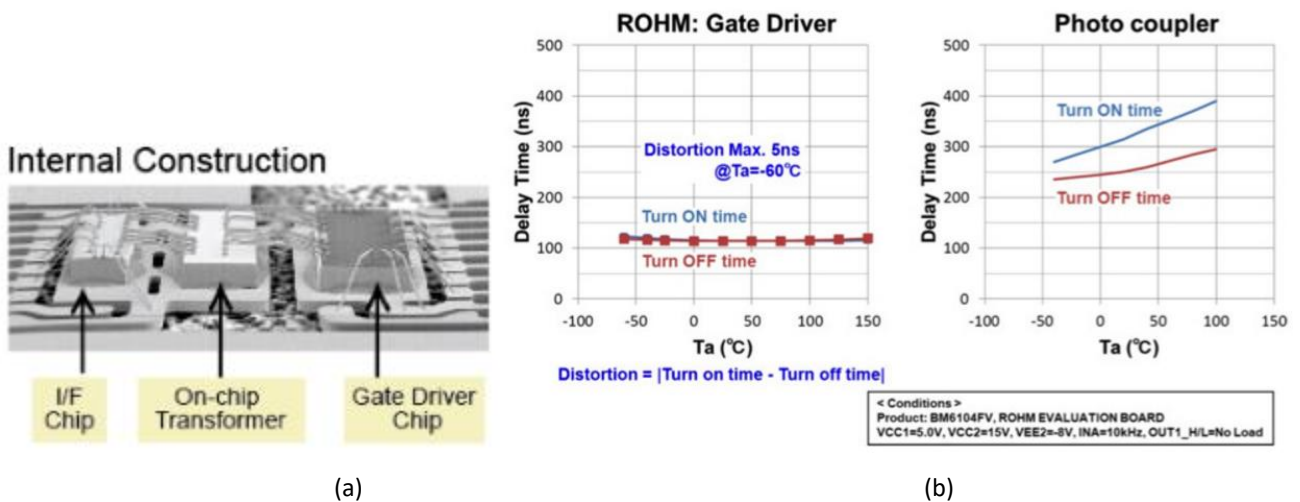


Fig. 21 a) Produit ROHM™ utilisant un transformateur coreless On-chip (BM6104FV) b) Comparaison des temps de propagation entre transformateur coreless intégré et optocoupleur.

Notons enfin que, durant l'amorçage du transistor actif, le front de commutation en tension dv/dt généré peut être responsable du réamorçage intempestif du transistor dual. Ce point est illustré sur la Fig. 22a) qui montre une élévation de la tension Grille-Emetteur du transistor dual (IGBT2) de 11V lors de la phase de dv/dt . Cet incident transitoire, dû au couplage capacitif existant entre la Grille du transistor et son Collecteur (capacité C_{GC}), est susceptible dans certains cas de réamorcer temporairement le transistor dual provoquant alors un court-circuit de la cellule, potentiellement destructif. Pour répondre à cette problématique, deux solutions s'offrent au concepteur de circuit Driver :

- soit offrir un niveau de tension négatif au blocage afin d'augmenter la valeur admissible de la surtension, ce qui suppose de mettre en place une alimentation Driver symétrique référencée à l'Émetteur du composant de puissance,
- soit proposer une sortie Drain ouvert connectée au plus près de la Grille du transistor de puissance afin de présenter une impédance très faible lors de la phase de dv/dt (voir Fig. 22b)). En pratique, on obtient des circuits Driver présentant trois sorties utilisées pour régler indépendamment le courant de Grille à l'amorçage, au blocage, et fournir un état faible impédance lors des transitoires (Active Gate Clamping).

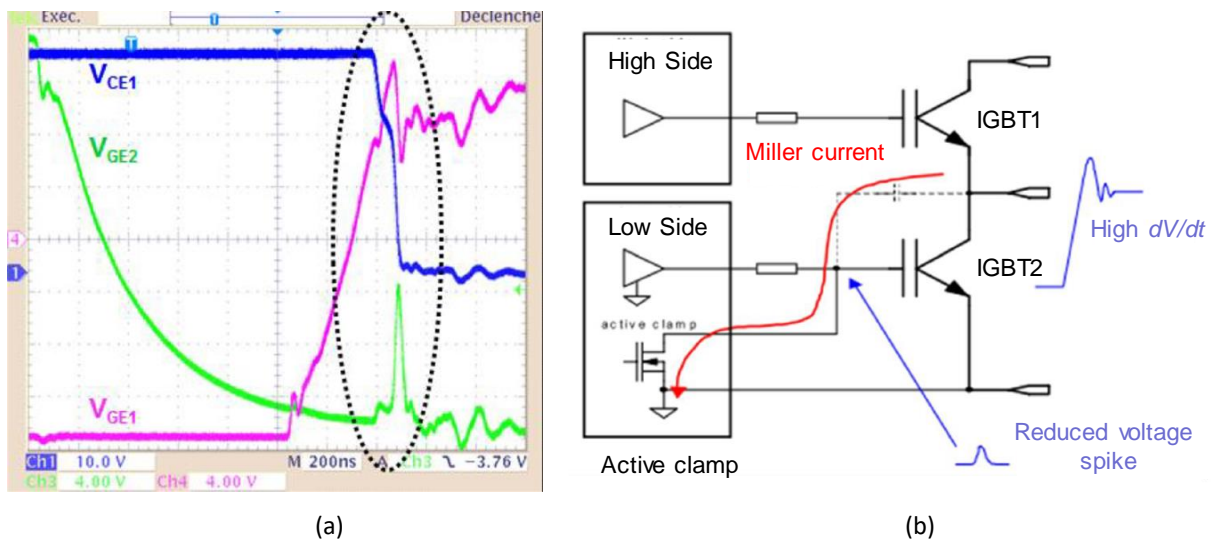


Fig. 22 a) Mesure des formes d'onde à l'amorçage du High-Side sans clamp actif ($dV_{CE1}/dt=625V/\mu s$, $\Delta V_{GE2}=11V$) ; b) Principe du clamp actif.

Un dernier point relatif aux dysfonctionnements dus à la présence d'éléments passifs parasites concerne l'influence de l'inductance L_S . Il s'agit de l'inductance d'accès à la Source du transistor de puissance. Cette inductance, représentée sur la Fig. 13a), est liée à la distance existant entre la Source du composant et la prise de contact de référence du circuit Driver. En effet, le circuit Driver est en mesure d'imposer une tension seulement entre sa sortie et sa référence. Entre ces deux points (maille Driver), sont comprises en série : la résistance de grille R_G , l'inductance de piste de cuivre L_G , la capacité Grille-Source C_{GS} à contrôler et l'inductance d'accès à la source L_S . Tout d'abord, lors des phases de di/dt à l'amorçage et au blocage, l'inductance L_S agit comme une contre-réaction série ralentissant la vitesse de commutation du composant. Ensuite, la présence dans la maille Driver d'un circuit RLC libre résonant donne lieu à la présence d'oscillations libres parasites, plus ou moins amorties en fonction de la valeur de R_G . On observe alors la présence de surtensions sur la Grille du transistor de puissance lors des phases d'amorçage et de blocage, comme représenté en bleu sur la Fig. 13b). Ce phénomène est à prendre en considération pour le cas des composants HEMT GaN car leur marge de tension de grille à l'état passant est très faible : 1V pour un transistor EPC1001 par exemple. Pour réduire la valeur de cette inductance L_S , plusieurs solutions sont envisagées en pratique :

- Dupliquer les fils de bonding, de longueur minimale et dont la distance inter-bonding est définie avec précision,
- Utiliser des techniques de type « Copper Clip », ou flip-chip,
- Mettre en place un accès direct à la Source du transistor de puissance dédié à la prise de référence du circuit Driver : accès de type « Sense Kelvin ».

En pratique, donc, les concepteurs prendront des précautions particulières lors du routage des cartes PCB pour privilégier un accès direct de la référence du circuit Driver à la Source du composant de puissance.

Souvent, cette connexion se trouve être le lieu du contact effectué entre la masse de la partie commande (référence FPGA) et la masse de la partie puissance (référence de la cellule de commutation).

En conclusion, l'ensemble de ces considérations fait de la conception de circuits Driver un domaine d'étude à part entière. La Fig. 23 donne une vue synthétique des diverses interfaces permettant à cette fonction particulière d'échanger avec son environnement.

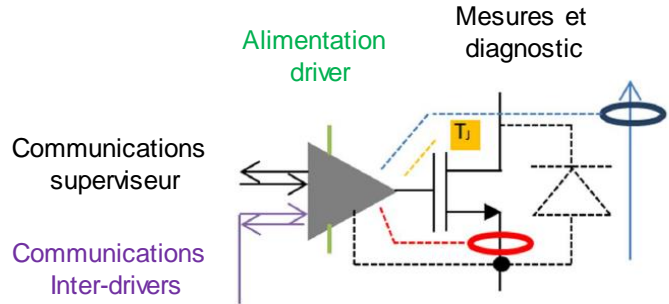


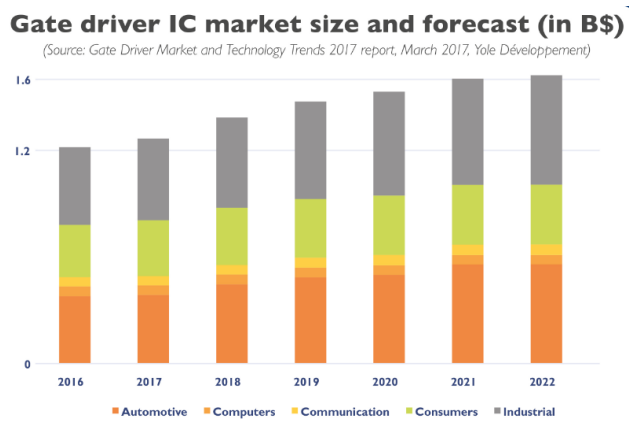
Fig. 23 Circuit driver moderne avec ses interfaces.

A droite de la figure se trouvent les fonctionnalités rattachées au composant de puissance lui-même : gestion du niveau de tension de grille, des dynamiques de commutation (amplitude du courant de sortie Driver, maîtrise des dv/dt , di/dt), dispositifs de protection, de gestion d'impédance, de mesures et de diagnostic par l'usage de capteurs de courant / tension/ température.

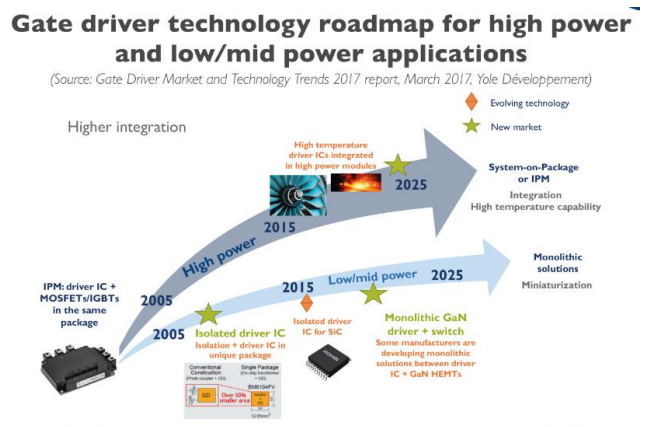
Au milieu de la figure se trouvent les notions d'alimentation du circuit Driver : réalisation des alimentations (asymétrique ou symétrique), isolées ou non (galvanique, auto-alim), surveillance des niveaux (cas du Normally-ON).

A gauche de la figure enfin se trouvent les échanges bidirectionnels avec la commande : isolation, surveillance et diagnostic, état haute impédance, gestion d'impulsions parasites ; et les échanges inter-Driver : pour la gestion des temps-morts (prise en compte des dispersions de temps de propagation), des fonctions de sécurité (observation de l'état du transistor dual, détection de fin de commutation), etc...

Les Fig. 24a) et Fig. 24b) montrent l'évolution du marché des circuits Driver ainsi que les tendances et les efforts de développement à venir.



(a)



(b)

Fig. 24 a) Evolution du marché des circuits Driver ; b) Activités menées sur les circuits Driver dans les prochaines années [15].

Chapitre 2 : CONTROLE RAPPROCHE DES CONVERTISSEURS MULTICELLULAIRES.

Les activités de recherche que j'ai menées jusqu'à ce jour au sein du laboratoire LAPLACE dans l'équipe CS (Convertisseurs Statiques) peuvent être présentées dans deux sous-chapitres distincts :

- Des activités liées à la conception et l'amélioration de circuits « Driver » dédiées au **contrôle rapproché des interrupteurs de puissance** Grand-Gap (composants MOSFET SiC ou HEMT GaN): Conception d'interrupteurs bidirectionnels en tension et en courant, étude de l'impact des fronts de commutation dans le but de maîtriser et réduire les perturbations CEM, synthèse de fonctions de type thyristor pour des applications hautes fréquences et hautes tensions, dispositifs d'auto-alimentation, etc...
- Et des activités liées à l'obtention d'un nouveau mode de **contrôle** dit « **décentralisé** » dédiée à la commande de convertisseurs multicellulaires comportant un grand nombre de cellules (plusieurs dizaines voire centaines de cellules). Ce procédé de commande consiste à mettre en œuvre des circuits de contrôle, tous identiques, localisés chacun à proximité des cellules de commutation du convertisseur et utilisant seulement des communications de proximité (de voisinage) pour obtenir une commande optimale du système, et ceci quel que soit le nombre de cellules utilisées. Plusieurs types d'architectures sont alors étudiées : les convertisseurs multiphase parallèle de type Buck/Boost, ceux sérialisés de type Flying-cap, ou encore MMC et STATCOM. Pour chaque type d'architecture, une solution spécifique pour l'implémentation de ce type de commande est alors analysée.

Chacun de ces points est détaillé dans les sous-chapitres suivants, rédigés dans un esprit de synthèse, avec peu ou pas d'équation, afin de fournir au lecteur une vision d'ensemble des études menées par l'auteur dans leur contexte applicatif. A la fin de chaque étape, un bilan sur la nature des encadrements effectués et leur lien avec la production scientifique produite est fourni.

2.1 ETUDE, CONCEPTION ET OPTIMISATION DE CIRCUITS « DRIVER »

Comme évoqué dans le chapitre 1, l'émergence de composants « grand Gap » offre de nouvelles perspectives en termes d'amélioration des rendements, d'augmentation de la température maximale de fonctionnement et d'accroissement de la densité de puissance des convertisseurs. Leur mise en œuvre dans les hacheurs introduit cependant l'apparition de fronts de commutation extrêmement rapides (proches de 100 V/ns pour des composants GaN ou SiC) pouvant entraîner soit des dysfonctionnements partiels des commandes, soit l'apparition de courants de mode commun importants, soit encore l'apparition d'harmoniques à haute fréquence nécessitant un surdimensionnement des filtres passifs.

2.1.1 Analyse de l'impact CEM des commutations

Afin de déterminer l'impact CEM des commutations des interrupteurs de puissance, de nombreux travaux ont été développés au cours de ces dernières années. Récemment, une thèse portant sur le dimensionnement optimal d'un convertisseur multiphase pour l'alimentation de microcontrôleurs dans le domaine automobile a été menée au laboratoire en partenariat avec la société Freescale Semiconductor (Thèse CIFRE de Mr Guillaume Aulagnier [Th07]). Dans le cadre de cette thèse, j'ai eu l'occasion avec le doctorant d'approfondir et d'identifier le lien existant entre la présence d'éléments passifs parasites dans la maille de commutation (inductance des fils, capacités non-linéaires des composants à semi-conducteur), la dynamique des commutations (en tension dV_{DS}/dt , et en courant di_D/dt) et la position et l'amplitude de raies spectrales à haute fréquence observées sur le spectre d'émissions conduites du convertisseur. On s'intéresse

ici plus particulièrement au spectre fréquentiel du signal du courant d'entrée de la cellule impactant directement le dimensionnement du filtre d'entrée. Le principe de l'étude peut être résumé comme suit :

Si l'on considère le cas du convertisseur Buck présenté sur la Fig. 25 (Buck non-isolé unidirectionnel en courant), on peut mettre en évidence la présence de composants parasites au sein de la maille de commutation : une inductance parasite totale équivalente de maille L_p , les capacités non-linéaires des composants à semi-conducteur C_{DS} et C_{Diode} ainsi que des termes d'impédance R_p (impédance équivalente totale des fils), R_{DSON} (résistance à l'état passant du transistor) ou encore R_s (résistance à l'état passant de la diode).

A l'amorçage du transistor M_0 , la variation de tension dV_{SW}/dt du point milieu de la cellule va entraîner la présence d'un courant additionnel en entrée du convertisseur due à la présence de la capacité C_{Diode} (en bleu sur la Fig. 27a)). Ce courant additionnel va s'apparenter à un stockage inductif en excès dans l'inductance L_p qui sera la condition initiale d'excitation d'un circuit oscillant parasite faiblement amorti (L_p, R_{DSON}, C_{Diode}), amorcé dès la fin de la séquence de dV_{SW}/dt et convergeant vers le régime forcé ($V_{SW}=V_{in}$ et $I_{LP}=I_{LOAD}$). Ce phénomène se caractérisera par l'apparition d'une harmonique parasite à haute fréquence positionnée sur la résonance du circuit oscillant et dont l'amplitude sera liée à la rapidité du front de commutation en tension dV/dt et aux composants parasites L_p et C_{Diode} .

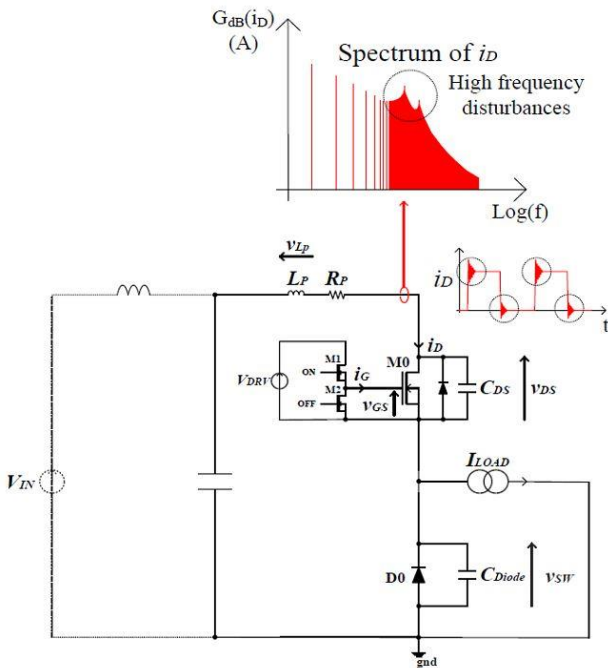


Fig. 25 Représentation simplifiée d'une maille de commutation et des composants parasites qu'elle présente; Influence CEM d'une commutation sur le spectre fréquentiel du courant d'entrée.

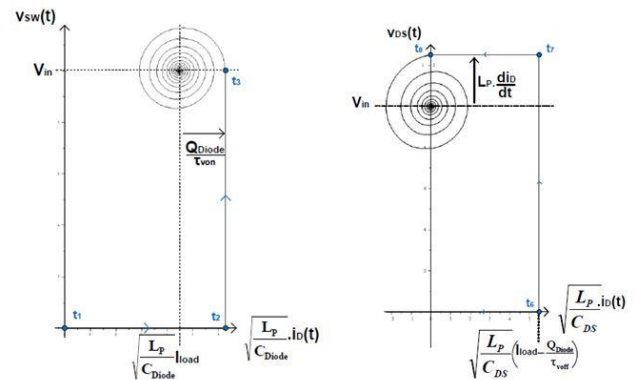


Fig. 26 Comportement dans un plan de phases des deux circuits résonnants (L_p, R_{DSON}, C_{Diode}) et (L_p, R_s, C_{DS}) à l'amorçage et au blocage du transistor High-Side.

De façon duale, au blocage du transistor M_0 , la variation de courant dI_D/dt dans la maille de commutation va entraîner la présence d'une surtension aux bornes du transistor M_0 due à la présence de l'inductance parasite L_p (en rouge sur la Fig. 27a)). Cette tension additive va s'apparenter à un stockage de charges en excès dans la capacité C_{DS} qui sera la condition initiale d'excitation d'un circuit oscillant parasite faiblement amorti (L_p, R_s, C_{DS}), amorcé dès la fin de la séquence de dI_D/dt et convergeant vers le régime forcé ($V_{DS}=V_{in}$ et $I_{LP}=0A$).

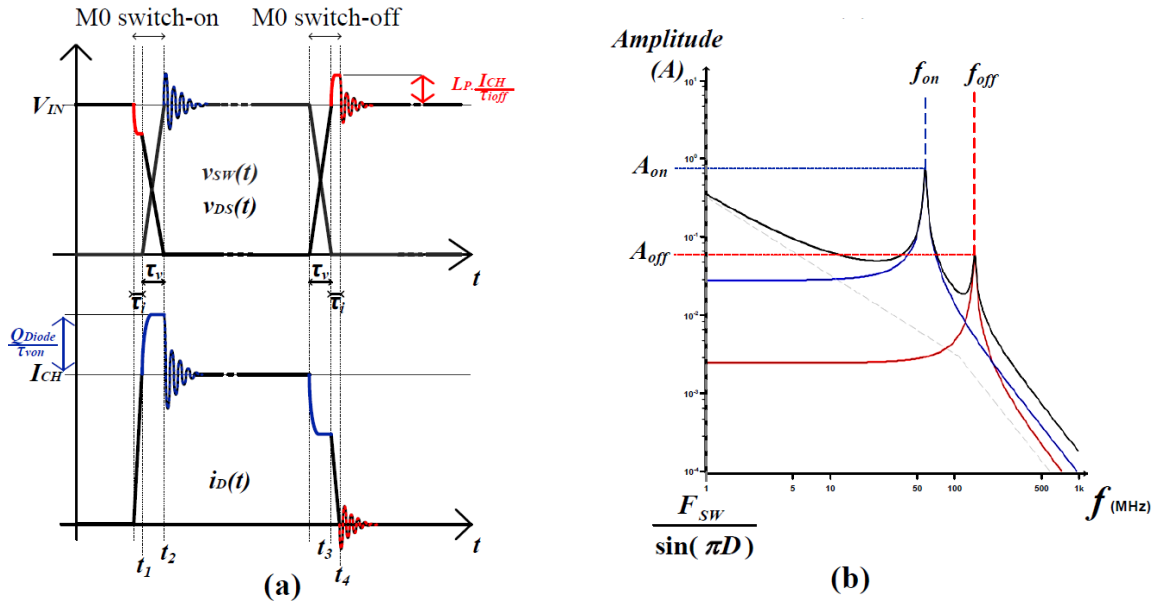


Fig. 27 a) Formes d'onde de la tension V_{DS} et du courant drain I_D lors d'une commutation mettant en évidence l'apparition d'oscillations parasites; b) Spectre fréquentiel du courant d'entrée du convertisseur présentant deux harmoniques à haute fréquence parasites.

Ce phénomène se caractérisera par l'apparition d'une harmonique parasite à haute fréquence positionnée sur la résonance du second circuit oscillant et dont l'amplitude sera liée à la rapidité du front de commutation en courant dI/dt et aux composants parasites L_P et C_{DS} .

Les premiers résultats de cette étude tendent à montrer que l'influence néfaste de ces harmoniques à haute fréquence peut être considérablement réduite par la maîtrise des fronts de commutation, tantôt du dV/dt pour l'harmonique Bleue de la Fig. 27b), tantôt du dI/dt pour l'harmonique rouge.

La généralisation de ces résultats au cas d'un convertisseur multiphase a permis de mettre en évidence également l'évolution de ces harmoniques en fonction du nombre N de phases utilisées. La Fig. 29 montre la progression de ces harmoniques en fonction de N [CCI26].

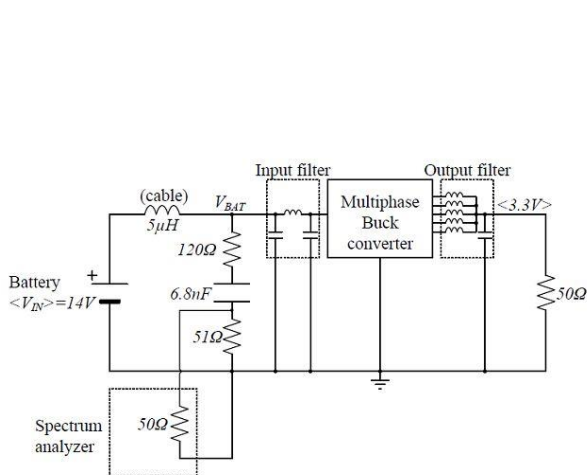


Fig. 28 Schéma de principe de la mesure du spectre fréquentiel de la tension présente en amont du filtre d'entrée du convertisseur.

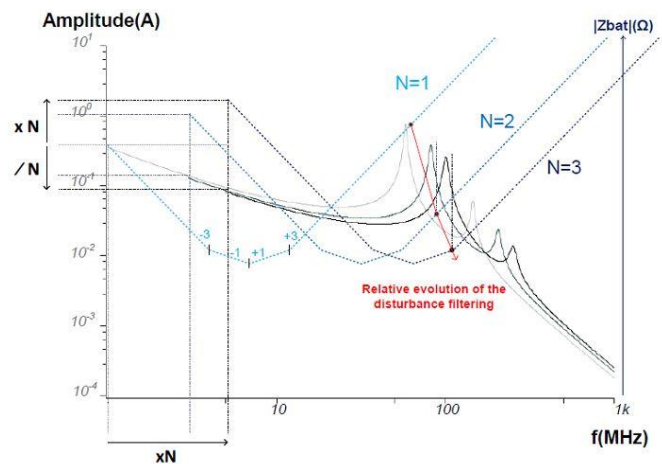


Fig. 29 Evolution en fréquence et en amplitude des deux raies spectrales parasites en fonction du nombre de phases mises en œuvre dans le convertisseur.

L'étude a montré que, non seulement l'augmentation du nombre de phases permet de réduire l'amplitude des harmoniques de façon significative, mais permet également d'augmenter leur fréquence [CCI31-CCI32]. Ce dernier point va également dans le bon sens, car l'usage de filtre CEM d'entrée de « petite » taille

entraîne une diminution de la valeur des composants parasites inhérents aux boîtiers des composants passifs utilisés, améliorant de ce fait la réjection du filtre aux très hautes fréquences comme le montre la Fig. 29 (gabarit du filtre en pointillés pour les cas $N=1$ à 3). Ce résultat encourageant et inattendu *a priori* dans l'étude a été confirmé par l'expérimentation (voir Fig. 30 et Fig. 31).

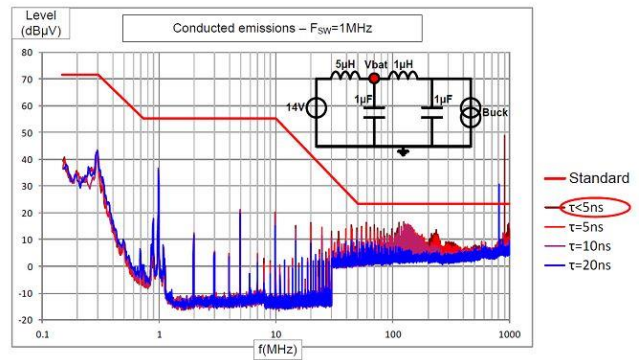
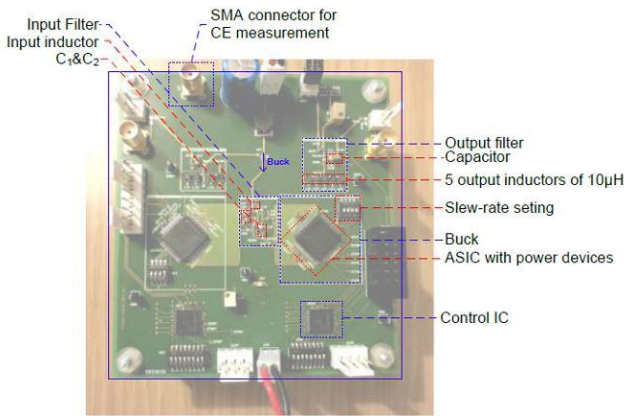


Fig. 30 Réalisation d'un convertisseur 5-phases en technologie SmartMOS et mise en œuvre sur un PCB avec ses filtres d'entrée et de sortie : démonstration concernant la réduction du volume global du convertisseur (composants à semi-conducteur + filtres d'entrée et de sortie).

Fig. 31 Performances CEM du convertisseur 5-phases intégré ; Comparaison des émissions conduites avec le gabarit automobile imposé (norme IEC6196-4). Obtention d'une réduction suffisante des deux raies spectrales parasites présentes autour de 100MHz.

On peut noter également que les études effectuées dans le cadre de cette thèse ont permis d'élaborer des outils graphiques (ou abaques) permettant de dimensionner de façon optimale en volume les filtres d'entrée et de sortie d'un convertisseur multiphase en fonction de son nombre de phases (voir Fig. 32 et Fig. 33).

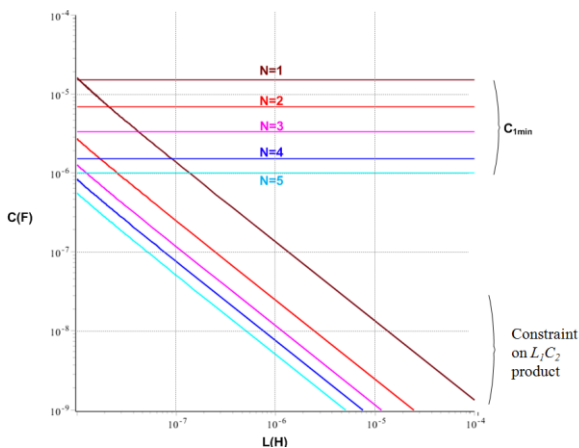


Fig. 32 Evolution dans un plan C vs L de la valeur minimale des deux capacités C_1 et C_2 d'un filtre en PI d'entrée pour un gabarit fréquentiel imposé en fonction du nombre N de phases utilisées.

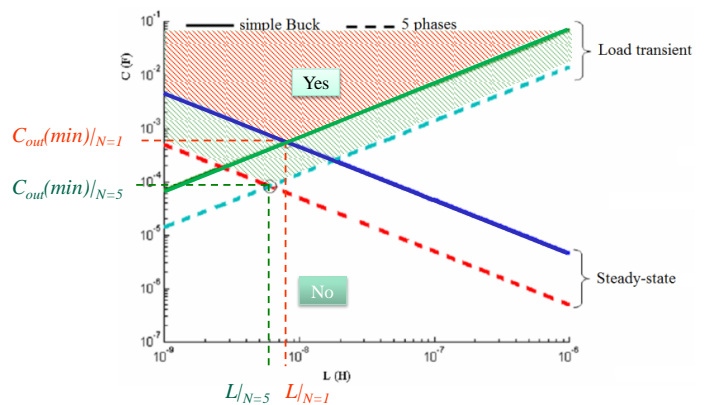


Fig. 33 Evolution dans un plan C vs L de la valeur minimale de la capacité de sortie du convertisseur C_{out} pour une ondulation de tension maximale imposée en fonction du nombre N de phases utilisées.

La Fig. 33 présente par exemple dans un même plan les couples (L, C_{out}) admissibles, éléments passifs du filtre de sortie, permettant de répondre à une contrainte d'ondulation de tension de sortie maximale imposée. On remarque alors un jeu de contraintes croisées, chacune étant associée soit au comportement du convertisseur en régime établi, soit à sa réponse à des transitoires de charge extrêmes. Il est intéressant de constater que la valeur minimale de la capacité obtenue diminue de façon proportionnelle au nombre de phases dans un cas (contrainte liée aux transitoires de charge) et au carré du nombre de phases dans l'autre (contrainte liée au régime établi).

Cadre de l'étude	Partenariat Freescale Semiconductor / LAPLACE, Thèse CIFRE, Doctorant Guillaume Aulagnier, Soutenue le 16 avril 2015 Encadrement M. Cousineau, T. Meynard
Résultats marquants	Formulation analytique de la position et de l'amplitude de raies spectrales HF parasites (compatibilité CEM, norme IEC6196-4). Identification d'une méthode de réduction de l'amplitude de ces raies spectrales. Réalisation d'un démonstrateur : circuits intégrés multiphase Boost et Buck (en technologie SMARTMOS) présentant des filtres d'entrée et de sortie à volumes réduits. Obtention d'outils de dimensionnement de filtres à volume optimal.
Publications	[CCN 06] et [CCI 26], [CCI 28], [CCI 31], [CCI 32] et [WC 01]

2.1.2 Contrôle des fronts de commutation : Compromis CEM vs Rendement

Dans le cadre d'un contrat doctoral CIFRE avec la société RENAULT – Technocentre, j'ai eu l'opportunité d'encadrer avec Mr. Frédéric Richardeau la thèse de Mr. Timothé ROSSIGNOL dont le sujet portait sur la caractérisation et l'étude de la commande rapprochée de composants grand gap « moyenne tension » [Th06]. Les problématiques adressées lors de ces travaux, liées à la mise en œuvre d'onduleur à composants Grand-Gap, nous ont mené à étudier, caractériser et modéliser des transistors de type MOSFET SiC CREE et HEMT GaN LETI. Nous avons pu ainsi identifier leurs performances et observer l'impact des fronts de commutation extrêmes sur le fonctionnement des électroniques de contrôle de proximité.

La Fig. 34a) montre un module de puissance première génération issu de travaux menés par le CEA-LETI de Grenoble dans le cadre du développement d'une filière HEMT GaN en Europe.

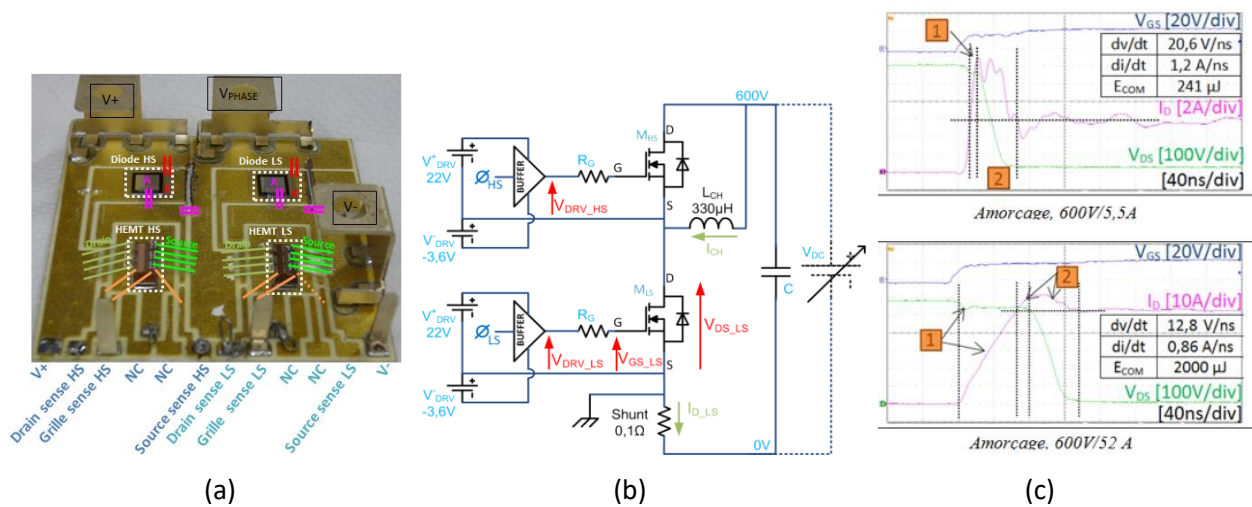


Fig. 34 a) Module de puissance LETI-M30-200 à transistors HEMT GaN Normally OFF 200V/30A; b) Banc de caractérisation LAPLACE de transistors MOSFET SiC et HEMT GaN à Shunt Coaxial aselfique large bande; c) Exemple de mesure de commutation rapide de MOSFET SiC 1200V/42A CMF20120D.

Tout d'abord, la réalisation au laboratoire d'un banc de caractérisation de composants Grand-Gap pour la mesure de commutations extrêmement rapides ($> 50V/ns$, $2A/ns$) a permis d'obtenir des formes d'onde (voir Fig. 34c)) donnant à la fois l'information des vitesses de commutation (valeurs des dV_{ds}/dt et dI_d/dt) et la mesure précise de la puissance instantanée présente au sein du composant [CCI28]. Ces courbes, recueillies avec un matériel d'instrumentation de précision (oscilloscope large bande, sondes compensées, shunt aselfique large bande, banc de caractérisation optimisé), ont permis de déterminer les énergies de commutation absorbées à l'amorçage et au blocage des composants étudiés.

Ensuite, une étude approfondie du montage de la Fig. 34b), prenant en compte les mécanismes de commutation des transistors dans leur environnement, a également permis d'établir des expressions analytiques précises donnant le lien entre la valeur des fronts de commutation (dV_{ds}/dt) et les paramètres

principaux du circuit Driver (V_{DRV} , R_G), les caractéristiques statiques (g_{fs} , V_{GTH}) et dynamiques (C_{GD} , C_{DS}) des transistors et la valeur du courant de charge (I_{CH}) de l'application.

La comparaison des mesures expérimentales et des valeurs théoriques estimées (voir Fig. 35) nous a permis de valider nos hypothèses et d'affiner notre représentation analytique du comportement de ces transistors en commutation. Ces travaux sont détaillés dans [CCI28].

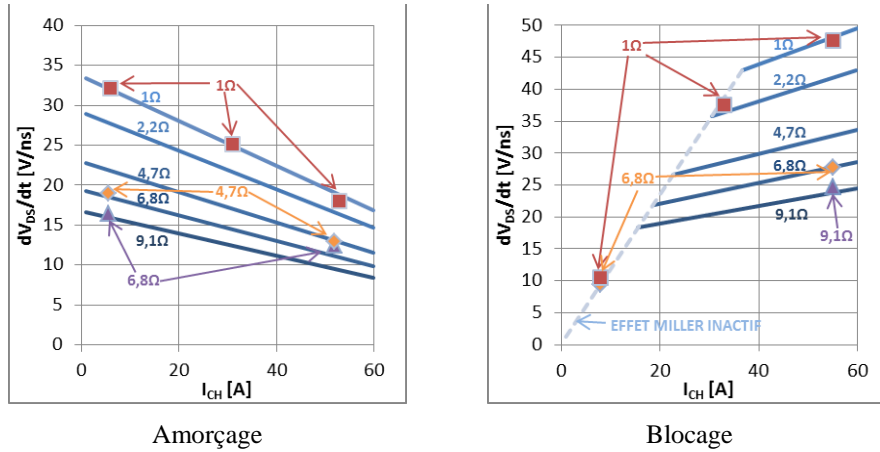


Fig. 35 Comparaison simulation vs mesure du dV/dt en fonction du courant commuté. Les valeurs indiquées sont celles de la résistance de grille R_G (avec $V_{GTH} = 9V$, $g_{fs} = 9,2A/V$, $C_{DS} = 412pF$, $C_{GD} = 49pF$). Mise en évidence du mode de commutation sans canal au blocage à faible courant de charge (trait pointillé).

Ci-dessous, une version « épurée » de ces équations est donnée afin de montrer les liens existant entre les valeurs des fronts de commutation (dV_{DS}/dt , dI_D/dt), les paramètres des éléments de commutation (g_{fs} , V_{GSP} , C_{GD} , C_{GSmin}) et les éléments de contrôle environnants (V_{DRV} , R_G , I_G).

$$\left| \frac{dV_{DS}}{dt} \right| = \left| \frac{V_{GSP} - V_{DRV}}{R_G \cdot C_{GD}} \right| = \frac{I_G}{C_{GD}} \quad (1)$$

$$\left| \frac{dI_D}{dt} \right| = g_{fs} \cdot \frac{|V_{DRV} - V_{GTH}|}{R_G \cdot C_{GSmin}} = \frac{g_{fs} \cdot I_G}{C_{GSmin}} \quad (2)$$

avec g_{fs} : transconductance de l'interrupteur, V_{GSP} : niveau de tension du plateau Miller, V_{GTH} : seuil de conduction du transistor, C_{GD} : capacité Grille-Drain, C_{GS} : capacité Grille-Source, V_{DRV} : tension d'alimentation du driver, R_G : résistance de Grille.

On observe que les fronts de commutation en tension et en courant sont tous les deux sensibles au courant I_G issu du circuit driver limité par la résistance de grille R_G , alors qu'un réglage plus sélectif peut être effectué par la maîtrise de la valeur de la capacité C_{GD} du transistor.

La Fig. 36 montre un bilan de mesures permettant de valider :

- Le caractère sélectif de la capacité C_{GD} de l'interrupteur de puissance,
- L'augmentation des pertes (E_{ON} , E_{OFF}) lors de la réduction des fronts de tension (dv/dt) par l'augmentation de R_G (loi en $1/x$),
- Le comportement singulier de la commutation au blocage à faible courant présentant des vitesses de commutation insensibles aux paramètres du circuit Driver (caractéristique à gauche de la Fig. 36b)).

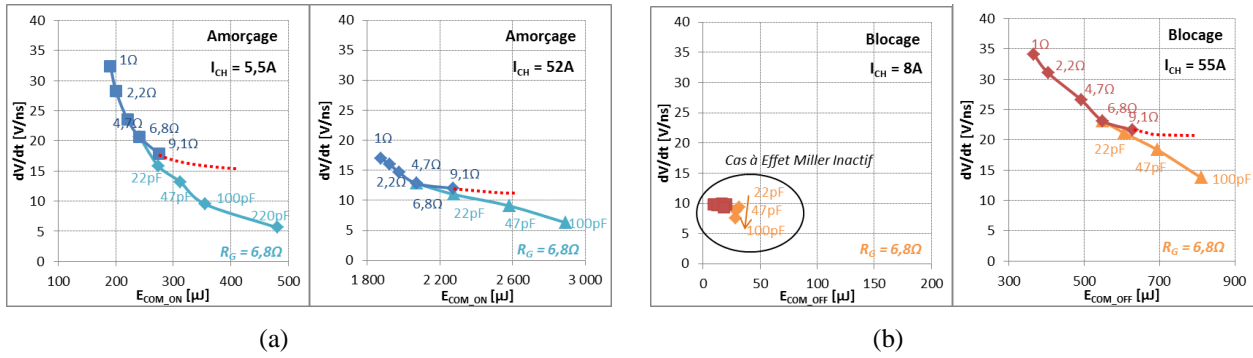


Fig. 36 Bilan de mesure des vitesses de commutation en fonction des pertes (MOSFET SiC 1200V/20A) : cas R_G variable et C_{GD_EXT} variable ; a) à l'amorçage à faible et fort courant ; b) au blocage à faible et fort courant.

Ces caractéristiques font clairement apparaître que le dimensionnement des éléments de montage est guidé par un compromis entre maîtrise des « Perturbations CEM » (impact des fronts de commutation rapides sur leur environnement) et « Rendement du dispositif » (lié à la valeur des énergies de commutation).

Afin d'offrir plus de flexibilité et permettre de se positionner plus librement dans ce plan dV/dt vs (E_{ON} , E_{OFF}), une approche plus « circuit » a été abordée dans ces travaux afin de proposer une solution permettant d'ajuster la valeur des fronts de commutation en tension et courant (dV/dt et dI/dt) de façon indépendante sans l'ajout de composants passifs externes environnant le transistor. Il s'agit d'associer au circuit Driver une électronique « extrêmement rapide » permettant de modifier dynamiquement le courant de grille I_G pour imposer la valeur des fronts de commutation.

Pour les deux cas de limitation des fronts de commutation (dV/dt et dI/dt), on procède de la façon suivante :

- On utilise la résistance de grille R_G pour séparer deux mécanismes de contrôle de la grille : d'une part la sortie du circuit Driver considérée comme une attaque en tension (à gauche de R_G), et d'autre part une source de courant contrôlée permettant d'implémenter une contre-réaction locale ultra-rapide (à droite de R_G),
- À l'aide de cette source de courant contrôlée, on va pouvoir injecter (retrancher) du courant dans la grille au blocage (à l'amorçage) pour ralentir (accélérer) le front de commutation.
- Dans le cas d'une limitation du dV/dt , on utilisera comme capteur de variation de tension une capacité de faible valeur (intégrable) connectée au Drain du transistor de puissance,
- Et dans le cas d'une limitation du dI/dt , on utilisera comme capteur de variation de courant l'inductance parasite de Source de l'interrupteur de puissance. Dans les deux cas, la mesure sera peu ou pas intrusive.

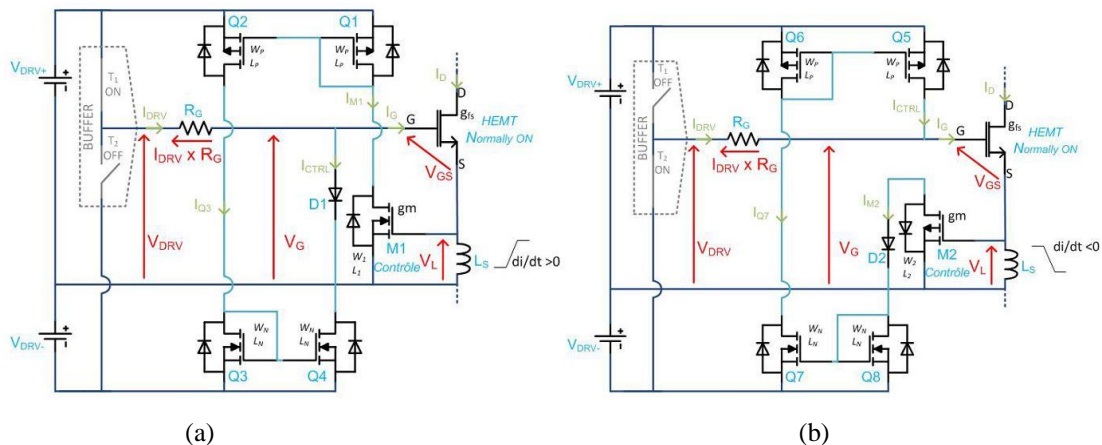


Fig. 37 Circuits de limitation du dI_D/dt à rétroaction locale large bande, intégrée dans le circuit Driver; a) Cas de l'amorçage du HEMT ; b) Cas du blocage du HEMT.

Les circuits de la Fig. 37 montrent l'implémentation des boucles rapides de limitation des fronts de courant ascendant et descendant. Une étude analytique du circuit montre que l'usage de ces boucles rapides de limitation permet en fait d'augmenter virtuellement la valeur de l'inductance de source L_S .

Une étude « petit signal » du montage fournit également les conditions de stabilité de ces boucles de contre-réaction locales, rapides et montre l'obtention d'une bande passante suffisamment large pour nos applications (proche de 500MHz dans le cas de l'utilisation d'une technologie CMOS de résolution 0,35µm).

di/dt voulu		V_L déduit		I_{CTRL} déduit		Lecture de l'abaque		Résultat de la simulation (pris à $I_{CH}/2$)
di/dt ₁	350 A/µs	V _{L1}	3,5V	I _{CTRL1}	549,5 mA	W ₁	1900µm	311 A/µs
di/dt ₂	500 A/µs	V _{L2}	5V	I _{CTRL2}	430 mA	W ₂	930 µm	426 A/µs
di/dt ₃	700 A/µs	V _{L3}	7V	I _{CTRL3}	169,7 mA	W ₃	215 µm	621 A/µs

Fig. 38 Résultat de simulation pour trois cas de limitation de commutation en courant prédéfinie (Modèle du HEMT GaN LETI avec $L_S=10nH$).

En ce qui concerne la limitation des fronts de commutation en tension, version duale de la précédente, les circuits de la Fig. 39 montrent la méthode utilisée pour retrancher (ou ajouter) des courants de grille, uniquement durant la phase de dV/dt .

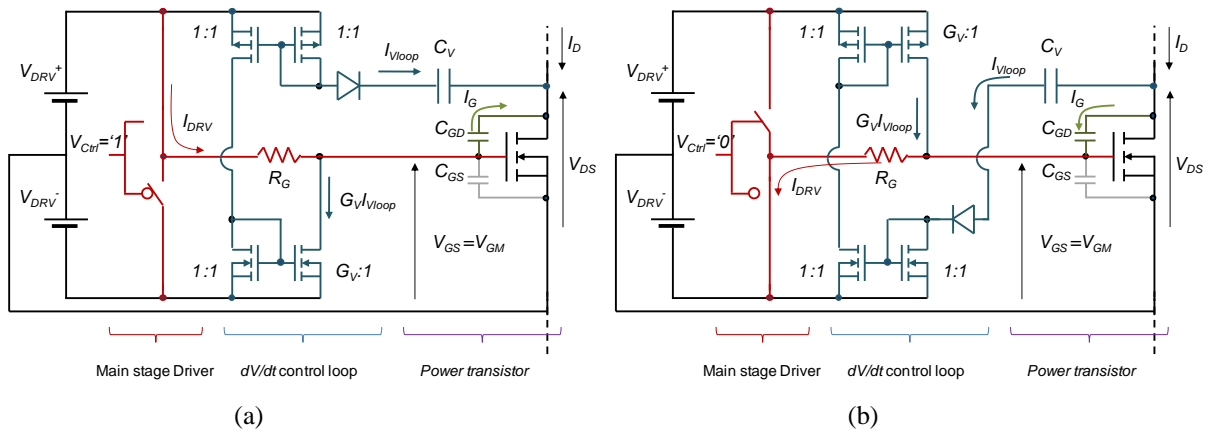


Fig. 39 Circuits de limitation du dV_{DS}/dt à rétroaction locale large bande intégrée dans le circuit Driver ; a) Cas de l'amorçage du HEMT ; b) Cas du blocage du HEMT.

L'étude analytique du comportement des boucles de rétroaction mises en œuvre montre que ces circuits permettent d'ajouter virtuellement une capacité de valeur $G_V C_V$ en parallèle avec la capacité C_{GD} du composant de puissance et de limiter ainsi les vitesses de commutation en tension (avec G_V : gain du miroir de courant interne, C_V : capacité intégrée utilisée comme capteur de dV/dt).

Enfin, pour terminer cette partie, parmi les résultats issus de la thèse [Th6], il est important de mentionner celui relatif à l'élaboration d'un modèle comportemental performant de commutation d'un transistor HEMT GaN [CCI30].

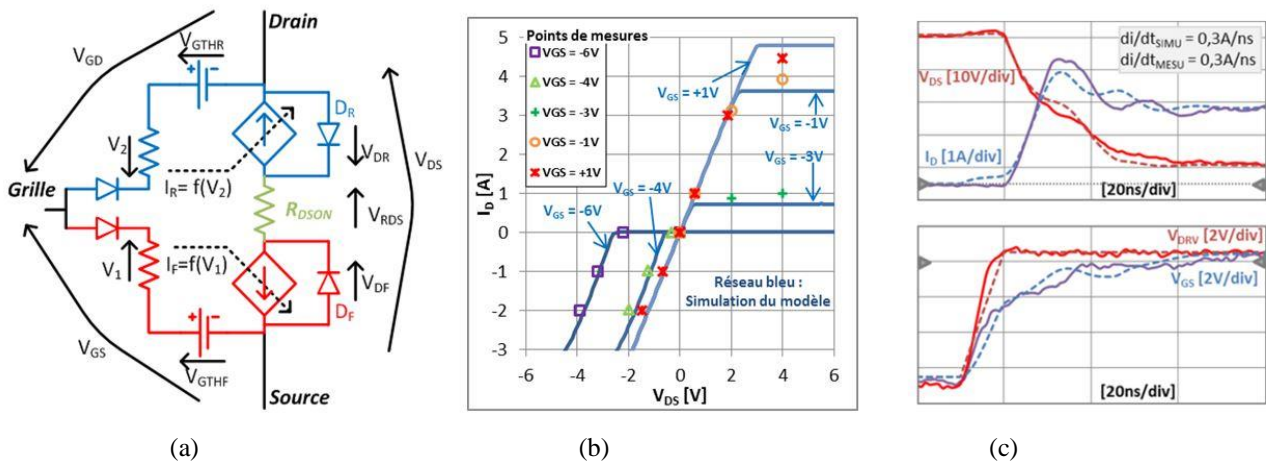


Fig. 40 a) Modèle comportemental symétrique d'un transistor HEMT GaN ; b) Caractéristique statique $I_D=f(V_{DS})$ – Comparaison des résultats fournis par le modèle (courbes bleues) vs mesures au traceur SMU (points); c) Comparaison simulation (pointillés) vs mesures (lignes pleines) à l'amorçage du transistor pour $V_{DC}=40V/I_{CH}=2,4A$.

Le transistor HEMT en conduction inverse ne se comporte pas comme une diode et présente un niveau de tension de conduction élevé. Ceci entraîne l'apparition de pertes additionnelles importantes dans les bras d'onduleur synchrone. Son mode de conduction inverse s'apparente à une conduction à canal formé dont la tension de contrôle est dépendante des conditions de polarisation externes. Le transistor HEMT, par nature symétrique, en conduction inverse, a un mode de fonctionnement lié à la valeur de sa tension V_{GD} (tension influant sur la création du canal) dépendante de la tension V_{DS} (variable, dépendante de l'application, du courant inverse et négative dans ce cas) et de la tension V_{GS} (maintenue fixe et égale à la tension la plus négative du driver V_{DRV}). Cette remarque permet de converger naturellement vers l'élaboration d'un modèle équivalent symétrique présenté sur la Fig. 40a). La comparaison des résultats de simulation fournis par le modèle avec la caractéristique statique du composant réel, en conduction directe et inverse, montre toute la pertinence de l'approche (voir Fig. 40 b)). Afin d'améliorer le modèle pour obtenir un comportement dynamique représentatif des observations, trois capacités non-linéaires dépendantes en tension sont ajoutées (C_{GS} , C_{GD} , C_{DS}). La Fig. 40c) montre une comparaison simulation/mesure sur les formes d'onde en tension et en courant lors de commutations. Ces résultats encourageants permettent de penser que le modèle pourra être utilisé pour la prédiction précise de dV/dt , dI/dt et des pertes liées aux commutations.

Cadre de l'étude	Partenariat RENAULT / LAPLACE, Contribution du CEA-Leti Thèse CIFRE, Doctorant Timothé ROSSIGNOL , Soutenue le 28 mai 2015 Encadrement F. Richardeau, M. Cousineau
Résultats marquants	Mise en œuvre d'un banc de caractérisation de commutations rapides de composants Grand-Gap Développement d'un modèle analytique précis de fronts de commutation dV_{DS}/dt Conception de circuits driver à contre-réaction « large bande » permettant de contrôler les fronts de commutation en tension et en courant (dV_{DS}/dt et dI_D/dt) Obtention d'un modèle comportemental de transistor HEMT GaN précis permettant d'analyser des commutations avec un simulateur de type PSIM ou PLECS.
Publications	[CCI 28], [CCI 30]

2.1.3 Synthèse d'un thyristor HF et conception du circuit Driver associé

Les études présentées ici ont été réalisées dans le cadre de travaux de recherche associés à l'action transversale OSDP (Optimisation Source-Décharge-Procédé) du laboratoire LAPLACE impliquant plusieurs équipes de recherche autour de la conception et l'optimisation dans leur globalité des procédés exploitant une décharge électrique. J'ai alors participé à l'encadrement de plusieurs stages de PFE [M01-04] ainsi qu'à l'encadrement « non-officiel » d'une partie des travaux de thèse de Mr. Raphael Diez [Th Diez]. Le sujet de sa

thèse portait sur « l’Alimentation de puissance d’une lampe exciplexe à décharge à barrière diélectrique, en vue du contrôle du rayonnement ».

Il s’agit d’étudier la réalisation d’un convertisseur tension continue /courant alternatif dédié à l’alimentation d’une lampe DBD (Décharges contrôlées par Barrières Diélectriques). La Fig. 41 a) montre le schéma de principe d’une lampe excimer DBD. Une telle lampe présente pour son alimentation un comportement exclusivement capacitif et nécessite l’apport d’un courant alternatif à haute fréquence de faible amplitude (10-400kHz, 400mA_{c-à-c}). La génération d’arcs électriques au sein d’un plasma froid dus à un apport de charges extérieures induit l’apparition de tensions de plusieurs kV aux bornes du dispositif. La Fig. 41b) montre la topologie retenue pour l’implémentation de l’alimentation de la lampe (alimentation en courant isolée DC/AC) ainsi que la forme d’onde désirée du courant dans la lampe. Son principe est basé sur la pré-charge d’une inductance L ($\approx 160\mu\text{H}$), puis sur l’émission d’un courant traversant la lampe via un transformateur HT (de rapport de transformation 12) dans un sens positif ou négatif selon la position des interrupteurs S_1 et S_1' . L’analyse des interrupteurs dans les phases de conduction B et D montre que ces derniers doivent avoir un comportement de type thyristor : amorçage commandé et blocage spontané au passage à zéro du courant.

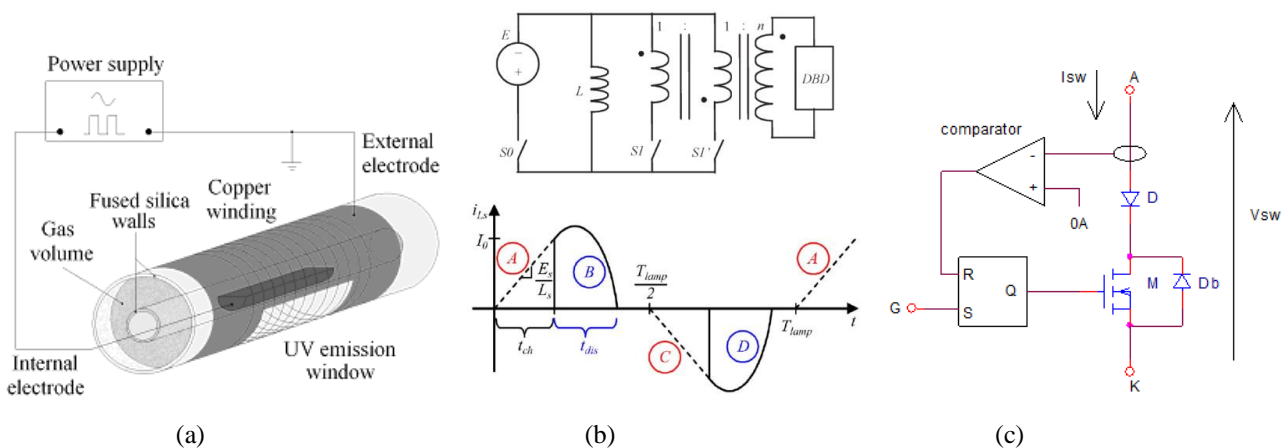


Fig. 41 a) Schéma d’une lampe DBD à configuration coaxiale; b) Topologie de convertisseur en mode courant pulsé et détail des séquences de fonctionnement ; c) Schéma de principe de la synthèse d’un transistor de type thyristor.

Par l’association de composants à semi-conducteur de type diode (commutations spontanées) et transistor (commutations commandées), il est possible de synthétiser tout type d’interrupteur correspondant aux besoins d’une application. Le schéma de la Fig. 41c) montre la solution retenue pour l’implémentation des interrupteurs S_1 et S_1' . Ce circuit permet d’associer les performances d’un transistor MOSFET à calibre en tension élevé, commandable à l’amorçage, présentant des dynamiques de commutation rapides (STP5NK100Z 1000V-3.5A 2.7Ω) avec celles d’une diode de rectification ultrarapide, à tenue en tension inverse élevée destinée à des applications de puissance (MUR4100E 1000V-4A).

L’originalité de l’étude consiste à concevoir une électronique de contrôle locale rapide, à faible encombrement, bénéficiant d’un dispositif d’auto-alimentation et utilisant un capteur de courant large-bande « non-intrusif ». Cette électronique permettra de commander au blocage le transistor MOSFET de façon optimale lors du passage à zéro du courant de l’interrupteur.

La solution permettant de réaliser un capteur de courant « non-intrusif » est montrée par la Fig. 42. Un circuit électronique de proximité scrute la tension V_{DS} du transistor de puissance M . Cette tension V_{DS} est proportionnelle au courant I_{sw} traversant le composant lorsque ce dernier est passant en zone ohmique (comportement résistif $R_{DS(ON)}=2.7\Omega$ pour $V_{GS}=10V$). Lorsque cette tension devient négative, la sortie du comparateur V_{comp} change d’état, indiquant un passage à zéro du courant I_{sw} dans le transistor. Sur le

schéma, la diode D_1 a pour but d'isoler et protéger le circuit de détection lorsque le transistor M est bloqué et qu'une forte tension apparaît entre son Drain et sa Source.

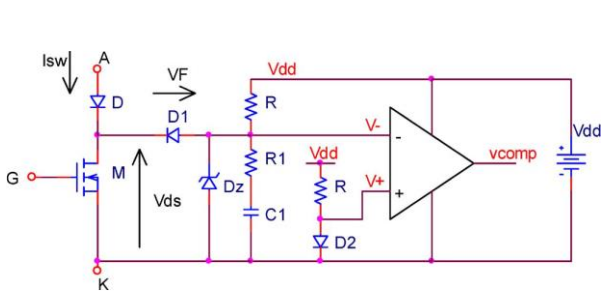


Fig. 42 Circuit de détection de passage à zéro du courant I_{sw} circulant dans le transistor de puissance M .

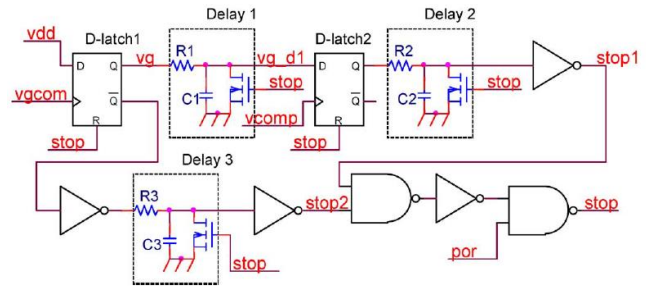


Fig. 43 Circuit de contrôle de la grille du MOSFET.

L'utilisation d'une pré-polarisation (composants R et D_2) et d'un comparateur rapide permet de générer une commande dont le délai est inférieur à 60ns lors d'un événement de passage du courant I_{sw} à zéro. Cette approche permet de réaliser un thyristor de synthèse disponible pour des applications nécessitant des fréquences de découpage très élevées (jusqu'à 500kHz).

Afin de garantir l'immunité de l'électronique de commande aux perturbations générées par les commutations, et également d'assurer le respect de certains délais de sécurité lors du contrôle de la grille du transistor de puissance, un circuit logique, présenté sur la Fig. 43, est ajouté. On notera ici que l'utilisation de portes logiques combinatoires et séquentielles permet de remplacer avantageusement l'usage d'un FPGA par un circuit « simple » peu encombrant et de consommation réduite. Ce circuit implémente trois délais réglables et répond à un chronogramme spécifique défini pour garantir un contrôle optimal du transistor de synthèse (chronogramme disponible dans [RI 04]).

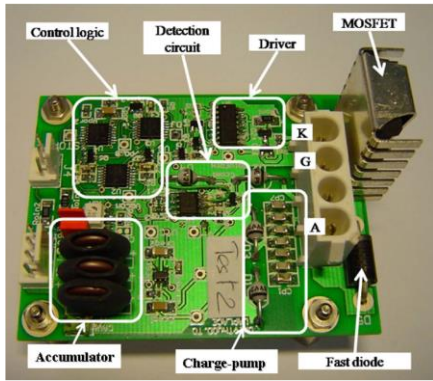


Fig. 44 Implémentation d'un thyristor de synthèse 1000V-4A hautes-fréquences (dimensions 6x5.5 cm²).

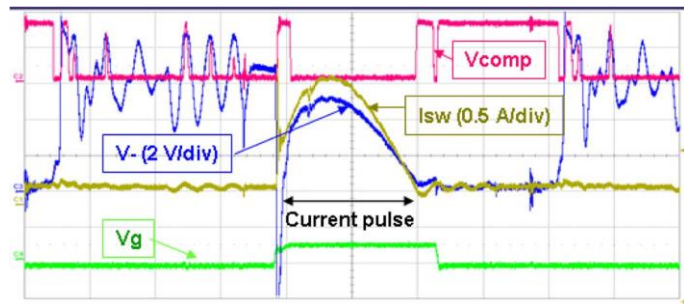


Fig. 45 Mesure de la tension V^- et détection d'un passage à zéro du courant I_{sw} . (2 μ s/div).

La photo du thyristor de synthèse réalisé au laboratoire est montrée par la Fig. 44. L'utilisation de composants CMS permet d'implémenter la commande à proximité du transistor, dans un volume réduit, limitant ainsi la longueur des connexions et permettant d'obtenir des temps de réponse optimaux.

La Fig. 45 montre un résultat expérimental. Il s'agit du comportement du circuit de contrôle lors d'une séquence complète de commutation (amorçage du transistor et passage à zéro du courant) et donne un aperçu de sa rapidité pour l'application visée. On observe que la sortie du comparateur V_{comp} change d'état dès que le courant I_{sw} atteint la valeur zéro de façon quasi-instantanée (à cette échelle temporelle). La tension de grille du transistor M est alors placée à une tension négative après un délai de sécurité ajusté (≈ 200 ns).

Cette étude a également mené à l'élaboration d'un dispositif d'auto-alimentation original pour le circuit Driver. La plupart des circuits d'auto-alimentation proposés dans la littérature sont : soit des alimentations isolées de type Flyback (solution Concept©), soit des dispositifs de charge de condensateur de type ballast [33] (transistor régulé en régime linéaire) ou Bootstrap (charge par le biais d'une diode durant la phase de conduction du transistor LS). Si quelques rares articles proposent d'utiliser des mécanismes de pompe de charges pour la réalisation d'alimentations asymétriques [34][36], aucun n'offre réellement de solution aboutie pour l'obtention d'une alimentation double symétrique.

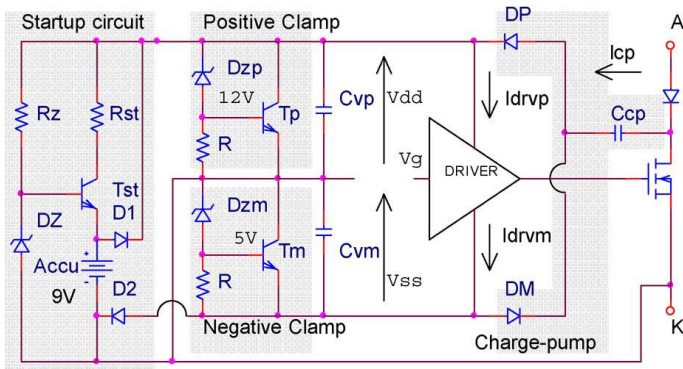


Fig. 46 Circuit d'auto-alimentation du Driver double symétrique et transfert de charges.

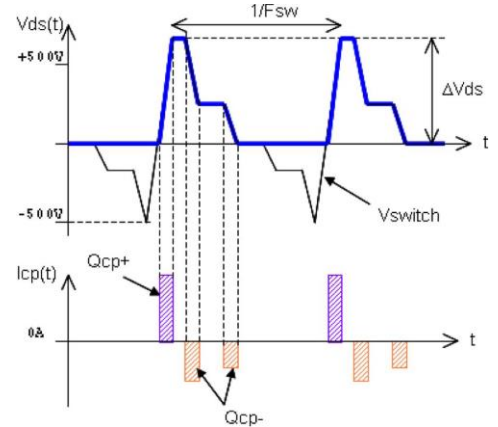


Fig. 47 Transfert de charges positive Q_{CP}^+ et négative Q_{CP}^- à travers C_{CP} en fonction de la forme d'onde de la tension V_{DS} .

Le circuit de la Fig. 46 montre le principe de l'auto-alimentation proposée. Par l'usage d'une capacité C_{CP} connectée au Drain du transistor de puissance et de diodes de faible tenue en tension D_P et D_M , on parvient à prélever des charges au dispositif de puissance lors de chaque commutation du transistor M , au blocage et à l'amorçage, dans le but de générer des tensions internes positive et négative V_{dd} et V_{ss} . Il s'agit d'un circuit de conversion AC/DC à pompe de charges. La Fig. 47 montre le principe de transfert de charges obtenu en fonction de la forme d'onde de la tension V_{DS} du transistor. Les deux tensions générées V_{dd} et V_{ss} seront limitées en amplitude grâce à la présence de deux circuits de « clamp ».

Pour que le dispositif d'auto-alimentation fonctionne correctement, la présence de commutations est nécessaire. Aussi, au démarrage une alimentation auxiliaire est requise. L'usage d'un accumulateur local, rechargé au repos par le biais un transistor ballast, est proposé (voir circuit startup Fig. 46).

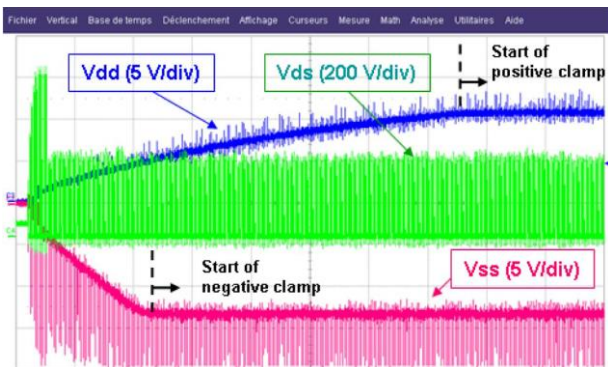


Fig. 48 Comportement des tensions V_{dd} et V_{ss} du circuit d'auto-alimentation du Driver au démarrage (500 μ s/div).

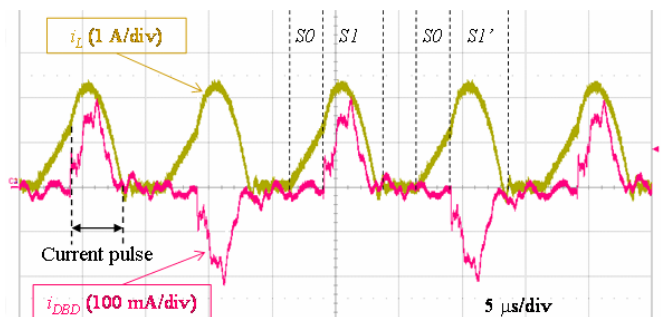


Fig. 49 Alimentation de la lampe DBD par le courant du convertisseur, qui utilise trois thyristors de synthèse hautes-fréquences. (i_L courant de l'inductance, i_{DBD} courant dans la lampe, 5 μ s/div).

La Fig. 48 montre le comportement du circuit d'auto-alimentation lors d'un démarrage du dispositif. Les temps d'établissement des tensions V_{dd} et V_{ss} sont principalement liés à la quantité de charges transmises

durant chaque commutation (fonction de la valeur de C_{CP} et de la tension de bus de l'application $V_{DS(max)}$), à la fréquence de découpage F_{dec} du dispositif et à la consommation moyenne du circuit Driver.

Enfin, les résultats liés à l'utilisation des thyristors de synthèse pour l'implémentation de l'alimentation de la lampe sont présentés sur la Fig. 49. Ces résultats encourageants ouvrent la voie à un nouveau champ d'applications possibles utilisant des composants de puissance de type thyristors, jusqu'alors limité à l'élaboration de hacheurs fonctionnant à des fréquences de découpage très faibles.

Cadre de l'étude	Action Transversale OSDP, contribution aux travaux de thèse de Mr. Rafael DIEZ MEDINA, Soutenue le 16 octobre 2008 Encadrement Stages Master Dou ZHIFENG 2007, Sébastien LARCHER 2008
Résultats marquants	Synthèse d'un interrupteur de type thyristor pour applications HF Mise en œuvre d'un détecteur de passage à zéro du courant non-intrusif rapide Conception et utilisation d'un circuit d'auto-alimentation double symétrique de circuit Driver à faible encombrement. Mise en œuvre d'une alimentation de lampe DBD à thyristor de synthèse.
Publications	[RI 04], [RI 05], [RI 07], [CCI 18]

2.1.4 Conception d'un circuit Driver pour interrupteur bidirectionnel en tension et en courant

Voici un deuxième exemple de synthèse d'interrupteur spécifique, réalisé lui aussi par l'usage de composants à semi-conducteur à amorçage et blocage commandés ou spontanés (transistor et diode).

Ces travaux ont été menés dans le cadre d'une collaboration de type BQR entre l'équipe CS (Convertisseurs Statiques) du LAPLACE et l'équipe ISGE (Intégration de Systèmes de Gestion de l'Energie) du LAAS. L'objectif de cette étude est d'obtenir la synthèse d'un interrupteur bidirectionnel en tension et en courant. Cet interrupteur doit présenter des propriétés d'auto-commutation afin de pouvoir simplifier la mise en œuvre de la commande d'un hacheur AC/AC. Toujours dans le but de simplifier l'implémentation du dispositif, le circuit Driver devra également comporter sa propre auto-alimentation.

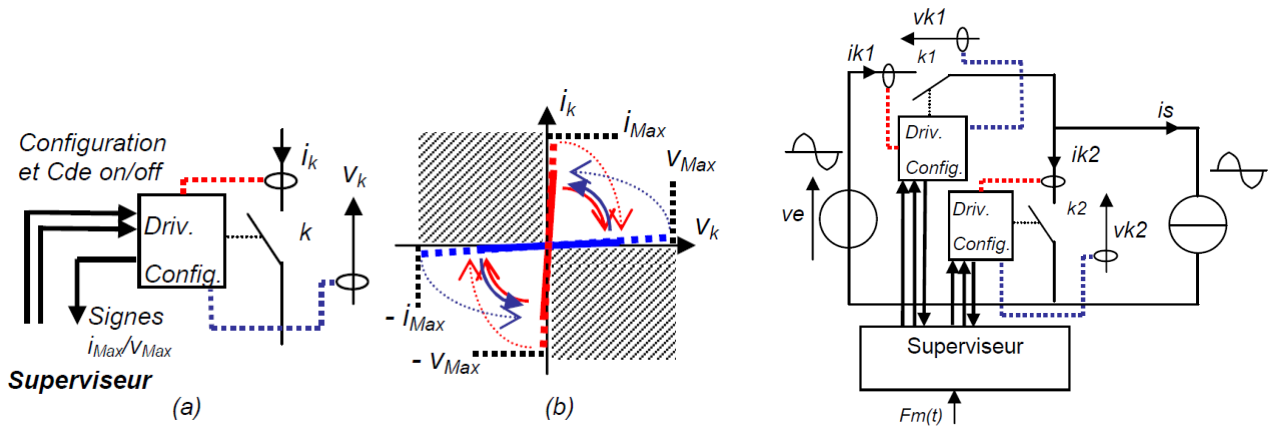


Fig. 50 a) Interrupteur k contrôlable par un superviseur ; b) Fonctionnement 4 quadrants (\rightarrow commutation commandée, $--\rightarrow$ commutation spontanée sur seuil).

Fig. 51 Hacheur AC/AC à commutations configurables ($F_m(t)$ signal modulant).

La Fig. 50a) montre le schéma de principe de l'interrupteur Bi-Bi (Bidirectionnel en tension et Bidirectionnel en courant) environné de son électronique de contrôle. Pour obtenir un interrupteur entièrement configurable, des communications locales avec un superviseur sont nécessaires, ainsi que la mise en œuvre de deux capteurs (l'un en courant et l'autre en tension). La Fig. 50 montre le comportement quatre quadrants souhaité de l'interrupteur dans un plan I_k vs V_k . On souhaite en effet disposer d'un interrupteur Bi-Bi pouvant être soit commandé à l'amorçage et au blocage pour des courants et tensions de mêmes

signes (tous deux positifs ou négatifs), soit présenter des propriétés d'auto-commutation (amorçage et blocage spontanés) lorsque des conditions de sur-courant ou de surtension sont observées.

L'étude du dispositif de la Fig. 51 montre que la commutation commandée au blocage (ou à l'amorçage) de l'un des deux interrupteurs Bi-Bi entraînera l'amorçage (ou le blocage) spontané de l'interrupteur Bi-Bi dual, du moment que ce dernier comporte des propriétés d'auto-commutation en sur-courant et en surtension. Dans un cycle complet, les mécanismes d'auto-commutation apparaissent dans quatre cas de figure obtenus pour une tension V_k positive ou négative et un courant I_k positif ou négatif (voir explications détaillées dans [CCN 02]).

Le principe de réalisation de cet interrupteur est présenté sur la Fig. 52. La fonction d'interrupteur bidirectionnel en courant et en tension est obtenue par la mise en série (tête-bêche) de deux transistors MOSFET incluant leurs diodes de corps (parallèle inverse).

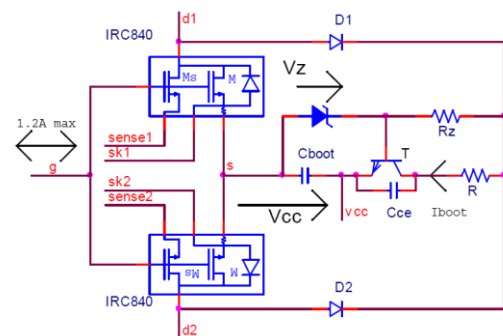
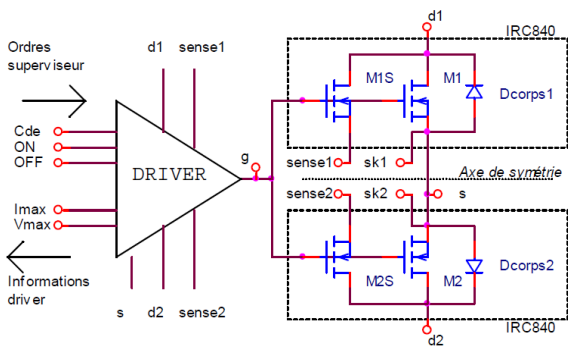


Fig. 52 Interrupteur bidirectionnel et son électronique Fig. 53 Circuit d'auto-alimentation symétrique de commande rapprochée (les ronds montrent les interfaces d'entrée/sortie).

Avec une telle configuration, ce nouveau composant ne présente pas de commutation spontanée au blocage possible une fois le canal formé dans les transistors M_1 et M_2 . Il est alors nécessaire de réaliser un circuit Driver ayant accès aux informations courant/tension du composant et capable de réaliser les lois de commande d'auto-commutation désirées.

L'usage d'un transistor SenseFet (de fort ratio = 2800) va nous permettre de réaliser un capteur de courant « non intrusif ». La Fig. 54 montre la mise en place d'une boucle active de recopie de courant constituée de d'un AOP, d'un transistor M_{C1} et utilisant un transistor SenseFet. Cette électronique locale, rapide, large-bande, donne une image précise de la forme d'onde temporelle du courant circulant dans le transistor de puissance.

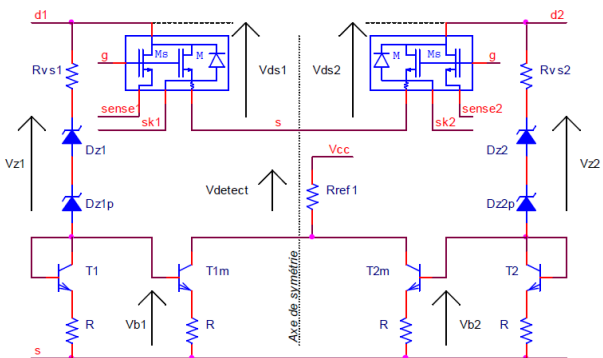
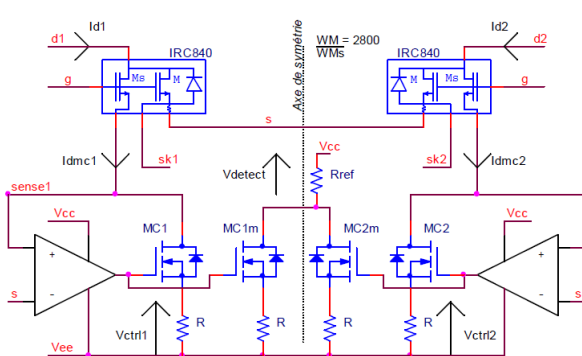


Fig. 54 Circuit de détection de sur-courant.

Fig. 55 Circuit de détection de surtension.

Cette structure est dupliquée de façon symétrique pour traiter les deux cas de courant positif et négatif. L'usage de miroirs de courant (M_{C1} - M_{C1m} et M_{C2} - M_{C2m}) va permettre de réaliser une fonction « OU »

analogique. Ainsi la lecture de la tension aux bornes d'une résistance R_{ref} nous indiquera l'apparition éventuelle d'un sur-courant dans l'interrupteur de puissance.

De façon similaire, la Fig. 55 montre la mise en place d'une électronique de détection de surtension. Elle est constituée des diodes Zener D_{z1} , D_{z1p} , des résistances R_{vs1} , R et du transistor T_1 . Cette structure est dupliquée de façon symétrique pour traiter les deux cas de surtension positive et négative. Ici aussi, l'usage de miroirs de courant (T_1-T_{1m} et T_2-T_{2m}) va permettre de réaliser une fonction « OU » analogique. Ainsi, la lecture de la tension aux bornes d'une résistance R_{ref1} nous indiquera l'apparition éventuelle d'une surtension aux bornes de l'interrupteur de puissance Bi-Bi.

A l'aide de ces indicateurs et pour mettre en œuvre la propriété d'auto-commutation, le circuit driver imposera soit un blocage du transistor dans le cas de l'apparition d'un sur-courant, soit un amorçage du transistor dans le cas de l'apparition d'une surtension.

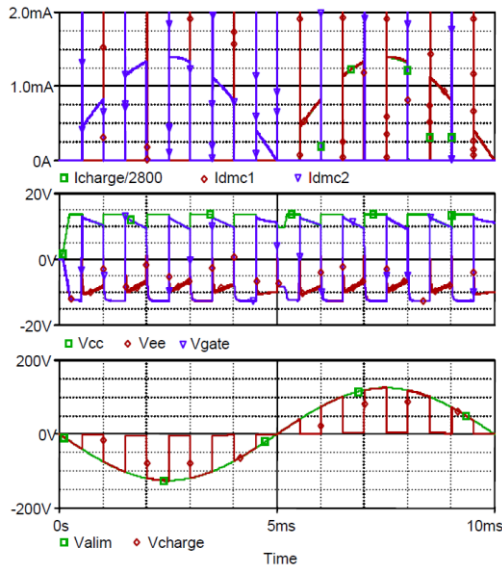


Fig. 56 Simulation PSpice du Hacheur AC/AC sur charge résistive (capteur de courant symétrique, tension grille avec alimentations Driver, tensions de bus et de charge).

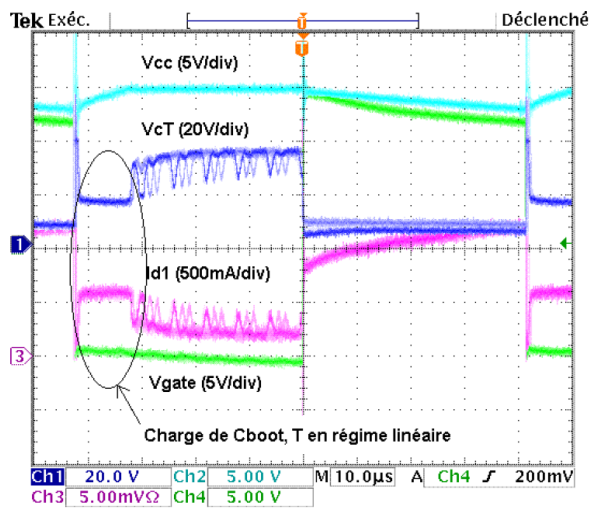


Fig. 57 Auto-alimentation : charge de la capacité C_{boot} (V_{cT} : tension collecteur du transistor bipolaire).

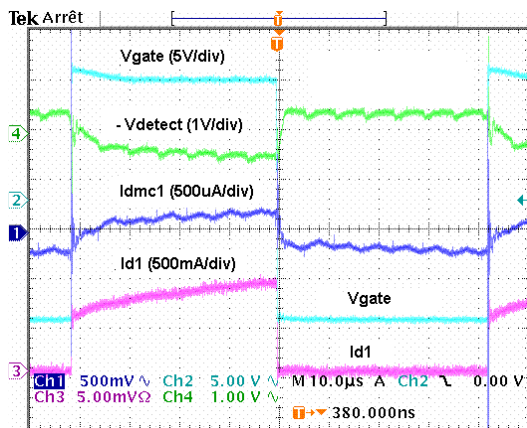


Fig. 58 Recopie du courant de charge et détection de seuil.

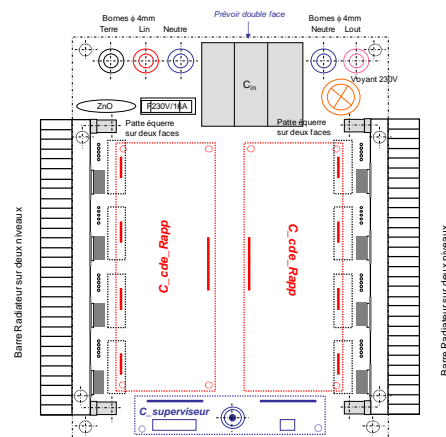


Fig. 59 Carte bras d'onduleur implémentant deux interrupteurs Bi-Bi constitués de quatre transistors MOSFET chacun (application hacheur AC/AC 500V/16A).

De plus, afin de tirer profit de la nature symétrique de la topologie du composant et d'offrir au circuit driver un dispositif d'auto-alimentation, le circuit de la Fig. 53 est implémenté. Il s'agit d'une alimentation de type Bootstrap dont l'originalité est de prélever l'énergie soit sur le drain d_1 du transistor M_1 , soit sur le drain d_2 du transistor M_2 , selon le signe de la tension présente aux bornes de l'interrupteur Bi-Bi.

Les Fig. 56, Fig. 57 et Fig. 58 montrent respectivement les résultats de simulation et ceux issus de mesures du circuit de Bootstrap et du capteur de courant. Ces résultats attestent du bon fonctionnement de chacun des circuits de commande, de recopie/détection et d'auto-alimentation pour une application hacheur AC/AC 50Hz 300V/4A. La Fig. 59 montre le principe de réalisation d'une carte PCB symétrique implémentant deux interrupteurs Bi-Bi.

La structure symétrique flottante obtenue pour ce circuit de contrôle Driver (référéncé seulement aux sources communes des deux transistors) lui donne un caractère universel dans le sens où tout type de transistor unipolaire (MOSFET, JFET, IGBT) peut être piloté par lui et ce, quelle que soit sa position dans le dispositif de puissance (interrupteur High-side, Low-side pour applications onduleur, redresseur synchrone, hacheur).

Notons que l'obtention d'une version intégrée du driver et de son utilisation avec des interrupteurs MOSFET issus de la filière Silicium du LAAS est restée à l'étape de projet.

Cadre de l'étude	Activité interne LAPLACE associée à un Projet BQR interdisciplinaire LAPLACE / LAAS-CNRS. M. Cousineau, F. Richardeau
Résultats marquants	Principes d'auto-commutation mis en œuvre pour la commande d'un Hacheur AC/AC. Conception d'un circuit Driver dédié au contrôle d'un interrupteur bidirectionnel en tension et en courant implémentant un circuit d'auto-alimentation. Implémentation au sein du circuit Driver de fonctionnalités d'auto-commutation (amorçage tension max et/ou blocage courant max)
Publications	[CCN 02], [RI 02]

2.1.5 Monitoring et protection : contrôle de composants Normally-ON

L'utilisation de composants « Normally-ON » pour la réalisation de bras d'onduleur est très souvent évitée pour des raisons de sécurité. En effet, ces composants présentent une tension de seuil négative et font apparaître un canal formé conducteur lorsqu'une tension de contrôle nulle est appliquée entre leur Grille et leur Source ($V_{GS}=0V$). Il est nécessaire de disposer d'alimentations symétriques (positive et négative) au niveau de l'étage Driver pour être en mesure de polariser correctement la grille à une tension négative et garantir ainsi une mise à l'état OFF du composant lors de son blocage ($V_{GS} = V_{SS} < 0V$). Cependant, la perte malencontreuse de l'alimentation négative (due à la présence d'un court-circuit ou d'une surconsommation du driver par exemple) conduit à une mise à l'état ON du composant de puissance occasionnant alors un réamorçage non désiré.

Dans le cas d'un bras d'onduleur, une telle défaillance peut se traduire par la mise en court-circuit de la tension de bus (alimentation du circuit de puissance) et par la destruction *in fine* de l'un des composants à semi-conducteur présents dans la maille de commutation.

Toujours dans le cadre des travaux de thèse de Mr Timothé Rossignol [Th6], une solution de circuit de monitoring et de protection a été proposée et évaluée. Les Fig. 60 et Fig. 61 montrent le principe du dispositif étudié :

- une fonction de monitoring est assurée par l'observation du courant de l'alimentation de puissance d'une part (FP1), et de l'état des tensions négatives des circuits Driver d'autre part (FP2 et FP2').
- une protection est assurée par la mise en place d'un interrupteur fort courant, inséré dans la maille de commutation et contrôlé par un circuit de prise de décision rapide (FP4).

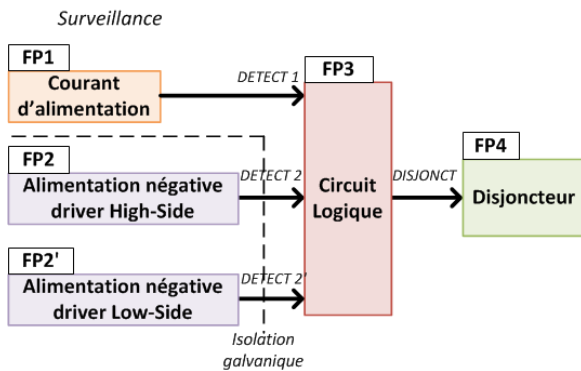


Fig. 60 Synoptique du cahier des charges du circuit disjoncteur.

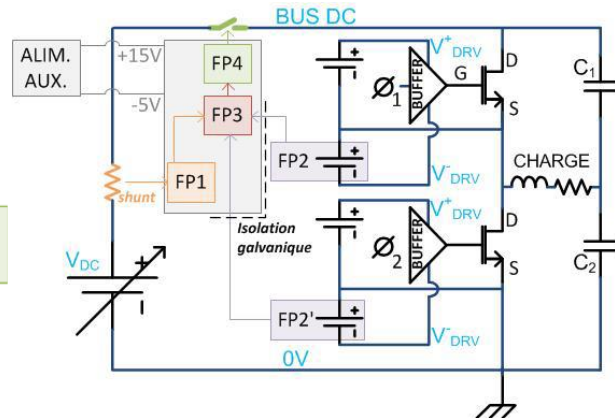


Fig. 61 Illustration de la mise en œuvre du circuit disjoncteur.

Chacune des quatre fonctions présentes dans ce dispositif doit être suffisamment rapide pour prévenir toute destruction en cas de défaillance. Pour cette raison, des électroniques rapides, placées à proximité des éléments concernés, vont être proposées.

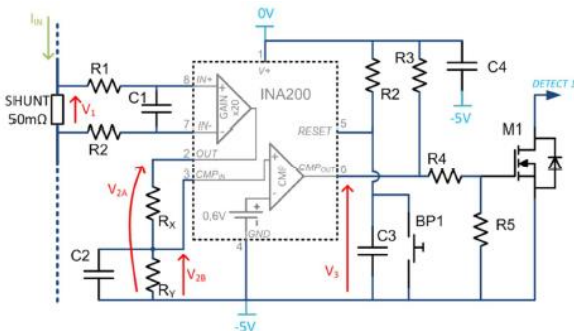


Fig. 62 Schéma de détection d'un dépassement de courant et circuit disjoncteur.

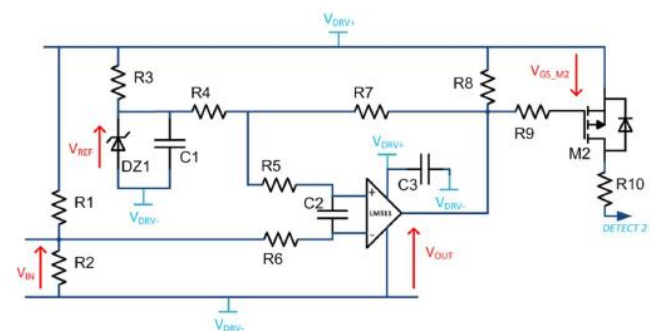


Fig. 63 Schéma du circuit de surveillance de l'alimentation négative du driver.

La Fig. 62 montre le principe du capteur de courant délivré par l'alimentation de puissance. Un shunt est placé en série dans la maille de puissance et délivre une tension proportionnelle au courant. Cette tension, préalablement filtrée pour retirer tout transitoire inutile, est ensuite comparée à une tension de seuil prédéfinie. Le contrôle de la grille d'un transistor M_1 configuré en « drain ouvert » permettra de transmettre un premier signal de détection de défaillances.

La Fig. 63 montre le circuit de détection de perte d'alimentation négative du circuit Driver. Sa rapidité est liée à celle du comparateur (LM311 de temps de réponse = 165ns) qui est implémenté et qui a pour fonction de comparer deux tensions : l'une fixe V_{REF} référencée à la tension la plus négative V_{DRV-} et l'autre variable V_{IN} proportionnelle à l'écart de tensions positive et négative du driver. Dès qu'un seuil est franchi (correspondant à la perte de l'alimentation négative), le transistor M_2 , configuré en « drain ouvert » également, transmet un signal de détection de défaillances.

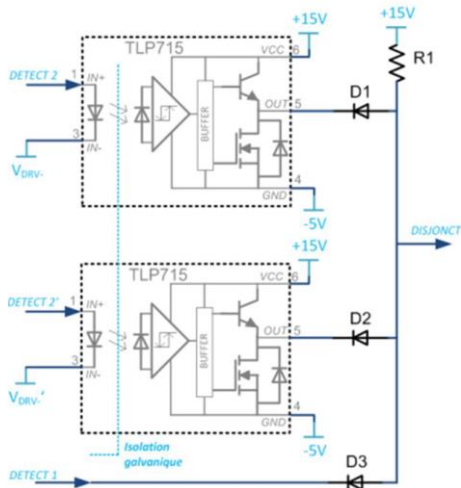


Fig. 64 FP3 : Schéma du circuit de logique sécuritaire.

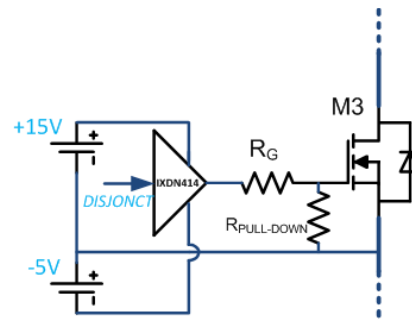


Fig. 65 FP4 : Schéma de détection d'un dépassement de courant et circuit disjoncteur.

Les trois signaux de détection de défaillance, issus des circuits de monitoring, vont être acheminés jusqu'au circuit de la Fig. 64. Ce dernier a pour but d'isoler en tension les signaux de détection de défaillance et de réaliser une fonction « OU » analogique à l'aide des diodes D_1 , D_2 , D_3 et de la résistance R_1 .

Enfin, le signal résultant, représentatif de la détection d'une défaillance dans le dispositif de puissance, est transmis au disjoncteur électronique montré par la Fig. 65.

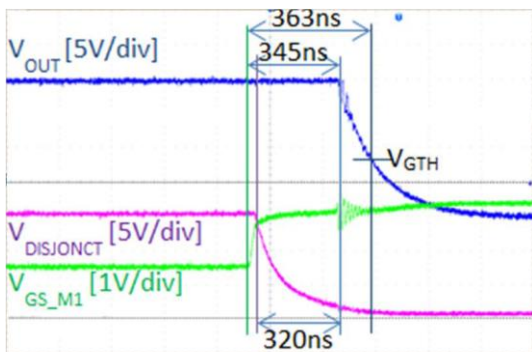


Fig. 66 Observation de la détection d'un dépassement de courant.

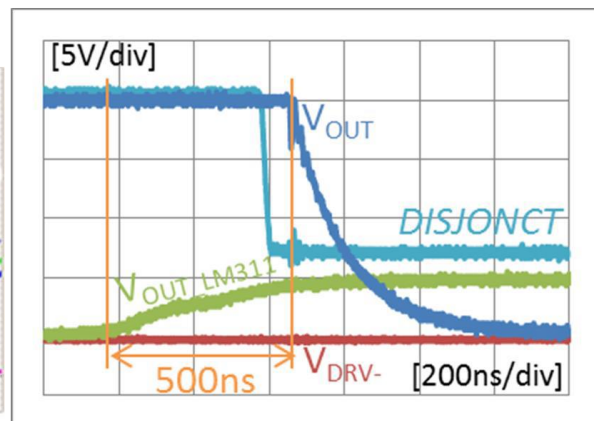


Fig. 67 Observation de la détection d'une perte de l'alimentation négative : estimation du temps de réponse.

Les résultats expérimentaux obtenus sont présentés par les Fig. 66 et Fig. 67. Elles montrent clairement, que l'usage de composants discrets CMS pour la réalisation des fonctions de monitoring permet d'obtenir, dans le meilleur des cas, des temps de réponse proches de 500 μ s.

Ces premiers résultats encourageants peuvent être améliorés en terme de rapidité de temps de réponse par l'insertion des électroniques de détection de défaillance au sein même de la puce driver.

Cadre de l'étude	Partenariat RENAULT / LAPLACE, Contribution du CEA-Leti Thèse CIFRE, Doctorant Timothé ROSSIGNOL , Soutenue le 28 mai 2015 Encadrement F. Richardeau, M. Cousineau
Résultats marquants	Conception d'une électronique rapide de détection de défaillance (sur-courant, sous-tension, OU analogique) Mise en sécurité d'un bras d'onduleur en cas de défaillance Protection structurelle pour l'utilisation de transistors Normally-ON
Publications	[CCI 28], [CCI 30]

2.1.6 Bilan sur la partie « Driver »

Afin de répondre aux enjeux actuels de l'électronique de puissance moderne (forte intégration de puissance, faible coût, rendements élevés), des efforts continus sont menés sur la conception et l'optimisation des électroniques de contrôle des composants à semi-conducteur Grand-Gap des convertisseurs statiques. Le composant « Driver » se trouve être un élément clé de la maîtrise des mécanismes de commutation. Il permet à la fois de contrôler l'état des interrupteurs à semi-conducteur (bloqué, passant), de déterminer la durée des « temps-morts », de maîtriser la rapidité des fronts de commutation, de fournir des fonctionnalités de surveillance et de sécurité (surtension, sur-courant, température) et également d'échanger des informations avec un organe central supervisant la commande du dispositif. Les problématiques liées à l'implémentation de ses alimentations (asymétrique, symétriques, isolées ou non, auto-générées) et l'isolement de ses commandes (sensibilité aux dv/dt, isolation mode-commun) sont également à prendre en considération. Il s'agit d'un domaine d'étude complet.

On peut conclure ici que l'ensemble des travaux relatifs à la conception de circuits Driver que j'ai pu mener au laboratoire ces dernières années a contribué à ne couvrir qu'une partie seulement des problématiques de ce domaine d'étude.

L'étendue de ces travaux peut se résumer de la façon suivante :

- Analyse de l'impact CEM des fronts de commutation,
- Conception de circuits actifs ultra-rapides de maîtrise des fronts de commutation,
- Etude et mise en œuvre de dispositifs d'auto-alimentation spécifiques : principe ballast symétrique ou système à transfert de charges peu dissipatif à faible encombrement,
- Implémentation de fonctions d'auto-commutation : blocage spontané à sur-courant ou amorçage spontané à surtension,
- Synthèse d'interrupteurs spécifiques : thyristor pour application HF, interrupteur bidirectionnel en tension et en courant,
- Mise en œuvre de protections pour l'utilisation de composant « Normally-ON »

L'ensemble de ces activités a été réalisé soit par le biais de l'encadrement de travaux de thèses ou l'accompagnement de stages de fin d'étude (niveau M2) s'inscrivant dans des partenariats académiques et/ou industriels, soit par des contributions personnelles en soutien à des actions de recherche internes au laboratoire LAPLACE (activités OSDP, BRQ).

Notons enfin qu'une réalisation intégrée sur silicium en techno CMOS HV 50V de circuits Driver complets pour la commande de bras d'onduleur a été effectuée sous ma direction au laboratoire lors de ces dernières années. Pour des raisons pratiques, ce point sera abordé et détaillé dans le chapitre suivant, chapitre dédié au contrôle des convertisseurs multicellulaires.

2.2 ÉTUDE ET MISE EN ŒUVRE DE LA COMMANDE DÉCENTRALISÉE DE CONVERTISSEURS MULTICELLULAIRES

2.2.1 Présentation de l'étude

Les études qui vont être abordées dans ce chapitre concernent l'élaboration et la mise en œuvre d'un principe de contrôle de convertisseur multicellulaire innovant.

Cette méthode de contrôle singulière, appelée « commande décentralisée », fortement inspirée de l'observation des tendances en conception des alimentations multiphase de microprocesseurs (Voltage Regulator Module ou VRM), offre des avantages importants en termes de simplicité de mise en œuvre de la commande et de capacité de reconfiguration des dispositifs de conversion. Des résultats très encourageants ont d'ores et déjà été obtenus pour la conception d'alimentations multiphase parallèle faibles tensions forts courants. Aujourd'hui, des répercussions inattendues dans d'autres domaines d'application, comme celui notamment de la très forte puissance (réseaux électriques) pour le contrôle de convertisseurs multicellulaires série HVDC de type MMC ou STATCOM, sont observées. Les études que j'ai menées sur ce sujet représentent, à elles seules, une bonne moitié de l'ensemble de mes activités scientifiques au laboratoire.

Dans son principe, la décentralisation de la commande consiste à reporter « au niveau de la cellule de commutation » les calculs nécessaires à la génération des signaux MLI du convertisseur. La Fig. 25 montre le cas d'une commande centralisée classique. Celle-ci implémente dans un même organe central, appelé superviseur, les trois fonctions nécessaires au contrôle du dispositif, à savoir : la génération de porteuses entrelacées (en vert), un régulateur de tension de charge (en rouge) et un dispositif d'équilibrage des courants (en jaune). La Fig. 69 montre l'objectif de l'étude qui consiste à faire disparaître le superviseur en reportant l'ensemble des calculs en local, au niveau de chaque cellule de commutation propre à chaque branche du convertisseur.

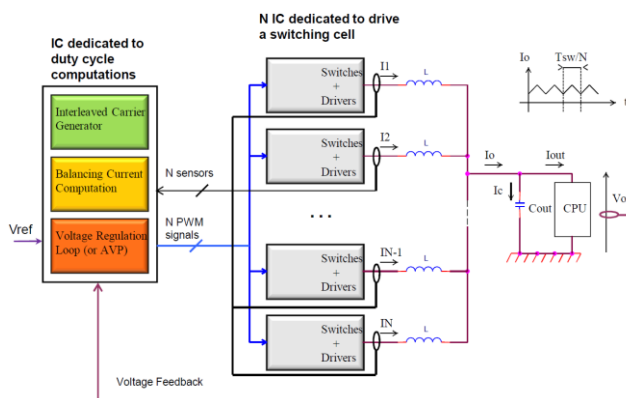


Fig. 68 Architecture de contrôle classique d'un convertisseur multiphase : présence de trois fonctions principales dédiées à la génération des signaux MLI dans un organe de contrôle centralisé.

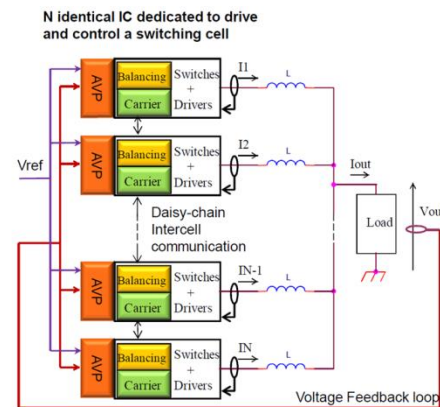


Fig. 69 Objectif de l'étude : décentralisation des trois fonctions nécessaires au contrôle du convertisseur multiphase.

En guise d'introduction, posons-nous deux questions importantes et tentons d'y répondre :

- En quoi consiste la décentralisation d'une fonction ?
- Peut-on énumérer les étapes pour y parvenir, ou du moins fournir quelques règles pour nous aider ?

Avant d'aborder en détail les études de décentralisation qui ont été menées dans le cadre de ces travaux de recherche, on peut essayer de dresser une liste des règles à respecter pour décentraliser une fonction.

- Tout d'abord, la fonction décentralisée doit permettre d'obtenir un résultat d'ensemble similaire à celui fourni par sa version centralisée d'origine,
- On doit chercher à la définir de manière « locale » : elle n'a pas accès à toutes les informations du système, ne doit pas faire appel à des grandeurs communes aux cellules,
- Elle doit présenter un caractère « universel », c.-à-d. que l'on doit pouvoir la reproduire à l'identique pour toutes les branches du convertisseur,
- Pour mener ses propres calculs, elle ne peut échanger des informations qu'avec ses proches voisins « qui lui sont identiques ».

Le respect de ces quelques Règles de Décentralisation (RD) devrait permettre, si l'on y parvient, d'obtenir la décentralisation totale d'une fonction quelconque.

On se propose maintenant de montrer de façon synthétique les diverses étapes qui ont mené à la solution finale désirée représentée sur la Fig. 69.

2.2.2 Principe d'auto-entrelacement de signaux de porteuses triangulaires

Les travaux présentés dans ce paragraphe ont été réalisés dans le cadre de la thèse de Mr Mathieu Le Bolloch [Th04].

On souhaite dans un premier temps décentraliser la fonction de génération des porteuses entrelacées d'un convertisseur multicellulaire. Pour ce faire, on doit être en mesure de concevoir un circuit, localisé à proximité de chaque cellule de commutation, capable de générer sa propre porteuse triangulaire locale dont la phase (sa position relative) sera ajustée par l'usage de communications de proximité (de voisinage). Le réglage local des phases de chaque porteuse aura pour conséquence d'obtenir un entrelacement parfait des signaux de commande, et ce, pour un nombre quelconque de cellules composant le convertisseur. Le circuit ainsi conçu pourra s'apparenter à un *générateur de porteuse à auto-alignement en phase*.

Plusieurs approches peuvent être envisagées pour l'implémentation de cette fonction. En effet, lorsque l'on observe l'alignement des porteuses d'un dispositif à commandes entrelacées comportant N cellules, on peut faire les deux remarques suivantes :

- Chaque porteuse est positionnée exactement au centre de ses deux porteuses adjacentes,
- La pente d'une porteuse (pour un signal triangulaire) change de signe lorsque ses deux porteuses adjacentes se croisent.

Chacune de ces deux remarques va donner lieu à des stratégies différentes d'implémentation de cette fonction.

2.2.2.1 Première stratégie d'implémentation

La première solution proposée en suivant les Règles de Décentralisation (RD) consiste :

- à réaliser un générateur de porteuse triangulaire « local »,
- à ne pas faire appel, pour le réglage de sa phase, à une donnée commune à l'ensemble des cellules du dispositif,
- et à ajuster correctement sa phase par observation des positions des porteuses des cellules voisines.

Selon la première remarque, dans un dispositif correctement entrelacé « chaque porteuse est positionnée exactement au centre de ses deux porteuses adjacentes ». On va donc réaliser un générateur de porteuse triangulaire capable de modifier sa phase afin de « se centrer » par rapport aux porteuses de ses cellules voisines.

Si tous les circuits générateurs de porteuse agissent ainsi et s'ils sont connectés entre eux dans une configuration chaînée, on peut s'attendre à ce que le système converge vers l'entrelacement désiré.

La Fig. 70a) montre un exemple de réalisation d'un générateur de signal triangulaire. Le circuit est composé d'un trigger de Schmitt utilisant deux seuils haut et bas (V_h , V_l) et d'un générateur de rampe (deux sources de courant I et $2I$ et une capacité C).

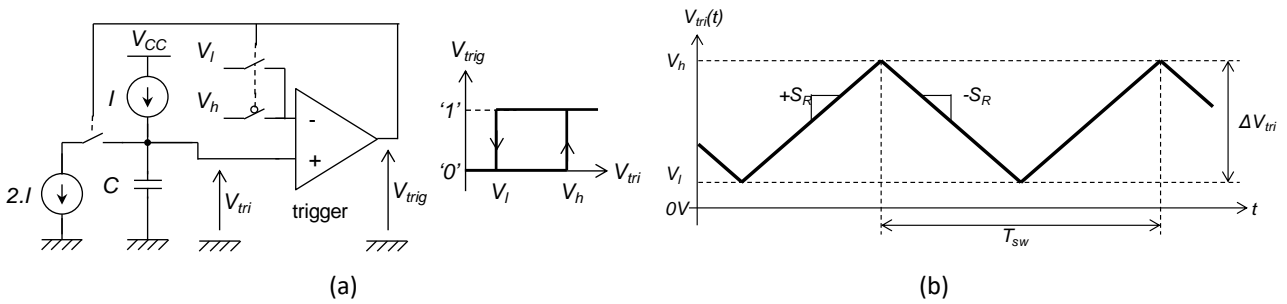


Fig. 70 Principe de génération d'une porteuse triangulaire: a) Schéma de principe; b) Forme d'onde du signal obtenu.

Le signal triangulaire alors obtenu, montré sur la Fig. 70b), n'a pas de phase imposée. La Fig. 71a) montre le principe d'obtention d'un signal analogique contenant l'information de la phase désirée. Il s'agit de faire la différence des signaux des deux porteuses voisines et de considérer que le passage à zéro de ce nouveau signal doit correspondre à un changement de pente de la porteuse locale générée. Afin d'imposer la phase de la porteuse locale générée, ce nouveau signal V_{diff} est alors superposé aux seuils du trigger, comme le montre la Fig. 71b).

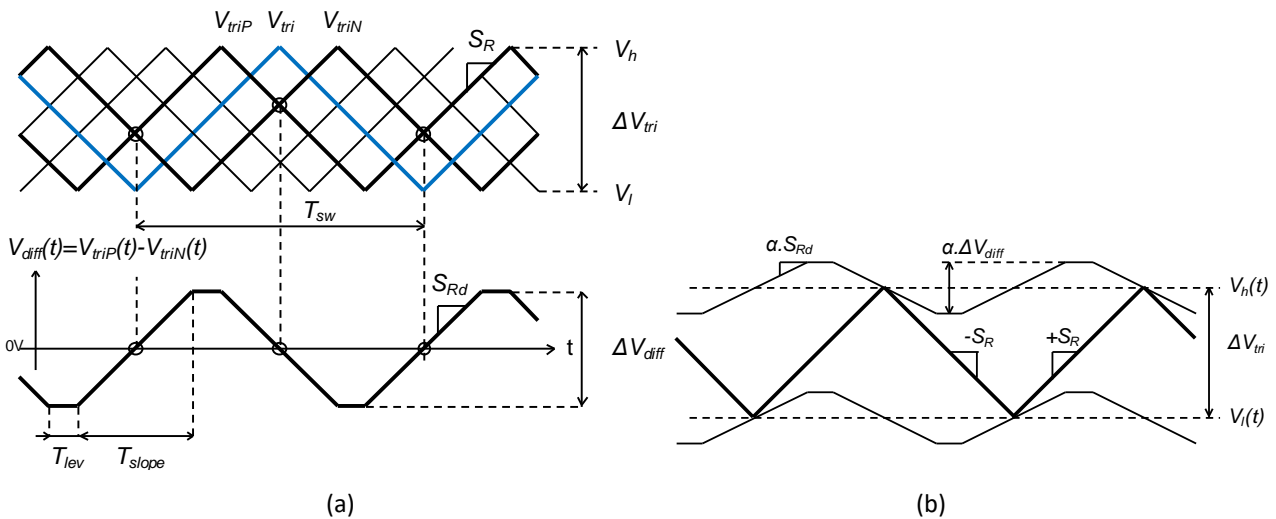


Fig. 71 a) La différence des signaux des porteuses précédente et suivante fournit une information sur la phase du signal V_{tri} ; b) Etat d'équilibre attendu pour le signal triangulaire V_{tri} utilisant le signal $V_{triP}(t) - V_{triN}(t)$ ajouté sur les seuils V_h et V_l du trigger de Schmitt.

Cette astuce permet de « guider en phase » la génération de la porteuse triangulaire locale.

En effet, les Fig. 72a) et Fig. 72b) montrent respectivement la génération de ce signal local triangulaire dans des cas d'avance de phase et de retard de phase. On observe que, dans les deux cas, le signal converge vers la position attendue à la période suivante. A terme, le signal généré n'a pas d'autre choix que de se retrouver dans la position décrite par la Fig. 71b) qui représente la position désirée.

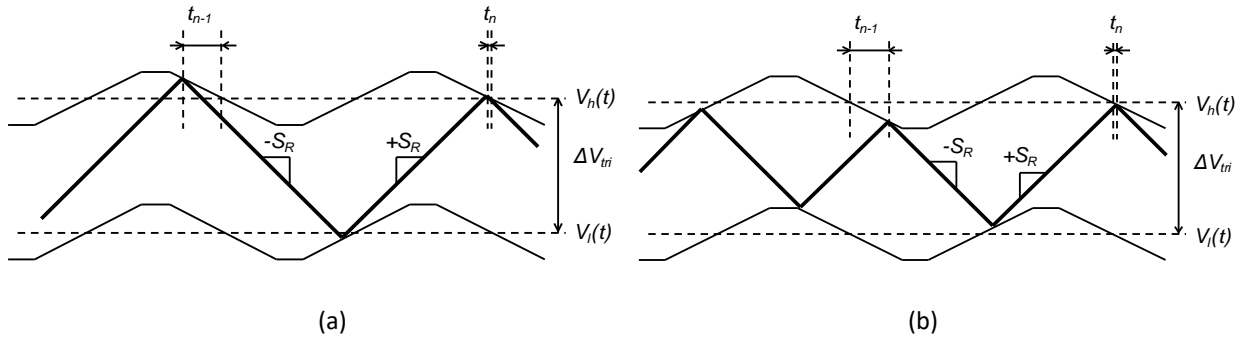


Fig. 72 Etude de la convergence du signal V_{tri} vers sa position finale (les pentes S_{R+} et S_{R-} étant imposées et invariantes): a) Cas avance de phase; b) Cas retard de phase (dans les deux cas $t_n < t_{n-1}$).

Il reste maintenant à considérer la question du démarrage d'un tel dispositif. En effet, lors d'une mise en service du système, si toutes les porteuses triangulaires « démarrent » avec une phase identique, la notion de « position entre les voisins » n'a pas de sens. Il est donc nécessaire de prévoir un déphasage initial sur au moins une des porteuses présentes afin d'initier un départ de déplacement relatif des porteuses. A terme, on souhaite observer un déplacement des signaux convergeant vers l'entrelacement attendu.

Une analogie peut être faite avec le comportement d'un pendule élémentaire (voir Fig. 73). Ce dernier présente deux points d'équilibre dont l'un est stable (position du bas) et l'autre non (position du haut). La position de départ qui consiste à considérer toutes les porteuses confondues (de phases identiques) correspond à l'équilibre instable du pendule. En effet, un simple décalage en phase d'une des porteuses du système entraîne un déplacement relatif de chacune d'entre elles. Le dispositif converge alors vers la seconde position qui correspond à l'équilibre stable du pendule : entrelacement parfait des porteuses où chacune d'entre elles est correctement centrée entre ses deux voisins.

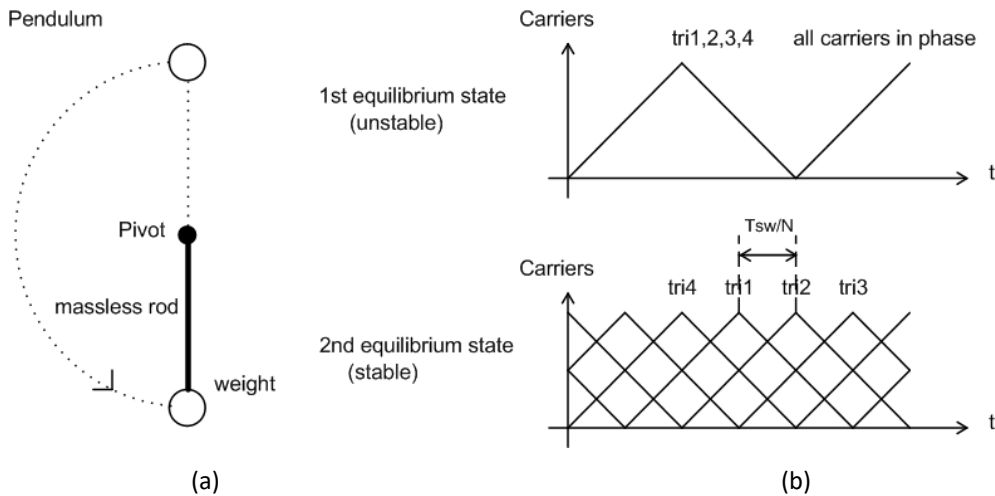


Fig. 73 a) Les deux états d'équilibre d'un pendule (l'un stable l'autre pas) ; b) Analogie avec la génération de porteuses triangulaires se centrant par rapport à leurs voisins.

Une propriété émergente, intrinsèque à cette approche de décentralisation, réside en la capacité qu'a le dispositif à se placer automatiquement dans la bonne configuration selon que l'on ajoute ou soustrait une cellule à la chaîne de communication. Il s'agit d'une propriété particulièrement intéressante que l'on nomme « capacité de reconfiguration ». En effet, par principe chaque porteuse ne connaît ni sa position dans la chaîne, ni le nombre de porteuses que comporte le dispositif. On peut donc supposer que le système obtiendra toujours un entrelacement parfait des porteuses quel que soit le nombre N de cellules présentes.

Pour exploiter cette propriété de reconfiguration, un dispositif supplémentaire, dit « circuit d'aiguillage », est ajouté au module de contrôle local (voir Fig. 74b)). Il consiste à :

- soit permettre d'échanger des informations du module vers ses voisins, lorsque le module est actif,
- soit mettre ses voisins en relation directe afin de refermer la chaîne de communication lorsque le module est inactif.

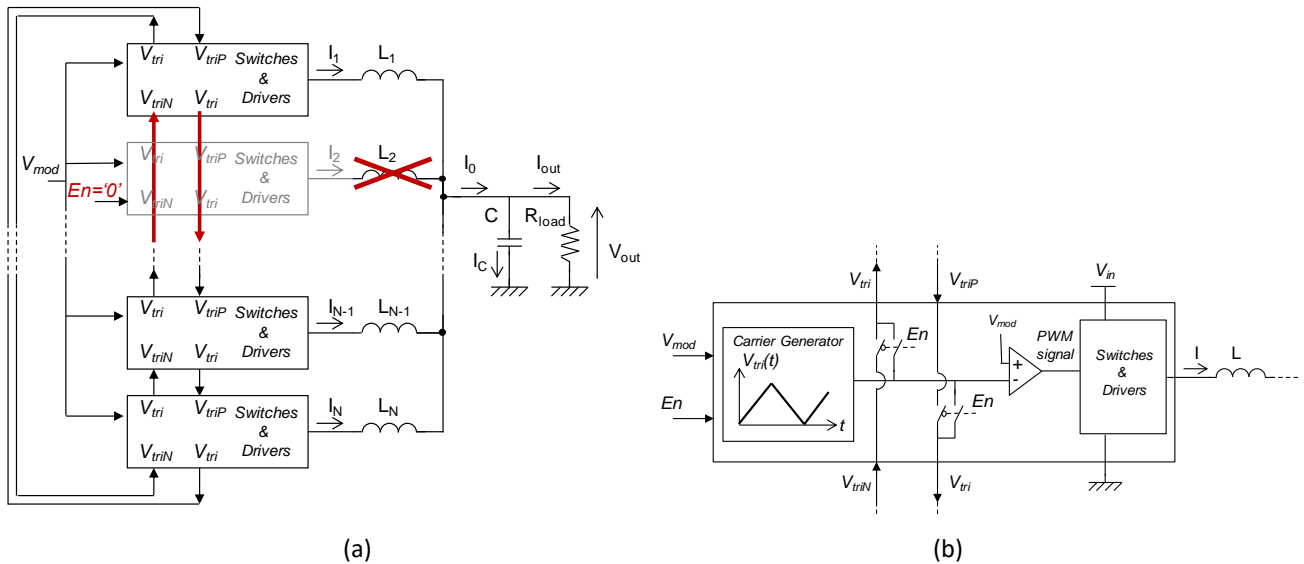


Fig. 74 a) Exemple de reconfiguration d'un convertisseur multiphase de N vers $N-1$ phases; b) Circuit d'aiguillage interne au module de contrôle utilisant un bit Enable (E_n : signal d'activation, V_{mod} : modulante externe V_{tri} : porteuse du module, V_{triP} : porteuse du module précédent, V_{triN} : porteuse du module suivant).

A titre indicatif, les figures suivantes (Fig. 75a), Fig. 75b), et Fig. 76a) et Fig. 76b)) montrent les schémas au « niveau transistor » des diverses fonctions analogiques les plus pertinentes de l'étude qui ont été implémentées dans une technologie CMOS 0,35 μ m.

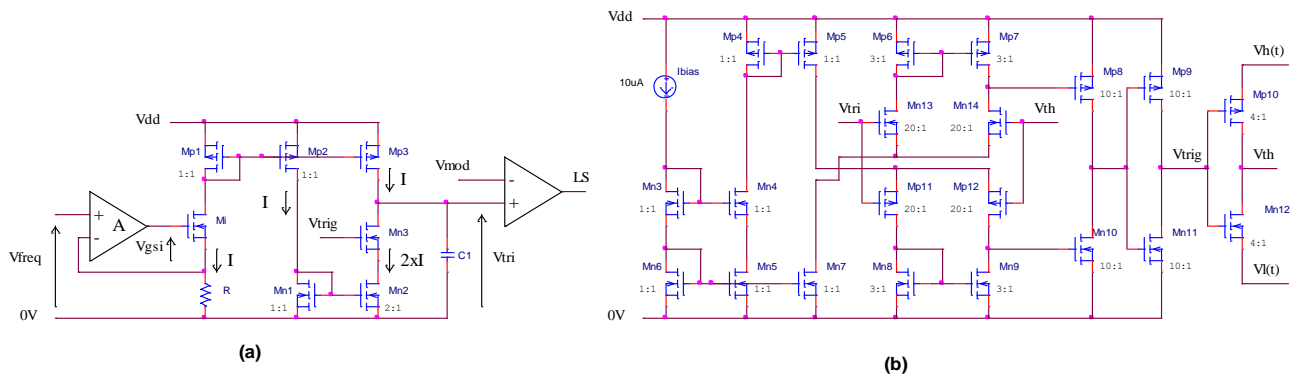


Fig. 75 a) Circuit générateur de porteuse triangulaire; b) Trigger de Schmitt à seuils $V_l(t)$ et $V_h(t)$ externes.

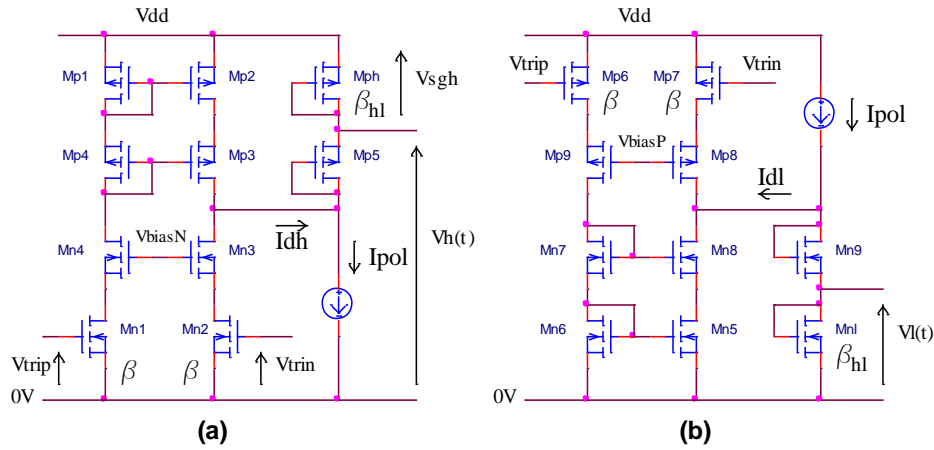


Fig. 76 Circuit CMOS dédié à la génération des seuils du trigger : a) $V_h(t)$ et b) $V_t(t)$ (superposition sur des niveaux de tension constants de la différence de signaux analogiques des portes suivante et précédente V_{trih} et V_{trip}).

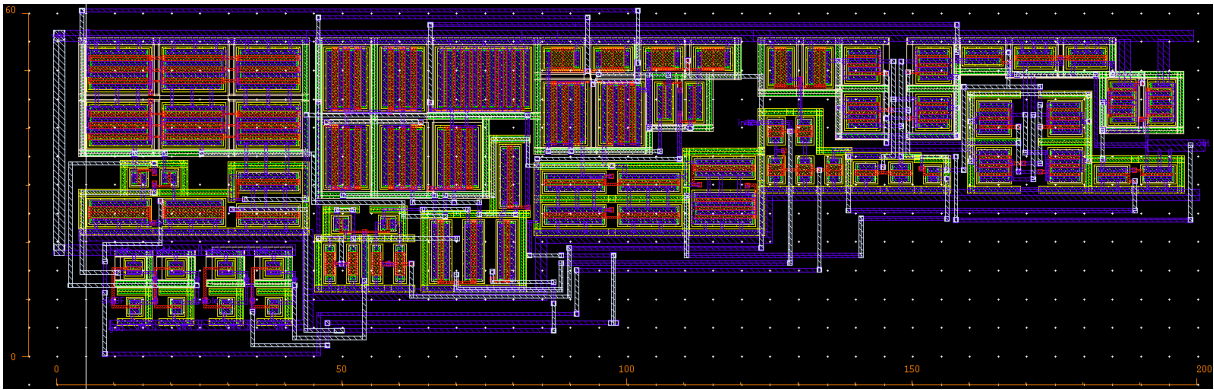


Fig. 77 Vue Layout sous CADENCE Virtuoso© des circuits CMOS dédiés à la génération d'une porteuse triangulaire à propriété d'auto-entrelacement (circuits des figures Fig. 75 et Fig. 76).

La Fig. 77 montre une vue *layout* du circuit analogique dédié à la génération d'une porteuse triangulaire à auto-entrelacement. Notons que la capacité du trigger de Schmitt n'est pas visible sur la figure. On peut remarquer cependant que cette fonction ne requiert qu'une très faible surface de silicium ($60 \times 200 \mu\text{m}^2$).

Enfin, les Fig. 78a) et Fig. 78b) montrent un aperçu de l'ASIC analogique complet réalisé dans le cadre de cette étude.

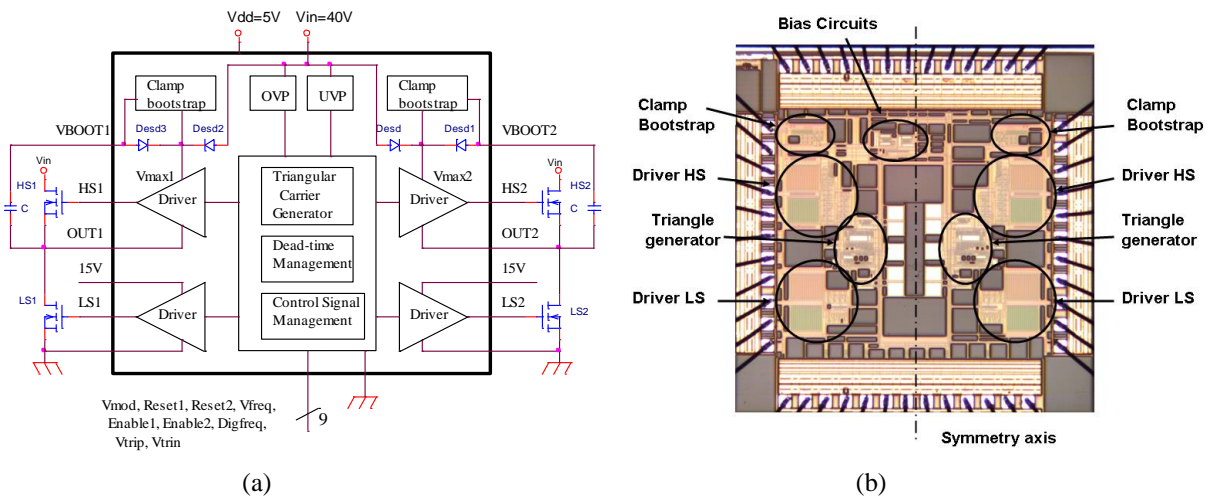


Fig. 78 a) Aperçu des blocs fonctionnels inclus dans l'ASIC ; b) Photo de l'ASIC analogique (7mm^2 ; Technologie AMS CMOS-HV 50V 0.35 μm).

A titre indicatif, les figures ci-dessous montrent des photos des fonctions analogiques les plus intéressantes de l'ASIC.

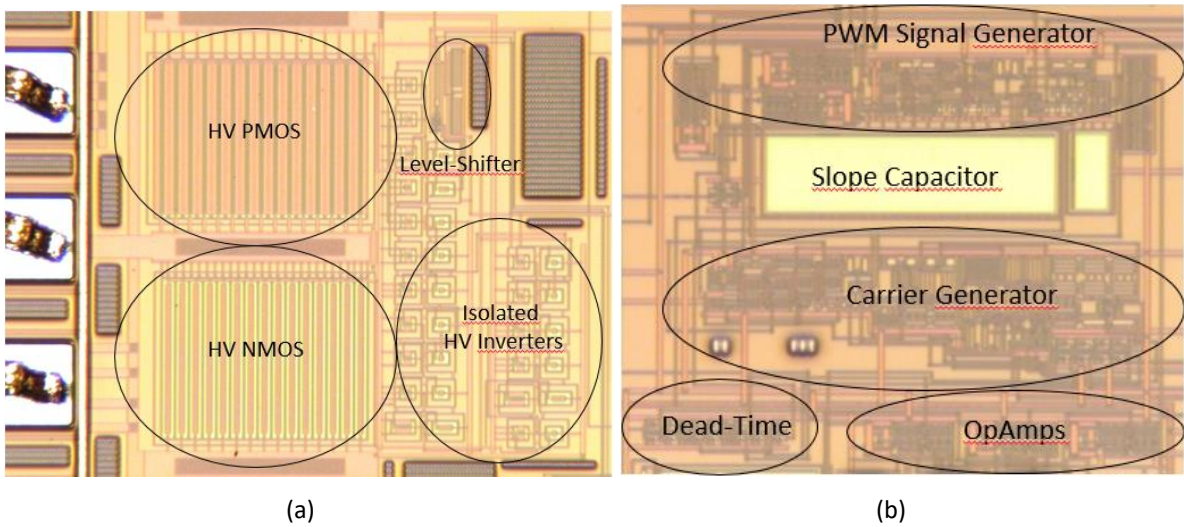


Fig. 79 a) Photo du circuit Driver du transistor HS (40V – 3A pic max); b) Photo du circuit de génération de signaux MLI pour la commande de cellules de commutation utilisant un générateur local de porteuse.

Chacune des puces réalisées est en mesure de piloter deux cellules de commutation externes à l'aide de ses circuits Driver internes. Elle échange avec l'extérieur ses propres signaux de porteuses triangulaires. On peut ainsi connecter « en chaîne » ces puces afin de réaliser un convertisseur multicellulaire comportant un grand nombre de cellules bénéficiant de l'auto-entrelacement des commandes.

Les Fig. 80a) et Fig. 80b) montrent quelques résultats pratiques attestant du bon fonctionnement du principe proposé. On observe notamment la convergence du système vers un entrelacement parfait des signaux triangulaires après quelques périodes de découpage seulement (5 à 6 périodes environ).

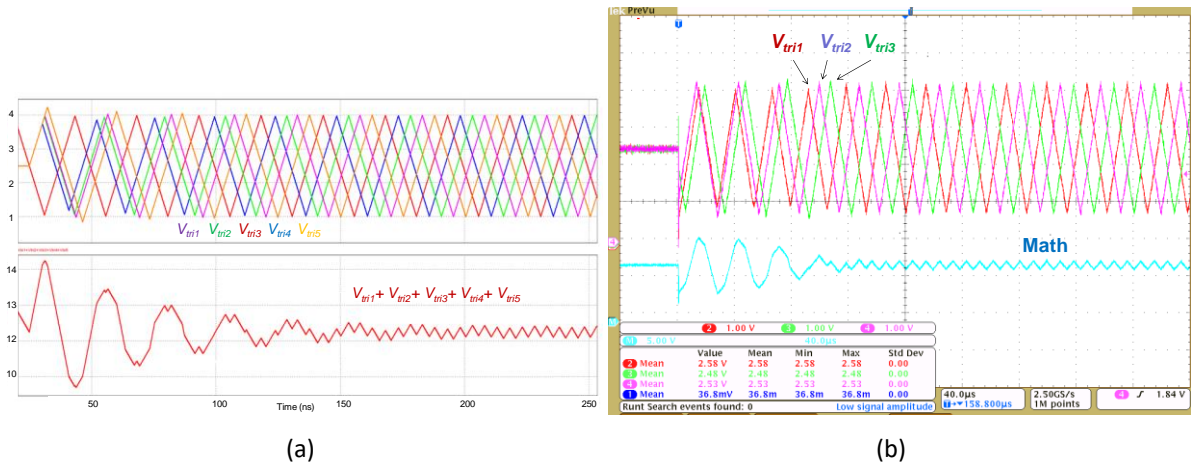
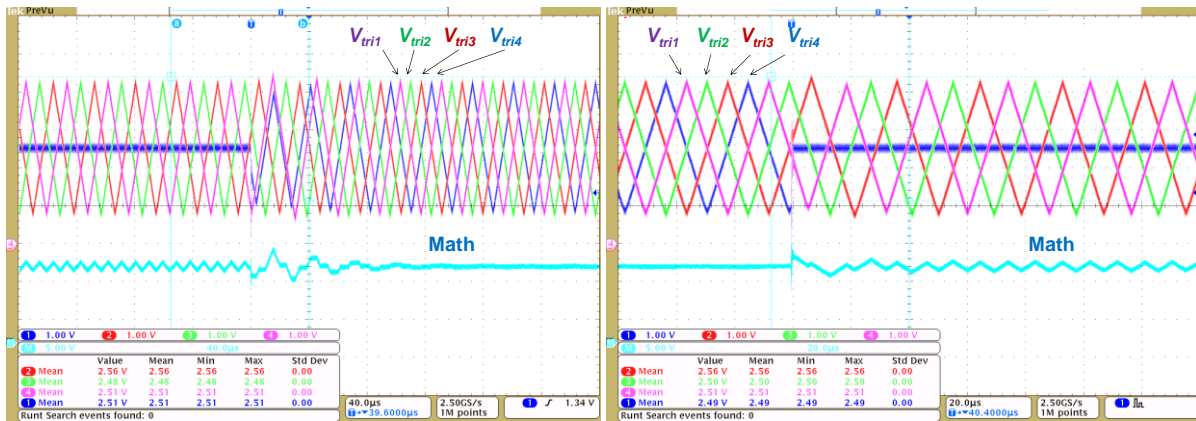


Fig. 80 a) Simulation de l'entrelacement des porteuses (cas N=5): du démarrage au régime établi ($f_{sw}=40kHz$); b) Mesure des signaux des porteuses lors du démarrage avec l'une des porteuses volontairement retardée (cas N=3), où "Math" représente la somme des signaux triangulaires (1V/div, 40µs/div).



(a)

(b)

Fig. 81 Mesure d'une reconfiguration dynamique du système (où "Math" représente la somme des signaux triangulaires) a) de 3 vers 4 porteuses (1V/div, 40µs/div); b) de 4 vers 3 porteuses (1V/div, 20µs/div).

Les Fig. 81a) et Fig. 81b) montrent également les résultats obtenus lors de l'ajout d'un module dans la chaîne (N de 3 à 4) ainsi que lors du retrait d'un module de la chaîne (N de 4 à 3).

Ces résultats encourageants permettent de conclure de façon positive sur la première étape menant vers la décentralisation totale de l'ensemble des fonctions nécessaires au contrôle d'un convertisseur multicellulaire.

Avantages :

- Permet d'obtenir des signaux triangulaires auto-alignés à haute fréquence : plusieurs MHz.
- Simplicité de mise en œuvre lorsque les circuits sont intégrés dans un ASIC.

Inconvénients :

- On peut remarquer cependant que la mise en œuvre des circuits proposés dans ce chapitre requiert une bonne expérience en conception analogique. La gestion d'un signal différentiel de quelques MHz superposé à des seuils fixes, haut et bas, demande des précautions particulières : amplificateurs large-bande, symétrie des schémas, bon rapport signal à bruit.
- Le bruit électronique, les erreurs d'appariement des gains et des offsets des AOPs ont un impact important sur le nombre N maximum de modules pouvant être insérés dans la chaîne : en effet le déphasage $2\pi/N$ est faible si N est grand.
- Coût important de réalisation d'un ASIC (6 mois de design + 1k€/mm²).
- Forte sensibilité aux désappariements des puces les unes par rapport aux autres : une étape de calibration est nécessaire.

Dès lors, une conception orientée « numérique » de cette fonction de génération de porteuses à auto-entrelacement mérite d'être abordée. Ce point est développé dans le chapitre suivant.

Cadre de l'étude	Financement Ministériel, Bourse MESR, Doctorant Mathieu LE BOLLOCH, Soutenu le 10 décembre 2010 Encadrement M. Cousineau, T. Meynard
Résultats marquants	Décentralisation de la gestion de l'entrelacement des signaux de commande d'un convertisseur multicellulaire. Implémentation d'un circuit de génération de porteuse à auto-entrelacement par une méthode analogique rapide. Réalisation d'un ASIC démonstrateur dans une technologie CMOS 0.35µm.
Publications	[CCI 17], [CCI 20], [CCI 21]

2.2.2.2 Seconde stratégie d'implémentation

Ces travaux présentés ici ont été réalisés dans le cadre du projet ANR Miconet2, lors de l'encadrement des travaux de thèse de Mr Zijian XIAO.

On se propose ici de réaliser cette fonction de générateur de porteuses triangulaires à auto-entrelacement en utilisant cette fois la seconde remarque qui a été énoncée au début du chapitre, c.-à-d. : dans un dispositif de commandes correctement entrelacées, « La pente d'une porteuse change de signe lorsque les deux porteuses adjacentes se croisent ».

Cette approche va nous paraître plus « numérique » dans le sens où aucun calcul analogique n'est requis et seules des opérations de comparaisons (supérieur, inférieur) sont nécessaires pour parvenir au résultat. La solution proposée dans ce chapitre doit également respecter les règles de décentralisation (RD) énoncées précédemment, à savoir : un circuit de contrôle local associé à chaque cellule, pas d'accès à une grandeur globale, seules des communications locales sont autorisées.

Lorsque l'on observe un dispositif de porteuses triangulaires correctement entrelacées, on remarque que ces dernières changent le signe de leur pente (ascendante ou descendante) à chaque croisement de leurs porteuses voisines (voir Fig. 82).

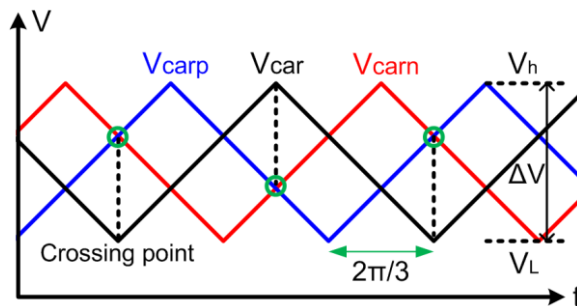


Fig. 82 Formes d'onde de porteuses triangulaires d'un dispositif entrelacé (cas $N=3$); V_h et V_l représentent les niveaux haut et bas; la porteuse V_{car} change le signe de sa pente à chaque croisement de ses porteuses voisines : ascendant si $V_{carp} > V_{carn}$, descendant si $V_{carp} < V_{carn}$.

On décide alors d'exploiter cette remarque et de réaliser un circuit gérant le signe de la pente du signal triangulaire qu'il génère par observation des porteuses voisines. On impose par exemple une pente ascendante si $V_{carp} > V_{carn}$, et descendante si $V_{carp} < V_{carn}$ (avec V_{carp} : porteuse précédente, V_{carn} porteuse suivante). Afin d'obtenir des signaux triangulaires d'amplitude bornée, on ajoute une règle qui consiste à limiter le signal généré à des niveaux de tension haut et bas notés respectivement V_h et V_l .

En imposant d'une part la valeur des pentes (slew-rate en V/s) du signal généré et d'autre part son amplitude crête-à-crête ($V_h - V_l$), on impose alors sa fréquence.

Les Fig. 83a) et Fig. 83b) montrent les cas particuliers à considérer lors de la génération du signal. Il s'agit des cas d'avance et de retard de phase (signal noir dans les figures = signal généré). On observe que, pour des porteuses adjacentes correctement positionnées, le signal généré atteint la position correcte attendue en une période seulement.

Par souci de synthèse, on passe volontairement sous silence dans ce document la description de l'implémentation physique du générateur de porteuse. Ce dernier utilise pour l'essentiel : deux comparateurs, un intégrateur ainsi que quelques portes logiques combinatoires [CCI 27].

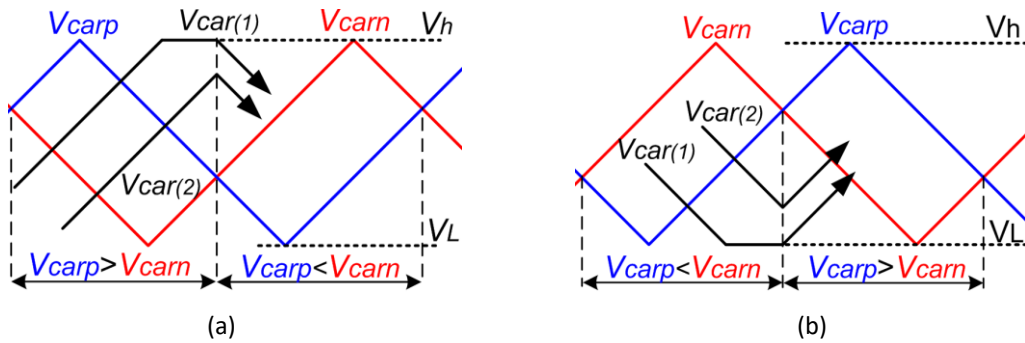


Fig. 83 Evolution de la portees g n r e V_{car} en fonction de la position de ses voisins : a) Avance ($V_{car(1)}$) et Retard ($V_{car(2)}$) de phase dans le cas ascendant; b) dans le cas descendant.

Reste maintenant   consid rer le probl me particulier du d marrage du syst me. Si toutes les portees d marrrent en m me temps avec une position initiale identique, aucun croisement n'interviendra et le dispositif ne parviendra pas   obtenir l'entrelacement des signaux.

Maintenant, si l'on fait d marrer les portees sur des niveaux diff rents avec des pentes initiales identiques, aucun croisement n'interviendra  galement et le dispositif ne convergera pas vers un entrelacement des commandes.

Il faut donc proposer au d marrage une combinaison de signaux positionn s sur des niveaux diff rents pr d finis et comportant des signes de pentes impos s. Ainsi, l'apparition de croisements in vitables d terministes permettra au dispositif de converger vers l'entrelacement des signaux attendu. Dans cette  tude, deux cas doivent  tre consid r s s par ment : le cas particulier   3 portees, et le cas g n ral   N portees avec $N > 3$.

Premi res r gles (ou r flexions) concernant le d marrage :

- Les portees adjacentes (V_{triP} et V_{triN}) doivent avoir des niveaux diff rents pour imposer le signe de la pente de la portee locale consid r e (V_{tri}) (dans le but d' viter toute incertitude),
- Le d marrage doit assurer le croisement d'au moins deux signaux au bout d'un certain temps (entra ner un changement de pente d terministe pour au moins un signal).

Pour le cas $N=3$, l'application de ces deux r gles impose qu'au moins trois niveaux de tension distincts soient disponibles au d part. La Fig. 84 illustre ce cas particulier.

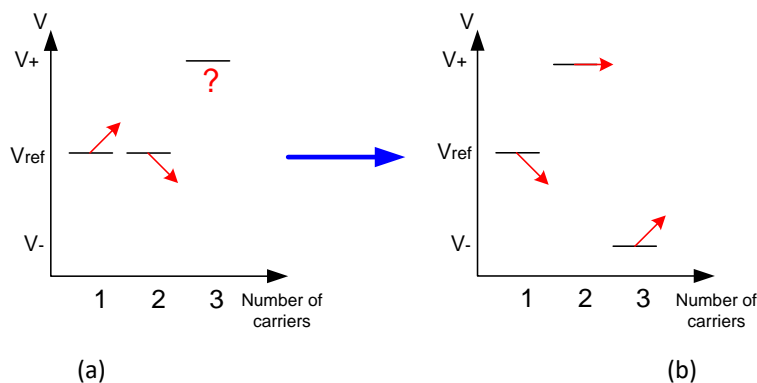


Fig. 84 Cas particulier $N=3$: a) Un comportement non-d fini est obtenu au d marrage d    l' galit  de niveau des portees adjacentes; b) R solution du probl me en proposant un troisi me niveau possible (chaque portee est plac e sur un niveau d fini au d marrage, la fl che indique le sens de la pente r sultant).

Dans un cas g n ral ($N > 3$), l'application de ces deux r gles sur la derni re portee du syst me ($N^{\text{i me}}$ portee) nous permet d' noncer de nouvelles r gles :

- La $N^{\text{ième}}$ porteuse doit avoir un niveau différent de la deuxième porteuse (sinon indétermination pour la première porteuse).
- La $N^{\text{ième}}$ porteuse doit avoir un niveau différent de la $N-2^{\text{ième}}$ porteuse (sinon indétermination pour la $N-1^{\text{ième}}$ porteuse).
- Et enfin, plus subtil, la $N^{\text{ième}}$ porteuse doit avoir un niveau différent de la première porteuse (sinon on est incapable d'ajouter une $N+1^{\text{ième}}$ porteuse dans notre dispositif).

La mise en application de ces trois nouvelles règles nous conduit à la solution de démarrage présentée par la Fig. 85.

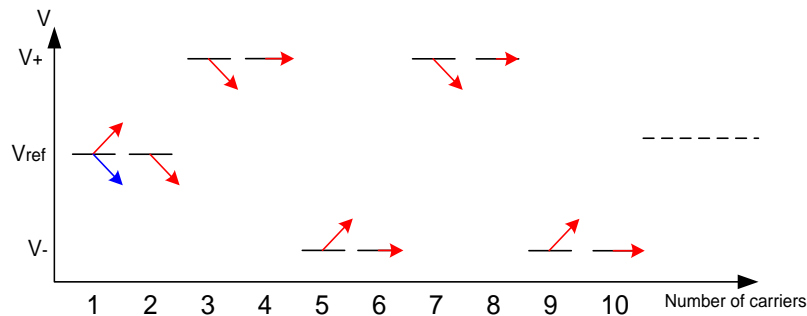


Fig. 85 Positions au démarrage des générateurs de porteuses en fonction de leur rang (avec trois niveaux de tension possibles) : $V+$ et $V-$ les niveaux maximum et minimum du trigger de Schmitt, V_{ref} un niveau intermédiaire égal à la moyenne de $V+$ et $V-$.

L'analyse de cette figure montre qu'avec une telle disposition des porteuses au démarrage, il n'existe aucune indétermination concernant les signes des pentes des signaux. Des croisements sont inévitables et « surtout » l'évolution des signaux est déterministe.

Comme dans le cas de l'implémentation proposée au chapitre précédent, l'ajout d'un dispositif interne d'aiguillage permettant soit d'échanger des informations avec ses voisins (module actif), soit de mettre en relation directe ses voisins (module inactif), offre la possibilité d'ajouter ou de retirer un élément de contrôle de la chaîne.

La Fig. 86 montre un résultat de simulation illustrant le démarrage d'un dispositif comportant 5 porteuses dont les positions initiales correspondent à celle de la Fig. 85. On observe sur la Fig. 86b) que chaque croisement de porteuses va entraîner un changement de signe de pente sur la porteuse concernée. Progressivement, le système converge vers un état stationnaire qui correspond à l'entrelacement attendu. La Fig. 86a) montre la convergence obtenue, le signal rouge représentant la somme des cinq signaux triangulaires étudiés.

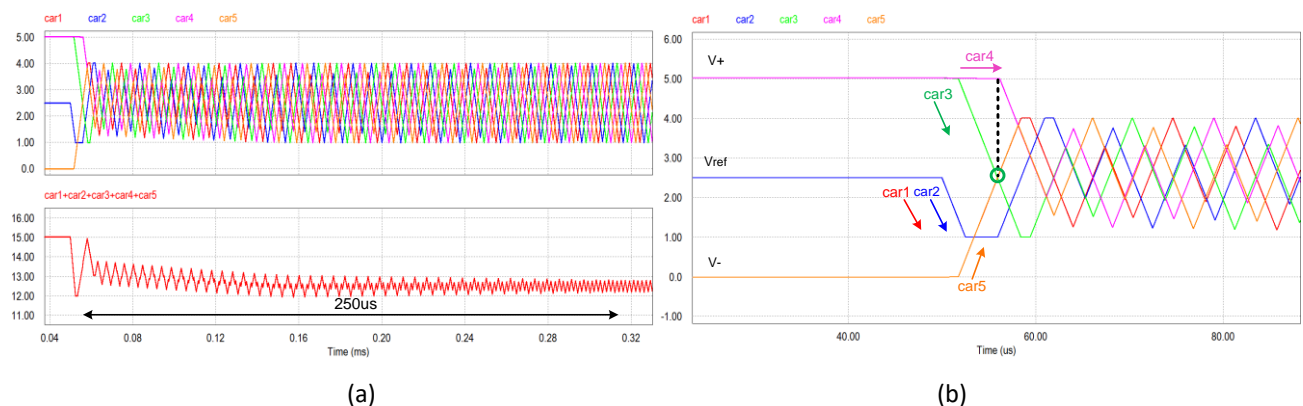


Fig. 86 Résultat de simulation d'une séquence de démarrage pour un cas à 5 porteuses : a) Temps requis pour atteindre le régime établi (25 périodes) ; b) Zoom permettant d'observer l'évolution des pentes des porteuses au démarrage.

Le cas de reconfiguration dynamique est illustré par la simulation Fig. 87a). Enfin, la Fig. 87b) donne un résultat de mesure montrant à la fois la séquence de démarrage du dispositif ainsi que l'état d'équilibre atteint au bout de 500µs.

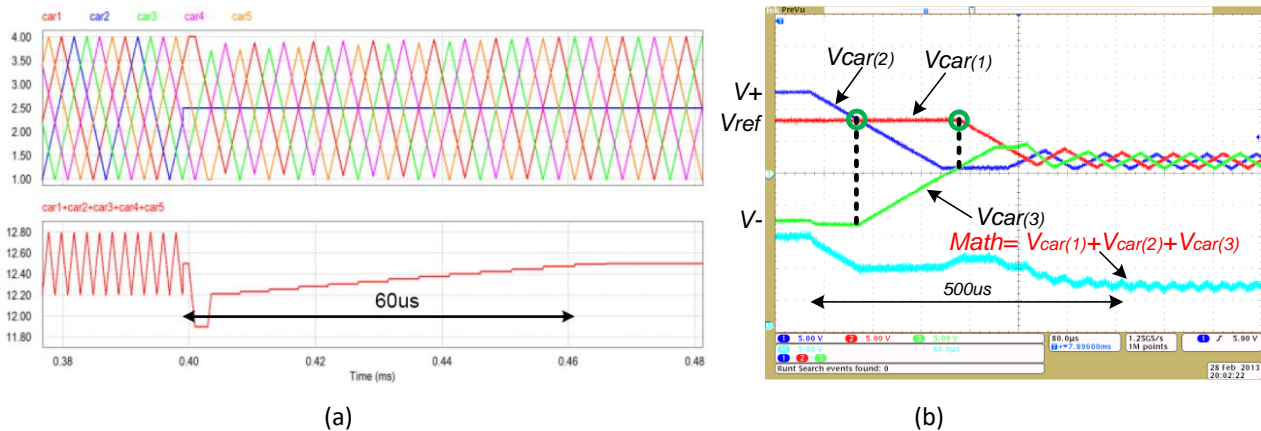


Fig. 87 a) Résultat de simulation d'une reconfiguration de 5 vers 4 porteuses ; b) Résultat expérimental d'une séquence de démarrage avec trois porteuses ; les porteuses atteignent leurs position finale après 500µs (5V/div, 80µs/div).

Avantages :

- Simplicité de mise en œuvre des circuits générateurs de porteuse à auto-entrelacement : logique combinatoire et séquentielle uniquement.
- Implémentation dans un FPGA possible.

Inconvénients :

- Problématique de démarrage nécessitant 3 niveaux de tension ainsi qu'une pré-programmation des modules en fonction de leur ordre d'apparition dans le système.
- Gestion des reconfigurations délicate : les ajouts ou retraits de module ne doivent pas être opérés n'importe quand dans la période (pas de façon asynchrone).

Les résultats concluants de cette étude ouvrent la voie vers une implémentation plus aisée que la précédente et surtout correspondant mieux à une approche de conception de type numérique. En effet, si les porteuses triangulaires sont obtenues par l'usage d'un compteur binaire par exemple, l'ensemble du générateur de porteuse à auto-entrelacement peut dès lors être implémenté directement dans un FPGA.

Cadre de l'étude	<p>Projet ANR Miconet2 Thèse sur financement ANR, Doctorant Zijian XIAO, Soutenue le 20 novembre 2013 Encadrement M. Cousineau, E. Sarraute</p>
Résultats marquants	<p>Décentralisation de la gestion de l'entrelacement des signaux de commande. Implémentation d'un circuit de génération de porteuse à auto-entrelacement par une méthode numérique. Mise en œuvre d'un démonstrateur permettant de valider l'approche proposée.</p>
Publications	[CCI 22], [CCI 23], [CCI 27]

2.2.3 Principe de décentralisation de la fonction d'équilibrage des courants

Cette étude a été menée dans le cadre des travaux de thèse de Mr. Mathieu Le Bolloch [Th04] et poursuivie ensuite dans la thèse de Mr. Zijian XIAO [Th05].

Il s'agit ici d'identifier les procédés, ou méthodes, permettant de décentraliser la seconde fonction importante de la commande d'un convertisseur multicellulaire, c'est-à-dire l'équilibrage des courants circulant dans les inductances du dispositif.

La plupart des méthodes d'équilibrage des courants utilisées de nos jours sont :

- Soit centralisées et utilisent les principes usuels de régulation des variables d'état du convertisseur [37], [38],
- Soit mettent en jeu une décentralisation partielle de l'équilibrage en déportant le calcul des corrections nécessaires de rapport-cyclique au niveau de la cellule de commutation. Elles restent partiellement décentralisées dans le sens où elles requièrent toujours le calcul de la moyenne totale de tous les courants pour pouvoir déterminer les corrections locales [39], [60].

On se propose ici de poursuivre notre approche de décentralisation en appliquant les règles de décentralisation (RD), énoncées en début de chapitre, à la fonction d'équilibrage des variables d'état associées à chaque cellule de commutation.

Notons que ces variables d'état sont dans un cas général :

- Les courants des inductances de branche pour le cas des architectures parallèle (VRM multiphase par exemple),
- Les tensions des condensateurs des cellules de commutation pour le cas des architectures série (Fying-cap, MMC, STATCOM par exemple).

Afin de simplifier, dans un premier temps, la description qui va être faite du procédé de décentralisation, seul le cas d'une structure parallèle va être traité. Le cas série (cas dual) sera abordé par la suite.

Dans le cas général (cas centralisé), illustré par la Fig. 88a), une correction « locale » de rapport cyclique est calculée et appliquée à chaque cellule du convertisseur afin d'égaliser les courants circulant dans les diverses branches. Cette correction locale a pour but d'augmenter (ou de diminuer) le courant de la branche si ce dernier est inférieur (supérieur) à la valeur moyenne de tous les courants de branche. Il est donc nécessaire, dans une approche centralisée, de récupérer l'ensemble des valeurs des courants de branche pour en calculer leur moyenne.

La Fig. 88b) montre le principe de correction centralisé pour un dispositif contenant 6-phases, initialement déséquilibrées. Les erreurs locales ε_i sont obtenues par comparaison des courants de chaque branche avec la moyenne de tous les courants (trait pointillé rouge). Ces erreurs sont ensuite présentées à l'entrée de correcteurs de type proportionnel-intégral afin de déterminer les corrections locales de rapport cyclique appropriées.

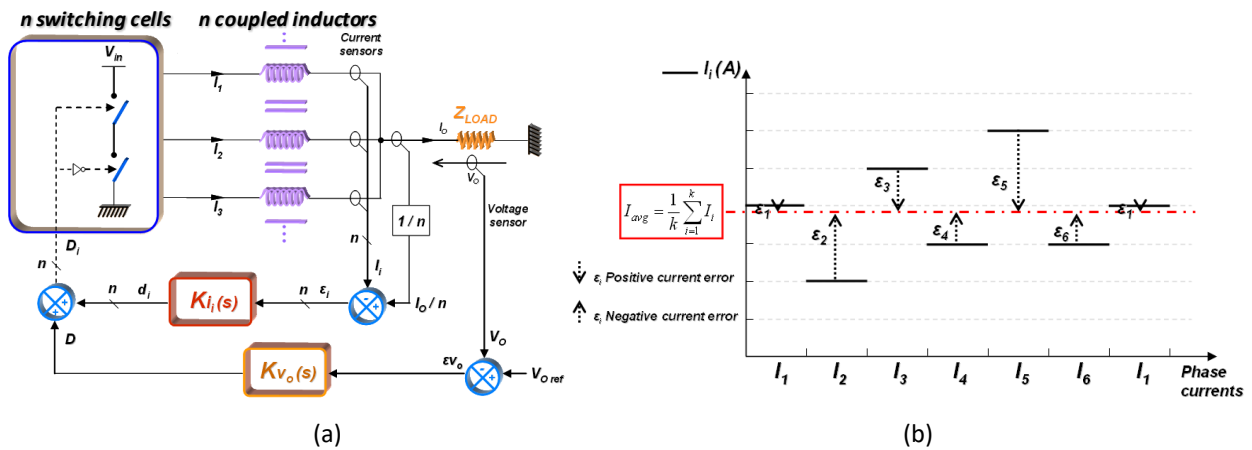


Fig. 88 a) Principe de régulation et d'équilibrage centralisé d'un convertisseur multiphase ; b) Exemple d'un démarrage déséquilibré du dispositif et du calcul des erreurs résultantes (avec $N=6$).

Afin de décentraliser cette fonction d'égalisation, en appliquant les RD, on souhaite :

- Réaliser un correcteur/égalisateur de courant « local », identique pour toutes les cellules,
- Ne faisant pas appel pour le calcul de sa correction locale à une donnée commune aux cellules,
- Communiquant seulement avec ses cellules voisines pour déterminer son erreur locale à corriger.

Dès lors, on se propose d'étudier le cas d'un module de contrôle effectuant une correction locale de rapport cyclique basée sur la lecture de trois grandeurs : la valeur de son propre courant de branche et les valeurs des courants de branche des cellules voisines. La Fig. 89a) montre le principe de correction retenu : la correction de rapport cyclique locale d_i est déterminée de telle sorte que le courant de branche local égalise « la moyenne des courants des branches voisines ».

La Fig. 89b) montre l'application de ce principe de correction décentralisée pour un dispositif contenant 6-phases, initialement déséquilibrées. On observe que les erreurs locales ϵ_i sont maintenant très différentes de celles du cas centralisé. En plaçant les modules communicants de façon chaînée, on montre dans [CCI17] que cette méthode de correction permet d'assurer la convergence des valeurs des courants de branche vers une valeur unique (trait pointillé grisé) qui n'est autre que la moyenne initiale des courants. Dû à l'inertie imposée par la présence des inductances de branche, on observe une évolution progressive des courants du convertisseur vers l'égalisation attendue.

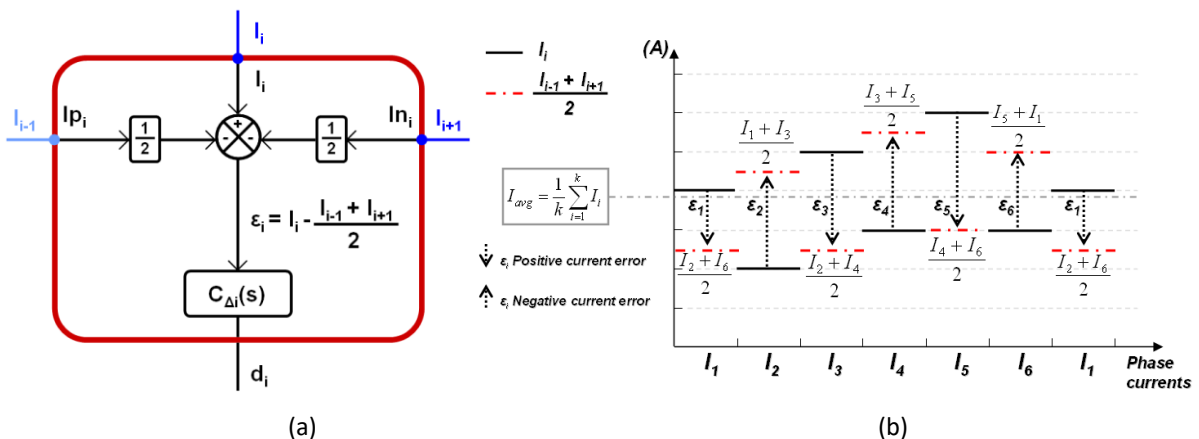


Fig. 89 a) Principe de l'équilibrage décentralisé des courants de branche d'un convertisseur multiphase (I_i :courant local, I_{i+1} :courant de la cellule suivante, I_{i-1} : courant de la cellule précédente, d_i : correction locale de rapport-cyclique) ; b) Exemple d'un démarrage du dispositif déséquilibré et des erreurs locales résultantes (avec $N=6$).

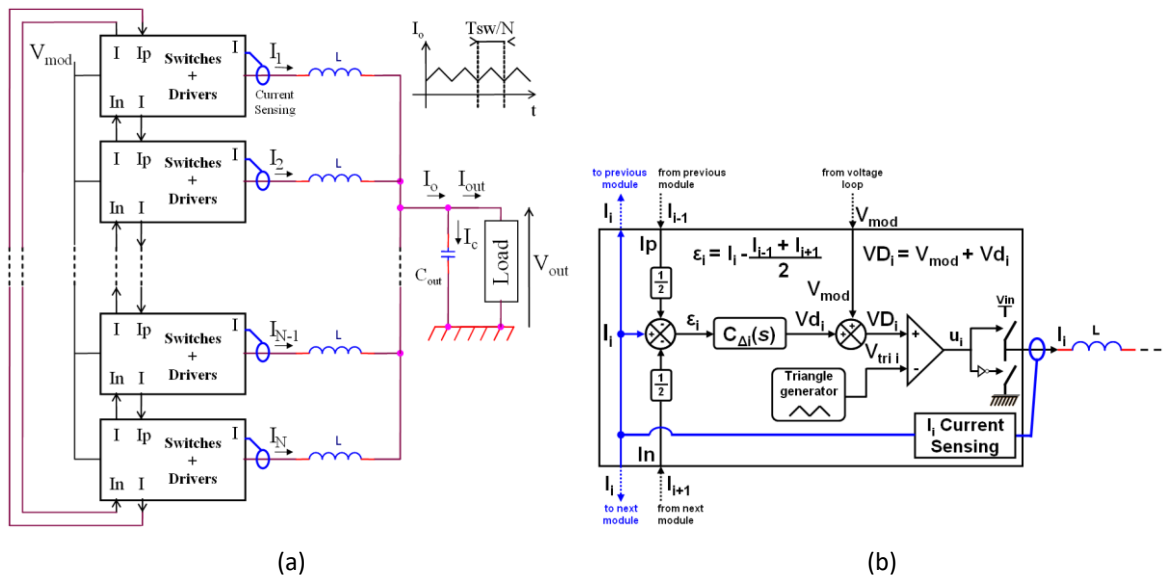


Fig. 90 a) Mise en œuvre de l'équilibrage décentralisé : modules de contrôle communiquant avec leurs voisins dans une configuration chaînée ; b) Description des éléments internes du module de contrôle (V_{mod} représente la tension modulante transmise à tous les modules du dispositif).

Les Fig. 90a) et Fig. 90b) montrent respectivement l'agencement des modules de contrôle du convertisseur dans une configuration chaînée ainsi que l'implémentation de la fonction d'égalisation des courants décentralisée au sein d'un module de contrôle.

Il est intéressant de noter que la propriété de reconfiguration énoncée dans le cas des générateurs de porteuse triangulaire, est également présente ici. En effet, on peut aisément ajouter un dispositif d'aiguillage permettant :

- De connecter directement entre eux les modules voisins lorsque le module considéré souhaite se retirer de la chaîne (module inactif).
- D'insérer un module dans la chaîne en réarrangeant les connexions inter-modules afin de conserver une boucle de communication chaînée (module actif).

Les Fig. 91a) et Fig. 91b) illustrent le principe de reconfiguration utilisant un circuit d'aiguillage interne.

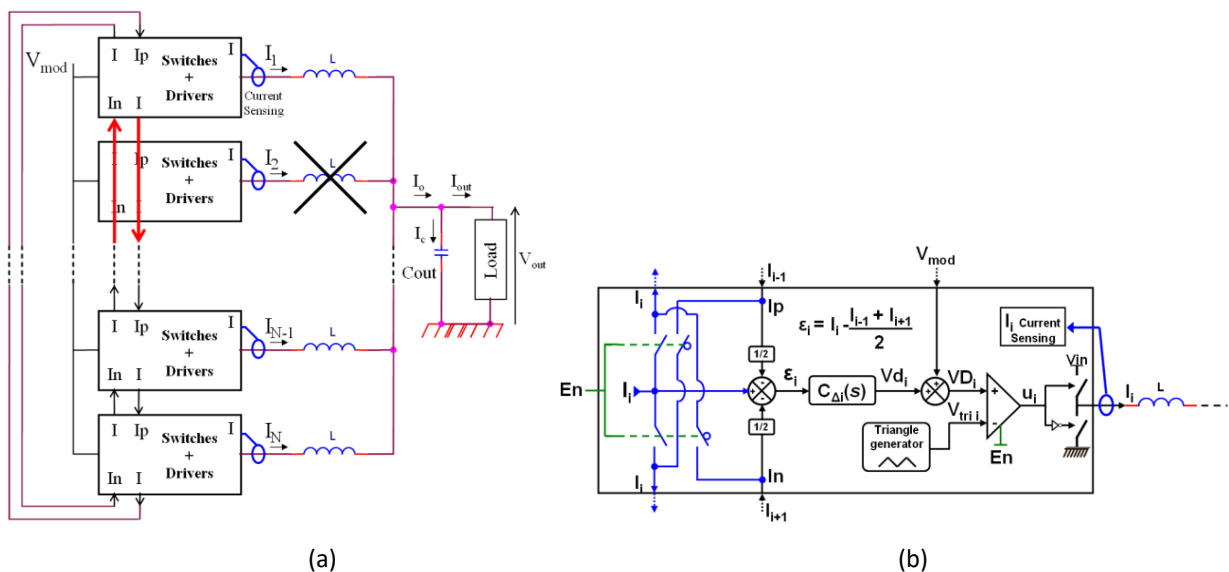


Fig. 91 a) Principe d'une reconfiguration du nombre d'éléments dans la chaîne (ici retrait d'un module de contrôle) ; b) Description du dispositif d'aiguillage interne permettant l'ajout ou le retrait d'un élément de la chaîne de communications locales.

On peut noter que dans le cas particulier de l'utilisation de couplages magnétiques interbranches pour la réalisation du convertisseur (par l'usage de coupleurs inter-cellules ou d'un coupleur monolithique par exemple), il est toujours possible d'utiliser la fonction d'équilibrage décentralisé proposée.

Si l'on souhaite maintenir une composante DC de flux magnétique nulle dans les coupleurs mis en jeu, on peut également raisonner non plus sur les valeurs absolues des courants des branches, mais plutôt sur leurs valeurs relatives, c'est-à-dire leurs différences.

Les Fig. 92a) et Fig. 92b) montrent le principe adopté dans ce cas particulier. Le symbole bleu représente un capteur différentiel de courants. En pratique on utilise un capteur de type Fluxgate®, noyau magnétique saturé (mesure peu intrusive) dans lequel on fait circuler les courants de deux branches adjacentes en sens opposés afin de générer un champ magnétique proportionnel à leur différence. Le capteur fournit alors une tension proportionnelle à la différence des deux courants. A l'aide de cette information, on peut dès lors calculer l'écart existant entre le courant de branche de la cellule considérée et la moyenne de ses voisins (voir Fig. 92b)).

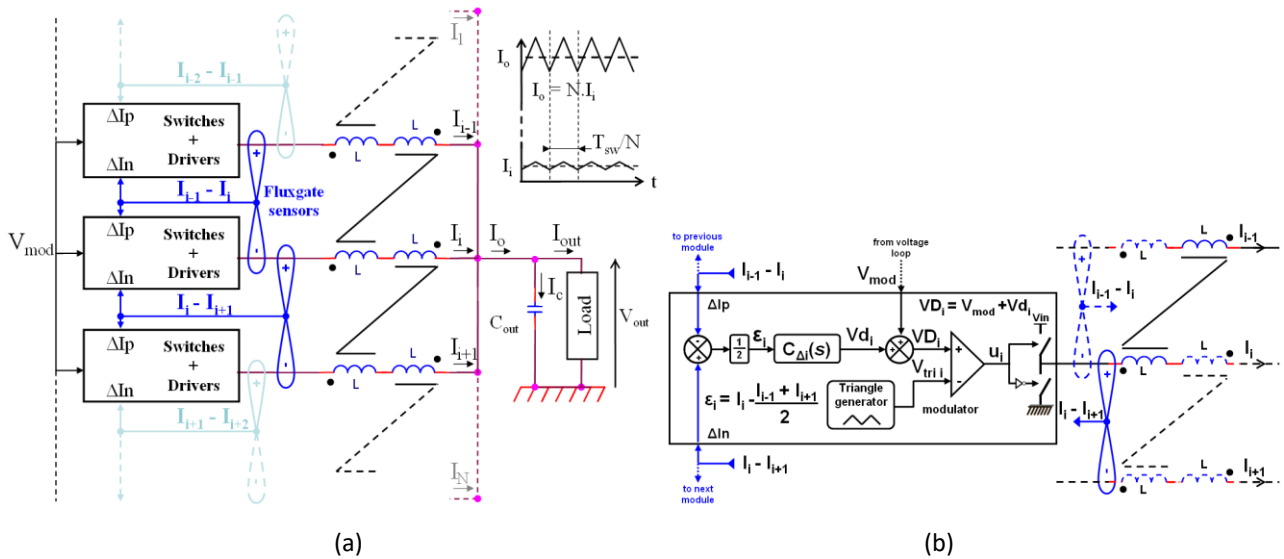


Fig. 92 a) Principe de mise en œuvre de l'équilibrage décentralisé dans le cas d'une mesure différentielle de courant (exemple avec des inductances couplées); b) Description des éléments internes du module de contrôle utilisant une mesure de courant différentielle.

Il est nécessaire de calculer correctement la forme du correcteur $C_{\Delta i}(s)$ de la Fig. 92b) afin d'assurer :

- Une égalisation rapide des courants de branche (boucle d'équilibrage large-bande),
- Une stabilité inconditionnelle du système,
- Une erreur nulle en statique,
- Une bonne réjection de la fréquence de découpage.

Le calcul de ce correcteur est sûrement l'un des points clés de l'étude menée lors de cette thèse.

Une description détaillée de la réponse du système à une sollicitation différentielle en courant « petit signal » est fournie dans [CCI 17]. Dans cet article, l'étude par variables d'état du dispositif utilisant un formalisme matriciel est menée afin de déterminer avec rigueur les expressions analytiques des diverses fonctions de transfert du système (mode commun et différentiel en tension et courant). Elle permet notamment d'obtenir la réponse du convertisseur à une sollicitation locale différentielle en courant notée $TF_{diff}(s)$. Connaissant cette réponse, il devient possible de déterminer la forme du correcteur $C_{\Delta i}(s)$ recommandé.

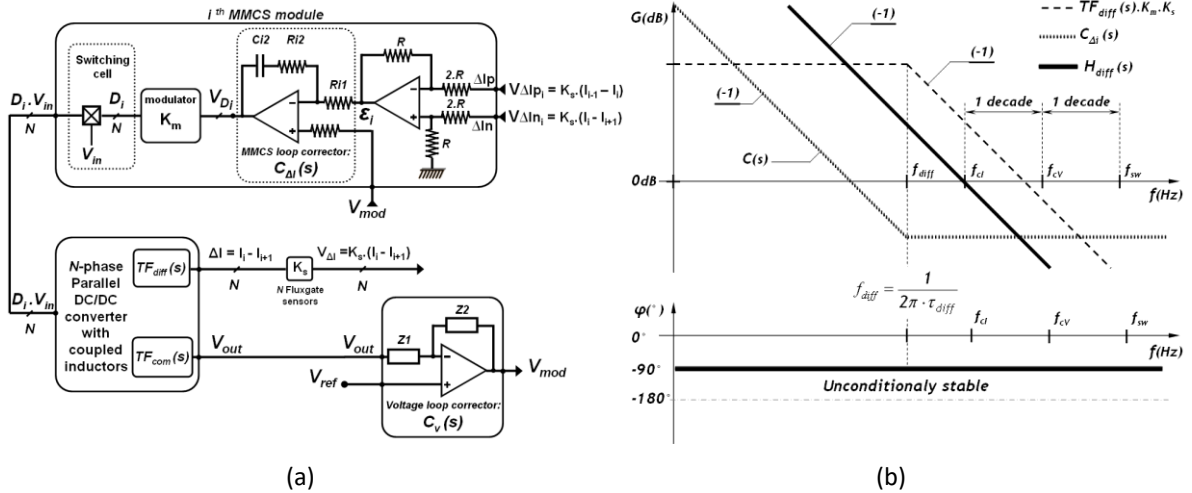


Fig. 93 a) Mise en œuvre des boucles d'équilibrage décentralisé dans le cas d'une mesure de courant différentielle (exemple avec des inductances couplées); b) Diagramme de Bode de la fonction de transfert différentielle en courant en boucle ouverte $H_{diff}(s)$ et du correcteur PI utilisé $C_{\Delta i}(s)$.

La Fig. 93a), issue de l'article [CCI 20], montre une implémentation possible de la boucle d'équilibrage en courant dans le cas d'un convertisseur à inductances couplées. Le Fig. 93b) montre, dans un diagramme de Bode, la réponse fréquentielle de la boucle d'équilibrage du dispositif, où $H_{diff}(s) = TF_{diff}(s) C_{\Delta i}(s)$. Le correcteur présenté ici est de type proportionnel-intégral et permet d'obtenir une stabilité inconditionnelle.

On peut noter que l'expression de τ_{diff} peut être très différente selon que le convertisseur utilise des inductances séparées, un coupleur monolithique ou des coupleurs inter-cellules agencés dans des configurations particulières (montage cascade cyclique, cascade symétrique, parallèle cyclique, parallèle symétrique, voir [Th04] pp47-51 et [Th Bouhalli] pp26-30).

Pour montrer la validité de l'approche de décentralisation proposée, un convertisseur multicellulaire 6-phases 300V/48V-100A utilisant un coupleur monolithique a été réalisé. Les Fig. 94a) et Fig. 94b) montre respectivement les photos de la carte de puissance avec son coupleur monolithique et de la carte de contrôle utilisée (incluant six modules identiques). Les résultats pratiques sont montrés sur les Fig. 95a) et Fig. 95b).

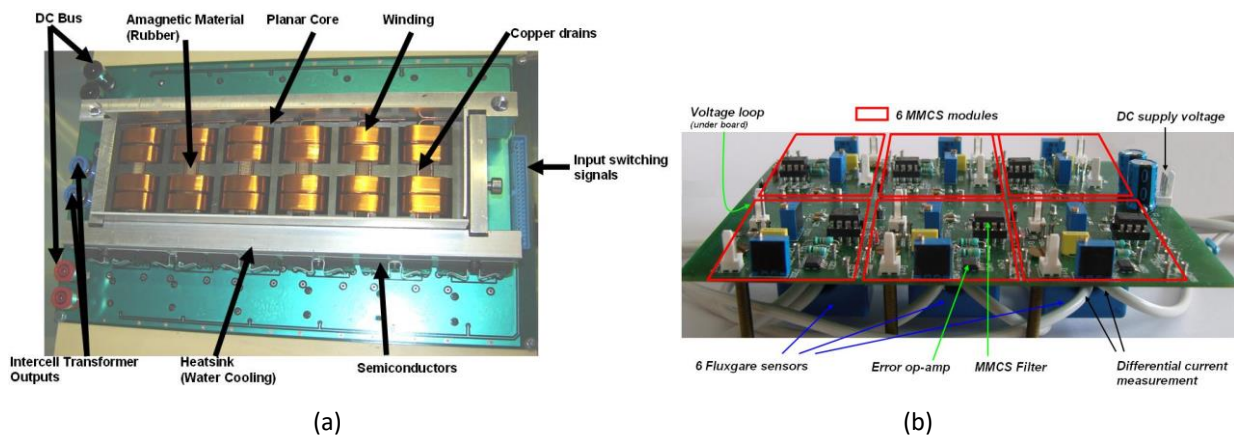


Fig. 94 a) Convertisseur multiphase à coupleur monolithique (2x6-phases 300V-100A, $L_m=340\mu H$, $L_F=6\mu H$, 40kHz); b) Circuit d'équilibrage des courants utilisant des capteurs de type Fluxgate et 6 modules de contrôle communiquant identiques.

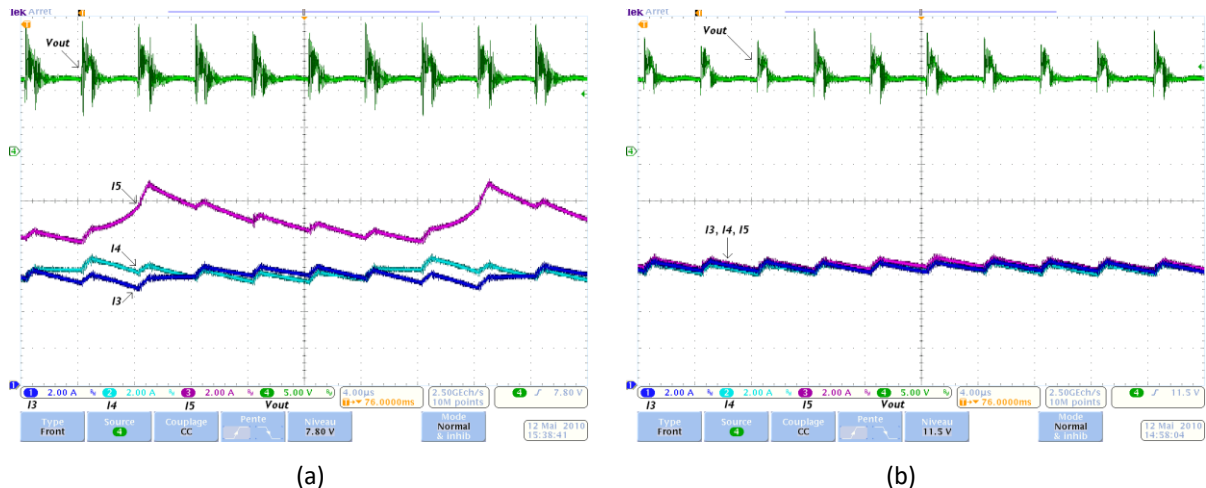


Fig. 95 Formes d'onde des courants de branche du convertisseur sur charge résistive; a) sans dispositif d'équilibrage; b) avec dispositif d'équilibrage décentralisé (5V/div ; 2A/div ; 4μs/div).

Enfin, afin d'évaluer la robustesse du principe d'équilibrage décentralisé, une perturbation différentielle est volontairement introduite à un instant donné. On observe alors les formes d'onde des courants de branche et on mesure le temps de retour à l'équilibre du dispositif. La Fig. 96 montre le résultat obtenu, confirmant à la fois la valeur de la bande passante imposée pour cette application et la stabilité inconditionnelle du système d'équilibrage.

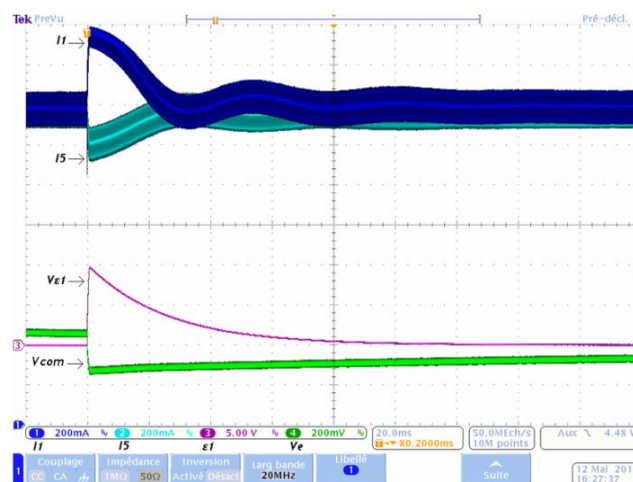


Fig. 96 Réponse indicielle du système à une erreur différentielle de courant (5V/div; 200mA/div; 20ms/div).

Cadre de l'étude	Financement Ministériel, Bourse MESR, Docteur Mathieu LE BOLLOCH, Soutenu le 10 décembre 2010 Encadrement M. Cousineau, T. Meynard
Résultats marquants	Décentralisation de la fonction d'équilibrage des courants de branche. Implémentation d'un circuit d'équilibrage décentralisé utilisant soit la valeur nominale des courants des inductances soit une mesure différentielle de leurs valeurs (cas inductances couplées). Etude théorique de la réponse différentielle en courant pour diverses topologies de convertisseurs et détermination des correcteurs nécessaires. Réalisation d'un convertisseur démonstrateur 5kW pour valider la méthode étudiée.
Publications	[CCI 17], [CCI 20], [CCI 23], [CCI 24]

2.2.4 Solution de contrôle partiellement décentralisé : Architecture 1

Les deux études précédentes nous ont permis de décentraliser les fonctions d'entrelacement des porteuses et d'équilibrage des courants, chacune nécessitant des ressources non négligeables de calcul dans le cas classique centralisé.

Il est dès lors possible de mettre en œuvre une architecture de commande de convertisseur « partiellement décentralisée », c'est-à-dire :

- implémentant de façon modulaire déportée les fonctions d'entrelacement des porteuses et d'équilibrage des courants (opérations effectuées au niveau des cellules de commutation),
- tout en conservant de manière centralisée le calcul relatif à la régulation de la (ou des) grandeur(s) de sortie : à savoir la tension présente aux bornes de la charge ou (et) le courant de sortie.

La Fig. 97 illustre la mise en œuvre de cette architecture de contrôle.

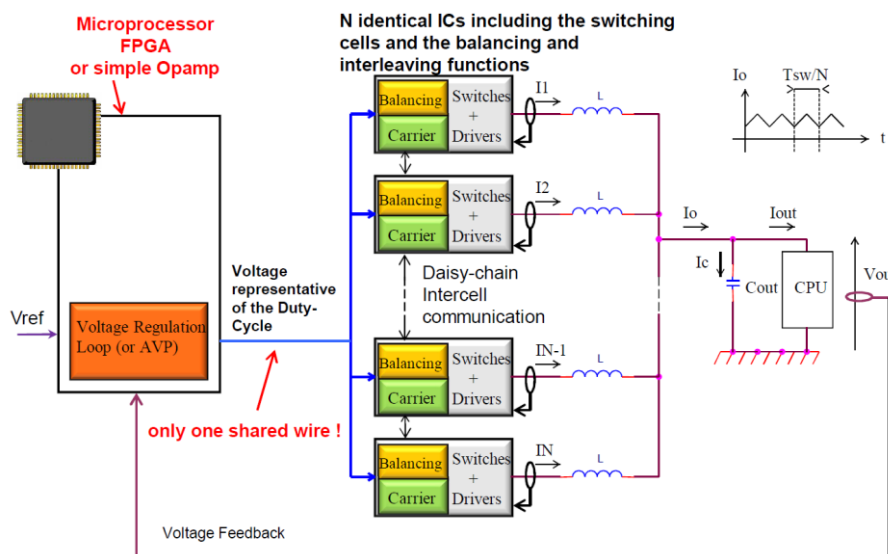


Fig. 97 Architecture de contrôle 1 : décentralisation des fonctions d'entrelacement des porteuses et d'équilibrage des courants (le calcul du signal modulant restant centralisé).

Cette solution offre plusieurs avantages :

- elle nécessite peu de connexions entre le superviseur et le reste du dispositif : un fil pour la lecture de la tension à réguler V_{out} , un fil donnant la valeur de la consigne V_{ref} et un fil commun à l'ensemble des modules permettant de distribuer le signal modulant à considérer.
- le nombre de cellules de commutation du convertisseur peut dès lors être « élevé » puisque les modules de contrôle sont dupliqués à l'identique et ne nécessitent pas d'échanger des informations spécifiques avec un organe central (courants de branche et signaux MLI corrigés pour le cas centralisé par exemple).
- le superviseur ne se charge que du calcul de la tension modulante,
- le superviseur peut être réalisé soit à l'aide d'un régulateur analogique simple (AOP en configuration PID), soit d'un FPGA (ou microprocesseur) pouvant prendre en compte divers facteurs extérieurs spécifiques à l'application (séquence de démarrage particulière, échanges de données avec la charge, gestion thermique de l'ensemble, utilisation d'un mode de régulation particulier à faible courant, etc...).

Chaque module de contrôle, placé au niveau de la cellule de commutation, se charge de générer en local sa propre porteuse triangulaire, d'ajuster sa phase pour obtenir un dispositif correctement entrelacé, de

calculer la correction locale de rapport-cyclique nécessaire pour assurer l'équilibrage en courant de l'ensemble des branches du convertisseur et génère le signal MLI local lui correspondant.

En juillet 2012, ce procédé de contrôle innovant a fait l'objet d'un dépôt de Brevet [Br 01]. La rédaction du brevet inclut également une version avancée du contrôle proposant une décentralisation totale de la commande. Ce point sera abordé dans les sous-chapitres suivants.

La société NXP Semiconductors a émis une marque d'intérêt pour cette technologie de commande pour la conception des alimentations multiphase de ses microprocesseurs.

Dans le cadre d'un programme de transfert de technologie « laboratoire vers industrie » financé et géré par la SATT (Société d'Accélération de Transfert de Technologies) de Midi-Pyrénées TTT (Toulouse Tech Transfer), j'ai eu l'opportunité de réaliser, de janvier à août 2016, un convertisseur multiphase dédié à l'alimentation de leur microprocesseur de dernière génération (processeur QorIQ T4, 12 cœurs 1.03V/80A) implémentant l'architecture de contrôle 1.

La Fig. 98 montre une photo du banc de caractérisation du convertisseur 5-phases alimentant leur processeur. Cette étude a été réalisée dans les locaux de NXP Semiconductors afin d'établir une preuve de concept.

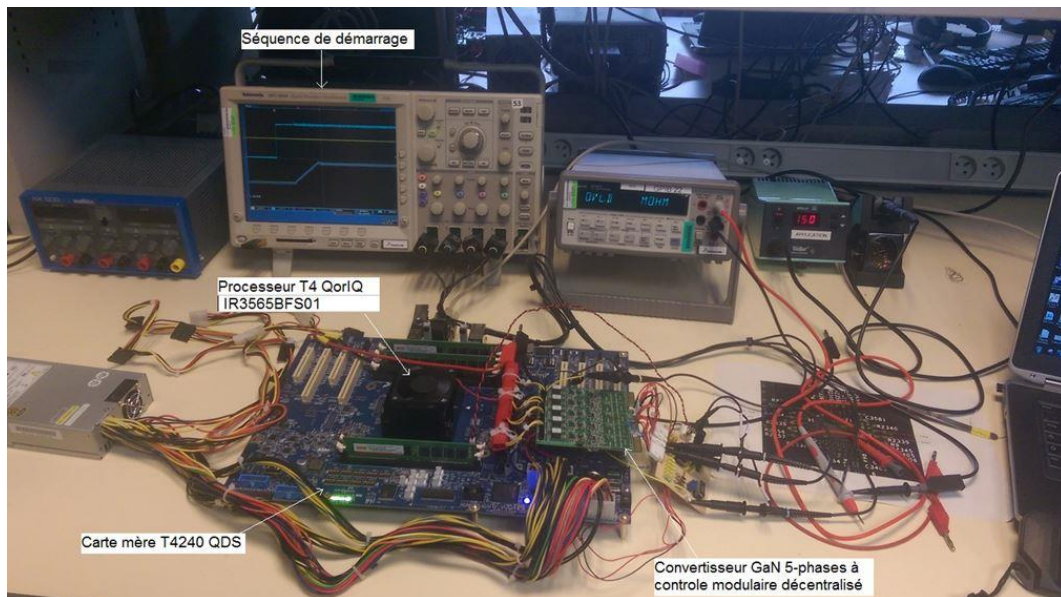


Fig. 98 Processeur NXP T4 QorIQ 12 cœurs 1.03V/80A alimenté par un convertisseur multiphase LAPLACE à cellule de commutation GaN (EPC2015 12V/1V 5x15A 300kHz) implémentant le contrôle décentralisé.

La Fig. 99 montre la mesure d'une séquence de démarrage. Le profil de tension au démarrage est imposé (1.10V max, slew-rate de 1V/ms, tension régulée à terme à 1.03V +/-3% de 0 à 80A). Le convertisseur multiphase se comporte correctement. Une évaluation de son aptitude de reconfiguration dynamique est alors testée. La Fig. 100 montre le comportement de la tension de sortie régulée lors de la déconnexion d'une phase du convertisseur (pire cas : passage de 4 à 3 phases). On observe une variation de tension très faible compatible avec le cahier des charges imposé ($V_{out}=1.03V - 50mV_{(max)}$).

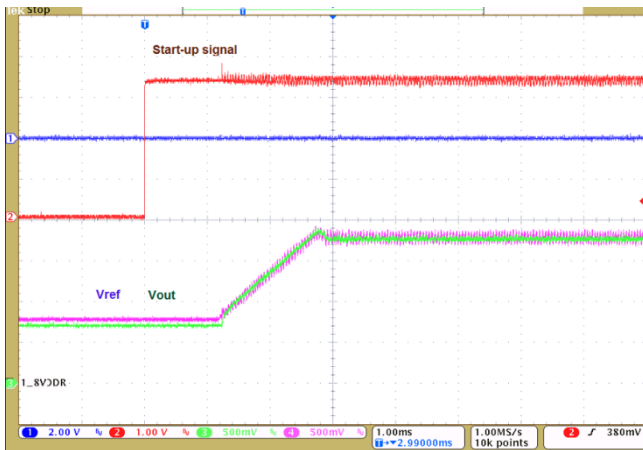


Fig. 99 Séquence de démarrage, rampe de tension 0-1.03V en 2ms (ondulation sur $V_{out} < 3\%$), $C_{out}=10mF$, $I_{out}=40A$.

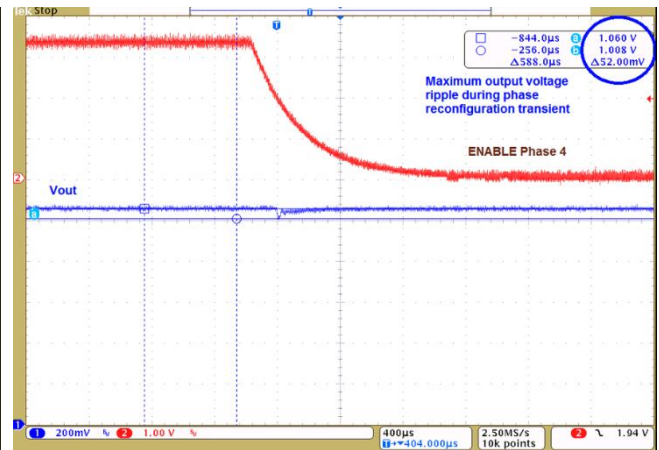


Fig. 100 Reconfiguration dynamique, réponse transitoire de la tension V_{out} lors du passage de 4 à 3 phases actives : $\Delta V_{out} = 52mV @ I_{out} = 40A$

En septembre 2016, suite au succès de l'étude, la société NXP a fait l'acquisition d'une licence d'exploitation de ce brevet dans l'optique de généraliser cette approche de contrôle à l'ensemble de ses produits automobiles. Le but étant, en partie, de fournir des solutions en termes de robustesse et de tolérance aux pannes pour la conception des électroniques des futurs véhicules autonomes.

Cadre de l'étude	Projet de valorisation (financement SATT TTT) Transfert de technologie lab. LAPLACE vers indus. NXP Semiconductors Responsable projet : M. Cousineau
Résultats marquants	Dépôt de brevet d'invention pour le contrôle décentralisé de convertisseurs multicellulaires [Br 01]. Réalisation d'un convertisseur multiphase démonstrateur 5 cellules GaN contrôlé de façon décentralisée par l'architecture 1. Transfert de technologie : mise en œuvre du contrôle décentralisé pour l'alimentation d'un microprocesseur dernière génération de la société NXP Semiconductors
Fait marquant	Acquisition d'une licence d'exploitation du brevet par la société NXP

2.2.5 Décentralisation de la régulation de tension

Les travaux présentés dans ce chapitre ont été réalisés dans le cadre du projet ANR Miconet2 et de la thèse de Mr. Zijian XIAO. Cette thèse avait pour objet l'étude de la commande d'un convertisseur multiphase isolé 5W, appelé micro-convertisseur, pouvant être agencé de façon parallèle ou série, en entrée ou en sortie, utilisé pour adresser des applications de type Photovoltaïque, multi-batteries ou Bio-Piles [Th05].

La dernière étape, permettant d'obtenir un contrôle du convertisseur multiphase entièrement décentralisé consiste à reporter le calcul du signal modulant, nécessaire à la régulation de la tension de sortie du dispositif, au niveau de chaque cellule de commutation. Dans un premier temps, cette opération semble impossible puisque ce signal est commun et identique à toutes les cellules du convertisseur. En pratique, l'hypothèse de l'existence d'un écart de valeur de tension modulante d'une cellule à l'autre ne semble pas envisageable. Ce point est illustré par la Fig. 101.

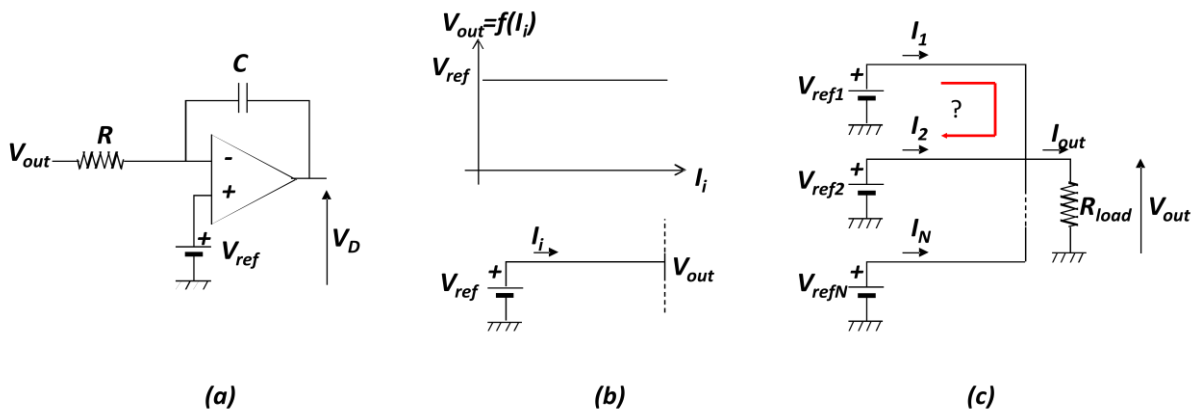


Fig. 101 a) Circuit de régulation de type intégrateur implémenté dans chaque branche (erreur statique nulle); b) Caractéristique de sortie de la branche et circuit équivalent Thévenin; c) Circuit équivalent d'un convertisseur multiphase utilisant des régulations de tension classiques dans chaque branche.

Si une régulation de tension classique (intégrateur ou PI par exemple) est implémentée au niveau de chaque branche du convertisseur, ces dernières vont se comporter comme des sources de tension idéales. La mise en parallèle de tels éléments est interdite car l'existence du moindre écart de tension entre les sources de tension entraîne l'apparition de courants différentiels extrêmement élevés (circulant d'une source vers l'autre, en rouge sur la figure), dont les valeurs sont limitées uniquement par la résistance des fils et celle des composants à semi-conducteur.

Une solution peut consister à ajouter physiquement une résistance en série avec les inductances de branche pour limiter la valeur des courants différentiels [62]. Cette approche est cependant « maladroite » car la présence de résistances série additionnelles génère des pertes supplémentaires indésirables.

Une solution plus élégante, car non dissipative, permettant de remédier à cet inconvénient, consiste à insérer au niveau du régulateur une source de courant injectant dans la résistance R une fraction du courant I_i circulant dans la branche considérée (voir Fig. 102a)). Le terme α représente ici à la fois la sensibilité du capteur de courant et l'atténuation apportée par l'électronique véhiculant l'information.

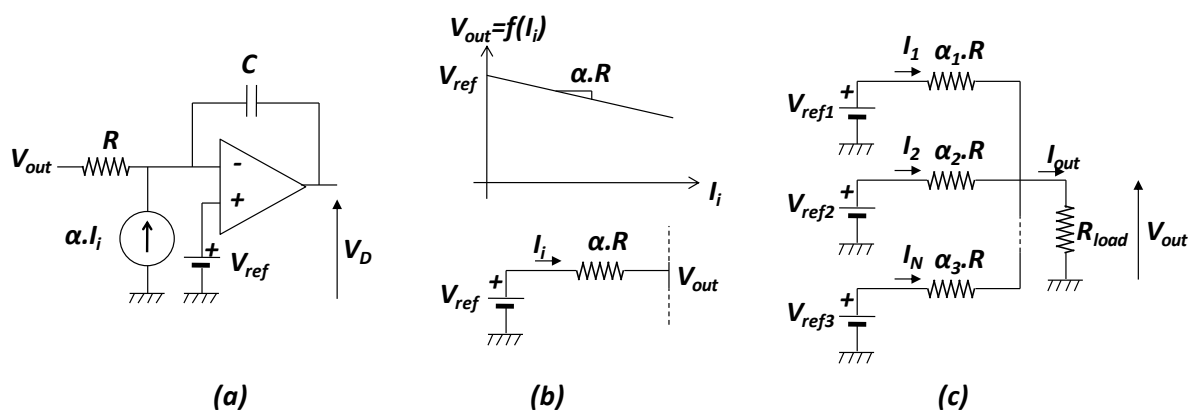


Fig. 102 a) Circuit de régulation de type AVP; b) Caractéristique de sortie de la branche et circuit équivalent Thévenin; c) Circuit équivalent d'un convertisseur multiphase utilisant des régulations de type AVP dans chaque branche.

On obtient alors un comportement différent du précédent puisque chaque branche ainsi régulée peut être représentée par l'association d'une source de tension idéale en série avec une impédance de valeur αR .

Note : ce type particulier de régulation est appelé AVP (Adaptive Voltage Position) et est utilisé par les alimentations multiphase VRM (Voltage Regulator Module) des microprocesseurs d'Intel depuis quelques années. Une régulation de type AVP permet, à ondulation de tension maximale donnée, de réduire la taille du condensateur de sortie.

On peut alors associer en parallèle de tels éléments car les valeurs des courants différentiels circulant d'une source de tension à l'autre seront limitées par la valeur des impédances série virtuelles (valeurs déterministes et bornées). L'existence de dispersions sur les composants, présents dans les électroniques de contrôle de chaque phase, entraîne l'apparition de valeurs différentes pour les tensions V_{refi} et les paramètres α_i , entraînant de fait la présence de courants différentiels d'amplitudes bornées. L'ajout d'un dispositif d'équilibrage des courants de branche est alors nécessaire.

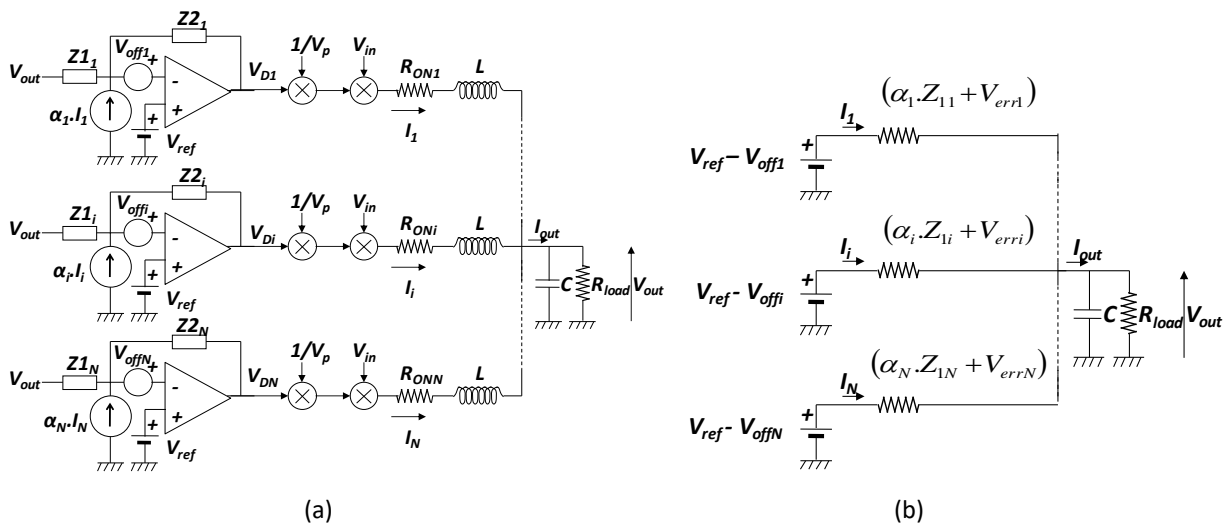


Fig. 103 Régulation de tension décentralisée a) Régulateurs de type AVP placés en parallèle ; b) Circuit Thévenin équivalent du convertisseur multiphase à N branches placées en parallèle.

La mise en parallèle de N branches ainsi régulées est présentée sur la Fig. 103. On peut observer la présence de valeurs différentes pour les éléments présents dans les N branches du convertisseur, illustrant ainsi l'influence des dispersions : coefficients α_1 à α_N , impédances $Z1_1$ à $Z1_N$, offsets des AOPs V_{off1} à V_{offN} et les pertes ohmiques des branches R_{ON1} à R_{ONN} .

La caractéristique statique du convertisseur peut être représentée par la Fig. 104a) sur laquelle sont reportés les comportements de chaque branche ainsi régulée.

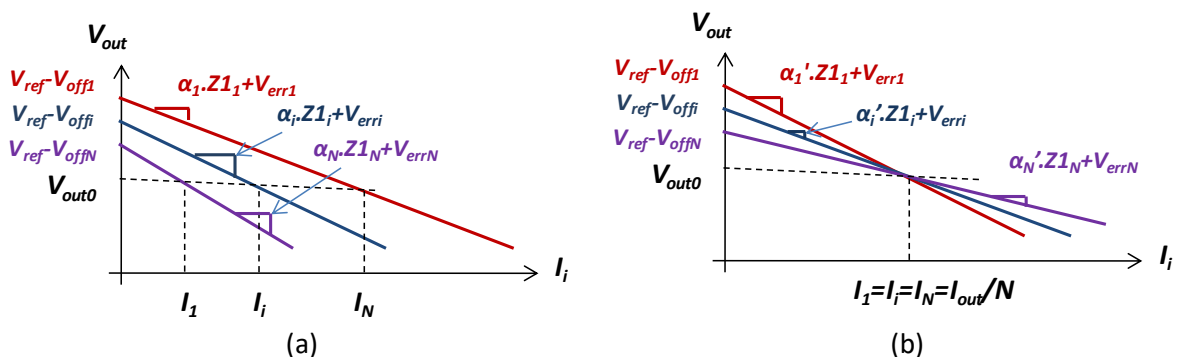


Fig. 104 Caractéristique de sortie: a) Sans correction de pente b) Avec correction de pente.

Diverses couleurs sont utilisées pour distinguer la contribution de chaque branche. On peut identifier graphiquement la valeur des courants circulant dans ces branches en plaçant, sur la Fig. 104a, le niveau de

sortie V_{out0} commun à toutes les branches. On observe ainsi l'influence de la dispersion des paramètres sur les valeurs des courants de branche I_1 à I_N .

En pratique, les écarts de courant obtenus sont relativement faibles. On peut souhaiter néanmoins introduire dans le dispositif un organe de contrôle permettant d'annuler ces écarts. Une dernière opération est alors nécessaire. Elle consiste à adapter la méthode d'équilibrage décentralisé des courants présentée dans le paragraphe précédent à ce mode particulier de régulation de type AVP.

La Fig. 105a) montre le principe de la correction mise en œuvre.

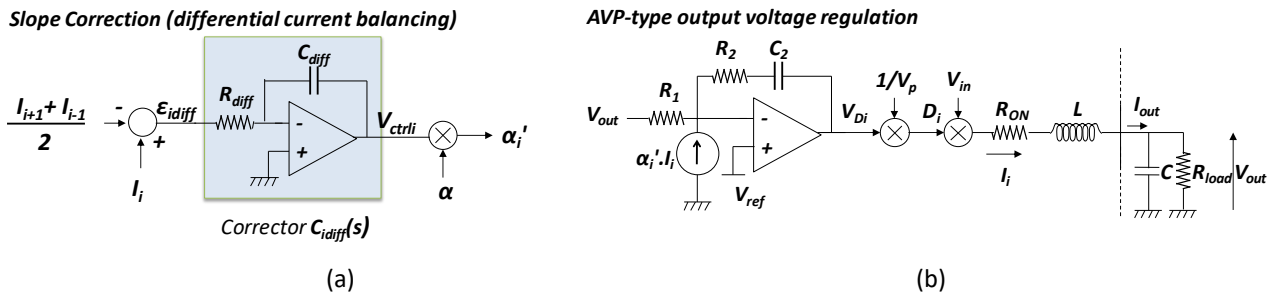


Fig. 105 Décentralisation de la régulation de tension : a) Circuit de correction de pente fournissant la pente corrigée α_i' ; b) Régulateur local de type AVP utilisant la pente corrigée α_i' .

Le courant I_i du bras est tout d'abord comparé à la moyenne des courants voisins (I_{i-1} et I_{i+1}). L'erreur obtenue ϵ_{idiff} est ensuite placée en entrée d'un correcteur de type intégrateur afin d'être annulée en statique. Ce correcteur produit une grandeur notée V_{ctrl} qui représente le terme de correction de pente. Les pentes $\alpha_i R$ des branches sont alors corrigées par ce terme et notées $\alpha_i' R$. La Fig. 104b) montre l'objectif ainsi atteint par la correction de ces pentes : l'obtention d'un point focal sur lequel les courants de branche sont tous égaux.

Afin d'assurer la stabilité inconditionnelle du dispositif d'équilibrage des courants, le calcul du correcteur C_{diff} requiert une attention toute particulière. En effet, la présence d'une excitation « petit signal » purement différentielle en courant notée i , peut avoir une influence sur la valeur du rapport-cyclique noté d_i en empruntant deux « chemins » distincts : contribution par le circuit de la Fig. 105a) en affectant le terme α' , et contribution par le circuit de la Fig. 105b) par le biais de la source de courant contrôlée.

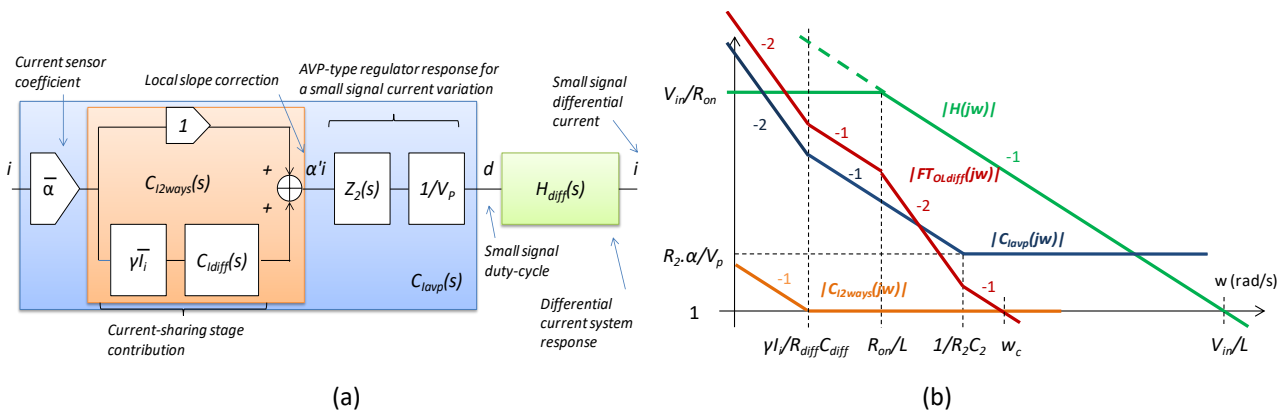


Fig. 106 a) Représentation par blocs fonctionnels de la fonction de transfert différentielle en courant en boucle ouverte $FT_{OLdiff}(s)$ du convertisseur; b) Etude de stabilité par analyse des fonctions de transfert de la boucle d'équilibrage des courants (où w_c représente la bande passante).

Une étude « petit signal » du montage linéarisé a permis de déduire la représentation par schémas blocs de la réponse du convertisseur à une excitation différentielle en courant montrée sur la Fig. 106a). Le détail de l'étude est donné dans [CCI 24].

Le diagramme de Bode présenté par la Fig. 106b) donne un aperçu du principe de détermination du correcteur $C_{diff}(s)$ permettant d'obtenir : une stabilité inconditionnelle, une bande passante maximale ainsi qu'une erreur statique nulle. Par souci de clarté, les couleurs des fonctions de transfert de la Fig. 106a) et de la Fig. 106b) sont identiques. La fonction de transfert rouge correspond à la réponse du système en boucle ouverte corrigé. Dans [40], utilisant une méthode d'équilibrage différente de celle décrite ici, il est proposé d'utiliser une bande passante identique pour les boucles d'équilibrage et de régulation. Le réglage de la stabilité de l'ensemble devient cependant délicat lors de l'implémentation physique du montage. Par mesure de sécurité, en pratique ici, la bande passante de la boucle d'égalisation des courants w_c sera prise au moins trois fois plus faible (un tiers de décade) que celle de la boucle de régulation de tension.

2.2.6 Solution de contrôle entièrement décentralisé : Architecture 2

2.2.6.1 Principe du contrôle décentralisé

L'étude précédente de décentralisation de la régulation de tension, associée aux deux premières étapes de décentralisation (entrelacement des commandes et égalisation des courants de branche), permet de présenter un dispositif de contrôle d'un convertisseur multiphase ne présentant aucun organe centralisé de calculs.

La Fig. 107 montre l'architecture du contrôle ainsi obtenue. Tous les circuits de contrôles sont identiques et placés au niveau de chaque cellule de commutation. Chacun de ces circuits de contrôle est composé :

- d'un générateur de porteuse triangulaire à auto-entrelacement,
- d'un dispositif d'égalisation des courants procédant par comparaisons relatives locales,
- d'un régulateur de tension de type-AVP utilisant une fonction de correction de pente.

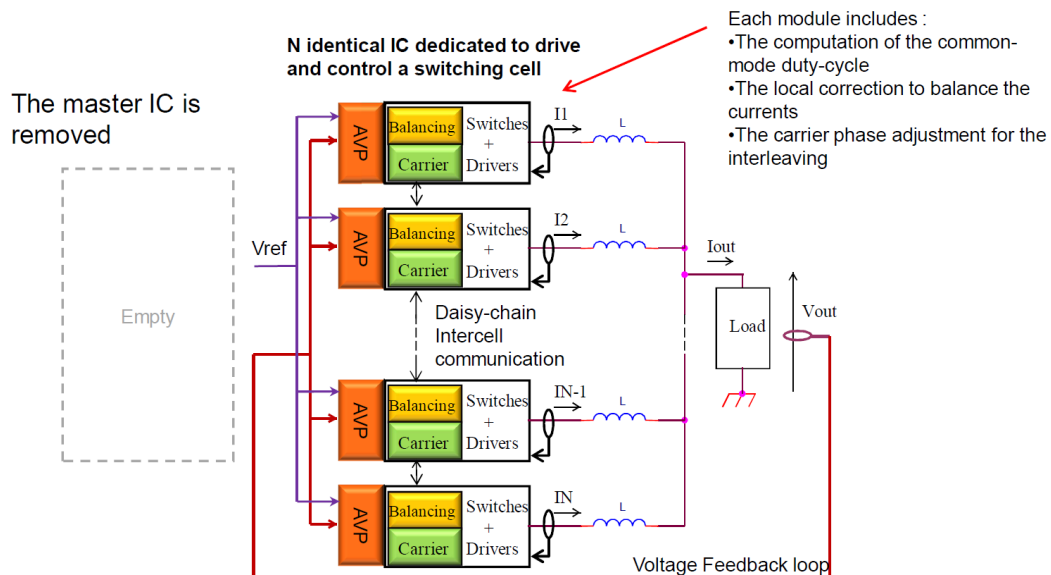


Fig. 107 Architecture de contrôle 2 : décentralisation complète de toutes les fonctions nécessaires au contrôle d'un convertisseur multiphase à nombre de phases quelconque.

Les modules de contrôle mis en œuvre échangent des informations avec leurs proches voisins (signaux des porteuses, mesures des courants), formant ainsi une chaîne de communication fermée : le $N^{ième}$ module échangeant des informations avec le $N-1^{ième}$ et le premier module.

On observe dans ce schéma que chaque branche du convertisseur est composée d'éléments rigoureusement identiques, à savoir : un circuit de contrôle décentralisé, une cellule de commutation et ses drivers, ainsi

qu'une inductance de branche. Dans son principe, le nombre de cellules du convertisseur n'est pas limité et l'ajout d'une phase dans le convertisseur multicellulaire consiste à dupliquer « à l'identique » une branche, sans ajouter pour autant de complexité au dispositif de contrôle.

L'activation ou la désactivation d'une branche devient possible par l'implémentation d'une commande binaire simple de type Enable au niveau de chaque module de contrôle. Dès lors, une reconfiguration statique (convertisseur éteint) ou dynamique (convertisseur en fonctionnement) du nombre de cellules actives devient aisée à implémenter.

On peut noter que, en plus des avantages énumérés pour l'architecture 1, cette solution offre l'énorme avantage de pouvoir s'affranchir de l'utilisation d'un superviseur (FPGA ou microprocesseur) dédié précédemment à la régulation de la tension de sortie présente sur la charge.

En revanche, la prise en compte de divers facteurs extérieurs spécifiques à l'application (séquence de démarrage, échanges de données avec la charge, etc...) sera plus délicate à effectuer, voire impossible dans certains cas.

Cette approche modulaire décentralisée du contrôle du convertisseur permet d'entrevoir de nombreuses perspectives, parmi lesquelles on pourra citer :

- simplicité de retrait ou d'ajout d'un module permettant d'ajuster le nombre de cellules actives afin de maximiser le rendement du convertisseur à courant de sortie donné : principe du « phase shedding »,
- idem pour l'optimisation du nombre de cellules actives afin de minimiser l'ondulation de courant de sortie à niveau de tension d'entrée donné (pertinent pour des applications à tension d'entrée variable, contexte automobile par exemple).
- possibilité de réagir avec des constantes de temps très courtes, au niveau de la cellule de commutation, en cas de défaillance (apparition d'un courant de court-circuit, échauffement local prohibitif, etc...) par le retrait de la branche considérée,

Si l'on souhaite cependant conserver l'usage d'un organe central de commande (superviseur), le fait d'avoir ainsi déporté les calculs relatifs à la régulation de tension, à l'entrelacement des porteuses et à l'équilibrage des courants de branche « libère » d'une certaine façon ce dernier d'un grand nombre de calculs nécessaires au contrôle d'un convertisseur multicellulaire. Celui-ci pourra alors se consacrer uniquement à la gestion de grandeurs « macroscopiques » du système : comme maximiser le rendement ou réduire l'ondulation de courant/tension de sortie par la gestion du nombre de cellules actives du convertisseur par exemple.

Notons enfin que ce type de contrôle permet de s'affranchir de la notion de « maître ». Chaque branche est similaire à ses voisines et la perte de l'une ne remet pas en cause le fonctionnement de l'ensemble. Ce dernier point est particulièrement judicieux pour répondre à des problématiques de tolérance aux pannes. On verra par la suite que, dans un contexte automobile et de véhicule autonome, ce principe de contrôle va permettre de répondre de façon pratique au développement et à la conception des alimentations embarquées devant répondre à des niveaux élevés de sûreté de fonctionnement (norme ISO 26262 [41]). Ce principe de contrôle décentralisé « masterless » faisant appel à une régulation de type-AVP est décrit également dans le brevet [Br 01].

Cadre de l'étude	Projet ANR Miconet2, Thèse sur financement ANR, Docteurant Zijian XIAO, Soutenue le 20 novembre 2013 Encadrement M. Cousineau, E. Sarraute
Résultats marquants	Décentralisation de la fonction de régulation de tension de sortie. Adaptation du principe d'équilibrage relatif des courants à ce mode de régulation (correction de pente pour régulateur de type AVP) Etude et analyse des fonctions de transfert et détermination de la forme du correcteur différentiel de courant local. Travaux de thèse récipiendaire du prix de l'établissement (prix Léopold Escande).
Publications	[CCI 22], [CCI 23], [CCI 24], [CCI 25], [Br 01]

2.2.6.2 Réalisation d'un prototype démonstrateur et résultats expérimentaux

A l'issue du dépôt de brevet d'invention, la SATT Midi-Pyrénées TTT a pris la décision de soutenir et financer un projet de maturation permettant de réaliser un convertisseur multicellulaire DC-DC de type Buck mettant en œuvre le principe de contrôle décentralisé pour un grand nombre de phases. Ce projet a permis de valider expérimentalement la robustesse de cette commande à l'aide d'un prototype démonstrateur de niveau de TRL 5.

Les travaux présentés dans ce chapitre ont été menés :

- dans le cadre du projet ANR Miconet2 finançant la thèse de Mr Zijian Xiao pour la partie réalisation de la puce de contrôle analogique.
- dans le cadre du projet de maturation pour la partie réalisation du convertisseur 25-phases à cellule de commutation GaN.

Pour la réalisation du convertisseur multicellulaire, on souhaite mettre en œuvre des cellules de commutation utilisant des transistors HEMT GaN EPC1001 (100V, 36A) commutées à des fréquences élevées (de 300kHz à 3MHz). A ces fréquences, la réalisation du circuit de contrôle décentralisé nécessite l'utilisation d'électroniques rapides. Une implémentation « numérique » de la commande nécessite d'avoir recours à des fréquences d'horloge très importantes (10 à 100MHz par exemple) entraînant une consommation excessive. Une implémentation de type « analogique », quant à elle, requiert l'usage d'amplificateurs opérationnels offrant des bandes passantes de plusieurs dizaines de MHz. Elle permet cependant de mieux maîtriser la consommation requise par la partie commande. Cette seconde solution a été retenue. Il est en effet aisé d'obtenir des AOPs large-bande dans une technologie mature (0.35um CMOS) dont le coût de fabrication reste accessible pour un laboratoire (environ 1k€/mm²).

La Fig. 108 montre la puce de contrôle, réalisée au laboratoire via le Centre Multi-Projet de Grenoble, insérée dans un boîtier de type SOIC 24. Afin de pouvoir répondre à plusieurs types d'applications, 6 modules de contrôle ont été placés dans la puce. 5 modules de contrôle sont connectés entre eux de façon chaînée pour le projet ANR Miconet2. Un 6^{ème} module de contrôle, capable de communiquer avec des éléments externes à l'aide d'interfaces d'entrée/sortie, est ajouté afin d'être en mesure de pouvoir associer à chaque cellule de commutation une puce de contrôle distincte. On obtient alors deux modes d'utilisation possible de la puce : une puce pour contrôler un convertisseur 5-phases ou une puce par phase communiquant avec ses voisins.

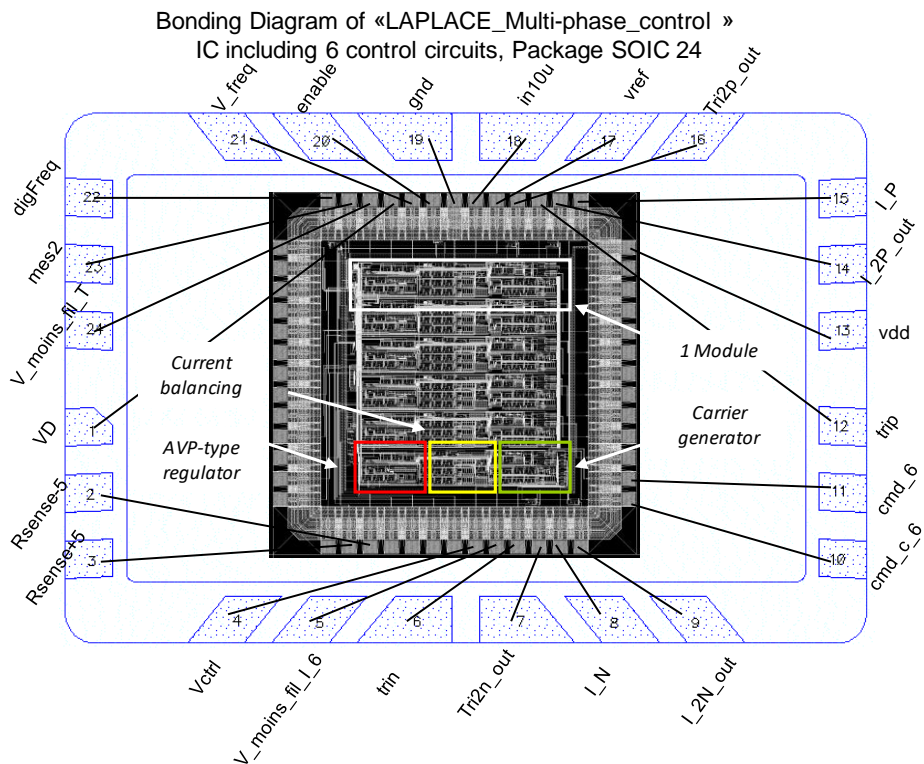


Fig. 108 Schéma de connexion des ports d'entrée/sortie du circuit intégré incluant 6 modules de contrôle décentralisé dans un boîtier SOIC24 (technologie 0.35um CMOS, surface 6mm²)

Les carrés de couleur sur la Fig. 108 montrent l'emplacement des trois fonctions décentralisées dans un module de contrôle. Chaque module de contrôle analogique occupe environ 1 mm² de silicium dans cette technologie. On peut noter que la réalisation d'une telle puce de commande nécessite une expertise importante dans la réalisation de circuits analogiques CMOS monolithiques. A titre indicatif, trois exemples montrant les étapes les plus importantes de la réalisation de la puce sont donnés ici.

La Fig. 109 montre, d'une part le schéma au niveau transistor d'un amplificateur opérationnel 5V/1mA, rail-to-rail, large bande, inconditionnellement stable au gain unitaire sur une gamme de températures de -40°C à 150°C et d'autre part le layout de cette fonction réalisé dans l'environnement Cadence-Virtuoso™. Cet AOP représente une brique de base analogique nécessaire pour l'élaboration de fonctions plus complexes.

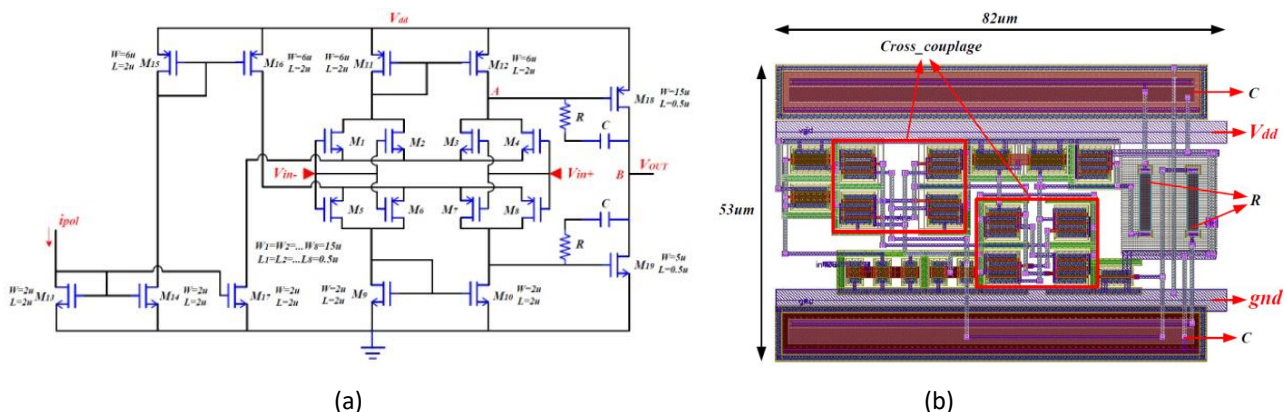


Fig. 109 a) Schéma d'un amplificateur opérationnel rail-to-rail en technologie CMOS (gain=68dB, Bande Passante=35 à 52 MHz, Marge de phase 85°); b) Vue layout de cet amplificateur opérationnel.

La Fig. 110 montre le layout complet d'un générateur de porteuse triangulaire à auto-entrelacement. Parmi les éléments présents dans ce circuit on reconnaît, entre autres, la présence de six AOPs.

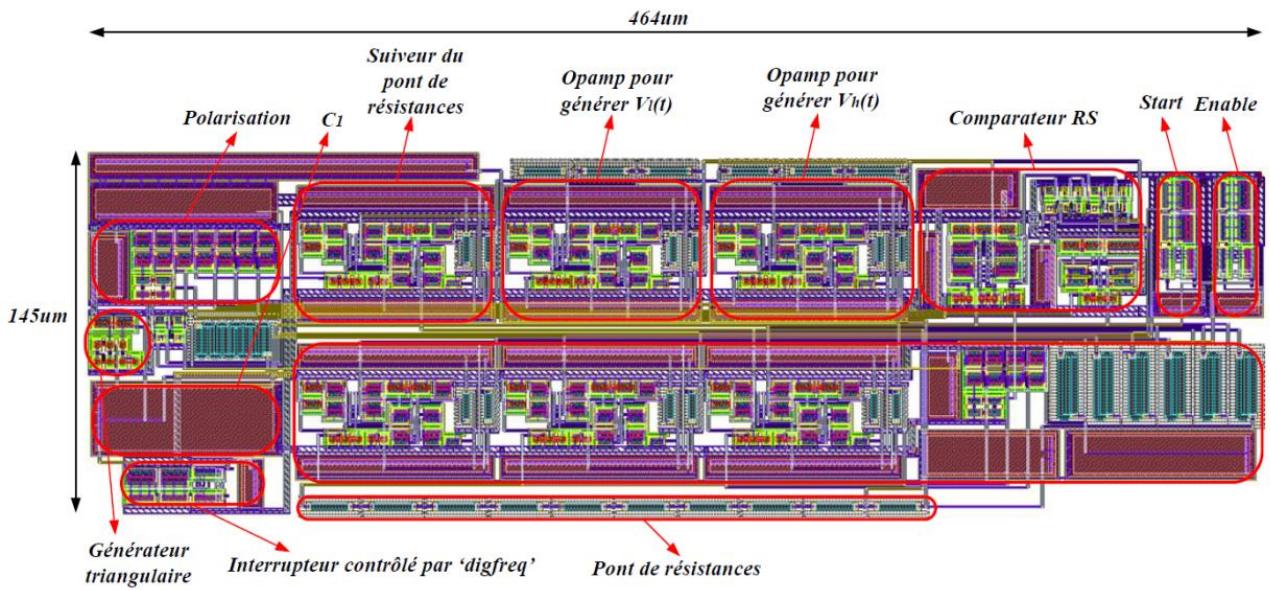


Fig. 110 Vue layout du générateur de porteuse à auto-entrelacement complet.

La Fig. 111 montre le layout du circuit complet d'équilibrage des courants. Ici, trois amplificateurs d'instrumentation, utilisant chacun trois AOPs, sont identifiables sur la figure.

Le layout relatif à l'implémentation du régulateur de tension de type AVP n'est pas fourni. Ce dernier se réduit essentiellement à l'utilisation d'un unique AOP environné d'une source de courant contrôlée.

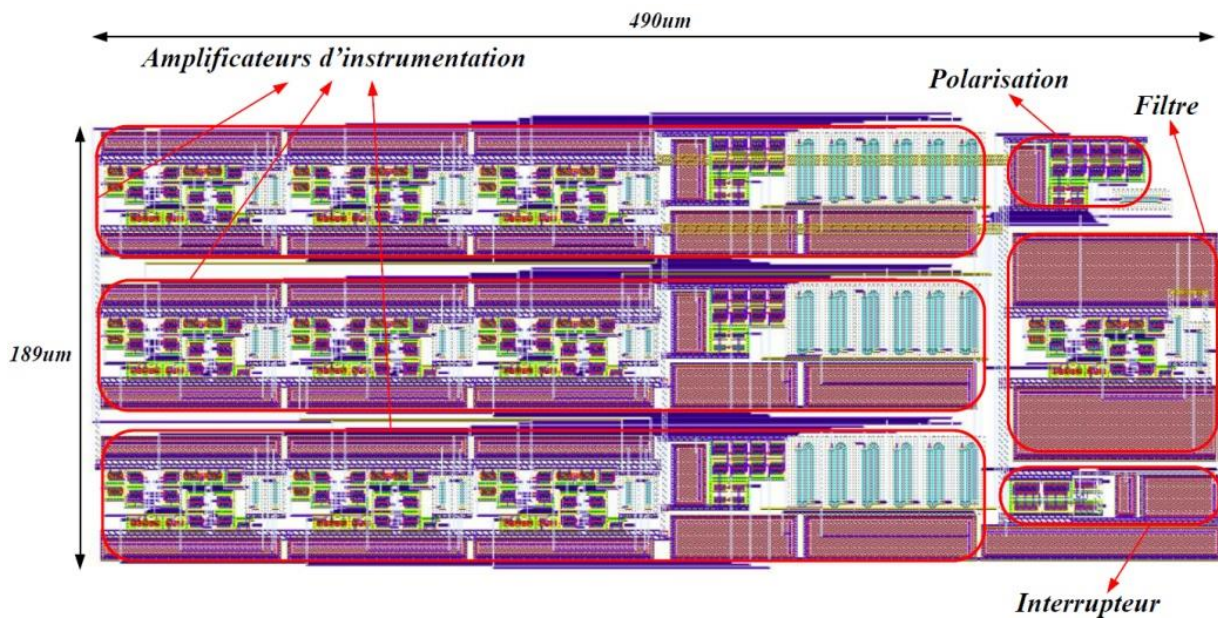


Fig. 111 Vue layout du circuit complet d'équilibrage des courants.

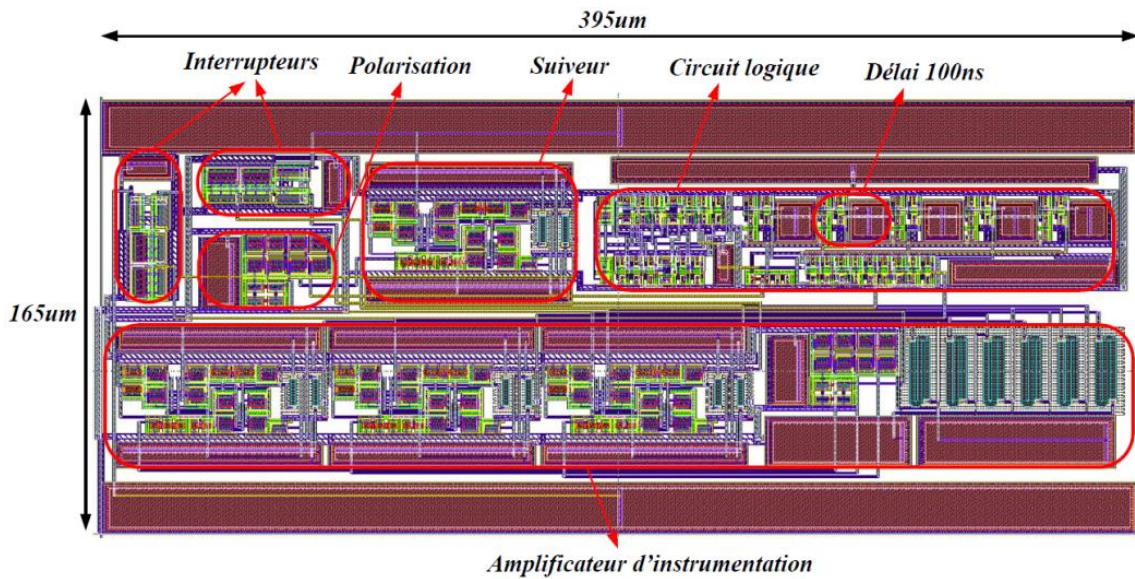


Fig. 112 Vue layout du circuit d'échantillonnage de la mesure du courant de branche.

Enfin, la Fig. 112 montre le *layout* d'une fonction permettant d'échantillonner la valeur moyenne du courant de branche lors de la phase de conduction du transistor Low-Side.

Chaque circuit de contrôle décentralisé, inséré dans un boîtier SOIC, est alors placé à proximité d'une cellule de découpage et de son driver. La Fig. 113a) montre une carte implémentant cinq branches, toutes rigoureusement identiques. On notera ici que la cellule de commutation est réalisée avec des transistors HEMT GaN (100V/36A) et que les circuits de contrôle analogiques échangent des informations avec leurs voisins. Chaque branche est dimensionnée pour fonctionner à une fréquence de 500 kHz et fournir un courant maximum de 15A sous $V_{IN}=12V$ à 48V. La Fig. 113b) montre les éléments de la maille de commutation (driver TI, cellule GaN, condensateurs CMS) et son contrôle (puce LAPLACE).

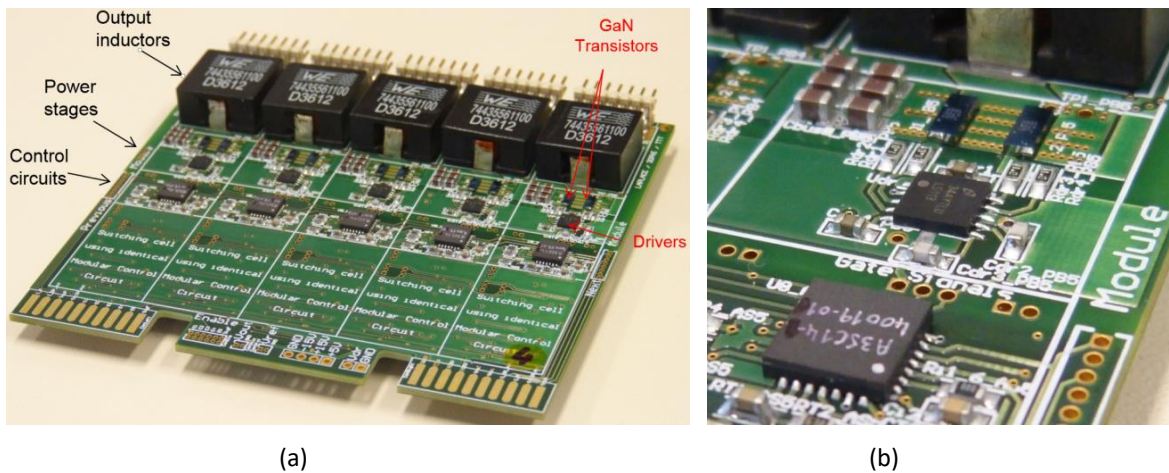


Fig. 113 a) Carte implémentant 5 phases utilisant le circuit de contrôle décentralisé avec des transistors GaN HEMT EPC1001 (100V, 36A, 125°C, 500kHz), un driver spécifique LM5113 et une inductance Würth 9µH (size 106x102mm²); b) Zoom sur la partie : puce de contrôle + driver + cellule GaN et capacité locale de découplage.

Afin de déterminer les conditions optimales d'utilisation de ces cellules de commutation à transistors GaN, une caractérisation fine des pertes par conduction et par commutation obtenues au sein des transistors a été effectuée en utilisant la méthode de mesure par opposition [42]. Les Fig. 114a) et Fig. 114b) montrent les résultats obtenus pour chacun des transistors de la cellule : transistors High-side et Low-side. Ces deux caractéristiques sont nécessaires pour pouvoir définir la fréquence de commutation optimale en considérant

que le courant maximum de chaque branche est égal à 15A et qu'une élévation de température de jonction de seulement 30°C est tolérée (refroidissement par flux d'air sans radiateur additionnel).

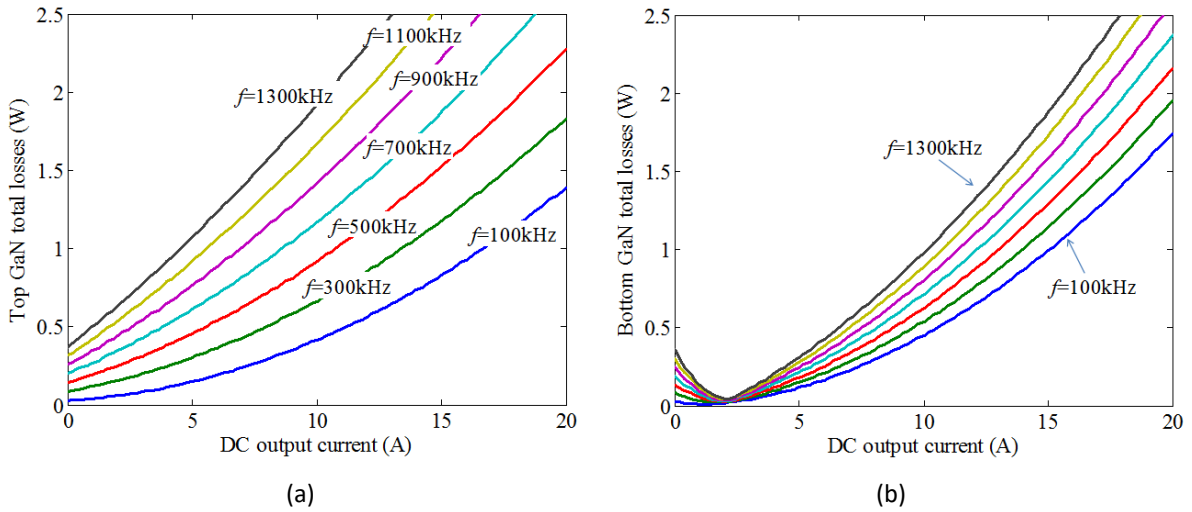


Fig. 114 Pertes totales (conduction et commutation) vs le courant de branche et la fréquence de commutation (cas 12V/5V). Pertes maximales tolérées : 1.5W pour un accroissement de la température de 30°C (10A à 500kHz); a) Transistor GaN EPC2001 High-side, b) Transistor GaN EPC2001 Low-side.

La Fig. 115a) donne une estimation de l'évolution du rendement d'une branche du convertisseur en fonction du courant la parcourant pour plusieurs couples de tensions d'entrée/sortie (V_{in} , V_{out}). La courbe bleue représente l'application cible. Elle présente un maximum de rendement pour un courant par phase égal à 3A.

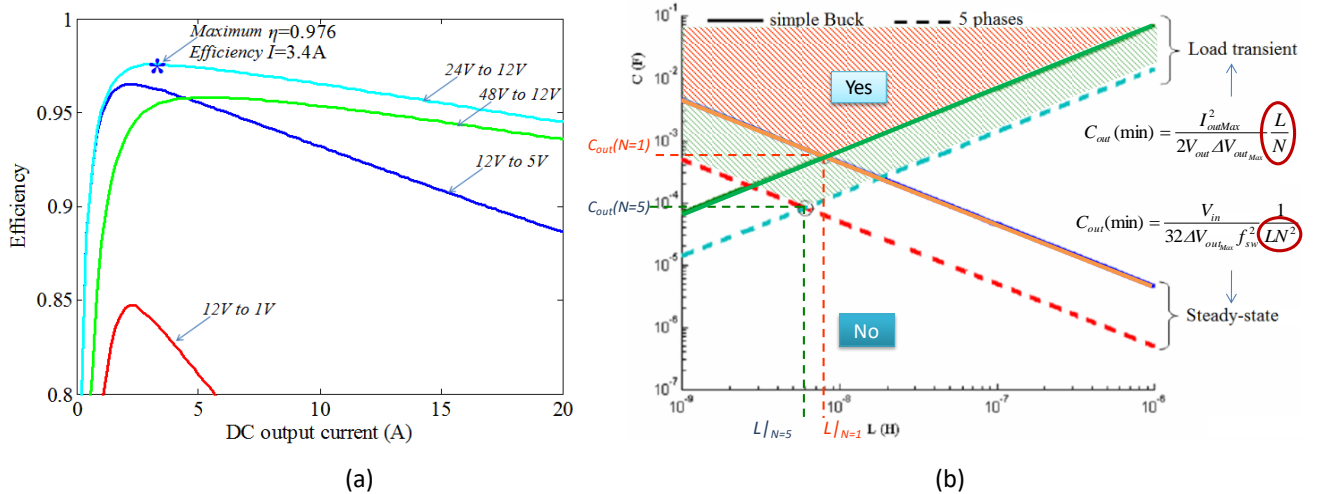


Fig. 115 a) Rendement fonction du courant de sortie d'une cellule de commutation simple pour plusieurs couples de tensions V_{in}/V_{out} ; b) Dimensionnement du filtre de sortie en fonction des contraintes d'ondulation de tension en « régime établi » et pour des « transitoires de charge » avec N de 1 à 5, $V_{in} = 12V$, $V_{out} = 1.2V$, $I_{out} = 100A$, $\Delta V_{out} = 50mV$, $\Delta V_{out}/V_{out} = 5\%$, $f_{sw} = 500kHz$.

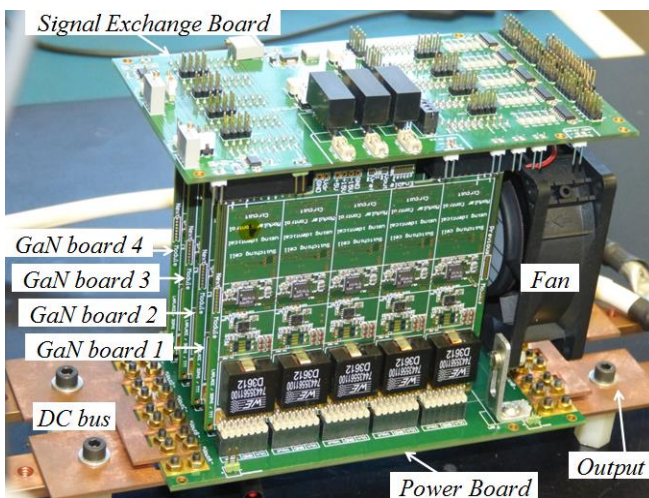
La Fig. 115b) montre l'évolution de la taille du filtre de sortie d'un convertisseur multiphase en fonction du nombre N de branches placées en parallèle. Cette étude a été menée dans le cadre des travaux de thèse de Mme N. Bouhali [RI 03]. On observe que, à ondulation de tension de sortie imposée et pour un choix d'inductance de branche donné, la valeur minimale du condensateur de sortie est déterminée par un jeu de contraintes croisées. L'une correspondant à la réponse du convertisseur à un échelon de courant de charge (droite ascendante verte), l'autre lié au comportement en régime établi du dispositif (droite descendante rouge). La valeur minimale du condensateur décroît rapidement lorsque N augmente. L'usage d'un

convertisseur multiphase présentant un grand nombre de branches va donc présenter deux avantages importants :

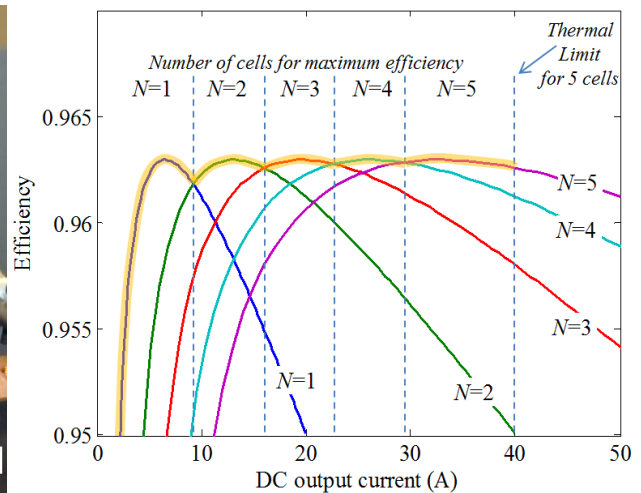
- Permettre de réduire considérablement la taille de la capacité de sortie requise pour une ondulation maximale de tension imposée par l'application.
- Permettre de faire fonctionner chaque branche sur son point de rendement maximum en sélectionnant le nombre N optimal de branches actives en fonction du courant de charge observé en sortie du convertisseur (phase-shedding),

Le contrôle de chaque branche étant entièrement modulaire et décentralisé, on peut dès lors placer autant de branches en parallèle que nécessaire. On a réalisé dans ce projet 5 cartes GaN, chacune comportant 5-phases, pour réaliser un convertisseur 25-phases contrôlé de façon décentralisée. On peut noter qu'il est extrêmement difficile, voire impossible, de contrôler un tel convertisseur avec les méthodes usuelles (par l'utilisation d'une carte de contrôle FPGA par exemple), le nombre d'interconnexions nécessaires entre le convertisseur et son organe de contrôle central devenant en effet rapidement prohibitif.

La Fig. 116a) montre une photo du prototype ainsi réalisé. Les cartes GaN sont enfichées (*plug-and-play*) dans une carte support (*Power Board*) utilisée pour acheminer les courants des branches en entrée et en sortie du convertisseur. La connectique pour les communications inter-puce (configuration chaînée), fonction du nombre de cartes GaN utilisées, est gérée par une carte appelée « carte signal » (*Signal Exchange Board*) placée au sommet du dispositif. Cette carte assure également l'alimentation des puces de contrôle et des drivers de cellules GaN. On peut noter qu'aucune carte de contrôle (FPGA ou microcontrôleur) n'est utilisée.



(a)



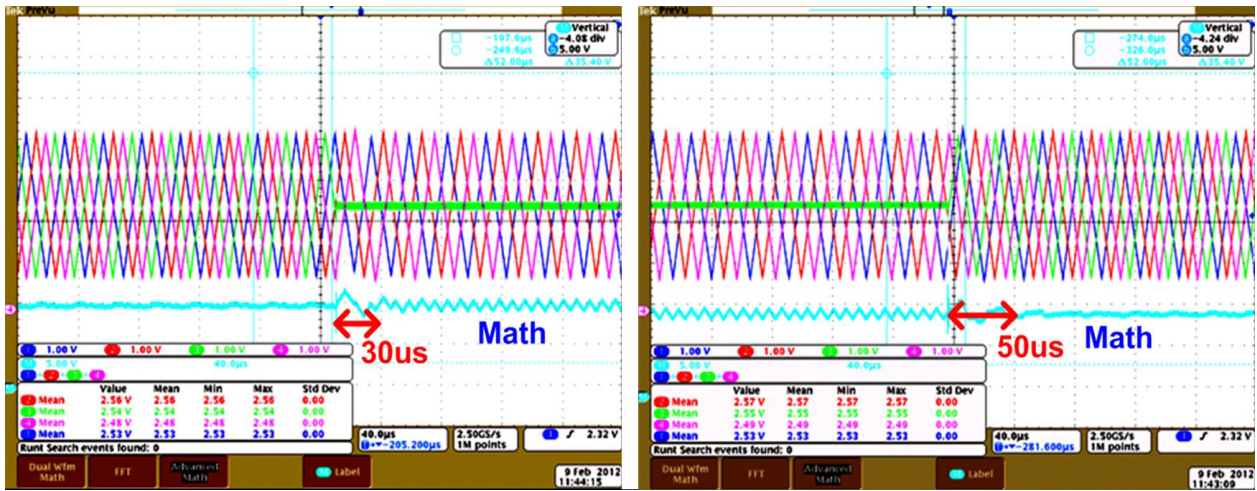
(b)

Fig. 116 a) Convertisseur entrelacé 25 phases à cellules de commutation GaN utilisant les circuits de contrôle décentralisé, b) Estimation du rendement en fonction du courant de sortie pour différentes valeurs N de phases actives (application 48V/12V).

La Fig. 116b) nous montre l'intérêt de pouvoir modifier le nombre de branches actives en fonction de l'évolution du courant de charge dans le but de maximiser le rendement du convertisseur (caractéristique optimale surlignée en jaune).

Les Fig. 117a) et Fig. 117b) nous montrent les formes d'onde obtenues pour le dispositif d'auto-entrelacement des porteuses dans le cas d'une reconfiguration dynamique du nombre de branches actives. Les cas du passage de 4-à-3 et de 3-à-4 phases actives sont montrés. On observe que l'auto-entrelacement est assuré dans tous les cas et que les phases transitoires de reconfiguration sont courtes (1 à 2 périodes).

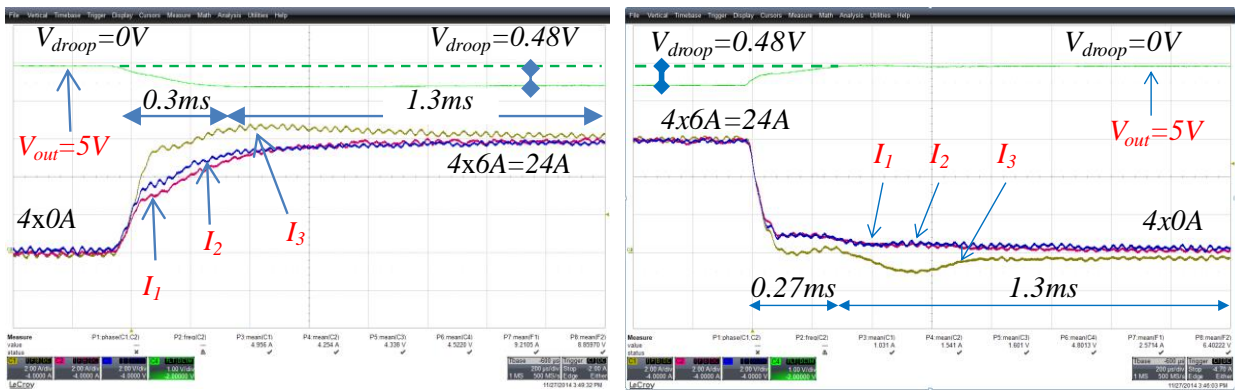
On note également l'absence de discontinuité sur les formes d'onde des signaux générés en utilisant la méthode de génération analogique du Ch. 2.2.2.



(a) (b)

Fig. 117 Comportement de l'auto-entrelacement des porteuses triangulaires durant une phase de reconfiguration dynamique (exemple à 25kHz) : a) De 4 à 3 phases ; b) De 3 à 4 phases (40us/div, 1v/div).

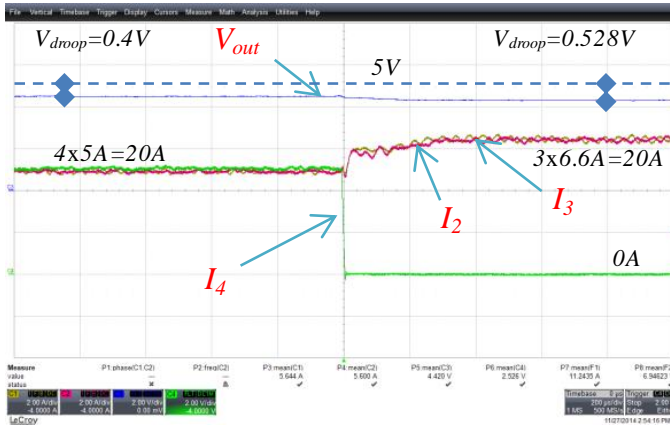
Les Fig. 118a) et Fig. 118b) montrent les résultats expérimentaux relatifs aux transitoires de charge. Dans le premier cas, le courant de sortie varie de 0 à 24A quasi-instantanément. On observe les courants des branches augmenter afin de maintenir une tension de sortie régulée (5V moins une chute de tension due aux pentes αR) et s'égaliser à terme (au bout de 1,3ms). Réciproquement, on fait varier le courant de 24 à 0A et on observe que la tension de sortie régulée retourne à 5V. La boucle d'équilibrage des courants rééquilibre le dispositif. La constante de temps pour l'équilibrage des courants est volontairement plus grande que celle de la boucle de régulation de tension.



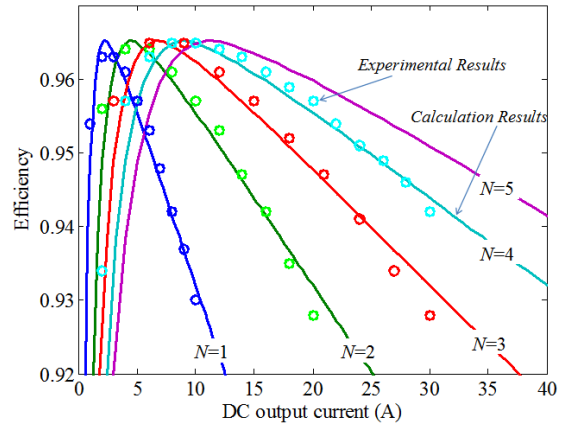
(a) (b)

Fig. 118 Réponse à un transitoire de charge (avec $V_{in}=12V$ et $V_{out}=5V$) : a) Echelon de courant de 0 à 24A avec 4 phases actives; b) De 24 à 0A avec 4 phases actives (2A/div; 1V/div; 200us/div).

Enfin, la Fig. 119a) montre le cas d'une reconfiguration dynamique du nombre de branches du dispositif. On observe le comportement du convertisseur lors d'un passage de 4 à 3 phases actives. On obtient une décroissance rapide du courant de la branche retirée, une augmentation régulée des courants restants (maintenus égaux) pour maintenir la tension de sortie égale à une consigne, ainsi qu'une légère variation de la tension de *droop* due au changement de niveau des courants de branche et de la présence des pentes αR .



(a)



(b)

Fig. 119 a) Formes d'onde des courants durant une séquence de reconfiguration dynamique : de 4 vers 3 phases actives (2A/div; 2V/div; 200us/div) ; b) Rendement fonction du nombre N de phases actives, comparaison entre estimations et mesures.

La Fig. 119b) montre la bonne adéquation que l'on observe entre d'une part les estimations Matlab du rendement du convertisseur et d'autre part les résultats expérimentaux, le tout en fonction du nombre N de branches actives et du courant de sortie du convertisseur.

Cadre de l'étude	Projet de Maturation (financement SATT TTT) Ingénieur développement : Bernardo Cougo lab. LAPLACE, durée 9 mois Responsable projet : M. Cousineau
Résultats marquants	Conception d'une puce AMS CMOS 0.35 μ m, version analogique HF, comportant 6 modules de contrôle décentralisé (5+1). (Thèse Zijian Xiao) Réalisation et caractérisation de 25 puces de contrôle décentralisé. Réalisation et caractérisation d'un convertisseur multiphase démonstrateur 25-cellules GaN contrôlé de façon décentralisée.
Publications	[CCI 23], [CCI 24], [CCI 29] , [RI 03]

2.2.7 Application du contrôle décentralisé aux convertisseurs HVDC de type MMC et STATCOM

Dans le cadre d'un projet de collaboration avec l'université fédérale de Minas Gerais au Brésil incluant une partie des travaux de thèse de Mr. Luc-André Grégoire [Th Grégoire], l'étude de l'adaptation du principe de contrôle décentralisé à des convertisseurs série DC/AC et AC/AC de très fortes puissances a été menée.

On souhaite en effet étendre le principe du contrôle décentralisé aux architectures de convertisseur HVDC série. La mise en série de cellules de commutation dans un dispositif de puissance a pour avantage de pouvoir répartir la tension de bus, souvent très élevée, entre les différentes cellules du convertisseur. Des éléments de commutation de plus faible calibre en tension peuvent alors être utilisés pour les implémenter. Chaque cellule requiert la présence d'un élément de stockage d'énergie qui, cette fois, se présente sous la forme de condensateurs (au lieu des inductances pour le cas parallèle précédent).

Les architectures des convertisseurs très haute tension de type MMC ou STATCOM sont basées sur l'association de branches formées par la mise série d'une inductance L et de N blocs de conversion DC/DC (CVS) comportant des éléments de stockage capacitif indépendants (voir Fig. 120).

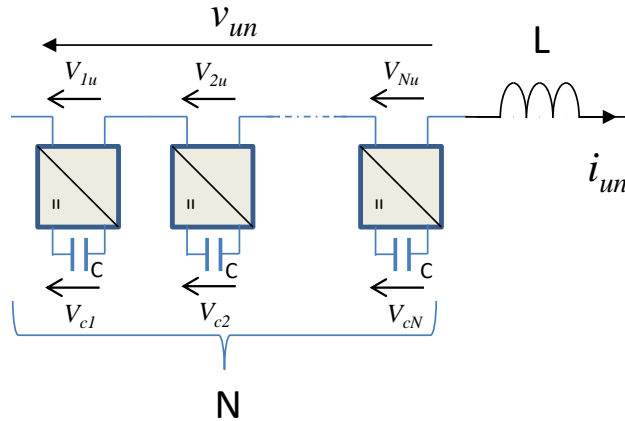
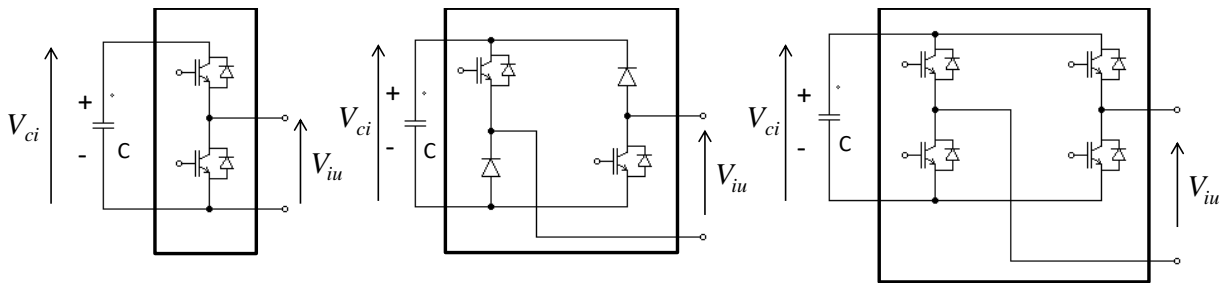


Fig. 120 Circuit électrique élémentaire : principe de réalisation d'une branche d'un convertisseur de type MMC ou STATCOM par association de Convertisseurs Statiques (CVS) élémentaires en série avec une inductance.



(a) : bloc unidirectionnel en tension et bidirectionnel en courant (b) : bloc bidirectionnel en tension et unidirectionnel en courant (c) : bloc bidirectionnel en tension et bidirectionnel en courant

Fig. 121 Exemples de topologies des CVS élémentaires.

Ces N blocs de conversion peuvent être, selon les cas, réversibles ou non en courant et/ou en tension. La Fig. 121 montre quelques exemples de réalisations possibles.

De façon générale, le contrôle de ce type de convertisseur nécessite :

- de savoir réguler la valeur du courant de branche i_{un} ,
- d'égaliser les valeurs des tensions des condensateurs V_{ci} ,
- et d'entrelacer les commandes MLI fournies aux N blocs de conversion pour réduire les termes d'ondulation.

Ce type d'architecture n'est pas une version exactement duale du convertisseur parallèle du chapitre précédent. En effet, si dans le cas parallèle la somme des courants de branches est égale au courant de sortie, ici la somme des tensions des condensateurs peut être très différente de la tension de bus (ce qui est le cas en pratique). Pour cette raison, la régulation du courant de branche ne pourra pas être décentralisée comme l'a été la régulation de tension pour le cas parallèle. La notion de module « maître » implémentant la régulation du courant i_{un} va apparaître dans ce chapitre.

En revanche, les fonctions « d'égalisation des tensions des condensateurs » et « d'entrelacement des commandes » pourront être décentralisées de la même manière que dans le chapitre précédent.

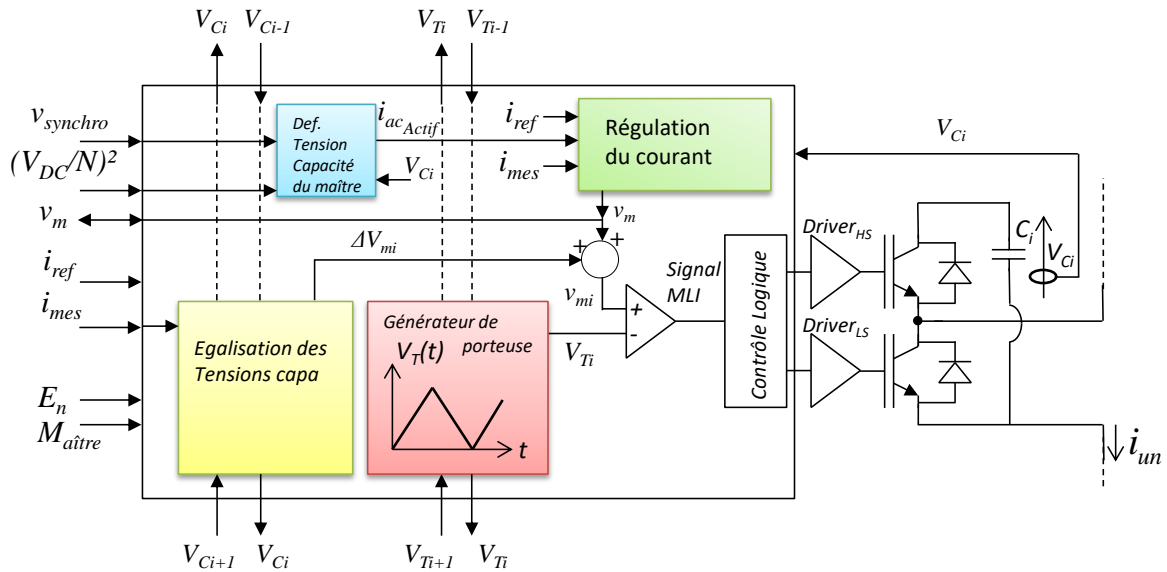


Fig. 122 Vue schématique du module de contrôle, de ses fonctions internes et de ses ports d'entrée/sortie.

La Fig. 122 montre un module de contrôle associé à chaque bloc de conversion. Celui-ci comporte quatre fonctions principales, à savoir : un générateur de porteuse à auto-entrelacement (en rouge) et un égalisateur des tensions des condensateurs (en jaune) communiquant tous les deux avec les modules voisins ; un régulateur de courant (en vert) recevant une mesure du courant de branche i_{mes} ainsi qu'une consigne i_{ref} ; et enfin un régulateur de tension (en bleu) permettant d'imposer la tension aux bornes du condensateur du CVS maître. De plus, comme précédemment, une fonction nommée « dispositif d'aiguillage », permettant de reconfigurer les communications locales selon que le module est actif ou pas, sera ajoutée afin de pouvoir ajouter ou retrancher aisément un CVS dans la branche de conversion de façon dynamique.

La Fig. 123 montre un exemple d'implémentation des CVS commandés par ces modules de contrôle décentralisé. On note que :

- L'un d'entre eux est configuré en mode « maître ». Il reçoit une consigne de tension à appliquer sur son condensateur. Il implémente la régulation du courant i_{un} , il détermine le signal modulant commun à tous les CVS et le transmet aux autres modules.
- Les autres modules, en mode « esclave », se contentent d'entrelacer leurs commandes et d'égaliser leur propre tension de condensateur avec celles de leurs voisins.
- Des consignes sont envoyées aux modules par le biais d'un organe central de commande (ou superviseur) élémentaire : il fournit la consigne de puissance à stocker dans les condensateurs (fonction du nombre N de cellules actives) ainsi que la consigne de courant de branche i_{ref} .

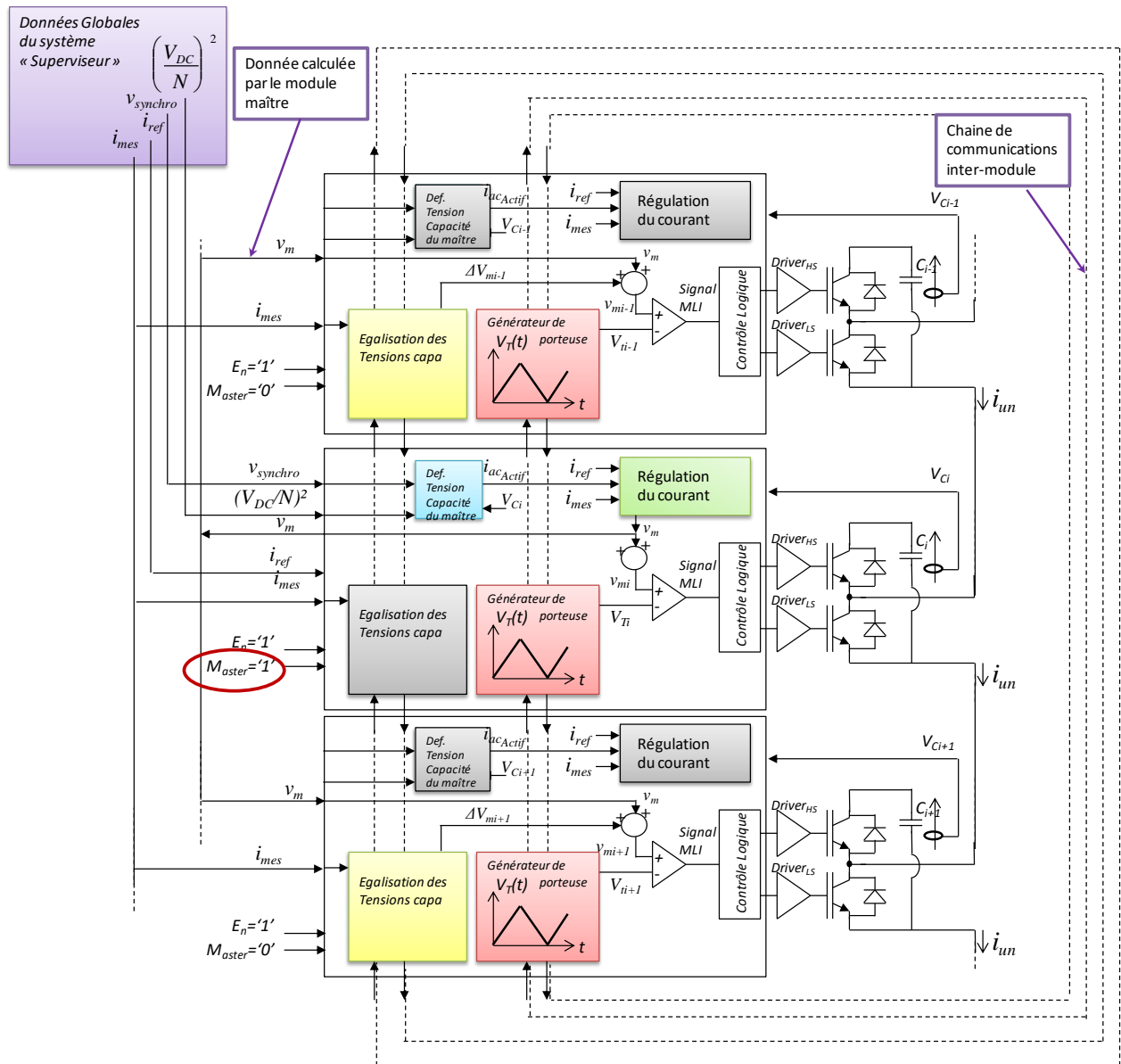


Fig. 123 Dispositif comportant N modules de contrôle (module maître au centre). Les fonctions inactives dans les modules sont grisées.

Il est important de noter que l'usage de cette méthode de contrôle décentralisé simplifie considérablement la mise en œuvre de la commande d'un convertisseur MMC ou STATCOM, ces derniers comportant en pratique plusieurs dizaines (voire centaines) de cellules dans chaque branche. On observe en effet que l'effort de calcul requis par notre superviseur devient ridicule en regard de celui nécessaire dans le cas de la commande classique centralisée.

Afin de simplifier la mise en œuvre de ces modules de contrôle et permettre ainsi de diffuser plus largement leur utilisation au sein de la communauté, une implémentation « numérique » des blocs fonctionnels des modules a été évaluée dans un environnement MATLAB™ / Opal-RT™.

La Fig. 124 montre l'ensemble des éléments requis dans l'environnement Matlab™ Simulink™ et leur agencement pour implémenter un module de contrôle décentralisé (détails fournis dans [CCI 33-34]). Il s'agit de fonctions élémentaires, parfois séquentielles/itératives, utilisées pour la mise en œuvre des régulateurs. On peut noter que l'usage de codes numériques permet d'échanger entre les modules l'information de la phase de la porteuse θ_n (grandeur quasi-statique) et non pas la forme d'onde complète du signal (signal HF). Les calculs internes nécessaires à l'entrelacement des porteuses en sont grandement simplifiés.

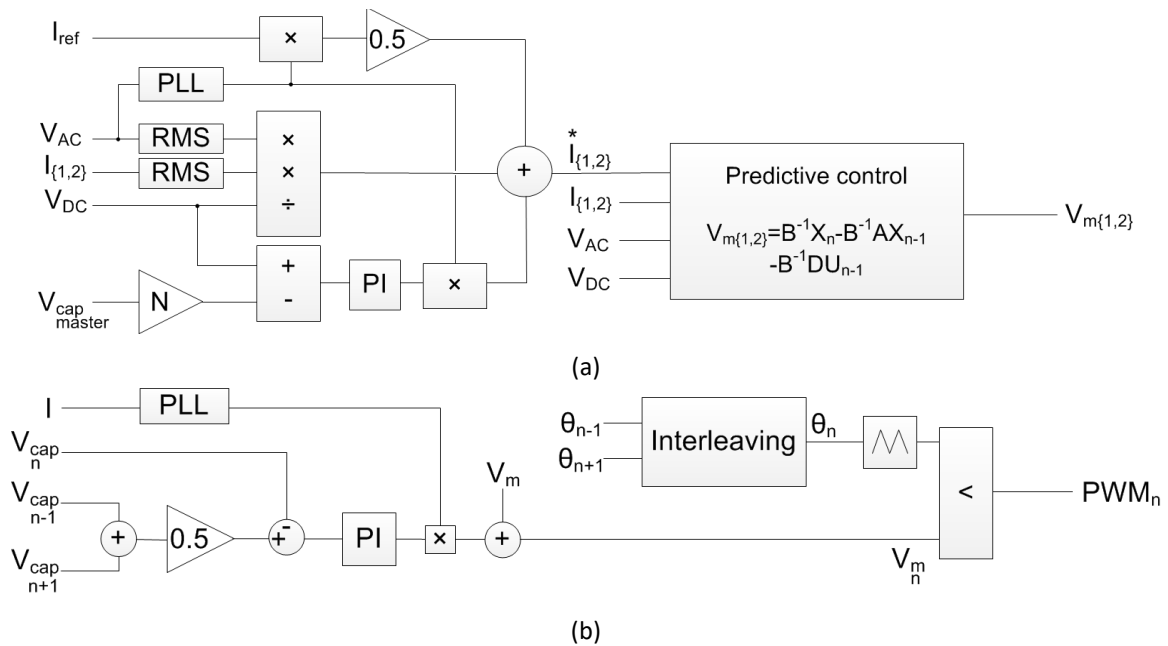


Fig. 124 Implémentation numérique : a) Schéma bloc du contrôleur principal (présent dans le module maître); b) Schéma bloc des deux fonctions décentralisées « entrelacement » et « égalisation » (actives dans les modules esclaves).

Si on reconnaît la mise en œuvre de l'égalisation « de proximité » des tensions des condensateurs dans la figure Fig. 124b) (valeur locale V_{cap_n} comparée à la moyenne des voisines V_{cap_n-1} et V_{cap_n+1}), le bloc « Interleaving » implémente en revanche un principe d'auto-entrelacement nouveau. Les Fig. 125a) et b) montrent le principe retenu. Il s'agit toujours de centrer la porteuse locale par rapport à ses voisines, mais cette fois-ci, c'est l'information de la phase θ_n^k qui est utilisée (k : numéro de l'itération, n : rang de la porteuse considérée). A chaque itération de calcul, les porteuses du système se repositionnent les unes par rapport aux autres pour converger à terme vers un entrelacement parfait des signaux de commande.

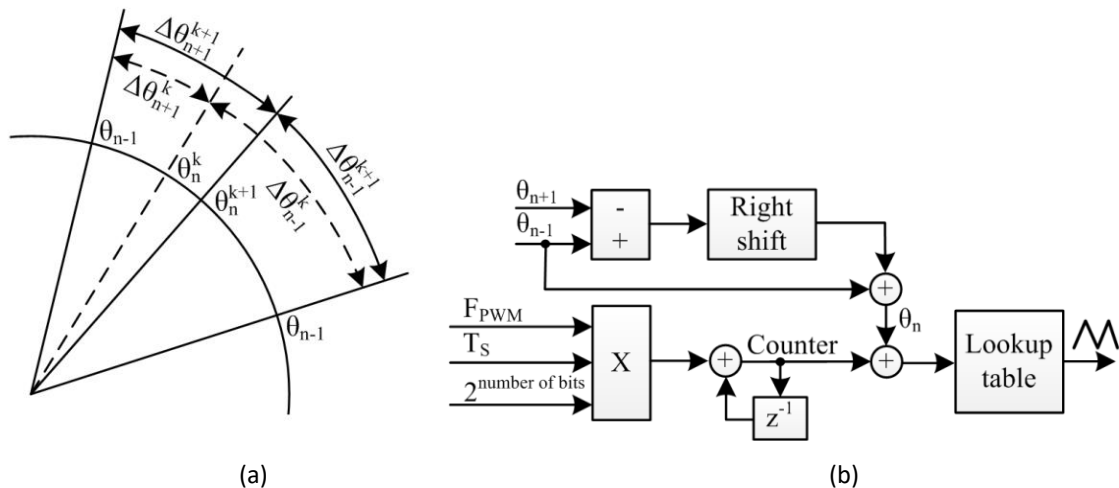


Fig. 125 a) Principe de calcul local itératif de la phase de la porteuse ; b) Implémentation du principe de générateur de porteuse triangulaire à auto-entrelacement.

Les Fig. 126 et Fig. 127 montrent respectivement le cas d'un démarrage à 7 porteuses et le cas d'une reconfiguration dynamique du système de 6 vers 7 porteuses. On montre dans [RI 08] que le nombre d'itérations requises pour obtenir la convergence du système au démarrage est égal à $N^2/4$.

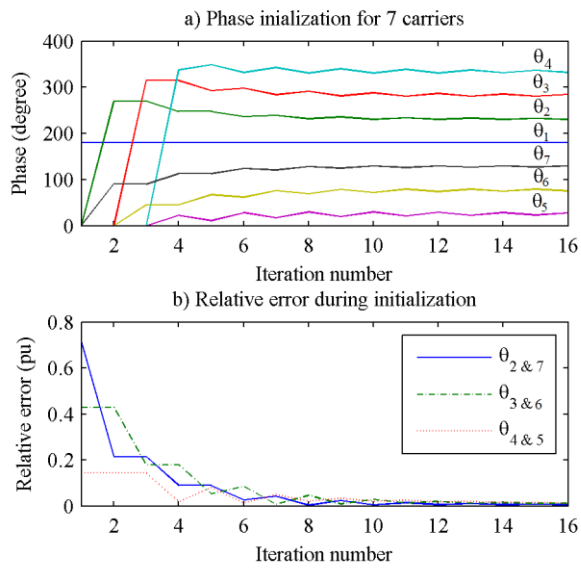


Fig. 126 Démarrage du système à 7 modules.

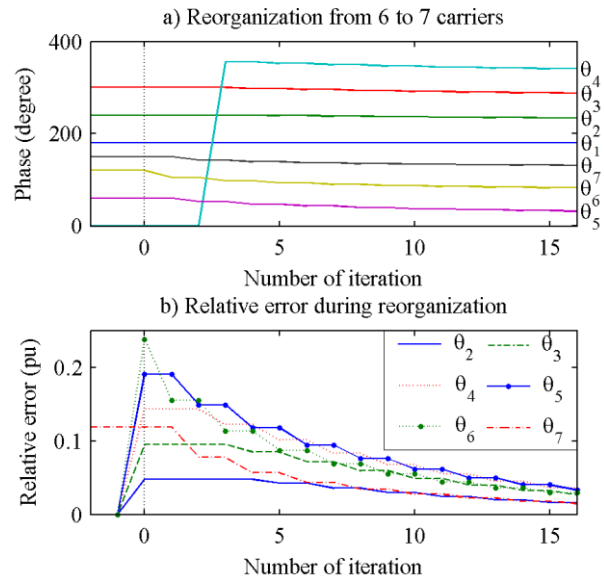


Fig. 127 Reconfiguration de 6 vers 7 modules; a) Positions des porteuses; b) Erreurs relatives de position.

On notera que la durée de chaque itération de calcul est égale à la période de l'horloge du circuit numérique. Elle est très petite (<20ns) devant la période des porteuses triangulaires générées (1ms).

Les Fig. 128 et Fig. 129 montrent respectivement le schéma de principe de l'implémentation d'une branche de conversion symétrique (une phase) d'un convertisseur MMC et la réalisation au laboratoire d'un convertisseur complet 3kW. Notons ici que le principe de contrôle modulaire décentralisé est appliqué au dispositif par l'utilisation d'un système de commande Opal-RT™.

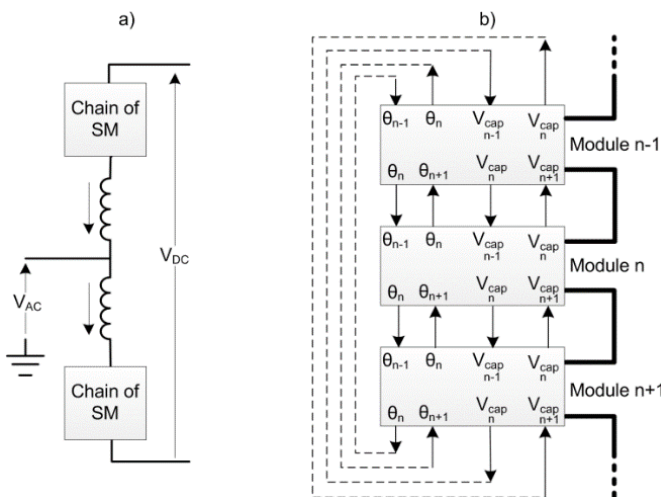


Fig. 128 a) Architecture d'un convertisseur MMC (une phase); b) Chaîne de cellule MMC comportant des modules de contrôle décentralisé communiquant avec leurs proches voisins (θ_n : phase de la porteuse locale, V_{capn} : tension du condensateur local).



Fig. 129 Banc de caractérisation d'un convertisseur MMC 3-phases / 18 cellules à contrôle décentralisé.

La Fig. 130 montre la comparaison entre les résultats de simulation « temps-réel » des formes d'onde des courants de branche et les mesures effectuées sur le banc de caractérisation.

Power rating	3 kW
DC voltage	600 V
AC voltage	200 V _{rms}
Arm inductance	5 mH
SM capacitor	2 mF
Load resistance	33 ohms
Load inductance	5 mH
Number of SM per arm	9
Sampling time	12 μs

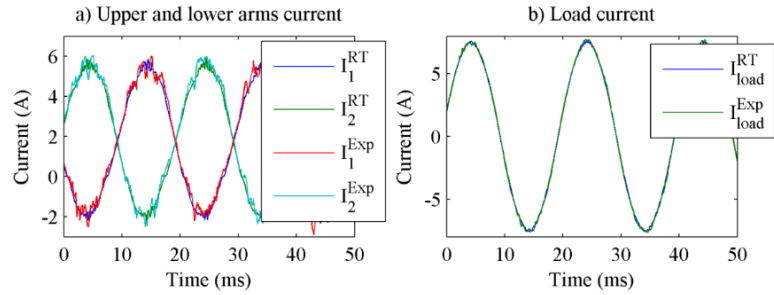


Tableau 2-1: Paramètres du convertisseur MMC.

Fig. 130 Simulation temps-réel (RT) et résultats expérimentaux (Exp); a) Courants de branche; b) Courant de charge.

De même, les Fig. 131 et Fig. 132 comparent les résultats de simulation et de mesure relatifs à l'égalisation des tensions des condensateurs lors d'évènements de retrait et d'ajout de CVS dans une branche du convertisseur.

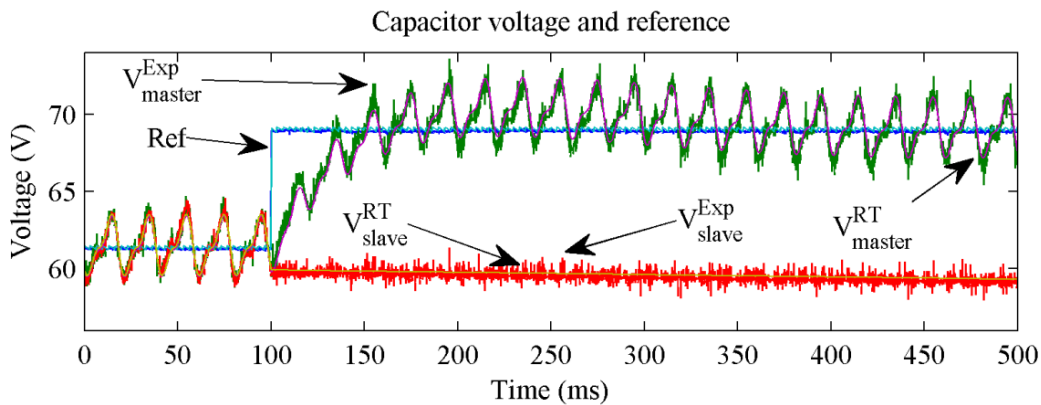


Fig. 131 Comportement de l'équilibrage des tensions des condensateurs lors du retrait d'un CVS : comparaison mesures et simulations temps-réel.

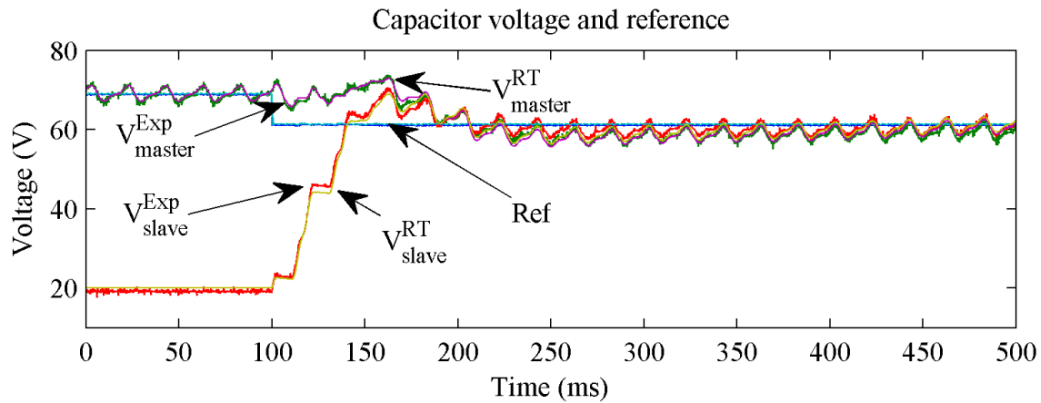


Fig. 132 Comportement de l'équilibrage des tensions des condensateurs lors de l'ajout d'un CVS : comparaison mesures et simulations temps-réel.

On observe dans les deux cas que la tension commune des condensateurs est imposée par le superviseur (signal *Ref* en bleu sur la figure remis à jour en fonction de *N* actifs) et que les boucles locales d'égalisation permettent d'équilibrer le système rapidement.

Les résultats obtenus très concluants montrent toute la puissance qu'offre cette approche de décentralisation en termes de :

- Simplification de mise en œuvre de la commande du convertisseur,
- Robustesse de la commande à des transitoires dynamiques extrêmes : retrait ou ajout de CVS en fonctionnement.

- Généralisation du principe à un nombre élevé quelconque de cellules.
- Facilité de reconfiguration du nombre de cellules actives sans complexification de la commande.

En octobre 2016, un brevet d'invention concernant l'usage du contrôle décentralisé pour la commande des convertisseurs HVDC a été déposé [Br 02].

Actuellement, par le biais d'un projet International CAPES-COFECUB 2016 de partenariat FRANCE/BRESIL, de futures activités de recherche dédiées à l'application des principes de décentralisation à des architectures HT spécifiques devraient être expérimentées. Ce projet international a pour thématique générale les « convertisseurs multiniveaux » et s'étend sur une durée de 4 ans associant 5 chercheurs français (groupe CS au LAPLACE), un chercheur français IRT (activité "Aéronef Plus Electrique") et 11 chercheurs brésiliens (groupes de recherche GEP à l'UFMG et CCEE à l'UNIFEI).

Cadre de l'étude	Collaboration LAPLACE/Université fédérale de Minas Gerais (Brésil) Thèse École de technologie supérieure de Montréal, Doctorant Luc-André Grégoire, Soutenue le 10 décembre 2016
Résultats marquants	Dépôt de brevet d'invention pour le contrôle décentralisé de convertisseurs HVDC de type MMC et STATCOM [Br 02]. Implémentation de la commande décentralisée dans un environnement MATLAB, Opal-RT : 3 ^{ème} approche de l'implémentation de la fonction d'auto-entrelacement. Étude et caractérisation d'un convertisseur MMC 3-phases / 18 cellules 3kW contrôlé de façon décentralisée.
Publications	[CCI 33], [CCI 34], [RI 08], [Br 02]

2.2.8 Bilan sur la partie « Contrôle décentralisé »

De nos jours, les convertisseurs multicellulaires sont abondamment utilisés en électronique de puissance. Ils présentent en effet de nombreux avantages :

- Une réduction des contraintes en courant (en tension) sur les composants à semi-conducteur utilisés pour des architectures multicellulaires parallèle (série),
- L'augmentation possible des fréquences de découpage par l'usage d'interrupteurs de faible calibre en courant (en tension),
- Une réduction apparente de l'ondulation de courant et/ou de tension en sortie du convertisseur par l'usage de l'entrelacement des commandes,
- Ce qui conduit à une réduction considérable de la taille des filtres passifs requis pour un cahier des charges donné.

On montre également qu'un dimensionnement judicieux du nombre de leurs cellules permet d'obtenir des rendements élevés. Tous ces points vont dans le bon sens en terme d'intégration de puissance.

Cependant, la multiplicité des cellules à contrôler, et par là même des variables d'état à considérer, augmente considérablement la complexité de la commande.

L'approche originale de décentralisation de la commande que j'ai abordée et proposée durant mes travaux de recherche offre aujourd'hui une alternative aux solutions de commande classique. Elle présente des avantages non négligeables en termes de simplicité de mise en œuvre et de capacité d'auto-reconfiguration. Elle se présente être également une bonne candidate pour répondre à des problématiques de tolérance aux pannes et de continuité de mission inconditionnelle.

Au cours de ces travaux, plusieurs méthodes d'implémentation des circuits de contrôle ont été évaluées et comparées : versions analogiques, numériques, intégrées sur silicium ou encore décrites en code MATLAB™.

Cette approche de contrôle innovante a jusqu'à présent été adaptée et évaluée avec succès pour des topologies de type :

- faible tension / fort courant : convertisseurs multiphase **parallèle** non-isolés à inductances couplées ou non-couplées,
- et forte tension / fort courant : convertisseurs HVDC **série** de type MMC ou STATCOM.

D'autres applications peuvent faire l'objet d'études d'implémentation de la commande décentralisée. Ce point sera abordé dans le chapitre suivant dédié aux perspectives de recherche.

Il me paraît important de noter ici que l'originalité de la démarche présentée dans ce chapitre pour le contrôle entièrement décentralisé d'un convertisseur multiphase offre des perspectives nouvelles en termes de réalisation de convertisseurs multicellulaires à grand nombre de cellules de commutation commandées à des fréquences élevées. Leur réalisation devient aisée dans le sens où seul l'agencement de cellules identiques incluant l'organe de contrôle décentralisé est requis. L'effort de mise en œuvre de la commande est considérablement simplifié. Le foisonnement de cellules de découpage peut avoir du sens pour de nombreuses applications (CVS HVDC, Photovoltaïque, gestion de stack de piles, etc...) et offrir des perspectives nouvelles en termes d'amélioration/gestion de rendement (phase-shedding), de réduction des éléments de stockage énergétique (intégration des passifs) et d'adaptation topologique aux variations des grandeurs caractéristiques de l'application (en tension, courant, et puissance).

L'ensemble de ces activités a été mené par le biais de l'encadrement de travaux de thèses et de stage de fin d'étude (niveau M2) s'inscrivant dans le cadre de projets de recherche nationaux (ANR Miconet2 par exemple). Quelques études se sont inscrites également dans le cadre d'un projet de maturation soutenu par la SATT Midi-Pyrénées ou par des contributions personnelles à un partenariat de recherche académique international (Partenariat COFECUB).

L'obtention de résultats concluants sur l'utilisation de cette méthode de contrôle a donné lieu au dépôt de deux brevets d'invention [Br 01-02].

La thèse de M. Zijian Xiao portant sur le sujet a reçu le **prix de l'établissement INP** « Léopold Escande ».

Lors de l'évènement INP INNOV'2014, le 18 septembre 2014 au salon de l'innovation, parc des expositions de Toulouse, j'ai été le récipiendaire des **Lauriers de l'INP** pour le dépôt du brevet [Br 01]. Enfin, le même brevet a été mis à l'honneur par la remise du prix **la Novéla** le 15 octobre 2014 à Toulouse.

Chapitre 3 : PERSPECTIVES

Les perspectives de recherche et activités futures d'un chercheur sont le plus souvent en lien étroit avec ses activités passées et récentes. Elles s'inscrivent en effet dans une continuité des travaux en cours, bénéficiant ainsi de l'expérience cumulée dans un domaine d'étude au cours de nombreuses années.

En revanche, la rédaction d'une HDR est l'occasion de prendre un peu de hauteur et de considérer les tendances actuelles, les enjeux dans les champs d'application considérés ainsi que les opportunités qui s'offrent à nous afin de positionner correctement les thématiques de recherche du chercheur pour les années à venir.

D'une façon similaire au chapitre précédent, deux champs d'étude distincts vont être abordés :

- celui lié au contrôle rapproché de transistors Grand-Gap : élaboration, conception, optimisation de circuits « Driver » pour le contrôle des commutations (réduction des impacts CEM, des pertes énergétiques, applications hautes-températures, ...),
- et celui relatif à la mise en œuvre du principe de contrôle décentralisé pour la commande de convertisseurs multicellulaires (topologies série/parallèle, gestion de défaillance, généralisation du principe, ...).

Un troisième champ d'étude sera également abordé pour conclure ce chapitre. Il s'agit de perspectives de collaborations étroites qui se nouent actuellement entre le laboratoire LAPLACE et la société NXP autour de la sûreté de fonctionnement des dispositifs électroniques dédiés au véhicule autonome. On évoquera alors :

- Le démarrage d'un laboratoire commun dont la mission concerne le développement amont des alimentations "haute-performance" des microprocesseurs de dernière génération pour lesquelles la notion de sûreté de fonctionnement sera au cœur des préoccupations.

Pour chacun des trois points abordés, on s'efforcera de donner le détail du positionnement des projets envisagés au niveau régional, national ou international, ainsi que la nature des partenariats envisagés (académiques ou industriels) et les moyens humains et matériels nécessaires.

3.1 CONTROLE RAPPROCHE, CIRCUITS DRIVER POUR INTERRUPTEURS GRAND-GAP

3.2 CONTROLE DECENTRALISE : PERSPECTIVES

CONCLUSION GENERALE

Mon parcours professionnel, atypique de par la diversité des activités menées jusqu'à présent (expérience industrielle, activités scientifiques dans le spatial puis dans le domaine du génie électrique), a été extrêmement riche d'enseignements personnels, de découvertes et d'échanges avec les divers acteurs et membres des communautés scientifiques et techniques des domaines de la microélectronique et de l'électronique de puissance.

J'ai eu à cœur, pour la rédaction de ce mémoire d'HDR, de présenter un ensemble de travaux scientifiques ayant une cohérence. A cette fin, j'ai pris le temps nécessaire d'accumuler au cours de ces dernières années suffisamment d'expérience et de matière dans un champ disciplinaire donné de l'électronique de puissance. Issu du monde de la microélectronique, j'ai orienté mes travaux tout naturellement vers l'étude des électroniques rapprochées destinées au contrôle des convertisseurs statiques. Mon expertise en conception de circuits intégrés analogiques CMOS et BiCMOS m'a tout d'abord conduit à étudier et concevoir des circuits de contrôle dédiés à la commutation d'interrupteurs de puissance Grand-Gap de type SiC ou GaN. Par la suite, en lien avec l'évolution des techniques de commande des alimentations multiphase de microprocesseur, j'ai orienté certaines de mes activités vers l'étude de la décentralisation de la commande de convertisseurs multicellulaires.

J'ai mené une grande partie de ces travaux de recherche par le biais de l'encadrement de thèses effectuées chacune dans des contextes très différents (financement ministériel MESR, partenariats industriels CIFRE, projet ANR, collaboration internationale COFECUB). Pour des actions plus courtes, j'ai eu également l'opportunité d'encadrer des projets de fin d'étude permettant de réaliser des prototypes démonstrateurs nécessaires à la validation de concepts théoriques, ainsi que d'accompagner des travaux de recherche réalisés dans le cadre d'étude postdoctorale.

Aujourd'hui, les premiers résultats que présente l'usage du contrôle décentralisé pour la commande de convertisseurs multicellulaires série ou parallèle sont très encourageants. Ils laissent entrevoir une réelle opportunité pour l'extension de cette approche innovante de commande à un champ d'applications très large, allant de la très forte puissance adressée par les convertisseurs HVDC (série, très fortes tensions, basses fréquences), jusqu'aux réalisations les plus intégrées que sont les IVR (convertisseurs intégrés parallèle, très faibles tensions, hautes fréquences).

Une forte dynamique de recherche est également engagée aujourd'hui avec la société NXP autour de la mise en place d'un laboratoire commun sur la région Toulousaine ayant pour objectif d'adresser les problématiques de sûreté de fonctionnement des électroniques embarquées pour le véhicule autonome.

Enfin, et pour conclure, l'ensemble de mes activités scientifiques récentes m'a permis de nouer de nombreux contacts avec nos partenaires académiques, ainsi qu'avec les acteurs industriels en lien avec ma thématique de recherche. Ce réseau relationnel sera, je suppose, précieux à l'avenir pour l'élaboration de nouveaux contrats d'accompagnement de thèse et pour l'obtention de financements permettant de mener des projets de recherche ambitieux.

REFERENCES

Chapitre 1 :

- [1] Julio Cezar Brandelero “Conception et réalisation d'un convertisseur multicellulaire DC/DC isolé pour application aéronautique”, Thèse INPT, LAPLACE CIRTEM, soutenue le 28 mai 2015, Toulouse.
- [2] R. Eden, “The World Market for Silicon Carbide & Gallium Nitride Power Semiconductors” – 2013 Edition (Vol. 9790). IHS. Wellingborough.
- [3] “Wide Bandgap Power Electronics Technology Assessment,” US Office of Energy Efficiency and Renewable Energy, QTR Ch. 8, 13 Feb 2015 (from [https://energy.gov/sites/prod/files/2015/02/f19/QTR Ch8 - Wide Bandgap TA Feb-13-2015.pdf](https://energy.gov/sites/prod/files/2015/02/f19/QTR_Ch8_-_Wide_Bandgap_TA_Feb-13-2015.pdf))
- [4] R. Singh, “Reliability and performance limitations in Sic power devices,” *Microelectronics Reliability*, 46, 713–730. doi:10.1016/j.microrel.2005.10.013, 2006.
- [5] J. Millan, P. Godignon, X. Perpina, A. Perez-Tomas, and J. Rebollo, “A Survey of Wide Bandgap Power Semiconductor Devices,” *IEEE Trans. On Power Electronics*, 29(5), 2155–2163, 2014.
- [6] JCN Newswire, “SDK Increases Capacity to Produce 6" SiC Epi-Wafers for Power Devices,” Sys-Media. Retrieved October 28, 2014. (from <http://www.sys-con.com/node/3192617>)
- [7] B. Hull, “SiC Power Devices – Fundamentals, MOSFETs and High Voltage Devices,” In *The 1st IEEE Workshop on Wide Bandgap Power Devices and Applications*. Columbus, 2013.
- [8] Yole Développement, “Status of the Power Electronics Industry A comprehensive overview of the power electronics semiconductors business,” 2012 (from http://www.yole.fr/2012_press_releases.aspx)
- [9] J. Würfl and O. Hilt, “Power Electronic Devices based on GaN : Advantages and Perspectives,” In *Int. Conf. and Exhibition on Automotive Power Electronics*, Paris, 2013.
- [10] J. Ravkowski, D. Pefitsis and N.-P. Nee, “Recent Advances in Power Semiconductor Technology,” In H. Abu-Rub, M. Malinowski, & K. Al-Haddad (Eds.), *Power Electronics for Renewable Energy Systems, Transportation and Industrial Applications*. Chichester, UK: John Wiley & Sons, Ltd. doi:1002/9781118755525.ch4, 2014.
- [11] Uemoto, Yasuhiro, et al. "Gate injection transistor (GIT)—A normally-off AlGaIn/GaN power transistor using conductivity modulation," *IEEE Transactions on Electron Devices* 54.12, pp3393-3399, 2007.
- [12] Kedar Patel, “GaN is Great, True GaN™ is Better!, benefits of Gallium Nitride (GaN) and True GaN™ technology for power electronics industry”, Avogy 2016. (from <http://avogy.com/wp-content/uploads/2016/06/GaN-is-Great-v4.pdf>)
- [13] WBG Power Transistors Push the High-Power Envelope (from <http://www.electronicdesign.com/power/wbg-power-transistors-push-high-power-envelope>)
- [14] S. Taranovitch, “Si vs. GaN vs. SiC: Which process and supplier are best for my power design?,” *EDN Network*, March 15, 2013. (from <http://www.edn.com/design/power-management/4409627/Si-vs--GaN-vs--SiC--Which-process-and-supplier-are-best-for-my-power-design->)
- [15] A. Extance, A. (2013, April). “SiC and GaN power devices jostle to grow their role. *Power Dev*’, 1–4, April 2013. (from http://www.yole.fr/iso_upload/mag/powerdev_april2013_ir.pdf)
- [16] R. Eden, “SiC and GaN Electronics: Where, When, and How Big?,” *Compound Semiconductor*. Retrieved October 28, 2014. (from <http://www.compoundsemiconductor.net/article/89752-sic-and-gan-electronics-where,-when-and-how-big.html>)
- [17] McKinsey & All, “Unleashing Growth in Wide Bandgap : The upcoming disruptions in power 629 electronics,” In *GSA Semiconductor Leaders Forum Taiwan*, 2012.
- [18] GaN system, application note, “How to Drive GaN Enhancement Mode Power Switching Transistors,” October 2014.
- [19] SJD120R085: 1200V/27A Normally-On Trench Silicon Carbide Power JFET, Semisouth datasheet. Available: www.semisouth.com.
- [20] B. Hughes, J. Lazar, S. Hulsey, D. Zehnder, D. Matic, and K. Boutros, “GaN HFET switching characteristics at 350V/20A and synchronous boost converter performance at 1MHz,” in *Twenty-Seventh Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, pp. 2506–2508, 2012.
- [21] S. Lefebvre and B. Multon « MOSFET et igt : circuits de commande », *Techniques de l'ingénieur*, 2003.
- [22] Y. Lobsiger and J. W. Kolar, "Closed-Loop di/dt and dv/dt IGBT Gate Driver," in *IEEE Transactions on Power Electronics*, vol. 30, no. 6, pp. 3402-3417, June 2015.

- [23] L. Shu, J. Zhang, F. Peng and Z. Chen, "Active Current Source IGBT Gate Drive With Closed-Loop di/dt and dv/dt Control," in IEEE Transactions on Power Electronics, vol. 32, no. 5, pp. 3787-3796, May 2017.
- [24] B. Sun, R. Burgos, X. Zhang and D. Boroyevich, "Active dv/dt control of 600V GaN transistors," 2016 IEEE Energy Conversion Congress and Exposition (ECCE), Milwaukee, WI, pp. 1-8, 2016.
- [25] F. Zhang, Y. Ren, M. Tian and X. Yang, "Active gate charge control strategy for series-connected IGBTs," 2015 9th International Conference on Power Electronics and ECCE Asia (ICPE-ECCE Asia), Seoul, pp. 1840-1845, 2015.
- [26] F. Costa, and D. Magnon, "Graphical analysis of the spectra of EMI sources in power electronics", Power Electronics, IEEE Transactions on, vol.20, no.6, pp. 1491- 1498, Nov. 2005.
- [27] S. Timothé, R. Nicolas, C. Jean-Christophe and A. Jean-Daniel, "Design and characterization of a signal insulation coreless transformer integrated in a CMOS gate driver chip," 2011 IEEE 23rd International Symposium on Power Semiconductor Devices and ICs, San Diego, CA, pp. 360-363, 2011.
- [28] F. Zeltner, S. IISB and Erlangen, "Insulating IGBT driver with PCB integrated capacitive coupling elements," in Integrated Power Electronics Systems (CIPS), 6th International Conference on, 2010.
- [29] Le Thanh Long, « Isolation galvanique intégrée pour nouveaux transistors de puissance, » Diss. Grenoble Alpes, 2015.
- [30] K. K. Lwin, C. E. Tubillo, T. J. Dimaano Panumard, N. Suthiwongsunthorn and S. Sirinorakul, "Copper clip package for high performance MOSFETs and its optimization," 2016 IEEE 18th Electronics Packaging Technology Conference (EPTC), Singapore, pp. 123-128, 2016. (from <http://www.electronicdesign.com/power/wbg-power-transistors-push-high-power-envelope>)
- [31] ST GATE DRIVERS APEC 2016 – Long Beach, CA, 2016. (from http://www.st.com/content/ccc/resource/sales_and_marketing/presentation/product_presentation/group0/5a/b1/8e/6c/2b/0d/46/3c/Apec/files/APEC_2016_Gate_Drivers.pdf/_jcr_content/translations/en.APEC_2016_Gate_Drivers.pdf)
- [32] ROHM Semi., "ROHM's gate driver IC with built-in isolator optimal for SiC MOSFET, IGBT and power MOSFET," 30 Jan. 2015. (from http://www.mynewsdesk.com/rohm-co-ltd/blog_posts/rohm-s-gate-driver-ic-with-built-in-isolator-optimal-for-sic-mosfet-igbt-and-power-mosfet-32634)

Chapitre 2 :

- [33] N. Rouger and J. C. Crebier, "Toward Generic Fully Integrated Gate Driver Power Supplies," in IEEE Transactions on Power Electronics, vol. 23, no. 4, pp. 2106-2114, July 2008.
- [34] D. M. Raonic, "SCR self-supplied gate driver for medium-voltage application with capacitor as storage element," in IEEE Transactions on Industry Applications, vol. 36, no. 1, pp. 212-216, Jan/Feb 2000.
- [35] Zargari, Navid Reza, Bin Wu, and Weiqian Hu, "Self powered supply for power converter switch driver," U.S. Patent No. 7,511,976. 31 Mar. 2009.
- [36] P. J. Grbovic, "High-Voltage Auxiliary Power Supply Using Series-Connected MOSFETs and Floating Self-Driving Technique," in IEEE Transactions on Industrial Electronics, vol. 56, no. 5, pp. 1446-1455, May 2009.
- [37] D. M. Mitchell, "DC-DC Switching Regulator Analysis," McGraw-Hill Companies, Inc. New York, NY, USA, ISBN:0-07-042597-3, 1988.
- [38] P. Li and B. Lehman, "A design method for paralleling current mode controlled DC-DC converters," Power Electronics, IEEE Transactions on, vol.19, no.3, pp.748,756, May 2004.
- [39] J.-J. Shieh, "Peak-current-mode based single-wire current-share multimodule paralleling DC power supplies," IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications 50.12, pp 1564-1568, 2003.
- [40] Y. Zhang; R. Zane and D. Maksimovic, "System Modeling and Digital Control in Modular Masterless Multi-phase DC-DC Converters," Power Electronics Specialists Conference, 2006. PESC '06. 37th IEEE, pp.1,7, 18-22 June 2006.
- [41] ISO/DIS 26262, "ISO-26262 Road vehicles - Functional safety", International Organization for Standardization, 2011.
- [42] J. Brandelero, B. Cougo, T. Meynard and N. Videau, "A non-intrusive method for measuring switching losses of GaN power transistors," IECON 2013 - 39th Annual Conference of the IEEE Industrial Electronics Society, Vienna, pp. 246-251, 2013.

Chapitre 3 :

- [43] K. Miyazaki, S. Abe, M. Tsukuda, I. Omura, K. Wada, M. Takamiya and T. Sakurai, "General-purpose clocked gate driver (CGD) IC with programmable 63-level drivability to reduce Ic overshoot and switching loss of various power transistors," Applied Power Electronics Conference and Exposition (APEC), IEEE, 2016.

- [44] M. Zécari, "Étude de potentialités du traitement analogique appliqué au domaine du génie électrique : émulateur, estimateur et observateur analogiques temp réel," Thèse INPT, LEEI, soutenue en 2000.
- [45] P. Cortes, S. Kouro, F. Barrios and J. Rodriguez, "Predictive control of a single-phase cascaded h-bridge photovoltaic energy conversion system," Power Electronics and Motion Control Conference (IPEMC), 2012 7th International. Vol. 2. IEEE, 2012.
- [46] M. Pástor and J. Dudrik, "Predictive current control of grid-tied cascade h-bridge inverter," *Automatika* 54.3, pp 308-315, 2013.
- [47] S. Biricik and H. Komurcugil, "Optimized sliding mode control to maximize existence region for single-phase dynamic voltage restorers," *IEEE Transactions on Industrial Informatics* 12.4, pp 1486-1497, 2016.
- [48] R. J. Wai, C. Y. Lin, Y. C. Huang and Y. R. Chang, "Design of high-performance stand-alone and grid-connected inverter for distributed generation applications," *IEEE Transactions on Industrial Electronics* 60.4, pp 1542-1555, 2013.
- [49] K. Yang, Q. Zhang, R. Yuan, W. Yu, J. Yuan and J. Wang, "Selective harmonic elimination with Groebner bases and symmetric polynomials," *IEEE Transactions on Power Electronics* 31.4, pp 2742-2752, 2016.
- [50] Z. Ali, N. Christofides, M. Tahir, K. Saleem, M. Gul, S. R. Hasnain and B. Khan, "Generalized method for harmonic elimination in two and three level voltage sourced converters," *Emerging Technologies (ICET), 2015 International Conference on. IEEE*, 2015.
- [51] Zhao, Hui, et al. "A real-time selective harmonic elimination based on a transient-free inner closed-loop control for cascaded multilevel inverters," *IEEE Transactions on Power Electronics* 31.2, pp 1000-1014, 2016.
- [52] Chiasson, John N., et al. "A unified approach to solving the harmonic elimination equations in multilevel converters," *IEEE Transactions on power electronics* 19.2, pp 478-490, 2004.
- [53] Kolbasi, Elif, and Murat Seker. "Nonlinear robust backstepping control method approach for single phase inverter," *Methods and Models in Automation and Robotics (MMAR), 2016 21st International Conference on. IEEE*, 2016.
- [54] Wai, Rong-Jong, et al. "Design of backstepping control for high-performance inverter with stand-alone and grid-connected power-supply modes." *IET Power Electronics* 6.4, pp 752-762, 2013.
- [55] J.C. Schroeder, M. Petersen and F.W. Fuchs, "One-sensor current sharing in multiphase interleaved DC/DC converters with coupled inductors," *Power Electronics and Motion Control Conference (EPE/PEMC), 2012 15th International*, pp.DS3c.1-1,DS3c.1-7, 4-6 Sept. 2012.
- [56] R.P. Singh and A.M. Khambadkone, "Current Sharing and Sensing in N-Paralleled Converters Using Single Current Sensor," *Industry Applications*, *IEEE Transactions on*, vol.46, no.3, pp.1212,1219, May-june 2010.
- [57] S. Chae, Y. Song, S. Park and H. Jeong, "Digital Current Sharing Method for Parallel Interleaved DC-DC Converters Using Input Ripple Voltage," *Industrial Informatics*, *IEEE Transactions on*, vol.8, no.3, pp.536,544, Aug. 2012.
- [58] K. I. Hwu and Y. H. Chen, "Current Sharing Control Strategy Based on Phase Link," *Industrial Electronics*, *IEEE Transactions on*, vol.59, no.2, pp.701,713, Feb. 2012.
- [59] Small, Kenneth T. "Single wire current share paralleling of power supplies." U.S. Patent No. 4,717,833. 5 Jan. 1988.
- [60] C. Lin and C. Chen, "Single-wire current-share paralleling of current-mode-controlled DC power supplies," *IEEE Transactions on Industrial Electronics*, Volume: 47, Issue: 4, pp. 780-786, 2000.
- [61] IR3086A: XPHASETM phase IC with OVP, fault and overtemp detect Datasheet. International rectifier.
- [62] G. Schuellein, "Current sharing of redundant synchronous buck regulators powering high performance microprocessors using the V² control method," *Applied Power Electronics Conference and Exposition, 1998. APEC'98. Conference Proceedings 1998., Thirteenth Annual. Vol. 2. IEEE*, 1998.
- [63] Zhang, Xin, and Alex Huang. "Monolithic/modularized voltage regulator channel." *IEEE transactions on power electronics* 22.4, pp 1162-1176, 2007.
- [64] L. Feng and Q.Wenlong, "Implementation of an automatic interleaving approach for parallel DC/DC converter without interleaving bus," in *Proc. IEEE 6th Int. Conf. Electr. Machines Syst Conf.*, vol. 1, pp. 368-371, Nov. 2003.
- [65] F. Liang and W. Qu, "Implementation of an automatic interleaving approach for parallel DC/DC converter without interleaving bus," *Electrical Machines and Systems, 2003. ICEMS 2003. Sixth International Conference on*, pp.368,371 vol.1, 9-11 Nov. 2003.
- [66] P. Barbosa, J. Steinke, P. Steimer, L. Meysenc, T. Meynard, "Converter Circuit for Connecting a Plurality of Switching Voltage Levels", *Brevet PCT 03405748.9*, 17 October 2003.
- [67] P. Barbosa, P. Steimer, J. Steinke, M. Winkelkemper and N. Celanovic, "Active-neutral-point-clamped (ANPC) multilevel converter technology." *Power Electronics and Applications, 2005 European Conference on. IEEE*, 2005.

- [68] T. Meynard, H. Foch, G. Gateau, "Device for Converting MultCell Energy", Brevet Français N° 00 06786, 26 mai 2000.
- [69] O. Deleage, J.C. Crebier, M. Brunet, Y. Lembeye, and H.T. Manh, "Design and Realization of Highly Integrated Isolated DC/DC Microconverter," Industry Applications, IEEE Transactions on , vol.47, no.2, pp.930-938, March-April 2011.
- [70] N. Degrenne, F. Buret, F. Morel, S. E. Adami, D. Labrousse, B. Allard and A. Zaoui, "Self-starting DC:DC boost converter for low-power and low-voltage microbial electric generators," 2011 IEEE Energy Conversion Congress and Exposition, Phoenix, AZ, pp. 889-896, 2011.
- [71] F. Forest, T. Meynard, E. Labouré, B. Gelis, J.-J Huselstein, and J.C Brandelero, "An Isolated Multicell Intercell Transformer Converter for Applications With a High Step-Up Ratio," Power Electronics, IEE²E Transactions on , vol.28, no.3, pp.1107,1119, March 2013.
- [72] L. Kerachev, T. H. Trinh, Y. Lembeye and J. C. Crebier, "Design and Implementation of a Highly Integrated Dual Active Bridge Microconverter," IEEE Transactions on Power Electronics 31, no. 8, pp 5635-5643, 2016.
- [73] TPS40428 dual stackable buck PMBus, Texas Instrument, <http://www.ti.com/lit/ds/symlink/tps40428.pdf>
- [74] LP8754 Multi-Phase Six-Core Step-Down Converter, Texas Instrument, <http://www.ti.com/lit/ds/snvs861a/snvs861a.pdf>[Azevedo14] L. d. S. Azevedo, D. Parker, M. Walker, Y. Papadopoulos and R. E. Araújo, "Assisted Assignment of Automotive Safety Requirements," in IEEE Software, vol. 31, no. 1, pp. 62-68, Jan.-Feb. 2014.
- [75] M. Hillenbrand, M. Heinz, N. Adler, J. Matheis and K. D. Müller-Glaser, "Failure mode and effect analysis based on electric and electronic architectures of vehicles to support the safety lifecycle ISO/DIS 26262," Proceedings of 2010 21st IEEE International Symposium on Rapid System Prototyping, Fairfax, VA, pp. 1-7, 2010.
- [76] D. Lopez and M. Clairet, "Fail silent and robust power management architectures to enable autonomous driving embedded systems," In Electrical Systems for Aircraft, Railway, Ship Propulsion and Road Vehicles & International Transportation Electrification Conference (ESARS-ITEC), International Conference on, pp. 1-6. IEEE, 2016.

PRODUCTION SCIENTIFIQUE

Revue internationale indexées

- [RI 01] D.Dupuy, M.Lescure, M.**Cousineau**, « Télémètre laser FMCW comportant une ligne à retard et une détection non linéaire », REE. Revue de l'électricité et de l'électronique, ISSN 1265-6534, no1, pp. 67-70, 2001.
- [RI 02] F. Richardeau, N. Roux, M. **Cousineau**, H. Foch, "Derived Self-Commuted / Self-Feeding Devices and Converters", IREE International Review of Electrical Engineering, Vol. 4. n. 3, pp. 336-347, 2009.
- [RI 03] N. **Bouhalli**, M. **Cousineau**, E. Sarraute, T. Meynard, "Analysis and Modeling of Coupled Buck Converter for VRM Application", Przegląd Elektrotechniczny, n. 2009-7, pp. 100-105, 2009.
- [RI 04] M. **Cousineau**, R. **Díez**, H. Piquet, O. Durrieu, "Synthesized High-Frequency Thyristor for Dielectric Barrier Discharge Excimer Lamps," Industrial Electronics, IEEE Transactions on , vol.59, no.4, pp.1920-1928, April 2012. http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=5715873
- [RI 05] R. **Díez**, H. Piquet, M. **Cousineau**, S. Bhosle, "Current-Mode Power Converter for Radiation Control in DBD Excimer Lamps," Industrial Electronics, IEEE Transactions on , vol.59, no.4, pp.1912-1919, April 2012. http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=5729818
- [RI 06] B. Cougo, G. Gateau, T. Meynard, M. Bobrowska-Rafal, M. **Cousineau**, "PD Modulation Scheme for Three-Phase Parallel Multilevel Inverters," Industrial Electronics, IEEE Transactions on , vol.59, no.2, pp.690-700, Feb. 2012. http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=5783923
- [RI 07] H. Piquet, S. Bhosle, R. **Díez**, M. **Cousineau**, M. Djibrillah, D. Le Thanh, A.N. Dagang, G. Zissis, "Control of the UV flux of a XeCl dielectric barrier discharge excilamp through its current variation", IEEE Transactions on Quantum Electronics, Volume 42, Number 2, Pages 157-164, 2012. http://www.turpion.org/php/paper.phtml?journal_id=qe&paper_id=14266
- [RI 08] L.-A. **Grégoire**, M. **Cousineau**, S.I. Seleme, P. Ladoux, "Real-Time Simulation of Interleaved Converters with Decentralized Control", Renewable Energy & Power Quality Journal (RE&PQJ), Vol.1, N°14, p. 268-273, May 2016. <http://www.icrepq.com/re&pqj/RE&PQJ%2714-Index.pdf>

Ouvrages, contributions à ouvrages ou chapitres

[O 01] D. Dupuy, M. Lescure, M. **Cousineau**, « Télémètre laser FMCW comportant une ligne à retard et une détection non linéaire », de l'ouvrage « Instrumentation pour les mesures physiques », C2I 2001, Volume 1, HERMES science Publications, Paris, ISBN 2-7462-0208-5, pages 397 – 404, 2001.

Communications avec actes dans un congrès national (CCN)

[CCN 01] L. Guillot, P. Turpin, M. **Cousineau**, P. Dupuy, "Remplacement des relais dans les voitures : contraintes et avantages du passage de la solution électromécanique à l'approche intégrée", EEA Amiens, 12-13 mars 2003.

[CCN 02] M. **Cousineau**, F. Richardeau, " Driver Générique pour Cellule de Commutation Bidirectionnelle en Tension et en Courant", Journées GDR SEEDS-ISP3D 2007, Arcachon France, 30- 31 octobre 2007.

[CCN 03] N. **Bouhalli**, E. Sarraute, T. Meynard, M. **Cousineau**, "Analyse et Critères de choix d'Architectures de Convertisseurs Entrelacés et Magnétiquement Couplés", Journées SEEDS/ISP3D, Arcachon, France, 30-31 octobre 2007.

[CCN 04] M. **Cousineau**, F. Richardeau, « Driver Générique d'Interrupteur Bidirectionnel Tension/Courant à Propriétés d'Aucommutation », EPF 2008, XIIème conférence Electronique de Puissance du Futur, Tours, France, 2 et 3 juillet 2008.

[CCN 05] N. **Bouhalli**, E. Sarraute, M. **Cousineau**, T. Meynard, O. Durrieux, « Etude et réalisation d'un hacheur pentaphasé compact pour applications VRM », EPF 2010, XIIIème conférence Electronique de Puissance du Futur, Saint-Nazaire, France, 30 juin et 2 juillet 2010.

[CCN 06] G. **Aulagnier**, M. **Cousineau**, K. Abouda, E. Rolland, T. Meynard, « Impact CEM haute fréquence des commutations dans un convertisseur Buck. Etude analytique et application aux structures parallèles à commandes entrelacées, » Symposium de Génie Électrique 2014, Cachan, France, 2014.

Communications avec actes dans un congrès international (CCI)

[CCI 01] M. **Cousineau**, M. Sebeloue, J. Boucher, D. Andreu, A. Maxim, "Behavioral Modeling of Basic Functions for the Analog ASIC Simulations", MIXDES'98, Pologne, juin 1998.

[CCI 02] A. Maxim, D. Andreu, M. **Cousineau**, J. Boucher, "A Novel Behavioral Macromodel of Operational Amplifiers Including a high Accuracy Description of Frequency Characteristics", ISCAS99, International Symposium on Circuits and Systems, Florida, mai 1999.

[CCI 03] D. Dupuy, M. Lescure, M. **Cousineau**, "A FMCW Laser Range-Finder Based on a Delay Line Technique", 18th IEEE Instrumentation and Measurement Proceedings, Budapest, Hungary, pp1084 – 1088, 21-23 May, 2001.

[CCI 04] M. **Cousineau**, A. Maxim, D. Andreu, "Behavioral Modeling of a Sample-and-Hold Amplifier for Accurate and Fast Simulations of Large Analog Circuits", 18th IEEE Instrumentation and Measurement Proceedings, Budapest, Hungary, 21-23 May, 2001.

[CCI 05] P. Turpin, L. Guillot, M. **Cousineau**, P. Dupuy, P. Perruchoud, "Fuse and Relay Replacement by Intelligent 2mW RDSO Smart Power Switches", 10th European Conference on Power Electronics and Applications, EPE 2003, Toulouse, 2-4 Sept 2003.

[CCI 06] M. **Cousineau**, D. **Standarovski**, M. Lescure, "Analog Circuit Modeling Method – Sample-and-Hold Model Development", 10th International Conference Mixed Design of Integrated Circuits and Systems, Lodz Pologne, 26-28 juin 2003.

[CCI 07] S. **Josse**, M. **Cousineau**, M. Lescure, " Semi Analytical Approach For Analog. Integrated Circuits Design and Migration ", 11th International Conference Mixed Design of Integrated Circuits and Systems, Pologne 2004.

[CCI 08] D. **Standarovski**, M. **Cousineau**, M. Lescure, "Wideband, Low-Voltage CMOS Sample-and-Hold Amplifier", IMTC 2004 - Instrumentation and Measurement Technology Conference, Lake Como, Italy, 18-20 May 2004.

[CCI 09] O. **Bernal**, M. **Cousineau**, M. Lescure, " Accurate Current Memory Cell In Digital CMOS Technology For Analog-To-Digital Converters ", IMTC 2005, 2005 IEEE Instrumentation and Measurement Technology Conference Ottawa, Ontario, Canada 17-19 May 2005.

[CCI 010] O. **Bernal**, M. **Cousineau**, M. Lescure, "Current-Mode Pipelined ADC for High Resolution Monolithic CCD Processors", IEEE Instrumentation and Measurement Technology Conference IMTC'05, Ottawa, Ontario, Canada, 17-19 mai 2005.

- [CCI 11] O. **Bernal**, M. **Cousineau**, D. Standarovski, M. Lescure, "Fully Differential CMOS Current Memory Cell For Analog-To-Digital Converters", IEEE International Symposium on Signals Circuits & Systems ISSCS'05, IASI Roumanie, 14-15 juillet 2005.
- [CCI 12] D. **Standarovski**, O. Bernal, M. **Cousineau**, M. Lescure, "A 3.3-V Wideband High-Precision Fully Differential CMOS Track and Hold Amplifier", IEEE International Symposium on Signals Circuits & Systems ISSCS 2005, Iasi Roumanie, 14-15 juillet 2005.
- [CCI 13] N. **Bouhalli**, E. Sarraute, T. Meynard, M. **Cousineau**, G. Gateau, « Modelling and Analysis of Five-phase Coupled Buck Converter Using Intercell Transformers”, PCIM'2008 Conference, Power Electronics, Intelligent Motion, Power Quality, N° 50, Nuremberg, Germany, 27- 29 may 2008.
- [CCI 14] N. **Bouhalli**, E. Sarraute, T. Meynard, M. **Cousineau**, E. Labouré, « Optimal Multi-Phase Coupled Buck Converter Architecture Dedicated To Strong Power System Integration”, PEMD 2008 Power Electronics, Machines and Drives, York St John University College, York, UK, 2-4 April 2008.
- [CCI 15] N. **Bouhalli**, M. **Cousineau**, E. Sarraute, T. Meynard, “Multiphase coupled converter models dedicated to transient response and output voltage regulation studies”, EPE-PEMC 2008, 13th International Power Electronics and Motion Control Conference, Poznan – Poland, September 1-3, 2008.
- [CCI 16] L. Pham, F. Richardeau, G. Gateau, M. **Cousineau**, H. Helali, M. Iturriz, "5-Level Double-Boost PFC with Fault-Tolerant Capability", 13th European Conference on Power Electronics and Applications, EPE 2009, Barcelona, Spain, 8-10 September 2009.
- [CCI 17] M. **LeBolloch**, M. **Cousineau**, T. Meynard, “Current-sharing control technique for interleaving VRMs with coupled inductors”, 13th European Conference on Power Electronics and Applications, EPE 2009, Barcelona, Spain, 8-10 September 2009.
- [CCI 18] H. Piquet, S. Bhosle, R. **Diez**, M. **Cousineau**, M. Djibrillah, D. Le Thanh, A. N. Dagang, G. Zissis, “Current Source Power Supply for DBD Excilamps”, Conference AMPL'09: Atomic and Molecular Pulsed Laser, Tomsk, Russie, septembre 2009.
- [CCI 19] F. Pigache, M. Pokorny, M. **Cousineau**, B. Nogarede, “Step-up voltage converter for mems actuators by piezoelectric transformers”, IECON 2009: 35th Annual Conference of the IEEE Industrial Electronics Society, Porto, Portugal, 3-5 Nov. 2009.
- [CCI 20] M. **LeBolloch**, M. **Cousineau**, T. Meynard, “New Masterless Modular Current-Sharing Technique for DC/DC Parallel Converters”, EPE-PEMC 2010: International Power Electronics and Motion Control Conference, Ohrid, République de Macédoine, 6-8 septembre 2010.
- [CCI 21] M. **Cousineau**, M. **LeBolloch**, N. **Bouhalli**, E. Sarraute, T. Meynard, “Triangular Carrier Self-Alignment Using Modular Approach for Interleaved Converter Control”, EPE 2011: 14th European Conference on Power Electronics and Applications, Birmingham, UK, 1st septembre 2011 (session plénière). http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=6020123
- [CCI 22] Z. **Xiao**, M. **Cousineau**, E. Sarraute and T. Meynard, “Modular Control Of Parallel Isolated Micro-Converters Dedicated To Conversion,” in Proc. APEC Applied Power Electronics Conf., US Long Beach, CA, pp.2555,2562, 17-21 March 2013. http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=6520656
- [CCI 23] M. **Cousineau**, Z. **Xiao**, "Fully decentralized modular approach for parallel converter control," in Proc. APEC Applied Power Electronics Conf., US Long Beach, CA, pp.237,243, 17-21 March 2013 (session plénière). http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=6520215
- [CCI 24] M. **Cousineau**, Z. **Xiao**, "Fully masterless control of parallel converter," Power Electronics and Applications (EPE), 2013 15th European Conference on , vol., no., pp.1,10, 2-6 Sept. 2013 (session plénière). http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=6631848
- [CCI 25] Z. **Xiao**, L. Kerachev, M. **Cousineau**, J.-C. Crebier, E. Sarraute, T. Meynard, Y. Lembeye, "Concept and design of hybrid interleaved and isolated micro-converter for low power applications," Power Electronics and Applications (EPE), 2013 15th European Conference on , vol., no., pp.1,10, 2-6 Sept. 2013. http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=6631871
- [CCI 26] G. **Aulagnier**, M. **Cousineau**, T. Meynard, E. Rolland, K. Abouda, "High frequency EMC impact of switching to improve DC-DC converter performances," Power Electronics and Applications (EPE), 2013 15th European Conference on , vol., no., pp.1,9, 2-6 Sept. 2013 (session plénière). <https://www.infona.pl/resource/bwmeta1.element.ieee-art-000006634463>

- [CCI 27] Z. **Xiao**, M. **Cousineau**, "Modular interleaved carrier generator using a straightforward implementation method," Electronics, Control, Measurement, Signals and their application to Mechatronics (ECMSM), 2013 IEEE 11th International Workshop of , vol., no., pp.1,6, 24-26 June 2013 (session plénière). http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=6648934
- [CCI 28] T. **Rossignol**, F. Senghor, D. Risaletto, J.-M. Blaquièrre, F. Richardeau, M. Cousineau, G. Aulagnier, "Switching Optimization of WBG Power Devices on Inverter Leg," PCIM Europe 2013, 14 – 16 May, Nuremberg, 2013. https://www.researchgate.net/profile/Timothe_Rossignol/publication/290566455_Switching_optimization_of_WBG_power_devices_on_inverter_leg/links/57a3009b08aef35741f80ac.pdf
- [CCI 29] M. **Cousineau**, B. **Cougo**, "Interleaved Converter with Massive Parallelization of High Frequency GaN Switching-Cells using Decentralized Modular Analog Controller," IEEE Energy Conversion Congress & Expo (ECCE), Montreal, Canada, Sept. 20-24, 2015 (session plénière). http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=7310274
- [CCI 30] T. **Rossignol**, F. Richardeau, M. **Cousineau**, J.-M. Blaquièrre, René Escoffier " Behavioral Model of Gallium Nitride Normally ON Power HEMT Dedicated to Inverter Simulation and Test of Driving Strategies," 17th European Conference on Power Electronics and Applications (EPE), Geneva, Switzerland, Sept. 8-10, 2015. http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=7309208
- [CCI 31] G. **Aulagnier**, K. Abouda, M. **Cousineau**, E. Rolland, T. Meynard, "Benefits of multiphase Buck converters in reducing EME (Electromagnetic Emissions)," IEEE Int. Symp. on Electromagnetic Compatibility and EMC Europe, Dresden, Germany, August 16-22, 2015. http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=7256140
- [CCI 32] K. Abouda, G. **Aulagnier**, E. Rolland, M. **Cousineau**, "Analytical approach to study Electromagnetic emission EME contributors on DC/DC applications," 2015 10th International Workshop on the Electromagnetic Compatibility of Integrated Circuits (EMC Compo), pp. 77-82, Edinburgh UK, Nov 10-13, 2015. http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=7358334
- [CCI 33] LA **Grégoire**, M. **Cousineau**, SI Selem, P Ladoux, "Real-Time Simulation of Interleaved Converters with Decentralized Control," Int. Conf. on Renewable Energies and Power Quality (ICREPQ'16), Madrid, Spain May 4-6, 2016. <http://www.icrepq.com/icrepq'16/287-16-gregoire.pdf>
- [CCI 34] SI Selem, LA **Grégoire**, M. **Cousineau**, P Ladoux, " Decentralized Controller for Modular Multilevel Converter," Int. Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management (PCIM'16), Nürnberg, Deutschland May 10-12, 2016. <https://www.vde-verlag.de/proceedings-en/564186046.html>

Autres contributions significatives

Brevets :

- [Br 01] M. **Cousineau**, "Modular Static Converters with Parallel or Series Architecture And Decentralized Modular Control", French Patent Pub. No. WO/2014/005973 FR 12 56408 the 4 January 2012 (INP Toulouse/CNRS), and Int. App. No. PCT/EP2013/063784, January 2014, inventeur : M. Cousineau.
- [Br 02] Brevet FR 15 60397, déposé le 14 octobre 2016 (INP Toulouse/CNRS) intitulé « Circuit de conversion statique d'énergie électrique à architecture cascadée et à contrôle modulaire décentralisé », PCT/EP2016/074751, inventeurs : M. **Cousineau**, P. Ladoux, N. Serbia.

Workshop international :

- [WC 01] G. **Aulagnier**, M. **Cousineau**, "High-frequency low-power integrated multiphase converter for automotive applications," ECPE PowerSoC Workshop 'µPE: Powering Low-Power Systems', June 16-17, Munich, Germany, 2015.

Liste des thèses co-encadrées

- [Th01] Steve JOSSE, "Transportabilité de fonctions analogiques CMOS en technologies submicroniques. Application : Contrôle du retard des fronts d'horloges d'un imageur CCD," Bourse MESR, encadrement M. Cousineau, M. Lescure, soutenue le 25 novembre 2003 à l'INPT.
- [Th02] Denis STANDAROVSKI, "Contribution à la conception de circuits intégrés analogiques en technologie CMOS basse tension pour application aux instruments d'observation de la Terre," Financement Bourse CNES, encadrement M. Cousineau, M. Lescure, soutenue le 19 décembre 2005 à l'INPT.

- [Th03] Olivier BERNAL, “Conception de Convertisseurs Analogique-Numérique en technologie CMOS basse tension pour chaînes Vidéo CCD Spatiales,” CIFRE ALCATEL Space Avionics, encadrement M. Cousineau, M. Lescure, soutenue le 19 octobre 2006 à l’INPT.
- [Th04] Mathieu LE BOLLOCH, “Commandes adaptées pour les convertisseurs statiques multiphases à inductances couplées,” Bourse MESR, encadrement M. Cousineau, T. Meynard, soutenue le 10 décembre 2010 à l’INPT.
- [Th05] Zijian XIAO, “Contrôle modulaire décentralisé - Application aux convertisseurs multi-phasés isolés entrelacés et magnétiquement couplés,” Financement ANR Miconet2, encadrement M. Cousineau, E. Sarraute, soutenue le 20 novembre 2013 à l’INPT.
- [Th06] Timothé ROSSIGNOL, “Contribution à la caractérisation et à l’étude de la commande rapprochée de composants à grand gap « moyenne tension » pour onduleur de tension,” CIFRE RENAULT – TECHNOCENTRE, encadrement M. Cousineau, F. Richardeau, soutenue le 28 mai 2015 à l’INPT.
- [Th07] Guillaume AULAGNIER, “Optimisation de convertisseurs DC-DC SoC (System on Chip) pour l’automobile,” CIFRE FREESCALE Semi., encadrement M. Cousineau, T. Meynard, soutenue le 16 avril 2015 à l’INPT.

Contribution non-officielle à l’encadrement des thèses :

- [Th Bouhalli] Nadia BOUHALLI, “Etude et intégration de convertisseurs multicellulaires parallèles entrelacés et magnétiquement couplés,” Bourse MESR, encadrement E. Sarraute, T. Meynard, soutenue le 11 décembre 2009 à l’INPT.
- [Th Diez] Rafael DIEZ MEDINA, “Alimentation de puissance d’une lampe exciplexe à décharge à barrière diélectrique, en vue du contrôle du rayonnement,” encadrement H. Piquet, soutenue le 16 octobre 2008 à l’INPT.
- [Th Grégoire] Luc-André GREGOIRE, “Multi-rate real-time simulation of modular multilevel converter using CPU and FPGA,” Thèse de doctorat électronique, Montréal, École de technologie supérieure. Soutenue le 10 déc. 2016 <http://espace.etsmtl.ca/view/creators/Gr=E9goire=3ALuc-Andr=E9=3A=3A.html>

ANNEXES 2 : SYNTHÈSE DES ACTIVITÉS SCIENTIFIQUES

PARCOURS PROFESSIONNEL

Date	Diplôme	Etablissement-Lieu
2006-2017	Maître de Conférences INPT, laboratoire LAPLACE (UMR5213), dans le groupe Convertisseurs Statiques et au département Electronique (EN) de l'ENSEEIH	Laboratoire LAPLACE, ENSEEIH - 2, rue Camichel – BP 7122 - 31071 Toulouse cedex 7.
2003-2005	Maître de Conférences INPT, laboratoire LEN7, dans le groupe Systèmes Optoélectroniques et au département EN de l'ENSEEIH	Laboratoire LEN7, ENSEEIH - 2, rue Camichel – BP 7122 - 31071 Toulouse cedex 7.
2000-2002	Ingénieur d'étude : Concepteur de circuits intégrés analogiques et mixtes en technologie SMARTMOS pour applications automobiles (ABS, Airbag, alimentation de microprocesseur).	MOTOROLA Semiconducteurs FRANCE 134 avenue du Général Eisenhower, 31650 Toulouse.
1999-2000	ATER (temps complet) au laboratoire LEN7 et au département Electronique et Traitement du Signal (EN) de l'ENSEEIH.	Laboratoire LEN7, ENSEEIH - 2, rue Camichel – BP 7122 - 31071 Toulouse cedex 7.
1996-1999	Thèse de doctorat (Bourse CNES) partenariat LEN7 (Laboratoire d'Electronique de l'ENSEEIH) / CNES / ALCATEL Space. Analyse et méthodologies de modélisation de circuits intégrés analogiques à des fins d'accélération et d'amélioration de la précision des simulations d'ASIC pour des applications spatiales. Applications : instrumentation et télécommunications spatiale pour les projets IASI et SPOT5. Travaux récipiendaire du prix de l'Etablissement « prix Léopold Escande ».	Centre National d'Etudes Spatiales - 18 Avenue Edouard Belin, 31400 Toulouse & Laboratoire LEN7, ENSEEIH - 2, rue Camichel – BP 7122 - 31071 Toulouse cedex 7.

PARCOURS UNIVERSITAIRE

Date	Diplôme	Etablissement-Lieu
1999	Docteur de l'Institut National Polytechnique de Toulouse, spécialité Electronique. Récipiendaire du prix du l'établissement Léopold Escande.	Ecole Nationale Supérieure d'Electrotechnique, d'Electronique, d'Informatique, d'Hydraulique et des Télécommunications (ENSEEIH) - 2, rue Camichel – BP 7122 - 31071 Toulouse.
1995	Diplôme d'Etudes Avancées (DEA) en Conception de Circuits Micro-électronique et Microsystèmes (CCMM) avec mention Bien. Stage effectué au CERT-ONERA sur la conception de circuits intégrés trans-impédance large bande pour communications inter-puces.	Institut National Polytechnique de Toulouse (INPT) – 6 allée Emile Monso -BP 34038 – 31029 Toulouse cedex 4.
1992-1995	Diplôme d'ingénieur ENSEEIH en Electronique et Traitement du Signal – spécialité micro-électronique et micro-systèmes.	Institut National Polytechnique de Toulouse (INPT) – 6 allée Emile Monso -BP 34038 – 31029 Toulouse cedex 4.
1990-92	DUT Génie Electrique et Informatique Industrielle	IUT Paul Sabatier, 115 Route de Narbonne, 31400 Toulouse.
1989	Ecole Prépa T' MathSup	Lycée Déodat de Séverac, 26 Boulevard Déodat de Séverac, 31300 Toulouse.
1988	Baccalauréat série E, avec mention	Lycée Saint-Cricq, 4bis Avenue des États Unis, 64015 Pau.

RESUME DE LA PRODUCTION SCIENTIFIQUE

Nombre de revues internationales indexées	7+2 brevets
<i>Nombre d'ouvrages, de contributions à ouvrages ou de chapitres</i>	1
<i>Congrès nationaux et internationaux à comité de lecture</i>	38
<i>Nombre de thèses co-encadrées et soutenues</i>	7
<i>Nombre de Post-doc encadrés</i>	1
<i>Nombre de stage PFE Master 2 encadrés</i>	5

Encadrement de stage de fin d'étude Master (stage PFE) :

- [M01] Adnan SAGHIR, "Etude et réalisation d'un circuit intégré dans une technologie de puissance dédié à la commande d'un convertisseur statique multiphases," Master Recherche Micro-Nano Systèmes (MNS), LAPLACE groupe CS, mars-août 2006.
- [M02] Mostapha ELSAYED, "Conception et réalisation d'un générateur de porteuse en circuit monolithique pour commande de convertisseur multiphases à inductances couplés," Master Recherche Micro-Nano Systèmes (MNS), LAPLACE groupe CS, mars-août 2007.
- [M03] Dou ZHIFENG, "Fonction thyristor haute fréquence synthétisée à partir d'un transistor MOS et d'une diode pour l'alimentation d'une lampe à décharges DBD," Master Recherche Micro-Nano Systèmes (MNS), LAPLACE OSDP, mars-août 2007.
- [M04] Sébastien LARCHER, "Convertisseurs statique pour alimentation d'une lampe à décharges DBD à base de thyristors de synthèse haute fréquence," Master Recherche Micro-Nano Systèmes (MNS), LAPLACE OSDP, mars-août 2008.
- [M05] Gatien MARTINEZ, "Mise en œuvre d'un convertisseur 25-phases parallèles à cellules de commutation GaN," Master EEA Conversion de l'Energie et Systèmes Electriques (CESE), LAPLACE groupe CS, mars-août 2006.

Encadrement de Post-Doctorats/Ingénieur de recherche :

Bernardo COUGO, "Réalisation d'un convertisseur multicellulaire 48V/12V, contenant 25 cellules à transistor grand-gap (GaN) et mise en œuvre de sa commande décentralisée," Programme de maturation technologique soutenu et financé par la SATT Toulouse Tech Transfer sur la base du brevet No. WO/2014/005973, mai 2014 à février 2015.

Activités d'expertise :

Expertise pour le groupement de recherche SEED (2007) (Systèmes d'Energie Electrique dans leur Dimension Sociétale) sur un "programme interdisciplinaire Energie du CNRS 2006-09", Projet DIMOCODE "Diffusion Internet des Modèles pour la Conception Optimale des Dispositifs Electroniques"

Evaluation dossier CIFRE ANRT (2013), Dossier N° : 2013/0751 concernant l'entreprise Sagem Défense Sécurité et le laboratoire UMR 5005 - Laboratoire AMPERE.

Evaluation dossier CIFRE ANRT (2016), Dossier N° : 2016/1062 concernant l'entreprise STMicroelectronics et le laboratoire UMR 5005 - Laboratoire AMPERE.

Examineur, membre du jury de thèse de Mr The Van NGUYEN, « Circuit générique de commandes rapprochées pour l'électronique de puissance », thèse réalisée au laboratoire G2eLab à Grenoble et soutenue le 26 septembre 2012.

Examineur, membre du jury de thèse de Mr Florian Neveu, « Design and Implementation of High Frequency 3D DC-DC Converter », thèse réalisée au laboratoire AMPERE à Lyon et soutenue le 11 décembre 2015.

Expertise/Sélection d'articles en qualité de Membre du "Program Committee" du séminaire ECMSM 2013: IEEE 11th International Workshop of Electronics, Control, Measurement, Signals and their applications to Mechatronics (ECMSM), juin 2013.

Expertise/Sélection d'articles en qualité de Membre du "Program Committee" du séminaire ESARS-ITEC 2016: IEEE International Conference on Electrical Systems for Aircraft, Railway, Ship propulsion and Road Vehicles, Toulouse, France, November 2016.

Activités de consultant auprès de la société Freescale semiconducteurs (en juin 2014) : Elaboration de méthodes analytiques d'optimisation de convertisseur DC/DC pour applications automobiles faibles puissances (alimentation de microprocesseur).

Membre de l'action transversale OSDP (Optimisation Source-Décharge-Procédé) du laboratoire LAPLACE.

Diffusion scientifique :

Membre du "Program Committee" du séminaire ECMSM'13: IEEE 11th International Workshop of Electronics, Control, Measurement, Signals and their application to Mechatronics, juin 2013.

Membre du "Program Committee" du séminaire ESARS-ITEC'16: IEEE International Conference on Electrical Systems for Aircraft, Railway, Ship propulsion and Road Vehicles, Toulouse, France, November 2016.

Chairman de la session "INTEGRATED CIRCUITS - New technologies (SoC, NoC, RF design, System design)" IEEE 11th International Workshop of Electronics, Control, Measurement, Signals and their application to Mechatronics (ECMSM), juin 2013.

Chairman de la session poster de la conférence "International Conference on Renewable Energies and Power Quality (ICREPQ'16), université Pontificia de Comillas, Madrid (Espagne) 2016.

Chairman de la session « Autonomous vehicle and energy efficiency » ESARS-ITEC 2016: IEEE International Conference on Electrical Systems for Aircraft, Railway, Ship propulsion and Road Vehicles, Toulouse, France, November 2016.

Chairman de la session spéciale « Autonomous vehicle and energy efficiency » et chairman du workshop « Automotive System Architectures – Management and safety » ESARS-ITEC 2016: IEEE International Conference on Electrical Systems for Aircraft, Railway, Ship propulsion and Road Vehicles, Toulouse, France, November 2016.

INP INNOV'2014 : Récipiendaire des Lauriers de l'INP pour le dépôt de brevet intitulé « convertisseurs statiques à architecture parallèle ou série et à commande modulaire décentralisée », le 18 septembre 2014 au salon de l'innovation, parc des expositions de Toulouse.

Mise à l'honneur du même brevet par la remise d'un prix la Novéla le 15 octobre 2014 à Toulouse.

Vulgarisation scientifique :

Formation continue avancée :

Offre de formation complète sur le thème de la « conception de convertisseurs statiques DC/DC » dans le cadre de la Formation Continue INP en milieu Industriel. La formation, composée d'une semaine complète de cours illustrés d'exemples applicatifs, donne un panorama exhaustif des problématiques liées au domaine (des bases de la conversion d'énergie jusqu'aux notions avancées de gestion Thermique et de CEM). Cette formation unanimement reconnue par les professionnels a été dispensée à 5 reprises dans les sociétés de microélectronique Freescale Semiconductor et ON Semiconductor. Dates et nombre d'auditeurs : Fév. 2008 (ON Semi.) 16 stagiaires, juin 2008 (Freescale Semi.) 22 stagiaires, Fév. 2012 (Continental) 10 stagiaires,

août 2013 (Nexter) 8 stagiaires, juin 2015 (Freescale Semi.) 25 stagiaires, Fév. 2016 (Freescale Semi.) 28 stagiaires.

Rayonnement international :

Membre du projet International CAPES-COFECUB 2016 : partenariat FRANCE/BRESIL sur une thématique de « convertisseurs multiniveaux » d'une durée de 4 ans associant 5 chercheurs français (groupe CS au LAPLACE), un chercheur français IRT (activité "Aéronef Plus Electrique") et 11 chercheurs brésiliens (groupes de recherche GEP à l'UFMG et CCEE à l'UNIFED).

Actuellement acteur fortement impliqué dans l'élaboration d'un laboratoire commun associant les compétences du laboratoire LAPLACE et de la société NXP Semiconductors autour de la mission suivante : étude, conception et développement amont des électroniques de puissance d'alimentation "haute-performance" de « l'intelligence » des véhicules autonomes du futur.

ANNEXES 3 : SYNTHÈSE DES ACTIVITÉS D'ENSEIGNEMENT

Dans le cadre de mes activités d'enseignement, j'interviens principalement dans quatre types de formations, à savoir :

- La formation initiale d'ingénieur ENSEEIHT département « Electronique et traitement du signal » en fin de cycle **M2** dans une option « **Circuits Intégrés Numériques/Analogiques** »,
- La formation initiale d'ingénieur ENSEEIHT département « Génie Electrique et Automatique » cycle **M1 et M2** dans une option **Traitement Avancé de l'Energie Electrique** (TAEE)
- En Formation Master EEA (Electronique, énergie électrique, automatique) dans les options de fin de cycle **M2** EPAC (**Electronique de Puissance, Actionneurs et Commande**) et GD2E (**Gestion Durable de l'Energie Electrique**) (formation co-accréditée Université Paul-Sabatier et Institut National Polytechnique de Toulouse)
- et la formation par apprentissage ENGEA (**Electronique et Génie Electrique et Automatisme**) dans les cycles **L3, M1 et M2**.

Il m'arrive également d'intervenir occasionnellement (une fois par an en moyenne) dans le cadre de formations professionnelles (FC : formation continue) sur des durées de 4 à 5 jours pour enseigner à des ingénieurs expérimentés les principes détaillés de l'implémentation de convertisseurs DC/DC non-isolé pour des applications faible et moyenne puissance : les entreprises concernées étant principalement issues du monde de la microélectronique et de l'automobile (NXP semi., ON semi., Continental).

L'ensemble des formations que je dispense peuvent être réparties dans deux grands ensembles distincts :

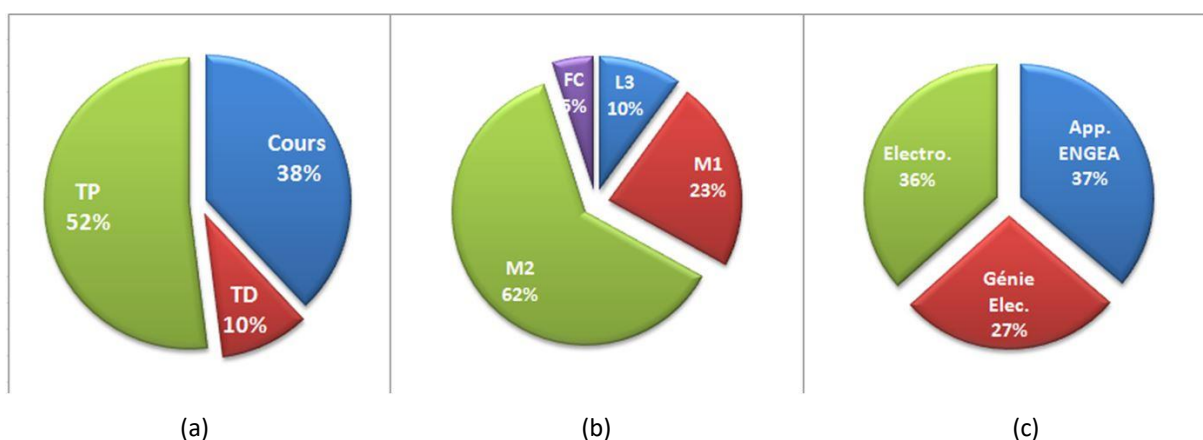
- des formations relatives à la **conception de circuits intégrés analogiques**. Parmi elles on trouvera des cours dédiés à :
 - L'apprentissage en L3 des bases relatives aux circuits électroniques (montages à base de transistors bipolaires et MOSFET)
 - L'apprentissage en M1 des notions relatives aux circuits linéaires et non-linéaires (amplificateurs classe A, B, C, VCO et PLL par exemple)
 - Et en M2, l'étude et la conception des convertisseurs Analogique/ Numérique et Numérique/Analogique,
 - Ainsi que la conception de circuits ASIC analogiques (projet permettant de réaliser un régulateur linéaire en technologie CMOS 0.35um),
- des formations relatives à **l'étude de la conversion d'énergie** appliquée à la micro-électronique (niveau M2). Parmi elles on trouvera des cours dédiés à :
 - La conception de circuits « Driver » pour la commande de composants Grand-Gap,
 - L'étude de convertisseurs DC/DC multiphase faible-puissance, haute-fréquence pour application VRM (Voltage Regulation Module; alimentation de microprocesseurs) abordant plusieurs champs disciplinaires du domaine : montages Buck, Boost, SEPIC, multiphase, les principes de régulation (tension, courant moyen, à détection pic), le dimensionnement des correcteurs, les précautions CEM, les analyses de rendement.

La plupart des formations que je dispense sont composées de séances de cours magistraux (de 3 à 6 séances de 2H) suivis essentiellement de travaux pratiques (en général 2 à 3 séances de 4H chacune).

Le tableau suivant donne une synthèse des volumes d'enseignement dispensés durant les 5 dernières années par matière.

Formation	Matière	Volume Horaire (Nbr. d'heures équivalent TD)				
		2011-12	2012-13	2013-14	2014-15	2015-16
M2 CI	Circuits DAC/CAN	22	22	22	22	22
	Convertisseur DC/DC multiphase	15	15	18	18	25
	Projet ASIC analogique	40	40	40	40	40
M1 GEA	Projet conception de convertisseur isolé	20	20	0	0	0
M2 CI, TAE	Circuits Drivers	8	25	28	26	26
M2 TAE, EPAC, GD2E	Projet Commande des actionneurs	60	38	38	25	26
App1 ENGEA	Base des circuits électriques	28	28	28	25	22
App2 ENGEA	Circuits Linéaires	20	28	28	28	28
	Circuits Non-linéaires	18	55	34	28	28
Bilan annuel (incluant tutorat et encadrement de projets industriels)		285	270	288	275	260

Le graphe ci-dessous donne une vue synthétique de la répartition de mes enseignements en termes de répartition des volumes Cours/TD/TP, des types de populations d'étudiants et des filières de formation adressées.



Répartition des enseignements a) Type de séance ; b) Niveau d'étude ; c) Filière d'enseignement.

Notons enfin que du 01 septembre 2010 au 31 août 2015, j'ai occupé la fonction de responsable adjoint de la formation par apprentissage ENGEA de l'ENSEEIH. Cette formation a débuté en septembre 2010 et a été dimensionnée pour accueillir une population de 25 apprentis sur un cycle de 3 ans du L3 au M2. Lors de la création de cette nouvelle formation, mon activité a consisté, en relation étroite avec le responsable (Emmanuel Sarraute), à définir un programme d'enseignements articulé sur 3 années faisant intervenir les divers enseignants-chercheurs issus des deux filières de l'école (Electronique et Génie Electrique), à participer de façon active à la définition et la gestion des emplois du temps ainsi qu'à la sélection des apprentis (commission de sélection des dossiers et jurys d'audition).