



**HAL**  
open science

## Transmettre : Information et Savoirs

Sylvie Kerouedan

► **To cite this version:**

Sylvie Kerouedan. Transmettre : Information et Savoirs. Electronique. IMT Atlantique; UBS, 2011.  
tel-02464948

**HAL Id: tel-02464948**

**<https://hal.science/tel-02464948>**

Submitted on 3 Feb 2020

**HAL** is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Habilitation à diriger les recherches

Université de Bretagne Sud

Sous le sceau de l'Université de Bretagne



## **Transmettre : information et savoirs**

Sylvie Kerouédan

Soutenue le 12 décembre 2011  
devant le jury :

Jean-Pierre Cances  
Emmanuel Casseau  
Guy Gogniat  
Amar Sharaiha  
Michel Jézéquel



# Sommaire

<b>SOMMAIRE</b> .....	<b>1</b>
<b>INTRODUCTION</b> .....	<b>5</b>
<b>PARTIE 1 : RECHERCHE</b> .....	<b>6</b>
<b>1. TRAVAUX DE THESE</b> .....	<b>7</b>
1.1 Routage : optique et silicium.....	7
1.1.1 Résumé du projet.....	7
1.1.2 Conclusion et perspectives du projet.....	8
1.2 Information lumineuse : algorithme et silicium.....	8
1.2.1 Des traitements plus ou moins complexes.....	8
1.3 Perspectives de 1998 : où en est-on en 2011 ? .....	10
<b>2. PREMIERE APPROCHE DES TURBOCODES</b> .....	<b>11</b>
2.1 L'invention des turbocodes .....	11
2.2 Turbocodes convolutifs .....	12
2.2.1 Principe du codeur.....	13
2.2.2 Principe du décodeur.....	13
2.2.3 Projet : Turbo 2000 .....	15
Annexe 1 : Distance minimale de Hamming.....	18
2.3 Turbocodes Produits .....	20
2.3.1 Présentation.....	20
2.3.2 Architecture.....	20
2.3.3 Implémentation de codes en blocs haut débit.....	26
<b>3. LA QUETE D'UN BON TURBOCODE</b> .....	<b>28</b>
3.1 Qu'est-ce qu'un bon code? .....	28
3.2 Des pistes pour trouver un code performant.....	30
3.2.1 Permutation idéale.....	30
3.2.2 Turbocodes $m$ -binaires .....	30
3.2.3 Turbocodes 8 ou 16 états.....	32
3.2.4 À propos d'une 3 <sup>ème</sup> dimension .....	32
3.2.5 Turbocodes 3D.....	34
3.2.6 Perspectives.....	38
Annexe 2 : Article [P-BER01] sur les turbocodes $m$ -binaires.....	40
<b>4. TOUJOURS PLUS D'INFORMATION A TRANSMETTRE</b> .....	<b>43</b>
4.1 Turbocodes et modulations à grande efficacité spectrale .....	43
4.1.1 Modulation turbocodée : méthode pragmatique.....	44
4.1.2 Projet MHOMS .....	46
4.1.3 Bilan.....	52
4.2 Téléphonie de 3 <sup>ème</sup> génération.....	52
4.2.1 Détection multi-utilisateurs .....	53
4.2.2 Turbo CDMA.....	54
4.3 Systèmes MIMO.....	62
4.3.1 La technique MIMO en quelques mots .....	62
4.3.2 Le principe turbo dans un système MIMO à contre-réaction .....	64
4.3.3 Bilan.....	66
Annexe 3 : article sur le principe de l'organisation des antennes [P-YU06].....	67
<b>5. CIRCUITS ET CONSOMMATION</b> .....	<b>70</b>
5.1 pourquoi et comment consommer moins ?.....	70
5.1.1 L'énergie électrique.....	70
5.1.2 Consommation des circuits électroniques .....	71
5.2 Les réseaux de capteurs corporels.....	72
5.3 Perspectives de recherche .....	73

<b>PARTIE 2 : ENSEIGNEMENT.....</b>	<b>75</b>
<b>1. DE L'ATOME AU CIRCUIT.....</b>	<b>76</b>
1.1 physique du semiconducteur .....	76
1.2 Électronique analogique .....	77
1.3 Électronique numérique .....	77
<b>2. UTILISER DU MATERIEL, C'EST NATUREL .....</b>	<b>78</b>
2.1.1 Comment approche-t-on le matériel ? .....	78
2.1.2 Des pistes de progrès ? .....	79
<b>3. ADMINISTRATION .....</b>	<b>79</b>
3.1 Responsabilité au niveau enseignement .....	79
3.2 Participation à des groupes de travail.....	81
3.3 Participation à des instances officielles .....	81
<b>4. CONCLUSION.....</b>	<b>82</b>
<b>- PARTIE 3 : D'AUTRES HORIZONS .....</b>	<b>83</b>
<b>1. LANGUE DES SIGNES.....</b>	<b>83</b>
1.1 Petite histoire de langue des signes .....	83
1.2 formation personnelle.....	85
1.3 La LSF a Télécom Bretagne .....	87
1.3.1 Proposition d'une formation aux étudiants.....	87
1.3.2 Projets étudiants .....	88
1.3.3 Projet PALLIACOM .....	88
<b>2. DIFFUSION VERS UN PUBLIC DE CHERCHEURS .....</b>	<b>89</b>
2.1 Expérience de l'édition.....	89
2.2 comité d'organisation « symposium turbocodes » .....	89
<b>3. VULGARISATION SCIENTIFIQUE.....</b>	<b>90</b>
3.1 Les démonstrations.....	90
3.2 Les conférences.....	91
3.3 Un fablab.....	91
<b>CONCLUSION .....</b>	<b>92</b>
<b>BIBLIOGRAPHIE .....</b>	<b>94</b>
Bibliographie Personnelle .....	94
Thèses co-encadrées .....	97
Bibliographie Générale du Document.....	98
<b>CURRICULUM VITAE.....</b>	<b>102</b>



Figure 1-1 : Principe de l'aiguilleur optique à adressage intégré. ....	7
Figure 1-2 : la puce sur le circuit et le montage optique permettant le test. ....	8
Figure 1-3 : Détail du dessin de masque pour un pixel, on peut y voir la photodiode, le blindage de métal 3 et sous celui-ci, on distingue les transistors MOS. ....	9
Figure 1-4 : Banc de test et résultat de l'éclairage de 2 lignes horizontales. ....	9
Figure 1-5 : principe imagé du capteur CCD. ....	10
Figure 1-6 : pixel d'un capteur CMOS sur lequel outre le site photosensible, un système d'adressage classique ligne-colonne est implanté. On distingue aussi le filtre coloré et la microlentille. ....	10
Figure 2-1 : Chronologie d'une invention. ....	11
Figure 2-2 : Des turbocodes aux applications en passant par les communications numériques au sens large et leurs standards. ....	12
Figure 2-3 : Un turbocode binaire à mémoire $v = 3$ utilisant des codeurs RSC élémentaires identiques (polynômes 15, 13) et le décodeur correspondant (extrait de [P-BER07]). ....	13
Figure 2-4 : plateforme Turbo2000 et schéma de la répartition des tâches entre le PC et la carte. Extrait de [S-LEM04]. ....	15
Figure 2-5 : Architecture générale du décodeur Turbo2000 (extrait de [G-CRE04]). ....	15
Figure 2-6 : Interface utilisateur de la plateforme Turbo2000. ....	16
Figure 2-7 : Principe de codage d'un code produit. ....	20
Figure 2-8 : Schéma du décodeur élémentaire à la demi itération $k$ . ....	21
Figure 2-9 : algorithme de décodage du turbocode produit alternance de décodage lignes puis colonnes en passant par une étape de mémorisation. ....	21
Figure 2-10 : courbes de taux d'erreur binaire des deux architectures proposées. ....	22
Figure 2-11 : 2 propositions classiques pour la montée en débit du décodage de turbocodes produits. ....	26
Figure 2-12 : schéma bloc d'une demi-itération décodant 8 données à la fois. ....	27
Figure 3-1 : mesure de performance d'un code correcteur d'erreurs. ....	29
Figure 3-2 : structure d'un codeur RSC $m$ -binaire. ....	31
Figure 3-3 : Simulation d'un turbocode $m$ -binaire 16 états (23,35) de rendement 3/4, pour $m=1, 2$ et 3. Canal gaussien, algorithme MAP (extrait de [G-DOU05]). ....	31
Figure 3-4 : Performance en termes de FER d'un TC double-binaire 8 et 16 états sur des trames de 188 octets, pour un rendement de 2/3. Modulation MDP4 et canal gaussien. ....	32
Figure 3-5 : S/P turbocode (15,13) Extrait de [P-GON04]. ....	33
Figure 3-6 : Comparaison du S/P turbocode pour différentes valeurs de $\eta$ avec le TC (15,13) à entrelacement régulier et le TC mis en œuvre dans le standard UMTS [G-3GPP]. ....	33
Figure 3-7 : Schéma de l'architecture d'un codeur (a) – décodeur (b) turbocode 3D [T-KBA11]. ....	34
Figure 3-8 : Diagramme EXIT pour les différents schémas de post-encodeurs. ....	35
Figure 3-9 : Courbe de taux d'erreurs trames pour le 3D-TC issu du 3GPP2. ....	35
Figure 3-10 : Courbes de taux d'erreurs binaires pour des blocs de données de $k=762$ bits, $R=1/2$ pour un TC-3D issu du 3GPP2. Le paramètre $\lambda=1/8$ . L'algorithme mis en œuvre est toujours le Max-log-MAP avec 10 itérations. ....	36
Figure 3-11 : comparaison du 3D-TC basé sur le code 3GPP2 pour différents paramètres de perméabilité. $k=3066$ . $R=1/3$ . Algorithme MAP. 10 itérations. ....	36
Figure 3-12 : Comparaison des limites asymptotiques dans le cas du turbocode classique 3GPP2, du 3D-TC et du 3D-TC optimisé ( $k=1146$ , $R=2/3$ et $\lambda=1/4$ ). ....	37
Figure 3-13 : Treillis d'un codeur (5,4 :7) (a) alternance régulière des polynômes (5,4) et (5,7) (b) introduction d'une irrégularité dans l'alternance des polynômes. ....	38
Figure 3-14 : Performances en BER et FER du code classique 3GPP2, de la version irrégulière et du code 3D correspondant. ( $k=4004$ , 10 itérations, canal gaussien). ....	39
Figure 4-1 : schéma de principe de l'émetteur dans le cas de l'association pragmatique d'un turbocode et d'une modulation à $M=2^m$ états. ....	44
Figure 4-2 : Association pragmatique modulation MAQ16 et turbocode double-binaire 16 états : ....	45
Figure 4-3 : Classification des techniques de détection pour un système DS-CDMA [T-TOU07]. ....	54
Figure 4-4 : Schéma de principe d'un système de communication MIMO. ....	62
Figure 4-5 : Illustration des techniques d'émission V-BLAST et STBC sur 2 antennes dans un contexte MIMO. ....	63
Figure 4-6 : Variation de la capacité moyenne du canal dans le cas d'une transmission MIMO avec ou sans contre-réaction. ....	63
Figure 4-7 : application du principe « turbo » dans un système MIMO avec une contre-réaction. ....	64
Figure 4-8 : exemple de codage QO-STBC (a) et performance (b) en termes de BER de 2 types de QO-STBC avec un facteur de corrélation de 0 ou 0,98 entre les antennes. ....	64

Figure 4-9 : Performance d'une structure MIMO à 4 antennes d'émission et une antenne de réception, pour des trames de 400 bits avec et sans contre-réaction. ....	65
Figure 4-10 : BER dans le cas d'une association JQO-STBC pour des trames de 512 bits avec un code convolutif (polynome (37,21), R=1/2) ou un turbocode (polynome (13,15), R=1/2, 4 itérations). On simule 3 itérations d'échanges entre la détection et le décodage.....	66
Figure 5-1 : Quelques chiffres sur la consommation électrique. ....	70
Figure 5-2 : Représentation d'un réseau de capteurs corporels.....	72

# INTRODUCTION

Après un diplôme d'ingénieur obtenu en 1994 à Télécom Bretagne, dans une spécialité de conception de circuit, m'orienter vers une carrière d'enseignement-recherche est devenu une évidence pour moi, j'avais envie :

- de communiquer mon intérêt pour l'électronique mais plus largement de guider les élèves vers le monde du travail et leur transmettre ce que j'avais reçu;
- de travailler sur des sujets variés avec le plaisir d'apporter sa pierre à l'édifice de la recherche.

Les premiers pas dans le métier à travers ma thèse m'ont conforté dans l'idée que c'était ma voie tant du côté enseignement que du côté recherche. C'est entre plaisir et stress que je découvre les différentes facettes du métier : enseigner, comprendre les problèmes et tenter de les résoudre, réaliser puis recevoir et tester un circuit, rencontrer d'autres chercheurs, rédiger puis défendre des articles, confronter ses idées, etc... C'est donc tout naturellement qu'après un passage à l'ENSSAT à Lannion, je postule en 1997 à un poste d'enseignant-chercheur à Télécom Bretagne.

Ce document est la synthèse de ces 14 années, qui m'ont permis, outre de mettre au monde trois charmants bambins<sup>1</sup>, de travailler sur des projets de recherche variés, de participer à des enseignements divers, de continuer à me former, de côtoyer des enseignants, des chercheurs, des étudiants de différents horizons. Il est divisé en 3 parties :

- La première décrit les différents thèmes autour des systèmes de **transmission** sur lesquels j'ai été amené à travailler aux côtés de collègues ou de doctorants ;
- La seconde porte sur la **transmission** des savoirs, elle fait le résumé des enseignements que j'ai réalisés et des responsabilités que j'ai prises ;
- La dernière, moins classique dans un document d'habilitation à diriger les recherches, montre une volonté de découvrir d'autres domaines et une envie de **transmettre** toujours intacte.

Comme vous pouvez le noter, je crois que le verbe « transmettre » caractérise bien mes activités tant en recherche qu'en enseignement, c'est pourquoi, j'ai choisi ce titre un peu ambigu « **Transmettre : information et savoirs** ».

Avant de poursuivre, je voudrais dès l'introduction remercier toutes les personnes avec qui j'ai eu l'occasion de travailler tant en recherche qu'en enseignement. Je pense tout particulièrement aux membres du département électronique, aux équipes pédagogiques des différents enseignements et formations auxquels je participe, au personnel du service des études soutien précieux pour les enseignants, qui contribuent tous grandement au plaisir que j'ai d'exercer le métier d'enseignant-chercheur.

---

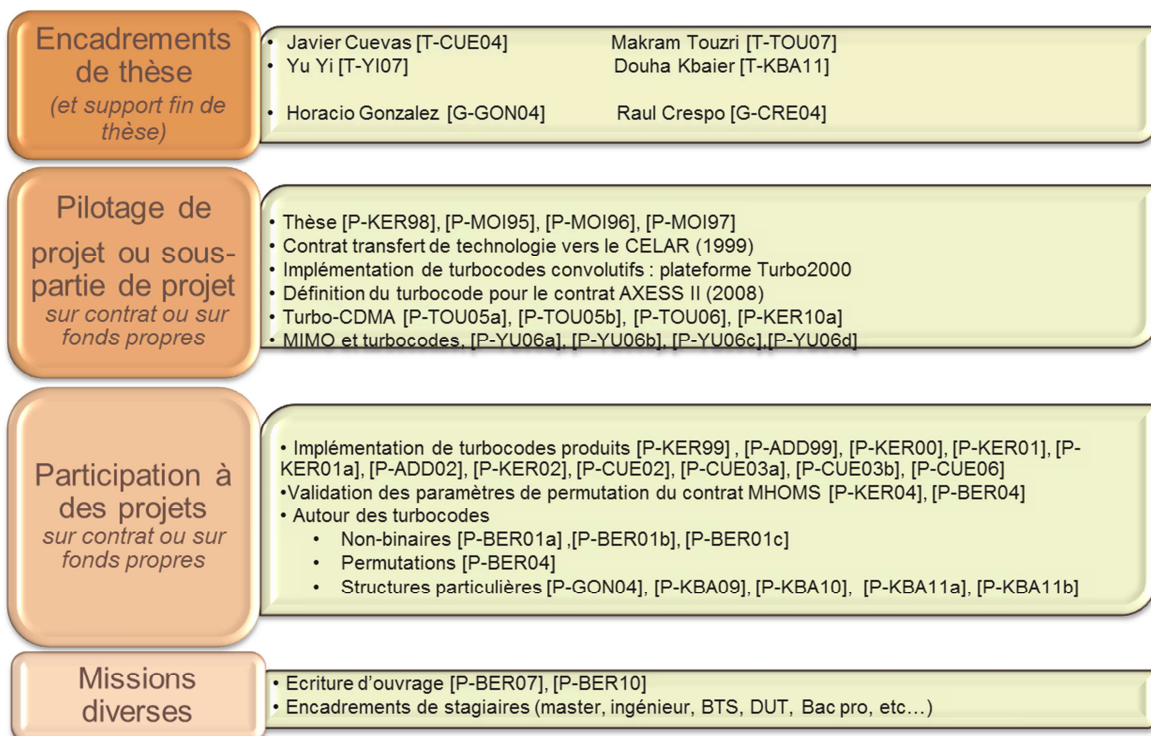
<sup>1</sup> à qui je dédie ce document

# Partie 1 : RECHERCHE

J'effectue mes recherches au sein du laboratoire des Sciences et Techniques de l'Information, Communication et Connaissance (Lab-STICC) dont la vocation est de maîtriser toute la chaîne entre « les capteurs et la connaissance ». Dans ce projet, je suis rattaché au pôle CACS pour Communication, Architecture et Circuits. Le spectre de recherche de ce pôle s'étend des communications numériques à la conception de circuits et systèmes numériques, avec en son sein, une compétence d'interaction entre algorithmes et silicium qui est le cœur d'activité de l'équipe dans laquelle je travaille.

Comme le résume le schéma de la figure 1, d'un point de vue recherche, j'ai pu acquérir au cours de ces quelques années de l'expérience :

- dans l'encadrement de thèse en suivant plus particulièrement 4 thèses et en devenant support pour 2 étudiants lors de leurs derniers mois de thèses,
- dans la participation et le pilotage de tout ou partie d'un projet de recherche le plus souvent sur fonds propres mais aussi pour des contrats industriels et académiques en collaboration avec l'équipe du département électronique où des équipes extérieures.
- dans des missions diverses comme le suivi de stagiaires issus de différentes formations, ou encore l'écriture d'un ouvrage collectif sous la direction de Claude Berrou « codes et turbocodes ».



**Figure 1 :** Répartition des publications et des travaux de recherches à des aspects encadrements de thèses, pilotage, participation et missions diverses.

Dans cette première partie consacrée à mes travaux de recherche, je vais partir de mes travaux de thèses pour tracer ensuite un parcours qui ne sera pas chronologique mais plutôt thématique. Je parlerai de « ma rencontre » avec les turbocodes puis des travaux dont le thème général est la quête du turbocode idéal et je poursuivrai par l'étude de quelques structures permettant de transmettre toujours plus d'information. Je terminerai cette partie recherche par une réflexion sur les pistes de recherche que j'envisage dans les années qui viennent.

# 1. TRAVAUX DE THESE

Début des années 90, une collaboration entre Télécom Bretagne et le Centre National de Recherche en Télécommunication (CNET) permettait de démarrer une étude autour des circuits intégrés optoélectroniques. Des réalisations devaient illustrer les différents concepts liés à l'intégration de capteurs intelligents. Aujourd'hui ces capteurs sont monnaie courante puisqu'on les trouve dans les écrans, les appareils photos numériques, les caméscopes, etc...

Mais en 1994, les interfaces n'étaient pas encore au point. L'objectif de la thèse [P-KER98] était de montrer à travers différentes réalisations la possibilité d'intégrer des traitements près du capteur optique (miroir sous cristal liquide ou photodiode).

## 1.1 ROUTAGE : OPTIQUE ET SILICIUM

L'augmentation des abonnés requiert un besoin en interconnexions très important. La fibre optique s'impose par la nécessité de monter en débit. L'idéal serait donc de disposer de commutateurs optiques permettant de relier sans perte deux abonnés quelconques. C'est le constat de départ de ce projet d'aiguilleur optique.

### 1.1.1 Résumé du projet

Lors du projet d'aiguillage optique effectué en collaboration entre Télécom Bretagne, les centres de recherches de France Télécom (les CNET Lannion B et Grenoble) [P-MOI95] l'idée était de réaliser un démonstrateur permettant :

- de mettre en œuvre des optiques spéciales pour la duplication de faisceaux en entrée du dispositif ;
- de tester le couplage entre le circuit intégré et le cristal liquide ferroélectrique ;
- de tester un photo-adressage ;
- d'implémenter la fonction de routage sur circuit intégré silicium (il s'agissait de mon rôle au sein de ce projet).

L'aiguilleur à réaliser est un commutateur matriciel permettant de connecter 8 fibres monomodes à 8 fibres monomodes comme le montre la Figure 1-1 avec un certain nombre de contraintes : le circuit est un carré de  $15cm \times 15cm$ , les pertes sont au maximum de 30dB par voie, la longueur d'onde utilisée  $\lambda = 1,55\mu m$  (photodiode au germanium), le message contient un en-tête porteur de l'adresse souhaitée au débit binaire  $F_b = 1MHz$ .

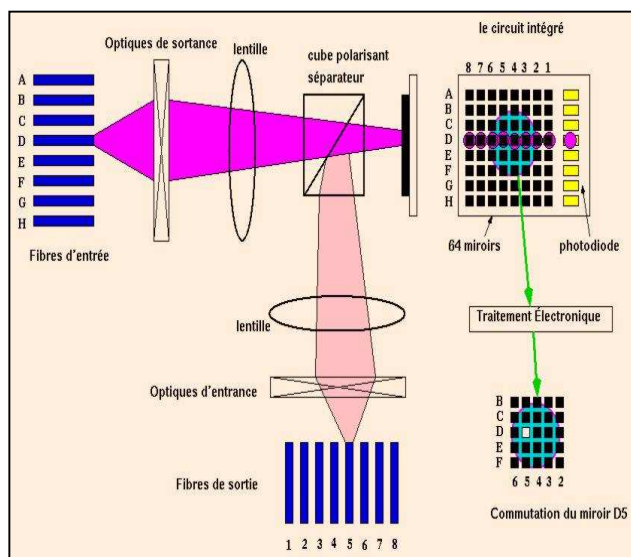


Figure 1-1 : Principe de l'aiguilleur optique à adressage intégré.

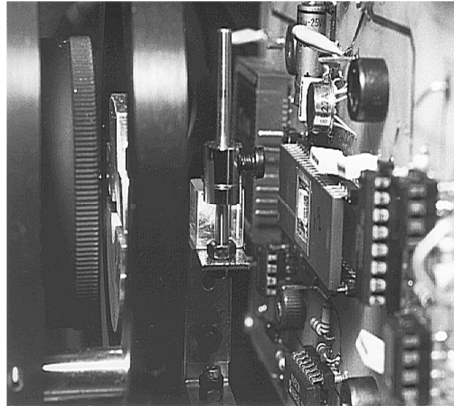
### Protocole de communication

L'entrée D « souhaite » être mise en communication avec la sortie 5. L'information optique « éclaire » la colonne D du circuit (photodiode et 8 miroirs commutables). Suite à un traitement électronique le miroir D5 est commuté, le lien optique est effectif entre la fibre D et la fibre 5.

### 1.1.2 Conclusion et perspectives du projet

Le projet a donné lieu à une série d'expérimentation permettant de valider un certain nombre de résultats :

1. Au niveau de la partie électronique, l'architecture permet de prendre en compte une forte variation du courant d'entrée, les parties numériques et analogiques fonctionnent correctement.
2. La technique de fabrication du couplage circuit intégré/ cristal liquide ferroélectrique a été acquise et demande à être peaufiner pour atteindre des contrastes plus importants.
3. Les circuits optiques d'entrée et de sortie ont été mis au point au laboratoire d'optique et les mesures effectuées ont permis de valider les modèles de simulation.



**Figure 1-2 :** la puce sur le circuit et le montage optique permettant le test.

Ce fut donc un projet permettant d'évaluer un certain nombre de technique de fabrication au niveau de l'optique, et de l'association mixte numérique et analogique sur un même circuit. Le commutateur réalisé n'atteignait pas les limites du circuit en termes d'intégration mais présentait déjà de fortes pertes en injection qu'il fallait nécessairement réduire pour espérer utiliser cette technique à plus grande échelle.

## 1.2 INFORMATION LUMINEUSE : ALGORITHME ET SILICIUM

Une image traduite en numérique présente un grand nombre d'information binaire (luminance, couleur, etc...), la transmettre nécessite d'avoir un débit important. Or il n'est pas toujours utile d'avoir toute l'information contenue dans l'image, l'idée est ici de proposer un prétraitement au plus près de l'image pour ne sélectionner que l'information utile à transmettre ou à garder. La rétine, cet organe qui récupère l'information lumineuse, devient alors un circuit de traitements massivement parallèles qui associe un processeur élémentaire (analogique ou numérique) et un site photosensible (photodiode ou puits quantiques). Il peut aussi être envisagé de rajouter un miroir métallique sur lequel on vient déposer du cristal liquide pour proposer une réponse de type image plutôt que numérique.

### 1.2.1 Des traitements plus ou moins complexes

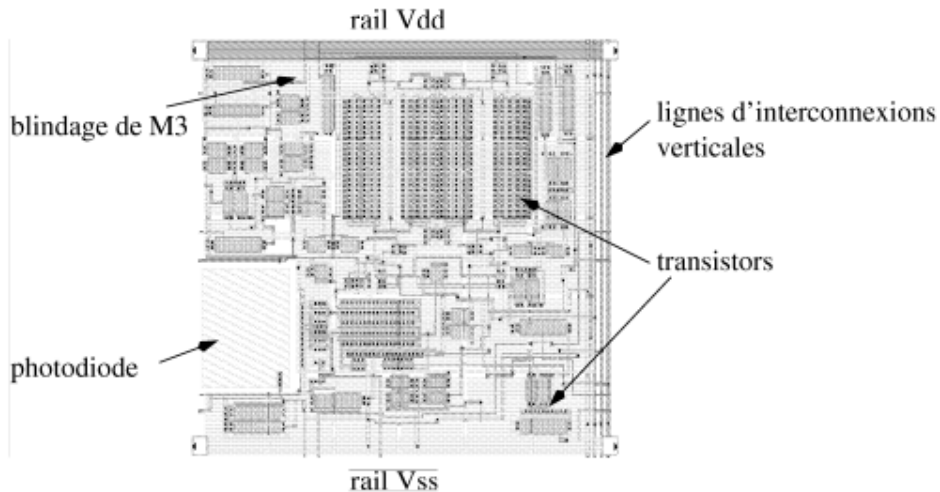
Le projet qui a permis à Télécom Bretagne de faire ses premiers pas dans les rétines intelligentes est l'implantation d'un algorithme de détection de contours. Dans la chaîne de traitement d'images, il est classiquement nécessaire de passer par une phase d'acquisition, puis de convertir l'image analogique en information numérique, avant de réaliser les premiers traitements dit de bas-niveau. L'idée est ici de réaliser une opération « bas-niveau » comme la détection de contours au niveau des sites photosensibles. La conversion analogique-numérique devient alors plus simple car l'information lumineuse est elle-même plus simple. L'algorithme de détection de contour implanté est celui de Roberts qui est un bon compromis entre le résultat de la détection et la complexité des opérations analogiques à implanter.

#### Comment fonctionne la rétine ?

Un pixel est constitué d'une photodiode et d'un processeur analogique (PA) de traitement illustré Figure 1-3.

Chaque pixel  $P(i,j)$  comporte :

- 14 entrées - sorties, mais avec uniquement des interconnexions verticales et horizontales : ce nombre élevé est dû au besoin d'avoir un courant issu de la photodiode tantôt positif, tantôt négatif (réalisation de la valeur absolue) ;
- 65 transistors ;
- une surface photoréceptrice de  $900\mu\text{m}^2$  environ ;
- une surface totale de  $130\mu\text{m} \times 110\mu\text{m}$ .



**Figure 1-3 :** Détail du dessin de masque pour un pixel, on peut y voir la photodiode, le blindage de métal 3 et sous celui-ci, on distingue les transistors MOS.

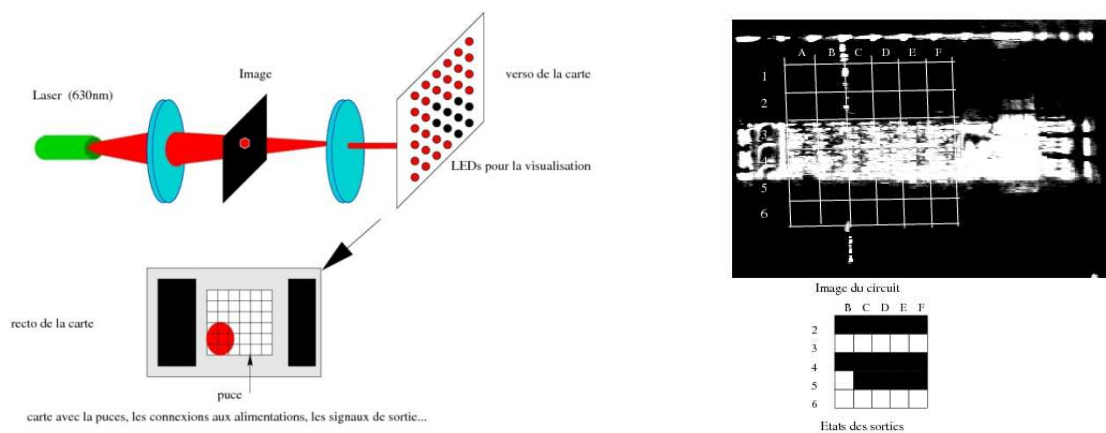
On note  $f(i,j)$  le courant issu de la photodiode du pixel  $P(i,j)$ . Outre l'information de courant de sa photodiode  $f(i,j)$ , le pixel  $P(i,j)$  reçoit les informations de courants de ses 3 voisins  $f(i-1,j-1)$ ,  $f(i-1,j)$  et  $f(i,j-1)$ . Le PA contient un opérateur de soustraction, de valeur absolue, de mise au carré, de racine carrée qui permet de réaliser les opérations suivantes :

$$|f(i,j) - f(i-1,j-1)|^2 = C_{i,j}$$

$$|f(i-1,j) - f(i,j-1)|^2 = C_{i-1,j}$$

$$\sqrt{C_{i,j} + C_{i-1,j}}$$

décision  $g_{ij}$



**Figure 1-4 :** Banc de test et résultat de l'éclairement de 2 lignes horizontales.



La rétine a été fabriquée chez SGS-Thomson en collaboration avec le CNET de Grenoble et les tests Figure 1-4 ont permis de vérifier que la détection était correcte et que la réponse est bien unique. Cependant la taille réduite de la rétine (6x6 pixels) ne permettait pas de vérifier tous les types de contours.

Des traitements plus complexes permettant de faire des prétraitements issus d'images de corrélation ont été étudiés comme le « Winner-Take-All ». Cette rétine permet de déterminer dans une matrice dense de 32x32 pixels où sont les points de corrélation et facilite l'interprétation des résultats de la corrélation optique (l'exemple utilisé était le traitement des panneaux routiers).

### 1.3 PERSPECTIVES DE 1998 : OU EN EST-ON EN 2011 ?

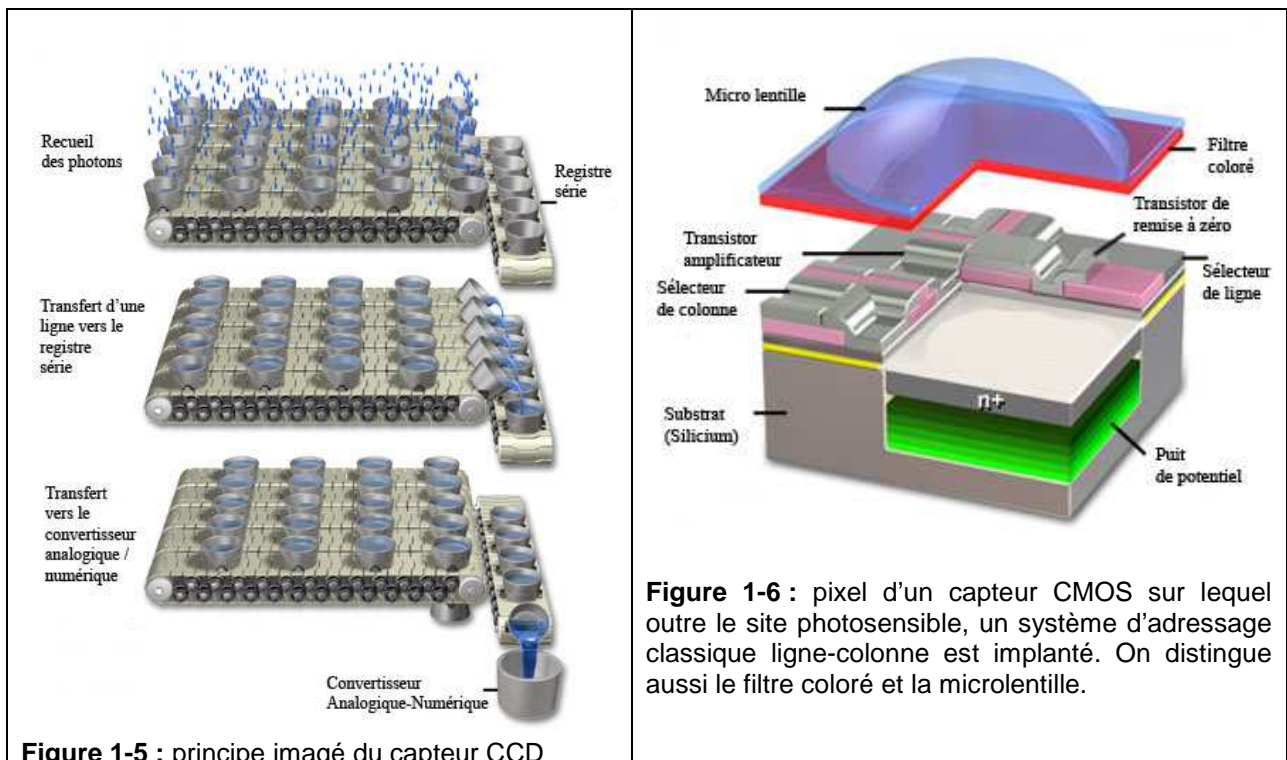
En deux mots, je dirais : évolution et révolution !

Prenons, l'exemple des capteurs CMOS : en à peine 10 ans, ils sont devenus la panacée en terme de photographie. En 1998, la technologie du capteur CMOS était balbutiante, les capteurs CCD (charge-coupled device) semblaient prendre les devants car bien que plus chers à la fabrication, la densité des pixels qu'ils permettaient a lancé l'ère des appareils photos numériques (APN) dès 1996.

Les capteurs CCD ont l'inconvénient de devoir transférer la charge de chaque photodiode vers une unique sortie et nécessite donc un stockage avant transfert vers le convertisseur analogique-numérique comme illustré Figure 1-5, par contre ils ont souvent une sensibilité meilleure surtout à faible lumière. Ils ont donc été et reste encore le capteur de base pour les APN.

Sur un capteur CMOS comme on a pu le voir au cours de la thèse ou sur la Figure 1-6, outre le site photosensible, on peut ajouter des fonctions complémentaires telles une amplification, une réduction du bruit et/ou des fonctions numériques annexes. Cette possibilité de traiter les informations au plus près du pixel fait du capteur CMOS la technologie privilégiée aujourd'hui dès qu'on monte en gamme pour les APN.

Plus généralement l'association optique et circuit intégré, appelée nanophotonique, est toujours une « association prometteuse ». Grâce à l'implication de grands acteurs comme Intel, Analog Device, etc... des applications ont été, sont ou seront développées autour des interconnexions optiques sur circuits CMOS, du photovoltaïque, des biocapteurs, du stockage optique, etc...



source des infographies <http://www.photo-lovers.org/sensor.shtml>



## 2. PREMIERE APPROCHE DES TURBOCODES

Fin des années 90, les turbocodes inventés par Claude Berrou et Alain Glavieux [G-BER93] commencent à être bien reconnus par la communauté du codage. Les apports de cette technique mettent en ébullition les centres de recherche et la concurrence fait progresser les applications. La spécificité de l'équipe de recherche du département électronique que j'ai intégrée en tant qu'enseignant-chercheur en octobre 1997, est de montrer que les algorithmes performants de codage et décodage de type « turbo » n'existent pas seulement sur le papier mais peuvent aussi être implantés sur silicium. Au sein de l'équipe, je découvre les principes puis participe à divers projets autour des turbocodes.

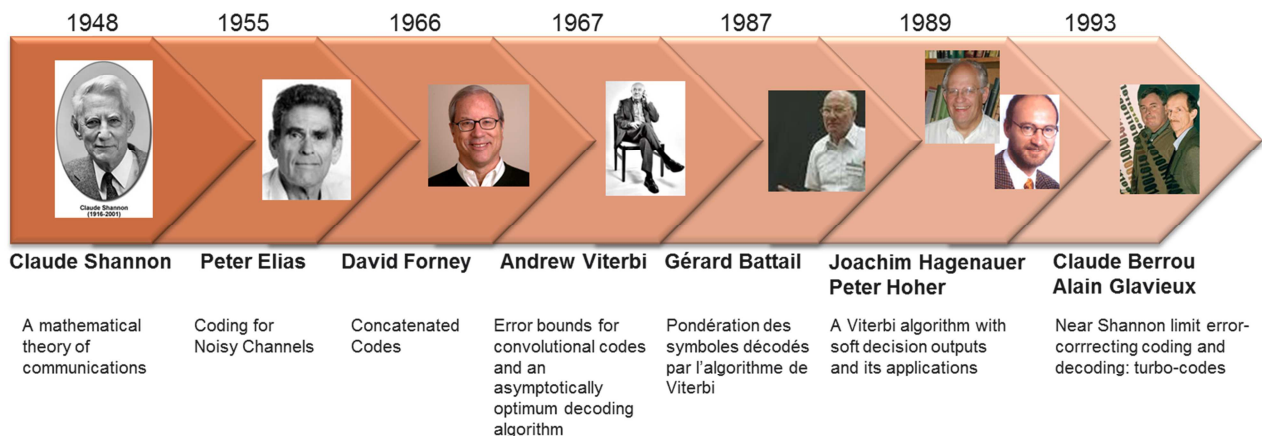
### 2.1 L'INVENTION DES TURBOCODES

« L'invention des turbocodes » est un paragraphe assez classique dans tous les documents de recherche produits par les doctorants ou les enseignants-chercheurs du domaine. On pourra à profit lire les chapitres 6 et 7 de l'ouvrage collectif « Codes et turbocodes » écrit sous la direction de Claude Berrou [P-BER07] pour avoir tous les détails de cette invention. Dans ce paragraphe, j'ai choisi de sélectionner (de manière non-exhaustive) quelques événements qui ont marqué l'histoire des turbocodes en identifiant par quelques dates les précurseurs (cf Figure 2-1) puis en montrant l'effet « boule de neige » de cette invention sur le monde des communications numériques (cf Figure 2-2). Mais avant tout... pourquoi turbocode ?

#### Origine du nom

C'est toujours intéressant de regarder l'histoire d'une invention à travers son nom. Turbocode tire son nom de la méthode mise en œuvre pour son décodage. En effet, il s'agit d'utiliser le principe de « contre-réaction » bien connu dans les circuits analogiques et dans les moteurs « turbo » pour améliorer les performances du décodeur et se rapprocher des limites théoriques de Shannon. Limites que la communauté du codage n'imaginait pas possible d'atteindre au début des années 90.

#### Les précurseurs :



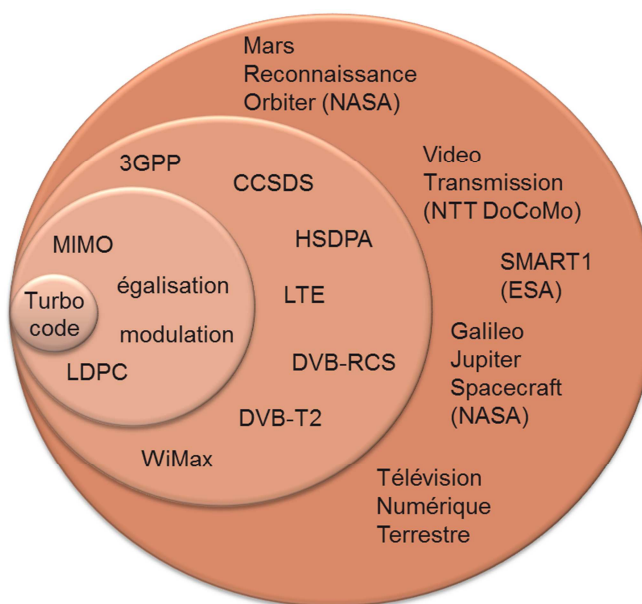
**Figure 2-1 : Chronologie d'une invention**

Une invention arrive rarement du néant : de petites briques posées çà et là finissent par faire un ensemble qu'une petite étincelle d'ingéniosité va transformer en une véritable révolution.

Pour ce qui est des turbocodes, l'origine en est bien entendu la théorie de l'information exposée par Claude Shannon en 1948 qui permettait d'établir qu'une communication sans erreur était possible sur un canal bruité à condition que la perturbation ne dépasse pas un certain seuil (appelé capacité du canal de transmission) grâce à l'utilisation d'un codage de l'information connu du récepteur. Dans sa théorie, Shannon ne donnait pas les clés pour construire les codes, il affirme seulement que les codes permettant de transmettre sur un canal bruité existent. Suite à cela dans les années 50, les premiers codes apparaissent. On se préoccupe alors peu de leur décodage. En 1955, Peter Elias introduit la notion de codes convolutifs pour lesquels Andrew Viterbi proposera en 1967 un algorithme de décodage estimé à l'époque bien trop complexe pour être utilisé (comme le dit Claude Berrou dans [P-BER07], un décodeur de Viterbi sur un circuit aujourd'hui c'est moins de 0,1mm<sup>2</sup>). A la même époque, d'autres codes sans décodeurs associés apparaissent. En 1960, on peut citer les codes

LDPC (*low density parity check*) avec Robert Gallager et les codes de Reed-Solomon (RS) du nom de leurs inventeurs Irving Reed et Gustave Solomon. Il faudra attendre 1969 pour que Elwyn Berlekamp et James Massey proposent un algorithme de décodage des codes RS et 1996 pour que David Mc Kay tire parti du principe « turbo » réussisse à décodé les codes LDPC. Fin des années 80, Gérard Battail en France, Joachim Hagenauer et Peter Hoher en Allemagne travaillent sur une information pondérée en sortie d'un décodage de Viterbi. Cette sortie pondérée permet de compléter la décision du décodeur par une notion de fiabilité de l'information. Les années 60 voient aussi David Forney décrire l'intérêt des codes concaténés. Le schéma proposé par Forney est une concaténation série. En se rendant compte que dans un tel schéma seul le décodeur extérieur profite du travail du décodeur intérieur, en utilisant des informations pondérées en entrée et en sortie, Claude Berrou met au point en 1990 avec l'aide d'Alain Glavieux : les turbocodes (cf schéma Figure 2-3).

### De la naissance aux applications



**Figure 2-2** : Des turbocodes aux applications en passant par les communications numériques au sens large et leurs standards

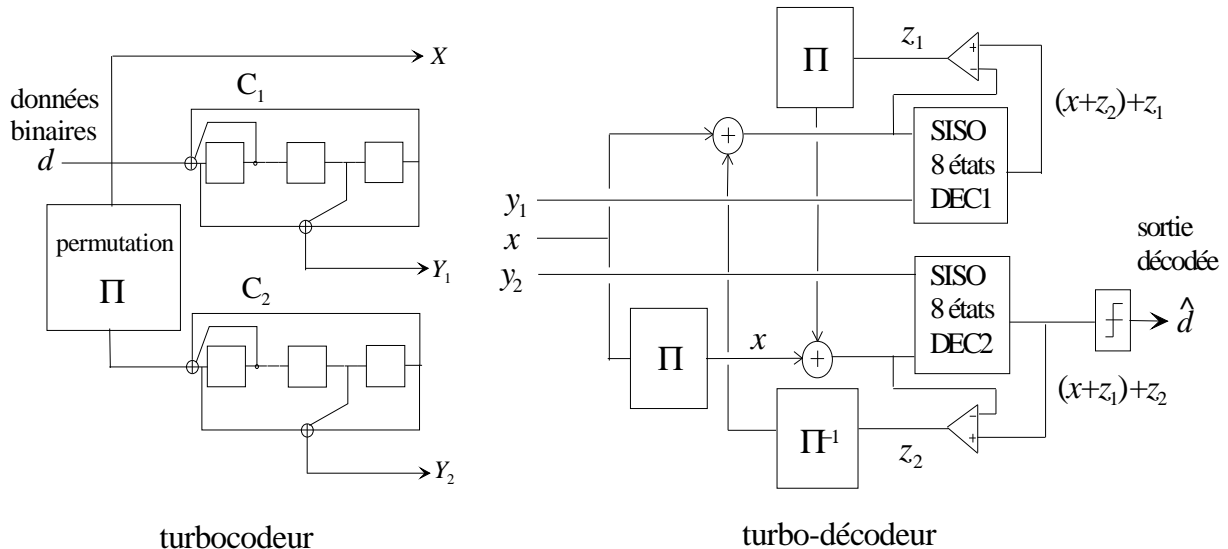
L'article de Claude Berrou et Alain Glavieux exposé à l'IEEE International Conference on Communications en mars 1993 [G-BER93] est accueilli avec condescendance par les spécialistes du domaine, presque comme une blague, comme le dit l'article de Erico Guizzo (2004) « Closing in on the perfect code » (<http://spectrum.ieee.org/computing/software/closing-in-on-the-perfect-code>) revenant sur les 10 ans de l'invention. Mais une fois que la communauté a admis l'incroyable : pouvoir créer des systèmes de communications proches de la capacité du canal pour une puissance d'émission donnée, la « révolution du codage » était en marche. Dans les années qui ont suivi les LDPC ont pu être décodés, le principe « turbo » a été étendu avec profit à d'autres parties de la chaîne de communication : l'égalisation, la modulation, etc... La téléphonie mobile de 3<sup>ème</sup> et 4<sup>ème</sup> génération (3GPP, LTE, HSDPA, etc...) tire parti des propriétés des techniques « turbo » pour augmenter les débits et fiabiliser les transmissions. Les turbocodes sont aussi été adoptés entre autres dans des standards de communication satellitaire. Les premiers appareils équipés de turbocodes sont des sondes spatiales comme Galileo pour explorer Jupiter ou MRO pour l'exploration de Mars. Les besoins de communications aujourd'hui continuent de nécessiter des adaptations et améliorations des techniques turbo. Nous allons en voir quelques-unes tout au long de ce document.

## 2.2 TURBOCODES CONVOLUTIFS

Dans un premier temps, je vais décrire rapidement les turbocodes convolutifs qui sont les turbocodes originaux puis je m'attarderai sur le projet Turbo 2000 auquel j'ai participé.

## 2.2.1 Principe du codeur

Le schéma de la Figure 2-3 représente le turbocode dans sa plus simple expression : la concaténation parallèle de deux codes convolutifs récursifs et systématiques (CRS)<sup>2</sup> séparés par une fonction de permutation. Les données sont directement transmises (partie systématique) et les deux informations de redondance (l'une issue du codage C1 dans l'ordre naturel et l'autre issue du codage C2 dans un ordre entrelacé) sont éventuellement poinçonnées pour obtenir le rendement souhaité. Le rendement naturel du turbocode est 1/3 mais faire varier ce rendement permet d'augmenter l'efficacité spectrale et d'assurer ainsi le meilleur débit binaire pour une bande de fréquence donnée.



**Figure 2-3** : Un turbocode binaire à mémoire  $v = 3$  utilisant des codeurs RSC élémentaires identiques (polynômes 15, 13) et le décodeur correspondant (extrait de [P-BER07]).

### Quels sont les avantages de la concaténation parallèle ?

- Le fait de coder deux fois dans un ordre différent limite l'apparition de paquets d'erreurs à l'entrée du décodeur.
- Il est possible de réaliser des rendements de codage élevé, ce qui peut être intéressant dans certaines applications.
- Les codes élémentaires sont simples ce qui permet d'obtenir une complexité raisonnable au niveau du codage et au prix d'une petite réflexion sur l'architecture au niveau du décodage également.

### Quels sont les paramètres nécessaires à la définition d'un turbocode convolutif ?

1. Les codes convolutifs élémentaires sont caractérisés par la mémoire du code, le polynôme de récursivité, le polynôme de redondance, le rendement du code.
2. Les symboles appliqués en entrée du codeur peuvent être binaire, double-binaire ou de taille  $m$  quelconque.
3. La permutation est un élément clé du turbocode : elle doit permettre une bonne dispersion des symboles et sa structure sera d'autant plus cruciale que les taux d'erreurs visés seront faibles.
4. Le poinçonnage génère le rendement souhaité.

## 2.2.2 Principe du décodeur

Le décodeur (Figure 2-3) est constitué de deux décodeurs SISO (soft-in soft-out) élémentaires DEC1 et DEC2 correspondant respectivement aux codeurs convolutifs C1 et C2. Chaque décodeur reçoit en entrée :

<sup>2</sup> Pour de plus amples détails sur les codes convolutifs on pourra se référer au chapitre 5 de « Codes et turbocodes » [P-BER07]

- l'information systématique issue du canal,
- l'information de redondance correspondante au codeur initial,
- une information spécifique issue du décodeur élémentaire voisin.

Cette information spécifique, appelée information extrinsèque, est la clé du turbo-décodage : en effet grâce à cette information chaque décodeur envoie une information de fiabilité sur son décodage à l'autre décodeur. Chacun profite donc du travail de l'autre pour améliorer son décodage.

À l'issue d'un certain nombre d'échanges, qu'on appellera le nombre d'itérations, le décodeur converge vers une décision unique pour chaque élément binaire. Les algorithmes mis en œuvre pour effectuer le décodage SISO ont été l'algorithme SOVA (pour algorithme de Viterbi à sorties pondérées) puis l'algorithme optimal MAP (pour Maximum a posteriori) [G-BAH74] ou sa version simplifiée Max-log-MAP ou subMAP [G-ROB97]. Je ne détaille pas ici les algorithmes de décodage, et vous conseille plutôt la lecture des chapitres 5 et 7 de « codes et turbocodes » [P-BER07]. Il s'avère que les performances du décodeur vont dépendre de plusieurs facteurs dont le choix de l'algorithme de décodage bien entendu mais il est des dégradations qu'on peut éviter dès le début en « terminant » bien les codes.

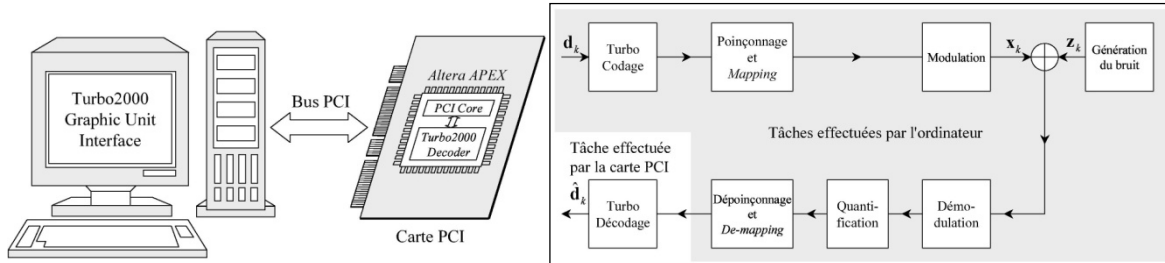
### **Que signifie « terminer » un code ?**

Les algorithmes indiqués ci-dessus, calculent le symbole à l'instant  $i$  en utilisant les informations aux instants précédents ou futurs. Lorsqu'aucune précaution n'est prise, les informations en début et fin de trames sont en général moins bien décodées car elles ne bénéficient que d'une partie des informations (postérieures pour celles en début de trame, antérieures pour celles en fin de trame). Lorsque les trames à transmettre sont de longueur infinie, dans le cas de la diffusion par exemple, cet effet est peu visible. Par contre dans de nombreuses applications, les trames ont des longueurs finies allant de quelques dizaines à quelques milliers de bits, et dans ces cas, le taux d'erreur trame peut se trouver fortement dégradé. Si le décodeur connaît l'état final et l'état initial du codeur, cet état de fait n'existe plus.

- Pour l'état initial, il suffit de se mettre d'accord à l'avance, on pourra par exemple par forcer le code à zéro au départ.
- Pour l'état final, c'est plus difficile, c'est pourquoi on essaiera d'appliquer une méthode de fermeture de treillis. Il en existe différentes qui n'ont pas les mêmes impacts sur les performances.
  - L'insertion de bits de terminaison (ou de bourrage) permet de terminer chaque chemin dans le treillis par l'état 0 mais ces bits seront différents pour chaque code élémentaire et ne profiteront pas du turbo-codage. De plus, il faut transmettre ces bits qui ne sont pas des bits d'information ce qui réduit le rendement du code. Les standards CCSDS [G-CCSDS] et UMTS [G-3GPP] utilisent ce type de terminaison au prix d'une légère dégradation des performances.
  - L'auto-concaténation est une modification du schéma de codage qui entraîne une fermeture automatique du treillis en instaurant des règles strictes sur l'entrelacement. Cette solution limite les possibilités de trouver la permutation idéale puisque les contraintes sur les équations d'entrelacement sont déjà fortes.
  - La méthode la plus probante est aujourd'hui le codage circulaire « *tail-biting* » [G-WEI98] qui garantit que l'état initial et l'état final du treillis du code sont identiques. On peut représenter ce treillis par un cercle d'où le nom de cette méthode, utilisée par exemple dans le standard DVB-RCS [G-DVB]. Du côté du codeur, cette méthode nécessite une phase de précodage pour déterminer l'état de circulation du treillis pour la trame considérée mais la simplicité du codeur permet de réaliser cette phase sans impact sur le débit de transmission. Du côté du décodeur, on peut évaluer l'état de circulation en passant par une phase de prologue qui indiquera l'état de départ le plus probable. En pratique, on se passera souvent de cette phase de prologue car le bénéfice qu'elle apporte s'estompe au bout de quelques itérations.

## 2.2.3 Projet : Turbo 2000

Le projet Turbo 2000 c'est d'abord la thèse que Raul Crespo Saucedo a soutenu en février 2004. Il s'agissait de développer une plateforme matérielle / logicielle (Figure 2-4) mettant en œuvre un code double-binaire 16 états. L'objectif de cette implantation était double : montrer que la complexité était raisonnable (implantation du décodeur sur FPGA) et mesurer les performances à faibles taux d'erreurs binaires (BER) et trames (FER). À la suite de la thèse, j'ai repris le projet et encadré un stagiaire pour le terminer.

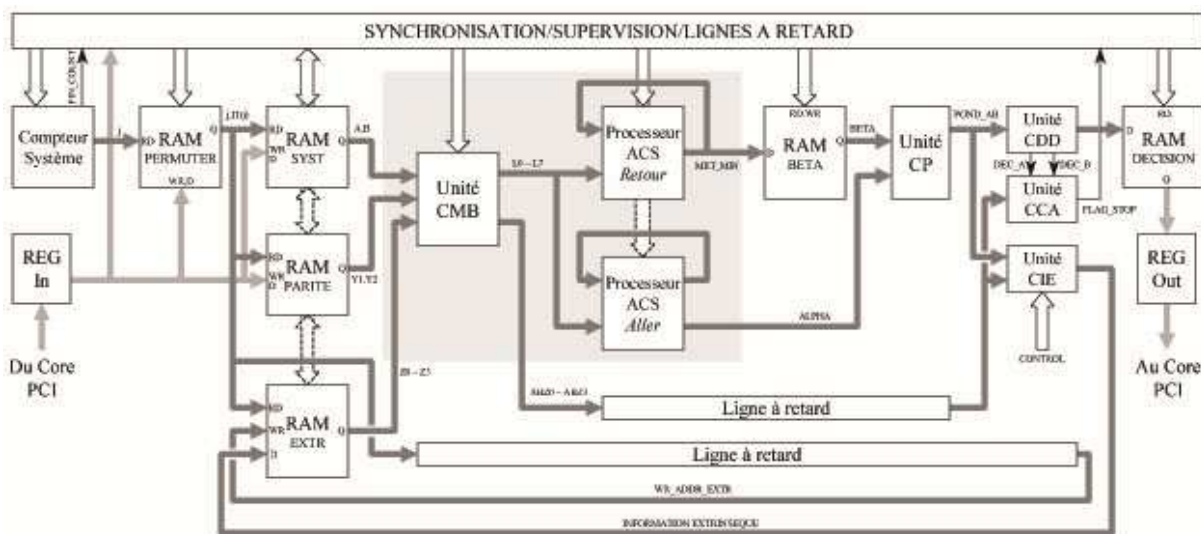


**Figure 2-4 :** plateforme Turbo2000 et schéma de la répartition des tâches entre le PC et la carte.  
Extrait de [S-LEM04]

Le turbocode baptisé Turbo 2000 est une extension à 16 états du code 8 états double-binaire adopté dans DVB-RCS [G-DVB]. Les codes CRS constituant sont des codes circulaires de polynômes générateurs (23,35). Ce turbocode offre des performances à faible taux d'erreur proche de la limite de Shannon sur canal gaussien. De plus il permet de coder différentes tailles de blocs avec des rendements jusque 8/9 et peut être associé à différentes modulations. L'entrelacement se fait à 2 niveaux :

- Une permutation intra symbole (la place de A et B toutes les positions paires)
- Une permutation inter symbole  $i=\Pi(j)=(P_0 j+Q+3) \bmod N$  où les paramètres dépendent de la taille des trames (de 51 octets à 752 octets) et sont déterminés par simulation.

Une étude de complexité / performance détaillée dans [G-CRE04] a fait pencher le décodage vers l'algorithme subMAP. Un critère d'arrêt de type IHDA (pour *improved hard decision aided*) a été implanté permettant d'interrompre le décodage d'une trame lorsque les décisions dures sont identiques à la sortie des 2 décodeurs SISO. Ce type de critère est intéressant au niveau de la latence car le décodeur n'est pas obligé d'aller jusqu'aux 8 itérations prévues si l'information est correcte avant.



**Figure 2-5 :** Architecture générale du décodeur Turbo2000 (extrait de [G-CRE04])



L'architecture du décodeur implanté sur le FPGA se compose d'éléments de base qui seront doublés ou pas suivant le degré de parallélisme nécessaire à l'obtention du débit souhaité. Nous trouvons comme le montre le schéma Figure 2-5 :

- l'unité de calcul des métriques de branche (CMB)
- le processeur ACS (addition – comparaison – sélection) dans lequel se situe le chemin critique du décodeur du fait du caractère récursif de cette étape
- l'unité CP de calcul des décisions pondérées (alpha dans le sens aller et beta dans le sens retour)
- l'unité de calcul des informations extrinsèques (CIE)
- le bloc de calcul des décisions dures (CDD)
- des mémoires au niveau des symboles d'entrées, des informations extrinsèques, de la permutation, des métriques et des décisions

La plateforme permet de simuler le canal de transmission. Deux types de canaux y sont implémentés : canal à bruit blanc gaussien ou canal de Rayleigh. Il est possible de choisir de générer le bruit gaussien pour une modulation BPSK via la plateforme matérielle plutôt que logicielle cela permet au générateur de bruit de ne plus intervenir dans le temps de traitement global de la chaîne codage – décodage et permet un gain de temps global pour le décodage à faibles taux d'erreurs.

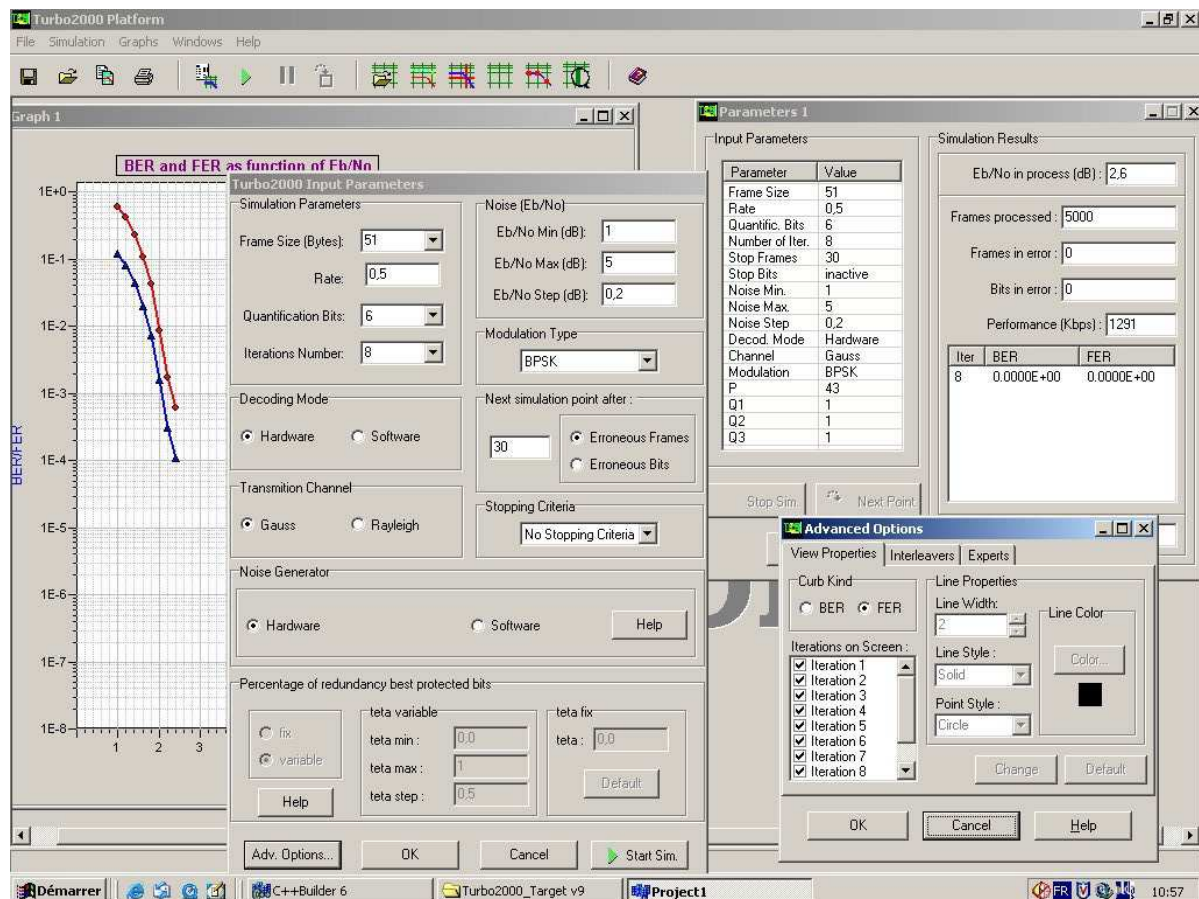


Figure 2-6 : Interface utilisateur de la plateforme Turbo2000

L'interface utilisateur (Figure 2-6), décrite en C++, assure le contrôle de la carte FPGA, sa configuration, l'écriture et la lecture des données pour la représentation graphique des performances. Cette interface permet de configurer la plateforme avec un certain nombre d'options dont les plus importantes sont décrites ci-après.

- L'utilisateur a le choix entre un décodage « *hardware* » via le FPGA et « *software* » via l'équivalent logiciel du décodeur.

- Le nombre de couples de données en entrée du codeur est un paramètre d'entrée essentiel. La taille des trames de données est comprise entre 10 et 253 octets sur le FPGA et doit rester inférieure à 1000 octets en logiciel.
- Le rendement R est choisi parmi les valeurs 1/2, 2/3, 3/4, 4/5, 5/6, 7/8 et 8/9.
- Le nombre de bits de quantification des symboles bruités est compris entre 2 et 6 bits.
- Le nombre d'itérations peut être choisi entre 2 et 256.
- L'utilisateur a le choix entre différentes modulations (BPSK, QPSK, 8PSK, 16PSK et 16APSK). Lorsque la modulation le permet il est également possible de choisir le pourcentage de bits de redondances placés lors du « *mapping* » aux places les mieux protégées.
- La simulation peut être réalisée soit sur un canal de transmission de type Gaussien ou de type Rayleigh.
- L'utilisateur pourra également entrer les paramètres de l'entrelacement ARP (*almost regular permutation*) pour voir l'impact de ces paramètres sur le résultat.

Divers outils pour définir le pas de simulation, le type d'affichage, etc... rendent cette interface intuitive et complète.

La difficulté de ce projet résidait à la fois dans la prise en compte de l'interface PCI permettant une communication entre le PC et le FPGA, et dans la flexibilité souhaité au niveau du turbocode implanté.

Cette plateforme nous a longtemps permis de monter à la fois la complexité raisonnable du turbocode double-binaire et ses performances intéressantes à faibles taux d'erreurs.

## Annexe 1 : Distance minimale de Hamming

Les codes utilisés dans les turbocodes sont des codes linéaires, ce qui signifie en particulier que la somme de 2 mots de codes est un mot de code. Lorsqu'on étudie les propriétés d'un turbocode (ou autre code linéaire), on peut donc choisir n'importe quel mot de code comme référence, et tant qu'à faire on choisira le plus simple, à savoir le mot «tout à zéro». La réception d'un '1' à l'envoi de la séquence « tout à zéro » correspondra donc à une erreur de transmission.

### Quelques définitions

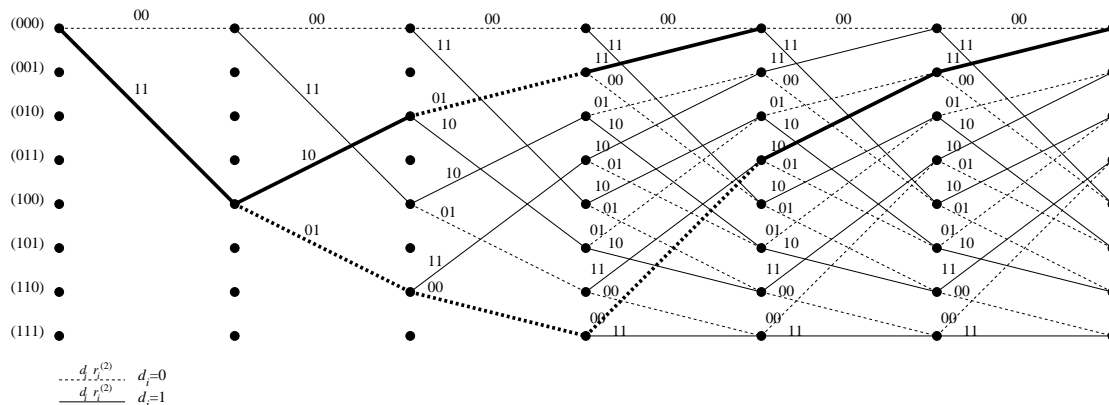
- Le nombre de '1' contenu dans un mot de code sera appelé son **poinds de Hamming**
- Le nombre de bits différents entre 2 mots de codes est la **distance de Hamming**
- Le nombre de mots de codes ayant le même poids de Hamming est appelé **multiplicité** de ce poids
- Pour le code considéré, la plus petite des distances entre 2 mots de codes est appelé **distance minimale de Hamming (DMH)**
- Si on note  $d_{min}$ , la DMH d'un code correcteur d'erreur, et  $R$  son rendement, le produit  $Rd_{min}$  fixe le gain que peut apporter le codage sur canal gaussien lors de la mise en œuvre d'un décodeur à entrées pondérées, on parle du **gain asymptotique** (écrire l'équation p15 codes et turbocodes).
- La connaissance de la DMH et de la multiplicité  $N(d_{min})$  permet d'estimer le taux d'erreur trame à faible taux d'erreur à partir du premier terme de la **borne de l'union** :

$$FER \approx \frac{1}{2} N(d_{min}) \operatorname{erfc} \left( \sqrt{R d_{min} \frac{E_b}{N_0}} \right)$$

### DMH et codes convolutifs

Pour les codes convolutifs, que l'on représente généralement par un treillis, on peut déterminer la DMH en déterminant le poids de Hamming de chaque séquence partant du chemin « tout à zéro » et y revenant (séquence RTZ pour «return to zero»), puis en sélectionnant le minimum de ces poids. La multiplicité est le nombre de séquences RTZ ayant le même poids de Hamming.

Sur l'exemple ci-dessous, on trouve une DMH=6 avec une multiplicité=2



A1-fig1 : Séquences RTZ (en gras) définissant la distance libre<sup>3</sup> du code de polynômes générateurs  $[1, (1+D^2+D^3)/(1+D+D^3)]$  (extrait de [P-BER07] chapitre 5)

<sup>3</sup> La distance libre est assimilée à la distance de Hamming quand la longueur de la séquence codée est suffisante



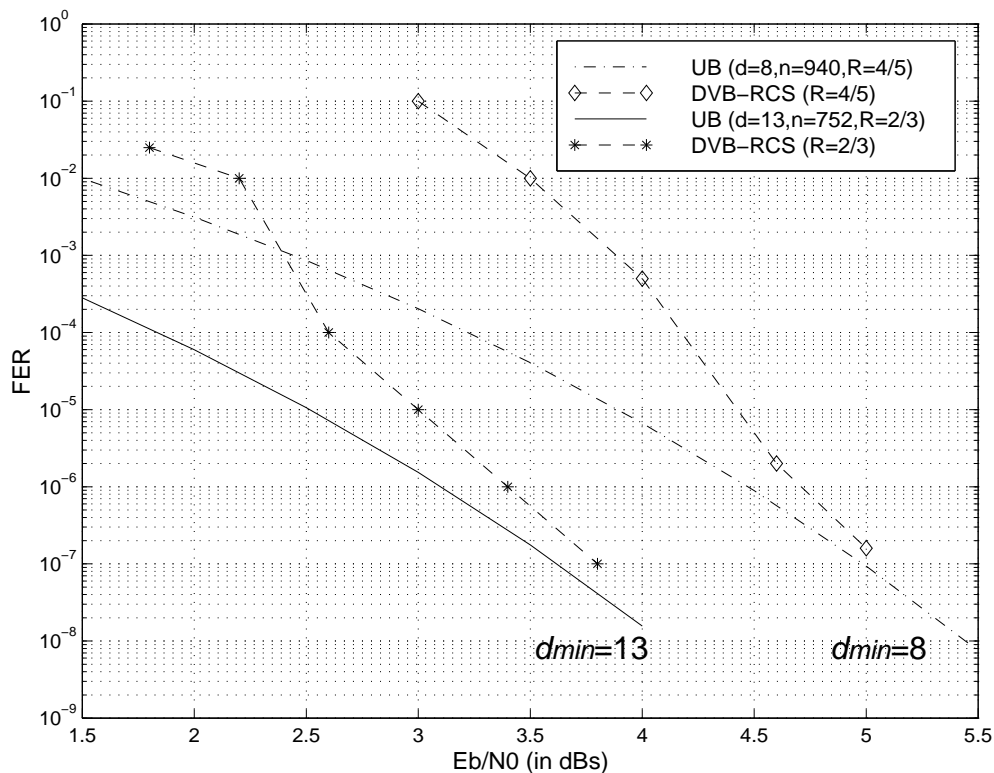
### DMH et turbocodes convolutifs

En connaissant la distance minimale des codes élémentaires constituant le turbocode, il est difficile de prédire qu'elle sera la DMH du turbocode convolutif, car il n'y a non seulement une dépendance avec la séquence à coder mais également avec la manière dont les données sont entrelacées avant codage. On peut imaginer de prendre en compte toutes les possibilités mais cela devient rapidement insoluble car la complexité est bien trop grande.

Des méthodes à base « d'impulsion d'erreurs » ont donc été introduites pour permettre de donner une estimation de la DMH, on peut citer les méthodes de Garelo [G-GAR01], Berrou [G-BER02] ou Crozier [G-CRO04]. Le principe général de la méthode proposée par Berrou et al. est d'ajouter une impulsion d'erreur d'amplitude  $A_i$  sur le  $i^{\text{ème}}$  symbole de la séquence « tout à zéro ». On fait varier cette impulsion jusque la valeur  $A_i^*$  qui met le décodeur en défaut. On effectue cette opération pour chaque position dans la séquence à coder, la DMH du code sera alors donnée par

$$d_{\min} = \min\{i=0, i=k-1, A_i^*\} \text{ (voir relation p247)}$$

Ces méthodes restent des méthodes approchées et sous-évaluent généralement la distance, il est donc toujours difficile de prédire parfaitement le comportement d'un turbocode convolutif à faibles taux d'erreurs. Mais comme le montre la figure ci-après extraite de [P-BER07], l'évaluation de la distance par les méthodes impulsives permettent tout d'approcher le comportement asymptotique des turbocodes.



A1-fig2 : Taux d'erreur trame estimé par la borne par la borne de l'union du turbocode DVB-RCS pour la transmission de trames de 188 octets sur canal gaussien, avec des rendements 2/3 et 4/5 et une modulation de phase à 4 états (MDP4).

## 2.3 TURBOCODES PRODUITS

Le processus itératif mis en jeu dans les turbocodes convolutifs peut être mis à profit lors du décodage des codes produits comme l'a montré R. Pyndiah [G-PYN94]. Ces turbocodes sont réputés intéressants pour atteindre des rendements élevés, pour coder de petits blocs de données ou pour atteindre des hauts débits [P-CUE06].

### 2.3.1 Présentation

Les codes produits utilisent la concaténation de deux ou plusieurs codes en blocs élémentaires. Considérons deux codes en blocs linéaires systématiques  $C_1$  de paramètres  $(n_1, k_1, \delta_1)$  et  $C_2$  de paramètres  $(n_2, k_2, \delta_2)$  où  $n_i$ ,  $k_i$  et  $\delta_i$  ( $i=1,2$ ) correspondent respectivement à la longueur du code, au nombre de bits d'information et à la distance minimale de Hamming. Le code produit résultant  $P=C_1 \otimes C_2$  peut être représenté sous la forme d'une matrice de  $n_1$  lignes et  $n_2$  colonnes comme sur la Figure 2-7. Ce code a pour paramètres  $n=n_1 \times n_2$ ,  $k=k_1 \times k_2$  et présente une distance de Hamming  $\delta=\delta_1 \times \delta_2$ . Le rendement de ce code produit est  $R=R_1 \times R_2$  où  $R_i$  est le rendement du code  $C_i$ . Une propriété importante de ces codes est que par construction les  $n_2$  colonnes de  $P$  sont des mots du code  $C_1$ , les  $n_1$  lignes sont des mots du code  $C_2$ .

En appliquant le principe « turbo » on peut effectuer un décodage itératif des lignes puis des colonnes (Figure 2-7) selon l'algorithme de Chase-Pyndiah [G-CHA72] [G-PYN94] et aboutir à des performances optimales. L'étude des codes produits à base de codes BCH (Bose-Chaudhuri-Hocquenghem) montrait des résultats intéressants en théorie et en pratique. Il était nécessaire d'approfondir ce passage vers l'implantation de codes performants.

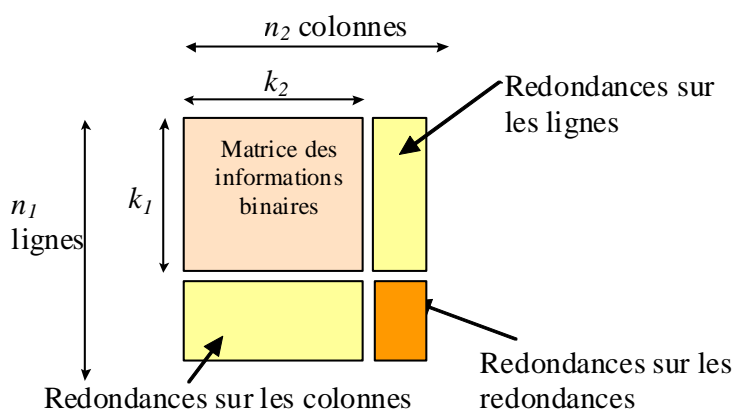


Figure 2-7 : Principe de codage d'un code produit.

### 2.3.2 Architecture

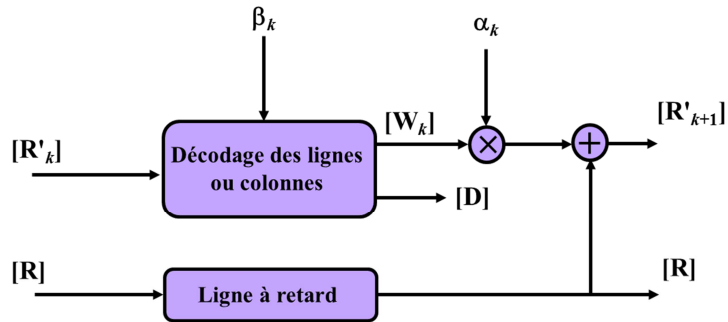
Il existait déjà au département électronique, une maquette réalisée en 1997 (prototype A) qui mettait en œuvre le code produit BCH(32,26,4) x BCH(32,26,4). Ce prototype utilisait 8 FPGA XILINX 4010 pour réaliser les 8 décodeurs élémentaires (Figure 2-8) nécessaires pour effectuer chacune des 8 demi-itérations du décodage complet selon le schéma de la Figure 2-9.

Les entrées du décodeur élémentaire (appelé aussi unité de traitement ou UT) sont :

- $[R]$ , l'information reçue du canal ;
- $[R'_k]$  est l'information présente à l'entrée du décodeur à la  $\frac{1}{2}$  itération  $k$ , au départ  $[R'_k] = [R]$
- $[W_k]$  est l'information extrinsèque délivrée par le décodage courant
- $\alpha_k$  et  $\beta_k$  sont deux constantes, fonction de la demi-itération courante

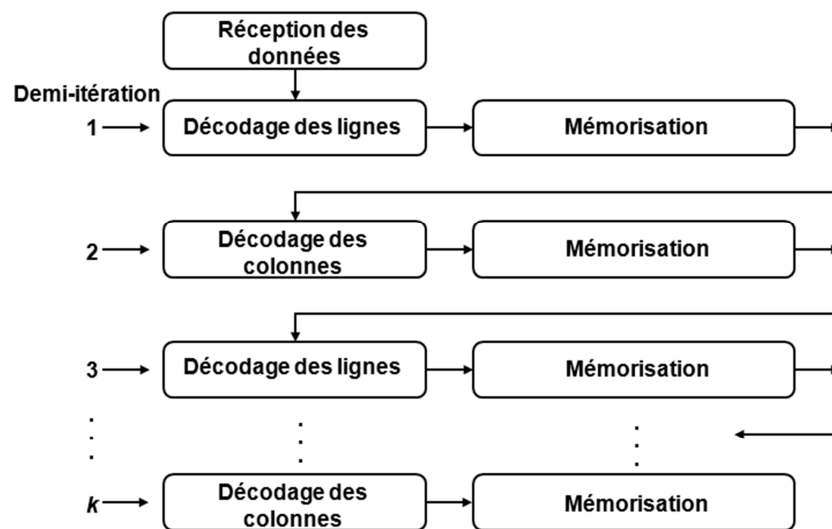
Les sorties de l'UT sont

- $[R'_{k+1}] = [R] + \alpha_k [W_k]$  est l'information fournie à la  $\frac{1}{2}$  itération suivante
- $[D]$  est la décision binaire du décodage courant
- La ligne à retard permet à la demi-itération suivante de récupérer correctement  $[R]$  sur son entrée.



**Figure 2-8 :** Schéma du décodeur élémentaire à la demi itération  $k$ .

Le décodeur élémentaire effectue une demi-itération. Il décode soit les lignes soit les colonnes, l'association de deux demi-itération permet d'avoir travaillé une fois sur les lignes et une fois sur les colonnes, on a donc une itération du décodage. Entre chaque demi-itération, une mémorisation du résultat permet d'avancer dans le processus itératif en gardant le bénéfice des décodages lignes et colonnes précédents. Le schéma du décodage itératif des codes produits est illustré Figure 2-9.

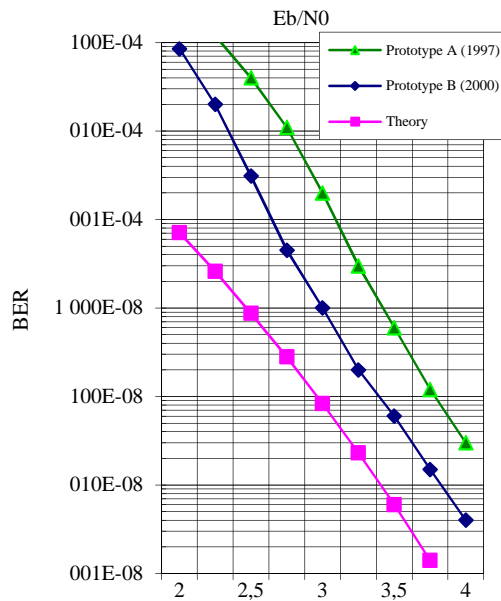


**Figure 2-9 :** algorithme de décodage du turbocode produit alternance de décodage lignes puis colonnes en passant par une étape de mémorisation.

L'objectif du projet sur lequel j'ai travaillé ([P-KER99], [P-KER00], [P-KER01], [P-KER01a]) était de montrer que les performances meilleures d'un turbo-décodeur de codes produits ne se faisait pas nécessairement au prix d'une complexité rédhibitoire à partir du moment où une réflexion sur l'architecture et sur le choix pertinent (*i.e.* les paramètres adaptés aux besoins réels de l'application) des paramètres de décodage était menée. Nous avons donc développé un nouveau prototype (prototype B) aux performances meilleures comme le montre la Figure 2-10.

Avant l'implantation, la première partie de l'étude visait à déterminer le meilleur compromis entre performance et complexité pour le décodage d'un code produit selon l'algorithme de décodage à entrées et sorties pondérées (Chase-Pyndiah). Pour cela l'influence d'un certain nombre de paramètres sur la complexité a été étudiée pour un long code produit, le BCH(128,120,4) x BCH(128,120,4) : le choix du nombre de vecteurs de tests, le nombre de mots concurrents à garder, le nombre de bits de quantification des données bruitées.

Une fois le compromis trouvé au niveau des paramètres, il fallait créer l'architecture adéquate permettant de traiter toutes les demi-itérations par un seul décodeur élémentaire.



**Figure 2-10 :** courbes de taux d'erreur binaire des deux architectures proposées.

Cette étude a donné lieu à l'écriture de plusieurs articles dont celui du GRETSI 1999 [P-KER99] que je retranscris ici car il permet de détailler l'étude architecturale et les compromis à faire quant au choix des paramètres de l'algorithme de décodage.

### Comparaison performances / complexité de décodeurs de codes BCH utilisés en turbo-décodage.

Sylvie Kerouédan, Patrick Adde, Pascale Ferry

ENST Bretagne  
BP832, 29285 Brest Cedex, France

Sylvie.Kerouedan@enst-bretagne.fr,  
Patrick.Adde@enst-bretagne.fr  
Pascale.Ferry@enst-bretagne.fr

**Résumé** – Cet article propose une étude comparée entre algorithme et architecture en vue de l'implantation sur silicium et plus particulièrement sur FPGA d'un circuit de turbo-décodage de codes BCH(128,120,4). L'utilisation du langage C — pour les simulations — et du VHDL — pour la synthèse — permettent de comparer les performances et la complexité du circuit en fonction de quelques paramètres essentiels au déroulement de l'algorithme de décodage comme le nombre de bits de quantification, le nombre de concurrents et le nombre de vecteurs de tests.

#### 1. Introduction

Les turbo codes — codes correcteurs d'erreurs obtenus à partir d'une concaténation de

plusieurs codes correcteurs classiques — ont, depuis leur invention en 1993 à l'ENST de Bretagne[1], montré leur puissance. Ils permettent, en effet, de s'approcher de la limite théorique fixée par Shannon, en mettant en œuvre une complexité moyenne. Il est possible d'utiliser différents types de codes simples pour réaliser des turbo codes. Nous étudierons plus particulièrement le décodage de codes produits utilisés dans un dispositif de turbo décodage, i.e. dans un processus de décodage itératif. Après avoir rappelé le principe de l'algorithme « optimal » de décodage [2], nous verrons la simplification [3,4] de cet algorithme en vue d'une implantation sur silicium. Enfin grâce à la description de l'algorithme en C, et à celle du décodeur élémentaire en VHDL, nous mettrons en parallèle l'amélioration des performances avec l'augmentation de la complexité des circuits.

#### 2. Présentation de l'algorithme optimal de décodage de codes produits

##### 2.1. Les codes produits

Les codes produits sont obtenus par concaténation de codes en blocs linéaires. Les propriétés du code produit sont héritées des codes qui le composent. Considérons deux codes C1 et C2 caractérisés par les paramètres  $(n_1, k_1, d_1)$ <sup>4</sup> et  $(n_2, k_2, d_2)$ , les

<sup>4</sup>  $n_i$  représente la longueur du code,  $k_i$ , la longueur du message et  $d_i$ , la distance minimale de Hamming

paramètres du code produit  $C1 \otimes C2$  sont  $(n,k,d)$  tels que  $n=n_1 \times n_2$ ,  $k=k_1 \times k_2$ , et  $d=d_1 \times d_2$ . Le rendement de ce code est aussi égal au produit du rendement des codes  $C1$  et  $C2$ . Pour cette étude, on choisit des codes BCH<sup>5</sup> étendus pour effectuer le produit  $BCH(128,120,4) \otimes BCH(128,120,4)$ , où les codes  $C1$  et  $C2$  sont égaux.

## 2.2. Le décodage

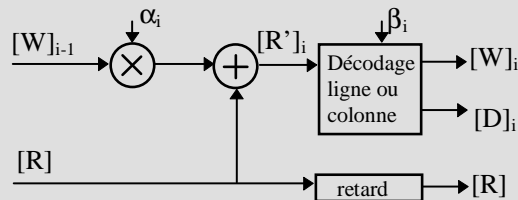


FIG. 1 : cellule élémentaire du décodage

Le décodage des codes produits proposé par R. Pyndiah et coauteurs dans [2] associe un décodage à entrée pondérée (type Chase) et sortie pondérée. L'algorithme itératif utilise des cellules élémentaires mises en cascade. Ce décodeur élémentaire est représenté sur la figure 1. Les différents paramètres et données sont :

- $[R]$ , le vecteur reçu (entrée pondérée),
- $[W]_{i-1}$ , l'information extrinsèque livrée par le décodage précédent (sortie pondérée),
- $[R']_i = [R] + \alpha_i [W]_{i-1}$
- $[D]_i$ , le résultat binaire du décodage courant

$\alpha_i$  et  $\beta_i$  sont des constantes, fonctions de la demi-itération courante.

Voici brièvement décrites, les étapes du décodage de la demi-itération  $i$  :

- a) repérage des positions des  $m$  composantes les moins fiables (de  $l_1$  à  $l_m$ ) du mot reçu ;
- b) génération de  $t$  séquences test  $[T]^j$  et calcul du mot binaire  $[Z]^j = [T]^j \otimes \text{signe}[R]$  ;
- c) décodage algébrique des  $t$  mots  $[Z]^j$  par l'algorithme de Berlekamp (obtention du mot  $[C]^j$  et vérification du fait que ce résultat est un mot de code) ;
- d) calcul de la distance euclidienne entre  $[C]^j$  et  $[R]$ ,  $M^j = \|[R] - [C]^j\|^2$  ;
- e) sélection du mot de code à distance minimale  $M_d$ , c'est la décision binaire  $[D]$  ;

f) association d'une fiabilité à chaque bit  $d_i$  de  $[D]$ , dont le calcul est basé sur l'estimation de Logarithme du Rapport de Vraisemblance (LRV),

en fait pour chaque bit  $d_i$ , on cherche le mot de code concurrent  $[C^c]$ , i.e. le mot à distance minimale  $M_c$  de la décision binaire  $[D]$  et tel que  $C^c_i \neq d_i$ , alors,

- si ce mot existe, la fiabilité est  $F_i = (M_c - M_d) / 4$
- sinon, cette fiabilité est  $F_i = \beta_i$

g) calcul de l'information extrinsèque à fournir aux itérations suivantes,  $W_i = (F_i - C^d_i \cdot R'_i) \cdot C^d_i$

L'itération de cet algorithme élémentaire permet d'obtenir l'effet « turbo » et donne donc de très bons résultats. Afin de tester et de valider cet algorithme, nous avons cherché à l'intégrer sur FPGA selon la démarche décrite dans [3]. Pour des codes assez long comme le  $BCH(128,120,4)$ , le choix de paramètres comme le nombre de vecteurs de test semble améliorer sensiblement les performances sans augmenter de beaucoup la complexité, c'est pourquoi, nous avons choisi ce code pour étudier l'impact du choix de certains paramètres sur la complexité du circuit.

## 3. Architecture du décodeur

Pour implanter cet algorithme élémentaire, nous avons transcrit les étapes du décodage (pour une demi-itération) en blocs simples décrits en VHDL et assemblés comme le montre la figure 2 :

- Les fonctions d'entrée travaillent en parallèle et au fil de l'arrivée des données ; ces opérations sont le calcul du syndrome, le calcul de la parité, le tri des composantes les moins fiables (i.e. la mémorisation des symboles dont la fiabilité est la plus faible). 128 périodes d'horloges sont nécessaires à l'obtention de toutes les données.
- 128 nouvelles périodes d'horloge permettent de traiter chaque vecteur de test : calcul des métriques et tri.
- À l'issue de ces traitements, le mot « décidé » et le (ou les) mot(s) concurrent(s) sont connus, le calcul de la fiabilité des 128 symboles peut se faire. Ces fiabilités sont émises au fur et à mesure de leur calcul pendant à nouveau 128 périodes d'horloges.

<sup>5</sup> BCH pour Bose-Chaudhuri-Hocquenghem

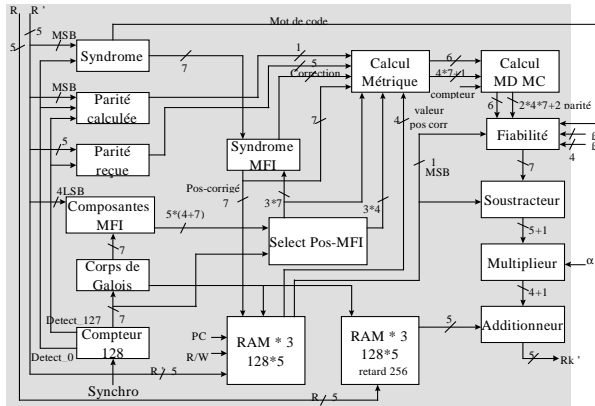


FIG. 2 : Schéma bloc du décodeur élémentaire

L'architecture choisie impose donc une latence<sup>6</sup> de  $128 \times 2$  périodes d'horloge. Nous avons retenu 3 paramètres (nombre de bits de quantification, nombre de vecteurs de test et nombre de mots « concurrents » à retenir pour comparer performances et complexité. La mesure de surface sur FPGA (Xilinx) se fait en CLB<sup>7</sup>, ce sera donc notre unité de comparaison de surface. Notons ici, que chaque CLB du composant retenu, famille Xilinx XC4000, contient deux générateurs de fonctions logiques à 4 entrées F et G, 1 générateur de fonction permettant de combiner les sorties des blocs F et G et une autre entrée, 2 bascules D à Set ou à Reset asynchrone.

#### 4. Simplification de l'algorithme

##### 4.1. Le nombre de concurrents

Dans l'algorithme de Chase-Pyndiah ou algorithme non-simplifié [2], s'il y a 16 vecteurs de test, il y a 16 mots concurrents à retenir : celui qui a la métrique la plus faible sera le mot « décidé » et les autres seront classés par ordre de métrique croissante. Il faut donc mémoriser ces 16 mots de 128 bits et leur métrique, ce qui fait plus de 150 bascules D rien que pour la mémorisation, il faut ensuite traiter ces différents concurrents... L'intégration de cet algorithme nécessite donc une augmentation en surface par rapport à l'intégration d'un algorithme simplifié à un seul concurrent qui peut dépasser les 60% [4], le gain en performance est lui de 0,13dB pour un TEB de  $10^{-6}$  (figure 3). Les blocs logiques qui vont le plus jouer dans l'augmentation de surface entre les 2 solutions qui sont de retenir 1 ou 3 concurrents sont « calcul\_MD\_MC » et « fiabilité » (figure 2).

<sup>6</sup> i.e. la durée entre la réception et l'émission d'un symbole

<sup>7</sup> Configurable Logic Block ou cellule logique reconfigurable

Dans le tableau 1, on note que le passage de 1 à 3 concurrents se fait avec une augmentation de surface de 13,5% environ — le nombre de bascules est bien plus important lorsqu'il y a 3 concurrents, car cela correspond à la mémorisation de 4 mots au lieu de 2 — et le gain en performance est de 0,07dB pour un TEB de  $10^{-6}$  (figure 3).

TAB. 1 : Comparaison de surface entre les algorithmes à 1 concurrent et à 3 concurrents, avec 16 vecteurs de test et une quantification sur 5 bits.

	RAM	Reste du circuit	total	Nb de bascules
1 concurrent	240 CLB	545 CLB	785 CLB	275
3 concurrents	240 CLB	650 CLB	890 CLB	399

NB : Toutes les simulations sont effectuées pour un bruit blanc gaussien sur une modulation MDP4.

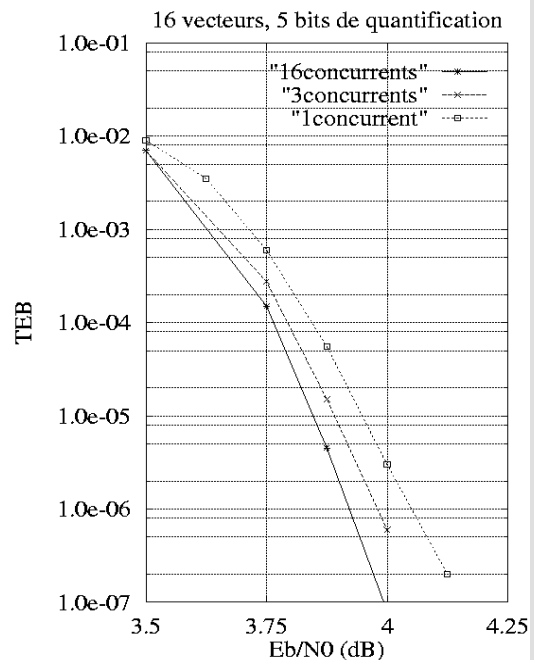


FIG. 3 : Nombre de concurrents et performances

##### 4.2. Le nombre de bits de quantification

TAB. 2 : Comparaison de surface entre une quantification sur 4 ou 5 bits, avec 16 vecteurs de test et 1 concurrent.

	RAM	Reste du circuit	total	Nb de bascules
5 bits	240 CLB	545 CLB	785 CLB	275
4 bits	192 CLB	492 CLB	684 CLB	264

Le nombre de bits de quantification, correspond au nombre de bits permettant de

coder les symboles du mot reçu — il comprend le nombre de bits utiles pour la « fiabilité » et le bit de signe. Pour passer de 4 à 5 bits de quantification, il faut mettre en œuvre des ressources mémoires supplémentaires essentiellement au niveau de la mémorisation des symboles. Les blocs qui vont en être affectés le plus en surface seront donc les RAM, le multiplieur (qui permet de construire l'information extrinsèque pour l'itération suivante) et dans une moindre mesure « composantes MFI » et « select\_pos\_MFI » (blocs qui doivent gérer les composantes les moins fiables). Il y a 6 RAM de 128 mots de 4 ou 5 bits.

Dans le tableau 2, on peut noter que le passage de 4 bits de quantification à 5 bits de quantification se fait avec une augmentation d'environ 15% de la surface.

Sur la figure 4, on peut voir qu'avec 5 bits de quantification plutôt que 4, les performances sont améliorées d'une décade à  $E_b/N_0=4\text{dB}$ , ou de 0,1dB pour un TEB de  $10^{-6}$ . Suivant la limite souhaitée, il peut s'avérer intéressant de gagner ces 0,1dB avec un coût minime sur la complexité. Il est à noter que les performances sont très fortement dégradées lorsqu'on quantifie sur 3 bits seulement, ce qui ne permet pas d'envisager l'intégration de l'algorithme dans cette configuration.

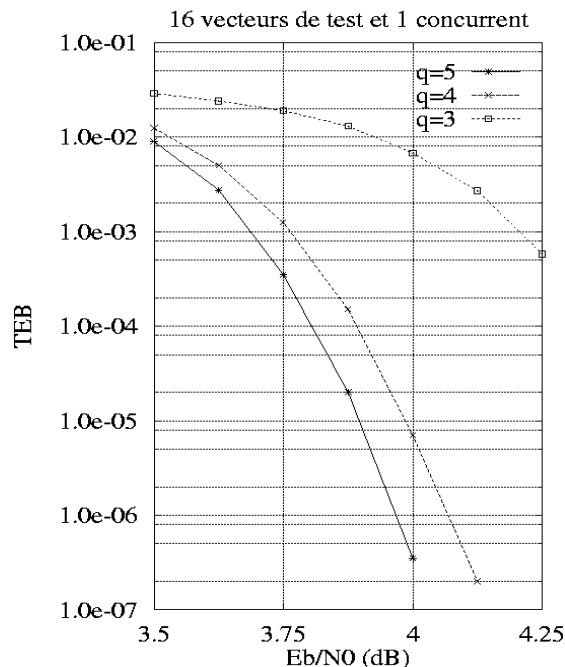


FIG. 4 : Quantification et performances

#### 4.3. Le nombre de vecteurs de test

TAB. 3 : Comparaison de surface entre un algorithme à 8, 16 ou 32 vecteurs de test, 1 concurrent et une quantification sur 5 bits

	RAM	Reste du circuit	Total	Nb de bascules
8 vecteurs	240 CLB	513 CLB	753 CLB	253
16 vecteurs	240 CLB	545 CLB	785 CLB	275
32 vecteurs	240 CLB	640 CLB	880 CLB	329

L'augmentation du nombre de vecteurs de test augmente les ressources matérielles nécessaires : il faut en particulier retenir un plus grand nombre de composantes « les moins fiables » (CMF) et de vecteurs. Sur le schéma global (figure 2), les blocs qui vont jouer sur la surface seront essentiellement les blocs entrant dans la construction des vecteurs de test « select\_pos\_MFI » et « syndrome\_MFI » ainsi que le bloc de traitement des métriques « calcul\_MD\_MC ». Dans le tableau 3, on note que le passage de 8 vecteurs de test à 16 vecteurs se fait avec une augmentation de surface de 4% tandis que l'amélioration des performances est de presque une décade à  $E_b/N_0=4\text{dB}$  (figure 5) ou de 0,07dB pour un TEB de  $10^{-6}$ . Pour ce qui est du passage de 16 vecteurs à 32 vecteurs, l'augmentation de surface est plus importante (12%) mais le gain en performance est plus faible (0,04dB pour un TEB de  $10^{-6}$ ).

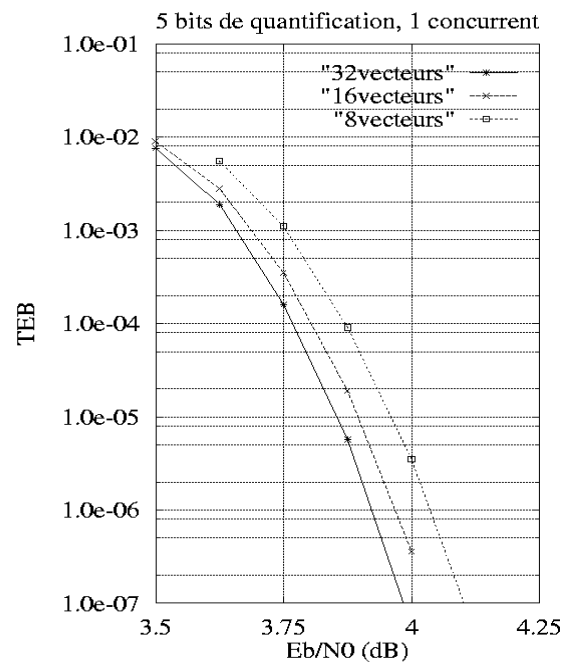


FIG. 5 : Vecteurs de test et performances

## 5. Conclusion

Cette étude a montré que certaines dégradations des performances réduisaient de manière significative la complexité d'un circuit : tout n'est qu'histoire de compromis. Toutes les simulations qui illustrent ces propos, ont été obtenues pour 6 itérations. Ceci correspond à 12 circuits FPGA 20000 portes contenant chacun une demi-itération (ce qui correspond à l'intégration du synoptique de la figure 2). Il y a d'autres moyens de gagner en surface sur un décodage complet :

- en réduisant le nombre d'itérations, par exemple avec 4 itérations. Dans ce cas, si l'on fait un décodage série 8 circuits sont suffisants au lieu de 12, d'où un coût allégé tant en surface qu'en prix, mais il y aura certainement des dégradations de performances ;
- en effectuant toutes les itérations sur le même « hardware », cette solution ne peut se faire qu'au prix d'une réduction importante de la fréquence maximale de fonctionnement du circuit.

La version qui nous semble être le meilleur compromis entre performances et complexité

moyenne est le décodeur élémentaire qui utilise 5 bits de quantification, 16 vecteurs de test et 1 concurrent. Le décodage complet met en œuvre 4 itérations.

## Références

- [1] C. Berrou, A. Glavieux, P. Thitimajshima. « Near Shannon limit error-correcting coding and decoding : turbo-codes ». *IEEE proc. ICC'93, Geneva, May 1993.*
- [2] R. Pyndiah, A. Glavieux, A. Picart et S. Jacq. « Near optimum decoding of product codes ». *Proc. Of IEEE GLOBECOM'94 Conference, vol.1/3, Nov.-Dec.1994, San-Francisco, pp 339-343.*
- [3] P. Adde, R. Pyndiah, J.R. Inisan et Y. Sichez. « Conception d'un turbo décodeur de code produit ». *GRETSI'97, Grenoble, pp 1003-1010.*
- [4] O. Raoul. « Conception et performances d'un circuit intégré turbo décodeur de codes produits ». *Thèse, Université de Bretagne Occidentale, 1997.*

### 2.3.3 Implémentation de codes en blocs haut débit

Les résultats pratiques de ces implantations ont permis de voir les limites du décodage des turbocodes produits lors d'une montée en débit. En effet, si on veut aller vite, une architecture classique multiplie les décodeurs élémentaires et les mémoires (schéma de la Figure 2-11a) : si on utilise  $m$  décodeurs élémentaires en parallèle, le débit est bien multiplié par  $m$  mais les surfaces de traitement et de mémorisation sont aussi multipliées par  $m$ . Si l'on veut limiter la complexité, on peut garder un seul plan mémoire comme illustré Figure 2-11b, mais on se retrouve vite bloqué par le besoin d'accéder simultanément à plusieurs données, les unités de traitement devront fonctionner les unes après les autres, le débit sera donc limité.

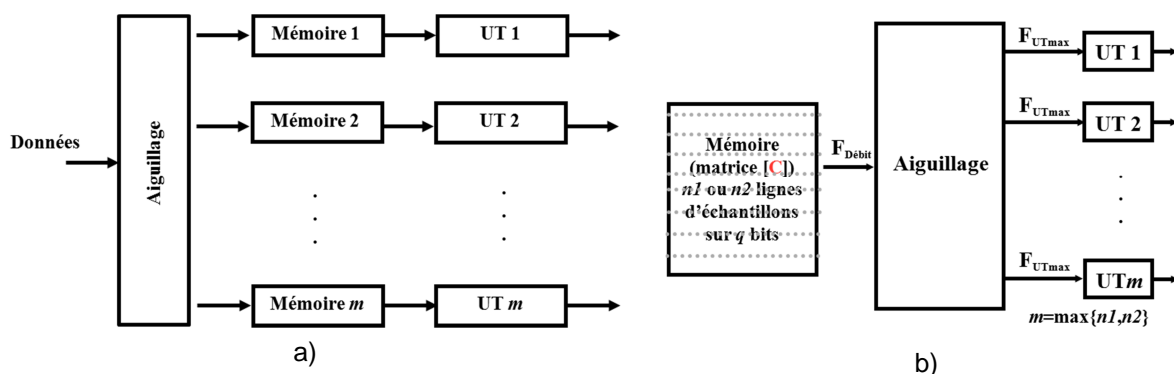


Figure 2-11 : 2 propositions classiques pour la montée en débit du décodage de turbocodes produits.

La thèse de Javier Cuevas Ordaz [T-CUE04] avait pour objet d'utiliser une architecture novatrice de plan mémoire proposée par Patrick Adde [G-ADD01]: l'idée est d'organiser la mémoire en fonction de l'application, ici il s'agit de mémoriser pertinemment les informations de façon à traiter plusieurs données en même temps. Les mots enregistrés dans la mémoire seront plus long (ils contiennent plusieurs données) mais moins nombreux. Cette organisation permettra de faire travailler les unités de traitements en parallèle.



Prenons l'exemple d'une demi itération ligne d'un code produit  $C_1(n_1, k_1, \delta_1) \times C_2(n_2, k_2, \delta_2)$  :

- dans une structure classique, le plan mémoire, une matrice de  $n1$  lignes d'échantillons, fournit à l'instant  $t$  la donnée  $(i,j)$  à l'UT1 ;
- le regroupement de 4 échantillons à une même adresse mémoire permet de fournir à l'instant  $t$  les données  $(i,j)$  et  $(i,j+1)$  à l'UT1 et les données  $(i+1,j)$  et  $(i+1,j+1)$  à l'UT2.
- Si les unités de traitement sont capables d'assimiler ce flot de donnée, la 2<sup>ème</sup> solution permettra de traiter la matrice 4 fois plus vite.

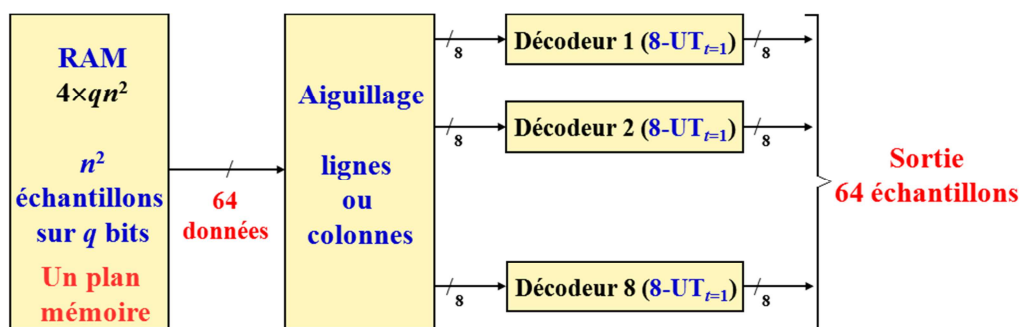
En généralisant le principe, on peut augmenter le débit de  $P$  si  $l$  est le nombre de données fournies simultanément. Il faudra s'assurer par ailleurs, que l'architecture de traitement puisse travailler sur ces multiples données sans qu'il y ait une augmentation pénalisante de la complexité.

Si l'on utilise le code produit BCH(32,26,4) x BCH(32,26,4) (décrit au paragraphe précédent 2.3.2) comme référence, pour une synthèse sous technologie 0,18 $\mu$ m avec un chemin critique maximal fixé à 10ns (soit une fréquence maximale de 100MHz pour un décodeur élémentaire), le tableau suivant compare les architectures permettant de décoder 1, 2, 4 et 8 données simultanément en terme de surface, débit, latence.

**Tableau 1** : caractéristiques des décodeurs décodant 1, 2, 4 et 8 données simultanément

$m$ -UT <sub>t=1</sub>	Débit	Latence d'une UT	Latence d'une 1/2 itération	Nombre de portes	Surface totale utilisant $m$ UT <sub>t=1</sub>	Surface mémoire par demi-itération
1-UT <sub>t=1</sub>	$D_1$	$L$	$n^2+L$	5 500 = $S_{1=t=1}$	$S_{1=t=1}$	$2q \times n^2$ bits
2-UT <sub>t=1</sub>	$4 D_1$	$L/2$	$n^2/4+L/2$	7 000	$\approx (m/2) \times 2 \times S_{1=t=1}$	$2q \times n^2$ bits
4-UT <sub>t=1</sub>	$16 D_1$	$L/4$	$n^2/16+L/4$	11 200	$\approx (m/2) \times 4 \times S_{1=t=1}$	$2q \times n^2$ bits
8-UT <sub>t=1</sub>	$64 D_1$	$L/8$	$n^2/64+L/8$	21 800	$\approx (m/2) \times 8 \times S_{1=t=1}$	$2q \times n^2$ bits

En parallélisant 8 décodeurs, qui prennent en compte les 64 données d'une adresse mémoire, illustré Figure 2-12, on obtient pour une surface silicium 32 fois plus grande, un débit théorique de **6.4Gbits/s** (64 fois celui du décodeur initial "1-donnée").



**Figure 2-12** : schéma bloc d'une demi-itération décodant 8 données à la fois.

Ces premiers travaux ont permis de montrer l'intérêt de travailler au niveau de l'architecture pour augmenter les débits. On peut citer par la suite le travail de thèse de Camille Leroux [G-LER08] sous la houlette de Patrick Adde, Christophe Jégo et Michel Jézéquel où une utilisation judicieuse du parallélisme a permis d'effectuer un turbodécodage de codes produits Reed-Solomon à 5 Gbits/s sur FPGA.

### 3. LA QUÊTE D'UN BON TURBOCODE

Avec l'invention des turbocodes, la communauté du codage a dû admettre qu'on pouvait aller très près de la limite de Shannon. Cela a donné une impulsion nouvelle et la communauté s'est mise en quête du code idéal à travers une concurrence parfois acharnée (et pas toujours honnête il faut le reconnaître). Les américains ont redécouvert des codes oubliés pour contrer l'invention des « petits français », mais faisant fi des tensions et des coups bas, le codage correcteur d'erreur a connu une effervescence incroyable qui a permis le développement fulgurant des communications numériques.

#### Quid du turbocode idéal?

Les turbocodes sont dépendants d'un certain nombre de paramètres : permutation, poinçonnage, codes constituants, rendement, algorithme de décodage, nombre d'itérations, etc... Ils interviennent dans une chaîne de communication qui apportera des contraintes supplémentaires (efficacité spectrale, débit, complexité, etc...). Il est très difficile d'optimiser un paramètre du turbocode sans qu'il y ait à la fois un effet bénéfique et un effet négatif.

La quête du code idéal sera donc avant tout la quête du compromis idéal : celui qui permettra d'obtenir les performances souhaitées dans le contexte d'utilisation tout en gardant une complexité d'implantation raisonnable.

Pour comparer différentes structures, il faut donc être capable de mesurer leurs performances, d'évaluer leur complexité. Dans cette partie, nous définirons ce que nous entendons par « bon code » puis nous détaillerons des structures originales sur lesquelles j'ai eu l'occasion de travailler au sein de l'équipe et auprès plus particulièrement de deux doctorants : Horacio Gonzalez [G-HOR04] et Dhouha Kbaier [T-KBA11].

#### 3.1 QU'EST-CE QU'UN BON CODE?

Comme Claude Berrou l'a écrit dans « codes et turbocodes » [P-BER07], la question n'est pas simple car elle dépend de ce qu'on recherche. On peut tout de même dire que

- Premièrement il faut que le code soit performant : « pour un taux d'erreurs donné (...) et pour un rendement de codage fixé, un bon code est celui dont le décodeur offre un pouvoir de correction près de la limite théorique correspondante ».
- Deuxièmement, il est nécessaire que l'algorithme de décodage existe et soit suffisamment simple pour être implanté en matériel ou en logiciel, et qu'une version à entrées pondérées de cet algorithme existe. Lorsqu'on cherche à implanter l'algorithme sur un circuit, la vitesse de décodage, la latence et la flexibilité peuvent aussi faire pencher pour un code plutôt qu'un autre.

Pour mesurer la performance d'un turbocode on peut commencer par regarder les courbes de taux d'erreur binaire ou de taux d'erreur trames en fonction du rapport signal à bruit dans les conditions de transmission qu'on s'est fixées (longueur de trame, type de perturbation, etc...). Prenons l'exemple de la Figure 3-1.

Observons d'abord les courbes de références :

- la courbe sans codage qui donne la probabilité d'erreur du système de transmission pour le cas étudié : transmission sur canal gaussien avec une modulation MDP-2 (modulation de phase à 2 états) ;
- la courbe 1 qui donne la limite à la capacité de correction du code. Elle dépend de la taille des mots de codes, du rendement du code et du canal sur lequel il est transmis (Gaussien, Rayleigh, etc...), ici nous sommes dans le cas d'une transmission de trames de 188 octets avec un rendement 1/2 sur un canal Gaussien. Si la séquence transmise était infinie, cette limite serait la capacité du canal, mais en réalité, elle est calculée à partir d'une borne « *sphere-packing bound* » introduite par Shannon [G-SHA59].

Positionnons ensuite notre code par rapport à ces limites.

- Le cas de la courbe 2 montre un résultat de codage où le taux d'erreur décroît fortement près de la limite théorique, on parle d'un code présentant une bonne convergence (« good waterfall » en anglais). Le seuil de convergence mesure le rapport signal à bruit à partir duquel il est intéressant d'avoir un codage.

- La courbe 3, quant à elle, montre le comportement d'un code où le gain asymptotique est élevé. Le gain asymptotique peut être estimé lorsque la multiplicité est faible par l'expression  $G_a = 10 \log R d_{min}$  où R est le rendement du code et  $d_{min}$  la distance minimale de Hamming (cf annexe 1). Lorsque le gain asymptotique est atteint, la courbe codée devient parallèle à la courbe sans codage (« *error floor* » en anglais).

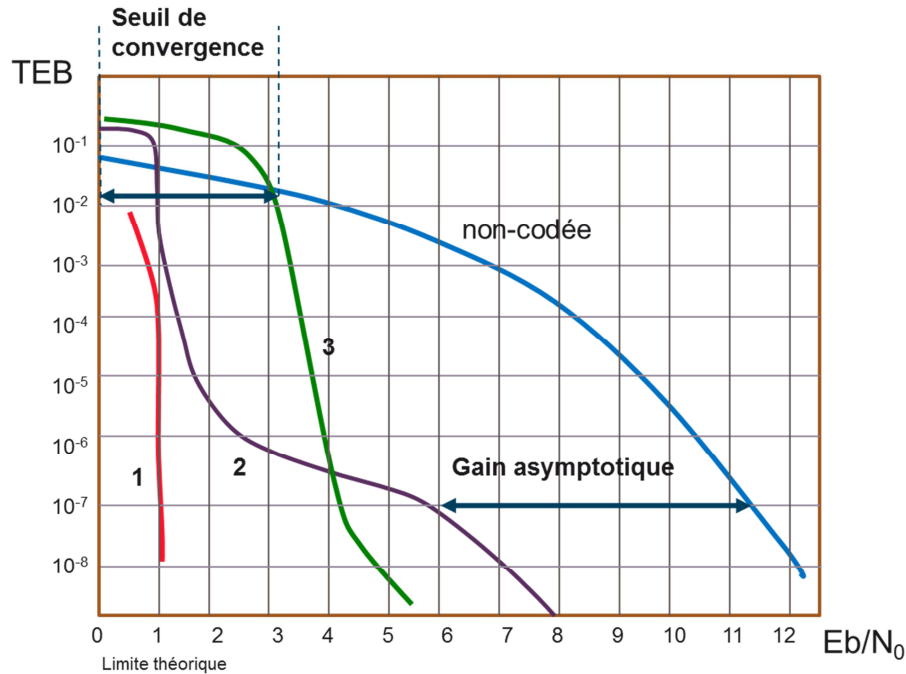


Figure 3-1 : mesure de performance d'un code correcteur d'erreurs

On note sur cette figure et c'est souvent le cas en particulier dans les techniques itératives que l'on peut avoir une bonne convergence mais un gain asymptotique faible ou le contraire.

La quête du code idéal se traduira donc d'abord par la recherche du bon compromis entre **bonne convergence** et **DMH élevée**.

Mais avoir un bon compromis sur les performances n'est pas suffisant, il est également nécessaire que les algorithmes permettant d'obtenir ces décodages performants présentent une complexité raisonnable afin de leur donner vie sur un circuit. Pour cela il sera nécessaire de trouver l'architecture, c'est-à-dire la manière de réaliser l'algorithme, qui permettra

- d'obtenir la flexibilité nécessaire à l'application (rendements, tailles de trame, modulations, etc...);
- d'avoir les caractéristiques optimales en termes de consommation, de vitesse, de latence, de coût, etc.

On pourra implanter l'algorithme de manière

- plutôt logicielle à travers les processeurs, typiquement les DSP (« *Digital signal processors* ») ;
- plutôt matérielle sur un circuit spécifique (ASIC) ou sur circuit programmable (FPGA).
- Il est aussi possible de travailler sur des structures de type ASIP (pour processeurs spécifiques) qui permet de bénéficier de la vitesse d'une implantation matérielle tout en gardant une partie logicielle pour réaliser les opérateurs complexes de l'algorithme.

Pour comparer les architectures entre elles, on utilisera un certain nombre de critères [G-GNA05]:

- La complexité, comme celle-ci sera donnée suivant la cible en surface (ASIC), en nombre de portes, en nombre de cellules élémentaires (FPGA), en nombre d'opérateurs élémentaires, il est assez difficile de comparer les architectures avec ce seul critère ;
- le débit, c'est le nombre de symboles traités par seconde ;

- la latence, dans le cas du décodage, c'est le temps nécessaire entre l'arrivée d'une trame bruitée et la sortie de la trame décodée ;
- l'efficacité est le rapport entre le débit et la complexité, il faudra essayer de maximiser ce rapport.

La quête du code idéal se traduira donc également par la recherche du bon compromis entre **débit** et **complexité**.

La quête du bon turbocode s'est en général traduite pour moi par la recherche du bon compromis entre convergence et gain asymptotique. C'est pour cela que je ne m'étendrais pas ici sur le critère d'efficacité matérielle en vous conseillant plutôt la lecture du chapitre 2 de [G-GNA05].

## 3.2 DES PISTES POUR TROUVER UN CODE PERFORMANT...

J'ai été amené à travailler dans différentes directions pour partir à la recherche de codes performants : la permutation, le nombre de bits d'entrées (codes binaires ou  $m$ -binaires), l'augmentation de la mémoire des codes constituants (8 ou 16 états), l'ajout d'une 3ème dimension.

### 3.2.1 Permutation idéale

La façon dont la permutation  $\Pi$  du turbocode (Figure 2-3) sera construite aura un impact important sur la performance du code [G-BER99], pourquoi ?

- Tout d'abord parce qu'elle peut éviter au décodeur de recevoir des paquets d'erreurs. En effet, imaginons qu'un paquet d'erreurs arrive sur l'un des décodeurs SISO, il est fort probable que ce paquet soit dispersé par la permutation avant d'arriver sur l'autre décodeur SISO permettant un décodage correct de la trame.
- De plus, nous savons (annexe 1) qu'une DMH élevée correspond à des séquences RTZ longues. Dans un turbocode, nous avons deux types de séquences RTZ :
  - Les séquences RTZ simples débutent dans l'état 0 et y reviennent une seule fois à la fin
  - Les séquences RTZ multiples correspondent à plusieurs passages par l'état 0 du codeur, si ces passages sont longs, le poids de Hamming associé est faible.

La permutation devra donc essayer d'éliminer les motifs courts ou multiples de séquences RTZ pour garantir une bonne distance minimale. Les permutations régulières permettent d'éliminer les séquences RTZ simples car il y a une dispersion correcte des données (« *spreading factor* ») mais il faudra rajouter un peu de désordre pour permettre d'augmenter la DMH. L'étude menée début des années 2000 sur les permutations quasi-régulières, nous a permis de proposer l'ARP (« *almost regular permutation* ») présentant un jeu d'équations généralement simple à mettre en œuvre une fois les paramètres définis (et la quête des paramètres optimaux est là encore une recherche de compromis) et permettant d'utiliser un parallélisme naturel pour augmenter les débits de traitements [P-BER04].

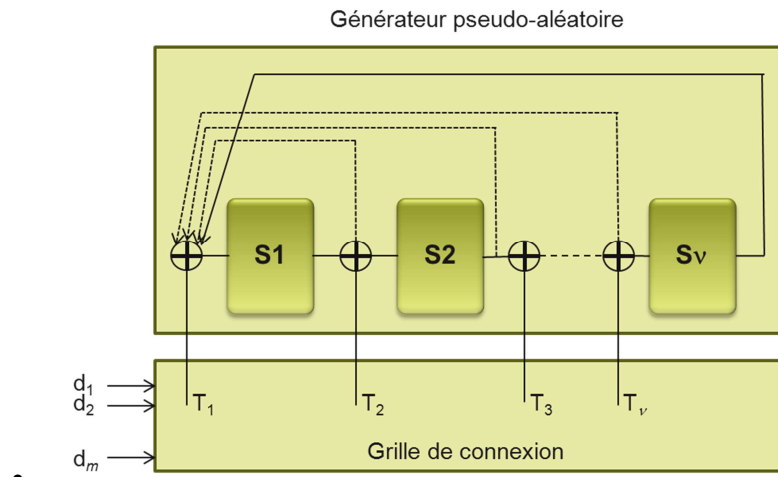
### 3.2.2 Turbocodes $m$ -binaires

Les structures  $m$ -binaires, décrites en annexe 3 [P-BER01c] sont construites à partir de CSR où le nombre d'entrées binaires est  $m > 1$  conformément au schéma de la Figure 3-2.

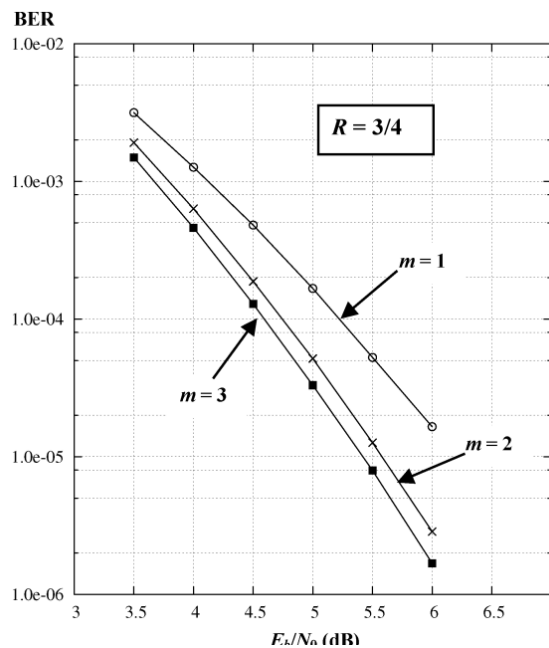
On peut relever un certain nombre d'avantages à cette structure détaillée dans [G-DOU05]:

- Le rendement de ce type de code (sans poinçonnage) est  $R = m/(m+1)$ , ce qui permet d'atteindre naturellement des rendements élevés sans perdre la richesse des informations de redondance.
- Le fait d'avoir un symbole  $m$ -binaire à l'entrée permet d'avoir un degré de liberté supplémentaire au niveau de la fonction d'entrelacement : la permutation intra-symbole ou effet damier. Comme indiqué précédemment, une bonne permutation permettra d'atteindre une distance minimale de Hamming plus importante et donc un gain asymptotique plus élevé.

- La convergence est également améliorée. En effet, chaque redondance contient une information sur les  $m$  bits d'entrée au lieu de un bit. Ces informations ne sont pas corrélées, elles seront donc utilisées avec profit dans le décodeur comme le montre la Figure 3-3. On notera aussi que le gain est bien moins intéressant entre  $m=3$  et  $m=2$  qu'entre  $m=2$  et  $m=1$ .
- L'utilisation d'un algorithme sous-optimal donne des résultats bien plus proches de l'algorithme MAP que lors de l'utilisation d'un turbocode binaire. Cela peut s'expliquer par le fait qu'il y aura  $m$  fois moins d'étapes dans le treillis pour coder la séquence d'entrée, et du coup on se rapprocherait du décodeur à maximum de vraisemblance [G-BER07].



**Figure 3-2** : structure d'un codeur RSC  $m$ -binaire.

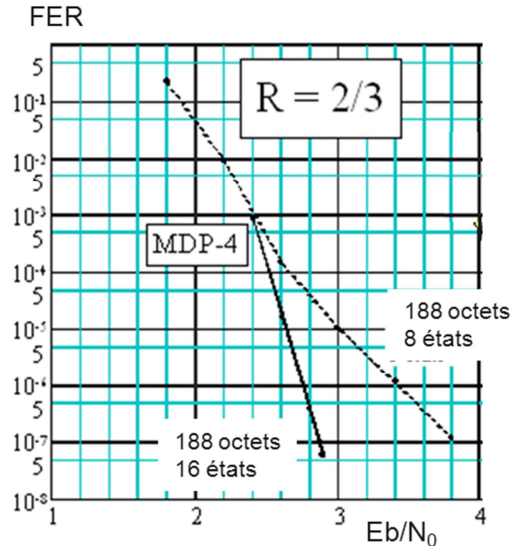


**Figure 3-3** : Simulation d'un turbocode  $m$ -binaire 16 états (23,35) de rendement 3/4, pour  $m=1, 2$  et  $3$ . Canal gaussien, algorithme MAP (extrait de [G-DOU05]).

Les avantages de la structure s'effacent rapidement devant la complexité de mise en œuvre quand  $m$  devient supérieur ou égal à 3. Nous nous contentons aujourd'hui de travailler sur les turbocodes double-binaires tels que ceux adoptés dans le standard DVB-RCS [G-DVB] et WiMax, IEEE 802.16 [G-WIM03].

### 3.2.3 Turbocodes 8 ou 16 états

Au cours des différentes études, nous avons pu montrer qu'au niveau des performances l'utilisation d'un code 16 états, plutôt qu'un code 8 états, permet un gain important au niveau de la distance minimale, en général de 30 à 50%[G-DOU05]. Ce qui se traduit bien entendu par des performances à fort rapport signal à bruit bien meilleures comme on peut le voir dans le cas de la Figure 3-4 entre un code double-binaire 8 états et 16 états dans le cas d'une modulation MDP4 sur canal gaussien, pour une trame MPEG de 188 octets et un rendement 2/3. L'intérêt de cette structure sera d'autant plus important que les taux d'erreurs trame visés seront faibles (typiquement inférieurs à  $10^{-4}$ ) car on observe un doublement de la complexité du circuit correspondant.



**Figure 3-4 :** Performance en termes de FER d'un TC double-binaire 8 et 16 états sur des trames de 188 octets, pour un rendement de 2/3. Modulation MDP4 et canal gaussien.

### 3.2.4 À propos d'une 3<sup>ème</sup> dimension

L'idée est ici de modifier légèrement la structure du turbocode originel pour bénéficier du décodage en introduisant un recodage série d'une partie des redondances. Je vais donner ici quelques éléments sur une première approche, le turbocode série/parallèle décrit dans [P-GON04] avant de détailler dans le paragraphe suivant le turbocode 3D décrit dans [T-KBA11].

#### Turbocode série/parallèle

Un turbocode associé à une permutation régulière ne permet pas d'atteindre des DMH élevées, c'est pourquoi il est nécessaire d'apporter un peu de désordre. Nous avons déjà testé les permutations presque régulières qui donnent de bons résultats mais sont parfois difficile à optimiser du point de vue des paramètres d'entrelacement [P-KER04]. L'idée du turbocode série/parallèle (S/P turbo) est de garder la permutation régulière mais d'introduire un rebouclage partiel pour éliminer les séquences RTZ pénalisantes pour la DMH.

Regardons, le schéma du codeur S/P turbo (Figure 3-5), il est constitué :

- de codeurs RSC (15,13) ;
- d'un entrelacement externe  $\Pi_e$  est régulier ;
- de fonctions d'entrelacement internes associées à des fonctions d'effacement qui fixent la proportion  $\eta$  de parités réintroduite dans le codeur.

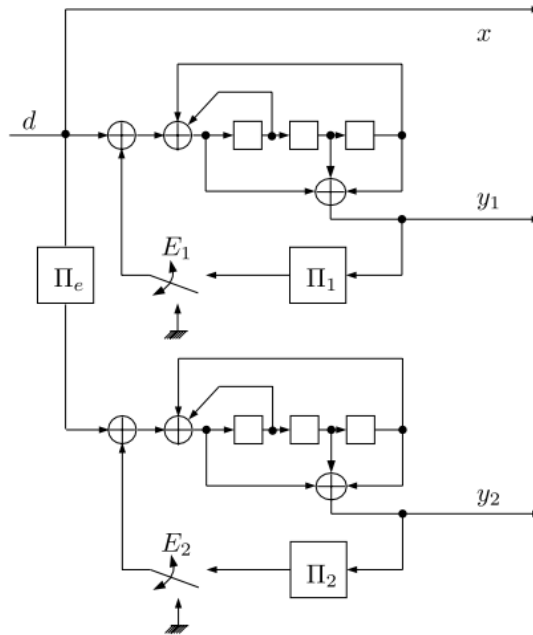


Figure 3-5 : S/P turbocode (15,13) Extrait de [P-GON04]

La fonction d'effacement est indispensable ici car si toutes les redondances étaient recodées, l'entrée du codeur RSC dépendrait de plusieurs bits de données ce qui rendrait la structure trop sensible aux erreurs de transmission. La fraction  $\eta$  de bits de redondance réintroduits dans le codeur résulte de l'éternel compromis visible Figure 3-6:

- plus  $\eta$  est proche de 1 plus la distance minimale est grande au prix d'une convergence faible ;
- plus  $\eta$  est proche de 0 moins la perte de convergence est visible, mais moins grande est la distance minimale.

Si l'on choisit  $\eta$  de façon à éliminer tous les motifs d'erreur de poids 2 sur les deux codeurs RSC élémentaires, on observe en général une perte de convergence acceptable face à l'augmentation de la DMH.

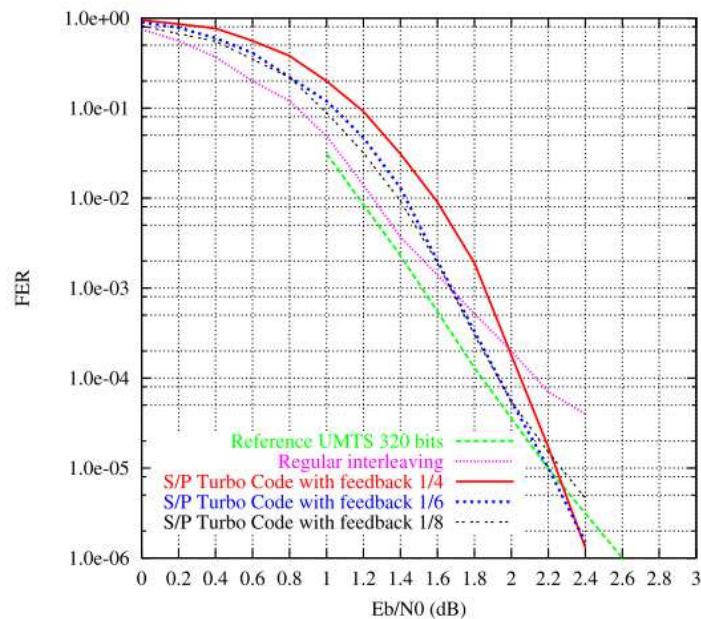


Figure 3-6 : Comparaison du S/P turbocode pour différentes valeurs de  $\eta$  avec le TC (15,13) à entrelacement régulier et le TC mis en œuvre dans le standard UMTS [G-3GPP]

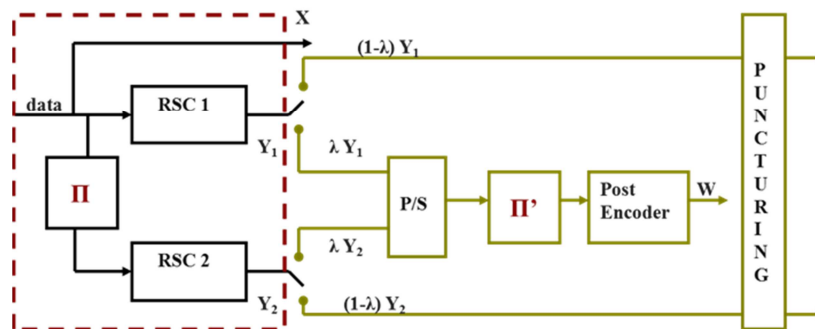


Le gros problème de cette structure, c'est que l'effacement introduit la nécessité d'un codage matriciel car on ne peut pas utiliser les relations classiques d'un code RSC. La matrice du S/P turbo-codeur dépendra de la matrice  $\mathbf{C}$  du code RSC, de la matrice  $\mathbf{R}$  de rebouclage et de la matrice  $\mathbf{E}$  d'effacement. Toutes les combinaisons de  $\mathbf{E}$  et  $\mathbf{R}$  ne permettent pas d'aboutir à un code correct. Cette complexité de mise en œuvre nous a conduits à travailler sur un autre type de structure qui a été appelé turbocode 3D [G-BER07].

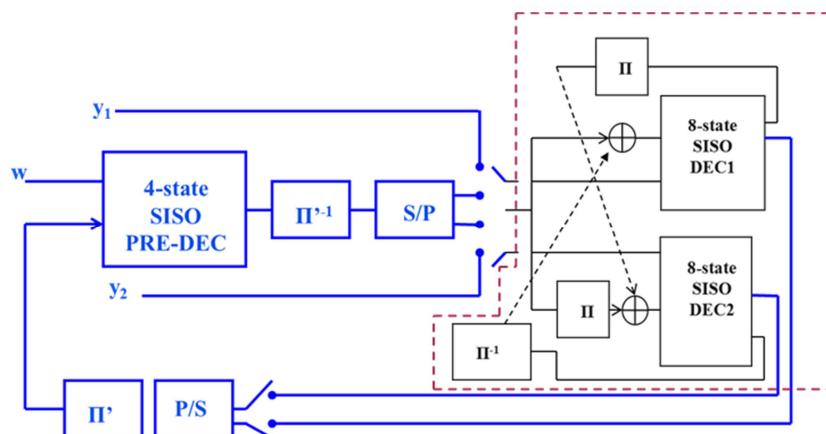
### 3.2.5 Turbocodes 3D

Dans le turbocode classique, les données sont transmises et les redondances sont soit poinçonnées soit transmises (Figure 2-3) suivant le rendement souhaité. L'idée du turbocode 3D est de coder à travers un patch, quelques redondances transmises pour les protéger. Je m'appuierai sur [T-KBA11] pour illustrer mon propos et avant tout, regardons la Figure 3-7 qui illustre les fonctions de codage et de décodage du turbocode 3D.

- Le codeur est constitué d'un turbocode classique (pour les simulations, c'est le code de 3GPP2 [G-3GPP] qui a été utilisé) sur lequel vient se greffer un « patch ». Le patch permet de recoder une fraction  $\lambda$  de redondance pour les transmettre. La fonction de poinçonnage devra tenir compte de cette nouvelle redondance produite pour transmettre le nombre de redondances requises pour obtenir le rendement souhaité.
- Le décodeur est constitué d'un pré-décodeur permettant le décodage pondéré des redondances codées suivi d'un turbo-décodeur classique. Celui-ci reçoit donc en entrée
  - les informations systématiques,
  - les informations de redondances qui sont soit non-codées et non-poinçonnées ou codées avec une information extrinsèque associée.



a) Le codeur 3D-TC constitué d'un TC classique et d'un patch.



b) Le décodeur correspondant constitué d'un pré-décodeur et du turbo-décodeur classique.

**Figure 3-7 :** Schéma de l'architecture d'un codeur (a) – décodeur (b) turbocode 3D [T-KBA11].



Il a fallu s'attarder dans un premier temps sur les compromis permettant de choisir au mieux les trois paramètres essentiels que sont le post-encodeur, l'entrelacement  $\Pi'$ , et le paramètre  $\lambda$  (coefficient de perméabilité ou « permeability rate »).

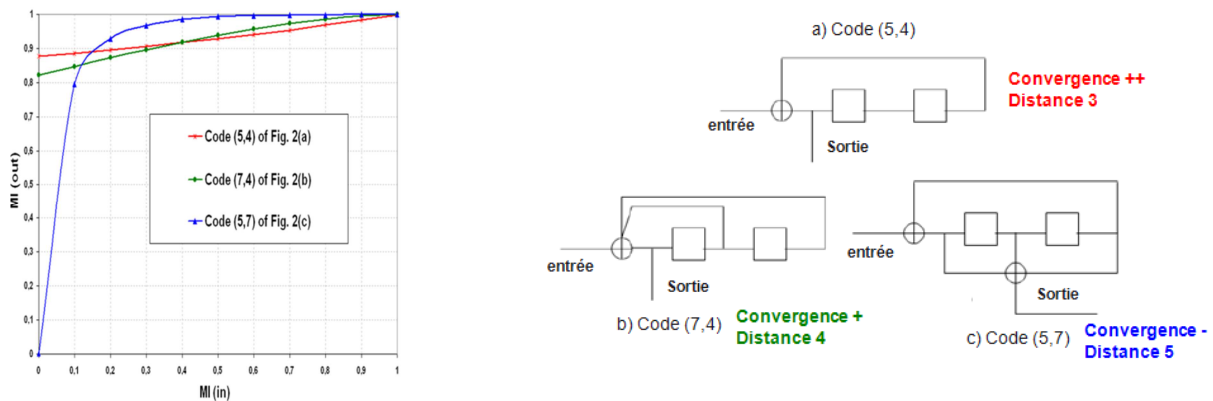


Figure 3-8 : Diagramme EXIT<sup>8</sup> pour les différents schémas de post-encodeurs.

### Le post-encodeur

Cet élément joue à la fois sur les performances (dans la région du gain asymptotique et de la convergence), et sur la complexité. Il doit donc être suffisamment simple pour limiter la complexité, les codes CSR de mémoire 2 répondent à cet objectif. Il est à noter qu'au niveau de la fonction de décodage, l'introduction d'un pré-décodeur double voire triple les erreurs lors des premières itérations, mais que l'effet turbo joue bien son rôle : dès la 3<sup>ème</sup> itération, le gain prend le pas sur les pertes. Trois codes sont présélectionnés pour leur simplicité de mise en œuvre et la possibilité de terminer les treillis correctement. Ils sont soumis à une étude EXIT pour tester leurs performances (Figure 3-8). Les résultats en terme de limitation de la perte en convergence (Figure 3-9) sont en faveur du code (5,4) que nous retenons pour le reste de l'étude comme on peut le voir sur l'exemple simulé : le turbocode de la norme 3GPP2 pour des blocs de  $k=570$  bits en entrée et un rendement  $R=1/3$ . On peut noter sur les courbes réalisées pour un coefficient de perméabilité  $\lambda=1/4$ , avec 10 itérations de décodage à partir de l'algorithme max-log-MAP qu'il y a nécessairement une perte en convergence par rapport à la solution classique. On cherchera par la suite des méthodes pour limiter encore cette perte en convergence.

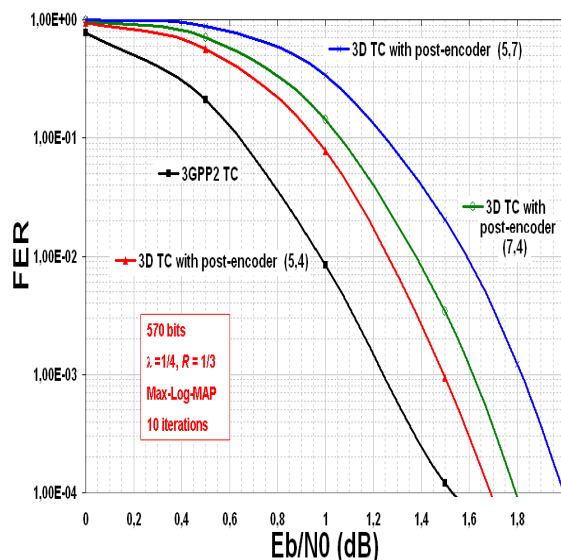


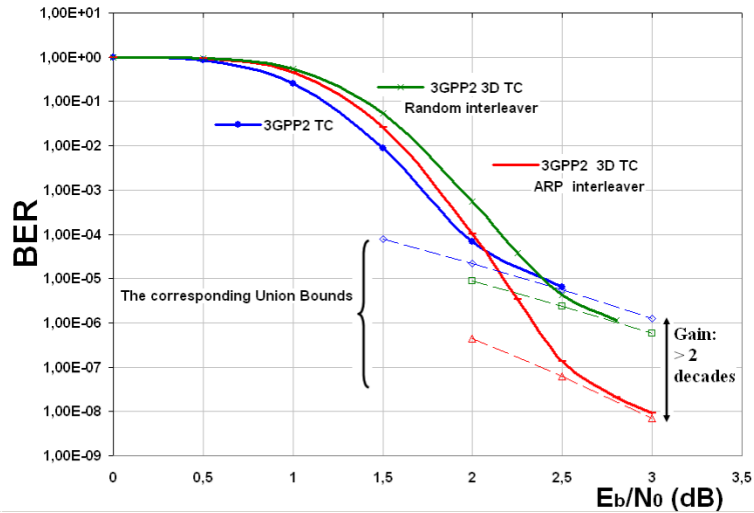
Figure 3-9 : Courbe de taux d'erreurs trames pour le 3D-TC issu du 3GPP2.

<sup>8</sup> On notera que : - plus l'information mutuelle (IM) en sortie est élevée pour une IM d'entrée faible, plus la convergence est meilleure.

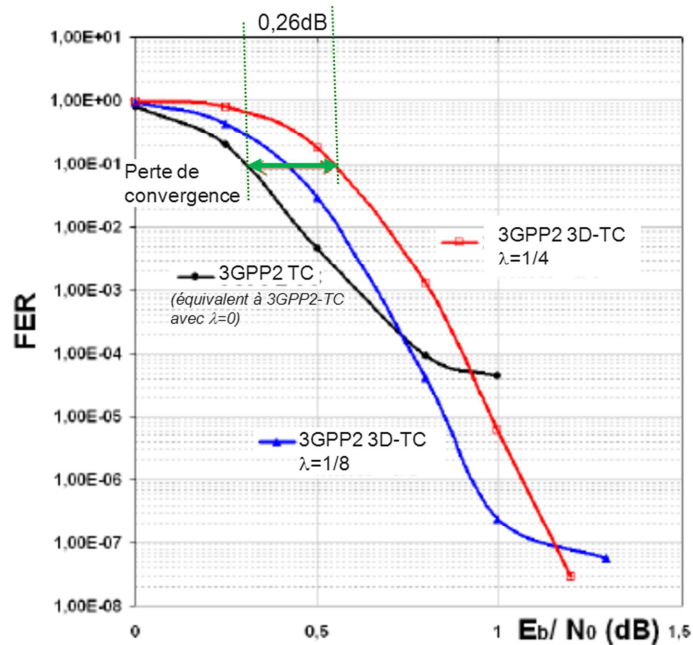
- plus l'IM en sortie se rapproche rapidement de 1, plus la distance du code est meilleure

### L'entrelacement II'

Comme toute permutation, celle qui se trouve dans le patch sert à éviter que le décodeur ne reçoivent des rafales d'erreur. Nous choisissons ici une permutation régulière basée sur l'ARP (« *almost regular permutation* ») car elle permet d'obtenir une distance minimale de Hamming suffisamment grande pour que le TC-3D gagne en termes de performances asymptotiques sur le TC classique. En effet, comme le montre la Figure 3-10, on peut gagner 2 décades sur les performances à faible taux d'erreurs.



**Figure 3-10 :** Courbes de taux d'erreurs binaires pour des blocs de données de  $k=762$  bits,  $R=1/2$  pour un TC-3D issu du 3GPP2. Le paramètre  $\lambda=1/8$ . L'algorithme mis en œuvre est toujours le Max-log-MAP avec 10 itérations.



**Figure 3-11 :** comparaison du 3D-TC basé sur le code 3GPP2 pour différents paramètres de perméabilité.  $k=3066$ .  $R=1/3$ . Algorithme MAP. 10 itérations.

### Le paramètre $\lambda$

Lorsque le taux de redondances recodées est égal à 0, nous sommes dans le cas classique du turbocode convolutif parallèle (PCCC). Lorsque ce taux est égal à 1, on observe une concaténation

série entre le PCCC et le codeur retenu dans le patch. Le turbocode 3D affichera une perméabilité  $\lambda$  comprise entre ces 2 valeurs. Sa valeur sera bien entendu le résultat (Figure 3-11) d'un compromis entre convergence et gain asymptotique.

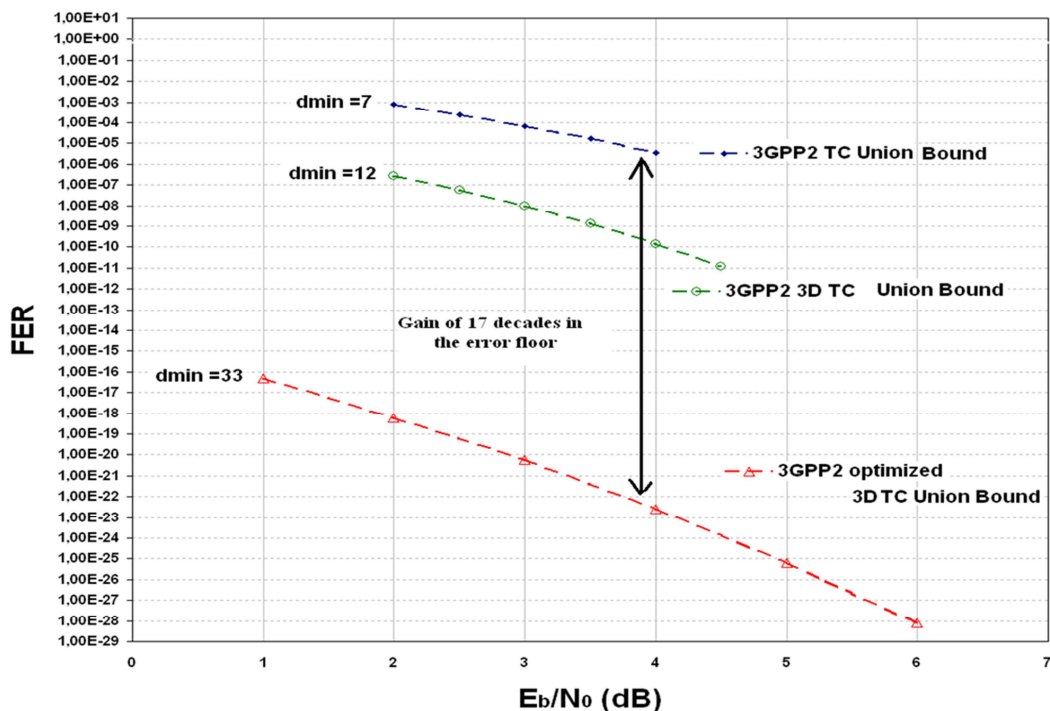
- En appliquant la méthode d'estimation de distance, on peut montrer que ce paramètre de perméabilité a un rôle important dans la DMH. Si l'on prend le cas d'un 3D-TC basé sur le 2GPP2 pour une trame de 762 bits, on verra la DMH :
  - passer de 21 à 39 en changeant  $\lambda=1/16$  à  $\lambda=1/4$  pour un rendement  $R=1/3$ , lorsqu'on a beaucoup de redondances à transmettre ;
  - rester proche de 4 quelquesoit  $\lambda$ , si le rendement est élevé  $R=4/5$  i.e. lorsque le nombre de redondances à transmettre est plutôt faible.

Comme on pouvait s'en douter, protéger les redondances par un codage s'avère donc d'autant plus intéressant que l'on a de redondances à transmettre, c'est-à-dire que les rendements sont faibles.

- Au niveau de la convergence, l'augmentation de la perméabilité génère une dégradation importante car plus il y a de redondance recodée, moins le décodeur aura d'information de redondance disponible lors de la première itération.

### Un code 3D optimal est-ce possible ou non ?

Visualiser l'impact des différents paramètres constituant le post-encodeur a permis d'identifier les interactions mais on sent tout de suite qu'il sera difficile de gagner en distance sans faire de concession sur la convergence. C'est pourquoi nous avons d'abord essayé de gagner en distance, cela permettait de viser des taux d'erreurs trames faibles puis sur ce code déjà performant, nous avons ensuite appliqué une technique de treillis variant dans le temps pour réduire la perte en convergence.



**Figure 3-12 :** Comparaison des limites asymptotiques dans le cas du turbocode classique 3GPP2, du 3D-TC et du 3D-TC optimisé ( $k=1146$ ,  $R=2/3$  et  $\lambda=1/4$ )

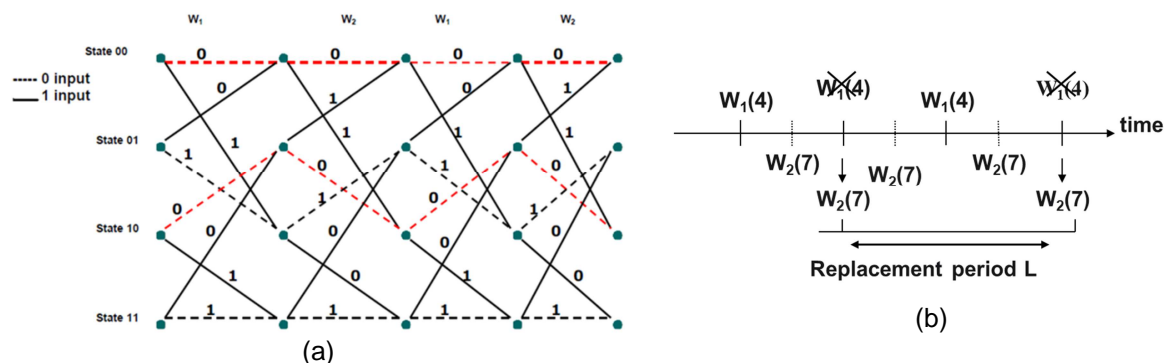
**Pour gagner en distance**, nous avons établi le spectre des distances avec l'idée d'éliminer les mots de codes à plus faible distance pour augmenter naturellement la DMH. Pour cela nous allons partir du poinçonnage régulier du post-encodeur puis le modifier de façon à augmenter le poids des mots de codes de poids les plus faibles. La méthode mise en œuvre est la suivante :

- Sélectionner le mot de code de poids le plus faible

- Trouver les positions égales à '1'
- Appliquer différentes stratégies suivant les cas
  - o Si c'est le bit systématique qui est à '1' et que la parité correspondante n'est pas post-encodée dans le poinçonnage régulier, cette position devra être post-encodée ;
  - o Si c'est la parité qui est à '1' (et que le bit systématique est à '0'), on vérifie si elle est post-encodée ou non, si ce n'est pas le cas, on va inclure la position dans le nouveau schéma de post-encodage ;
  - o Si la parité post-encodée est à '1' on ne change pas le post-encodage de la position.
- S'il y a plusieurs mots de codes au poids le plus faible, on réitère l'opération.
- Pour terminer, on applique un poinçonnage aléatoire qu'on modifie pour respecter les contraintes précédentes et obtenir ce qu'on cherche à savoir une distance plus grande.

La Figure 3-12 illustre à travers un exemple, le gain important (17 décades ici !) que peut apporter la sélection minutieuse des bits à protéger par le post-encodeur. L'inconvénient de cette méthode réside dans le fait que le poinçonnage devient alors très dépendant de la taille des trames à coder mais c'est souvent le compromis qu'il faut faire : perdre en flexibilité pour gagner en performance.

**Pour gagner en convergence sans perdre en distance**, nous avons utilisé une méthode de treillis variant dans le temps dont l'idée, décrite par Costello [G-COS74], est de modifier périodiquement le polynôme générateur des codes convolutifs. Au début de l'étude, nous avons identifié des post-encodeurs simples à mettre en œuvre et nous avons sélectionné le codeur (5,4) qui permettait de limiter la perte en convergence au prix d'une distance faible, tandis qu'un codeur (5,7) nous aurait permis d'avoir une meilleure distance au prix d'une dégradation importante de la convergence. Nous allons donc alternativement utiliser le polynôme générateur (5,4) puis (5,7) pour à la fois tirer parti de la bonne convergence de l'un et du bon comportement asymptotique de l'autre. Si l'alternance se fait régulièrement on observe une dégradation car le treillis possède alors des chemins tout à zéro différents comme le montre la Figure 3-13a. Pour résoudre le problème, nous remplaçons ponctuellement (toutes les  $L$  redondances à coder) le polynôme (5,4) par le (5,7) comme illustré Figure 3-13b. On se rapproche alors du post-encodeur (5,7). La difficulté est alors de trouver la période d'irrégularité optimale. Cette partie de l'étude demande à être encore approfondie pour trouver une méthode permettant de déterminer le meilleur treillis.

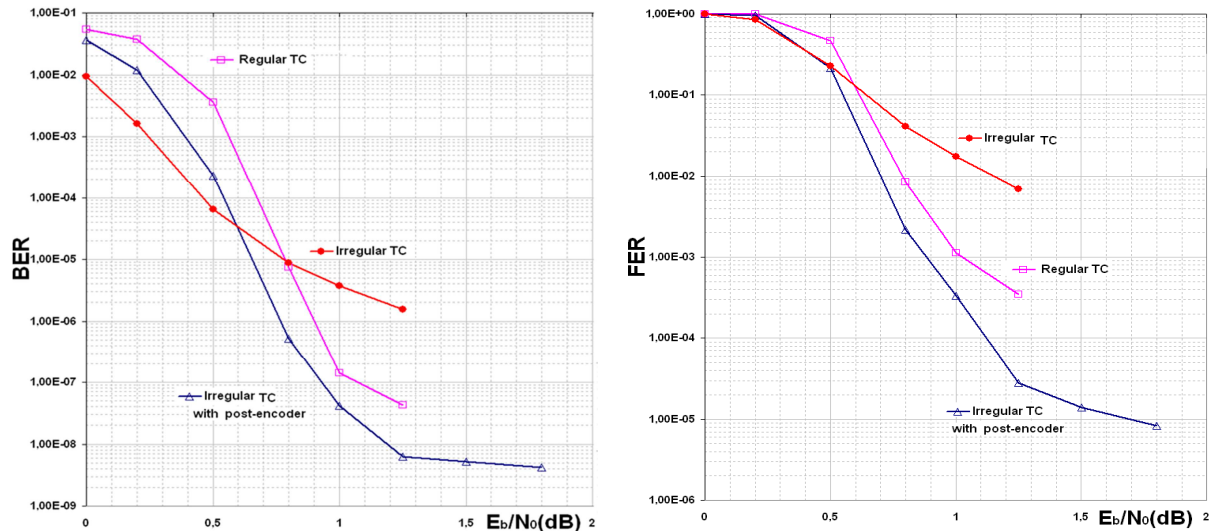


**Figure 3-13 :** Treillis d'un codeur (5,4 :7) (a) alternance régulière des polynômes (5,4) et (5,7) (b) introduction d'une irrégularité dans l'alternance des polynômes.

### 3.2.6 Perspectives

Au cours des différentes études à la recherche du turbocode idéal, nous avons vu que l'apport d'irrégularité (au niveau de l'entrelacement, du poinçonnage, etc...) permettait souvent d'améliorer les performances. Dans [G-FRE00], les auteurs montraient qu'en rendant légèrement irrégulier le code convolutif originel [G-BER93], il était possible de rapprocher les performances du code de la capacité du canal mais au prix d'un comportement asymptotique dégradé. Dans [T-KBA11], une étude à base

de diagramme EXIT a permis d'identifier le profil d'irrégularité en termes de convergence et de comportement asymptotique afin de choisir le profil optimal, puis de rajouter le post-encodeur. Les résultats obtenus sont encourageants comme le montre la Figure 3-14 où l'on peut voir que le code 3D irrégulier permet de gagner environ une décade et demie (en FER pour un  $E_b/N_0$  de 1,3dB) sur le code régulier tout en étant meilleur en convergence. Faire une étude plus exhaustive sur l'impact des entrelacements sur un code irrégulier pourrait entre autre poursuivre cette quête du turbocode idéal.



**Figure 3-14 :** Performances en BER et FER du code classique 3GPP2, de la version irrégulière et du code 3D correspondant. (k=4004, 10 itérations, canal gaussien)

## The Advantages of Non-Binary Turbo Codes

Claude Berrou, Michel Jézéquel, Catherine Douillard and Sylvie Kerouédan  
 ENST Bretagne, BP 832, 29285 Brest Cedex, France  
 e-mail : claude.berrou@enst-bretagne.fr

**Abstract** - Non-binary turbo codes are built from Recursive Systematic Convolutional (RSC) component codes with  $m$  inputs ( $m \geq 2$ ). This construction offers better performance than classical binary turbo codes, especially at very low BER and high coding rate. Some examples with rate 2/3 are given on 8-state and 16-state duo-binary turbo code associated with QPSK and 8-PSK modulation<sup>1</sup>.

### I. INTRODUCTION

Non-binary turbo codes are built from a parallel concatenation of Recursive Systematic Convolutional (RSC) component codes, each with  $m$  inputs ( $m \geq 2$ ). The advantages of this construction, compared to classical turbo codes ( $m = 1$ ), are many: better convergence of the iterative decoding, large minimum distances (i.e. large asymptotic gains), less sensitivity to puncturing patterns, reduced latency, robustness towards the flaws of the component decoding algorithm, in particular when the MAP (Maximum A Posteriori) algorithm is simplified to the Max-Log-MAP.

Case  $m = 2$  has already been adopted for the European standardization of the return channel for satellite networks (DVB-RCS, ETSI EN 301 790 [1]) and is also in the process of normalization for the return channel on terrestrial networks (DVB-RCT). Combined with the powerful technique of circular trellises, this 8-state duo-binary turbo code offers good performance and versatility for encoding blocks with various sizes (from 12 to 216 bytes) and various rates (from 1/3 to 6/7), while keeping reasonable decoding complexity.

Replacing the 8-state component encoder by a 16-state encoder allows better performance at the price of a doubled complexity. Minimum distances are increased by 50 % on average, with regard to the 8-state duo-binary turbo code, and allow the Frame Error Rate (FER) curve to decrease down to  $10^{-8}$  without noticeable change in the slope. Such a low FER is obtained at signal to noise ratios that are situated for most cases at the theoretical limit plus about 1.3 dB, even with the simplified MAP algorithm (Max-Log-MAP).

### II. M-ARY RSC ENCODERS

Figure 1 depicts the general structure of an  $m$ -ary RSC encoder. It uses a pseudo-random generator with code

memory  $v$  and generator matrix  $\mathbf{G}$  (size  $v \times v$ ). The  $m$ -component input vector  $\mathbf{d}$ , is connected to the  $v$  possible taps via a connection grid whose binary matrix, of size  $v \times m$ , is denoted  $\mathbf{C}$ . The  $v$ -tap vector, at time  $i$ , is then given by:

$$\mathbf{T}_i = \mathbf{C} \cdot \mathbf{d}_i \quad (1)$$

In order to avoid parallel transitions in the corresponding trellis, condition  $m \leq v$  has to be respected. Except for very particular cases, this encoder is not equivalent to a single input encoder fed successively by  $d_1, d_2, \dots, d_m$ , that is, the  $m$ -ary encoder is not generally decomposable.

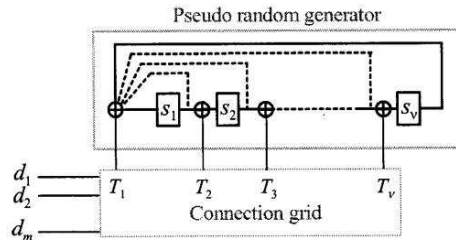


Figure 1. The general structure of an  $m$ -ary RSC encoder with code memory  $v$ .

The redundant output of the machine (not represented in the figure) is calculated, at time  $i$ , as:

$$y_i = \sum_{j=1..m} d_{j,i} + \mathbf{R}_F^T \cdot \mathbf{S}_i \quad (2)$$

where  $\mathbf{S}_i$  is the state vector at time  $i$  and  $\mathbf{R}_F^T$  is the transposed forward redundancy vector. It can be shown that  $y_i$  may also be written as:

$$y_i = \sum_{j=1..m} d_{j,i} + \mathbf{R}_B^T \cdot \mathbf{S}_{i+1} \quad (3)$$

$\mathbf{R}_B^T$  being the transposed backward redundancy vector, on the condition that:

$$\mathbf{R}_F^T \cdot \mathbf{G}^{-1} \cdot \mathbf{C} \equiv \mathbf{0} \quad (4)$$

On the one hand, (2) ensures that the Hamming weight of  $(d_{1,i}, d_{2,i}, \dots, d_{m,i}, y_i)$  is at least 2, when leaving the reference path (null path). On the other hand, (3) indicates that the

<sup>1</sup> This work is supported by the GET, France Télécom, Philips Semiconductors Rennes and TurboConcept.



Hamming weight of  $(d_{1,i+1}, d_{2,i+1}, \dots, d_{m,i+1}, y_{i+1})$  is also at least 2 when merging the reference path. Hence, relations (2) and (3) together guarantee that the minimum free distance of the code, whose rate is  $R = m/(m+1)$ , is at least 4, whatever  $m$ .

The minimum distance of a concatenated code being much larger than that of its component codes, we can imagine that very large minimum distances may be obtained for turbo codes, for low and high rates as well. Of course, choosing large values of  $m$  implies high complexity decoding because  $v$  also has to be large. For this reason, only values of 2, 3 or possibly 4 are, for the time being, considered in practice.

### III. M-ARY TURBO CODES

We consider a parallel concatenation of two identical  $m$ -ary RSC encoders with  $m$ -bit-word interleaving (Fig. 2). Blocks of  $k$  bits ( $k$  being a multiple of  $m$ ) are encoded twice by this bi-dimensional code, whose rate is  $m/(m+2)$ . The principle of circular trellises (tail-biting) [2,3] is adopted to allow block coding without using any tail bit.

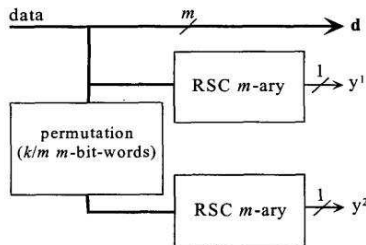


Figure 2. The  $m$ -ary turbo encoder.

The advantages of this construction, compared to classical turbo codes, are the following:

- **Better convergence.** This point was first observed in [4] and commented on in [5,6]. The better convergence of the bi-dimensional iterative process is explained by a lower density of the erroneous paths in each dimension, reducing the correlation effects between the component decoders. This advantage is well marked when replacing binary codes by duo-binary codes but the gain is less noticeable for  $m > 2$ .

- **Larger minimum distances.** Besides the argument developed in chapter II (large distances for all rates), the  $m$ -ary composite code adds one more degree in the design of permutations: intra-symbol permutation [6]. The typical dilemma in the design of a good permutation resides in the need to obtain a large minimum distance for two distinct classes of codewords, which require conflicting treatment. The first class contains all codewords with weight  $w \leq 3$ , and a good permutation for this class is as regular as possible. The second class encompasses all codewords with weight  $w > 3$ , and non uniformity (controlled disorder) has to be introduced in the permutation function to obtain a large minimum distance. Thanks to the intra-symbol permutation into which some disorder may be instilled, without altering

the regular character of the classical inter-symbol permutation, very robust permutations towards all codewords can be defined.

- **Less sensitivity to puncturing patterns.** In order to obtain coding rates higher than  $m/(m+1)$ , from the encoder of Figure 1, less redundant symbols have to be discarded, compared to a binary encoder (see [7] for simple binary codes, for instance). It is the same for  $m$ -ary turbo codes. So the problem of puncturing patterns is much less crucial.

- **Reduced latency.** Because data are processed using symbols of  $m$  bits and ignoring the side effects, latency is divided by  $m$ , from both coding and decoding viewpoints.

- **Robustness of the decoder.** The gap in performance between the full MAP algorithm and its simplified versions, or between the MAP and the SOVA (Soft-Input/Soft-Output) algorithm, goes from 0.2 to 0.6 dB, depending on the block size, for binary turbo codes. This gap is divided by 2 when using duo-binary turbo codes. The gap is even shortened when using codes with  $m > 2$ . This favourable (and slightly surprising) property may lie on the following explanation: for a given block size ( $k$  bits), the more the number of levels in the trellis is reduced, the closer the decoder is to Maximum Likelihood (ML). Ultimately, for  $m = k$ , the trellis-based decoder, of whatever type: MAP, simplified MAP, SOVA, ..., is equivalent to ML.

### IV. 8-STATE DUO-BINARY TURBO CODES

Figure 3 gives some examples of performance obtained with the DVB-RCS turbo code, with rate 2/3. The parameters of the component codes are:

$$\mathbf{G} = \begin{bmatrix} 1 & 0 & 1 \\ 1 & 0 & 0 \\ 0 & 1 & 0 \end{bmatrix}; \mathbf{C} = \begin{bmatrix} 1 & 1 \\ 0 & 1 \\ 0 & 1 \end{bmatrix}; \mathbf{R}_F = \begin{bmatrix} 1 \\ 1 \\ 0 \end{bmatrix}$$

The permutation, using both inter and intra-symbol disorder, is described in [1]. We can notably observe:

- \* good average performance for this code whose decoding complexity is very reasonable (roughly 18.000 gates per iteration @ system clock + memory)

- \* consistency, that is performance evolving coherently with the block size (according to [8] for instance). Same consistency could also be observed on the rate dependence of the theoretical limits.

- \* quasi-optimum convergence at low error rates. The asymptotic curve for 188 bytes was calculated only from the knowledge of the minimum distance (i.e. 13 with multiplicity  $0.5^2$ ) and not from the whole distance spectrum. Despite this, the difference between the estimated asymptotic curve and the simulated one is just 0.2 dB @ FER =  $10^{-7}$ !

<sup>2</sup> The method that enabled us to obtain these values will be published later.

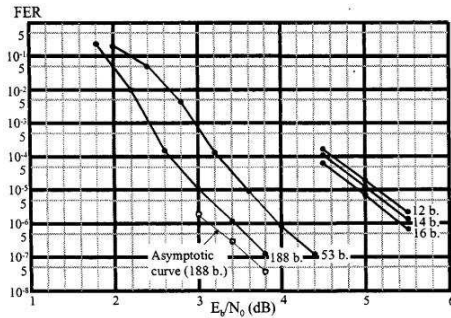


Figure 3. Performance, in Frame Error Rate (FER), of the 8-state duo-binary turbo code (DVB-RCS) for 12, 14, 16, 53 and 188 bytes. QPSK, AWGN and rate 2/3. Max-Log-MAP decoding with 4-bit input samples and 8 iterations.

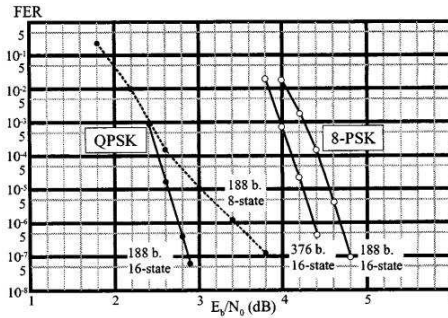


Figure 4. Performance, in Frame Error Rate (FER), of the 16-state duo-binary turbo code for 188 bytes (QPSK and 8-PSK) and 376 bytes (8-PSK). AWGN and rate 2/3. Max-Log-MAP decoding with 4-bit (QPSK) or 5-bit (8-PSK) input samples and 8 iterations.

### V. 16-STATE DUO-BINARY TURBO CODES

Extending the 8-state DVB-RCS scheme to 16 states enables minimum distances to be increased by 50 % on average. For instance, as regards the 188-byte block with rate 2/3, the minimum distance obtained is 18 (multiplicity 0.75)<sup>3</sup>. Figure 4 shows the gain achieved at low error rates<sup>4</sup>, compared to 8-state coding: 1 dB roughly for FER = 10<sup>-7</sup> and 1.4 dB asymptotically if considering the two minimum distances (13 and 18). Note that the convergence threshold is about the same for 8-state and 16-state decoders, the curves being approximately the same for FER > 10<sup>-4</sup>. The Theoretical Limit (TL) for R = 2/3 and 188-byte blocks being 1.7 dB, the observed performance of the decoder is: TL plus 0.9 dB for FER = 10<sup>-4</sup> and TL plus 1.3 dB for FER = 10<sup>-7</sup>. These typical gaps were also obtained in many other configurations of rates and sizes.

Replacing QPSK by 8-PSK modulation, according to the so-called pragmatic mapping [9], gives the results presented in Figure 4, for 188-byte and 376-byte blocks. The mapping was designed so as to better protect the systematic part of the codewords. Again, excellent performance can be observed, with losses related to the theoretical limits (approximately 3.5 and 3.3 dB, respectively) close to those obtained with QPSK.

Other rates have been considered in our work in order to achieve different spectral efficiencies. Unlike the results presented in [10], but with the same versatility and even with

<sup>3</sup> In passing, note that this minimum distance of 18 is higher than that could be obtained from a product code (i.e; serial concatenated), whose the minimum distance of the component code would be 4.

<sup>4</sup> All simulations were carried out on a cluster of 14 PCs with Linux OS, able to run at equivalent data rates between 600 and 1200 kbit/s, depending on the coding configuration.

simplified decoding algorithms, very low error rates can be obtained without any noticeable floor effect.

### VI. CONCLUSION

Searching for perfect channel coding presents two challenges: encoding in a such a way that large minimum distances can be achieved (a long history quest) and making the decoding possible as close to the theoretical limit as possible (a more recent challenge), and all done with moderate complexity. Though these objectives have not been totally reached, we can consider, from the results displayed in Figure 4, that *m*-ary turbo codes could be a suitable answer. Increasing once more the minimum distances by 25 %, while decreasing the convergence threshold by 0.9 dB, without taking decoding complexity too far, would be the last stage to obtain quasi-perfect and very flexible error-correcting codes.

### REFERENCES

- [1] DVB, "Interaction channel for satellite distribution systems", ETSI EN 301 790, V1.2.2, pp. 21-24, Dec. 2000.
- [2] C. Betstetter, "Turbo decoding with tail-biting trellises", Diplomarbeit, Technischen Universität München, Jul. 1998.
- [3] C. Berrou, C. Douillard and M. Jézéquel, "Multiple parallel concatenation of circular recursive convolutional (CRSC) codes", *Ann. Télécomm.*, Tome 54, N° 3-4, pp. 166-172, March-April 1999.
- [4] C. Berrou, "Some clinical aspects of turbo codes", *Int'l Symposium on turbo codes & related topics*, pp. 26-31, Brest, France, Sept. 1997.
- [5] C. Berrou and M. Jézéquel, "Non binary convolutional codes for turbo coding", *Elect. Letters*, Vol. 35, N° 1, pp. 39-40, Jan. 1999.
- [6] C. Berrou, C. Douillard and M. Jézéquel, "Designing turbo codes for low error rates", *IEE Colloquium : "Turbo codes in digital broadcasting - Could it double capacity?"*, pp. 1-7, London, Nov. 1999.
- [7] Pil J. Lee, "Constructions of rate  $(n-1)/n$  punctured convolutional codes with minimum required SNR criterion", *IEEE Trans. Comm.*, Vol. 36, N° 10, pp. 1171-1174, Oct. 1988.
- [8] S. Dolinar, D. Divsalar and F. Pollara, "Code performance as a function of block size", TMO progress report 42-133, JPL, NASA.
- [9] S. Le Goff, A. Glavieux and C. Berrou, "Turbo-codes and high spectral efficiency modulation", *Proc. of IEEE ICC'94*, pp. 645-649, New Orleans, May 1994.
- [10] S. Benedetto and G. Montorsi, "Versatile bandwidth-efficient parallel and serial turbo-trellis-coded modulation", *2nd Int'l Symposium on turbo codes & related topics*, pp. 201-208, Brest, France, Sept. 2000.



## 4. TOUJOURS PLUS D'INFORMATION A TRANSMETTRE

La ressource « fréquence » n'est pas illimitée, pour permettre le bon fonctionnement des différents systèmes de communication, des bandes souvent étroites sont allouées par l'agence nationale des fréquences (ANFR).

Les fournisseurs de service, comme les usagers chez qui on a créé le besoin, souhaitent transmettre de plus en plus rapidement des informations de plus en plus nombreuses tout en gardant une qualité de service acceptable.

Il est donc nécessaire de trouver des idées pour partager le spectre dans de bonnes conditions de transmission.

- On peut par exemple associer un code puissant (typiquement un turbocode) avec une modulation numérique à grand nombre d'état, cela permet d'optimiser l'efficacité spectrale, i.e. le rapport entre le débit utile et la bande de fréquence. Nous regarderons les résultats du projet MHOMS pour voir l'impact de cette association dans un cas concret.
- En permettant à plusieurs utilisateurs de partager la même bande de fréquence, on a également un moyen de partager le spectre tout en gardant l'objectif d'une transmission correcte, nous en parlerons à travers un résumé des travaux de thèse de Makram Touzri [T-MAK07].
- Grâce à un multiplexage spatial, les systèmes MIMO (comportant plusieurs antennes à l'émission et à la réception) permettent également d'augmenter les débits sans augmenter la bande passante, de plus ils permettent en général d'améliorer la qualité de la transmission, c'est l'aspect que nous décrirons à travers les travaux de thèse de Yi Yu [T-YU07].

### 4.1 TURBOCODES ET MODULATIONS A GRANDE EFFICACITE SPECTRALE

Le rôle d'une modulation est d'adapter le message émis au canal de transmission. Si l'on considère une onde sinusoïdale, la porteuse,  $s(t)$  centrée sur la fréquence  $f_0$  représentative du canal de transmission s'écrit

$$s(t) = A \cos(2\pi f_0 t + \varphi)$$

La modulation fait dépendre les paramètres d'amplitude  $A$ , de phase  $\varphi$  et/ou de fréquence du signal à transmettre, appelé signal modulant. On trouve différents types de modulations, par exemple :

- La Modulation par Déplacement de Fréquence MDF (*Frequency Shift Keying FSK*).
- La Modulation par Déplacement de Phase MDP (*Phase Shift Keying PSK*).
- La Modulation d'amplitude en quadrature MAQ (*Quadrature Amplitude modulation QAM*)
- La Modulation par Déplacement d'Amplitude MDA (*Amplitude Shift Keying ASK*).

Dans un système de transmission numérique, le signal modulant est discret. L'opération de modulation associe à un symbole de  $m$  bits issu du regroupement par paquet des données à transmettre, un paramètre qui peut prendre  $M$  valeurs ( $M = 2^m$ ). On définit alors

- Le débit binaire  $D = 1/T_b$  est le nombre de bits par seconde délivrés par la source ;
- La rapidité de modulation exprimée en bauds  $D_s = 1/T_s = D/m$ ,  $T_s$  est la durée d'émission d'un symbole (temps symbole) donc pour une modulation  $M$ -aire,  $T_s = mT_b$  ;
- L'efficacité spectrale  $\eta = D/B = \log_2 M = m$  (en bit/s/Hz) est le débit utile transmis par unité de bande spectrale occupée pour une modulation à  $M$  points. Si un code de rendement  $R$  est associé à la modulation, l'efficacité spectrale devient  $\eta = R \log_2 M$  et on entrevoit ici l'intérêt de l'association de codes à rendement élevés avec des modulations à grand nombre d'états.

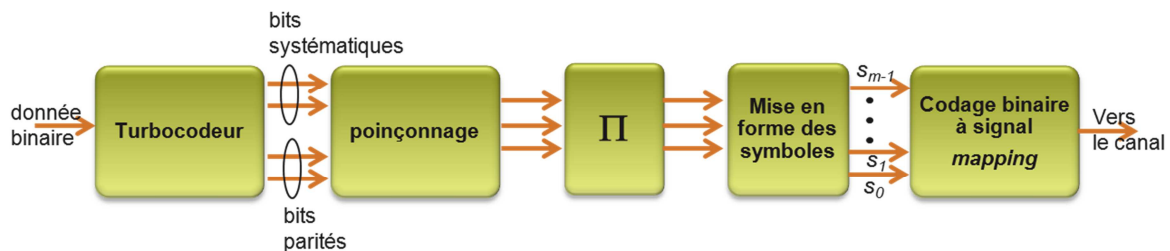
De manière générale, l'association codage-modulation a gagné en performance à partir des années 80 lorsque les travaux d'Ungerboeck [G-UNG82] ont montré la possibilité d'effectuer conjointement cette opération à l'aide de modulations codées en treillis (TCM pour « *trellis coded modulation* »). Il s'agit alors de représenter le codeur et la modulation par un treillis unique. L'application de cette méthode aux turbocodes (TTCM pour « *turbo trellis coded modulation* ») par Robertson [G-ROB95], Benedetto [G-BEN96] donne d'excellents résultats en termes de correction : pour un TEB de  $10^{-5}$ , on se rapproche à 0,3 dB de la limite théorique ! Mais la structure est peu flexible car un nouveau code

doit être défini pour chaque rendement de codage. Nous choisissons par la suite de travailler avec la méthode décrite dans [G-LEG95] à savoir l'approche *pragmatique* qui dégrade un peu les performances (entre 0,3 et 0,5 dB) mais permet une intégration bien plus aisée.

#### 4.1.1 Modulation turbocodée : méthode pragmatique

Considérons le schéma de la Figure 4-1 représentant l'association codeur-modulation dans le cadre de la méthode pragmatique. L'émetteur est constitué de fonctions élémentaires.

- Le turbocode unique est défini par l'application ou le cahier des charges,
- Le poinçonnage permet d'obtenir le nombre de bits nécessaire pour le rendement visé. En pratique, le motif de poinçonnage est en général périodique ou quasi-périodique.
- La fonction d'entrelacement  $\Pi$  assure la décorrélation des données, elle n'est pas indispensable sur canal gaussien mais sur un canal à évanouissement, elle assure que les bits issus d'un même instant n'appartiennent pas au même symbole émis sur le canal.
- La mise en forme des symboles placent les bits issus du turbocodeur par groupes de  $m$  bits avant leur conversion en symbole de modulation. Il y a plusieurs stratégies de construction :
  - Schéma A : les places les mieux protégées seront associées prioritairement aux bits systématiques ;
  - Schéma Y : les places les mieux protégées seront associées prioritairement aux bits de redondance ;
  - Schéma mixte : une fraction des bits de redondance sera affectée aux places les mieux protégées.
- Le codage binaire à signal communément appelé, selon la terminologie anglo-saxonne, « *mapping* », est en général de type Gray (i.e. qu'un seul bit change entre deux symboles voisins minimisant le nombre d'erreurs binaires).



**Figure 4-1** : schéma de principe de l'émetteur dans le cas de l'association pragmatique d'un turbocode et d'une modulation à  $M=2^m$  états.

#### Exemple : association pragmatique MAQ16 et turbocode double binaire 16 états.

La constellation et un *mapping* de type Gray de la modulation d'amplitude sur 2 porteuses en quadrature (MAQ) à 16 états sont représentés par le schéma de la Figure 4-2. En calculant la probabilité d'erreur de chacune des 4 positions dans le symbole [G-CON04], on détermine que dans ce cas, les places  $s_2$  et  $s_0$  sont mieux protégées que les places  $s_3$  et  $s_1$ . On peut aussi le remarquer sur le schéma, car les bits  $s_2$  et  $s_0$  du symbole sont fixes dans chaque quadrant contrairement aux bits  $s_3$  et  $s_1$ .

Dans l'exemple, les trames sont de 54 octets. Cela correspond à  $N=216$  couples  $X_1X_2$  de données systématiques et  $NY=2N(1-R)/R$  données de redondance qu'il faudra transmettre par paquets de 4 bits soit  $N/2R$  symboles MAQ16.

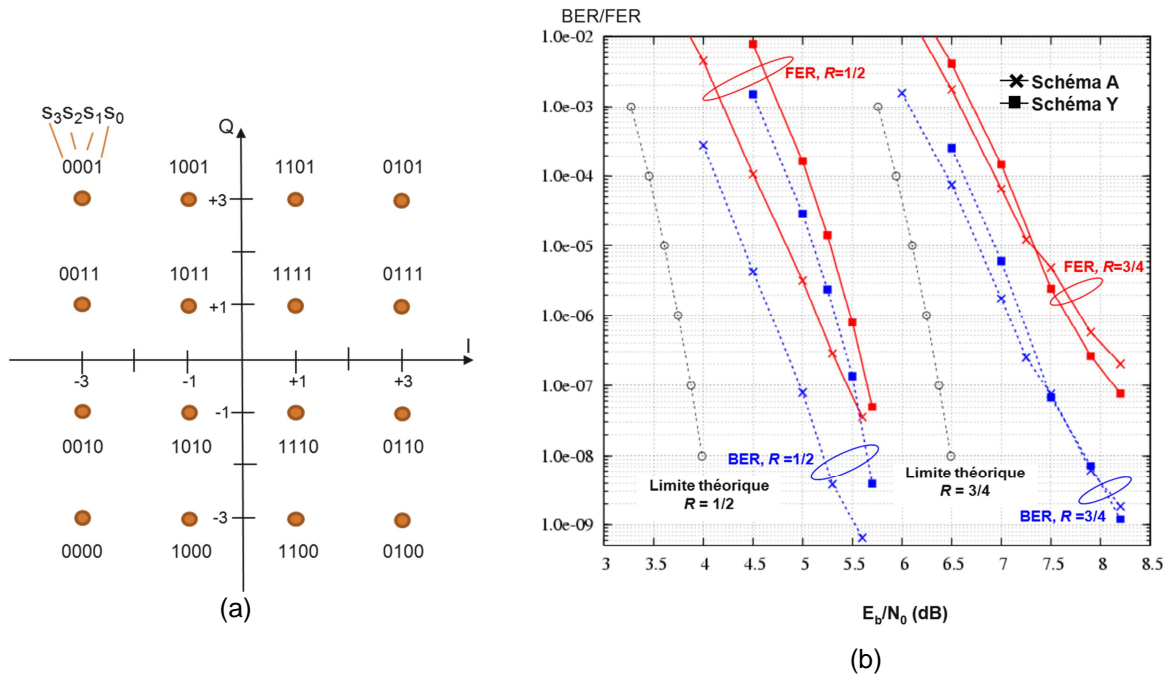
- Si le rendement est  $R=1/2$ , il y a 216 redondances  $Y_1$  et 216 redondances  $Y_2$  à transmettre et 216 symboles
- Si le rendement est  $R=3/4$ , il y a 72 redondances  $Y_1$  et 72 redondances  $Y_2$  à transmettre.

Le tableau ci-après résume la construction des symboles pour un schéma de type A et un schéma de type Y. On peut noter que lorsque le rendement augmente, tous les bits systématiques ne peuvent être mis aux places les mieux protégées dans un schéma A car le nombre de symboles émis sur le canal n'est pas suffisant pour absorber les  $N$  couples de bits systématiques.

**Tableau 2** : affectation des bits systématiques et de redondances dans les symboles MAQ16

Rendement	Nb de symboles émis	Construction des symboles émis pour un schéma A	Construction des symboles émis pour un schéma Y
1/2	216 (i=1 à 216)	$S_3S_2S_1S_0(i)=Y_1(i)\underline{X_1(i)}Y_2(i)\underline{X_2(i)}$	$S_3S_2S_1S_0(i)=X_1(i)\underline{Y_1(i)}X_2(i)\underline{Y_2(i)}$
3/4	144 (i=1 à 36)	$S_3S_2S_1S_0(4i-3)=X_2(6i-5)\underline{X_1(6i-5)}Y_1(6i-5)\underline{X_1(6i-4)}$ $S_3S_2S_1S_0(4i-2)=Y_2(6i-5)\underline{X_2(6i-4)}X_2(6i-3)\underline{X_1(6i-3)}$ $S_3S_2S_1S_0(4i-1)=X_2(6i-2)\underline{X_2(6i-1)}Y_2(6i-3)\underline{X_1(6i-2)}$ $S_3S_2S_1S_0(4i) =Y_1(6i-3)\underline{X_2(6i)}X_1(6i)\underline{X_1(6i-1)}$	$S_3S_2S_1S_0(4i-3)=X_2(6i-5)\underline{X_1(6i-4)}X_1(6i-5)\underline{Y_1(6i-5)}$ $S_3S_2S_1S_0(4i-2)=X_2(6i-4)\underline{X_2(6i-2)}X_2(6i-3)\underline{Y_2(6i-5)}$ $S_3S_2S_1S_0(4i-1)=X_1(6i-3)\underline{X_1(6i-1)}X_1(6i-2)\underline{Y_2(6i-3)}$ $S_3S_2S_1S_0(4i) =X_2(6i-1)\underline{X_2(6i)}X_1(6i)\underline{Y_1(6i-3)}$

Les résultats de simulation visibles Figure 4-2 montre que l'écart entre les deux constructions est d'autant plus grand que le nombre de bits de redondance transmis est élevé, i.e. que le rendement est faible : pour un BER=10<sup>-4</sup>, on observe 0,9dB si R=1/2 et seulement 0,2dB si R=3/4. Pour les très faibles taux d'erreurs, un schéma de type Y sera plus intéressant. La raison n'est pas évidente ni facilement démontrable, mais il semble d'après les observations faites qu'à faible taux d'erreur, les séquences erronées contiennent plus de bits de redondances que de bits systématiques. Il y aurait donc bien un bénéfice réel à mieux les protéger.



**Figure 4-2** : Association pragmatique modulation MAQ16 et turbocode double-binaire 16 états : constellation, *mapping* (a) et performance (b) dans le cas d'une transmission de blocs de 54 octets sur canal gaussien. R= 1/2 et 3/4. Max-Log-MAP, 8 itérations de décodage (extrait de [P-BER07])

Nous avons aussi associé des constellations de type MAQ16 avec les structures de turbocodes 3D [T-KBA11] et les résultats obtenus sont très intéressants on obtient un gain à la fois en convergence et en distance.

## 4.1.2 **Projet MHOMS**

Le projet MHOMS pour « Modem for High-Order Modulation Schemes » a été un projet financé par l'Agence Spatiale Européenne (ESA) dont l'objectif était la définition et la réalisation d'un démonstrateur de modem numérique reconfigurable au vol, pour liaisons satellitaires à haut débit (jusqu'à 1 Gbit/s pour certaines configurations, 8 Mbit/s pour la voie retour) couvrant une large gamme d'efficacités spectrales (de 0,5 à 5,4 bit/Hz/s). Les contraintes de performances requises pour l'ensemble des modes opérationnels étaient très sévères : performances de correction à 1 dB des limites théoriques, sans changement de pente significatif jusqu'à  $10^{-6}$  de taux d'erreurs de trames [P-BER04].

Notre mission lors de ce projet consistait à proposer un schéma de modulation turbocodée satisfaisant les contraintes de performance souhaitée pour les 3 modulations suivantes : MDP4, MDP8, 16APSK (modulation à déplacement d'amplitude et de phase à 16 états).

Nous avons donc proposé une association pragmatique utilisant un code double-binaire 16 états défini pour l'occasion et appelé turbo- $\Phi$ . Ce projet a demandé de nombreuses simulations, car il a fallu valider 20 configurations de transmission pour 7 tailles de blocs d'information (entre 128 et 3008 bits) et des rendements de codage variant entre 1/3 et 0,65278.

Pour décrire plus précisément ce projet, je donne ici l'article publié au workshop ESA [P-KER04] dans lequel on retrouve, la définition du turbocode, les paramètres de l'entrelacement mis en œuvre, les motifs de poinçonnage requis pour obtenir les différents rendements (parfois assez exotiques), et la construction des symboles à transmettre.

### **Turbo Codes: a flexible solution for adaptive coded modulation.**

Sylvie Kerouédan, Catherine Douillard, Claude Berrou

*GET-ENST Bretagne*

*CS83818*

*29238 Brest Cedex 3*

*France*

*Email: Sylvie.Kerouedan@enst-bretagne.fr*

#### **ABSTRACT**

This paper will focus on recent results concerning the flexibility of turbo codes associated with high order modulations. We present a unique code, nicknamed Turbo $\Phi$ , which can be used for different spectral efficiencies and in association with different modulations. We provide simulation results in the case of QPSK, 8 PSK, and 12+4 APSK modulation. The results shown here have been simulated in the context of the "Modem for High-Order Modulation Schemes" (MHOMS) project supported by ESA in collaboration with Alenia Spazio.

#### **INTRODUCTION**

Since their invention in 1993 [1], turbo codes have sometimes had the false reputation of being rigid. Our purpose here is to demonstrate that with one unique couple encoder/decoder, whatever the block size and whatever the high order modulation, it is possible to target frame error rate (FER) below  $10^{-6}$ - $10^{-7}$  without any change in the slope of the FER curve. The flexibility of the proposed code offers numerous possibilities of application for one circuit, especially as an intrinsic parallelism can be used to limit the complexity of the circuit to reach the good performance shown.

We first study classical modulations such as QPSK and 8-PSK, then we validate the results on 16-APSK modulation. The paper begins with a description of the encoder and decoder used. The next section describes the association of code and modulation, then we give some simulation results.

#### **DESCRIPTION OF THE TURBO CODE**

## The Encoder

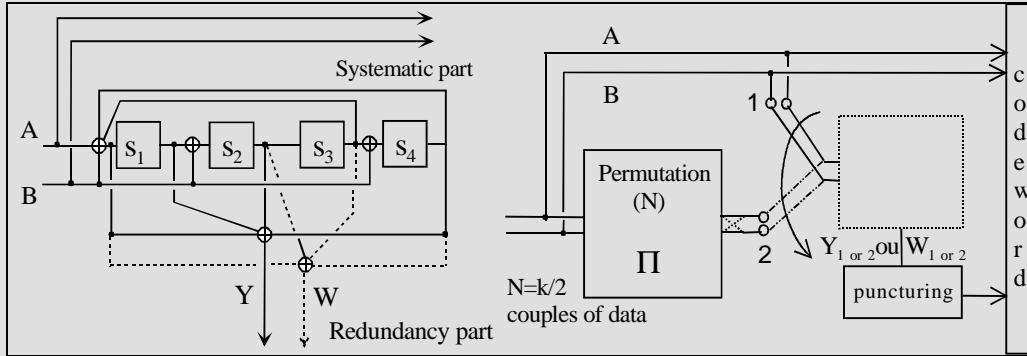


Figure 1: The encoder (when  $R \geq 1/2$ , only Y, or else Y and W)

The encoder is a parallel concatenation of two 16-state duo-binary recursive systematic convolutional (RSC) encoders, fed by blocks of  $k$  bits ( $N = k/2$  couples).  $N$  is not a multiple of 15, and must be a multiple of 4, because of the permutation law. Both component encoders have identical features (Fig. 1):

- 16-state duo-binary convolutional code;
- polynomials 23 (recursivity, period 15), 35 (redundancy);
- first bit (A) on tap 1, second bit (B) on taps 1,  $D$  and  $D^3$ ;
- circular termination for both component encoders [2], *i.e.* the trellis can then be viewed as a circle, without any discontinuity in the state transition..

In order to proceed with  $1/3 \leq R < 1/2$ , a second redundancy symbol, denoted W, is generated for the two component encoders by the path indicated with dotted lines in Fig.1, and corresponding to generator polynomial 27.

The encoding of a block is performed according to the following sequence:

- calculating the circulation state  $S_c$  in the natural order ( $S_c$  is the initial state assigned to a convolutional encoder which guarantees that the final state, after encoding, is also  $S_c$  [2]);
- encoding in the natural order (switch in position "1"), possible puncturing of redundancy  $Y_1$  (or  $W_1$ );
- calculating the circulation state in the permuted order;
- encoding in the permuted order (switch in position "2"), possible puncturing of redundancy  $Y_2$  (or  $W_2$ ).

Table 1: Permutation parameters for different block size and minimum Hamming distances estimated by the error impulse method for  $R=1/3$ ,  $1/2$  and  $2/3$ .

Block size	$d_{\min}$			Permutation parameters				
	$R=1/3$	$R=1/2$	$R=2/3$	P	Q0	Q1	Q2	Q3
128	19	11	8	19	1	3	8	1
456	34	20	12	23	1	11	2	3
880	38	21	13	49	1	9	2	6
1304	40	26	17	107	2	10	15	1
1504	45	27	17	43	1	1	1	2
1728	46	26	17	67	2	4	13	5
3008	46	29	20	53	2	1	2	2

### Permutation Law

The choice of the permutation is often a critical point due to the trade-off it requires.

- Regular permutation is quite appropriate for non-composite error patterns.
- With respect to composite patterns, some disorder has to be instilled.
- The simplicity of the permutation law is essential to enable the on-the-fly configurability of the encoder and decoder.

As explained in [3], a quasi regular permutation may be sufficient to obtain good minimum Hamming distances (MHD) whatever the block size.

$i$  ( $i = 0, \dots, N-1$ ) is the couple address in the natural order;  $j$  ( $j = 0, \dots, N-1$ ) is the couple address in the permuted order.

- if  $j = 0 \pmod{4}$ , then  $Q = 0$ ;
- if  $j = 1 \pmod{4}$ , then  $Q = 4Q_1$ ;
- if  $j = 2 \pmod{4}$ , then  $Q = 4Q_0P + 4Q_2$ ;
- if  $j = 3 \pmod{4}$ , then  $Q = 4Q_0P + 4Q_3$ .

**8-state**

Finally, 
$$i = \Pi(j) = Pj + Q + 13 \pmod{N} \quad (\text{eq.2})$$

$P$  is an integer, relatively prime with  $N$ .  $Q_0, Q_1, Q_2$  and  $Q_3$  are small integers (typically from 0 up to 16). Equation (eq.2) satisfies the "odd-even" rule ( $i$  and  $j$  do not have same parity). The different parameters are optimized with the error impulse method (EIM)[4], an original method that allows the minimum distance of a turbocode to be quickly estimated. Table 1 provides some parameters in different cases of block sizes. In addition to the inter-symbol permutation defined by (eq.1) and (eq.2), intra-symbol permutation may be performed according to the draughtboard principle.

If  $j = 1 \pmod{2}$ , then invert (A,B) (i.e. (A,B) becomes (B,A)); (eq.3)

**Puncturing Pattern**

The puncturing patterns are identical for both component encoders of TurboΦ. If  $R \geq 1/2$ , the puncturing operation is performed on redundancy Y. If  $R < 1/2$ , the puncturing operation is performed on redundancy W. To achieve any coding rate quasi-regular puncturing patterns are chosen. In these patterns (shown in fig.2), "1" means puncturing, "0" means non-puncturing and "P", possible puncturing. Every  $L$  places ( $L = 2, 4, 8$  or  $16$ ), the parity bits are systematically transmitted. The P places are decided via an accumulator. This adds an increment  $I_p$ , which depends on the target rate, to the previous value of the accumulator. If this value is greater than 1, P is set to 1, otherwise P is set to 0. Then only the fractional part is kept in the accumulator. With this method, very different rates were implemented, for example  $1/3, 0.56250$  or  $0.43519$ , etc...

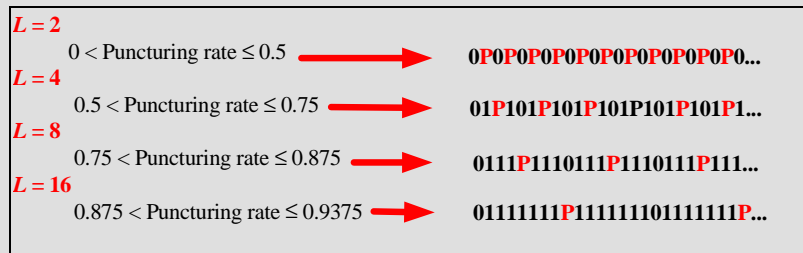


Figure 2. Puncturing patterns for different puncturing rates.  
 "1": parity bit punctured, "0": parity bit transmitted, "P": possible puncturing.

**The Decoder**

The difference between the full Log-MAP and the Max-Log-Map algorithms is less than 0.1dB when working at low error rates. All the simulations are made with a quaternary decoder using the simplified Max-Log-MAP decoding algorithm. This runs on symbols with 4 Log-Likelihood Ratios (LLRs) corresponding to the 4 possible values of the information couples, and also produces extrinsic information on 4 levels (which can be reduced to 3, after normalization). The decoding performance depends on the values of the peak extrinsic information denoted  $Z_{\max}$ , and on the feedback gain (the multiplying factor for extrinsic pieces of information, denoted  $\gamma$ ):

- Because minimum Hamming distances (MHDs) can be rather large for low coding rates, we recommend raising this peak value to  $8.V_{\max}$ , where  $V_{\max}$  is the peak absolute value of the decoder input symbols. Lower values could have impairing effects at low error rates, especially for long blocks and low coding rates. In the practical implementation of the turbo decoder, the  $8.V_{\max}$  limitation allows quaternary extrinsic information to be quantized with 8 bits, if the channel samples have 6-bit quantization. Nevertheless, for high coding rates, the peak value of extrinsic information can advantageously be limited to  $2.V_{\max}$  or  $4.V_{\max}$ .
- We took the feedback gain  $\gamma$  equal to 0.5 for the first two iterations, 0.75 or 0.85 for the following ones, except the last one which has a feedback gain of 1. The latter value enables the decoder to profit from the MHD to the full. For the intermediate iterations, choosing  $\gamma = 0.75$  will favour the

Bit Error Rate, while choosing 0.85 will favour the Frame Error Rate. Nevertheless, for short blocks (*i.e.* 57 bytes), a feedback gain of 0.75 is preferable for intermediate iterations.

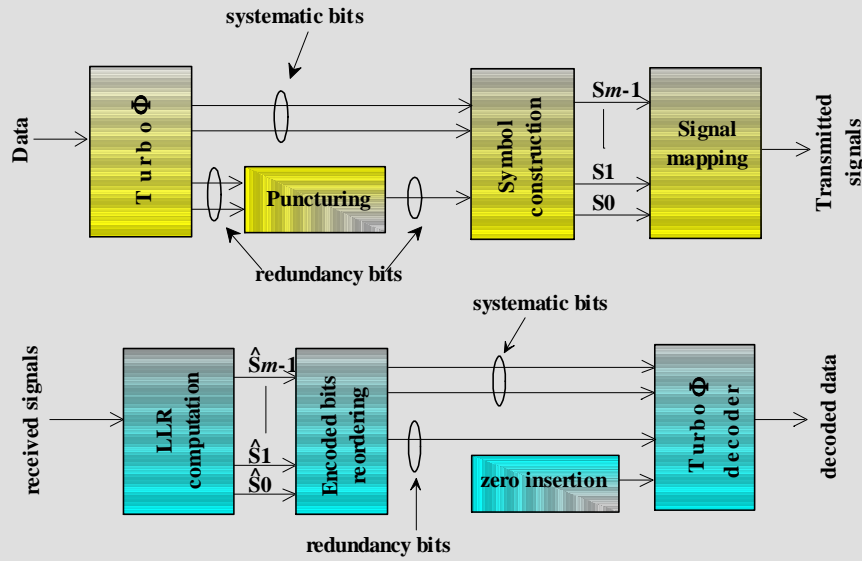


Figure 3: Transmitter and receiver in a pragmatic turbo coded modulation scheme for transmission over an AWGN channel.

## MODULATION

The general transmitter and receiver structures proposed for the all the cases simulated are shown in Fig. 3, where the encoder and decoder, are described in the previous section. The best turbo code/modulation scheme for gaussian type channel is the so-called turbo trellis coded modulation (TTCM) scheme as described in [5]. But to authorize high flexibility in the turbo coded modulation, one has to employ sub-optimal schemes, as in the so-called “pragmatic” approach [6]:

The same turbo encoder and decoder are used for all the possible associations with the different modulations. The required coding rate is achieved by puncturing some parity check bits at the encoder output.

The mapping with modulation constellations calls for standard Gray encoding. (“Signal Mapping” function in Fig.3)

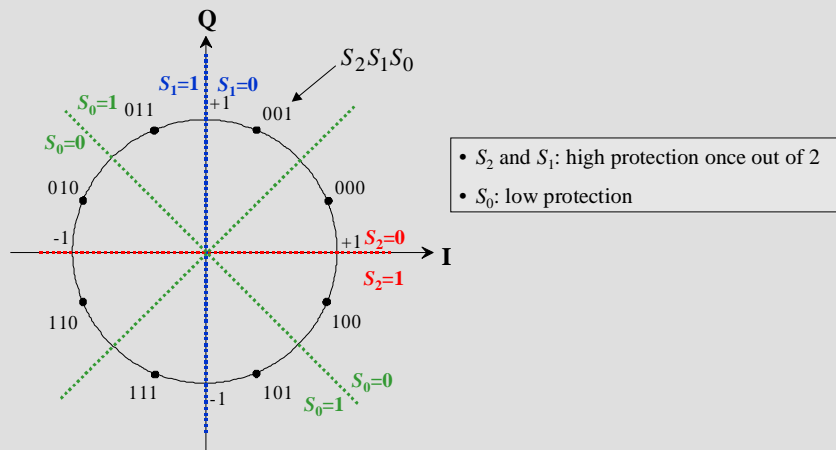


Figure 4: Gray mapping for a 8-PSK modulation

## Symbol Construction Strategy

For a modulation with order greater than 4, not all bits are equally protected by the modulation. Fig. 4 shows the 2 levels of protection in the case of a Gray mapping in 8-PSK modulation. The symbol construction strategy involves the organization of the symbol contents such that the protection level of each parity-check bit is under control. Two basic strategies can be defined:

**Scheme X:** the parity-check bits are associated with the less protected bits as much possible.



**Scheme Y:** the parity-check bits are associated with the better protected bits as much as possible.

Scheme X provides better performance at low and medium error rates but scheme Y presents a better asymptotic behaviour. To target a frame error rate below  $10^{-6}$ - $10^{-7}$ , an empirical symbol construction strategy is applied in order to reach the best compromise between convergence and asymptotic behaviour.

For coding rates  $R < 1/2$ , all the systematic bits are associated with the better protected bits in the modulation symbols, whenever possible.

For coding rates  $1/2 < R \leq 2/3$ , around a third of the better protected bits in the modulation symbols are associated with parity bits, whenever possible.

## SIMULATION RESULTS

As explained in [7], the basic premise is to notice that a good code for QPSK modulation is a good code for high order modulation. So, as a first step, we validate the choice of the permutation parameters for all the required rates of the MHOMS project with QPSK simulation as shown in Fig.5. Performance of TurboΦ is around 0.7dB less than FER theoretical limits [8]. The peculiar attention given to the permutation rule, puncturing, peak value of extrinsic information, feedback gain and symbol modulation construction authorizes good performance whatever the block size and whatever the rate in the case of QPSK modulation. Then we implement other modulations such as 8-PSK and 12+4-APSK. As shown in fig.6 for 8-PSK modulation and different block sizes, the results are still good. The difference between the simulated performance and the theoretical limits at FER =  $10^{-6}$  varies from 1.0 to 1.15 dB. In the case of 16-APSK (fig.7), a second interleaver is required to avoid an error floor around FER= $10^{-5}$ , with a slight loss of convergence (less than 0.1dB). Thus at FER= $10^{-6}$ , the difference between the simulated performance and the theoretical limits is about 1.25 dB, without any change of slope.

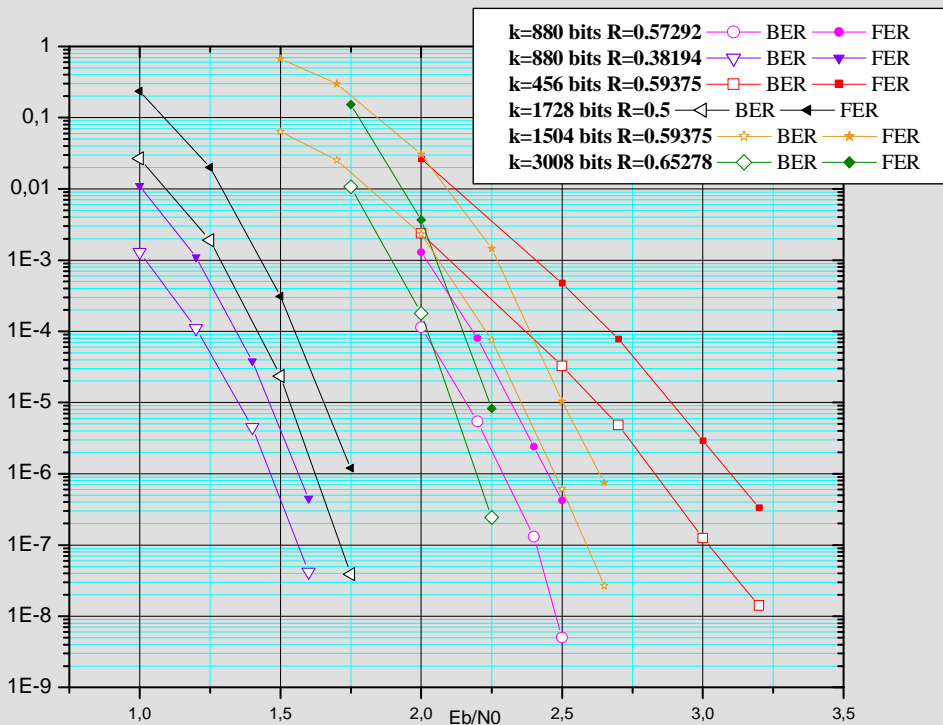


Figure 5: Turbocoded QPSK modulation simulation results on an AWGN channel, for different block sizes and rates. Max-Log-MAP component algorithm, 6-bit quantization and 8 iterations.



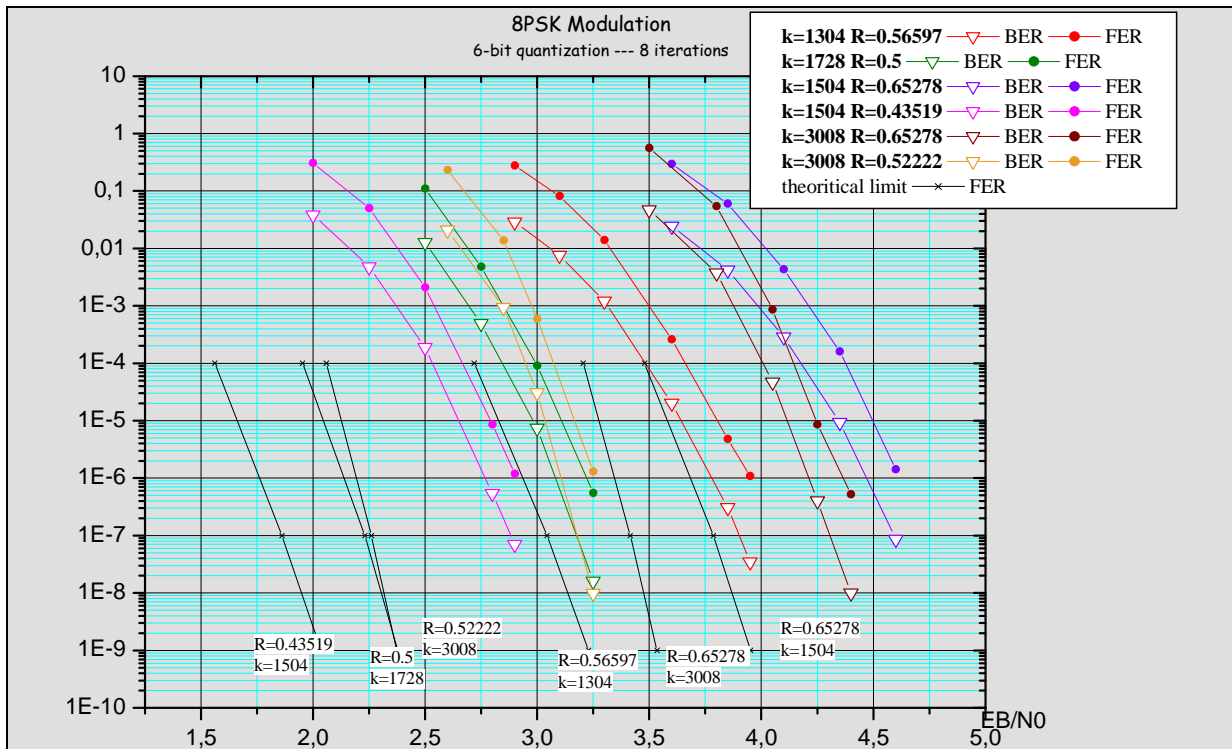


Figure 6: Turbocoded 8-PSK modulation simulation results on an AWGN channel, for different block sizes and rates compared to theoretical limits. Max-Log-MAP component algorithm, 6-bit quantization and 8 iterations

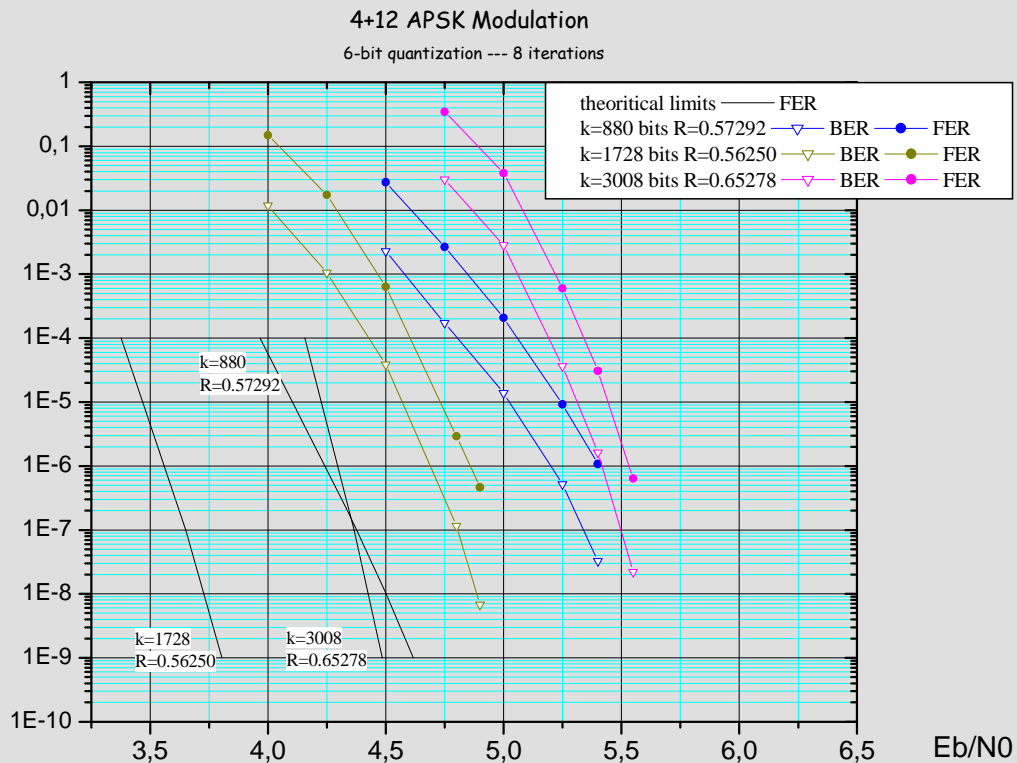


Figure 7: Turbocoded 16 APSK modulation simulation results on an AWGN channel, for different block sizes and rates. Max-Log-MAP component algorithm, 6-bit quantization and 8 iterations.

## CONCLUSION

What is important in this paper is the good performance obtained in the adaptive association of the proposed turbo code and different high order modulations, whatever the required target frame error rate down to FER~10<sup>-10</sup>

<sup>7</sup>. This demonstrates that the flexibility offered by the pragmatic association of the turbo code and any modulation considered in the study, pays off without any significant performance deterioration. This results are particularly true in the case of short and medium blocks, but results encourage us to continue looking for the good parameters in case of long blocks. Even if it is not our purpose here, it is worth noticing that the complexity of such a flexible turbo code is reasonable. In this study, we also demonstrate that a natural parallelism provided by the use of circular code and the permutation rules can be implemented without increasing memory-size [9].

## REFERENCES

- [1] C. Berrou, A. Glavieux, P. Thitimajshima, "Near Shannon limit error-correcting coding and decoding : turbo-codes". *IEEE proc. ICC'93, Geneva, May 1993*.
- [2] C. Weiss, C. Bettstetter, S. Riedel and D. J. Costello, "Turbo decoding with tail-biting trellises," *URSI International Symposium on Signals, Systems, and Electronics, ISSSE 98, Pisa, Italy, Oct. 1998, pp. 343-348*.
- [3] C. Berrou, Y. Saouter, C. Douillard, S. Kerouédan and M. Jézéquel, "Designing good permutations for turbo codes: towards a single model" *ICC'04, Paris, June 2004*.
- [4] C. Berrou, S. Vaton, M. Jézéquel and C. Douillard, "Computing the minimum distances of linear codes by the error impulse method", *Proc. of GLOBECOM'02, Taipei, Taiwan, Nov. 2002*
- [5] P. Robertson and T. Worz, "Bandwidth-efficient turbo trellis-coded modulation using punctured component codes", *IEEE Journal on Selected Area in Communications, pp. 206 – 218, Feb. 1998*.
- [6] S. Le Goff, A. Glavieux, and C. Berrou, "Turbo-codes and high spectral efficiency modulation," *ICC '94, SUPERCMM/ICC '94, Conference Record pp. 645 – 649, vol.2, 1994*
- [7] C. Berrou, E.A. Maury and H. Gonzalez, "Which minimum Hamming distance do we really need?", *Proc. of 3<sup>rd</sup> Int'l Symposium on Turbo Codes & Related Topics, pp. 141-148, Brest, France, Sept. 2003*.
- [8] A java tool to calculate theoretical limits in function of block size and target frame error rate is available at the address: [www-elec.enst-bretagne.fr/turbo/LIMIT/](http://www-elec.enst-bretagne.fr/turbo/LIMIT/)
- [9] MODEM for High-Order Modulation Schemes (MHOMS) -- Contract ESA-Alenia Spazio 16593/02/NL/EC -- Phase 1, WorkPackage 1415 -- TURBOΦ for the reverse link -- Datasheet

### 4.1.3 Bilan

Il est parfois difficile de protéger toutes les informations sensibles, ce qui est pénalisant dans le cas de transmissions difficiles, typiquement sur les réseaux mobiles. Les travaux de C. Abdel Nour et C. Douillard [G-ABD08] ont permis d'optimiser plus avant l'association conjointe code/modulation à travers la constellation tournée. Cette technique consiste à transmettre deux copies de l'information à deux instants séparés ce qui permet de réduire la sensibilité aux conditions de transmission. La simplicité de la technique et sa redoutable efficacité en ont fait une technique rapidement adoptée dans les standards de diffusion numérique terrestre (DVB-T2) et télévision mobile (DVB-NGH).

## 4.2 TELEPHONIE DE 3<sup>EME</sup> GENERATION

À partir des années 60, la notion de téléphone mobile arrive avec les premiers téléphones de voiture : il fallait demander la ligne (unique) à une standardiste qui vous mettait en contact avec votre correspondant bloquant la ligne pour tous les autres abonnés. Dans les années 70, le service s'améliore en permettant l'utilisation de plusieurs canaux en simultané.

La première communication entièrement mobile (avec un appareil indépendant d'une voiture ou d'une valise) a lieu entre Martin Cooper, directeur de la division communication de Motorola, et son rival Joel Engel des Bell Labs, le 4 avril 1973.

Dans les années 70-80, la téléphonie mobile butte encore sur le volume du matériel et le coût de l'abonnement, les téléphones de 1<sup>ère</sup> génération sont donc pour la plupart des téléphones de voiture. On peut citer l'exemple de Radiocom 2000 en France :

- Lancement en 1986
- Fonctionne dans la bande des 400Mhz
- Technologie numérique pour la connexion et la gestion des appels
- Modulation analogique pour la voix
- Utilise la notion de téléphonie cellulaire

- Bonne couverture du territoire
- Compte jusqu'à 60000 abonnés en 1988

L'apparition d'une 2<sup>ème</sup> génération de téléphone, totalement numérique signe la fin de la 1G. Le passage tout numérique (voix échantillonnée, numérisée et transmise puis re-synthétisée au niveau de la réception) a permis de réduire considérablement la taille des terminaux et leur prix, permettant au plus grand nombre de s'équiper. L'ère de la téléphonie mobile est née avec les standards

- GSM (Global System for Mobile communication) principalement en Europe sur les bandes 900Mhz et 1800Mhz, et aux États-Unis sur la bande 1900Mhz ;
- CDMA (*Code Division Multiple Access*) mettant en œuvre une technique d'étalement de spectre ;
- TDMA (*Time Division Multiple Access*) mettant en œuvre une découpe temporelle.

La généralisation de la 2G (on comptait 1,2 milliards d'abonnés en 2002) a suscité de nouveaux services et de nouveaux besoins, il fallait alors permettre de transférer plus de données dans de bonnes conditions. Des extensions ont donc été proposées pour améliorer les débits : GPRS (*General Packet Radio System*), EDGE (*Enhanced Data Rates for Global Evolution*). Ces évolutions ont permis de lancer des services qui ont enrichi l'offre mobile. Fin 2007, 50% de la population mondiale est équipée d'un portable.

Début des années 2000, le standard de 3<sup>ème</sup> génération, UMTS (*Universal Mobile Telecommunications System*) a été défini pour continuer le développement des applications mobiles (internet, télévision, vidéo etc...) en augmentant le nombre d'utilisateurs pouvant téléphoner simultanément (environ 3 fois plus d'appels car elle exploite une bande plus large entre 1900 et 2200 Mhz) et les débits de transfert, en théorie jusque 2Mbit/s à partir d'un lieu fixe et 384kbits/s en mouvement.

La 3G n'est pas encore totalement déployée, avec ses coûts de développement sont colossaux, que la 4G pointe le bout de son nez avec des évolutions à l'UMTS, comme le HSDPA (*High Speed Downlink Package Access*). Les licences pour l'attribution des fréquences devraient bientôt être mises en ventes par les états, à quel coût ? Nul ne le sait encore à la date d'aujourd'hui.

Après ce bref historique (que j'ai eu l'occasion de présenter lors de la semaine de la science à Locmaria-Plouzané en février 2011), je vais résumer les travaux de thèse de Makram Touzri [T-TOU07] avec qui j'ai été amenée à travailler sur l'implantation de détecteurs multi-utilisateurs CDMA pour une application à l'UMTS.

#### 4.2.1 Détection multi-utilisateurs

Pour autoriser l'accès de plusieurs utilisateurs au système de communication, il faut pouvoir les différencier à la réception. Parmi les techniques mises en œuvre pour transmettre les informations concernant différents utilisateurs, nous trouvons la répartition en fréquence (FDMA), la répartition en temps (TDMA) et la répartition par code (CDMA).

- L'accès multiple de type FDMA permet de séparer les utilisateurs en leur affectant des bandes de fréquences distinctes. C'est une technique qui est très utilisée car elle est assez simple à mettre en œuvre, génère peu d'interférences entre utilisateurs pour peu que les fréquences soient bien séparées. Et c'est là son principal inconvénient, car la fréquence est une denrée rare.
- L'accès multiple de type TDMA joue sur une découpe d'une trame temporelle de durée fixe en intervalle de temps de même durée, le *time slot*. Les utilisateurs se voient attribuer un slot dans chaque trame tant que dure sa communication. Cette technique intéressante du point de vue du nombre d'utilisateurs et de l'autonomie du mobile nécessite un synchronisme exemplaire difficile à obtenir et réduit le débit à moins d'augmenter la bande passante.
- L'accès multiple de type CDMA permet l'émission des signaux des différents utilisateurs de la cellule simultanément et à la même fréquence. L'idée mise en œuvre est la transformation d'une bande étroite en un signal étalé en fréquence. Les avantages de cette structure sont entre autre une faible puissance d'émission, une immunité par rapport aux brouilleurs, une flexibilité des débits transmis au prix d'un compromis sur le débit des utilisateurs actifs, d'une fonction d'annulation d'interférence, d'une synchronisation au niveau de la station de base. Le

principe d'étalement de spectre est décrit dans l'article [P-KER10] reproduit au paragraphe 4.2.2.

Une fois que plusieurs utilisateurs ont accédé au système de communication, il faut pouvoir les distinguer à la réception et récupérer les messages entiers correspondants. C'est l'opération de détection qu'on peut faire séparément avec des performances médiocres ou simultanément avec plus de réussite. C'est Verdu [G-VER98] qui pose les principes de la détection multi-utilisateurs dans le cas du CDMA en utilisant au mieux les caractéristiques du signal reçu, des signaux émis (i.e. le code affecté) et du canal (trajets multiples). Cette opération de détection est réalisée dans la station de base car elle nécessite la connaissance de tous les codes affectés aux utilisateurs. Il y a différents types de détection comme le montre le schéma de la Figure 4-3.

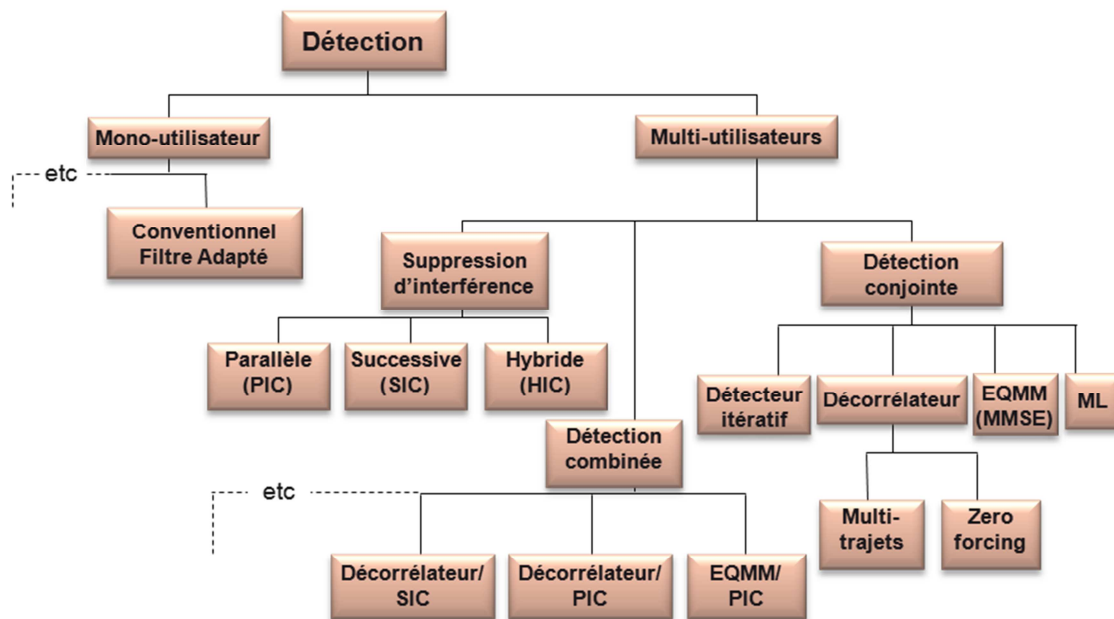


Figure 4-3 : Classification des techniques de détection pour un système DS-CDMA [T-TOU07]

Lors des travaux de thèse de Makram Touzri, nous avons comparé des détecteurs multi-utilisateurs à suppression d'interférence qui offraient un bon compromis performance/complexité. Le SIC (*successive interference cancellation*) présente en particulier une stabilité de convergence et une bonne résistance à la présence d'un utilisateur émettant à forte puissance. C'est cette structure que nous choisissons ensuite d'implanter pour réaliser l'opérateur de détection et décodage conjoint sur circuit.

## 4.2.2 Turbo CDMA

La détection multi-utilisateurs optimale se fait en générale par des algorithmes complexes difficilement implantables sur circuit. Mais il faut se rappeler que la détection doit se faire dans un système de communication et qu'aujourd'hui tous possèdent un code correcteur d'erreur. Il a été montré dans [G-GIA96] l'intérêt de l'échange itératif « *principe turbo* » entre détecteur et décodeur. Plusieurs associations sont possibles, le propos de la thèse était d'en étudier une en particulier pour l'adapter à une intégration sur circuit : intégration d'un turbo-décodeur à l'intérieur de la cellule élémentaire du détecteur SIC dont le principe a fait l'objet d'un brevet [G-SAO03], qu'on appellera *turbo-SIC*. À partir de l'algorithme SIC originel, nous avons produit une architecture circuit, puis nous avons associé cette architecture avec un turbocode. Pour déterminer si la structure est intéressante, nous avons comparé l'architecture turbo-SIC (*config3*) à une architecture composée d'un SIC suivi d'un turbo-décodeur (*config2*) et à une architecture constituée d'un détecteur conventionnel de type RAKE suivie du turbo-décodeur (*config1*). Le bilan de cette étude est résumé dans l'article reproduit ci-après que vous pouvez trouver à l'adresse <http://www.scirp.org/journal/PaperDownload.aspx?paperID=2851>.

## A turbo decoder included in a multi-user detector: a solution to be retained.

Sylvie Kerouédan<sup>1,2</sup>, Makram Touzri<sup>1</sup>, Patrick Adde<sup>1,2</sup> and Samir Saoudi<sup>1,2</sup> *IEEE Senior Member*  
1- Institut Télécom, Télécom Bretagne, UMR CNRS 3192 Lab-STICC, Technopôle Brest-Iroise,  
CS 83818, 29238 Brest Cedex 3, France  
2- Université Européenne de Bretagne (UEB), France

### Abstract

This paper deals with the presentation of different multi-user detectors in the UMTS context. The challenge is always to optimize the compromise between performance and complexity. Compared with the solution commonly used today, the rake detector, successive interference cancellation (SIC) detector has better performance despite its higher complexity. Our innovative solution proposes joining detector and channel turbo decoder to get a significant gain in terms of performance. Furthermore, when detection and decoding are implemented in a single function, complexity does not increase much.

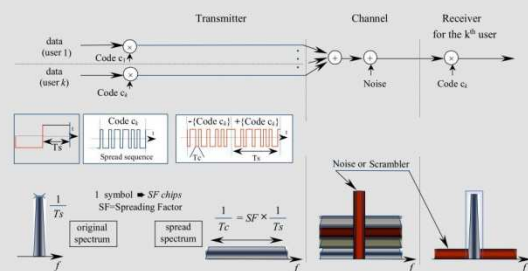
**Keywords:** CDMA, turbocode, multi-user detection, turbo-CDMA

### 1. Introduction

There is today a high demand for increasing the number of users in wireless communication systems, and sharing techniques have been implemented. When many users have to share the same spectrum resource, multi-user detection (MUD) algorithms have to be implemented in the receiver. Well-known MUD techniques use time, frequency or code division to share resources between users. In our study we focus on one technique: code division multiple access (CDMA). Figure 1 summarizes the principle of spread spectrum and code division in a CDMA system in order to give some key notations useful for reading the paper.

On the other hand, outstanding channel coding algorithms, such as turbo techniques, can reach very high data rates, or can offer the possibility of low power emission. Joining a MUD receiver and a turbo decoder in an iterative process has been seen as a good way to merge the advantages of the two techniques. This association can be done in different ways:

- ◆ separately which means doing first a few stages of SIC-receiver (Successive Interference Cancellation) and then several iterations of a turbo decoder (SIC-turbo configuration),
- ◆ ointly which means that the turbo decoder is an inner part of the SIC unit (turbo-SIC configuration).



**Figure 1: Principle of spread spectrum and code division in CDMA system**

The second proposal is very interesting in terms of performance but seems to be very complex due to the presence of a turbo decoder in the core of the SIC cell. At present time, in the UMTS uplink context, the solution generally retained in the base station is the classical rake detection followed by a bank of channel decoders. The goal of our study is to show that the detector and turbo decoder association can be competitive against the simplicity of the classical solution. We compare different architectures: the classical rake receiver (config1) [1], the SIC-turbo receiver (config2) and the turbo-SIC receiver (config3) [2]. The three architectures have been described in C language to get performance curves, and



then in VHDL to be synthesized with Synopsys Design Analyzer on ST 90nm target technology to get complexity data. This study and the results have been widely described and justified in [3].

The paper is organized as follows: in section 2 we describe the implementation of a successive interference cancellation detector; in section 3, the different associations of channel decoding and multi-user detector are explained; and the last section is dedicated to the comparisons of the different architectures.

## 2. Successive Interference Cancellation detection

### 2.1. Generalities

In a multi-user context, the goal of interference cancellation is to eliminate interference due to the current user by estimating the transmitted signal and then subtracting it from the received signal. The successive interference cancellation (SIC) detector is based on serial processing of the estimation and the interference cancellation. The SIC detector is a good compromise between performance and complexity compared with parallel or hybrid interference cancellation detectors [4].

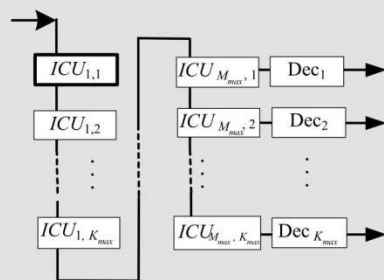


Figure 2: Classical structure of a SIC detector

SIC structure, shown in figure 2, is composed of  $M$  steps of  $K$  interference cancellation units (ICU), where  $K$  is the total number of users. Inside each ICU, we can find as demonstrated in figure 3:

- ◆ a matched filter linked to the current user  $k$ ,
- ◆ a local emitter to regenerate the interference due to the current user,
- ◆ an operator which computes the residual signal  $e_{m,k}$  after current interference cancellation.

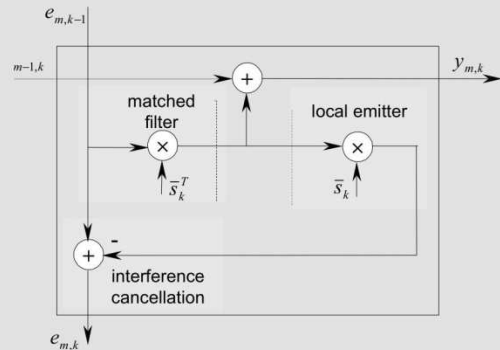


Figure 3: Synoptic of the internal structure of an ICU in the case of a transmission over a Gaussian channel

This residual signal is then sent to the following ICU <sub>$m, k+1$</sub> . The internal structure of an ICU can be more or less complex depending on whether channel decoding is implemented inside or not.

### 2.2. Implementation of an ICU

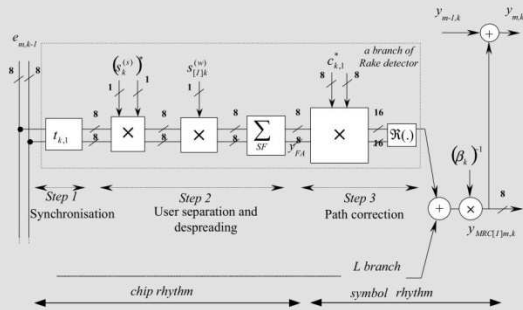
In this section, we describe the implementation of the different blocks of the ICU <sub>$m, k$</sub>  as shown in figure 2. First it is important to notice that the system is clocked either by the chip rhythm (period  $T_c$ ) or the symbol rhythm (period  $T_s$ ) (cf. figure 1).

#### 2.2.1. Matched filter block

Figure 4 shows the architecture of the matched filter. The inputs of this block for the current user  $k$  ( $k=1,2,\dots,K$ ) at the step  $m$  ( $m=1,2,\dots,M$ ) are

- ◆ the residual signal  $e_{m,k-1}$  from previous  $k-1$  user,
- ◆ the  $k$  user code (scrambling  $s_k^{(S)}$  and spreading  $s_{[L]k}^{(w)}$  codes for data link),
- ◆ the estimated channel coefficients  $c_{k,l}$ ,
- ◆ the delays  $t_{k,l}$  coming from the  $L$  channel paths.

The output of this block is the residual estimation of the received symbol. For each branch the input sequence of SF chips is multiplied by the conjugate of the scrambling code to select the current user  $k$ . The resulting sequence is then despread (step 2). A multiplication by the channel coefficients corrects the effect of the multiple paths (step 3). The result is then normalized.

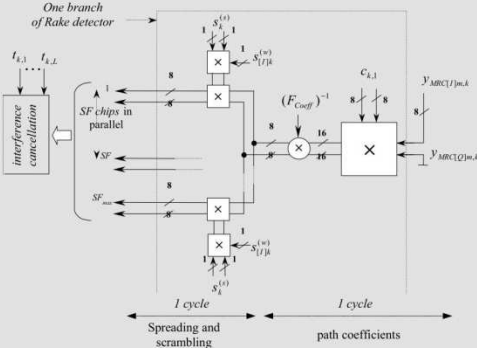


**Figure 4 : Operators and timing control of the matched filter cell**

The implementation of the block can focus either on delay (combinational architecture) or on surface (sequential architecture). The match filter complexity depends on the number  $L$  of multiple paths performed during the computation:

- ◆ the larger the  $L$ , the higher the number of gates if  $L$  branches are implemented;
- ◆ the larger the  $L$ , the slower the circuit if only one branch is implemented.

For our implementation, we choose to use only one branch.



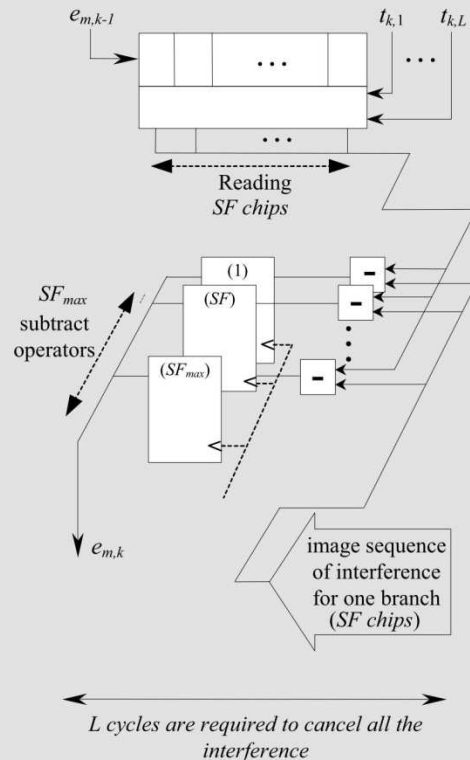
**Figure 5: Architecture of the local emitter block**

**2.2.2. Local emitter block**

This block delivers a sequence image of the interference of the current user  $k$  which is part of the residual signal at the input of ICU  $k$ . Among several architectures, we choose to implement a combinational function. In this solution, described in figure 5, a parallel process sends  $SF_k$  (spreading factor of user  $k$ ) chips to the interference cancellation block in order to take into account the multiple paths.

**2.2.3. Interference cancellation block**

This block receives the residual signal coming from the previous user  $k-1$  and the image of the interference generated by the local emitter in order to compute the residual signal of the current user  $k$ . As described in figure 6,  $SF_{max}$  operators of subtraction are implemented to compute interference cancellation during  $L$  clock cycles. Thanks to the combinational structure, this block is not very complex.



**Figure 6 : Architecture of the interference cancellation block in Gaussian channel**

**2.2.4. Time analysis of the ICU**

Depending on architecture choices, the time required to compute a data symbol can be different. In figure 7 we give the processing delays if we choose to implement sequential or combinational operators. In the analysis we consider  $L=6$  paths and a sliding window [5] of size 5. Thanks to the sliding window, we can recover the estimation of previously processed symbols to reduce the latency of the process. Thus the required number of clock cycles is 306 to process the interference cancellation.

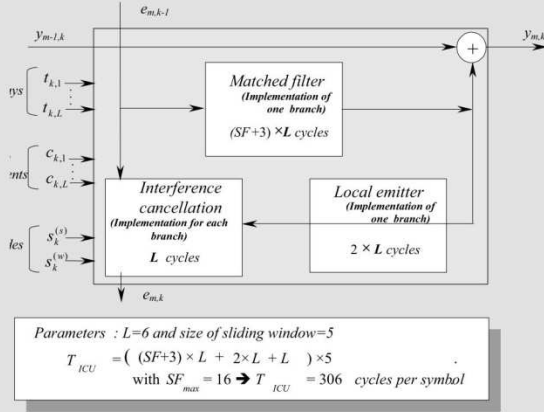


Figure 7: Timing analysis of an ICU

2.2.5. Complexity of the logic glue in the ICU

To evaluate the complexity, we describe the ICU in VHDL and then synthesize the design with Synopsys Design Analyzer. The target technology is ST microelectronics 90nm. In table 1, we give common parameters.

Table 1: Value of parameters for the implementation

Maximum multiple paths	Lmax=6
Maximum spreading factor	SFmax=16
load factor	100%

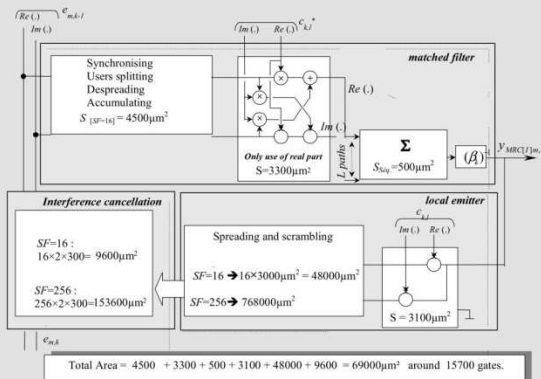


Figure 8: Complexity estimation of an ICU

Figure 8 shows the area of the different part of the ICU, taking into account the choices made for implementation. The total area of an ICU is then around 15700 gates.

2.2.6. Memory requirement for the ICU

Each ICU has to exchange data with the previous and following ICUs. As detailed in chapter 3 of [3], there are eight quantization bits for the input signal. RAM cells are required:

- ◆ MY<sub>FA</sub> stores the imaginary part and the real part of the symbol after despreading. Its size is then 2x8 bits.
- ◆ MY<sub>MRC</sub> stores the received symbol correction by channel coefficients (Y<sub>MRC</sub>). When the SIC detector is followed by a decoder, this memory stores only one symbol, thus its size is 1x8 bits.
- ◆ Me<sub>m,k</sub> contains the chips of received signals flowing along the ICU. It is updated during the interference cancellation process. Its size is a function of sliding window length (here 5) and spread factor: 5 x SF x 2 x 8 bits.
- ◆ MY<sub>m,k</sub> contains the results of the symbol detection for ICU<sub>m,k</sub>. Its size depends on implementation choices. In some configurations, parameter y<sub>m,k</sub> can be stored through a bus common to the K<sub>max</sub> stages and an adder. Its size is then K<sub>max</sub> x 8 bits.

Sizes of the different RAMs are summed up in table 2.

Table 2: Description of the different RAM required in each ICU

RAM name	size
MY <sub>FA</sub>	2 x 8 bits
MY <sub>MRC</sub>	1 x 8 bits
M <sub>Y<sub>m,k</sub></sub>	K <sub>max</sub> x 8 bits
Me <sub>m,k</sub>	5 x SF x 2 x 8 bits

3. Detection and channel decoding

The goal here is to analyze the three different associations between detection and channel decoding:

- ◆ In the first one, named CONFIG1, a bank of channel decoders follows a rake detector.
- ◆ In the second one, named CONFIG2, the channel decoders follow a 3-stage SIC detector.
- ◆ In the third one, named CONFIG3, an M-stage joint SIC detector (M=2, 3 or 4) and decoder is implemented. That means that the decoder is inside each interference cancellation unit.

As we can see in figure 9, in terms of BER, CONFIG3 is really more outstanding than CONFIG1 or CONFIG2. Now the question is to see whether the complexity increases dramatically or reasonably. That is the goal of this third part.



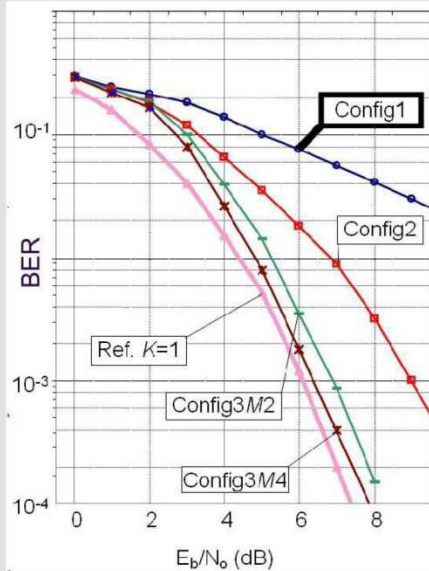


Figure 9: BER vs SNR for different configurations with comparison with single-user performance (spreading Factor=16, K=16 users, load rate= 100% )

### 3.1. Some words about the channel decoding

Nowadays the benefits of channel encoding are well-known: reducing the power emitted and the error rate. Among different channel coding techniques, we find the turbo codes family invented by Berrou *et al.* [6] in 1992.

On the encoder side, the principle is to code the data with two recursive systematic convolutional (RSC) codes separated by an interleaver.

On the decoder side (figure 10.a), two soft-in soft-out (SISO) elementary decoders work alternately. Each of them benefits from the other through extrinsic information. The iterative process gives performance close to the Shannon limit. Turbo codes are detailed more in [7]. Figure 10.b shows the architecture of our turbo decoder implementation:

- ◆ input memory to store the word to decode,
- ◆ a single decoder to perform the iterative process,
- ◆ internal memory to exchange the extrinsic information,
- ◆ output memory to store the decoded word.

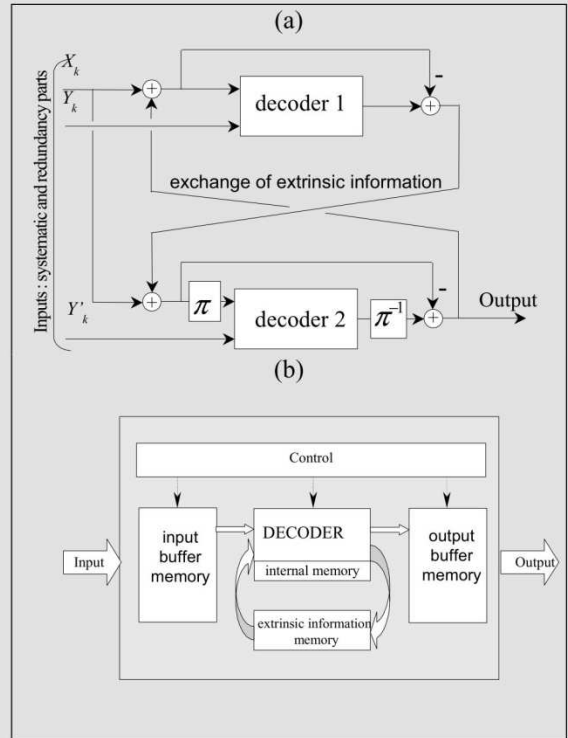


Figure 10: Turbo decoder (a) principle – (b) architecture for implementation

### 3.2 Conventional detection (CONFIG1)

At present, detectors implemented in base stations involve a bank of matched filters (rake detector) followed by a bank of channel decoders. Then a hard decision function determines the received sequence for each user as described in figure 11(a). To ensure reduced complexity, we choose to implement one branch and then accumulate  $L$  times. The architecture is shown in figure 11(b) where it should be noted that the area is around 1900 gates and the processing time is around 110 clock cycles.

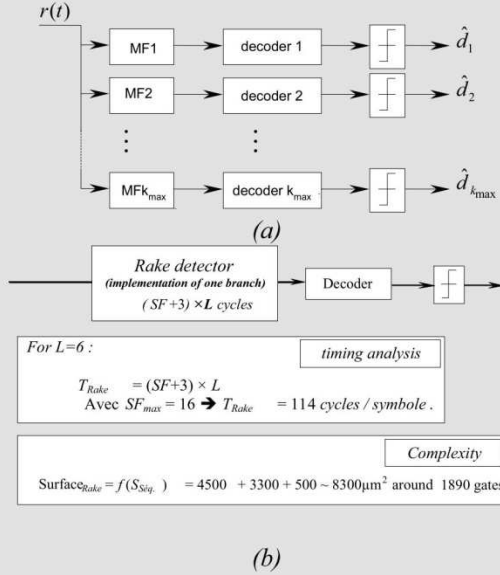
### 3.3 SIC detector followed by turbo decoder (CONFIG2)

We propose three architectures to implement  $M$ -stage of SIC detector for  $K$  users followed by a bank of turbo decoders. To process the complete detection function we can choose between:

**Architecture A:** Implementation of one ICU and processing  $K \times M$  loops

**Architecture B:** Implementation of one stage of  $K$  ICUs and processing  $M$  loops

**Architecture C:** Implementation of  $M$  stages of  $K$  ICUs



**Figure 11: Rake conventional detection: (a) bank of matched filters followed by bank of decoders -- (b) lowest complexity, implementation of one branch followed by an L-loop accumulator**

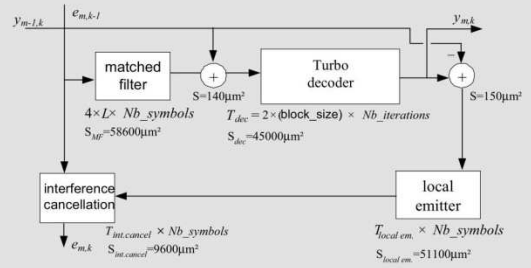
Table 3 gives the timing and complexity analysis of the three architectures proposed. We can notice that the latency is the same for all the architectures. The process time can be greatly increased, depending on M or K values, except for Architecture C. But the total area is inversely proportional to the required time to process data. In CONFIG2, it is essential to implement a memory unit in each decoder as described in figure 10.b to allow correct transfer of the received sequence.

**Table 3: Comparisons of area and timing for the three architectures considered.**

Architecture	A	B	C
Area for SIC detector	$S_{ICU}$	$S_{ICU}$	$S_{ICU}$
Area for turbo decoding	$K_{max} \times S_{dec}$	$K_{max} \times S_{dec}$	$K_{max} \times M_{max}$
Process time	$f(K, M, T_{ICU})$	$f(M, T_{ICU})$	$f(T_{ICU})$
Latency of the detector	$f(K \times M \times T_{ICU})$		

### 3.4 Turbo decoder inside the Interference Cancellation Unit (CONFIG3)

As shown in figure 9, the turbo decoder is placed inside the ICU. This configuration ensures a better estimation before the interference cancellation function. In terms of bit error rate, this structure allows for better results. For the complete implementation, we can also choose between the three architectures A, B and C described in section 3.3. This configuration does not require an external channel decoder, which results in a simpler global architecture.



**Figure 12: Timing analysis and complexity of the ICU implemented in CONFIG3**

To process the decoding function, knowledge of the whole frame is required. That is why  $ICU_k$  processes the frame before sending information to  $ICU_{k+1}$ . This is an important difference from the previous configurations. The internal structure of the ICU described in figure 3 has to be modified as shown in figure 12. What about the impact on area?

- ◆ The area of a turbo decoder is around 450,000  $\mu\text{m}^2$ .
- ◆ The area of the local emitter and the interference cancellation do not change in comparison with CONFIG2.
- ◆ For the matched filter it is essential to implement a combinational structure because we have to process a whole frame, so the area is increased by a factor of 10.
- ◆ We have to insert 2 adders.

Thus the computational area of an ICU in CONFIG3 is around 165,000  $\text{mm}^2$  or 37,600 gates including the turbo decoder. The data given in table 3 are correct except for the area of turbo decoding, which are now included in  $S_{ICU}$ .

## 4. Comparison and conclusion

In the previous section we describe three different configurations. In this section, we update the data for a real case study in order to see what can be the best choice. The parameters in the UMTS-FDD context are:

- ◆ received rate: 3.84Mchip/s
- ◆ frame length: 10ms
- ◆ delay from point to point : from 150ms to 300ms

To evaluate the required time to compute one frame for a load rate of 100% ( $K_{max}=16$  users and  $SF=16$ ), we apply a frequency of 100 MHz or 500 MHz to the circuit.

**Table 4: comparisons of the different configurations**

	CONFIG1	CONFIG2	CONFIG3
<b>Architecture chosen</b>	a rake, a decoder, $K_{max}$ loops	a step of $K_{max}$ ICU, then $K_{max}$ decoders	a ICU with a decoder inside $K \times M$ loops
<b>Surface</b>	around 0.5mm <sup>2</sup>	around 10mm <sup>2</sup>	around 1.2mm <sup>2</sup>
<b>Processing time (500Mhz)</b>	2.5ms	2.4ms	8ms
<b>SNR required to reach BER=10<sup>-3</sup>, with load rate 100%</b>	Not reached	8.8dB	7dB

In the case of CONFIG1, which is the solution presently implemented in the base station, we compare the solution of computing the  $K$  users successively or simultaneously:

- ◆ The first solution is less complex and it is possible to process one frame in less than 10ms. Indeed, if the clock frequency is 500Mhz, taking into account the results given in figure 11.b for the rake and in figure 12 for the decoder, the delay required to compute one frame is around 5 ms.
- ◆ If we choose to implement a parallel process to compute the  $K$  users, the delay is less than 1ms but the complexity increases by almost  $K$ .

In the case of CONFIG2, only architectures B and C described in section 3.3 can compute the frame in less than 10ms. To optimize the surface in CONFIG 2, we choose to implement one step of ICU and  $K$  decoders (Architecture B).

In the case of CONFIG3, architectures A, B and C compute a frame in less than 8 ms when the clock frequency is 500 MHz. So to optimize the area, we choose to implement one ICU and  $K \times M$  loops (architecture A).

In table 4, we sum up the performance, area and computing time for the different architectures retained. Figure 9 gives the performance in terms of BER. We compare the different solutions by indicating the required SNR to reach a BER of  $10^{-3}$  when  $K_{max}=16$  users and  $SF=16$  (load rate=100%).

The solution implemented today cannot reach the performance required in UMTS context unlike CONFIG 2 and CONFIG 3. What is more, the complexity and timing analysis studies show that architecture A can be retained for CONFIG 3, whereas we have to choose architecture B for CONFIG 2. Thus, the final result is that it is possible to implement a turbo decoder inside the interference cancellation unit required for detection. Indeed, the area is only three times higher for a beneficial gain in term of BER.

## 5. References

- [1] M. Ammar, S. Saoudi, and T. Chonavel, "Iterative successive interference cancellation for multiuser DS-CDMA detectors in multipath channels," *Annales des Télécommunications*, vol. 57(12), pp. 105-124, January 2002.
- [2] S. Saoudi, M. Ammar, and T. Chonavel, "Dispositif et procédé de décodage de données AMRC, système correspondant," *Institut National de la Propriété Industrielle*, Patent FR 03 14938, dec. 2003.
- [3] M. Touzri « Étude d'implantation de détecteurs multi-utilisateurs CDMA : application à l'UMTS. » Ph.D. : Electronique: Institut TELECOM ; TELECOM Bretagne, Université de Bretagne Occidentale : 2007, 2007telb0031. 130 p.
- [4] P. Patel and J. Holtzman, "Analysis of DS-CDMA successive interference cancellation scheme using correlations," *IEEE Globecom'93, Houston, TX*, pp. 76-80, November 1993.
- [5] L. C. A. Hui and K. B. Letaief, "Successive interference cancellation for multiuser asynchronous DS-CDMA detectors in multipath fading links," *IEEE Transactions on Communications*, vol. 46(3), pp. 384-391, March 1998.
- [6] C. Berrou, A. Glavieux, and P. Thitimajshima, "Near Shannon limit error-correction coding and decoding Turbo codes," in *Conf. on Com. (ICC'93)*, vol. 2, pp. 1064-1070, May 1993.
- [7] "Codes and turbo codes". Claude Berrou (Ed.). Springer. 2010. ISBN: 978-2-8178-0038-7

## 4.3 SYSTEMES MIMO

Communiquer c'est transmettre avec le moins d'erreurs possible les informations. Dans les systèmes de communications sans fil, dont le schéma classique est une antenne d'émission et une antenne de réception, la transmission est souvent perturbée par des réflexions sur les obstacles, entraînant des affaiblissements et/ou évanouissements, et donc des erreurs au niveau de la réception.

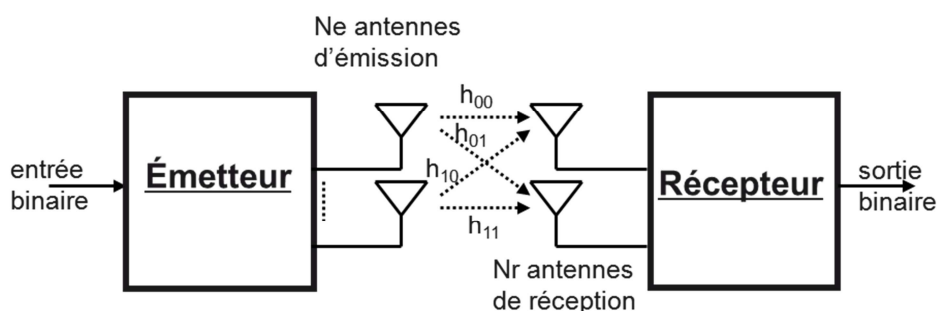
Si le récepteur peut utiliser plusieurs versions indépendantes du signal émis, la transmission sera bien meilleure. L'exploitation d'une diversité qui peut être temporelle, spatiale ou fréquentielle améliore donc la qualité d'un système de communication.

L'idée des systèmes multi-antennes à l'émission et à la réception (MIMO pour *multiple input multiple output*) est d'utiliser la diversité spatiale apportée par la prise en compte des différents trajets pour s'affranchir des défauts du canal de transmission. De plus, en ayant plusieurs antennes à disposition à l'émission, on peut opérer un multiplexage spatial (éventuellement compléter par un multiplexage temporel), *i.e.* découper le message en différents flux qui seront affectés à différentes antennes, pour augmenter encore les débits.

Dans cette section basée sur les travaux de thèse de Yi Yu [T-YU07] que j'ai encadré entre 2004 et 2007, je propose de définir en quelques mots le principe de la technique MIMO et de montrer quels ont été les résultats de ce travail.

### 4.3.1 La technique MIMO en quelques mots

Dans un système MIMO, on doit combiner de manière judicieuse les signaux à l'émission et à la réception pour exploiter au mieux le fait d'avoir plusieurs antennes. Le schéma de la chaîne de transmission devient alors celui de la Figure 4-4 avec  $N_e$  antennes d'émission et  $N_r$  antennes de réception.

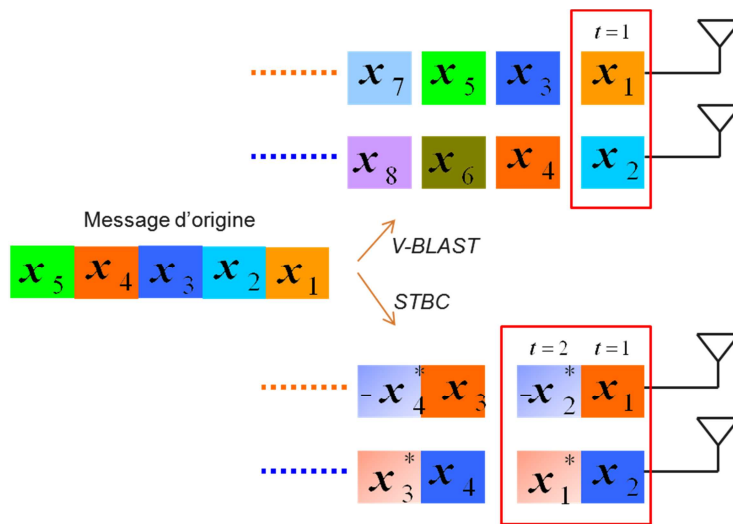


**Figure 4-4 :** Schéma de principe d'un système de communication MIMO.

#### Émission

Pour exploiter la diversité spatiale apportée par l'émission sur plusieurs antennes, on pourra utiliser différentes techniques, entre autres celles illustrées sur la Figure 4-5:

- Le multiplexage spatial de type BLAST (pour *Bell laboratories space time*) par exemple où le message est découpé en  $N_e$  flux indépendants ;.
- Les codes spatio-temporels en blocs (STBC pour *space-time block code*) ou en treillis (STTC pour *space-time trellis code*) où le message est découpé temporellement puis associé à un code permettant à chaque antenne d'envoyer une information sur chacune des données du message d'origine.



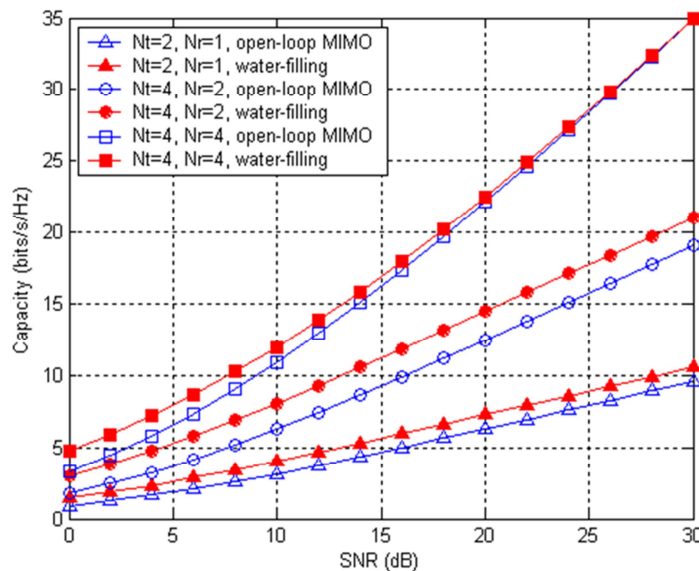
**Figure 4-5 :** Illustration des techniques d'émission V-BLAST et STBC sur 2 antennes dans un contexte MIMO.

### Réception

Du côté de la réception, la tâche est plus ou moins ardue et dépend de la technique mise en œuvre à l'émission et de la connaissance du canal. On peut citer la détection à maximum de vraisemblance, par filtrage linéaire ou par annulation d'interférence.

### Contre-réaction

La qualité de la transmission pourra être améliorée si au niveau de l'émission, il y a une connaissance même partielle du canal (CSI pour *channel state information*), car on peut alors adapter le message à l'état des différents canaux. La connaissance du canal impose un retour, *i.e.* une contre-réaction, entre le récepteur qui réalise l'estimation du canal et l'émetteur qui utilise cette information (*closed-loop vs open-loop*). Pour adapter le message, on peut utiliser le *waterfilling* (on envoie le plus de puissance quand le canal est bon) ou un précodage linéaire. Comme on peut le voir sur la Figure 4-6, une structure à contre-réaction peut augmenter la capacité moyenne du canal.



**Figure 4-6 :** Variation de la capacité moyenne du canal dans le cas d'une transmission MIMO avec ou sans contre-réaction.



### 4.3.2 Le principe turbo dans un système MIMO à contre-réaction

L'idée de la thèse de Yi Yu [T-YU07] était

- dans un premier temps de comparer différents schémas de transmission sur canal MIMO à partir de 4 antennes d'émission, en supposant que l'émetteur dispose d'une information partielle de l'état du canal (CSI) et utilise des codes spatio-temporels en blocs (STBC).
- dans un second temps de regarder l'intérêt d'un processus itératif au niveau de la réception (cf Figure 4-7).

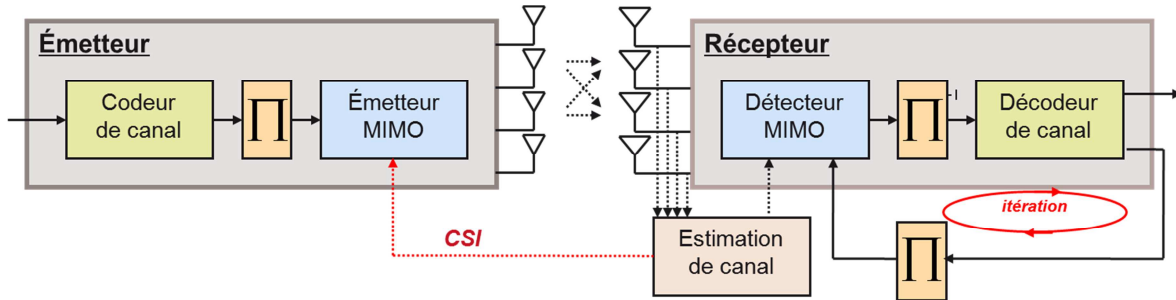


Figure 4-7 : application du principe « turbo » dans un système MIMO avec une contre-réaction.

#### Les codes spatio-temporels en blocs (STBC)

Les STBC peuvent être représentés par une matrice dont la plus simple est celle du code d'Alamouti [G-ALA98] illustrée Figure 4-5 : on code 2 symboles pendant une durée de 2 instants élémentaires. Le rendement du code est alors  $R=1$ . Si la matrice est orthogonale on parle de STBC orthogonaux (OSTBC). Ces codes ont l'avantage de présenter une diversité maximale  $N_e N_r$  mais lorsque le nombre d'antennes augmente (dès 3 antennes d'émission) le rendement du code ne peut pas atteindre plus de  $3/4$  [G-TAR99], ce qui pénalise les débits.

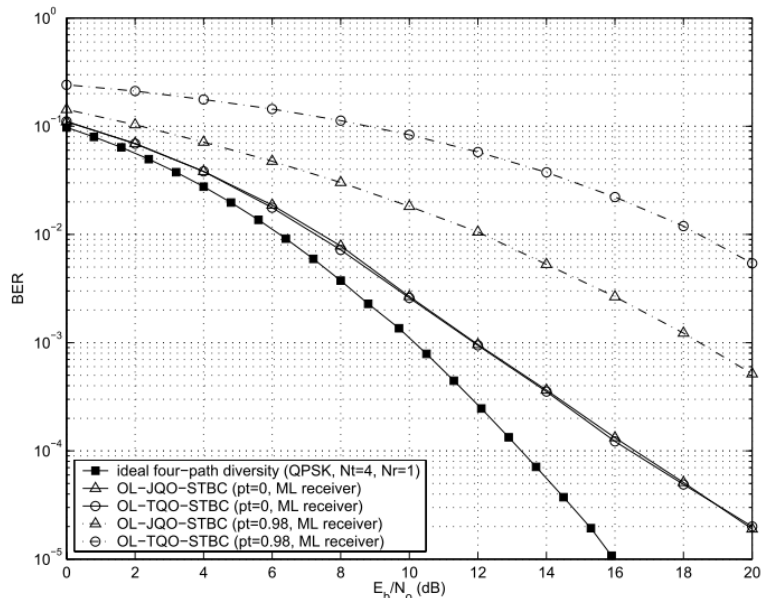
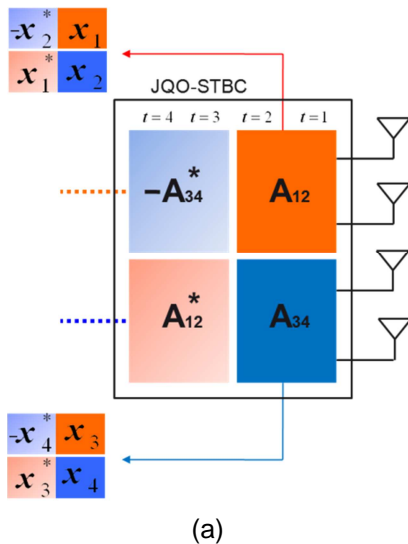


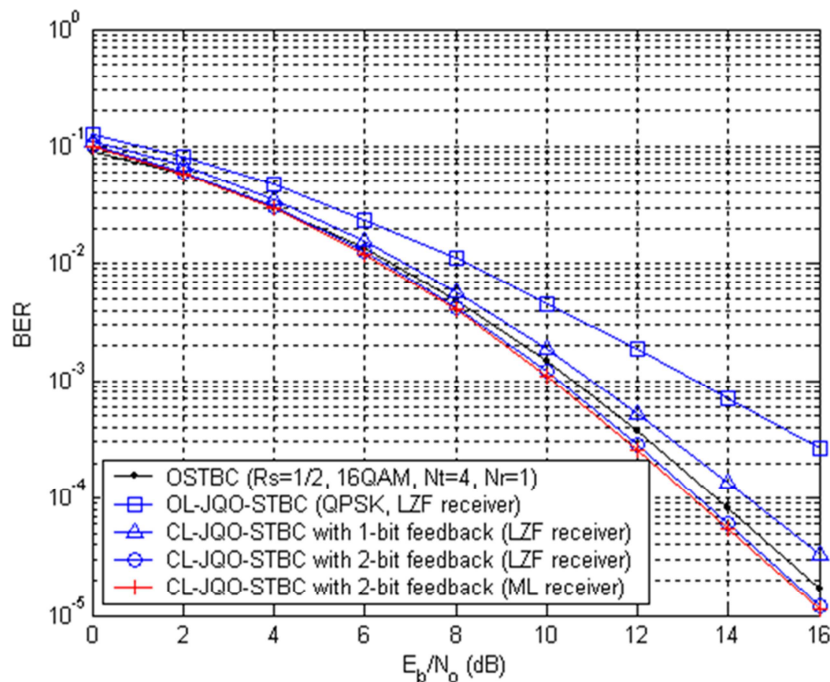
Figure 4-8 : exemple de codage QO-STBC (a) et performance (b) en termes de BER de 2 types de QO-STBC avec un facteur de corrélation de 0 ou 0,98 entre les antennes.

On s'intéresse donc aux codes quasi-orthogonaux (QO-STBC) qui permettent d'atteindre des rendements élevés voire maximum mais au prix en général d'une complexité de décodage plus importante. Dans la thèse, nous avons utilisé les codes quasi-orthogonaux proposés par Jafarkhani [T-JAF01], JQO-STBC, dont la structure se base sur celle d'Alamouti, comme le montre la Figure 4-8 (a).

Lorsqu'il n'y a pas de corrélation entre les antennes, on observe sur Figure 4-8 (b) que les performances des QO-STBC se rapprochent de la communication idéale, mais que lorsque la corrélation est élevée, on dégrade bien entendu les performances car on ne peut plus garantir l'indépendance des messages reçus.

### La contre-réaction associée aux JQO-STBC

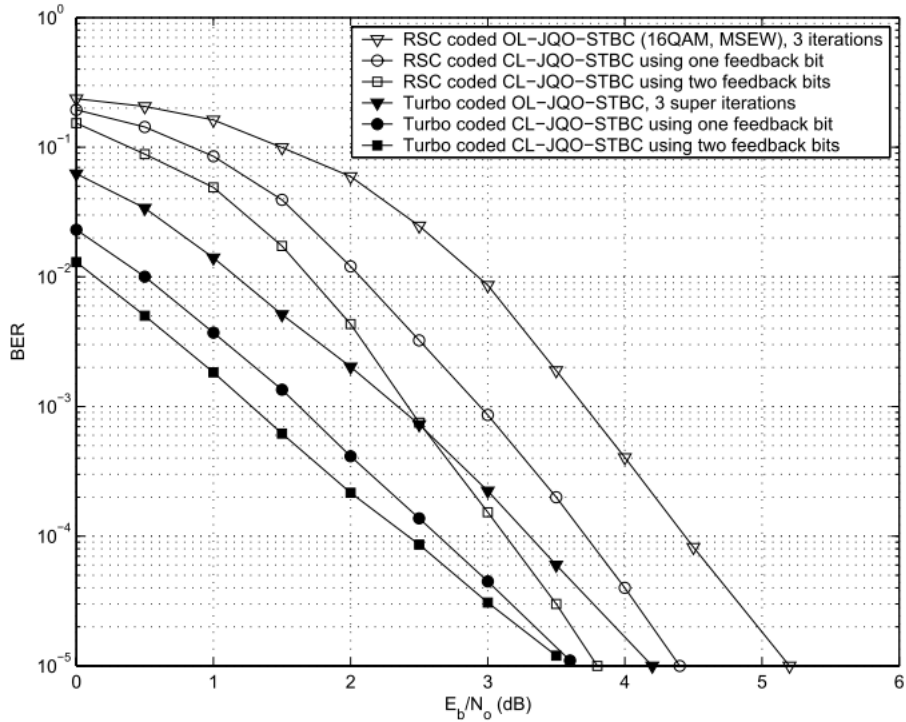
La connaissance partielle du canal permet d'organiser la transmission sur les antennes de façon à optimiser le système MIMO. Cette organisation « *antenna shuffling* », décrite en annexe 3, permet d'obtenir des résultats intéressants (cf Figure 4-9) puisque le gain est de près de 3dB si l'on envoie une contre-réaction sur un bit et environ 4dB si la contre-réaction est sur 2 bits. On peut remarquer que le décodeur à maximum de vraisemblance n'apporte pas suffisamment de gain par rapport au décodeur linéaire « *zero forcing* » pour compliquer la structure.



**Figure 4-9** : Performance d'une structure MIMO à 4 antennes d'émission et une antenne de réception, pour des trames de 400 bits avec et sans contre-réaction.

### Application du principe « turbo » à la réception

Pour contrecarrer les effets du bruit et des interférences pendant la transmission, rajouter un codage de canal est indispensable dans la chaîne de communication sans fil. Plutôt que de faire séparément la détection MIMO puis le décodage, il peut s'avérer intéressant d'instancier un processus itératif entre la détection et le décodeur à l'image du principe « turbo » décrit dans le chapitre 11 de [P-BER07]. Le schéma de la chaîne est représenté Figure 4-7, et le graphique Figure 4-10 montre les résultats dans le cas de 3 itérations du processus itératif entre décodage et détection. Nous avons appliqué un code convolutif puis un turbocode. Les informations de retour (sur 1 ou 2 bits) sur l'état du canal sont transmises tous les 8 symboles. Le turbocode n'a pas été optimisé, mais on peut voir que l'ajout d'un échange entre la détection et le décodage est bénéfique pour la transmission.



**Figure 4-10** : BER dans le cas d'une association JQO-STBC pour des trames de 512 bits avec un code convolutif (polynome (37,21), R=1/2) ou un turbocode (polynome (13,15), R=1/2, 4 itérations). On simule 3 itérations d'échanges entre la détection et le décodage.

### 4.3.3 Bilan

À la suite des travaux sur le MIMO entamés en 2005 au département, la thèse de Daoud Karakolah [G-KAR09] a montré la faisabilité d'une architecture MIMO itérative. L'étude menée aux côtés de Yi Yu m'a permis d'aborder les techniques MIMO sur lesquelles je n'ai pas pour l'instant poursuivi de recherche et a donné lieu à la publication de 2 articles en revues et 2 articles en conférences.



# Transmit Antenna Shuffling for Quasi-Orthogonal Space-Time Block Codes With Linear Receivers

Yi Yu, *Student Member, IEEE*, Sylvie Kerouédan, and Jinhong Yuan, *Member, IEEE*

**Abstract**—In this letter, we propose a transmit antenna shuffling scheme for quasi-orthogonal space-time block codes (QO-STBCs). We show that by adaptively mapping the space-time sequences of the QO-STBC to the appropriate transmit antennas depending on the channel condition, the proposed scheme can improve its transmit diversity with limited feedback information. The performance of the scheme with various numbers of shuffling patterns is analyzed. The bit error probability of the schemes is evaluated by simulations. It is demonstrated that with the linear zero-forcing (ZF) and the minimum mean squared error (MMSE) receivers, the closed-loop QO-STBC using two feedback bits can achieve almost the same performance as the ideal 4-path diversity and it is about 4.5 dB better than the open loop schemes.

**Index Terms**—QO-STBCs, antenna shuffling, linear receivers.

## I. INTRODUCTION

OVER the past few years, multiple-input and multiple-output (MIMO) systems were demonstrated to provide a potential capacity gain compared to single-antenna communication systems [1]. In order to approach the capacity of MIMO systems, space-time coding (STC) has received the significant amount of attention. In [2], Alamouti introduced a very simple scheme which allows the transmission from two transmit antennas with the same data rate as on a single antenna but increasing the diversity at the receiver from one to two in flat fading channels. However, it is demonstrated that the complex orthogonal full rate design, offering full diversity, was limited to the case of two transmit antennas. When three or four transmit antennas were considered, the maximum symbol transmission rate of the complex orthogonal STBCs with the linear processing was 3/4 [3]. Due to this drawback, various quasi-orthogonal STBCs (QO-STBCs) have been proposed to achieve a full rate ( $R=1$ ) for more than 2 transmit antennas at the expense of losing the diversity gain and increasing the decoding complexity [4]-[6].

Recently, a lot of researches have been put into designing the STBCs with full rate and full diversity for four transmit antennas [7]-[9]. For open-loop communication systems, the optimum constellation rotation proposed for QO-STBCs with

Manuscript received February 13, 2006. The associate editor coordinating the review of this letter and approving it for publication was Dr. Rohit Nabar. This research was supported in part by the French and Australian Science and Technology Programme (FAST-FR04-0065), and in part by the ARC Discovery Project (DP0345271).

Y. Yu and S. Kerouédan are with the Electronics Dept., ENST Bretagne, Unité CNRS 2658, 29285 BREST Cedex, France (email: {yi.yu, sylvie.kerouedan}@enst-bretagne.fr).

J. Yuan is with the School of Electrical Engineering and Telecommunications, University of New South Wales, NSW, 2052, Australia (email: jinhong@ee.unsw.edu.au).

Digital Object Identifier 10.1109/LCOMM.2006.060219.

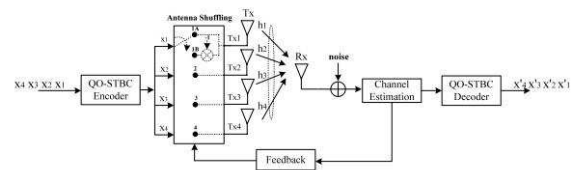


Fig. 1. The baseband representation of the proposed closed-loop system.

different modulation schemes is the one of good diversity improvement approaches [7]. For closed-loop communication systems, Milleth *et al.* has proposed a quantized phase-only feedback method for QO-STBCs in [8]. The technique that we present here has a slightly higher computational complexity than [9]. While [9] used orthogonal Alamouti blocks to build the larger STBCs, here, we have an alternative approach by starting with the quasi-orthogonal design of [4].

In this letter, a transmit antenna shuffling (TAS) scheme is proposed for various QO-STBCs using four transmit antennas. The optimum antenna shuffling pattern can be selected to improve the transmit diversity with limited feedback information during the whole signal transmission. Linear receivers such as zero-forcing (ZF) receivers and minimum mean squared error (MMSE) receivers are adopted for the proposed closed-loop QO-STBC. The bit error ratio (BER) performance is evaluated for our scheme.

## II. THE QO-STBC FOR FOUR TRANSMIT ANTENNAS

In this section, Jafarkhani's QO-STBC with four transmit antennas is described in order to facilitate the introduction of the new scheme. The  $(4 \times 4)$  QO-STBC is given by

$$C_J = \begin{bmatrix} A_{12} & A_{34} \\ -A_{34}^* & A_{12}^* \end{bmatrix} \quad (1)$$

where  $A_{12}$  and  $A_{34}$  are the two  $(2 \times 2)$  building blocks based on the Alamouti scheme of two transmit antennas,

$$A_{12} = \begin{bmatrix} x_1 & x_2 \\ -x_2^* & x_1^* \end{bmatrix} \quad \text{and} \quad A_{34} = \begin{bmatrix} x_3 & x_4 \\ -x_4^* & x_3^* \end{bmatrix}. \quad (2)$$

When one receive antenna is used, the received signals during four successive time slots can be expressed as

$$\underbrace{\begin{bmatrix} r_1 \\ r_2^* \\ r_3^* \\ r_4 \end{bmatrix}}_R = \underbrace{\begin{bmatrix} h_1 & h_2 & h_3 & h_4 \\ h_2^* & -h_1^* & h_4^* & -h_3^* \\ h_3^* & h_4^* & -h_1^* & -h_2^* \\ h_4 & -h_3 & -h_2 & h_1 \end{bmatrix}}_{H_J} \cdot \underbrace{\begin{bmatrix} x_1 \\ x_2 \\ x_3 \\ x_4 \end{bmatrix}}_X + \underbrace{\begin{bmatrix} n_1 \\ n_2^* \\ n_3^* \\ n_4 \end{bmatrix}}_{\tilde{N}} \quad (3)$$

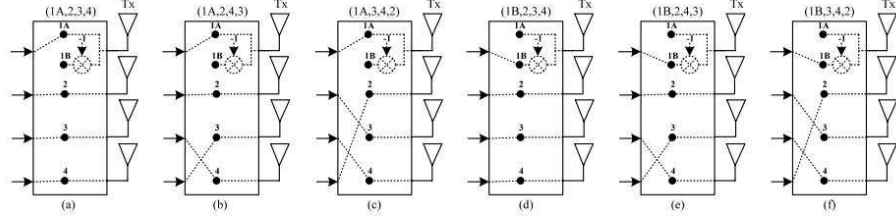


Fig. 2. Six antenna shuffling patterns for Jafarkhani's QO-STBC.

where the channel coefficients  $h_1, h_2, h_3$  and  $h_4$ , are modeled as independent zero mean complex Gaussian random variables with variance 0.5 per real dimension. Applying the matched filtering at the receiver with  $H_J^H$  matrix, we obtain a Gram-mian matrix

$$G_J = H_J^H H_J = \underbrace{h^2 \begin{bmatrix} I_2 & 0 \\ 0 & I_2 \end{bmatrix}}_{D_J} + \underbrace{h^2 \begin{bmatrix} 0 & W J_2 \\ -W J_2 & 0 \end{bmatrix}}_{V_J} \quad (4)$$

where  $h^2 = \sum_{i=1}^4 |h_i|^2$  indicates the total channel gain for the four transmit antennas,  $W$  can be interpreted as the channel dependent interference parameter, given by  $W = 2\text{Re}(h_1 h_4^* - h_2 h_3^*)/h^2$ ,  $I_2$  is a two-dimensional identical matrix and  $J_2$  is a matrix given by

$$J_2 = \begin{bmatrix} 0 & 1 \\ -1 & 0 \end{bmatrix}. \quad (5)$$

As presented in (4), the Grammian matrix,  $G_J$ , can be divided into two components, which are the channel gain matrix,  $D_J$ , and the interference matrix,  $V_J$ ,

$$G_J = D_J + V_J. \quad (6)$$

It is well known that the presence of the channel dependent interference,  $W$ , in  $V_J$  can cause the performance degradation in contrast with the optimal orthogonal design. Therefore, in order to achieve the ideal 4-path diversity,  $G_J$  should approach  $D_J$  as close as possible, which means the absolute value of  $W$  in  $V_J$  should be as small as possible. The effect of  $W$  in  $V_J$  is explained in [6]. To improve the transmit diversity, we present an efficient antenna shuffling scheme for QO-STBCs to alleviate the interference by using two feedback bits.

### III. THE PROPOSED TAS SCHEME FOR THE QO-STBC

The block diagram of the proposed closed-loop QO-STBC with four transmit antennas and one receive antenna is depicted in Fig. 1. We assume that the channel state information (CSI) can be estimated at the receiver. Considering that the channel interference parameter,  $W$ , strongly depends on the equivalent channel matrix,  $H_J$ , we can implement an antenna shuffling structure between the QO-STBC encoder and four transmit antennas to minimize the channel interference term  $V_J$  in (6). This is achieved by adaptively mapping the space-time sequences from the QO-STBC encoder to the appropriate transmit antennas depending on the channel condition such that the channel interference parameter  $W$  is minimized.

In Fig. 2, we show six different antenna shuffling patterns for Jafarkhani's QO-STBC. For example, the pattern in Fig. 2

TABLE I  
THE AVERAGE INTERFERENCE FOR VARIOUS SHUFFLING PATTERNS  $n$

$n$	1	2	3	4	5	6
$E[ W_s^n ]$	0.375	0.235	0.173	0.136	0.113	0.096

(b) is denoted by (1A, 2, 4, 3), which means the four rows of the QO-STBC will be transmitted from antenna 1, 2, 4, and 3, respectively. The pattern in Fig. 2 (f) is (1B, 3, 4, 2) representing that the four rows of the QO-STBC are transmitted from antenna 1, 3, 4, and 2, respectively. However, signals for the antenna 1 have a  $180^\circ$ -phase shift before transmission. For these six cases, we can obtain the values of  $W$  as

$$\begin{aligned} W_1 &= \frac{2\text{Re}(h_1 h_4^* - h_2 h_3^*)}{h^2}, & W_2 &= \frac{2\text{Re}(h_1 h_3^* - h_2 h_4^*)}{h^2}, \\ W_3 &= \frac{2\text{Re}(h_1 h_2^* - h_3 h_4^*)}{h^2}, & W_4 &= \frac{-2\text{Re}(h_1 h_4^* + h_2 h_3^*)}{h^2}, \\ W_5 &= \frac{-2\text{Re}(h_1 h_3^* + h_2 h_4^*)}{h^2}, & W_6 &= \frac{-2\text{Re}(h_1 h_2^* + h_3 h_4^*)}{h^2}, \end{aligned} \quad (7)$$

where  $h^2 = |h_1|^2 + |h_2|^2 + |h_3|^2 + |h_4|^2$ .

In order to achieve the optimum performance, the QO-STBC selects an antenna shuffling pattern to minimize  $|W|$ . Now we analyze how the antenna shuffling can reduce the channel interference. Since the interference parameter  $W$  is a random variable, we here consider the statistic average of the interference variable  $W$  for using various numbers of shuffling patterns,  $n$ , where  $n \in [1, 6]$ . It is obvious that choosing  $n = 1$  means we always use a fixed antenna mapping pattern, or there is no antenna shuffling, and choosing  $n = 6$  means that we can use all six antenna shuffling patterns. Let us denote the statistic average of the interference variable  $W$  by  $E[|W_s^n|]$  with  $n$  shuffling patterns. We have

$$E(|W_s^n|) = \int_0^1 n[1 - F_W(w)]^{n-1} f_W(w) w dw \quad (8)$$

where  $f_W(w)$  is the probability density function (PDF) of  $W$ , and  $F_W(w)$  is the accumulative density function (CDF) of  $W$ . The  $f_W(w)$  is given by [6]

$$f_W(w) = \frac{3}{2}(1 - w^2). \quad (9)$$

Substituting (9) into (8), we obtain the average interference for various shuffling patterns  $n$ . The results are shown in Table I.

From Table I, we see that with  $n = 4$  antenna shuffling patterns, the average interference  $W$  can be reduced by 64% relative to the case without antenna shuffling  $n = 1$ . Further

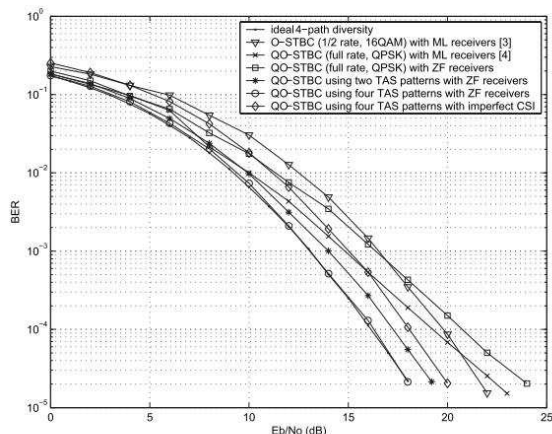


Fig. 3. TAS scheme for the  $(4 \times 4)$  QO-STBC with ZF receivers.

increasing the shuffling patterns from four to six can reduce the interference by another 10.4%. However, this requires 3-bit feedback rather than 2-bit feedback during each channel coherence time interval. For practical reasons, here we consider 2-bit feedback scheme with four antenna shuffling patterns. It is well known that the QO-STBC using different patterns have similar performance because the same code matrix is used during the whole signal transmission. Therefore, arbitrary four antenna shuffling patterns can be used. For the convenience, we can employ the first four patterns in Fig. 2,  $(1A, 2, 3, 4)$ ,  $(1A, 2, 4, 3)$ ,  $(1A, 3, 4, 2)$  and  $(1B, 2, 3, 4)$  in this letter. In general, for four transmit antennas, we always find six shuffling patterns with different  $|W|$  for any QO-STBCs.

#### IV. SIMULATION RESULTS

In this section, we evaluate the error performance of the proposed scheme in uncorrelated quasi-static flat fading channels. For the closed-loop system with four transmit antennas and one receive antenna, we have simulated the BER against  $E_b/N_o$  using QPSK symbols leading to an information rate of 2 bits/sec/Hz. Each frame consists of 2000 symbols in our simulation. In Fig. 3, we show the performance of the proposed closed-loop QO-STBC with ZF receivers. The proposed QO-STBC using four antenna shuffling patterns can achieve almost the same diversity order as the O-STBC [3]. This is evident from the slope of curves in the high  $E_b/N_o$  region. As shown in Fig. 3, at the BER is  $10^{-4}$ , the proposed scheme with 2-bit feedback can get 1.5 dB and 5 dB over that with 1 bit feedback and the QO-STBC[4] with ZF receivers, respectively. Furthermore, the system performance with the imperfect CSI is investigated. A pilot sequence with a length of 8 symbols is inserted at the beginning of each frame for the channel estimation. The simulation results show that due to imperfect channel estimation, the performance of the closed-loop QO-STBC using four TAS patterns is degraded by about 1.8 dB compared to the case with the ideal CSI at the BER of  $10^{-4}$ .

Fig. 4 shows the simulation results for the QO-STBC with MMSE receivers. At the BER of  $10^{-4}$ , the code using four TAS patterns gets about 4 dB gain over the QO-STBC [4]

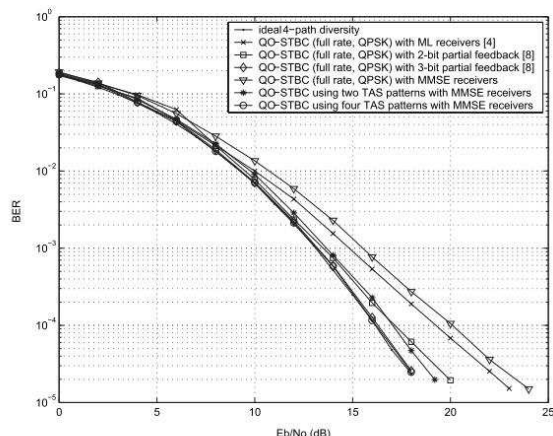


Fig. 4. TAS scheme for the  $(4 \times 4)$  QO-STBC with MMSE receivers.

with MMSE receivers. We further compare our results with the scheme described in [8]. Simulations show that at the BER is  $10^{-5}$ , the QO-STBC using four TAS patterns gets about 2.1 dB over that with 2-bit feedback [8]. It is worth pointing out that our scheme has a lower complexity since it requires less bits to achieve the ideal 4-path diversity than the design in [8].

#### V. CONCLUSION

In this letter, we propose a closed-loop QO-STBC with TAS. ZF receivers and MMSE receivers are adopted in this system to obtain a lower decoding complexity. It is demonstrated that the QO-STBC with four antenna shuffling patterns can achieve almost the same performance of the ideal 4-path diversity. In particular, the proposed TAS scheme can be designed for any QO-STBCs to enhance the performance with a limited amount of feedback information.

#### REFERENCES

- [1] G. J. Foschini and M. J. Gans, "On limits of wireless communications in a fading environment when using multiple antennas," *Wireless Personal Commun.*, vol. 6, pp. 311-335, Mar. 1998.
- [2] S. M. Alamouti, "A simple transmit diversity technique for wireless communications," *IEEE J. Sel. Areas Commun.*, vol. 16, pp. 1451-1458, Oct. 1998.
- [3] V. Tarokh, H. Jafarkhani, and A. R. Calderbank, "Space-time block codes from orthogonal designs," *IEEE Trans. Inf. Theory*, vol. 45, pp. 1456-1467, July 1999.
- [4] H. Jafarkhani, "A quasi-orthogonal space-time codes," *IEEE Trans. Commun.*, vol. 49, pp. 1-4, Jan. 2001.
- [5] O. Tirkkonen, A. Boariu, and A. Hottinen, "Minimal non-orthogonality rate 1 space-time block codes for 3+ Tx antennas," in *Proc. 6th IEEE Int. Symp. on Spread-Spectrum*, vol. 2, pp. 429-432, Sept. 2000.
- [6] C. F. Mecklenbrauker and M. Rupp, "Flexible space-time block codes for trading quality of service against data rate in MIMO UMTS," *EURASIP J. Applied Signal Processing*, special issue on MIMO communication and signal processing, pp. 662-675, 2004.
- [7] W. Su and X. G. Xia, "Signal constellations for quasi-orthogonal space-time block codes with full diversity," *IEEE Trans. Inf. Theory*, vol. 50, pp. 2331-2347, Oct. 2004.
- [8] J. K. Milleth, K. Giridhar, and D. Jalihal, "Performance of transmit diversity scheme with quantized phase-only feedback," in *Proc. IEEE Conference on Signal Processing and Commun. 2004*, pp. 239-243.
- [9] J. Akhtar and D. Gesbert, "Extending orthogonal block codes with partial feedback," *IEEE Trans. Wireless Commun.*, vol. 3, pp. 1959-1962, Nov. 2004.

## 5. CIRCUITS ET CONSOMMATION

Courant 2010, j'ai commencé à m'intéresser de plus près à la consommation d'énergie des circuits, car il me semble que c'est un véritable enjeu pour les années à venir. Début 2011, j'ai été contacté par des collègues pour travailler sur les réseaux de capteurs pour le suivi de sportifs de haut niveau à l'entraînement. Cette année 2011 a vu apparaître le laboratoire d'excellence COMIN labs (pour *COMmunication and INformation science LABoratories*) dont le défi 1 « *digital environment for the citizen* » s'insère dans la thématique du réseau de capteurs, c'est donc en surfant dans l'air du temps que j'entrevois des perspectives de recherche intéressantes.

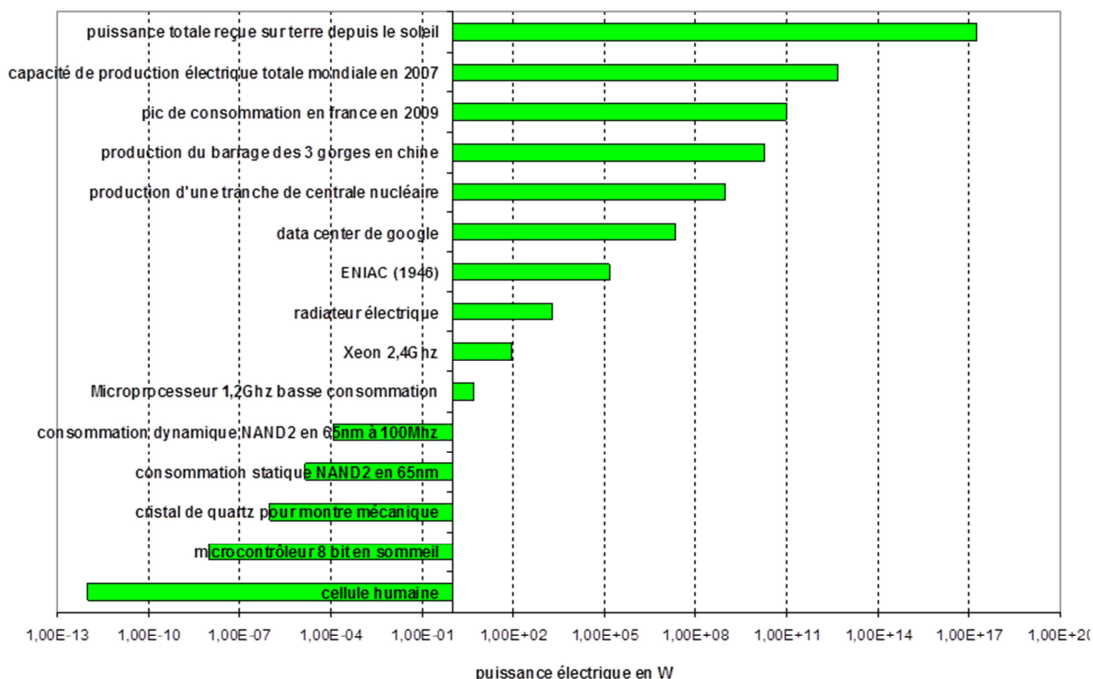
### 5.1 POURQUOI ET COMMENT CONSOMMER MOINS ?

Il est communément admis aujourd'hui qu'un des enjeux majeurs de l'électronique est la réduction de consommation. Pourquoi ? On peut citer entre autres raisons que :

- la ressource « énergie » n'est pas inépuisable et il faut l'économiser,
- la « surchauffe » des circuits peut les détériorer ou nécessite la mise en place de système de ventilation souvent coûteux ou du moins encombrants
- les appareils électroniques ont des besoins en autonomie qui sont de plus en plus importants du fait des applications mobiles.

#### 5.1.1 L'énergie électrique

La Figure 5-1 permet de comparer l'énergie de quelques équipements électroniques et électriques face à la capacité de production.



Source : A. Tisserand CNRS-IRISA-CAIRN « introduction to power consumption in digital integrated circuit » école du CNRS sur la consommation des circuits, printemps 2010

Figure 5-1 : Quelques chiffres sur la consommation électrique.

De ce graphique on peut tirer quelques réflexions :

- L'internet a développé les ressources d'informations, les réseaux sociaux où tout un chacun communique, etc... mais tout cela est très consommateur d'énergie comme le montre la consommation des « data center » de Google. Aujourd'hui des projets existent pour réutiliser

la production de chaleur de ces centres de stockages informatiques pour alimenter en chauffage et/ou en eau chaude les bâtiments proches (on peut citer par exemple le projet de Véolia environnement à Marne-la-Vallée).

- En utilisant des technologies basse-consommation et en faisant éventuellement des concessions sur la fréquence de travail, on peut maîtriser la consommation d'un microprocesseur, mais on peut noter aussi que la consommation du mode veille devient loin d'être négligeable lorsque la majorité des millions d'appareils restent en veille. Il faut savoir qu'environ 10% de la consommation électrique est issue de la consommation en veille des appareils (<http://standby.lbl.gov>).
- Nous disposons avec le soleil d'une ressource énergétique importante, les progrès actuels dans le domaine du photovoltaïque devrait permettre d'en utiliser une partie. En effet aujourd'hui des efforts significatifs sont réalisés dans les technologies pour augmenter les rendements mais aussi pour que le cycle de vie des panneaux soit plus « éco-durable ». On peut citer par exemple les travaux de l'Université du Luxembourg (<http://www.innovation.public.lu/fr/actualites/2011/03/des-cellules-solaires-a-bas-cout-concues-a-luniversite-luxembourg/index.html>) qui ont permis d'élaborer un nouveau matériau la kesterite, composé de cuivre, de zinc, d'étain et de soufre ou de sélénium, dont les rendements sont prometteurs.

### 5.1.2 Consommation des circuits électroniques

Dans le domaine de la conception de circuit, qui est le domaine qui me concerne plus particulièrement, nous avons la possibilité d'agir au niveau de la conception en appliquant des techniques réduisant la consommation. Avant d'agir, il faut identifier les sources de dissipation d'énergie, nous en comptons essentiellement deux :

- La puissance dynamique, correspond à la charge et à la décharge des capacités et à la puissance de court-circuit qui existe pendant le court laps de temps où les transistors PMOS et NMOS conduisent simultanément sur une transition.
- La puissance statique liée aux imperfections de la technologie, typiquement avec la diminution de la taille des transistors et de l'élévation des dopages, les courants de fuite deviennent important dans un circuit contenant des millions de transistors.

#### Puissance dynamique

La puissance dynamique moyenne d'un circuit est approchée par la relation

$$P \approx \alpha f C_L V_{dd}^2$$

où  $\alpha f$  correspond au taux d'activité multiplié par la fréquence d'horloge,  $C_L$  est la capacité de charge et  $V_{dd}$  est la tension d'alimentation.

Pour limiter la consommation, nous avons plusieurs moyens d'agir, citons par exemple :

- Choisir des technologies spécifiques (diélectrique à faible permittivité, interconnexions en cuivre, etc...) permettant l'utilisation de tensions d'alimentation basses. En effet, la puissance consommée dans un circuit dépend de la tension d'alimentation au carré, réduire cette tension influe donc directement et fortement sur la puissance totale.
- Utiliser des zones de tensions d'alimentation différenciées en fonction des besoins réels de l'application, mais ceci peut avoir un impact non négligeable sur les performances.
- Travailler sur l'activité des circuits : si des portions du circuit ne sont pas utilisées pendant un certain temps, on peut imaginer
  - mettre ces zones en sommeil, il faudra faire attention au pic de courant lors du réveil,
  - ou désactiver les bascules qui s'y trouvent par un système de « clock gating ».
- Utiliser des horloges de fréquences différentes en fonction des besoins réels : si des zones du circuit n'ont pas besoin de travailler à fréquence maximale, on pourra réduire la fréquence pour diminuer linéairement la consommation.
- Simplifier les opérateurs utilisés (ce qui nécessite souvent une simplification de l'algorithme) car s'il y a moins de transistors, il y aura moins d'activité et donc une consommation moindre.
- Paralléliser les fonctions : si un circuit fonctionne à une fréquence  $f$  et une tension  $V$ , on peut imaginer répartir les tâches dans deux circuits fonctionnant à une fréquence et une tension



inférieures et de fait diminuer la consommation au prix d'une surface de silicium plus importante tout de même.

- Travailler au niveau du placement routage pour limiter les interconnexions et de ce fait la capacité de charge.

### **Puissance statique**

Normalement, lorsque les transistors ne commutent pas, il n'y a pas de consommation. Mais en réalité des courants de fuite existent et s'il y a quelques années la puissance statique ainsi développée était négligeable face à la puissance dynamique, aujourd'hui ce n'est plus le cas. Les courants de fuite dépendent :

- de la température, donc plus la température augmente, plus les courants de fuite seront importants
- de la tension de seuil, on pourra donc utiliser des technologies qui permettent d'utiliser des transistors avec différentes tensions de seuils selon les zones plus ou moins critiques du circuit.

Mais les temps de propagation dans les portes dépendent de la tension d'alimentation et de la tension de seuil, agir sur ces paramètres pour réduire la consommation statique aura donc un impact immédiat sur les performances du circuit en terme de rapidité.

### **Quels sont les défis ?**

Je verrais deux défis majeurs :

#### Les outils de CAO<sup>9</sup>

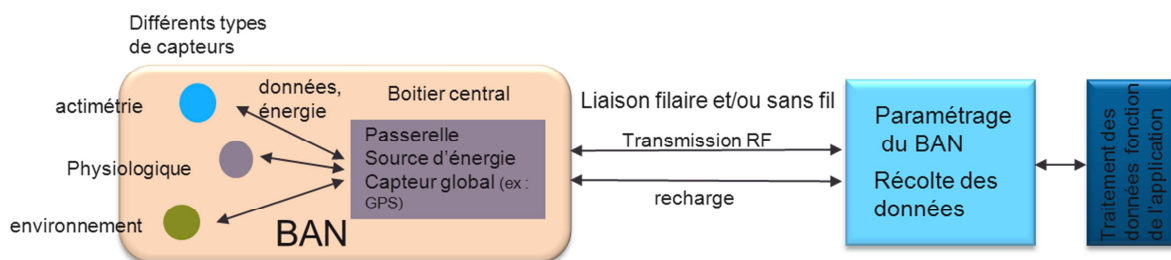
La consommation dans les circuits est donc une histoire de compromis entre réduction et maintien des performances. C'est souvent un équilibre difficile à trouver, car il faut utiliser des outils de conception souvent disparates. Le fournisseur de technologie pourra nous transmettre des modèles assez justes de la consommation d'une porte, mais lorsque cette porte est utilisée avec des millions d'autres, ces modèles montrent vite leurs limites. Il faudrait pouvoir en effet jouer sur tous les tableaux en même temps : consommation, temps de propagation, fiabilité, chutes de tension, etc... c'est l'un des enjeux au niveau des outils de du futur.

#### La recherche du bon compromis

Lorsqu'on a une application, par exemple une chaîne de communication mobile, il y a différents blocs qui interviennent dans l'architecture. Considérons un algorithme performant en termes de taux d'erreur binaire : il sera possible de réduire la puissance d'émission nécessaire pour la transmission. Mais si pour cela, on a dû créer un circuit gourmand en énergie, le gain total est-il encore intéressant ? Il faudrait donc pouvoir disposer d'une base de données permettant de savoir si le bilan énergétique de telle ou telle innovation algorithmique est globalement positif ou non.

## **5.2 LES RESEAUX DE CAPTEURS CORPORELS**

De nombreux projets de recherche existent autour des réseaux de capteurs corporels, les BAN (pour « body area networks ») comme on les appelle plus communément. Ces réseaux de capteurs ont en général pour mission de surveiller des caractéristiques physiologiques pour le suivi de malades, de localiser et d'aider pour des applications militaires par exemple. La Figure 5-2 représente le schéma général d'un BAN avec ses capteurs, son organe central de transmission, ses liens avec le monde extérieur qui paramètre, récolte et traite les données.



**Figure 5-2 :** Représentation d'un réseau de capteurs corporels.

<sup>9</sup> Conception Assistée par Ordinateur

Mettre des capteurs sur le corps (voire dans le corps ou près de celui-ci), les faire communiquer entre eux et vers l'extérieur, récupérer les données et les traiter génèrent des défis auxquels un certain nombre d'entreprises et de laboratoires essaient de répondre. On peut citer entre autres :

- l'autonomie des capteurs,
- la gestion de l'hétérogénéité des capteurs,
- la gestion de la transmission,
- l'optimisation des ressources,
- la gestion des flux de données,
- la sécurisation des données,
- l'acceptabilité par le public.

Se positionner en tant qu'équipe nouvelle sur le créneau est difficile tant les acteurs sont nombreux et possèdent une expertise que nous n'avons pas mais nous allons saisir les opportunités qui se présentent à nous pour acquérir des compétences et profiter de notre expertise dans des domaines connexes pour relever les défis du BAN. Je pense plus particulièrement :

#### **Trouver une source d'énergie sur l'homme pour les capteurs.**

Le département électronique a déjà travaillé sur l'utilisation du mouvement pour générer l'énergie nécessaire au fonctionnement d'un capteur dans le projet de prothèse du genou [G-LAH11], les études menées dans ce cadre peuvent favoriser l'émergence de solution d'alimentation autonome pour les capteurs du réseau.

#### **Faire coopérer les capteurs.**

Les travaux sur les communications coopératives peuvent à mon avis être mis à profit pour proposer un réseau de capteurs intelligents qui partagent la ressource énergétique et la bande passante. Il est aussi nécessaire de déterminer qu'elle est l'information pertinente de chaque capteur et de déterminer s'il y a ou non besoin d'un pré-traitement localisé sur le capteur en fonction du coût en termes de consommation et de complexité.

#### **Se positionner sur des capteurs innovants.**

Des acteurs majeurs comme ST sont capables de proposer des solutions industrielles performantes pour des capteurs classiques (accéléromètres, fréquencesmètre, etc...) mais quelles pourraient être les marqueurs pour déterminer l'état de fatigue, ou comment mesurer la glycémie sans être invasif ? Y-a-t-il des solutions ?

## **5.3 PERSPECTIVES DE RECHERCHE**

Après avoir exposé les défis sur les aspects consommation et réseaux de capteurs corporels, j'aimerais travailler dans les années qui viennent sur les deux aspects suivants :

- Affiner les prédictions de consommation au moment de la conception d'algorithmes de codage de canal ou de communication en établissant une base de modèle de consommation pour les différentes fonctions qu'on retrouve régulièrement dans ces algorithmes ;
- Donner aux capteurs présents dans un réseau une plus grande autonomie en appliquant des stratégies de coopération et de réduction de consommation.

#### **Quelles sont les actions qu'il me faut mettre en place pour atteindre ces objectifs ?**

1. Tout d'abord, une maîtrise des outils d'évaluation de la consommation. Pour cela, j'ai choisi la suite d'outils de Synopsys « Primetime » qui permet non seulement d'évaluer la consommation à partir d'une architecture décrite en langage de conception (le VHDL chez nous) mais de voir l'influence de techniques de réduction de consommation comme l'utilisation de plusieurs niveaux de tension d'alimentation, de mise en sommeil sur le comportement du circuit. Cette première étape est une étape de formation.

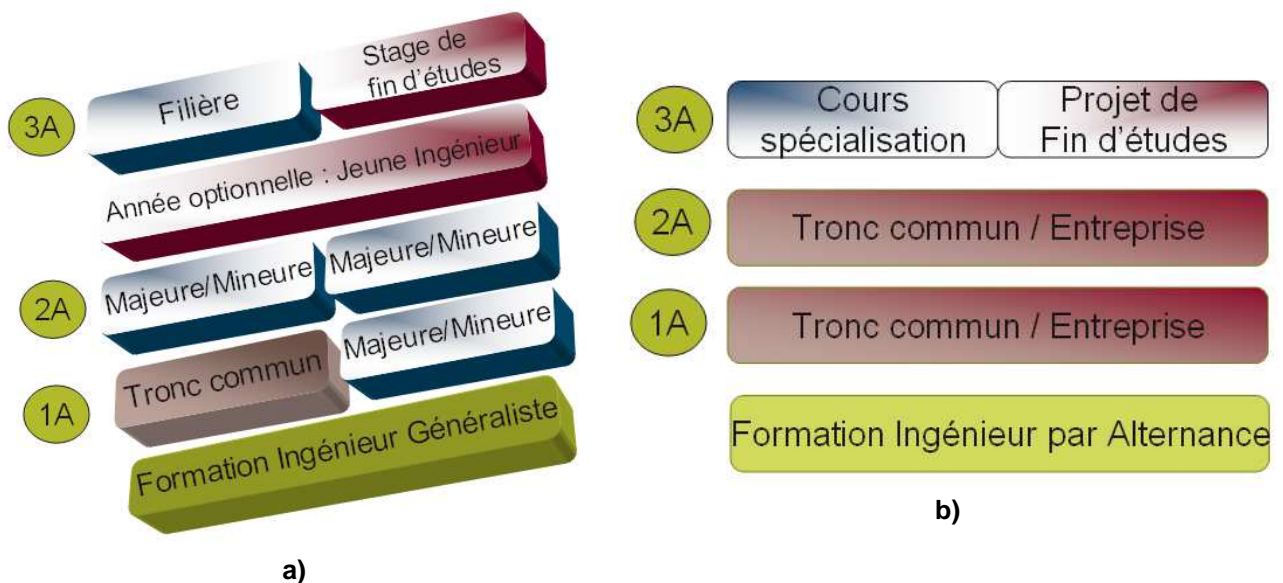


2. Au département électronique, nous avons développé un certain nombre d'algorithmes dans lesquels on retrouve les mêmes fonctions : somme, recherche du minimum ou du maximum, seuillage, multiplication, transformée de Fourier etc... L'idée est de partir de ces fonctions et d'appliquer des méthodes de réduction de consommation en réalisant la synthèse des architectures sur des cibles technologiques variées. On pourra disposer alors d'une bibliothèque statistique évaluant le rapport coût en complexité / gain de consommation. Cette thématique me semble pertinente pour proposer un sujet de thèse qui pourrait intéresser les entreprises de PRACOM (le pôle de recherches avancées en communication, lien privilégié entre Télécom Bretagne et un certain nombre d'entreprises, <http://recherche.telecom-bretagne.eu/pracom/>).
3. À court terme, je souhaite m'impliquer dans un projet de pré-industrialisation dans le cadre d'OSEO autour du vêtement intelligent pour le suivi de sportifs. La problématique se situe à différents niveaux :
  - Des capteurs : quel est le capteur adapté à la prise de mesure pertinente ? certains assez classiques existent et sont développés par les partenaires du projet, mais n'y en a-t-il pas d'autres ?
  - Des communications : quelle est l'information pertinente à transmettre ? doit-on faire un pré-traitement au niveau du capteur ou tout envoyer et laisser le logiciel se débrouiller avec toutes les données ? dans les différents scénarios, quel est le bilan en termes de consommation, complexité, robustesse ?
  - Des données : l'information c'est bien mais il faut être capable d'en sortir quelque chose !
4. Dans le domaine des réseaux de capteurs, j'ai participé à la réunion du défi 1 du LABex COMIN fin août 2011, un projet devrait être proposé pour le prochain appel ANR. Ce projet serait autour d'une application de « géolocalisation et d'identification de posture » à partir d'une personne équipée de plusieurs capteurs qui communiquent entre eux ou via un élément central. Les applications peuvent être nombreuses : détection de chute, commande en grands mouvements de précisions (en chirurgie par exemple), etc... Ce projet est à long terme et devrait permettre d'aborder de nombreux défis d'autant plus intéressants qu'ils abordent différents aspects :
  - les sciences humaines : l'homme porteur de capteurs pour qui ? pour quoi ? jusqu'où peut-on appareiller ? qu'elle est l'acceptance et l'acceptabilité ?
  - les technologies : le capteur émet près du corps, comment éviter certaines interactions tout en favorisant d'autres ?
  - l'énergie : l'homme est en mouvement, n'y-a-t-il pas un moyen de rendre le réseau autonome ?
  - les communications : plusieurs capteurs à disposition, peut-être peuvent-ils coopérer efficacement pour limiter à la fois le flot de données, les temps d'émission et de fait la consommation ?

## Partie 2 : ENSEIGNEMENT

La plus grande partie de mes enseignements se fait dans le cadre des formations d'ingénieur de Télécom Bretagne. En quelques mots, je vais vous présenter les deux formations existantes :

- Ingénieur généraliste, créée en 1977, elle recrute sur le concours commun Mines-Ponts et diplôme entre 180 et 200 étudiants par an. La figure 1a présente le cursus de cette formation tel qu'il est depuis 2005. Les étudiants suivent un tronc commun pendant le 1<sup>er</sup> semestre. Puis ils se construisent un parcours constitué de 3 majeures (3x168h de cours) et de 3 mineures (3x84h de cours) parmi les propositions suivantes : réseaux (RES), économie et sciences humaines (ESH), mathématiques et traitement du signal (MTS), électronique et physique (ELP), informatique (INFO) et ateliers (ATE). Lors de la 3<sup>ème</sup> année, les étudiants choisissent une filière de spécialisation. Entre la 2<sup>ème</sup> et la 3<sup>ème</sup> année, les étudiants peuvent s'ils le désirent faire une expérience d'un an en entreprise lors du programme jeune ingénieur. Lors des différents semestres d'enseignement une part importante est laissée aux projets.
- Ingénieur spécialisé, créée en 2002, elle recrute à un niveau BAC+2 en proposant un cursus par alternance entre l'entreprise et l'école illustré figure 1b et diplôme environ 40 étudiants par an. Pendant les 2 premières années les étudiants alternent des périodes en entreprise et des périodes scolaires de 1 à 3 mois. Le cursus académique leur procure des savoirs dans les domaines d'enseignements : réseaux, informatique, mathématiques, électronique, économie. Lors de la 3<sup>ème</sup> année, les étudiants choisissent une spécialisation plutôt réseaux télécoms ou informatique & réseaux avant d'attaquer leur projet de fin d'études dans l'entreprise qu'ils ont intégrée dès leur 1<sup>ère</sup> année.



**Figure II- 1 :** cursus des formations d'ingénieur Télécom Bretagne a) la formation d'ingénieur généraliste b) la formation d'ingénieur spécialisé

Parallèlement à ces formations, je suis également amenée à proposer des stages de formation continue aux entreprises sur des thématiques de conception de circuit ou autour des turbocodes. Ce public bien différents des élèves est souvent exigeant et motivé mais parfois le retour sur les bancs de l'école leur semble très difficile au niveau concentration.

Après cette introduction, je vais vous parler plus particulièrement mais brièvement des cours que je propose aux étudiants, de ce que j'essaie de mettre en œuvre à travers différentes actions pour susciter l'intérêt des élèves pour l'enseignement en général et pour l'électronique en particulier et des responsabilités que j'exerce au sein de l'établissement.

# 1. DE L'ATOME AU CIRCUIT

## 1.1 PHYSIQUE DU SEMICONDUCTEUR

Depuis 1999, j'assure cet enseignement qui même si le sujet n'a pas beaucoup changé (les électrons sont toujours des électrons et les trous des trous!) a beaucoup évolué dans le cadre des différentes réformes de l'enseignement de l'école. Aujourd'hui le cours de physique du semiconducteur est l'occasion de montrer aux étudiants que la microélectronique a une histoire courte mais intense. On illustre les grandes notions de physique du semiconducteur : intrinsèque, extrinsèque, dopage, résistivité, conduction, diffusion, etc. On en profite pour parler cycle de vie des produits à base de semiconducteur, et aussi pour découvrir que les panneaux solaires sont une technologie à base de semiconducteur. On étudie trois composants : la diode, le transistor bipolaire et le transistor MOS et on met le doigt sur les problèmes de consommation. Les étudiants peuvent aussi approfondir en allant suivre un cours optionnel sur les nanotechnologies.

D'un cours assez dense sur les composants de l'électronique, les contraintes horaires ont fait qu'il a fallu choisir l'essentiel. Le choix qui a été fait est de donner des notions à tous les étudiants pour comprendre « avec les mains » ce qui se passe dans un semiconducteur et dans le transistor MOS en particulier mais pas d'être des technologues ! Après cette introduction, les étudiants qui choisiront une majeure ELP (électronique) pourront aller au-delà et comprendre plus en profondeur les mécanismes mis en jeu dans différents composants non-linéaires et utiliser des modèles.

À titre d'exemple, pour l'année 2011-2012, le cours (12h) « d'introduction aux semiconducteurs » sera dispensé de la façon suivante :

- Bref historique : en l'espace de 60 ans nous sommes passés de la découverte du transistor bipolaire à une ère du tout ou presque électronique !
- Notions de physique du semiconducteur : le matériau qui a permis le développement phénoménal de la microélectronique est le semiconducteur. En contrôlant les particules libres chargées (positives ou négatives) qui y circulent (les trous et/ou les électrons), il est possible de réaliser des composants avec des propriétés diverses et variées.
- Quelques objets du quotidien : il s'agit là de montrer la complexité des systèmes électroniques à travers des matériels que les étudiants côtoient au quotidien (lecteur MP3, carte à puce, téléphone portable...) ou qui mettent en œuvre des technologies particulières comme la puce à ADN ou les MEMS.
- Transistor MOS : ce composant est aujourd'hui le plus utilisé puisqu'il entre dans la composition de tous les circuits numériques. On s'arrête au modèle interrupteur.
- Problématique de consommation : il s'agit de faire sentir aux élèves comment un circuit numérique consomme (puissance dynamique et statique) et de donner quelques clés pour réduire la consommation. Ces notions sont visualisées à travers un TP de simulation.
- Cycle de vie des produits électroniques : ce cours fait par un collègue montre aux étudiants qu'il est nécessaire de prendre en compte le recyclage des matériels électroniques, et que le chemin est encore long avant la perfection !
- Effet photovoltaïque : les élèves devront essayer de comprendre cet effet par eux-mêmes, puis lors d'une séance de travail par groupe de 4 étudiants ils répondront à différentes questions dont le dimensionner un système de production d'énergie autonome dans un lieu du monde (de Brest à Cotonou, en passant par Reijkavick ou Philadelphie).

Ce cours est approfondi pour les élèves qui le souhaitent lors de la majeure ELP à travers le module « composants de l'électronique » (21h) avec les interventions suivantes :

- La jonction PN dans tous ses états : l'enjeu de ce cours est de réviser le vocabulaire acquis lors du tronc commun et de comprendre les mécanismes mis en jeu dans la diode.
- Le transistor bipolaire : ce composant sera utilisé lors du cours d'analogique pour réaliser des filtres, il est donc important d'en comprendre le mécanisme et les modèles plus ou moins complexes (fondamental, Ebers et Moll, Giaccolletto)

- Le transistor MOS : à partir du modèle interrupteur vu en tronc commun on complètera par le modèle petit signal et par les applications du MOS en conception analogique intégrée.
- L'interaction lumière semiconducteur sera approfondie par rapport à la première approche vue en tronc commun.
- Une approche plus technologique (AsGA, SiGe,...) sera proposée aux étudiants pour illustrer la diversité des implantations possibles.
- Un TP de simulation et un TP de mesure viendront illustrer les différents concepts présentés en cours.

C'est un cours qui fait souvent peur aux étudiants car il apporte de nombreuses connaissances nouvelles. La prise en compte du retour des étudiants sur cet enseignement au fur et à mesure des années a permis d'aboutir à une version actuelle qui semble convenir pour l'instant aux étudiants et aux enseignants, mais que nous réserve l'année prochaine, nul ne sait...

## 1.2 ÉLECTRONIQUE ANALOGIQUE

De 1999 à 2004, j'ai assuré le cours de conception analogique CMOS auprès des élèves de 3<sup>ème</sup> année de Télécom Bretagne et auprès des étudiants de DEA (puis de DNM) de l'université de Bretagne occidentale (UBO). La vocation de ce cours était de montrer aux étudiants qu'utiliser la technologie CMOS pour réaliser des fonctions habituellement mise en œuvre à l'aide de transistors bipolaires permettait de profiter des propriétés de faible consommation et des coûts réduits de la technologie CMOS. Le cours proposait d'étudier différentes fonctions de base de l'analogique : le miroir de courant, l'amplificateur différentiel, une cellule de Gilbert... puis d'utiliser ces connaissances pour réaliser des dispositifs plus complexes : filtres, amplificateurs à fort gain, calcul analogique, etc...

Pour permettre aux étudiants de mieux comprendre les interactions entre les composants (en analogique, changer un paramètre a souvent un côté bénéfique et un côté négatif : tout n'est qu'une histoire de compromis !).

L'équipe analogique s'étant renforcée dans le département électronique, j'ai passé le relais progressivement de 2004 à 2006.

Au niveau de la conception analogique CMOS, les outils de CAO sont d'une grande aide pour modéliser les interactions entre les différents paramètres des composants. Après avoir utilisé le langage spice pendant ma thèse, je me suis formée au VHDL-AMS qui permet d'avoir une approche de conception mixte associant à la fois les fonctions numériques et analogiques à travers un unique langage. Nous avons dû faire le choix de ne pas continuer cet enseignement après 2005 et l'arrivée des filières de 3A qui a fortement contraint le temps disponible aux apprentissages.

## 1.3 ÉLECTRONIQUE NUMERIQUE

Par des activités diverses, j'essaie en collaboration avec mes collègues d'emmener les étudiants des premiers pas de l'électronique numérique à la conception de circuits. Nous proposons différentes approches à travers des activités pédagogiques diverses :

- Des cours d'électronique numérique qui débutent dès la première année par le fonctionnement « interrupteur » du transistor MOS, et la problématique de conception ;
- Des ateliers qui sont des travaux pratiques sur 9h pour sensibiliser les étudiants aux problématiques de temps de propagation, de fonctions combinatoires et séquentielles ;
- Des projets de découverte de la conception de circuit à travers des applications ludiques comme les jeux numériques, les microcontrôleurs, etc...
- Des cours de conception de circuit intégrant une forte proportion de travaux pratiques qui passent par
  - a. l'apprentissage de langages de conception (VHDL, système C),
  - b. la découverte des méthodologies de conception,
  - c. la synthèse sur circuit programmable,
  - d. les interactions matérielles logicielles,
  - e. la consommation, les entrées-sorties, etc...
- Des projets techniques liés à des entreprises ou des travaux de recherche.

L'objectif de ce cursus « électronique numérique » est de former des étudiants prêts à relever les défis dans une société de plus en plus électronique. Certains se dirigeront vers des postes d'ingénieurs systèmes, d'autres se tourneront vers d'autres aspects mais auront en tête qu'à un moment ou un autre il y a du matériel dans un système qui communique.

## 2. UTILISER DU MATERIEL, C'EST NATUREL

Tout ce qui est « high-tech » est pour les étudiants d'aujourd'hui tellement quotidien qu'ils ne se doutent pas que derrière il y a toute une méthodologie à mettre en œuvre pour aller de l'idée à sa réalisation. C'est à partir de ce constat que j'essaie de proposer des cours, TD et TP dont les exemples sont puisés dans l'univers quotidien des étudiants : jeux vidéo, téléphone portable, carte à puce, panneaux solaires, etc...

### 2.1.1 Comment approche-t-on le matériel ?



#### Des étapes de découvertes

Dès la 1A, une petite revue de différents objets qu'ils utilisent permet de souligner la complexité et surtout la pluridisciplinarité des connaissances requises pour bien comprendre ces systèmes :

- ⇒ une carte bancaire, cette puce minuscule qui a révolutionné le monde bancaire et la téléphonie
- ⇒ un lecteur MP3 : partir de l'information analogique pour la stocker sur une mémoire et la restituer presque aussi bien !
- ⇒ le processeur CELL : un bijou de technologie pour jouer avec la PS3
- ⇒ ont-ils déjà ouvert leur téléphone portable ? On le fait ensemble sur un modèle au rebus !

#### Des étapes de manipulations

À travers des TP ou TD guidés, les élèves font leur premiers pas avec des cellules solaires, des composants MOS ou bipolaires, des circuits programmables. Je voudrais introduire des cartes microcontrôleurs assez simples comme les cartes Arduino qui permettent de faire en toute simplicité leurs premiers pas en programmation électronique.

#### Des étapes de mise en œuvre puis de conception

À travers des séries de TP, des mini-projets ou des projets de plus grande envergure, les élèves aboutissent à un prototype. L'arrivée de circuit programmable de type FPGA<sup>10</sup> sur des cartes (cf Figure II- 2) disposant de périphériques variés (bouton, afficheurs, sortie VGA, écran à cristaux liquides, etc...) a vraiment permis de révolutionner l'enseignement de la conception de circuit. En effet, à l'aide de logiciels de conception il est possible aux étudiants d'aller jusque l'implantation alors que l'ASIC reste encore quelque chose de coûteux et risqué. On leur propose de travailler sur différents exemples avec plus ou moins d'autonomie.

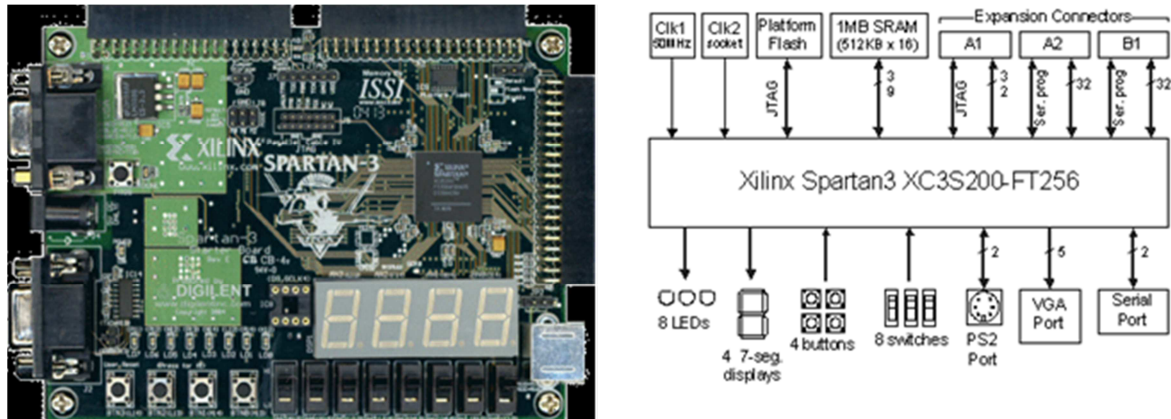
- En 3<sup>ème</sup> année pour illustrer le cours de système de transmission, les élèves doivent d'implanter une chaîne de communication comprenant un générateur pseudo-aléatoire, une modulation MAQ16, un canal gaussien (fourni par nous), un démodulateur, un détecteur d'erreurs. La carte est associée à un oscilloscope sur lequel les étudiants visualisent la constellation en fonction du rapport signal à bruit.
- D'autres ateliers proposent des fonctions plus simples comme la modélisation d'un carrefour ou bien le tirage des numéros du loto (on ne garantit pas que ce sont les bons numéros !),

---

<sup>10</sup> Field Programmable Gate Array

mais qui permettent aussi de voir en direct qu'elle est l'impact de leur architecture et de son développement sur le circuit final.

- Avec plus d'autonomie, on leur propose de réaliser des jeux numériques (snake, téttris, labyrinthe, etc...) sur plateforme FPGA uniquement. Cette contrainte impose une simplification des formes mais leur permet de découvrir l'interaction avec un périphérique comme le port VGA qui nécessite une synchronisation.
- On peut également proposer des projets alliant matériel et logiciel sur des cartes plus complexes dans la lignée des cours de systèmes embarqués [P-KER06].



**Figure II- 2 :** Photographie et schéma d'une carte Digilent contenant un Spartan 3 de Xilinx, 4 afficheurs 7 segments, des boutons poussoirs, des interrupteurs, un port série, un port VGA, des plots de connexions pour des cartes d'extension.

### 2.1.2 Des pistes de progrès ?

J'essaie pendant mes cours de trouver des astuces, des activités innovantes pour capter l'attention des étudiants qui ont l'habitude de zapper : les supports à trous, les cours-exercices, les quizz pour faire le point sur leurs connaissances... ce n'est pas simple et je n'ai pas encore trouvé la panacée alors si vous avez des idées, n'hésitez pas je veux bien expérimenter !

En attendant, pour les semestres qui viennent je voudrais faire quelques changements :

- 1- Mettre à disposition des étudiants une fiche d'exercices qu'ils devront faire et me rendre à une date précise. Suivant les résultats de ces exercices, j'organiserai une séance de travaux dirigés autour des points faibles que j'aurai notés.
- 2- Utiliser du matériel comme la Kinect et la manette Wii pour développer des applications dans le cadre de mini-projets ou d'ateliers de travaux pratiques.
- 3- Essayer de repenser les cours de façon à demander un travail personnel préparatoire (à travers des lectures précises) et permettre ainsi d'aller plus loin lors du cours, si on utilise ce modèle dès la 1<sup>ère</sup> année, il sera plus facilement accepté par les étudiants.
- 4- Travailler sur le projet d'un Fablab (lieu de création matérielle) lié à Télécom Bretagne (cf partie III, paragraphe 3.3) et y faire participer les étudiants soit en tant que participants soit en tant qu'animateurs vers les plus jeunes (collégiens, lycéens).

## 3. ADMINISTRATION

### 3.1 RESPONSABILITE AU NIVEAU ENSEIGNEMENT

Depuis mon arrivée au sein de Télécom Bretagne, j'ai été amenée à assumer un certain nombre de responsabilités au niveau enseignement qui m'ont permis d'apprendre :

- À créer un lien pédagogique entre les différentes activités de l'unité d'enseignement ;
- À composer avec des personnalités différentes tant du point de vue équipe pédagogique que du point de vue étudiant ;
- À être rigoureuse dans la gestion des échéances (tirage des supports de cours, élaboration des examens, rendu des notes, rapport pour la commission des titres ou l'AERES) ;
- À approfondir certains aspects de l'électronique en particulier car comme le disait Joseph Joubert (écrivain français 1754-1824), « enseigner, c'est apprendre deux fois ».

Je récapitule dans le tableau suivant, les responsabilités exercées au cours de cette dernière dizaine d'années.

Responsabilités	Titre	Durée	Étudiants	Années
<b>MODULE</b> <i>Le module est un enseignement d'une vingtaine d'heures sur une thématique précise. Le responsable assure en général une partie ou la totalité des cours magistraux, participe aux TD et TP, coordonne l'équipe pédagogique de quelques 6 à 10 enseignants, propose les examens et les corrige.</i>	CMS101 : Physique du semiconducteur	30h	1A	1999-2003
	ISP301 : Composants électroniques	21h	2A	2003-2005
	ELP103 : Introduction aux composants	10h30	1A	2005-2008
	ELP301 : Composants électroniques et optiques	21h	1A/2A	Depuis 2006
	Ouverture : conception analogique CMOS	21h	2A	2000-2005
	FC : Synthèse VHDL		entreprise	
	CIST 303/503 : Conception CMOS	25h	3A	2003-2005
	CIST 308/508 : Composants des Télécoms	20h	3A	2003-2005
	TC121A : de la micro à la nano	21h	1A	Depuis 2009
<b>UV</b> <i>L'Unité de Valeur comprend en général plusieurs modules. Le responsable est garant de la cohérence pédagogique et du suivi des programmes définis.</i>	F14B201 : Système de transmissions	63h	3A	Depuis 2005
	TC121 : L'ingénieur et les technologies dans la société	48h	3A	Depuis 2010
	UVINT118 : Initiation à la langue des signes	24h	1A/2A	Depuis 2007
	DEA UBO : conception analogique CMOS	21h	DEA	2004-2007
<b>Programme</b> <i>Ensemble de cours pour une année universitaire</i>	Filière Ingénierie et Intégration des systèmes			Depuis 2007
	DNM i-MARS (précédemment DEA puis DNM MARS)			Depuis 2000



## 3.2 PARTICIPATION A DES GROUPES DE TRAVAIL

Une école c'est aussi un lieu en perpétuelle évolution : les objectifs, les contraintes, les étudiants changent. C'est en étant convaincue qu'en matière d'éducation tout ne peut pas être figé que j'ai participé à des groupes de travail sur différentes réformes des cursus de l'école, sur la pédagogie, sur l'image de l'école, etc... Ces participations m'ont permis :

- d'apprendre à composer avec des personnalités et des contraintes,
- de défendre mes points de vue,
- de faire des compromis,
- de prendre du recul sur mes enseignements,
- de découvrir ce qui se passe dans d'autres départements et services de l'école, et dans d'autres écoles ou universités.

Je citerai ici deux exemples :

- Réforme de la 1<sup>ère</sup> et 2<sup>ème</sup> année

L'année universitaire 2004-2005 a marqué le passage en un cursus annuel à un cursus semestriel. Pour aboutir à cette transformation, une réflexion a été menée entre 2002 et 2003. Elle a donné lieu à beaucoup d'échanges, de bonnes idées et de moins bonnes, de compromis pour aboutir au système que nous connaissons aujourd'hui : 1 semestre de tronc commun et 3 semestres où les étudiants choisissent de suivre (à Brest ou à l'étranger dans une université partenaire) les 5 domaines d'enseignement de l'école (Informatique, Réseau, Electronique et Physique, Mathématique et Traitement du signal, Economie et sciences humaines) en majeure (168h) ou en mineure (84h). Si au début, les effets ont pu être positifs il me semble qu'aujourd'hui on arrive à un essoufflement de la solution d'une part parce que la répétition des cours chaque semestre « use » les équipes pédagogiques et d'autre part parce qu'il n'est pas possible de garantir un socle de connaissances minimales à nos élèves. Un bilan sur la réforme est en cours, et des propositions de modifications émergent déjà, comme le passage à une année de tronc commun.

- Master i-MARS

Anciennement DEA ELEC, puis DNM MARS, le master i-MARS a été pendant plus de 10 ans, un lien de formation entre les partenaires répartis sur le territoire breton (INSA de Rennes, Université de Bretagne Sud, Supélec, Télécom Bretagne). Si les cours communs sur tous les établissements sont effectivement peu présents car ils nécessiteraient une logistique importante, les compétences sont communes et les activités de regroupement originales (journée du master, cours de valorisation). Ce master recherche a permis de fournir aux laboratoires (bretons en particulier) des doctorants de qualité formés aux thématiques des laboratoires de recherches que sont le Lab-STICC et l'IETR. La formule originale par sa délocalisation de ce master semble avoir perturbé les personnes chargées de l'évaluation à l'AERES. Nous ne sommes pas certains aujourd'hui de pouvoir poursuivre l'aventure ensemble. Ce qui est bien dommage !

En bref, participer à des groupes de travail semble parfois « grignoteur de temps » mais cela permet d'être force de proposition au sein d'un système qui ne doit pas être figé car la société autour évolue. Je participe également aux réflexions sur l'évaluation des réformes et des pédagogies mises en œuvre car il me semble aussi indispensable de faire un bilan des réformes entreprises que de les mettre en œuvre.

## 3.3 PARTICIPATION A DES INSTANCES OFFICIELLES

Télécom Bretagne possède un certain nombre d'instances officielles où membres de la direction, membres invités, élus du personnel et des élèves débattent, jugent, décident ou proposent. Je fais (ou ai fait) partie en tant qu'élue représentant le collège des maîtres de conférence de deux d'entre-elles : le comité de l'enseignement et la commission d'évaluation des appellations.

### Comité de l'enseignement

*« Le comité de l'enseignement donne son avis sur l'organisation générale de la scolarité et spécialement sur le règlement de scolarité après qu'il a été élaboré ou modifié par le directeur et avant qu'il ne soit approuvé par le conseil d'école. Le comité de l'enseignement se constitue en jury des études pour l'ensemble des formations conduisant à un diplôme ou à un titre. »* (source site intranet de Télécom Bretagne)

J'y ai été élue de 1998 à 2004, et en suis membre invité en tant que responsable filière depuis 2009.

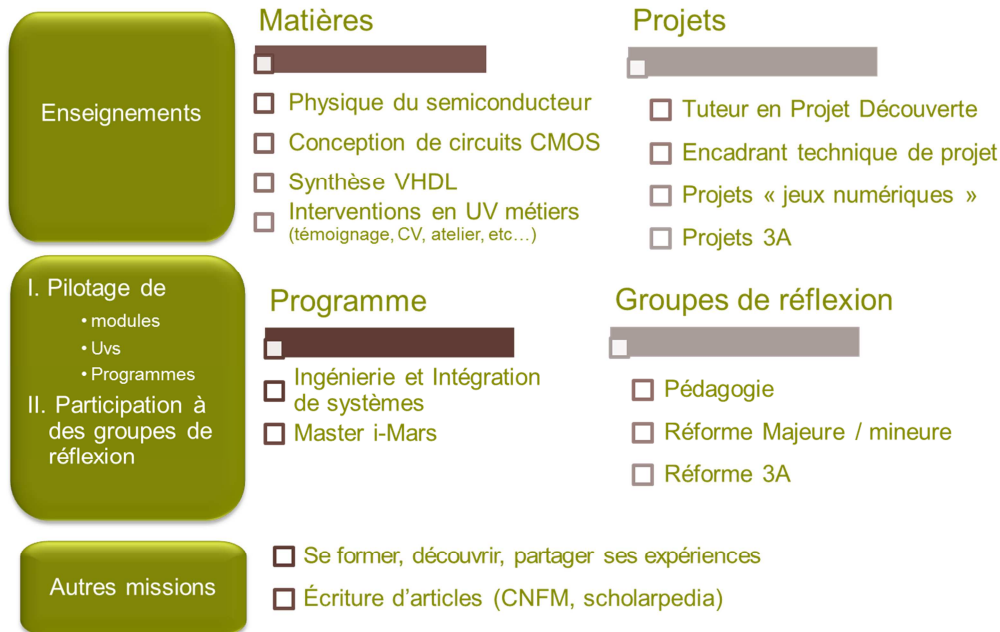
### Commission d'évaluation des appellations

« La Commission d'évaluation des appellations est convoquée par le directeur de l'école. Elle émet des avis sur les propositions d'appellations qui lui sont soumises sur la base d'un dossier et d'une audition de l'enseignant-chercheur, selon des modalités arrêtées par le directeur de l'école et portées à la connaissance des intéressés au moins un mois avant la date limite pour la constitution des dossiers. » (instruction N° 16-99-GET)

J'y suis élue tantôt titulaire, tantôt suppléante depuis 1998.

## 4. CONCLUSION

L'enseignement est une activité à part entière qui demande de l'écoute, de la remise en question régulière, de la gestion d'équipe pédagogique et de groupe de classe. C'est une partie importante de mon travail à laquelle je suis très attachée, comme on peut le voir sur le bilan ci-après.



Tout comme en recherche, la présence de projet d'enseignement sur du long terme est source de motivation, je pense m'attacher à deux aspects :

- La mise en place d'un Fablab à Télécom Bretagne selon la charte du MIT mais qui fonctionnera en réseau avec les fablabs de Brest et de la région Bretagne.
- Une réforme de l'enseignement des majeures / mineures qui ne me semblent pas suffisamment satisfaisant dans l'état actuel et qui devra de toute façon s'adapter aux évolutions des programmes du lycée aux classes préparatoires.

## - Partie 3 : D'autres horizons

### 1. LANGUE DES SIGNES

La langue des signes est une langue à part entière. Comme toutes les langues elle possède un lexique et des règles de grammaire. Contrairement aux idées reçues, la langue des signes ne peut pas être internationale puisqu'elle est se développe à l'intérieure d'un pays et est donc emprunte de la culture de ce pays. Cependant l'habitude d'une langue gestuelle permet un apprentissage rapide de toutes les langues gestuelles, et en quelques jours un sourd français comprend et signe parfaitement la langue des signes de tout autre pays. Après quelques mots sur l'histoire de cette langue (que j'ai élaborée à l'aide des cours de Fabrice Monmarchon à l'URAPEDA<sup>11</sup> de Brest et des sites internet <http://dicolsf.free.fr/lst/hist1.php>, et <http://umb-ressources.u-strasbg.fr/courses/DEAF/index.php>), je donnerai quelques éléments de LSF et comment je l'utilise cette connaissance dans le cursus de formation ou dans des projets.

#### 1.1 PETITE HISTOIRE DE LANGUE DES SIGNES

L'arrivée d'un enfant sourd dans une famille est selon les pays, les cultures et les époques considéré comme une naissance comme une autre (le handicap ne constitue pas une barrière à l'intégration) ou une chose honteuse qu'il faut cacher (et même exterminer pendant la période noire du nazisme). Pendant longtemps on a considéré en Europe, sous l'influence des philosophes grecs (et c'est une croyance encore tenace aujourd'hui), qu'une personne sourde était dénuée d'intelligence, qu'elle ne pouvait donc pas accéder à certaines fonctions, participer à la vie de citoyen, décider pour elle-même. Montaigne (1533-1592) écrivait quant à lui dans ses essais « *nos muets disputent, argumentent et content des histoires par signes. J'en ai vu de si souples et formés à cela qu'à la vérité, il ne leur manque rien à la perfection de se savoir-faire entendre* » (Essais, Livre II, ch 12). Avant l'apparition de la langue des signes, les familles ou groupes de sourds communiquaient effectivement par gestes, tandis que les sourds isolés étaient peu communicants et pris pour les « idiots du village ».

Avant le 18<sup>ème</sup> siècle, quelques personnes sourdes ont pu grâce aux moines ou aux religieuses être éduquées et avoir une vraie position sociale. Certains moines comme Pedro Ponce de Leon (1520-1584) choisissaient de travailler sur l'oralisation : à partir d'un alphabet en signe il apprenait à parler aux sourds à force de travail. D'autres utilisaient une langue gestuelle en particulier ceux qui avaient fait vœux de silence. On peut citer l'exemple de Etienne De Fay (1670-1750), appelé le « *vieux sourd d'Amiens* » qui apprend auprès des moines silencieux de l'abbaye d'Amiens, à lire, écrire, compter. Il devient architecte et assure l'agrandissement de l'abbaye. De 1720 à 1725, il instruit les enfants sourds et devient ainsi le premier professeur sourd de l'histoire.

Parler avec les gestes est donc quelque chose de naturel chez les personnes sourdes : le visuel et la mémoire associée sont très sollicités dès l'enfance et compensent le handicap auditif. C'est en voyant deux sœurs sourdes et muettes discuter entre-elles que l'Abbé de l'Épée (entendant) découvre en 1760 la possibilité de définir une langue gestuelle basée sur la syntaxe française. Il réunit plusieurs enfants sourds, crée une école publique gratuite ouverte aux sourds de toutes classes sociales. Il enseigne aux enfants non seulement le français mais aussi à devenir citoyens. Les sourds accèdent aux métiers qu'ils souhaitent. Il y a des enseignants, citons Massieu (1772-1846) et Clerc (1785-1869). Ils deviennent écrivains, citons Desloges (1747- ?) qui avec « *Observation d'un sourd-muet* » répond à l'ouvrage de l'abbé Deschamps (entendant) qui prônait l'oralisation seule tout en expliquant que la méthode était effectivement barbare « *la répugnance que les sourds et muets ont à souffrir que nous mettions nos doigts dans leur bouche, et à consentir de mettre les leurs dans la nôtre, ne peut se vaincre qu'avec beaucoup de peine, d'application et de patience... On doit travailler avec d'autant plus de courage qu'il est impossible de leur rendre autrement l'usage de la parole* ». Ferdinand Berthier (1803-1886) défendra les droits des sourds, participe à la rédaction du code napoléon en 1868. Il fut élu à la Société des gens de Lettres et son ami Victor Hugo lui écrira en 1845 « *Qu'importe la surdité de l'oreille quand l'esprit entend ? La seule surdité, la vraie surdité, la surdité incurable, c'est celle de l'intelligence* ».

Comme on peut le voir depuis toujours des méthodes s'opposent « oralisation pure » et « langue gestuelle », en général les méthodes cohabitent plus ou moins. Les entendants préfèrent en général

---

<sup>11</sup> Union Régionale des Associations de Parents d'Enfants Déficiants Auditifs

l'oralisation tandis que les sourds militent pour la langue des signes. Le directeur entendant de l'institut des sourds Saint Jacques à Paris, Roch Bébien (1749-1834) prône un enseignement bilingue. Il assure que l'apprentissage du français est facilité lorsque l'idée est comprise par le sourd dans sa langue naturelle. Il réserve l'oral pour la communication entre sourds et entendants et propose la langue des signes pour l'enrichissement intellectuel et culturel. Voilà qui semble une solution sage. Quelques entendants prônent la réparation et tentent des « opérations » pour rendre l'audition aux sourds : perçage des tympanes, perforation de la boîte crânienne, cela se fait en général sans succès mais dans la douleur.

En 1880 la fracture entre les deux méthodes sera totale, le congrès international de Milan pour « l'amélioration du sort des sourds-muets » interdit la langue des signes et prône la méthode oraliste pure. Ce congrès, contrairement aux précédents qui avaient permis de garder la cohabitation des méthodes dans les écoles, était biaisé dès le départ. En effet, les congressistes étaient pour la plupart des français et des italiens entendants adeptes de l'oralisation. Un seul congressiste était sourd, Claudius Forestier (1810-1891), directeur de l'école pour sourds de Lyon où était utilisée la langue des signes avec de très bons résultats. Les autres sourds présents étaient des enfants ou de jeunes adultes sélectionnés parce que la méthode orale avait bien fonctionné chez eux. La langue des signes n'avait aucune chance.

À partir de ce moment-là, les écoles en langue des signes ou bilingues sont progressivement fermées, les professeurs sourds sont renvoyés. Les sourds passent leur enfance à essayer d'oraliser et à apprendre à lire sur les lèvres, il n'y a plus de temps pour l'imagination, la culture, la découverte... Le niveau scolaire des enfants puis des adultes sourds décroît rapidement. La langue ne disparaît pas car les sourds entre eux ne peuvent qu'utiliser ce moyen de communication mais elle n'est plus enseignée. Des sourds militent et créent des événements pour la communauté sourde par exemple Rubens-Alcais lance en 1924 les jeux olympiques pour les sourds. Mais la plupart des sourds sortent sans diplômes de l'école et les tâches les plus ingrates leur sont souvent réservées.

Pendant qu'en Europe le niveau scolaire des sourds périclitait, l'enseignement bilingue continuait aux Etats-Unis. En effet vers 1815, Laurent Clerc (1785-1869) enseignant sourd est amené à montrer à des américains et des anglais l'intérêt de la langue des signes. Le pasteur Gallaudet est enthousiasmé et invite Clerc à venir créer une école pour sourd à Hartford dans le Connecticut. La traversée de 50 jours s'effectue en 1816, Clerc en profite pour enseigner la langue des signes à Gallaudet et apprendre l'anglais. En 1818, Clerc qui n'oralisait pas du tout, est le premier sourd à s'adresser au congrès américain pour obtenir des fonds pour créer l'« American School for Deaf ». Laurent Clerc enseignait en langue des signes françaises (LSF) à laquelle ses élèves ont rajouté de nouveaux signes pour créer la langue des signes américaine (ASL). En 1864, l'université Gallaudet est créée à Washington DC et est encore aujourd'hui, internationalement reconnue pour permettre aux sourds et malentendants l'accès à la culture et aux métiers qu'ils souhaitent.

Dans les années 1970, la communauté sourde commence à entendre parler des américains et de l'enseignement bilingue. Les sourds commencent à se regrouper, à revendiquer : c'est en 1973 qu'à lieu la première traduction du journal télévisé en LSF. Alfredo Corrado (sourde), acteur de théâtre américain, vient en France participer au festival de théâtre de Nancy sous l'invitation de Jean Grémion (entendant). Le choc est très fort pour la communauté sourde : les sourds peuvent faire autre chose que des « petits boulots » ! En 1976, ils fondent l'International Visual Theater (IVT) dans les tours du château de Vincennes. Les premiers cours de langue des signes sont dispensés aux sourds et aux entendants. Des ateliers théâtres donnent la parole aux sourds.

1976, c'est aussi l'année où Bernard Mottez, sociologue, crée un groupe d'études linguistiques et sociologiques sur la communauté sourde. D'autres associations militent pour le retour à la langue des signes dans l'éducation par exemple 2LPE (deux langues pour une éducation).

1985, le minitel révolutionne les communications entre les sourds avant l'arrivée du portable.

1991, la loi Fabius autorise le choix de la langue pour l'éducation des sourds mais les écoles restent peu nombreuses à utiliser le bilinguisme.

1993, Emmanuelle Laborit, actrice sourde reçoit un Molière pour son rôle dans la pièce « les enfants du silence »

La loi du 11 février 2005, lors du débat sur la loi pour le handicap, reconnaît enfin la langue des signes comme une langue à part entière en France, elle peut donc être enseignée, et le jeune sourd peut disposer d'un enseignement bilingue ou en langue des signes. Cette disposition est encore loin d'être appliquée et il est encore difficile aujourd'hui d'accéder à la langue des signes pour les enfants qui le souhaitent.

Mais les choses changent, les moyens aussi puisque parallèlement à la reconnaissance de la langue, de vrais moyens de « réparation » peuvent être mis en œuvre, il s'agit de l'implant cochléaire. Cet appareil par le biais d'électrodes vient directement stimuler le nerf auditif et permet au sourd d'entendre. Le côté invasif et irréversible de la technique fait souvent peur aux sourds mais en association avec la LSF (pour la rapidité de compréhension qu'elle apporte), l'implant permet un réel accès à l'oralisation pour l'enfant sourd. Contrairement à ce qu'on peut entendre parfois, il me semble que l'association des deux modes d'expressions est indispensable car la langue gestuelle est vraiment la langue naturelle du sourd, elle est nécessaire à son équilibre : il suffit pour s'en convaincre de voir la différence dans la richesse des propos tenus par de jeunes sourds signeurs ou pas, c'est incroyable ! La langue orale est sa deuxième langue et lui permet d'évoluer plus facilement dans le monde qui l'entoure. Je citerais l'exemple d'un jeune garçon sourd de 12 ans de ma connaissance qui a été implanté à 6 ans, qui jongle aussi bien avec la LSF qu'avec l'oral. Ce « bilinguisme » lui permet d'être vraiment à l'aise : il a toujours un moyen de communiquer (avec des sourds, des entendants, à la mer, de près ou de loin). Il y a aussi l'exemple de cette jeune femme de 30 ans, qui appareillée depuis son enfance passée en internat à l'institut des sourds d'Auray oralise très bien mais se désole de voir que le temps passé à oraliser ne lui ai pas permis de découvrir réellement la lecture, l'histoire, la géographie, les arts, etc... Son enfance s'est résumée à « acquérir la parole » et pas du tout à enrichir son esprit. Elle se sent dévalorisée face à ses enfants quand elle ne comprend pas les leçons d'histoire de son aîné âgé de 9 ans. Aujourd'hui elle vient de terminer le cycle de formation de la langue des signes, et elle peut profiter des ressources internet de plus en plus nombreuses pour regarder les informations, les documentaires, les histoires en LSF.

La langue des signes devrait rester la langue maternelle des sourds car elle est naturelle et permet au sourd de découvrir la réalité du monde qui l'entoure. Comme le dit Monique Larue dans *copies conformes* « dans une langue seconde (*qui serait ici le français oral*), les mots sont simplement plus éloignés de la réalité que dans la langue maternelle. »

## 1.2 FORMATION PERSONNELLE

Lors de ma thèse j'ai découvert que le GRETA de Brest proposait une initiation à la langue des signes française (LSF), j'ai décidé de m'inscrire à la formation. La LSF était enseignée par un formateur sourd, ce qui vous laissait en général perplexe lors des premières minutes de cours. Ensuite avec l'aide d'un tableau et surtout du mime, les premiers mots, les premières phrases puis les premières règles de grammaire apparaissent et la communication se fait naturellement. Lors des 5 premiers niveaux de 30h que j'ai suivis entre 94 et 96, j'ai pu apprendre les éléments de l'histoire des sourds, le vocabulaire de base et les règles de grammaire. Dix ans plus tard, grâce à la formation continue, j'ai pu reprendre l'étude de cette langue et terminer le cycle de formation de l'URAPEDA (association des parents d'enfants sourds proposant des cours sur Brest) qui comprend 12 niveaux de 30h. Je pense que faire cette formation a été non seulement intéressante du point de vue de l'apprentissage, de la découverte d'un autre monde (on ne se rend pas toujours compte des difficultés que ce handicap « invisible » peut provoquer) et d'une autre culture, de l'utilisation d'un autre mode d'expression.

### Quelques rudiments de Langue des Signes Française.

Les photographies et dessins sont issus des dictionnaires en langue des signes de IVT ou de Monica Companys, de sites internet tels que Elix (<http://elix-lsf.fr/>), websourd (<http://www.websourd.org>) ou wikisign (<http://lsf.wikisign.org>).

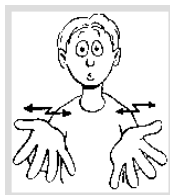
Tout d'abord, il faut savoir qu'un signe est constitué de 5 paramètres :

- La configuration ou forme des mains (peut être différente sur chaque main), par exemple



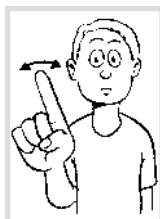
- L'orientation des mains, par exemple si la paume de la main est vers le haut ou le bas, le signe aura une signification différente, par exemple

Voici le signe pour  
Quoi ?



Si on retourne les paumes pendant le mouvement, la question devient  
Comment ?

- L'emplacement, c'est-à-dire l'endroit où le signe est effectué
- Le mouvement des mains est précis



Non



Pourquoi

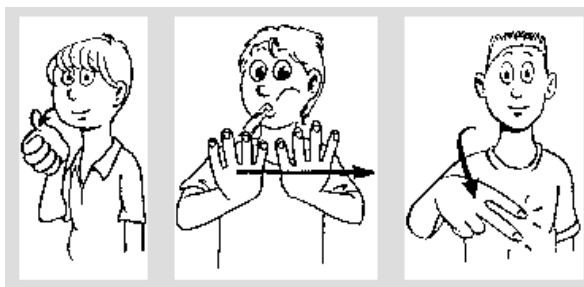
Il y a la même configuration de la main mais l'emplacement et le mouvement font la différence.

- L'expression du visage par exemple les sourcils relevés marquent une question, les yeux plissés un évènement récent, un air triste accentue le côté négatif, le visage accompagne le signe on ne peut pas par exemple signer « content » avec un air triste !

La phrase est constituée dans un certain ordre qui suit la grammaire de la langue. La notion du temps est un peu complexe, je ne m'étendrai pas ici sur le sujet, mais globalement si le temps est défini, il est indiqué en début de phrase tandis que s'il est indéfini il se situera plutôt à la fin de la phrase. Suivront les indications de décor (lieu), les accessoires, les personnages, puis l'action décrite par le verbe. Le questionnement est en général positionné à la fin. Bien sûr, il y a des cas particuliers et comme toute langue il ne suffit donc pas de connaître les mots pour faire des phrases correctes.

Voici deux exemples,

Le premier signifie en français « demain, c'est mon anniversaire ». En LSF, on positionnera d'abord « demain » puis l'élément principal « anniversaire » puis le lien d'appartenance « à moi »

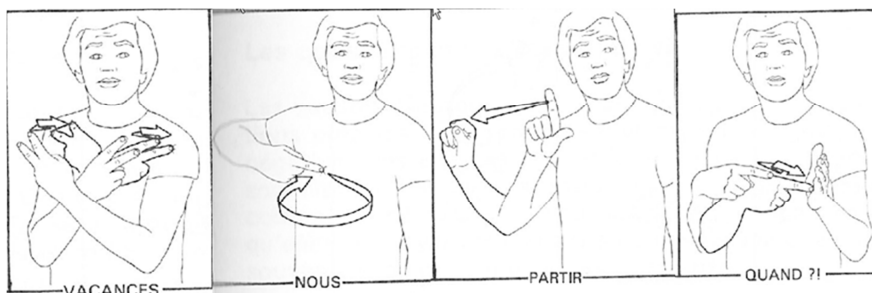


DEMAIN

ANNIVERSAIRE

A MOI

Le second signifie « quand partons-nous en vacances ? ». En LSF, on positionnera d'abord le thème « les vacances » puis l'association « qui » et « action », pour terminer par la question « quand » qui doit se faire avec un haussement de sourcils pour souligner le questionnement.



VACANCES

NOUS

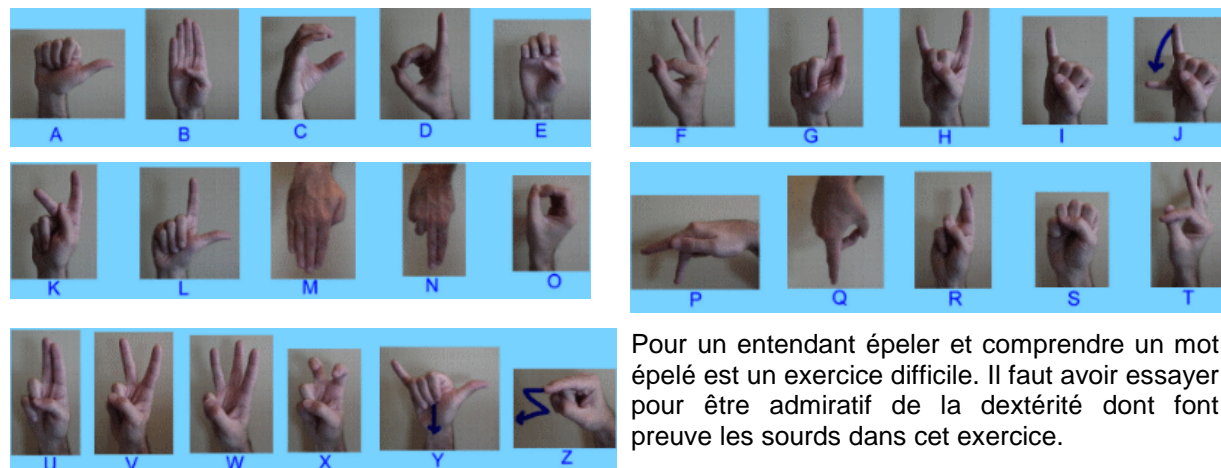
PARTIR

QUAND ?!



La dactylogogie est utilisée pour écrire un mot dont on en connaît pas le signe, c'est une méthode de dépannage lorsqu'on ne maîtrise pas la langue pour continuer la conversation. Les lettres de l'alphabet sont aussi des configurations de bases pour certains signes. Par exemple, pour hôtel, on utilisera le H, pour lundi, le L.

Voici l'alphabet trouvé sur <http://mickybadia.free.fr/langues/lsf/home.html>.



Pour un entendant épeler et comprendre un mot épelé est un exercice difficile. Il faut avoir essayé pour être admiratif de la dextérité dont font preuve les sourds dans cet exercice.

### 1.3 LA LSF A TELECOM BRETAGNE

Pour l'instant, l'accueil de personnes sourdes est assez rare à Télécom Bretagne, nous avons eu 3 étudiants appareillés qui utilisaient uniquement l'oral puisqu'ils ont été formés dans des écoles où la méthode orale était la seule enseignée. L'un d'entre eux a découvert la langue des signes lors de l'intersemestre (cf.1.3.1) et il a aussi pu, pour la première fois, discuter avec un adulte sourd. Cela lui a permis de faire un pas de plus dans l'acceptation de son handicap. Pour ces étudiants, habitués à évoluer dans un monde d'entendants, il était évident que certaines informations leur échappaient mais ils faisaient comme ils l'avaient toujours fait : avec ou plutôt sans ces informations.

Si leur accueil avait pu être bien prévu (encore eût-il fallu qu'ils annoncent leur handicap), ils auraient pu bénéficier de boucles magnétiques, on aurait pu guider les enseignants pour qu'ils n'éteignent pas la lumière pour mieux voir le diaporama au détriment de la lecture labiale, qu'ils ne tournent pas le dos, etc...

Apprendre la langue des signes est aussi un moyen d'être sensibilisé à l'accueil des personnes sourdes dans l'établissement, tant au niveau des élèves que du personnel et de faire partager cette expérience.

#### 1.3.1 Proposition d'une formation aux étudiants

Lors de cette formation j'ai appris qu'il était important d'être au contact des personnes différentes pour montrer qu'on peut avancer ensemble et que si chacun fait un effort, et bien c'est plus facile pour tous. J'ai donc souhaité proposer une initiation à la langue des signes pour les étudiants de 1<sup>ère</sup> et 2<sup>ème</sup> année du cursus généraliste. Cela se passe lors des intersemestres fin janvier – début février. Je leur laisse découvrir la surdité du formateur, ce qui ne manque pas de les déstabiliser pendant les premières minutes. Une séance de 2h environ dans la semaine est dédiée au métier d'interprète et aux questions diverses et variées que les étudiants veulent bien poser à l'enseignant. Le bilan de cette semaine de formation est très positif, les étudiants et l'enseignant en ressortent ravis.

Nous ne proposons que 12 places car comme pour enseigner toute langue il n'est pas possible de travailler avec un groupe plus important. Pendant la formation, il y a beaucoup de temps dédié à la répétition et les étudiants remarquent souvent qu'ils fatiguent plus vite car c'est un travail de concentration visuelle inhabituel qui leur est demandé.

En 2011, les étudiants étaient très motivés et nous avons décidé de monter un projet : accueillir une troupe de comédiens sourds et entendants de l'association des sourds du Finistère pour jouer « ma vie de sourd », un spectacle qui traite avec humour des problèmes de communications entre les sourds et les entendants. Ce fut un bon succès et une réelle découverte pour un bon nombre d'étudiants, de membres du personnel et d'extérieurs.



J'ai pu aussi mettre en contact un étudiant sourd qui suit ses études en prépa PSI à Kerichen avec des étudiants de Télécom pour que ceux-ci puissent l'accompagner dans sa scolarité.

### 1.3.2 Projets étudiants

Dans le cadre de leur cursus les étudiants sont amenés à faire des projets sur des thèmes et des outils variés. J'ai proposé en 2010 de réaliser un cours de révision du module d'initiation à la LSF sur la plateforme d'enseignement moodle. En effet, quand on apprend la langue des signes par rapport à une autre langue, c'est qu'un support de type dictionnaire est peu pratique pour retrouver les mots oubliés. L'idée était donc de proposer des exercices à partir de vidéos pour vérifier les apprentissages. Les étudiants ont pu définir différents exercices<sup>12</sup> :

- autour de la dactylogogie pour s'entraîner à lire rapidement les lettres ;
- autour de thèmes comme la famille, les couleurs pour réviser le vocabulaire ;
- autour d'une histoire pour travailler la compréhension ;

Les projets étudiants pourraient aussi se tourner vers des applications d'aide au handicap à travers les applications web ou mobiles. En effet, la téléphonie mobile avec en particulier le SMS a révolutionné la vie des sourds bien plus encore que celle des entendants. Ils ont à leur disposition un outil pour communiquer entre eux et avec les entendants facilement.

Par exemple, à la suite d'une « galère » chez un boulanger qui ne faisait pas d'effort pour le comprendre, un ami sourd m'a dit que ce serait bien d'avoir un dictionnaire de phrases quotidiennes dans son *smartphone*, qu'il pourrait adapter rapidement chez les commerçants : « je voudrais trois baguettes et un sandwich au jambon ». On se dit que c'est possible, mais lorsqu'on ajoute des contraintes de coûts (une synthèse vocale correcte), de rapidité (s'il faut 10mn pour trouver la phrase, autant l'écrire sur un bout de papier), on se rend compte que la solution n'est pas forcément simple.

Au niveau de l'enseignement, nous avons aussi proposé aux étudiants de travailler sur le côté « réparation ». Parmi les capteurs biomédicaux, on a choisi d'étudier l'exemple de l'implant cochléaire qui permet à un sourd de récupérer une audition. Pour donner un aspect concret à ce projet, j'ai pris contact avec un audioprothésiste brestois qui a monté une collection retraçant l'histoire des prothèses auditives. Il va intervenir chaque semestre pendant 1h30 auprès des étudiants. Sa première intervention a été plébiscitée.

### 1.3.3 Projet PALLIACOM

Certaines personnes perdent l'usage de la parole à la suite par exemple d'accidents vasculaires cérébraux. Des enfants lourdement handicapés n'arrivent pas à s'exprimer et s'enferment dans un mutisme parfois source de violence (cris, coups). Dans certains de ces cas (en particulier chez les enfants), il n'y a en outre pas d'accès à l'écriture orthographique.

Pour tenter de redonner la parole à ceux qui en sont privés, le projet ANR TECSAN PALLIACOM (2009-2011) sous la direction de Maryvonne Abraham cherche à développer un logiciel robuste permettant de générer efficacement des phrases correctes du point de vue de la grammaire, une « machine à parler ».

Le projet regroupe différentes équipes (à Brest et Toulouse) et différentes compétences (sociologue, graphiste, linguiste, etc...) au service de différents utilisateurs (orthophoniste, particuliers, etc...). Le choix de l'équipe brestoise est de proposer une écriture à base de pictogrammes, d'une grammaire, d'une ergonomie adaptée à l'utilisateur et d'une synthèse vocale de qualité. Travailler avec des pictogrammes, c'est faire des choix : est-ce que l'image représente une nouvelle écriture de la langue ou une nouvelle écriture des mots ? L'idée du projet est de partir sur des pictogrammes de mots car sinon cela signifie qu'on est capable de connaître et d'associer les signes des lettres pour faire des mots et c'est justement ce qu'il manque aux jeunes enfants par exemple.

Je suis intervenue ponctuellement dans ce projet pour travailler avec le graphiste sur les pictogrammes. En effet ceux-ci doivent être suffisamment simples et clairs pour être compris rapidement. Le dessin étant quelque chose de visuel, il fait appel au même processus cognitif que la langue des signes.

---

<sup>12</sup> Si vous souhaitez voir ce que cela donne, il est possible de me demander un accès au cours développé.

Prenons l'exemple des pronoms personnels [G-ABR10]. Contrairement à un nom commun qui désigne un objet, le pronom désigne quelqu'un qui n'a pas toujours le même rôle. Pour un enfant handicapé, il est souvent difficile de comprendre le « je » : la personne qui tente de lui apprendre dit « je » en parlant de l'enfant pour qu'il répète mais le « je » n'a alors plus son sens puisque pour l'orthophoniste ce « je » désigne un « tu » (l'enfant). Avec l'aide de l'ordinateur, il y a une dépersonnalisation du pronom, la machine est la prothèse.

Nous avons proposé une planche (cf Figure II- 3) avec différents pronom qu'il fallait nommer ou catégoriser en pluriel ou singulier. Le symbole « du cercle » que l'on voit sur les pronoms pluriels est issu du geste qui se fait en langue des signes et a permis une bien meilleure reconnaissance du pluriel : on comprend tout de suite qu'il y a un groupe et qu'on désigne l'ensemble du groupe.

Ce projet a reçu le prix coup de cœur du jury au trophée « handi-friend 2010» (<http://www.trophees-handi-friends.com/cf/laureats-2010>) reconnaissant par là le côté intégrateur d'un tel dispositif pour une personne handicapée.

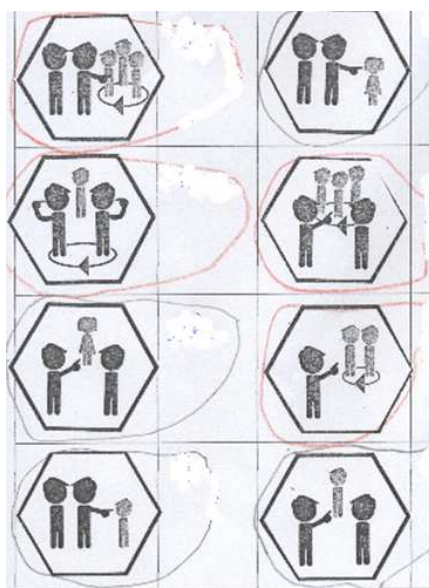


Figure II- 3 : planche de test fournie à des enfants de CE2 pour identifier les pronoms.

## 2. DIFFUSION VERS UN PUBLIC DE CHERCHEURS

### 2.1 EXPERIENCE DE L'EDITION

Au cours d'une carrière d'enseignant-chercheur on est régulièrement amené à écrire des articles ou des chapitres d'ouvrage, faire des « relectures » d'articles soumis pour publication dans des revues ou des conférences. Il est une expérience un peu particulière à laquelle j'ai pu participer, c'est être le lien entre l'éditeur et les auteurs pour un ouvrage collectif. L'ouvrage en question est le livre « codes et turbocodes » sous la direction de Claude Berrou publié en 2007 et sa version anglaise « codes and turbo codes » publié en 2010.

Après avoir collecté les textes écrits par les différents auteurs, il a fallu les mettre en forme, les relire, les corriger. Il a été nécessaire de récupérer ou refaire les figures. Pour la version anglaise, j'ai pu travailler avec la traductrice pour affiner les expressions classiquement utilisées dans le domaine du codage pour que l'ouvrage soit bien compréhensible par le lecteur.

Ce fut un travail long et minutieux mais indispensable pour assurer l'impression correcte de l'ouvrage.

### 2.2 COMITE D'ORGANISATION « SYMPOSIUM TURBOCODES »

En 1997, avant mon arrivée, a été organisé à Brest le 1<sup>er</sup> symposium sur les turbocodes : 5 ans après son invention et la révolution que cela a apportée dans le monde des télécommunications, il semblait naturel d'organiser une telle manifestation scientifique sur le site originel de l'apparition des

turbocodes. En 2000, 2003 puis 2010, nous avons à nouveau organisé ce symposium tandis que le 4<sup>ème</sup> symposium en 2006 éditions était organisé à Munich en Allemagne et le 5<sup>ème</sup> à Lausanne en Suisse en 2008.

La 6<sup>ème</sup> édition a permis à près de 180 chercheurs du domaine de confronter leurs idées et leurs résultats (60% de chercheurs étrangers, 26 pays représentés) dans une ambiance studieuse et détendue propice aux échanges.

Être du côté de l'organisation, c'est découvrir l'envers du décor avec ses contraintes, ses tensions, ses doutes, sa rigueur, ses imprévus. Le bon déroulement de ces éditions et le retour positif des participants donnent un certain sentiment de satisfaction.

### 3. VULGARISATION SCIENTIFIQUE

Je pense qu'il est important de donner envie aux plus jeunes de se tourner vers les sciences et aux particuliers de comprendre le monde « matériel » qui les entoure.

Cela me semble d'autant plus important aujourd'hui que les vocations scientifiques se raréfient. Paradoxalement dans un monde de plus en plus électronique, les élèves viennent de moins en moins vers les filières électronique et informatique embarquée leur préférant des filières plus finance, marketing ou commerciale.

L'esprit de curiosité qui est le creuset de la vocation scientifique doit être à mon avis sollicité dès l'enfance et maintenu en éveil par des conférences, démonstrations, expositions, ateliers de découverte. En cela l'association des « petits débrouillards », le programme « la main à la pâte », les cités des sciences et autres palais de la découverte font un travail formidable.

De notre côté, il me semble aussi important de proposer des animations aux plus jeunes, d'écrire des articles dans des revues de vulgarisation ou des encyclopédies quand c'est possible, de participer à des sites tels que « futura science ». Tout cela demande du temps et n'est pas forcément très valorisant au niveau de la recherche, ni même au niveau du retour des participants (parfois peu nombreux) pourtant je crois qu'il y a un véritable enjeu à aller en particulier vers les jeunes, ces potentiels chercheurs en devenir !

#### 3.1 LES DEMONSTRATIONS

Dans le domaine que j'affectionne particulièrement qui est l'électronique, le matériel tient une place prépondérante et il me semble intéressant de proposer régulièrement des démonstrations au cours desquels le visiteur pourra voir, toucher, tester du matériel.

Une bonne méthode pour susciter la curiosité des plus jeunes est à mon avis de partir de quelque chose de connu. La numérisation du son est maintenant courante : CDs, MP3, clavier MIDI, etc... Mais la plupart des gens ne savent pas comment le son est numérisé. Pendant plusieurs années, nous avons proposé à la fête de la science

- de comprendre les étapes de numérisation (échantillonnage, blocage, filtrage) à travers des panneaux explicatifs ;
- de visualiser les différentes étapes sur un oscilloscope ;
- de tester l'impact des différents paramètres en enregistrant un message qui pouvait être relu sur le même nombre de bits ou pas, à la fréquence d'échantillonnage ou pas.

Cette maquette illustre bien le double aspect d'une vulgarisation scientifique : on aborde la notion à plusieurs niveaux pour que chacun puisse y trouver une information à sa portée.

Pendant plusieurs années, j'ai également participé en tant qu'enseignant référent au projet E=M6, cette coupe de robotique organisée par l'émission du même nom. Ce projet est parfois pour les étudiants un refuge pour « bidouilleurs » mais il est aussi un moyen de se tester, d'essayer de réaliser des montages, de se tromper, de recommencer, de comprendre pourquoi ça n'a pas fonctionné. En bref, c'est un bon endroit pour acquérir des notions d'électroniques, de mécaniques et d'informatiques par auto-apprentissage. Chaque année, les groupes d'étudiants changent et la motivation n'est pas toujours la même, mais à chaque fois ils apprennent à gérer leur projet, à comprendre leurs erreurs et à s'investir pour que l'équipe progresse. Ce projet est aussi un bon moyen de montrer leur savoir-faire lors des portes ouvertes ou de fêtes de la science.

Les jeux numériques que je propose aux étudiants de développer au cours de leur projet sont utilisés également pour illustrer le thème de la conception de circuit et se taillent en général un joli succès auprès des lycéens en visite.

### **3.2 LES CONFERENCES**

Il est aussi intéressant de proposer des conférences sur des thématiques « grand public ». Il est certes souvent difficile de mobiliser des participants pour venir écouter un exposé sur l'histoire de la microélectronique par exemple et cela peut créer de la frustration. Mais il faut à mon avis ne pas baisser les bras et peut-être trouver d'autres vecteurs pour transmettre ces conférences. L'exemple de l'Université de tous les savoirs ([http://www.canal-u.tv/producteurs/universite\\_de\\_tous\\_les\\_savoirs](http://www.canal-u.tv/producteurs/universite_de_tous_les_savoirs)) est dans ce domaine très intéressant et un bon exemple à suivre. J'ai eu l'occasion d'organiser un séminaire sur le passage de la micro à la nanotechnologie en juin 2010 dans le cadre du PRACOM<sup>13</sup> et de faire une conférence sur l'histoire de l'électronique dans le cadre de la semaine de la science en février 2011 qui ont permis des échanges enrichissants.

Il y a quelques années, nous propositions aux élèves de 3<sup>ème</sup> année d'organiser une journée scientifique sur un thème que nous enseignant avions défini qui pouvait être sur une technologie en devenir (l'UMTS a une époque où l'on était en train de la normalisée), sur des composants (la fibre optique), sur des généralités (l'électronique et les 5 sens). Cette journée était intéressante parce qu'elle permettait à un groupe d'étudiants de se confronter à l'aspect organisation (trouver les intervenants, faire correspondre les emplois du temps de chacun), à l'aspect budgétaire, à l'aspect animation de la journée (susciter les questions, introduire, conclure...), à l'aspect communication (publicité avant, rédaction des actes). Les contraintes de formation et de disponibilités ayant changé, nous avons abandonné la formule en 2005. C'était pourtant à mon avis une première expérience de vulgarisation scientifique pas toujours réussie mais au moins tentée.

### **3.3 UN FABLAB**

En juillet 2011, autant dire tout récemment, j'ai découvert le concept de FABLAB, pour LABoratoire de FABrication, un lieu d'expérimentation, d'apprentissage, de fabrication pour toute personne, quelquesoit son niveau de connaissance, ayant envie d'apprendre et d'aller jusqu'à la mise en œuvre de son idée. Le concept est né au MIT, Institut de Technologie du Massachusetts, fin des années 90 et vise à offrir un accès à la technologie pour créer et inventer sur un modèle du partage des connaissances. Pour cela le Fablab dispose de matériel de prototypage (découpe laser, imprimante 3D), de CAO, des cartes électroniques (arduino, FPGA, etc...) dont les interfaces se sont simplifiées avec les années permettant un accès plus simple. Au sein du fablab, le travail est collaboratif au sens où ceux qui y viennent partagent leurs connaissances et que les créations sont libres de droit.

Artilect a été le premier fablab français ouvert en 2010 à Toulouse, quelques autres sont apparus ou sont en train d'apparaître en région parisienne, Grenoble, Nantes, Nancy...

Je trouve l'idée superbe et comme Télécom Bretagne souhaite se lancer dans l'aventure d'un fablab brestois, je travaille aujourd'hui sur le montage du projet tout en ayant bien en ligne de mire la nécessité (et les difficultés) de pérenniser un tel outil de vulgarisation scientifique et de créativité.

---

<sup>13</sup> Pôle de Recherches Avancées en COMMUNICATIONS

# CONCLUSION

Avant de conclure, je voudrais tenter de répondre à la question suivante :

« Pourquoi passer une habilitation à diriger des recherches ? »

## **L'habilitation à diriger les recherches, c'est d'abord une reconnaissance.**

Cette reconnaissance est je pense un moyen de pouvoir valoriser l'expérience acquise au cours de ces dernières années que ce soit dans le domaine de la recherche ou dans celui de l'enseignement. Même si globalement en tant qu'enseignant-chercheur, maître de conférences non-habilité, il est dans une structure comme Télécom Bretagne assez aisé de participer à des groupes de réflexions sur la recherche, l'habilitation permet de se positionner de manière plus visible me semble-t-il vers les structures extérieures : pôle de compétitivité, Université Européenne de Bretagne, sociétés savantes, etc... L'habilitation permet également de participer plus activement à l'évaluation des jeunes chercheurs en guidant et dirigeant des doctorants du laboratoire pendant leurs 3 années de recherche, mais aussi en rapportant sur les thèses des étudiants issus de laboratoires extérieurs.

## **L'habilitation à diriger les recherches, c'est aussi des devoirs.**

Je travaille à Télécom Bretagne, dans le département électronique, au sein du Lab-STICC, un laboratoire CNRS qui pour garder la dynamique dont il fait preuve (comme l'a montré l'évaluation de l'AERES) doit pouvoir compter sur ses membres pour organiser des activités, animer des thèmes de recherches et valoriser les travaux. Je pense qu'être habilité confère une responsabilité plus importante pour veiller à ce que les objectifs que le laboratoire s'est fixé pour les cinq prochaines années soient atteints. Parmi ces objectifs, il y a en a un qui ne me semble pas simple à tenir : c'est celui de la « transversalité ». En effet, les équipes qui constituent le Lab-STICC travaillent sur des thèmes parfois très différents les uns des autres (matériaux, algorithmes de communication, intégration sur silicium, connaissances et décisions, etc...) mais se doivent de collaborer ensemble pour dynamiser et donner une réelle vie à ce laboratoire. Comment le faire ? Des projets transverses ont été définis, on peut parler de « codage neural » porté par Claude Berrou ou de la plateforme de prototypage « palmyre », mais sont-ils vraiment transverses, peut-on en définir de nouveaux? Comment faire travailler ensemble des équipes multi-sites et multi-compétences ? Il est assez facile, et plutôt fréquent de faire travailler deux équipes entre-elles, mais est-ce de la transversalité ? Travailler sur la transversalité au sein du Lab-STICC me semble être une problématique importante dont doivent se saisir les chercheurs du laboratoire et en particulier ceux qui ont en charge l'animation des différents thèmes de recherche.

## **L'habilitation à diriger les recherches, c'est avant tout la possibilité d'animer un thème de recherche particulier.**

L'expérience acquise en étant parfois « petites mains » parfois pilote dans des projets m'a permis de comprendre un certain nombre de concepts et d'acquérir du recul du domaine de la conception de circuits de communication numérique. Je me sens prête aujourd'hui à animer un thème qui me semble pertinent et qui n'existe pas encore au sein du département électronique bien qu'il soit déjà souvent sous-entendu dans les projets : permettre aux concepteurs de circuits de communications numériques de faire les bons choix quant à la réalisation de circuits basse consommation.

En effet, comme j'ai pu le décrire dans le chapitre I-5, la réduction de la consommation dans les circuits est un enjeu majeur des années futures. Mais réduire la consommation dans les circuits sans tenir compte de l'application peut avoir une efficacité limitée : si on augmente en complexité en appliquant des méthodes classiques, on peut perdre en débit ce qui n'est pas souhaitable dans les applications actuelles. Si on dispose d'une étude sur l'efficacité, c'est-à-dire sur le rapport bénéfice de la réduction de consommation vs performance de l'algorithme de décodage, on peut décider des stratégies à appliquer de manière plus pertinente. C'est pourquoi, je pense qu'il peut être intéressant de travailler à partir des algorithmes de codage / décodage (plus particulièrement autour des turbocodes) pour étudier l'impact de la réduction de consommation sur les algorithmes en termes de complexité, débit et performance. Cette thématique me semble d'autant plus pertinente qu'elle se positionne pleinement au sein de l'équipe IAS (Interaction Algorithme Silicium) du Lab-STICC à laquelle j'appartiens, car elle associe une connaissance des algorithmes de communication et l'intégration matérielle. Pour animer cette thématique, j'envisage plusieurs étapes :

- Identifier les équipes et les personnes impliquée dans les thèmes autour de la consommation ;

- Déterminer quels sont les besoins et les manques ;
- Rechercher des partenaires industriels et/ou académiques ;
- Définir un axe de recherche plus précis en fonction des besoins des partenaires ;
- Proposer un sujet de master recherche dans le domaine pour débroussailler le terrain avant d'entamer une thèse à l'automne prochain sur un sujet qui aura été bien cadré pour être suffisamment innovant et intéressant ;
- Valoriser les travaux à travers des publications ;
- Participer à des « réseaux de recherches » comme le GDR SOC-SIP où la problématique de consommation est souvent présente, à des écoles thématiques du CNRS comme ECOFAC dont la dernière édition a eu lieu en 2010.

**L'habilitation à diriger les recherches, ce n'est pas oublier ni l'enseignement ni la transmission d'une curiosité scientifique.**

En effet, il me semble que l'expérience acquise tant en enseignement qu'en recherche est une opportunité pour proposer des activités nouvelles ou des points de vue différents. Il est vrai que j'ai déjà par le passé été souvent force de proposition au niveau de l'enseignement, et je souhaite continuer à être fortement impliquée dans l'enseignement, car les étudiants sont tous de futurs citoyens que nous devons former, et certains parmi eux sont des chercheurs en devenir qu'il faut guider vers cette voie qu'est la recherche publique ou privée. Je pense de plus qu'il est indispensable, compte-tenu de la désaffection des plus jeunes pour les sciences dites « dures », d'aller vers les collégiens et les lycéens à travers des moments privilégiés (fête de la science, nuit des chercheurs, portes ouvertes...) mais aussi à travers des actions spécifiques comme un partenariat avec des établissements locaux, ou des ateliers de découvertes dans « un fablab » (cf partie II.3).

Les différentes réponses à la question posée « pourquoi passer une habilitation à diriger les recherches ? » vous ont je l'espère permis d'entrevoir comment j'envisage de participer activement en tant qu'enseignant chercheur habilité à la recherche au sein du Lab-STICC et à la formation des futurs ingénieurs et chercheurs de Télécom Bretagne.

Je crois que le temps est venu de conclure ce manuscrit... mais que dire de plus sinon que ces 14 années ont été riches en résultats, en défis, en rencontres, et en laissent présager bien d'autres pour les années à venir dont les premiers seraient :

- définir en collaboration avec des partenaires industriels (dans le cadre de Pracom par exemple) une thèse sur la thématique de consommation ;
- Collaborer avec les entreprises partenaires du projet smartsensing ;
- Travailler avec les équipes du LABex Comin à l'élaboration puis à la réalisation d'un projet autour des réseaux de capteurs sur l'homme ;
- Expérimenter en enseignement les techniques vues en formation ;
- Contribuer au montage d'un «fablab » brestois ;
- Initier des actions visant à montrer aux jeunes sourds qu'ils peuvent accéder aux études supérieures et les accompagner en mettant en place un réseau d'étudiants répétiteurs à Télécom Bretagne.

Au cours de ces travaux, il faudra également qu'une partie de mon temps soit consacrée à l'écriture d'articles mettant en lumière les différents résultats afin de permettre une certaine visibilité au sein de Télécom Bretagne et plus particulièrement du Lab-Sticc. Parmi ces articles, je souhaiterais en faire quelques uns destinés au « grand public », pour ce faire je vais suivre au mois de novembre la formation proposée par une journaliste scientifique de « La Recherche » sur l'écriture d'article de vulgarisation scientifique.

Pour terminer ce document, je voudrais tout particulièrement remercier ma famille et mes amis pour leur soutien tout au long de ces années, ainsi que mes rapporteurs pour avoir lu ce document jusqu'ici.

# Bibliographie

## BIBLIOGRAPHIE PERSONNELLE

### Thèse

[P-KER98] KEROUEDAN Sylvie  
*Conception et réalisation de circuits VLSI-CLF pour le traitement de l'information optique.* Th. doct. Université de Bretagne Occidentale 1998, 131 p.

### Article de revue avec comité de lecture

[P-CUE06] CUEVAS ORDAZ J., ADDE P., KEROUEDAN S.  
*Information theory turbo decoding of product codes for Gigabit per second applications and beyond.* European transactions on telecommunications, janvier 2006, vol. 17, n°1, pp. 45-55

[P-KBA11a] KBAIER BEN ISMAIL D., DOUILLARD C. and KEROUÉDAN S.,  
*Analysis of 3-dimensional turbo codes.* Annals of Telecommunications. To appear. Accepted May 2011.

[P-KBA11b] KBAIER BEN ISMAIL D., DOUILLARD C. and KEROUÉDAN S.,  
*Design of suitable permutations for irregular turbo codes.* Electronics Letters, June 2011, vol. 47, n°13, pp. 748-749.

[P-KER01] KEROUEDAN S., ADDE P., PYNDIAH R.  
*Comment nous avons implanté des turbocodes en bloc.* Annales des télécommunications-Annals of telecommunications, 2001, vol. 56, n°7-8, pp. 447-454

[P-KER10a] KEROUEAN S., TOUZRI M., ADDE P., SAOUDI S.  
*A turbo decoder included in a multi-user detector: a solution to be retained.* International journal on communications, network and system sciences. octobre 2010, vol. 3, n°10.

[P-MOI97] MOIGNARD R., DEFOSSE Y., KEROUEDAN S., DE BOUGRENET DE LA TOCNAYE JL., LE MOING C.  
*Single-mode fibre optical crossbar routing switch using FLC/VLSI technology and free space optics.* Applied optics, 1997, vol. 36, pp. 3866-3876

[P-YU06a] YU Y., KEROUEDAN S., YUAN J.  
*Transmit antenna shuffling for quasi-orthogonal space-time block codes with linear receivers.* IEEE communications letters, août 2006, vol. 10, n° 8, pp. 596-598

[P-YU06b] YU Y., KEROUEDAN S., YUAN J.  
*Closed-loop extended orthogonal space-time block codes for three and four transmit antennas.* IEEE signal processing letters, mai 2006, vol. 13, n°5, pp. 273-276

### Communication dans une conférence à comité de lecture

[P-ADD99] ADDE P., KEROUEDAN S., INISAN JR.  
*Conception d'un décodeur BCH (30, 19, 6) à entrées et sorties pondérées : application au*



*turbo décodage*. GRETSI'99 : 17ème colloque sur le traitement du signal et des images, 13-17 septembre, Vannes, France, 1999, pp. 103-106

[P-ADD02] ADDE P., PYNDIAH R., KEROUEDAN S.

*Block turbo code with binary input for improving quality of service*. Multiaccess Mobility and Teletraffic for Wireless Communications, Rennes, France, Juin 2002, 2002, pp. 195-204

[P-BER01a] BERROU C., JEZEQUEL M., DOUILLARD C., CONDE CANENCIA L., KEROUEDAN S.

*Duo Binary Turbo Codes Associated With High-Order Modulations*. TTC 2001, Pays Bas, 29-31 octobre 2001, 2001, pp. 9.5-9.5

[P-BER01b] BERROU C., JEZEQUEL M., DOUILLARD C., KEROUEDAN S.

*The advantages of non-binary turbo codes*. ITW'2001, Cairns, Australie, Sept. 2001

[P-BER01c] BERROU C., JEZEQUEL M., DOUILLARD C., KEROUEDAN S.,

*Les avantages des turbo codes non binaires*. GDR ISIS Turbo Codes, Paris, France, Juin 2001, 2001

[P-BER04] BERROU C., SAOUTER Yannick, DOUILLARD C., JEZEQUEL M., KEROUEDAN S.,

*Designing good permutations for Turbo Codes: towards a single model*. ICC'04, Paris, France, 20-24 juin 2004, 2004

[P-CUE02] CUEVAS ORDAZ J., ADDE P., KEROUEDAN S., PYNDIAH R.,

*New architecture for high data rate turbo decoding of product codes*. GLOBECOM 2002 : IEEE global telecommunications conference, Novembre, Taipei, Taiwan, 2002, pp. 1363-1367

[P-CUE03a] CUEVAS ORDAZ J., ADDE P., KEROUEDAN S.,

*Very powerful block turbo codes for high data rate applications*. 3rd International Symposium On Turbo Codes & Related Topics, Brest, France, 1-5 septembre, 2003, pp. 251-254

[P-CUE03b] CUEVAS ORDAZ J., ADDE P., KEROUEDAN S., LE MASSON J., ARZEL M.

*Turbo décodage de code produit haut débit utilisant un code BCH étendu*. GRETSI' 03 : 19ème colloque sur le traitement du signal et des images, 8-11 septembre, Paris, 2003, pp. 349-352

[P-GON04] GONZALEZ GARCIA R. H., BERROU C., KEROUEDAN S.

*Serial/Parallel Turbo Codes for Low Error Rates*. ICC'04, Paris, France, 20-24 juin 2004, 2004

[P-KBA09] KBAIER D., DOUILLARD C., KEROUEDAN S.

*Improving 3-dimensional turbo codes using 3GPP2 interleavers*. ComNet'09 : 1st International Conference on Communications and Networking, 03-06 novembre 2009, Hammamet, Tunisia, 2009

[P-KBA10] KBAIER BEN ISMAIL D., DOUILLARD C. and KEROUÉDAN S.,

*Reducing the convergence loss of 3-dimensional turbo codes*, 6th International Symposium on Turbo Codes & Iterative Information Processing, 06-10 September 2010, France, pp. 146-150.

[P-KER99] KEROUEDAN S., ADDE P., FERRY P.,

*Comparaison performances/complexité de décodeurs de codes BCH utilisés en turbo*

décodage. GRETSI'99 : 17ème colloque sur le traitement du signal et des images, 13-17 septembre, Vannes, France, 1999, pp. 67-70

[P-KER00] KEROUEDAN S., ADDE P.,  
*Implementation of a Block Turbo Decoder on a Single Chip*. 2nd International Symposium on Turbo Codes & Related Topics, Brest, France, 2000, pp. 243-246

[P-KER01a] KEROUEDAN S., ADDE P.,  
*Block turbo codes : towards implementation*. ICECS 2001 : 8th IEEE International Conference on Electronics, Circuits and Systems, 5-7 septembre, Malta, 2001, pp. 1219-1222

[P-KER04] KEROUEDAN S., DOUILLARD C., BERROU C.,  
*Turbo Codes: a flexible solution for adaptive coded modulation*. ESA 3rd International Workshop on Tracking, Telemetry and Command Systems for Space Applications, Darmstadt, Allemagne, 7-9 septembre 2004, 2004

[P-KER06] KEROUEDAN S., BAGHDADI A.,  
*Capture, traitement et affichage vidéo sur serveur WEB*. In 9èmes journées pédagogiques du CNFM, Saint Malo France, 22-24 nov. 2006.

[P-MOI96] MOIGNARD R., KEROUEDAN S., DEFOSSE Y.,  
*Silicon backplane FLC-based routing crossbar switch : design and performance*. Conference on Lasers and Electro-optics Europe, CLEO/Europe : technical digest. 8-13 septembre, 1996

[P-MOI95] MOIGNARD R., KEROUEDAN S., DEFOSSE Y., LE GARS P., DE BOUGRENET DE LA TOCNAYE JL, LE MOING C.,  
*Silicon backplane - FLC self routing crossbar system*. PHOTONIC'95, Prague, 1995

[P-TOU05a] TOUZRI M., SAOUDI S., KEROUEDAN S., ADDE P.,  
*A Multi-User Detection Implementation Approach for UMTS Uplink Channel*. IST Mobile & Wireless Communications Summit, Dresden, Germany, Juin, 2005

[P-TOU05b] TOUZRI M., SAOUDI S., KEROUEDAN S., ADDE P.,  
*Implantation d'un récepteur multi-utilisateurs pour la liaison montante UMTS*. GRETSI'05 : 20ème colloque sur le traitement du signal et des images, 6-9 septembre, Louvain-La-Neuve, Belgique, 2005

[P-TOU06] TOUZRI M., KEROUEDAN S., ADDE P., SAOUDI S.  
*Étude des performances et de la complexité d'un détecteur conjoint innovant appliqué à l'UMTS*. ISIVC'06 : 3d International Symposium on Image/Video Communications over fixed and mobile Networks, Septembre 13-15, Hammamet, Tunisie, 2006

[P-YU06c] YU Y., KEROUEDAN S., YUAN J.  
*Transmit antenna shuffling for quasi-orthogonal space-time block codes with linear receivers*. VTC 2006 : IEEE 63rd Vehicular Technology Conference, 7-10 Mai, Melbourne, Australie, 2006, pp. 1670-1674

[P-YU06d] YU Y., KEROUEDAN S., YUAN J.  
*Closed-loop extended orthogonal space-time block codes with receive antenna selection (RAS) and bit-interleaved turbo coded modulation*. WCNC 2006 : IEEE Wireless Communications and Networking Conference, 3-4 avril, Las Vegas, USA, 2006

### **Chapitre ou partie d'un livre**

[P-BER07] BERROU Claude, AMIS CAVALEC Karine, ARZEL Matthieu, GLAVIEUX Alain, JEZEQUEL Michel, LANGLAIS Charlotte, LE BIDAN Raphaël, SAOUDI Samir, BATTAIL Gérard, BOUTILLON Emmanuel, SAOUTER Yannick, MAURY Emeric, LAOT Christophe, KEROUEDAN S., GUILLOUD Frédéric, DOUILLARD Catherine  
*Codes et turbocodes (sous la direction de C. Berrou)*. Paris : Springer, 2007, 397 p. (Iris), ISBN 978-2-287-32739-1

[P-BER10] BERROU Claude, AMIS CAVALEC Karine, ARZEL Matthieu, GLAVIEUX Alain, JEZEQUEL Michel, LANGLAIS Charlotte, LE BIDAN Raphaël, SAOUDI Samir, BATTAIL Gérard, BOUTILLON Emmanuel, SAOUTER Yannick, MAURY Emeric, LAOT Christophe, KEROUEDAN S., GUILLOUD Frédéric, DOUILLARD Catherine  
*Codes and Turbo codes (C. Berrou (ed.))*. Springer, juillet 2010, ISBN 978-2-8178-0038-7

[P-KER02] KEROUEDAN S., ADDE P., PYNDIAH R.  
*How do we implement block turbo codes?*. Turbo Codes, Error-correcting codes of widening application, Hermes Penton Science, 2002, (Innovative technology series, Information systems & networks), pp. 127-141, ISBN 1-9039-9626-0

### **Article de revue en ligne avec comité de lecture**

[P-KER10b] KEROUEDAN S., BERROU C.  
*Turbocode* . Scholarpedia, may 2010

### **Divers**

[P-BER04] BERROU C., DOUILLARD C. AND KEROUEDAN S.,  
*turbo  $\Phi$  for the reverse link*, datasheet, contrat esa-alenia spazio, feb. 2004.

### **THÈSES CO-ENCADRÉES**

[T-KBA11] KBAIER Dhouha,  
*Towards ideal codes : looking for new turbocodes schemes*,  
sous la direction de C. Douillard

[T-YU07] YU Yi,  
*Turbo processing for closed-loop MIMO systems with limited feedback*,  
sous la direction de C. Berrou

[T-TOU07] TOUZRI Makram,  
*Étude d'implantation de détecteurs multi-utilisateurs CDMA*,  
sous la direction de Samir Saoudi

[T-CUE04] CUEVAS ORDAZ Javier,  
*Turbo décodage de code produit haut débit*,  
sous la direction de R. Pyndiah

## BIBLIOGRAPHIE GENERALE DU DOCUMENT

- [G-3GPP] 3GPP TECHNICAL SPECIFICATION GROUP,  
*Multiplexing and Channel Coding (FDD)*, TS25.212 v.5.0.0, 2002-2003.
- [G-ABD08] ABDEL NOUR C., DOUILLARD C.,  
*Modulation codée avec entrelacement des voies I et Q et rotation optimisée*. Propriété  
Institut Télécom-Télécom Bretagne. 19/02/2008.
- [G-ABR10] ABRAHAM M. et BRETON O.,  
*L'apprentissage de la langue quand l'écriture est remplacée par des images : le cas des  
pronoms personnels*, 8ème séminaire M@rsouin, 27-28 mai 2010
- [G-ADD97a] ADDE P., PYNDIAH R., RAOUL O. and INISAN JR.,  
*Block turbo decoder design*, Int. Symposium on turbo codes and related topics, Brest, Sept.  
1997, pp. 166-169
- [G-ADD97b] ADDE P., PYNDIAH R., INISAN JR. ET SICHEZ Y.,  
*Conception d'un turbo décodeur de code produit*, GRETSI'97, Sept. 1997, Grenoble,  
pp. 1169-1172.
- [G-ADD01] ADDE P. ET PYNDIAH R.,  
*Architecture de décodeur de code produit haut débit*, Grets'i'01, Toulouse, France, 10-13  
Sept. 2001.
- [G-ALA98] ALAMOUTI S. M.,  
*A simple transmit diversity technique for wireless communications*, IEEE Journal on Selected  
Areas on Communication, vol.16, 1998.
- [G-BAH74] BAHL L.R., COCKE J., JELINEK F. and RAVIV J.  
*Optimal decoding of linear codes for minimizing symbol error rate*, IEEE Trans. Inform.  
Theory, IT-20, pp. 248-287, Mar. 1974.
- [G-BEN96] BENEDETTO S., DIVSALAR D., MONTORSI G. AND POLLARA F.,  
*Parallel concatenated trellis codes modulation*, International Conference on  
Communications, ICC'96, Dallas, Texas, June 1996, pp. 974-978
- [G-BER93] BERROU C., GLAVIEUX A. and THITIMAJSHIMA P.,  
*Near Shannon limit error-correcting coding and decoding : Turbo-codes*, IEEE Int. Conf. on  
Com. ICC' 93, May 1993, vol 2/3, pp. 1064-1071.
- [G-BER99] BERROU C., DOUILLARD C. and JÉZÉQUEL M.,  
*Designing turbo codes for low error rates*, IEE Colloquium on Turbocodes in Digital  
Broadcasting, London, United Kingdom, Nov. 1999, pp. 1/1-1/7.
- [G-BER02] BERROU C., VATON S., JÉZÉQUEL M. et DOUILLARD C.,  
*Computing the minimum distance of linear codes by the error impulse method*, IEEE Global  
Communication Conference Globecom'2002, Taipei, Taiwan, Nov. 2002, pp.1017-1020.
- [G-BER07] BERROU C., GRAEL I AMAT A., MOUHAMEDOU O., DOUILLARD C., and  
SAOUTER Y.  
*Adding a rate-1 third dimension to turbo codes*. IEEE Information Theory Workshop, ITW  
2007, Lake Tahoe, USA, September 2-6, 2007.

[G-CCSDS] CONSULTATIVE COMMITTEE FOR SPACE DATA SYSTEMS,  
*Recommandations for Space Data Systems. Telemetry Channel Coding*, Blue Book, May 1988.

[G-CHA72] CHASE D.,  
*A class of algorithms for decoding block codes with channel measurement information*, IEEE Trans. Inform. Theory, Jan. 1972, vol IT-18, pp. 170-182.

[G-CON04] CONDE CANENCIA L.,  
*Turbocodes et modulations à grande efficacité spectrale*, thèse de doctorat de l'Université de Bretagne Occidentale, juin 2004.

[G-COS74] COSTELLO D. Jr.  
*Free distance bounds for convolutional codes*. IEEE Transactions on Information Theory, 20(3):356\_365, May 1974.

[G-CRE04] CRESPO SAUCEDO R.  
*Plateforme logicielle et matérielle pour le turbo codage et décodage : turbo 2000*. thèse de doctorat de l'Université de Bretagne Sud, février 2004.

[G-CRO04] CROZIER S., GUINAND P. and HUNT A.,  
*Computing the Minimum Distance of Turbo-Codes Using Iterative Decoding Techniques*, Proceedings of the 22nd Biennial Symposium on Communications, Kingston, Canada, pp.306-308, May 31-June 3, 2004.

[G-DOU05] DOUILLARD C. and BERROU C.,  
*Turbo Codes With Rate- $m=(m + 1)$  Constituent Convolutional Codes*, IEEE transactions on communications, vol. 53, no. 10, october 2005

[G-DVB] DIGITAL VIDEO BROADCASTING,  
*Interaction channel for satellite distribution systems*, ETSI EN 301 790, V1.2.2, Dec. 2000, pp.21-24.

[G-FRE00] FREY B. and MACKAY D.  
*Irregular turbo-like codes*. 2nd International Symposium on Turbo Codes and Related Topics, Brest, Sept. 2000.

[G-GAR01] GARELLO R., PIERLONI P. and BENEDETTO S.,  
*Computing the free distance of turbo codes and serially concatenated codes with interleavers: Algorithms and Applications*, IEEE Journal on Select. Areas in Comm. May 2001.

[G-GIA96] GIALLORENZI T. R. and WILSON S. G.,  
*Multiuser ML sequence estimator for convolutional coded asynchronous DS-CDMA systems*, IEEE transactions on communications, vol. 44, pp. 997-1008, August 1996.

[G-GNA] GNAEDIG D.,  
*High-speed decoding of convolutional turbo codes*, Thèse de l'Université de Bretagne Sud sous la direction de E. Boutillon et M. Jézéquel, soutenue le 24 juin 2005.

[G-GON04] GONZALEZ GARCIA H.  
*Nouvelles structures de codage : turbo codes série / parallèle*. Thèse de l'Université de Bretagne Occidentale sous la direction de Claude Berrou, 2004,

[G-JAF01] JAFARKHANI H.,  
*A quasi-orthogonal space-time code*, IEEE Trans. Commun., vol.49, no.1, pp. 1-4, Jan. 2001.

- [G-KAR09] KARAKOLAH D.,  
*Conception et prototypage d'un récepteur itératif pour des systèmes de transmission MIMO avec précodage linéaire*, Thèse Université de Bretagne Occidentale, 2009
- [G-LAH11] LAHUEC C., ALMOUAHED S., ARZEL M., HAMITOUICHE-DJABOU C., ROUX C., STINDEL E., JEZEQUEL M. and GUPTA D.  
*A self-powered telemetry system to estimate the postoperative instability of a knee implant*, IEEE transactions on biomedical engineering, vol.58, n°3, march 2011
- [G-LEG95] LE GOFF S.,  
*Les turbo-codes et leur application aux transmissions à forte efficacité spectrale*, thèse de doctorat de l'Université de Bretagne Occidentale, Nov. 1995.
- [G-LER08] LEROUX C.,  
*Conception d'architectures parallèles de turbo-décodeurs de codes produits : de l'exploitation à la mise en œuvre*. Thèse Institut Télécom – Télécom Bretagne, 2008.
- [G-PYN94] PYNDIAH R., GLAVIEUX A., PICART A. and JACQ S.,  
*Near optimum decoding of product codes*, in proc. of IEEE GLOBECOM '94 Conference, Nov-Dec. 1994, San Francisco, vol. 1/3, pp. 339-343 .
- [G-PYN97] PYNDIAH R.,  
*Iterative decoding of product codes : block turbo code*, Int. Symposium on turbo codes and related topics, Brest, Sept. 1997, pp. 71-79.
- [G-PYN98] PYNDIAH R.,  
*Near optimum decoding of product codes : Block Turbo Codes*, IEEE Trans. on Comm., Aug. 1998, vol 46, n°8, pp. 1003-1010.
- [G-ROB95] ROBERTSON P. and WÖRZ T.,  
*Coded modulation scheme employing turbo codes*, Electronics Letters, vol. 31, n°2, Aug. 1995, pp. 1546-47.
- [G-ROB97] Robertson P., Hoeher P. and Villebrun E.,  
*Optimal and suboptimal maximum a posteriori algorithms suitable for turbo decoding*, European Trans. Telecommun., vol. 8, pp. 119-125, March-Apr. 1997.
- [G-RAO95] RAOUL O., ADDE P. and PYNDIAH R.,  
*Architecture et conception d'un circuit turbo-décodeur de codes produits*, GRETSI'95, Juan-Les-Pins, Sept. 1995, pp 981-984.
- [G-SAL85] SALZ J.,  
*Digital transmission over cross-coupled linear channels*, AT&T Technical Journal, vol. 64, no. 6, pp. 1147-1159, July–August 1985.
- [G-SAO03] SAOUDI S., AMMAR M., and CHONAVEL T.,  
*Dispositif et procédé de décodage de données AMRC, système correspondant*, Institut National de la Propriété Industrielle, Brevet FR 03 14938, Décembre 2003.
- [G-SHA59] SHANNON C. E.,  
*Probability of error for optimal codes in Gaussian channel*, Bell Syst. Tech. Journal, vol. 38, 1959, pp. 611-656.

[G-TAR99] TAROKH V., JAFARKHANI H., and CALDERBANK A. R.,  
*Space-time block codes from orthogonal designs*. IEEE Transactions on Information Theory  
45 (5): 744–765, July 1999.

[G-UNG82] UNGERBOECK G.,  
*Channel coding with multilevel/phase signals*, IEEE Transactions on Information Theory, vol.  
IT-28, n°1, Jan. 1982, pp. 55-67.

[G-VER98] VERDÙ S.,  
*Multisuser detection*, Cambridge University Press, August 1998.

[G-WEI98] WEISS C., BETTSTETTER C., RIEDEL S. and COSTELLO D.J.,  
*Turbo decoding with tail-biting trellises*. Signals, systems and electronics, URSI International  
Symposium, Sept. 1998

[G-WIM03] IEEE STD 802.16a,  
*IEEE standard for local and metropolitan area network*, 2003



# Curriculum Vitae

## **Information personnelle**

Sylvie Kerouédan

Née le 01/03/1970 à Quimper (29)

Mariée, 3 enfants

Travail à temps partiel depuis 2004 : 80%

## **Formation et diplômes**

1998 : Obtention du doctorat de l'Université de Bretagne Occidentale (Brest), spécialité Électronique

« Conception et réalisation de circuits VLSI-CLF pour le traitement de l'information optique »

1994 : Obtention du diplôme d'Ingénieur de l'École Nationale Supérieure des Télécommunications de Bretagne (Télécom Bretagne) et du DEA de l'Université de Bretagne Occidentale

1988 : Baccalauréat série C  
Lycée Le Likès (Quimper)

## **Parcours professionnel**

1996-1997: Ingénieur de recherche à l'École Nationale Supérieure des Sciences Appliquées et de Technologie (ENSSAT) à Lannion

Depuis le 1<sup>er</sup> octobre 1997 : Maître de Conférences à Télécom Bretagne

## **Formations continues**

2001 : Formation au langage VHDL-AMS chez Mentor Graphics (3 jours)

2002 : Formation à l'outil CCSS de Synopsys (5 jours)  
⇒ modéliser des chaînes de communication

2003 : « Pédagogie par projet » (3 jours)

2004 : « Apprentissage du langage C++ » (5 jours)

2007 : « Rechercher l'excellence pédagogique » (2 jours)  
⇒ développer des capacités de pédagogues

2009 : « Motiver les élèves et savoir gérer leurs comportements » (2 jours)  
⇒ comprendre le comportement des élèves et avoir des clés pour agir

2010 : « Sensibilisation à l'interculturel » (1 jour)  
⇒ évoluer dans un environnement multiculturel

2011 : « Conduite de réunion » (1 jour)

de 2005 à 2011 : Apprentissage de la Langue des Signes Françaises (8 semaines)



w w w . t e l e c o m - b r e t a g n e . e u

**Campus de Brest**  
Technopôle Brest-Iroise  
CS 83818  
29238 Brest Cedex 3  
France  
Tél. : + 33 (0)2 29 00 11 11  
Fax : + 33 (0)2 29 00 10 00

**Campus de Rennes**  
2, rue de la Châtaigneraie  
CS 17607  
35576 Cesson Sévigné Cedex  
France  
Tél. : + 33 (0)2 99 12 70 00  
Fax : + 33 (0)2 99 12 70 19

**Campus de Toulouse**  
10, avenue Edouard Belin  
BP 44004  
31028 Toulouse Cedex 04  
France  
Tél. : +33 (0)5 61 33 83 65  
Fax : +33 (0)5 61 33 83 75

