



**HAL**  
open science

# Développement d'un driver communicant pour MOSFET SiC

Christophe Bouguet

► **To cite this version:**

Christophe Bouguet. Développement d'un driver communicant pour MOSFET SiC. Electronique. UNIVERSITE DE NANTES, 2017. Français. NNT: . tel-01617987

**HAL Id: tel-01617987**

**<https://hal.science/tel-01617987>**

Submitted on 17 Oct 2017

**HAL** is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

# Thèse de Doctorat

## Christophe BOUGUET

*Mémoire présenté en vue de l'obtention du  
grade de Docteur de l'Université de Nantes  
sous le sceau de l'Université Bretagne Loire*

**École doctorale :** *Sciences et technologies de l'information et mathématiques (ED STIM-503)*

**Discipline :** *Electronique*

**Spécialité :** *Sciences de l'Information et de la Communication*

**Unité de recherche :** *IETR UMR 6164*

**Soutenu le** *3 octobre 2017*

## Développement d'un driver communicant pour MOSFET SiC

### JURY

Président

**M. Philippe LADOUX**, Professeur, Institut National Polytechnique de Toulouse

Rapporteurs

**M. Pierre LEFRANC**, Maître de Conférences/HDR, ENSE3 – Grenoble INP

**M. Stéphane LEFEBVRE**, Professeur, CNAM, SATIE Cachan

Examineur

**M. Xavier FONTENEAU**, Docteur/Ingénieur, ECA-EN, Couëron

Directeur de Thèse

**M. Nicolas GINOT**, Professeur, Université de Nantes

Co-directeur de Thèse

**M. Christophe BATARD**, Maître de Conférences/HDR, Université de Nantes



# Table des matières

Remerciements .....	6
Introduction .....	8
Chapitre 1 : Développement d'un driver pour MOSFET SiC.....	12
Introduction .....	12
1    Structure du driver pour MOSFET SiC .....	13
1.1    Les transistors MOSFET .....	13
1.2    Synoptique du driver pour MOSFET SiC .....	14
1.3    L'environnement de travail de l'électronique de puissance .....	17
2    Gestion des alimentations sur le driver .....	18
2.1    Structure de l'alimentation du driver .....	18
2.2    Géométrie du transformateur et contraintes d'isolement .....	21
2.3    Choix du matériau ferrimagnétique .....	24
3    Mécanismes de transmission des ordres de commande .....	25
3.1    Le transformateur d'impulsions.....	26
3.2    Décodage des impulsions de commande .....	27
4    Détection de court-circuit .....	30
4.1    Origine d'un court-circuit .....	30
4.2    Circuit de mesure de la tension aux bornes du semi-conducteur.....	31
5    Réaction suite à un court-circuit et étage de sortie du driver.....	33
5.1    Etage de sortie à transistors MOSFET .....	34
5.2    Etage de sortie à transistors bipolaires .....	36
6    Mécanisme de l'erreur driver .....	39
Conclusion .....	41
Chapitre 2 : Système de communication.....	42
1    Fonctions de communication : applications et contraintes .....	42
1.1    Rôles des fonctions de communication .....	42

1.2	Contrainte d'isolement du bus de communication .....	44
2	Un protocole en adéquation avec les applications .....	46
2.1	Un protocole pour gérer le bus de communication.....	46
2.2	Le protocole CAN .....	47
2.2.1	Le protocole CAN, un protocole Event Triggered.....	48
2.2.2	Les trames CAN .....	50
2.2.3	Médium de communication et durée d'un bit .....	52
2.3	Au-delà du protocole CAN.....	53
2.3.1	La notion de temps dans le réseau de communication .....	53
2.3.2	Vitesse de transmission des données.....	53
2.3.3	Le protocole FlexRay, un protocole Event Triggered et Time Triggered.....	54
3	Structure du réseau de communication .....	55
3.1	Le réseau de communication au sein du convertisseur.....	57
3.2	Drivers et nœuds de communication .....	58
3.2.1	Positionnement des nœuds sur le driver .....	58
3.2.2	Franchissement de la barrière d'isolation galvanique .....	60
	Conclusion.....	62
Chapitre 3 : Solution CAN-ISO .....		64
1	Présentation de la solution CAN-ISO .....	64
2	Modélisation du canal de communication .....	71
2.1	Démarche de modélisation .....	71
2.2	Les VTI.....	74
2.3	Le transformateur .....	76
3	Exploitation du modèle .....	77
3.1	Impédances de charge du transformateur et du générateur de porteuse .....	78
3.2	L'impact du matériau ferrimagnétique .....	83
3.3	Impact du nombre de spires du transformateur .....	85
3.4	Fonctions de transfert de la solution retenue .....	88
4	Réalisation et aspects technologiques .....	90
4.1	Architecture du VTI.....	91
4.2	Architecture du démodulateur .....	93

4.2.1	Démodulateur mono alternance.....	93
4.2.2	Démodulateurs double alternance .....	94
5	Conformité des signaux, validation du modèle.....	98
	Conclusion.....	103
Chapitre 4 :	Partie expérimentale .....	106
	Introduction .....	106
1	Commande rapprochée d'une cellule de commutation.....	106
2	Commande rapprochée du convertisseur 60kVA d'ECA GROUP .....	111
3	Robustesse de la solution CAN-ISO face aux dv/dt .....	115
3.1	Description des essais .....	115
3.2	Relevés expérimentaux.....	118
	Conclusion.....	122
	Conclusion générale et perspectives.....	124
	Références .....	126
	Table des illustrations.....	130



## Remerciements

Mes remerciements vont en premier lieu à mon directeur de thèse, Nicolas Ginot et à mon encadrant, Christophe Batard, pour leur disponibilité et leur implication constante à mes côtés, pour leur assistance, leurs conseils et leur soutien permanent.

Je remercie également le laboratoire IETR qui m'a permis de réaliser cette thèse et l'ensemble des personnels pour leur aide ainsi que mes collègues doctorants.

Merci à l'entreprise ECA GROUP qui a donné l'opportunité de cette thèse et dont les avis techniques m'ont été très utiles.

Je tiens aussi à remercier les rapporteurs et examinateurs pour la lecture attentive du manuscrit qu'ils ont effectuée.

Enfin, merci à l'université de Nantes qui m'a accueilli durant ces années d'études et à l'ANRT qui a donné son accord pour ce projet.





## Introduction

Le domaine du génie électrique lié à la conversion de l'énergie a constamment évolué depuis déjà plus d'un siècle. Avec le développement des machines tournantes à la fin du 19<sup>ème</sup> siècle, la conversion électromécanique de l'énergie était acquise, et plus particulièrement la conversion de l'énergie mécanique rotative en énergie électrique. Cette technique est aujourd'hui encore à la base de la majorité de la production d'énergie électrique mondiale. En effet, elle est mise en œuvre dans bon nombre de sites de production d'électricité, que cela soit à partir de l'énergie du vent, de sources thermiques ou de sources hydrauliques. Des alternateurs, très souvent triphasés, sont alors inclus dans la chaîne de production de l'énergie électrique. Ils délivrent de l'énergie électrique sous la forme de tensions alternatives sinusoïdales. D'autres sources d'énergie électrique comme les cellules photovoltaïques constituant les panneaux solaires fournissent de l'électricité sous la forme de tensions continues. Quelle que soit la forme sous laquelle l'énergie électrique se présente lors de sa production ou à la suite de son transport, des convertisseurs statiques sont généralement nécessaires pour son utilisation. Ainsi, la conversion d'une tension alternative sinusoïdale en une tension continue nécessite un redresseur. Ce montage qui, dans la majorité des cas met en œuvre des diodes, est considéré comme la première application de ce que l'on appelle aujourd'hui l'électronique de puissance. A la suite des avancées en physique du semi-conducteur dans la deuxième partie du 20<sup>ème</sup> siècle, d'autres semi-conducteurs de puissance plus élaborés que les diodes ont été mis au point. Ils ont permis la conception d'autres types de convertisseurs comme les onduleurs qui convertissent une tension continue en une tension alternative, les gradateurs qui modifient les propriétés des tensions alternatives ou encore les dévolteurs et survolteurs pour modifier les caractéristiques d'une tension continue.

Ces convertisseurs statiques, en opposition aux convertisseurs électromécaniques, mettent en œuvre des composants comme les transistors bipolaires, les IGBT (Insulated Gate Bipolar Transistors), les MOSFET (Metal Oxide Semiconductor Field Effect Transistor) ou encore les différents types de Thyristors. Leurs caractéristiques sont régulièrement améliorées au fur et à mesure des avancées technologiques. Actuellement, les composants les plus répandus pour les applications de l'électronique de puissance sont à base de silicium. En fonction de la vitesse de commutation souhaitée, de la valeur du courant commuté et de la tension de bus DC, les constructeurs optent généralement pour des IGBT ou des MOSFET. Les transistors bipolaires ne sont plus intégrés dans le développement de nouveaux convertisseurs. Les MOSFET au carbure de

silicium (SiC) sont actuellement considérés comme des composants d'avenir en raison des caractéristiques avantageuses qu'ils présentent pour les applications de l'électronique de puissance. Ils permettent, entre autres, de réduire les pertes dans les convertisseurs et de supporter une tension de bus DC plus forte que celle supportée par leurs homologues au silicium. L'augmentation du rendement des convertisseurs entraîne une réduction de leurs systèmes de dissipation et ainsi une diminution de l'encombrement final du convertisseur.

Les travaux réalisés au cours de cette thèse ont été menés dans le cadre d'un contrat CIFRE (Convention Industrielle de Formation par la Recherche) avec le laboratoire de recherche IETR (Institut d'Electronique et de Télécommunications de Rennes) et l'industriel ECA GROUP. Ce dernier conçoit et produit, notamment, des convertisseurs statiques de fortes puissances, des variateurs de vitesse pour des chaînes de propulsion et des systèmes de contrôle-commande. Dans le cadre de ses projets de recherche et développement, un convertisseur d'une puissance apparente de 60kVA à base de transistors MOSFET SiC a été développé.

Un premier objectif des travaux de thèse a été de concevoir un circuit électronique dédié à la commande rapprochée des MOSFET SiC. Ce circuit, qui se positionne au plus près des composants pilotés, est communément appelé « driver ». Il constitue une interface entre la partie contrôle-commande du convertisseur et le semi-conducteur de puissance dont il assure la commande et également l'intégrité.

Le chapitre 1 est dédié à la fonction de commande rapprochée du driver pour MOSFET SiC. Les fonctions les plus sensibles nécessaires au pilotage et à la garantie de l'intégrité des semi-conducteurs de puissance y sont discutées. Les notions d'isolement et la constitution des éléments formant la barrière d'isolation galvanique sont abordées. Durant ces trois années de thèse, un gate driver pour MOSFET SiC a été développé puis validé industriellement. Les choix technologiques qui ont été faits lors de sa conception sont exposés dans ce premier chapitre. Seules certaines fonctions du gate driver développé sont présentées, les autres étant bien connues des spécialistes.

Un second aspect des travaux de thèse a consisté à concevoir et à implémenter des fonctions de communication sur le driver. Actuellement, la communication entre les différentes parties constitutives d'un driver séparées par une barrière d'isolation galvanique se limite à la transmission des ordres de commande des semi-conducteurs et à la signalisation de situations où l'intégrité des composants a été menacée. L'ajout d'un canal de communication isolé sur chaque voie de commande permet l'échange d'un plus grand nombre d'informations et offre des possibilités d'applications variées. Les intérêts d'un tel système sont exposés au chapitre 2. Ce chapitre traite également de notions propres aux réseaux de communication comme les protocoles de communication et la topologie. Un état de l'art des systèmes de communication dotés d'une

isolation galvanique est également dressé. Les limites à l'emploi de ces solutions dans l'environnement de travail de l'électronique de puissance sont précisées.

La solution de bus de communication isolé qui a été développée est présentée au chapitre 3. Son principe de fonctionnement et la démarche de modélisation qui a été nécessaire à son élaboration y sont détaillés. Il inclut des résultats d'essais expérimentaux réalisés sur un prototype afin de comparer les résultats théoriques issus de la modélisation de l'ensemble du système avec les relevés expérimentaux.

Enfin, le dernier chapitre regroupe des essais expérimentaux effectués dans l'environnement de travail de l'électronique de puissance. Le driver est testé en conditions réelles, dans un premier temps sur un bras d'onduleur puis dans un second temps dans le convertisseur de 60kVA de l'industriel ECA GROUP. Les essais sous fortes contraintes électriques (2kV / 125kV/ $\mu$ s) réalisés sur le canal de communication isolé y sont également présentés.



# Chapitre 1 : Développement d'un driver pour MOSFET SiC

## Introduction

La commande rapprochée des semi-conducteurs actifs de puissance est assurée par un circuit dédié appelé « driver ». Ce premier chapitre se focalise sur les mécanismes de cette fonction de commande rapprochée implémentée dans les drivers industriels. Le driver pour MOSFET SiC qui a été développé est également présenté. L'acronyme MOSFET signifie « Metal Oxide Semiconductor Field Effect Transistor » et l'acronyme SiC désigne le carbure de silicium. Les travaux menés ces dernières années portant sur les semi-conducteurs dits « grand gap » laissent penser que les composants actuels de l'électronique de puissance seront à terme mis en concurrence, voir remplacés par ces derniers [1]. Un autre matériau grand gap qui fait actuellement l'objet d'études pour des applications en électronique de puissance est le nitrure de gallium (GaN). Cependant, c'est essentiellement le carbure de silicium qui prédomine à l'heure actuelle pour les avantages qu'il apporte en comparaison aux semi-conducteurs de puissance au silicium [2] [3].

Les composants SiC de l'électronique de puissance sont tout d'abord arrivés sur le marché sous forme de diodes, puis de transistors à effets de champ de type JFET (Junction Field Effect Transistor) et enfin sous la forme de transistors MOSFET. Comparativement aux MOSFET au silicium (Si), ils peuvent travailler sous une tension de bus DC plus élevée et à des fréquences de commutations supérieures tout en nécessitant une énergie plus faible pour leur commande et en présentant des pertes en conduction et en commutation plus faibles [3] [4] [5] [6]. La diminution des pertes permet de réduire les dimensions du système de dissipation du convertisseur dans lequel ils sont montés et ainsi de diminuer ses dimensions finales et son poids, ce qui facilite l'intégration mécanique de l'ensemble. Pour un grand nombre de convertisseurs, une augmentation de la fréquence de travail se traduit également par une diminution de la taille des composants passifs dédiés au filtrage Basse Fréquence (BF). En revanche, en ce qui concerne les composants passifs de filtrage Haute Fréquence (HF), la réduction de leur volume n'est pas automatique en raison de la présence de  $dv/dt$  plus élevés avec l'utilisation des composants SiC.

Le développement du driver a constitué la première étape en vue de l'élaboration du driver communicant pour MOSFET SiC, qui reste la finalité des travaux de thèse. Le contenu de ce chapitre comporte une forte part de considérations technologiques. Précisons que les essais en

puissance du driver et par là même, la validation de son fonctionnement lorsqu'il est intégré dans le convertisseur pour lequel il est prévu, seront présentés au chapitre 4. Les fonctions conférant un aspect communiquant au driver pour MOSFET SiC ne sont pas exposées dans ce chapitre.

## 1 Structure du driver pour MOSFET SiC

### 1.1 Les transistors MOSFET

Parmi les transistors MOSFET on distingue les MOSFET à « appauvrissement » et les MOSFET à « enrichissement ». Les premiers sont dits « normally on », ce qui signifie qu'un courant allant du drain vers la source circule lorsque la tension de commande, notée  $V_{GS}$ , est nulle. Quant aux MOSFET à « enrichissement », ils sont dits « normally off ». Pour ces composants, aucun courant ne circule du drain vers la source lorsque la tension de commande  $V_{GS}$  est nulle. La commande à l'amorçage du composant nécessite que la tension  $V_{GS}$  dépasse le seuil de mise en conduction du composant, généralement noté «  $V_{GS-THRESHOLD}$  ». A l'heure actuelle, pour les applications de l'électronique de puissance, ce sont principalement ces derniers qui sont utilisés. La mise en œuvre de composants « normally on », qu'il s'agisse de transistors MOSFET ou autre, introduit de fortes contraintes dans la chaîne de commande des composants et implique des précautions de mise en œuvre parfois lourdes. Il est par exemple nécessaire de garantir la présence permanente d'une source d'énergie électrique sur le circuit de commande rapprochée afin de permettre la commande au blocage des composants en cas de défaillance de l'électronique du contrôle-commande. Le convertisseur 60kVA développé par l'industriel ECA GROUP intègre des transistors MOSFET SiC « normally off » du fabricant CREE dont la référence est « CAS300M12BM2 ». Il s'agit d'un module de puissance de 62mm intégrant deux transistors de puissance. Leur calibre en courant est de 300A et leur tension de travail atteint une valeur maximale de 1200V.

Si les composants pour l'électronique de puissance à base de SiC sont dits de nouvelle génération, l'utilisation du SiC en électronique est ancienne. A titre d'exemple, la première réalisation d'électroluminescence de couleur bleue a été réalisée avec du SiC il y a environ un siècle par la société CREE [7].

Les tensions de commande préconisées pour la commande des MOSFET SiC sont  $V_{GS} = -5V$  pour le blocage et  $V_{GS} = +20V$  pour l'amorçage. A titre de comparaison, les drivers pour IGBT (Insulated Gate Bipolar Transistor) au silicium utilisés en électronique de puissance appliquent des

tensions de commande de +15V pour l'amorçage et une tension comprise entre 0V et -15V pour le blocage. Cette dernière dépend du calibre des IGBT pilotés et de la tension du bus DC. Une première spécificité des MOSFET SiC concerne donc les niveaux de tension de commande. Leur précision est également capitale pour éviter toute destruction des modules de puissance et pour obtenir les meilleures performances.

## **1.2 Synoptique du driver pour MOSFET SiC**

Le synoptique du driver pour MOSFET SiC est illustré à la Figure 1. Il est composé de trois parties séparées entre elles par des barrières d'isolation galvanique représentées par des hachures. La partie située à gauche du synoptique est le primaire du driver. Il est directement connecté au circuit de contrôle-commande du convertisseur. Ce dernier lui transmet les ordres de commande à appliquer aux semi-conducteurs pilotés via les entrées In\_TOP et In\_BOT. Lors de la détection d'une défaillance par le driver, le primaire transmet un message d'erreur au contrôle-commande via la sortie « erreur ». Les deux voies de commande appelées TOP et BOT constituent les deux secondaires du driver. Elles sont toutes les deux connectées à un transistor MOSFET de puissance. Le driver est en effet conçu pour piloter une cellule de commutation formée de deux transistors MOSFET comme illustré à la Figure 2.



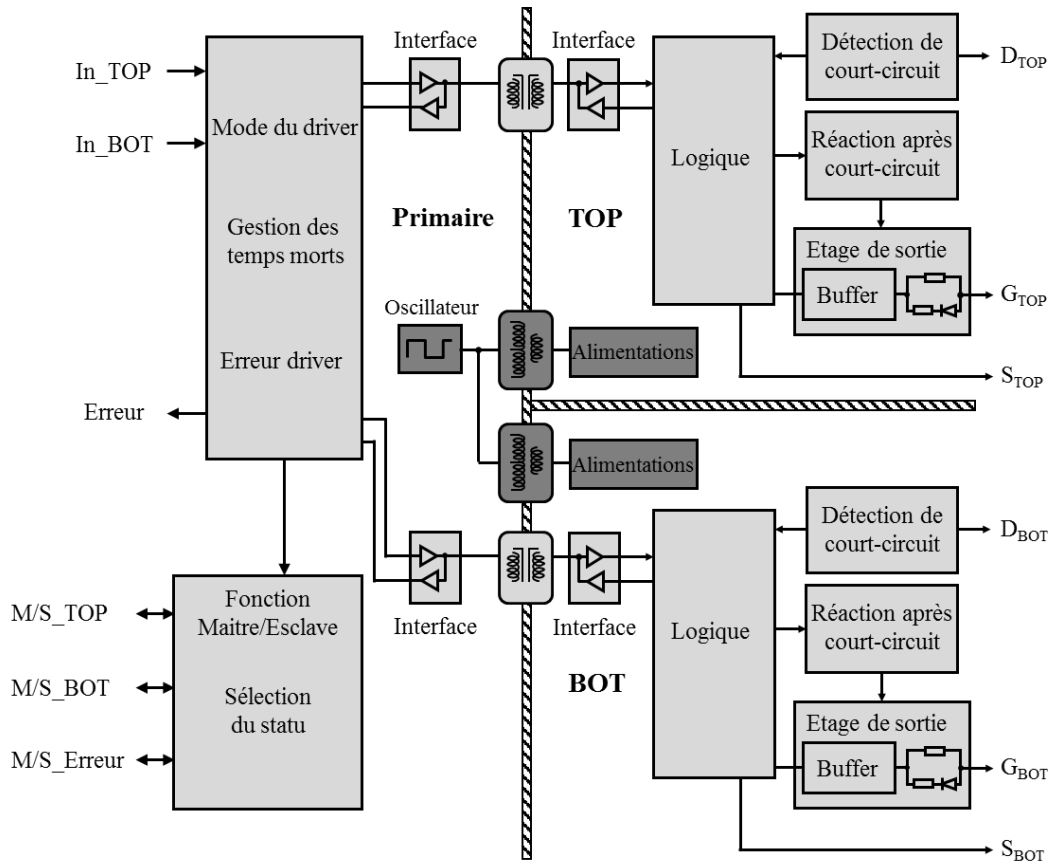


Figure 1 - Synoptique du driver pour MOSFET SiC relatif à la fonction de commande rapprochée

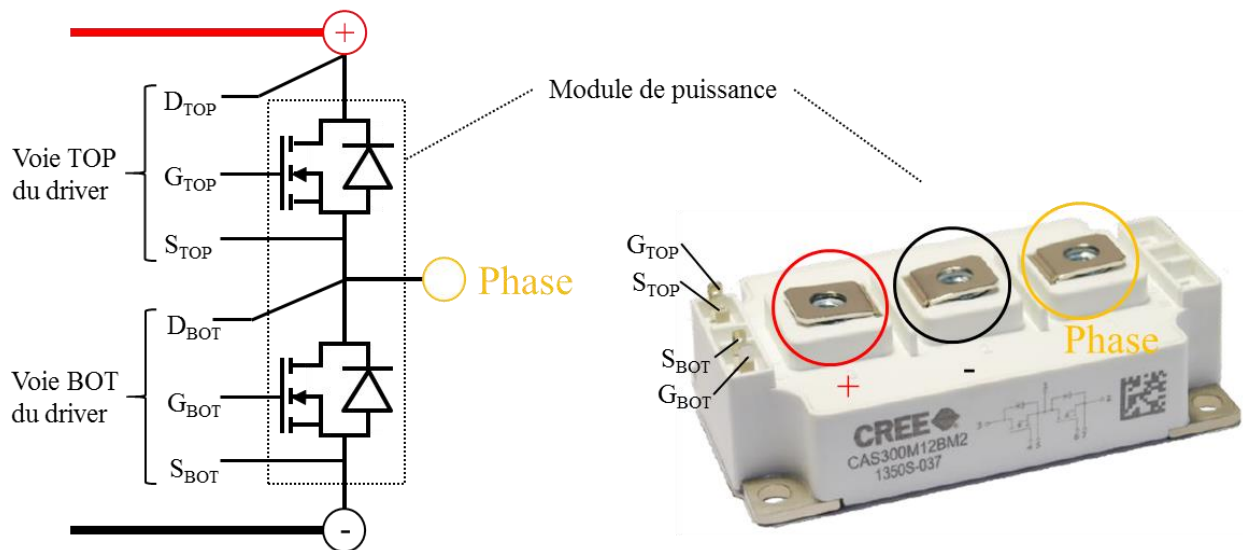


Figure 2 – Module de MOSFET SiC pour lequel le driver a été conçu

Un transformateur d'impulsions est présent entre chaque voie de commande TOP ou BOT et le primaire. Il permet de transmettre les ordres d'amorçage et de blocage des transistors de puissance. Lorsqu'un problème est détecté, un message d'erreur est également véhiculé à travers ce transformateur. Ces ordres et messages sont transmis sous la forme d'impulsions afin, entre autres, de ne pas saturer le transformateur. Côté primaire du transformateur on trouve aussi une interface qui traduit les ordres de commande du contrôle-commande sous la forme d'impulsions et décode les impulsions d'erreur provenant des voies de commande. Côté secondaire de chaque transformateur d'impulsions, une interface décode les impulsions de commande et génère une impulsion d'erreur driver en cas d'anomalie détectée sur la voie de commande considérée.

La fonction de sélection du mode du driver est incluse dans le bloc logique au primaire. Le mode sélectionné peut être « half bridge » ou « single ». Le mode half bridge permet le pilotage de deux transistors dans une cellule de commutation de type onduleur. Le mode single permet le pilotage d'un unique transistor dans une cellule de commutation de type hacheur deux quadrants. Dans le premier cas, le driver empêche que les deux semi-conducteurs constitutifs de la cellule de commutation soient simultanément commandés à l'amorçage, même si l'électronique du contrôle-commande leur envoyait simultanément un ordre de mise en conduction. Dans un tel cas, le driver commande alors les deux transistors au blocage. En mode « single » ce mécanisme de protection n'est pas présent. Le driver se contente alors d'appliquer les ordres de commande qu'il reçoit en provenance du contrôle-commande. La génération des temps morts est également gérée par les circuits logiques situés au primaire du driver. Ils évitent qu'un court-circuit de bras ne se produise durant les régimes transitoires liés aux commutations des transistors de puissance. Leur durée est définie lors du montage des drivers dans le convertisseur.

La sélection du statut est liée à la fonction « Maître/Esclave » qui a été implémentée sur le driver. Cette fonction a pour but de faciliter la mise en parallèle de plusieurs modules de semi-conducteurs de puissance au sein d'une même cellule de commutation. Elle est incluse sur le driver développé mais n'est pas détaillée dans cette thèse.

Les parties repérées en gris foncé concernent l'alimentation du driver. Une section de ce chapitre leur est dédiée. Les blocs directement liés à la fonction de pilotage des semi-conducteurs comme « Détection de court-circuit » et « Réaction après court-circuit » assurent la protection des composants pilotés. Le bloc « Etage de sortie » joue le rôle d'amplificateur de puissance des signaux de commande. Tous ces blocs font également l'objet d'une section de ce chapitre.

### 1.3 L'environnement de travail de l'électronique de puissance

L'utilisation des MOSFET SiC, dans les conditions optimales, complexifie le respect des niveaux de Compatibilité ElectroMagnétique (CEM) [5]. Les perturbations susceptibles d'affecter le système sont de nature rayonnée et conduite. Ces perturbations sont plus problématiques pour les montages à base de composants SiC en raison de la valeur des  $dv/dt$  qu'ils impliquent [8]. En effet, la tension entre le drain et la source, notée  $V_{DS}$ , supportée par ces composants lorsqu'ils sont bloqués est plus élevée que pour les MOSFET Si et leurs commutations plus rapides. Des études montrent également que la nature des composants (Si ou SiC) qui entourent le transistor de puissance a de l'influence sur les perturbations, tout comme le bus barre [4], [5]. Cette problématique est à la fois technologique car elle entraîne l'apparition de courants de mode commun dans le montage (à travers le driver entre autres), mais également normative. Dans la littérature, on trouve des études où les composants SiC ne commutent pas plus rapidement que les composants Si car la vitesse de commutation des composants est volontairement réduite pour être compatible tant avec les caractéristiques du driver associé qu'avec des niveaux CEM acceptables. Les limites du driver imposent ainsi la vitesse de travail maximale des composants. Lors du développement du driver pour MOSFET SiC, une attention particulière a été portée sur la problématique des courants de mode commun qui traversent le driver lorsqu'il est en fonctionnement. Ainsi, un routage limitant les perturbations de mode différentiel induites par la perturbation de mode commun a été réalisé. De plus, un dispositif d'écrans à l'intérieur des transformateurs d'impulsions a été mis en place pour canaliser le courant de mode commun. La structure des transformateurs d'impulsions est détaillée dans la section concernant la transmission des ordres de commande. L'intensité des courants de mode commun est directement liée à la valeur des  $dv/dt$  et à la valeur de la capacité parasite de la barrière d'isolation galvanique dont la minimisation a été un objectif principal. La robustesse de notre driver face à la circulation des courants de mode commun est donc une première d'exigence.

Une autre exigence concerne le niveau de tension d'isolement que la barrière d'isolation galvanique doit satisfaire. Suivant les normes EN50178 et IEC60270 relatives à l'isolation fonctionnelle des circuits et à la sécurité des usagers, cette tension d'isolement est définie en fonction de la valeur de la tension de travail (tension du bus DC) et de l'environnement de travail du driver. Pour les applications visées par ECA GROUP, une tension de travail maximale de 1200V DC est retenue. Cette valeur de tension impose des distances minimales d'isolement, les distances des lignes de fuite et les caractéristiques de l'isolation solide. Ces aspects concernant les barrières d'isolation galvanique sont développés à la section suivante dédiée à l'alimentation et aussi à la section concernant la transmission des ordres de commande.

## 2 Gestion des alimentations sur le driver

Au primaire, le driver reçoit de l'énergie électrique sous forme d'une tension continue en provenance de l'électronique du circuit de contrôle-commande. Généralement, cet apport d'énergie électrique se fait sous une tension continue de 15V par l'intermédiaire d'une liaison filaire puisqu'aucune isolation galvanique n'est présente entre ces deux parties du système. En plus de cette source de tension localisée au primaire du driver, les voies de commande doivent également être équipées d'une alimentation dont la puissance et le niveau de la tension garantissent les tensions de commande et l'alimentation des circuits logiques. La transmission de l'énergie électrique aux voies de commande doit se faire dans le respect de la barrière d'isolation galvanique présente entre le primaire et chacune d'elle via une structure d'alimentation isolée.

### 2.1 Structure de l'alimentation du driver

Le synoptique complet de l'alimentation implémentée sur le driver est présenté à la Figure 3 et le schéma de principe d'une voie de commande est donné à la Figure 4. Sa localisation sur le driver est précisée à la Figure 5. La puissance de l'alimentation est de 4W par voie de commande.

Le transfert de l'énergie électrique du primaire vers chacune des voies de commande nécessite une alimentation isolée en raison de la présence de la barrière d'isolation galvanique. Chaque voie de commande est ainsi équipée d'un transformateur d'alimentation de type planar dont l'architecture est détaillée à la section suivante. Au primaire de ce transformateur, deux transistors appliquent une tension alternative aux bornes des deux enroulements. Ces deux transistors sont commandés par un oscillateur fonctionnant à une fréquence de découpage, notée  $F_d$ , de 400kHz. La structure retenue ne correspond pas à une structure classique d'alimentations à découpage fréquemment rencontrées en électronique de puissance pour des gammes de puissance plus élevées. Elle présente l'avantage d'avoir une tension de sortie peu dépendante du courant de charge. Sa simplicité de mise en œuvre est également un atout. Comme cela apparaît sur le schéma de principe de la Figure 4, la règle d'interconnexion des sources ne semble pas respectée entre le primaire et le secondaire, puisque deux sources de tension sont associées en parallèle de part et d'autre du transformateur. Cependant, l'appel de courant induit par cette situation est limité par les inductances de fuite du transformateur et les résistances des bobinages. Cette entorse aux règles fondamentales de l'électronique de puissance est acceptable ici du fait de la faible puissance d'alimentation mise en jeu.

Comme le transformateur présente un rapport de transformation de deux, une tension alternative d'amplitude 30V est présente aux bornes de l'enroulement secondaire. Cette tension est ensuite redressée et lissée pour se présenter sous la forme d'une tension continue proche de 30V, notée  $V_{C2}$ . Cette dernière est ensuite appliquée à l'entrée d'un régulateur à découpage de type dévolteur qui délivre en sortie une tension de 25V régulée nommée  $V_{ISO\_REG}$ . La tension  $V_{ISO\_REG}$  est ensuite utilisée pour obtenir les tensions de commande du semi-conducteur de puissance via l'utilisation d'une référence de tension de 5V nommée  $V_S$ . Cette tension est imposée par le régulateur programmable  $D_6$  et sa valeur est déterminée par les valeurs des résistances  $R_5$  et  $R_6$ . Le courant de polarisation de  $D_6$  est fixé par la valeur de la résistance  $R_4$ . La source du semi-conducteur de puissance est au potentiel  $V_S$ . La tension de blocage  $V_{GS-OFF}$  de -5V est donc obtenue en appliquant le potentiel  $GND_{TOP}$  sur la grille du composant. De la même manière, la tension d'amorçage  $V_{GS-ON}$  de 20V est obtenue en appliquant la tension  $V_{ISO\_REG}$  sur sa grille. Les condensateurs  $C_5$  et  $C_6$  fournissent les impulsions de courant nécessaires à la commande du semi-conducteur de puissance. Cette tension  $V_{ISO\_REG}$  est également utilisée pour générer la tension de 5V servant à l'alimentation des circuits logiques. La tension 5V est obtenue à partir d'une régulation linéaire. Cette régulation convient en raison du faible courant consommé par les circuits logiques.

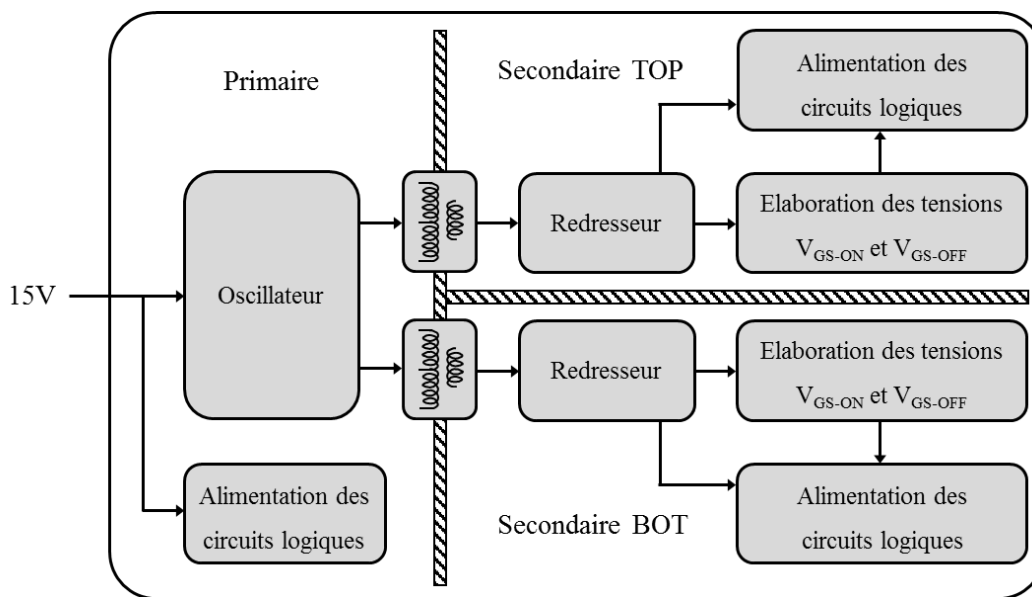


Figure 3 - Synoptique de l'alimentation du driver

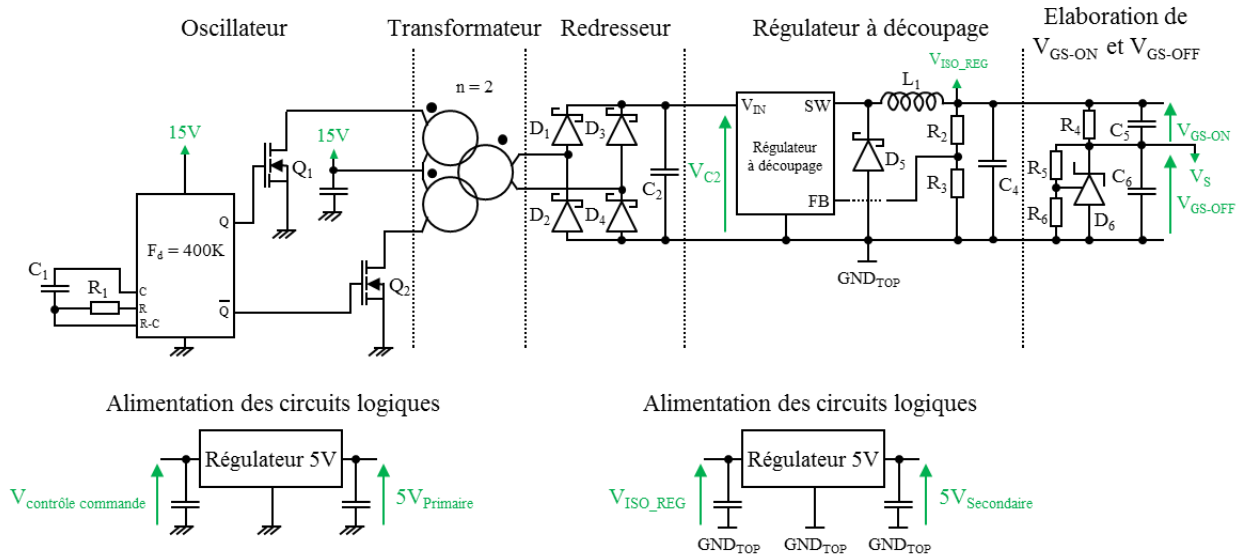


Figure 4 – Schéma de principe de l'alimentation du primaire et d'une voie de commande

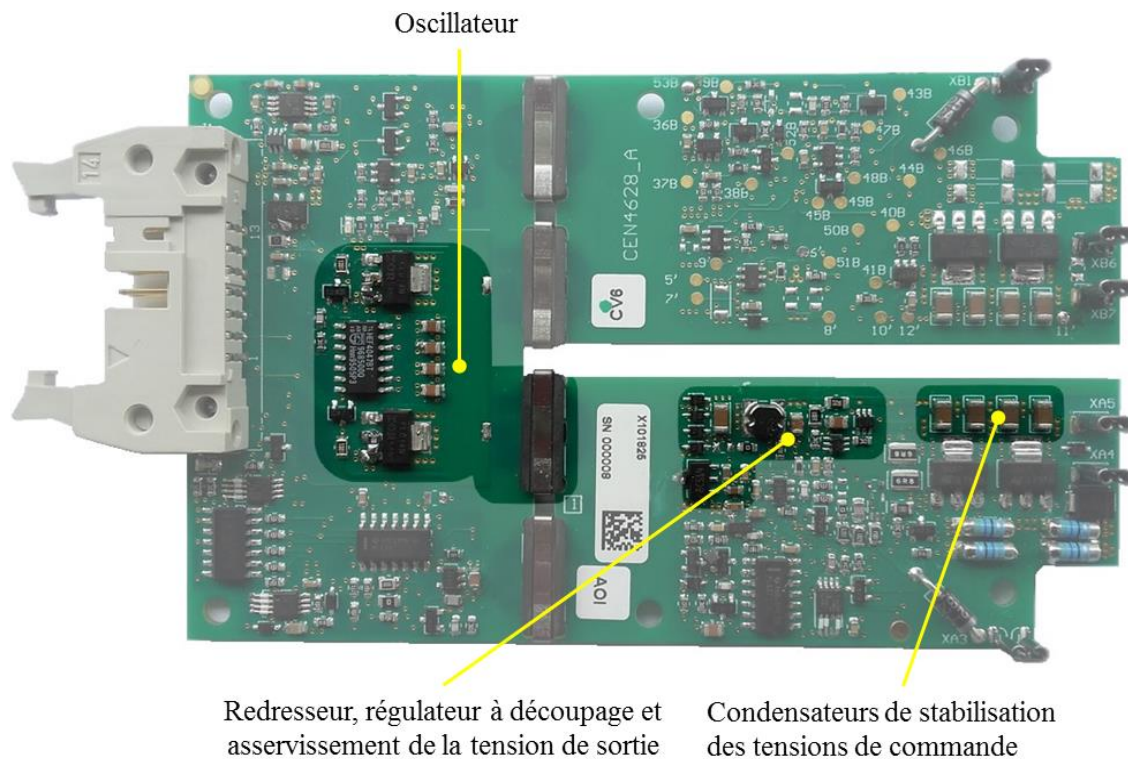
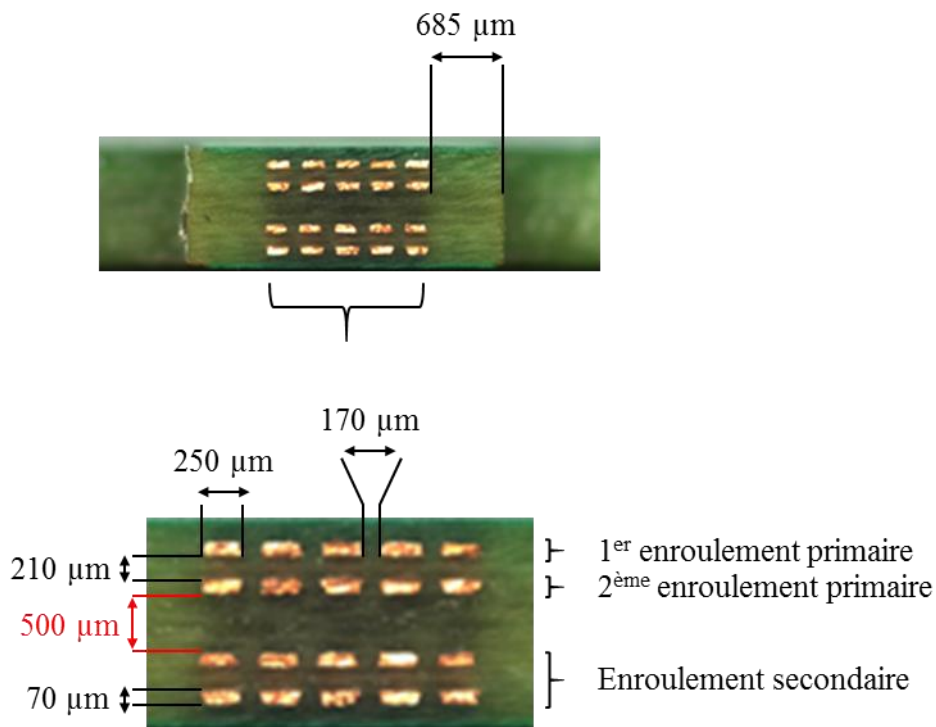


Figure 5 – Localisation des fonctions associées à l'alimentation du primaire et d'une voie de commande

## 2.2 Géométrie du transformateur et contraintes d'isolement

Les enroulements primaires et secondaires du transformateur d'alimentation sont localisés dans le PCB et son circuit magnétique est constitué d'une ferrite dont les deux parties constitutives sont mécaniquement maintenues entre elles. Pour sa conception, des paramètres électriques et normatifs relatifs à l'isolement doivent être pris en compte. Par exemple, la section des conducteurs constitutifs des enroulements dépend de la valeur efficace du courant qui les traverse mais également des contraintes géométriques imposées par la tenue d'une tension d'isolement et par le rapport de transformation qui restreignent le nombre maximal de spires par enroulement. Le courant dans les enroulements dépend aussi de l'inductance de magnétisation, c'est-à-dire du nombre de spires constitutifs de l'enroulement et des propriétés du matériau ferrimagnétique.

La densité de courant obtenue dans les enroulements est comparée aux préconisations du document de référence relatif à ces considérations, la directive IPC2221A. L'arrangement retenu pour les enroulements du transformateur planar est présenté à la Figure 6. Elle représente une vue de la tranche du PCB au niveau de ces transformateurs dans un plan perpendiculaire à celui du driver.



Chacun des deux enroulements primaires est constitué de cinq spires et l'enroulement secondaire est composé de dix spires. Les conducteurs formant les trois enroulements présentent une section de  $250\mu\text{m}$  par  $70\mu\text{m}$ . L'espace entre chacun des enroulements est de  $210\mu\text{m}$  et la distance entre chaque spire d'un même enroulement est de  $170\mu\text{m}$ . La distance entre les pistes extérieures des enroulements et le bord du PCB est de  $685\mu\text{m}$ , ce qui satisfait les contraintes d'isolement et de fabrication. La présence du transformateur planar implique que l'isolement entre le primaire et les voies de commande est réalisé par le matériau constitutif du PCB. En fonction de la tension de travail du système, la norme EN50178 indique une tension de tenue au choc électrique à partir de laquelle on détermine l'épaisseur minimale de matériau nécessaire à la réalisation de l'isolation solide. A titre d'exemple, prenons le cas du matériau FR4. Sachant qu'il présente un isolement de  $39\text{kV/mm}$ , l'épaisseur minimale pour garantir l'isolation solide est de  $230\mu\text{m}$ . La distance de  $500\mu\text{m}$  entre les spires des enroulements du primaire et les spires de l'enroulement du secondaire du transformateur garantit l'isolation solide qui participe à l'isolation double ou renforcée que des normes comme la EN50178 ou la CEI61800 imposent pour garantir la sécurité des utilisateurs. Précisons que les aspects de fabrication doivent être pris en compte au moment de la conception en raison des tolérances liées aux dimensions de la ferrite, au positionnement des pistes et à l'usinage du PCB.

La barrière d'isolation galvanique entre le primaire et les deux voies de commande ne se limite pas à l'architecture du transformateur. En effet, les documents de référence régissent également les distances d'isolement et celles des lignes de fuite afin de prévenir le risque de claquage diélectrique du milieu dans lequel le driver est en fonctionnement. Une seconde barrière d'isolation galvanique est présente entre les deux voies de commande. Elle est qualifiée de fonctionnelle. Une vue de ces deux barrières d'isolation galvanique présentes sur le driver est donnée à la Figure 7.



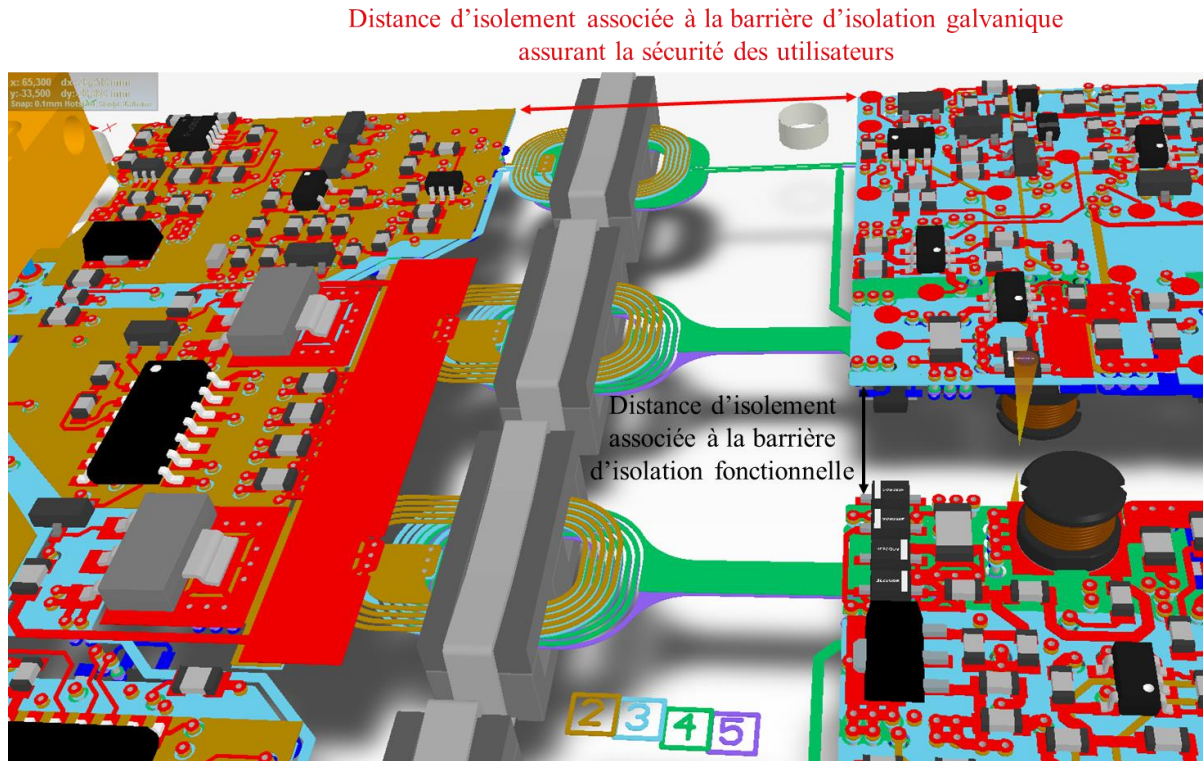


Figure 7 – Zoom sur la barrière d'isolation galvanique assurant la sécurité des utilisateurs et sur la barrière d'isolation galvanique fonctionnelle

La valeur efficace de la tension de travail du système détermine la tension d'isolement du driver. Pour nos applications, la tension maximale de travail est fixée à 1200V et la norme impose alors une tension d'isolement de 12kV. Cette tension d'isolement et les caractéristiques de l'environnement de fonctionnement du driver régissent les distances d'isolement associées aux deux barrières d'isolation galvanique. Ainsi, une distance d'isolement de 17,5mm doit être présente au niveau de la barrière d'isolation galvanique située entre le primaire et les deux voies de commande. Les ferrites des transformateurs étant positionnées entre les éléments isolés, leurs dimensions doivent également être prises en compte. Ainsi, la distance à respecter entre le primaire et chaque voie de commande est de 22,5mm.

La barrière d'isolation galvanique présente entre les deux voies de commande n'a pas pour but d'assurer la protection des utilisateurs mais de garantir le fonctionnement du driver, ce qui la qualifie d'isolation fonctionnelle. En l'absence d'isolation solide, seules la distance d'isolement et les lignes de fuite définissent cette barrière d'isolation galvanique. Ces deux paramètres sont indiqués à la Figure 8. La distance d'isolement de 8mm est déterminée suivant la même démarche que précédemment. Pour satisfaire le critère relatif aux lignes de fuite, le PCB est détourné entre les deux voies de commande. Le parcours minimal des lignes de fuite s'en trouve ainsi rallongé.

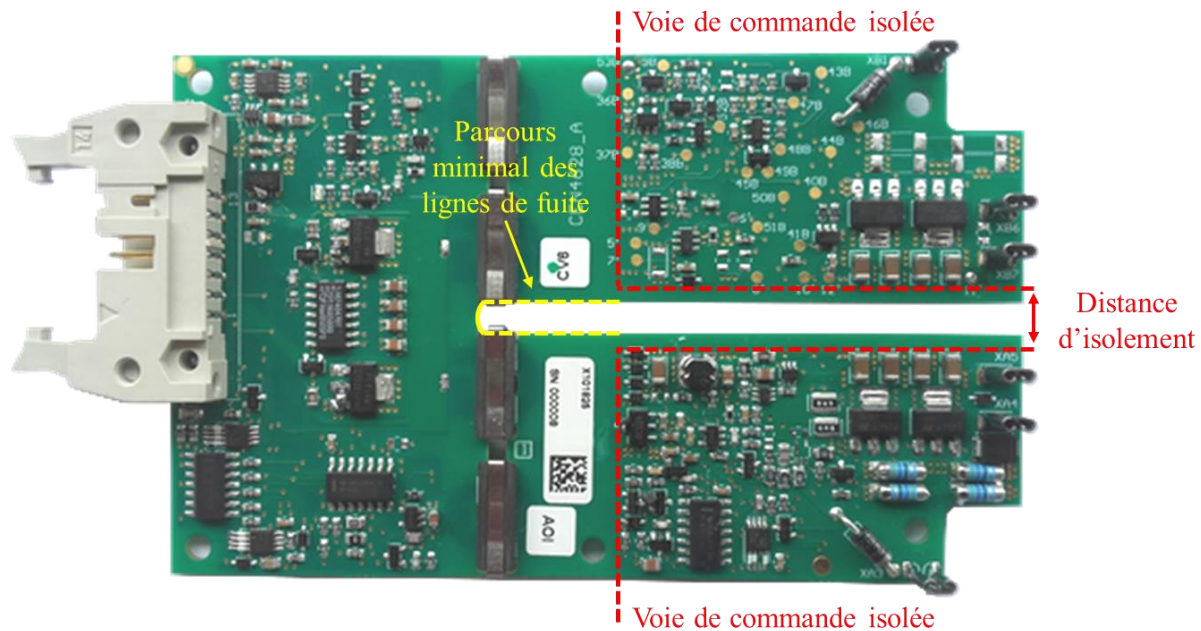


Figure 8 – Distance d'isolement et parcours minimal des lignes de fuite de la barrière d'isolation fonctionnelle

## 2.3 Choix du matériau ferrimagnétique

Dans les notices techniques des matériaux, les fabricants donnent des informations relatives aux pertes induites en fonction de la fréquence des signaux auxquels ils sont soumis et de la valeur maximale du champ d'induction magnétique dans le matériau ferrimagnétique, noté  $B_{MAX}$ . Cette valeur maximale se détermine à partir du niveau de tension appliqué à l'enroulement, de la fréquence de cette tension, de la section du circuit magnétique et du nombre de spires formant un enroulement. Pour notre application la valeur de  $B_{MAX}$  est de 132mT. A titre d'exemple, les graphes de la Figure 9 et de la Figure 10 renseignent sur les pertes volumiques respectivement pour les matériaux 3F3 et 3F4 commercialisés par le fabricant Ferroxcube. Pour des transformateurs de nos dimensions, le choix du matériau ferrimagnétique des ferrites est limité. De plus, les matériaux 3F3 et 3F4 sont adaptés à la fréquence de découpage de l'alimentation d'une valeur de 400kHz. En raison de ses plus faibles pertes, nous avons retenu le matériau 3F3.

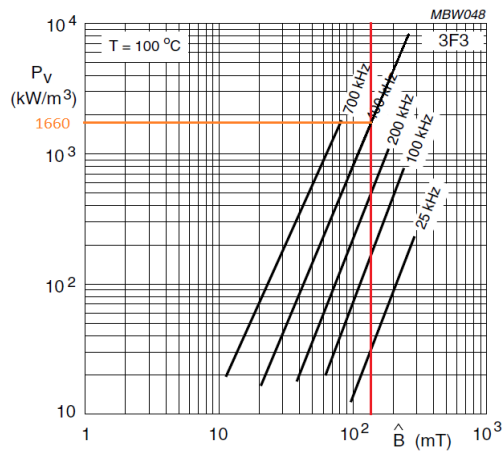


Figure 9 – Estimation des pertes volumiques dans le matériau 3F3 en fonction de  $B_{MAX}$  et de la fréquence de découpage de l'alimentation

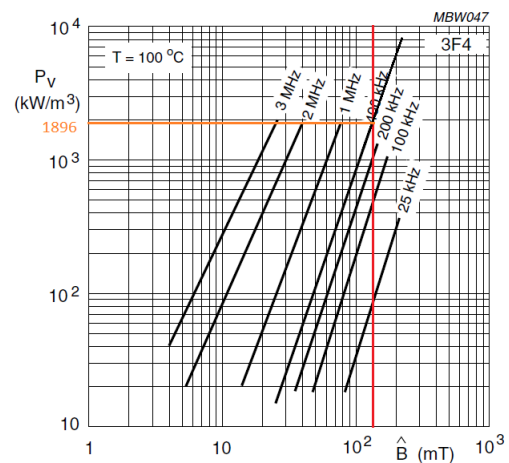


Figure 10 – Estimation des pertes volumiques dans le matériau 3F4 en fonction de  $B_{MAX}$  et de la fréquence de découpage de l'alimentation

### 3 Mécanismes de transmission des ordres de commande

Plusieurs architectures d'étages de transmission des ordres de commande sont mises en œuvre dans les drivers industriels [9]. Cette section est dédiée à l'architecture qui a été retenue dans le cadre de cette thèse. Le schéma de principe concernant la voie de commande TOP est illustré à la Figure 11.

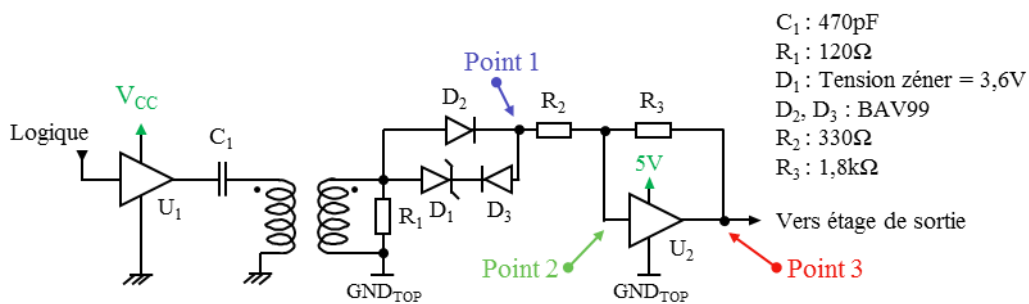
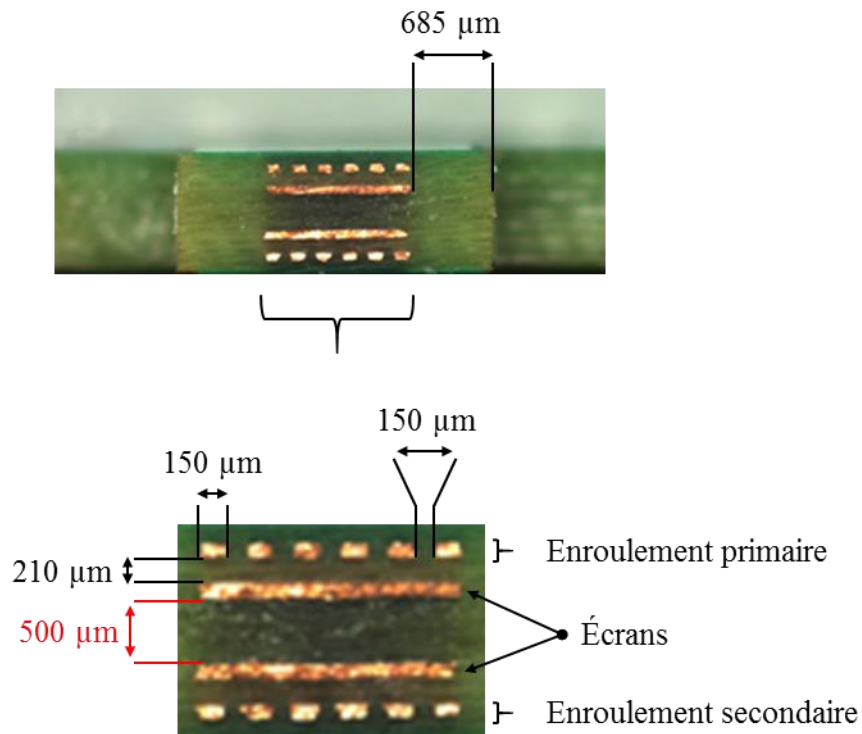


Figure 11 – Etage de transmission des ordres de commande de la voie TOP ( $V_{CC} = 15\text{V}$ )

### 3.1 Le transformateur d'impulsions

Le transformateur d'impulsions est composé d'une ferrite en matériau 3F4 et d'enroulements dont la disposition est illustrée à la Figure 12. Ces derniers sont composés de six spires. Au primaire comme au secondaire, des écrans sont disposés. La distance qui les sépare correspond à l'épaisseur de matériau FR4 nécessaire pour garantir l'isolation solide. Ces deux écrans sont chacun reliés aux potentiels de référence des circuits électroniques auxquels ils sont associés. Ainsi, l'un est au potentiel de référence de l'électronique du primaire et l'autre au potentiel de référence de la voie de commande, comme indiqué à la Figure 13. Ils sont destinés à drainer les courants de mode commun qui circulent au travers de la barrière d'isolation galvanique en présence des  $dv/dt$  vers un point particulier du circuit électronique spécifique afin de limiter les perturbations qu'ils induisent.



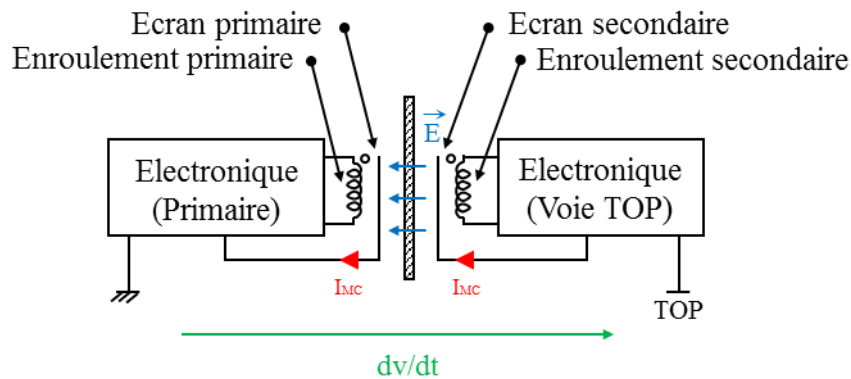


Figure 13 – Synoptique du phénomène de propagation des courants de mode commun au travers des écrans en présence de  $dv/dt$  entre le primaire du driver et la voie de communication TOP

### 3.2 Décodage des impulsions de commande

Le signal de commande en provenance des circuits logiques est appliqué à l'entrée de l'amplificateur  $U_1$ , comme indiqué au schéma de la Figure 11. Il amplifie le signal en courant lorsque les circuits logiques sont alimentés en 15V et effectue également une adaptation des niveaux de tension lorsque ces derniers sont alimentés en 5V. Le condensateur de liaison  $C_1$ , l'impédance de l'enroulement primaire du transformateur et la résistance  $R_1$  constituent un circuit RLC oscillant amorti. A chaque changement de tension en sortie de l'amplificateur  $U_1$ , une impulsion est appliquée aux bornes de l'enroulement primaire. L'allure de cette impulsion dépend de la valeur du condensateur  $C_1$ , des caractéristiques du transformateur et de la résistance  $R_1$ . La tension présente aux bornes de l'enroulement secondaire a la même allure que celle présente au primaire, hormis l'influence des paramètres non idéaux du transformateur.

Lors d'une commande à l'amorçage, la tension en sortie de l'amplificateur  $U_1$  bascule de 0V à 15V. A l'instant qui précède ce changement d'état, la tension aux bornes du condensateur  $C_1$  est nulle. Une impulsion positive est alors appliquée au primaire du transformateur. Cette impulsion se retrouve au secondaire du transformateur et la diode  $D_2$  est alors passante. En effet, son potentiel d'anode est supérieur à celui de sa cathode qui, en raison de la phase précédente de blocage, est de 0V. La diode  $D_3$  et la diode zéner  $D_1$  restent bloquées. La tension en entrée du buffer  $U_2$  suit globalement la forme de l'impulsion au secondaire du transformateur, à un gain près dû au pont

diviseur de tension formé par les résistances  $R_2$  et  $R_3$ . Lorsque cette tension dépasse le seuil de basculement de  $U_2$ , sa sortie bascule au niveau haut. Un auto-maintien de ce niveau logique est réalisé par l'intermédiaire de la résistance  $R_3$ . Un potentiel correspondant au niveau logique haut est ensuite appliqué sur l'anode de la diode  $D_3$ . Suite à l'impulsion, cette dernière est commandée à l'amorçage. La diode zéner  $D_1$  rentre alors en conduction car la tension à ses bornes atteint sa tension zéner. Le potentiel maintenu en entrée de l'amplificateur  $U_2$  dépend alors de la tension zéner, de la chute de tension aux bornes de la diode  $D_3$  et des valeurs des résistances du pont diviseur de tension  $R_2$  et  $R_3$ . Ces paramètres doivent être choisis afin que cette tension soit supérieure au seuil de basculement de l'amplificateur  $U_2$ . Les formes d'ondes caractéristiques de la lecture d'une impulsion d'amorçage correspondant aux points repérés à la Figure 11 sont illustrées à la Figure 14. Suite à l'impulsion d'amorçage (point 1), le signal en entrée du buffer  $U_2$  passe par un régime transitoire avant d'atteindre sa valeur finale d'environ 4V (point 2). Enfin, on observe le changement d'état logique en sortie du buffer  $U_2$  (point 3).

Pour la transmission d'une impulsion de blocage, le fonctionnement est similaire. Lors d'une commande au blocage du transistor, le signal en sortie de l'amplificateur  $U_1$  bascule au niveau bas. Une impulsion négative est alors appliquée au primaire du transformateur, la tension aux bornes du condensateur  $C_1$  étant préalablement égale à  $V_{CC}$ . Cette impulsion est également présente aux bornes de l'enroulement secondaire. Le potentiel d'anode de la diode  $D_2$  est donc plus négatif que celui de sa cathode, ce qui la maintient à l'état bloqué. La diode  $D_3$  et la diode zéner  $D_1$  restent passantes. La tension en entrée de l'amplificateur  $U_2$  passe à un niveau de tension inférieur à son seuil de basculement. La valeur de cette tension dépend, entre autres, de la tension zéner de la diode  $D_1$ , de la tension aux bornes de la diode  $D_3$  et des valeurs des résistances  $R_2$  et  $R_3$ . La sortie de l'amplificateur  $U_2$  bascule alors au niveau bas, niveau qui est maintenu sur son entrée par la résistance  $R_3$  après le passage de l'impulsion. Les trois diodes  $D_1$ ,  $D_2$  et  $D_3$  sont alors bloquées jusqu'à l'impulsion de commande à l'amorçage suivante. Les formes d'ondes caractéristiques de la lecture d'une impulsion de blocage sont illustrées à la Figure 15. Suite à l'impulsion de blocage (point 1), les tensions en entrée et en sortie du buffer  $U_2$  sont nulles (point 2 et point 3).



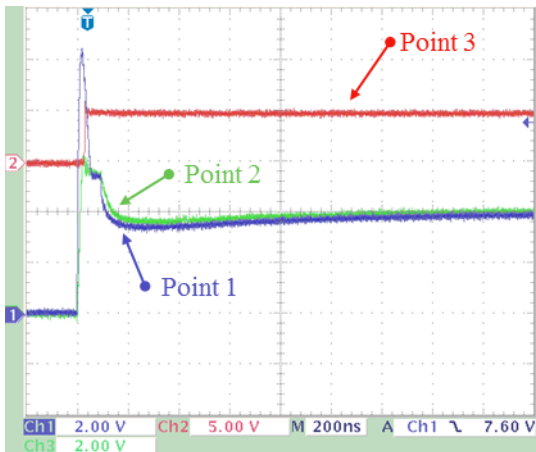


Figure 14 – Formes d’ondes caractéristiques de la lecture d’une impulsion d’amorçage en lien avec le schéma de la Figure 11

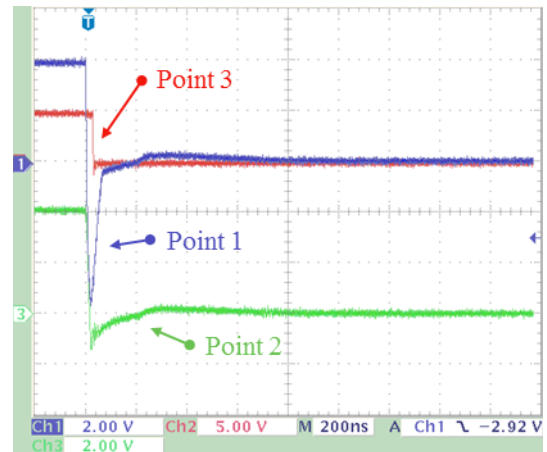
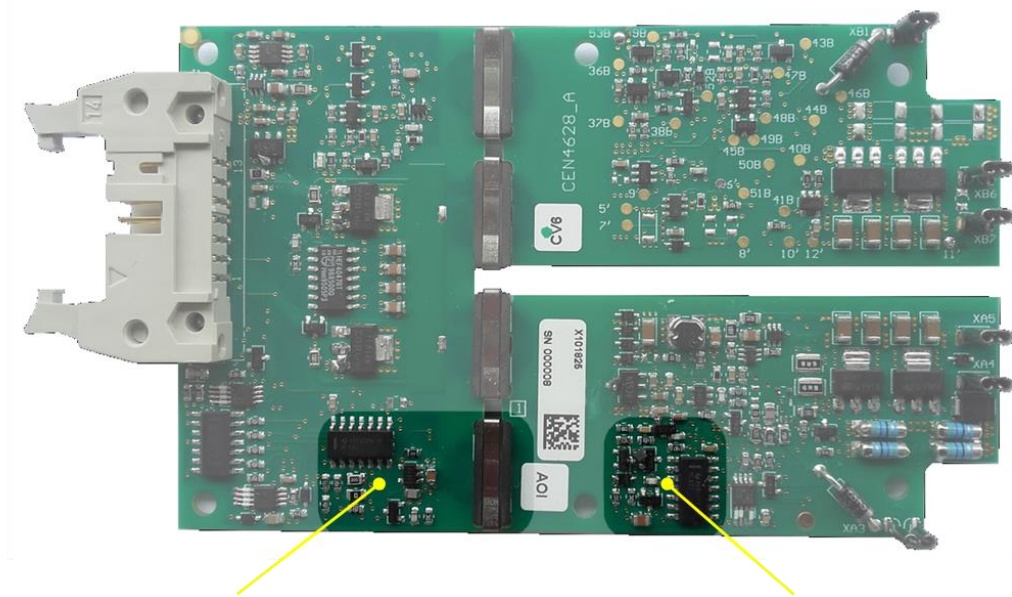


Figure 15 – Formes d’ondes caractéristiques de la lecture d’une impulsion de blocage en lien avec le schéma de la Figure 11

L’image de la Figure 16 indique où se situent les différentes parties de la fonction de transmission des impulsions de commande sur le driver. Dans le driver communicant pour MOSFET SiC, les circuits logiques en charge de cette fonction sont alimentés sous 5V dans le but de diminuer les temps de propagation des signaux et de réaction des composants logiques.



Étage de codage des impulsions de commande

Étage de décodage des impulsions de commande

Figure 16 - Localisation de l’étage de codage et de l’étage de décodage des impulsions de commande sur le driver

## 4 Détection de court-circuit

### 4.1 Origine d'un court-circuit

La fonction de détection de court-circuit est prévue pour détecter tout court-circuit franc se caractérisant par une impédance de court-circuit très faible et par une vitesse de croissance du courant de court-circuit qui s'effectue en quelques centaines de nanosecondes. Cette vitesse de croissance du courant dépend de l'impédance présentée par la boucle de court-circuit qui inclut l'impédance du bus barre, celle à l'origine du court-circuit et celle des semi-conducteurs de puissance en court-circuit. Globalement, un courant de court-circuit inférieur à cinq fois la valeur du courant nominal n'entraîne pas la destruction du composant si la chaîne de traitement du court-circuit réagit en moins d'une dizaine de microsecondes. Dans la majorité des cas, un tel court-circuit survient suite à la connexion accidentelle de la sortie de la cellule de commutation avec la polarité positive ou négative du bus DC, comme illustré à la Figure 17.

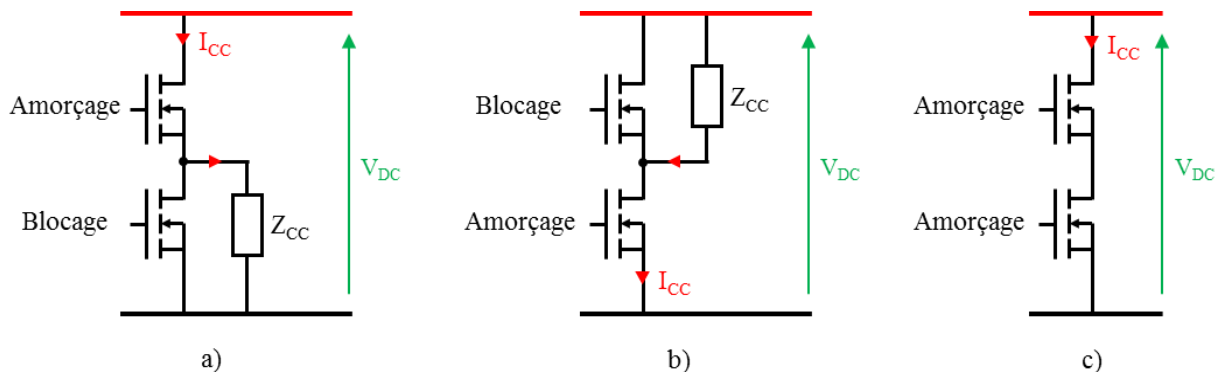


Figure 17 – Régimes de fonctionnement indésirables donnant lieu à un courant de court-circuit

Pour détecter ce type de court-circuit, une mesure de la tension  $V_{DS}$  lorsque le composant est amorcé est effectuée. En effet, en cas de court-circuit franc, la forte vitesse de croissance du courant de court-circuit entraîne une élévation anormale de la tension aux bornes du transistor de puissance. Cette élévation est due à l'accroissement de la tension aux bornes de canal du MOSFET (régime triode ou de saturation) mais également à la tension aux bornes des inductances dites de « bounding » inhérentes à la constitution du module de puissance. La détection d'un court-circuit est basée sur la comparaison de la tension issue de la mesure réalisée aux bornes du transistor de puissance avec une tension de référence. Afin de ne pas déclencher la fonction de détection de court-circuit de manière intempestive, il faut prendre en compte, dans la comparaison, les phases



où le transistor de puissance est bloqué. Il faut aussi tenir compte des phases de régime transitoire d'amorçage où l'évolution de la tension  $V_{DS}$  n'est pas corrélée à la présence d'un court-circuit.

Précisons que les surintensités dans un convertisseur peuvent provenir de différents phénomènes. Lors d'une surcharge, le courant drainé par les semi-conducteurs est alors supérieur au courant nominal mais reste bien inférieur à un courant de court-circuit. La fonction de détection de court-circuit qui est mentionnée au synoptique de la Figure 1 n'est pas prévue pour détecter ce type de situation. En effet, aucun fort  $di/dt$  n'est induit dans une telle situation or le mécanisme de détection de court-circuit est basé sur ce phénomène. Bien souvent, pour détecter une surcharge, un capteur de courant à effet hall est implémenté. Il est alors connecté à l'électronique de contrôle-commande via une isolation galvanique.

## 4.2 Circuit de mesure de la tension aux bornes du semi-conducteur

Le circuit de mesure de la tension aux bornes du semi-conducteur de puissance, notée  $V_{DS}$ , qui a été retenu pour notre driver est présenté dans cette section. Son schéma de principe est présenté à la Figure 18. Lorsque la commande est à un niveau logique bas, le MOSFET SiC  $Q_P$  est commandé au blocage. Dans cette configuration, la tension  $V_{DS}$  est maximale et est égale à  $V_{DC}$ . La diode  $D_1$  est alors bloquée et le transistor  $Q_1$  amorcé. Le condensateur  $C_1$  est donc déchargé et le potentiel présent sur l'entrée - du comparateur  $U_1$  est de 0V. La tension présente sur l'entrée + du comparateur  $U_1$  est alors égale à la tension  $V_{REF}$  qui est fixée par les valeurs des résistances  $R_5$  et  $R_6$ . La sortie du comparateur  $U_1$  est donc au niveau haut, ce qui indique l'absence de court-circuit.

Lorsque la commande passe au niveau logique haut, le MOSFET SiC  $Q_P$  est commandé à l'amorçage. Il rentre alors dans le régime transitoire de mise en conduction. La tension  $V_{DS}$  évolue conformément à la mise en conduction du transistor de puissance avant d'atteindre quelques volts en régime établi. La diode  $D_1$  reste bloquée car le potentiel électrique appliqué sur la cathode de la diode  $D_1$ , qui correspond alors à la somme des tensions  $V_S$  et  $V_{DS}$ , est supérieur au potentiel présent sur son anode. En effet, pendant l'intervalle de temps correspondant au temps de masquage (noté  $\Delta t$  à la Figure 19 et valant environ 300ns), le transistor  $Q_1$  reste amorcé et son potentiel de drain est 0V. La tension appliquée sur l'entrée - du comparateur est alors encore 0V. A l'issue du temps de masquage (« Blanking Time » en anglais), le transistor  $Q_1$  est commandé au blocage, ce qui a pour effet d'amorcer la diode  $D_1$ . On observe alors une phase transitoire qui correspond à la charge du condensateur  $C_1$  (phase 1 de la Figure 19). Un pont diviseur de tension est ensuite formé par les résistances  $R_1$  et  $R_2$  et le potentiel appliqué sur l'entrée - du comparateur  $U_1$  est alors l'image de la tension  $V_{DS}$  du semi-conducteur de puissance (phase 2).

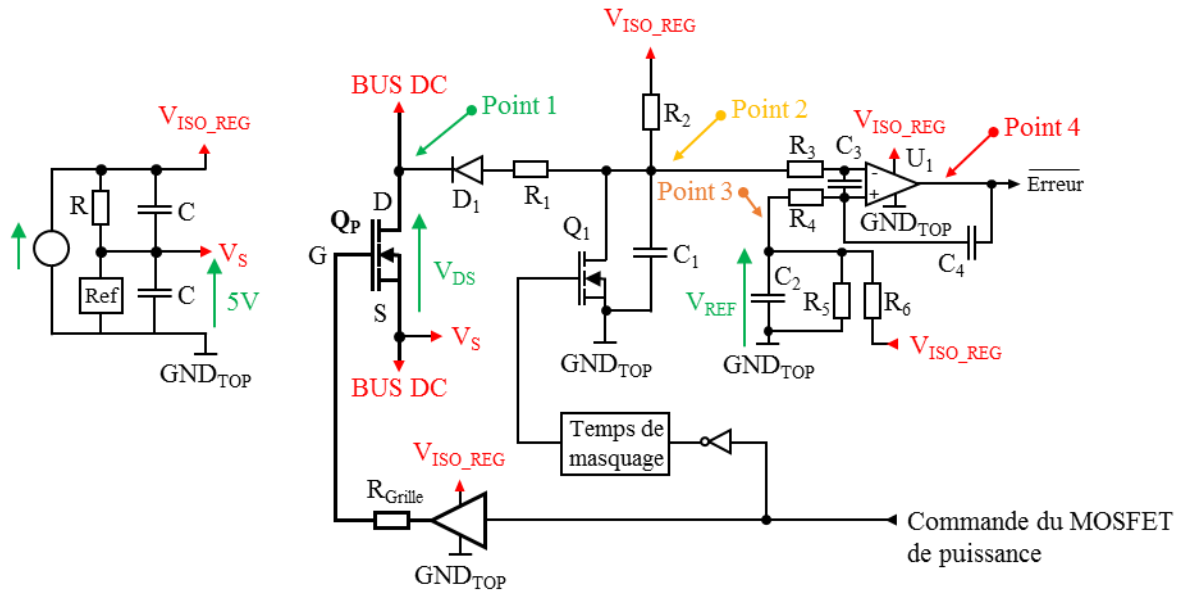


Figure 18 - Schéma de principe du circuit de mesure de la tension  $V_{DS}$  basé sur l'utilisation d'une diode haute tension et d'un seuil de comparaison fixe

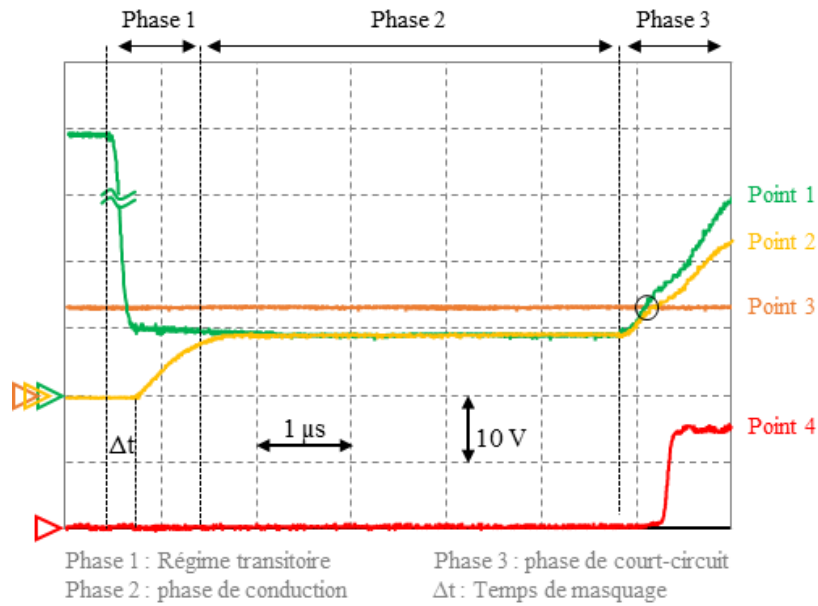


Figure 19 – Evolution des potentiels électriques relatifs au schéma de principe de la Figure 18 lors du régime transitoire de mise en conduction et lors d'un court-circuit survenant en phase de conduction

Dans le cas d'un court-circuit, la tension  $V_{DS}$  croît rapidement ainsi que le potentiel électrique appliqué sur l'entrée négative du comparateur, comme indiqué à la phase 3 des graphes de la Figure 19. La tension appliquée sur l'entrée négative du comparateur est alors supérieure à celle appliquée sur son entrée positive. La sortie du comparateur bascule alors au niveau logique bas. Le condensateur de rebouclage, noté  $C_4$ , augmente la durée de l'impulsion de niveau bas.

D'autres techniques de détection d'un court-circuit existent [9] [10]. Ainsi, la mesure de la tension  $V_{DS}$  peut se faire via un pont résistif plutôt que par l'utilisation d'une diode haute tension. Cela présente l'avantage de s'affranchir de la capacité parasite de la diode haute tension. En contrepartie, l'utilisation d'un pont résistif provoque un échauffement.

Quant à la tension servant de référence à la comparaison, elle peut être fixe ou dynamique. L'utilisation d'une tension de comparaison fixe doit s'accompagner de la mise en place d'un temps de masquage, comme indiqué au synoptique de la Figure 18. Cette solution présente une marge de bruit appréciable mais son inconvénient est de ralentir la détection d'un court-circuit qui aurait lieu lors du régime transitoire de mise en conduction du semi-conducteur de puissance. La mise en œuvre d'un seuil de comparaison dynamique ne nécessite pas l'implémentation du mécanisme de masquage mais la marge de bruit de la fonction de détection de court-circuit s'en trouve amoindrie.

Quelle que soit la technique de mesure de la tension  $V_{DS}$  retenue et la manière de générer la tension de référence, la technologie des composants utilisés pour cette fonction impacte fortement la performance de cette dernière. Ainsi, la rapidité de fonctionnement du comparateur est un critère de choix. Par exemple, la sortie d'un comparateur basé sur la technologie CMOS 15V nécessite plusieurs centaines de nanosecondes à changer d'état logique lorsque la tension de mesure dépasse la tension de référence. Il faut donc retenir des comparateurs rapides qui permettent à la chaîne de détection de court-circuit de réagir en moins de quelques centaines de nanosecondes. Par ailleurs, des solutions mettant en œuvre des composants logiques alimentés en +5V améliorent la rapidité du système en réduisant le temps de basculement du comparateur à quelques dizaines de nanosecondes. En contrepartie, elles réduisent la marge de bruit.

## **5 Réaction suite à un court-circuit et étage de sortie du driver**

Suite à la détection d'un courant de court-circuit parcourant un MOSFET SiC, le driver doit réagir de manière autonome et en moins de quelques centaines de nanosecondes. Pour les applications visées dans le cadre de ces travaux de thèse, la vitesse de croissance du courant de

court-circuit est de l'ordre de plusieurs kA/ $\mu$ s. Deux mécanismes de réaction suite à la détection d'un court-circuit existent actuellement pour les IGBT et les MOSFET Si. Il s'agit du Soft Shut Down (SSD) et de l'Active Clamping.

Le premier consiste à ouvrir plus lentement le semi-conducteur de puissance en court-circuit que lors d'une commutation au blocage en régime normal. Cela permet de limiter la surtension qui apparaît aux bornes du composant lors de son blocage. Elle est due aux inductances de bounding situées dans le boîtier du composant et inhérentes à sa fabrication. Cette technique a été implémentée dans le driver développé. En l'absence de SSD, cette surtension peut atteindre une valeur supérieure à celle supportée par le composant.

Le second mécanisme consiste à forcer le semi-conducteur de puissance à travailler dans sa zone linéaire, en cas de surtension à ses bornes, afin de limiter cette surtension. Généralement les industriels optent pour l'un des deux mécanismes pour les composants de type Si, bien que les deux puissent être associés [9]. En ce qui concerne les composants SiC, aucune grande ligne ne se distingue à l'heure actuelle. Seul le premier mécanisme a été implémenté sur le driver développé et fait l'objet de cette section.

La mise en œuvre de ces mécanismes et leur implémentation sur un driver sont directement liées à l'architecture retenue pour l'étage de sortie du driver présenté au synoptique de la Figure 1. Pour cette raison, il est nécessaire d'aborder les structures de ces étages de sortie parallèlement à la présentation de ces mécanismes. Ainsi, les différentes architectures possibles des étages de sortie du driver sont exposées dans cette section. L'étage de sortie fait le lien entre les circuits logiques des voies de commande et le composant de puissance lui-même, via sa connexion à sa grille et à sa source. La connexion à la grille se fait par les résistances de grille où l'essentiel de la puissance de la voie de commande est dissipé. Comme cela est présenté aux sections suivantes, l'étage de sortie peut être constitué de transistors bipolaires ou de transistors MOSFET.

## **5.1 Etage de sortie à transistors MOSFET**

Le schéma de principe d'un étage de sortie à base de transistors MOSFET, un de type N pour la commande au blocage et un de type P pour la commande à l'amorçage, est illustré à la Figure 20. Les deux transistors  $Q_{ON}$  et  $Q_{OFF}$  véhiculent le courant nécessaire à la commande du semi-conducteur de puissance. Ils sont pilotés par le signal de commande qui est préamplifié puis qui leur est communiqué via deux adaptateurs de niveaux réalisés par l'association d'une diode zéner et d'un condensateur au niveau de leurs grilles. Le transistor  $Q_{SSD}$  permet de commander la fonction de mise à l'arrêt du transistor de puissance suite à la détection d'un courant de court-

circuit. En l'absence de court-circuit il est constamment commandé à l'amorçage, ce qui impose le potentiel de référence de l'électronique sur le drain de  $Q_{OFF}$ . En régime de fonctionnement normal il assure donc le court-circuit de la résistance  $R_{SSD}$ . Cette structure d'étage de sortie n'ayant pas été mise en œuvre pour le driver développé n'est pas détaillée dans cette thèse. Les informations et formes d'ondes permettant d'analyser son fonctionnement sont disponibles dans [9] [10].

Précisons cependant, en vue de la comparaison avec la structure d'étage de sortie à transistors bipolaires, que lors du régime transitoire qui a lieu au début de chaque commutation, il existe une phase de conduction simultanée des transistors  $Q_{ON}$  et  $Q_{OFF}$ . Ce phénomène est appelé « cross conduction ». Il est dû au fait que le transistor MOSFET de type P est plus long à réagir que le transistor MOSFET de type N alors qu'ils sont commandés de manière synchrone. Pour cette raison, une liaison directe entre les drains des transistors  $Q_{ON}$  et  $Q_{OFF}$  n'est pas envisageable. L'intensité du courant traversant les transistors  $Q_{ON}$  et  $Q_{OFF}$  lors de cette phase doit en effet être limitée via la présence des résistances  $R_{ON}$  et  $R_{OFF}$ .

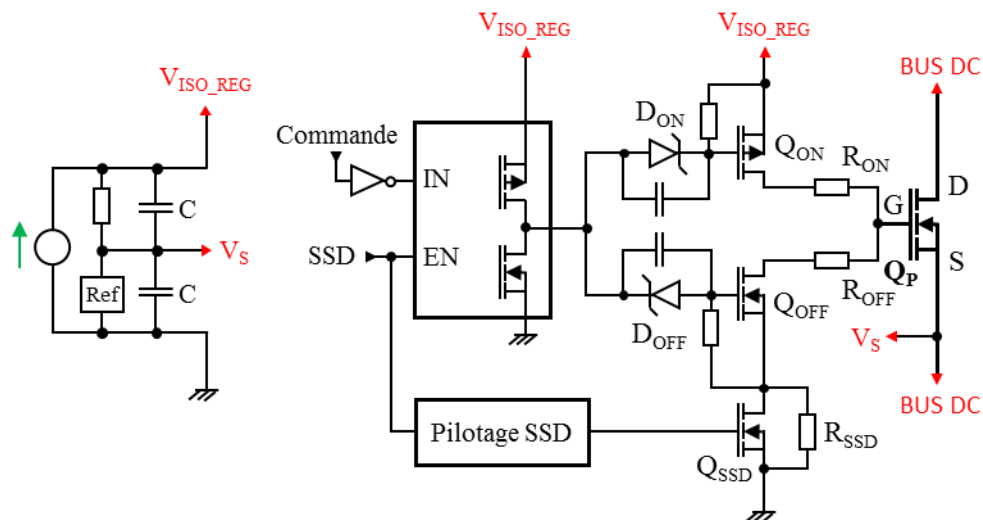


Figure 20 – Schéma de principe d'un étage de sortie composé d'un transistor MOSFET de type P et d'un transistor MOSFET de type N

## 5.2 Etage de sortie à transistors bipolaires

Lorsque l'étage de sortie du driver est constitué de transistors bipolaires, il met en œuvre un transistor PNP et un transistor NPN, comme indiqué à la Figure 21. Les circuits logiques gérant les ordres de commande des semi-conducteurs et le SSD sont connectés au préamplificateur. Cette pré-amplification vise à adapter les niveaux de tension entre les circuits logiques et l'étage de puissance auquel sa sortie est connectée. En effet, en sortie de ce préamplificateur, le potentiel électrique est égal soit au potentiel de référence de la voie de commande soit au potentiel de son alimentation isolée, notée  $V_{ISO\_REG}$ , en fonction des états des entrées. Après cette adaptation des niveaux des tensions, une amplification en courant est réalisée par l'intermédiaire des transistors  $Q_{ON}$  et  $Q_{OFF}$ . Cette amplification est nécessaire pour fournir le courant de charge et tirer le courant de décharge de la capacité d'entrée du transistor de puissance à grille isolée, respectivement lors des phases d'amorçage et de blocage. Leurs bases sont reliées entre elles et leurs émetteurs reliés entre eux. Les transistors  $Q_{ON}$  et  $Q_{OFF}$  travaillent alors dans leur zone linéaire et le phénomène de cross conduction ne peut pas se produire. Le gain en tension de cet étage de type suiveur est très proche de l'unité, la seule baisse du niveau de tension de sortie étant liée à la chute de tension entre la base et l'émetteur de chacun des deux transistors. La sortie de cet amplificateur en courant est ensuite connectée à la grille du transistor piloté par l'intermédiaire des résistances de grille. Contrairement à l'étage de sortie à transistors MOSFET, cet amplificateur en courant n'est doté que d'une unique voie de sortie commune à l'amorçage et au blocage. La différenciation des valeurs de  $R_{ON}$  et  $R_{OFF}$  doit donc se faire en aval, via l'implémentation de la diode  $D_1$ . On peut noter la présence d'une résistance, notée  $R_{SSD}$ , qui ne joue un rôle que lorsque la fonction SSD est activée.

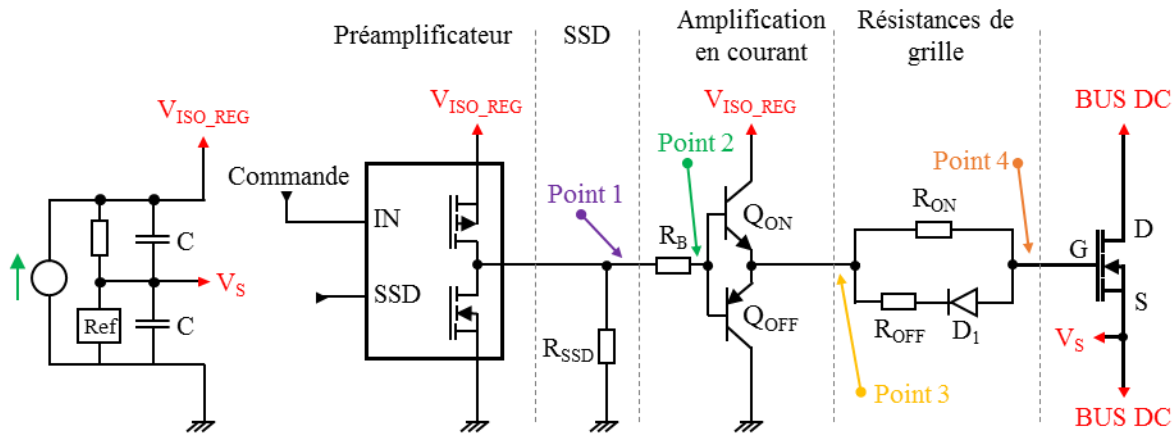


Figure 21 – Schéma de principe d'un étage de sortie à transistors bipolaires équipé d'une résistance  $R_{SSD}$  permanente

En fonctionnement normal, lorsque le transistor de puissance  $Q_P$  est bloqué, le signal de commande du semi-conducteur appliqué sur l'entrée IN du préamplificateur est au niveau bas. Sa tension de sortie est donc nulle, tout comme la tension appliquée sur les bases des transistors  $Q_{ON}$  et  $Q_{OFF}$ .  $Q_{OFF}$  est alors passant et la tension  $V_{GS}$  appliquée sur le transistor de puissance  $Q_P$  est donc une tension de blocage égale à  $-V_S$ . Lorsque le driver reçoit l'ordre de commander le composant de puissance  $Q_P$  à l'amorçage, la sortie du préamplificateur bascule à  $V_{ISO-REG}$ , imposant également cette tension sur les bases des transistors  $Q_{ON}$  et  $Q_{OFF}$ . Le transistor  $Q_{ON}$  est alors passant et la tension  $V_{GS}$  appliquée au transistor de puissance  $Q_P$  est proche de la tension  $V_{ISO-REG}$ , ce qui permet son amorçage. Les formes d'ondes caractéristiques de la commande à l'amorçage et au blocage du semi-conducteur de puissance piloté par l'étage de sortie à transistors bipolaires sont respectivement illustrées à la Figure 22 et à la Figure 23.

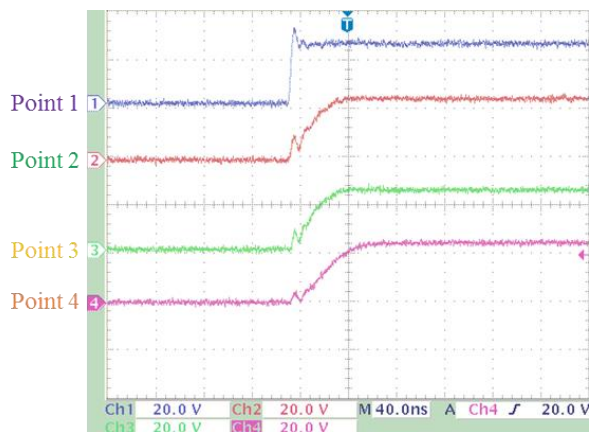


Figure 22 – Formes d'ondes caractéristiques de la commande à l'amorçage du semi-conducteur de puissance

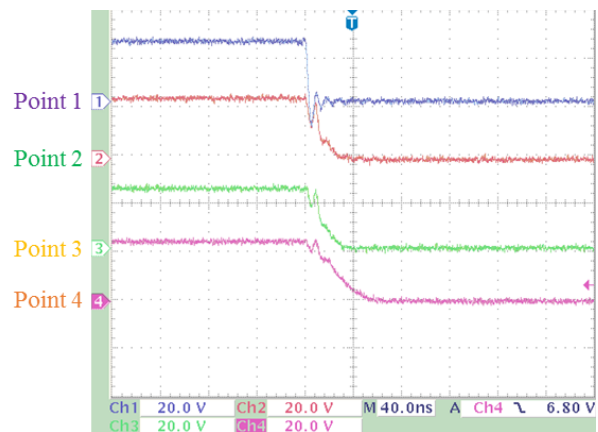


Figure 23 – Formes d'ondes caractéristiques de la commande au blocage du semi-conducteur de puissance

L'étage de sortie du driver fonctionne en régime de courant impulsionnel. En effet, il véhicule un courant de charge ou de décharge de capacité. A l'issue du régime transitoire, le courant dans les transistors  $Q_{ON}$  ou  $Q_{OFF}$  est nul. Il est à noter que, dans ce fonctionnement en régime impulsionnel, le gain statique des transistors bipolaires indiqué par les constructeurs dans leurs documentations ne permet pas de relier le courant de base à celui de collecteur.

Pendant les phases d'amorçage et de blocage normales, la résistance  $R_{SSD}$  n'a que très peu d'effet car elle présente une impédance bien supérieure à l'impédance d'entrée de l'étage à transistors bipolaires. Lors d'un blocage de type SSD, la sortie du préamplificateur bascule en état de haute impédance. Le blocage du transistor de puissance ne peut alors s'effectuer que par la

décharge de sa capacité d'entrée au travers de l'étage à transistors bipolaires et de la résistance  $R_{SSD}$ . L'avantage de cette structure est de bénéficier dans ce cas de l'amplification en courant des transistors. En effet, le courant qui traverse la résistance  $R_{SSD}$  est moindre que celui qui est effectivement extrait de la capacité d'entrée du transistor de puissance  $Q_P$ . Son blocage est de ce fait plus lent et la surtension à ses bornes limitée. La structure présentée à la Figure 24 est une variante possible. Le transistor  $Q_{SSD}$  permet d'éviter la présence de la résistance  $R_{SSD}$  lors des commutations normales. Lorsque le SSD est actif, la sortie du préamplificateur bascule en haute impédance et le transistor  $Q_{SSD}$  est ensuite commandé à l'amorçage. La décharge de la capacité de grille du transistor de puissance se fait au travers de la résistance  $R_{SSD}$ . Les formes d'ondes relatives à un blocage du semi-conducteur à la suite d'un court-circuit sont illustrées à la Figure 25. En comparaison avec un blocage normal du semi-conducteur, la décroissance de la tension  $V_{GS}$  est plus lente.

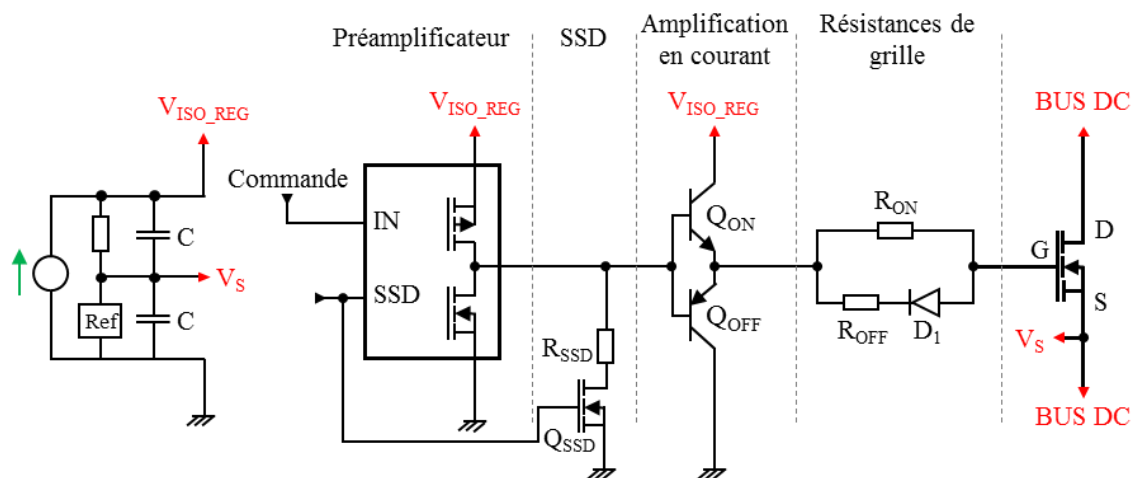


Figure 24 - Schéma de principe d'un étage de sortie à transistors bipolaires équipé d'une résistance  $R_{SSD}$  commandable



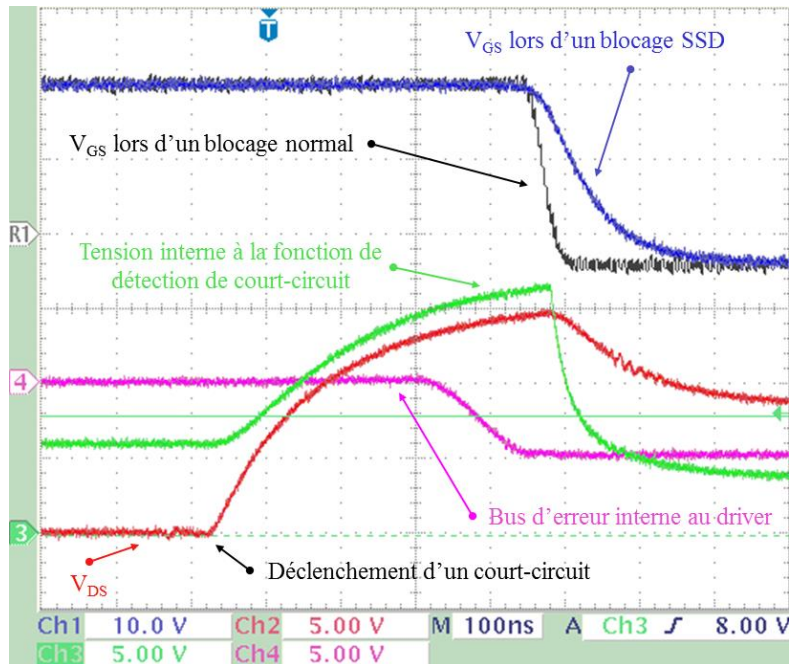


Figure 25 – Formes d’ondes relatives au déclenchement du SSD avec un étage de sortie à transistors bipolaires suite à la détection d’un court-circuit

## 6 Mécanisme de l’erreur driver

A l’issue de la détection d’un court-circuit, ou d’une défaillance au niveau des alimentations d’une voie de commande, le semi-conducteur de puissance piloté est commandé au blocage suivant une procédure bien particulière, comme cela a été évoqué à la section précédente.

Parallèlement à ce mécanisme, l’indication d’une erreur driver doit parvenir jusqu’à l’électronique du circuit de contrôle-commande. Pour cela, si l’évènement à l’origine de l’erreur driver a lieu, par exemple, au niveau de la voie TOP, le bus d’erreur de la voie TOP bascule au niveau bas. Le synoptique du mécanisme de la transmission de l’erreur driver des voies de commande vers le primaire est présenté à la Figure 26.

Une impulsion positive de l’ordre de grandeur de la microseconde est alors présente au niveau du point 1 localisé sur la Figure 26, suite à la mise en conduction du transistor  $Q_3$ . Cette impulsion est observable sur le relevé de la Figure 27. Les caractéristiques de cette impulsion d’erreur dépendent des valeurs des résistances  $R_3$  et  $R_4$  ainsi que de la valeur du condensateur  $C_3$ .

L'impulsion d'erreur se différencie des impulsions de commande également repérés à la Figure 27 par sa plus longue durée et par sa plus faible amplitude. Cette impulsion appliquée aux bornes de l'enroulement secondaire se répercute aux bornes de l'enroulement primaire. Le transistor  $Q_1$  rentre alors en conduction et une impulsion positive est appliquée en entrée du système d'auto-maintien, comme indiqué sur les relevés de la Figure 27. Si l'évènement à l'origine de l'erreur driver se produit sur la voie BOT, le mécanisme de transmission de l'impulsion d'erreur est identique et une impulsion positive est également appliquée en entrée du système d'auto-maintien. Une fois cette impulsion d'erreur terminée, la sortie du bus d'erreur localisé au primaire et directement connecté au circuit de contrôle-commande bascule au niveau haut, comme indiqué au relevé de la Figure 27. Un évènement entraînant une erreur driver au primaire provoque également le passage au niveau haut du bus d'erreur primaire.

Quelle que soit l'origine de l'erreur driver, l'électronique de contrôle-commande reçoit un message d'erreur binaire. Ce message n'est porteur d'aucune information sur la cause de l'erreur driver. L'ajout de fonctions de communication sur le driver permet, entre autres, de véhiculer des informations complémentaires quant aux causes de l'erreur driver. Ces aspects sont abordés au chapitre suivant.

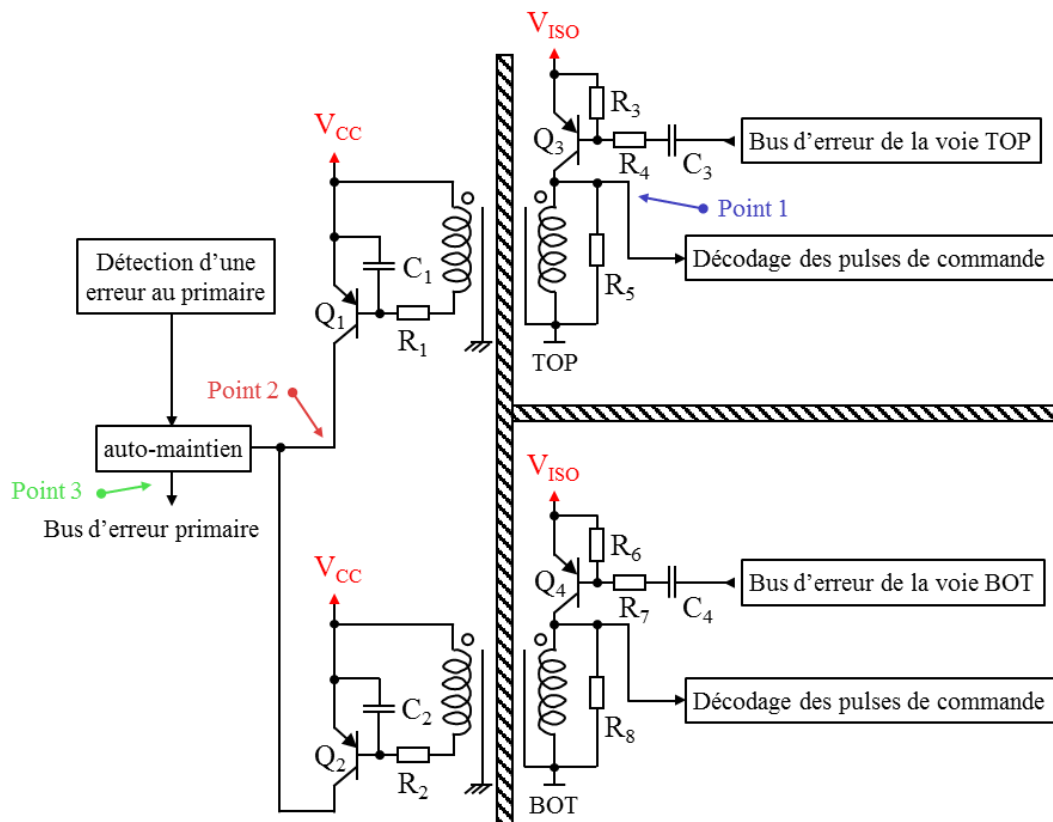


Figure 26 – Synoptique du mécanisme de la transmission de l'erreur driver de ses voies de commande vers son primaire

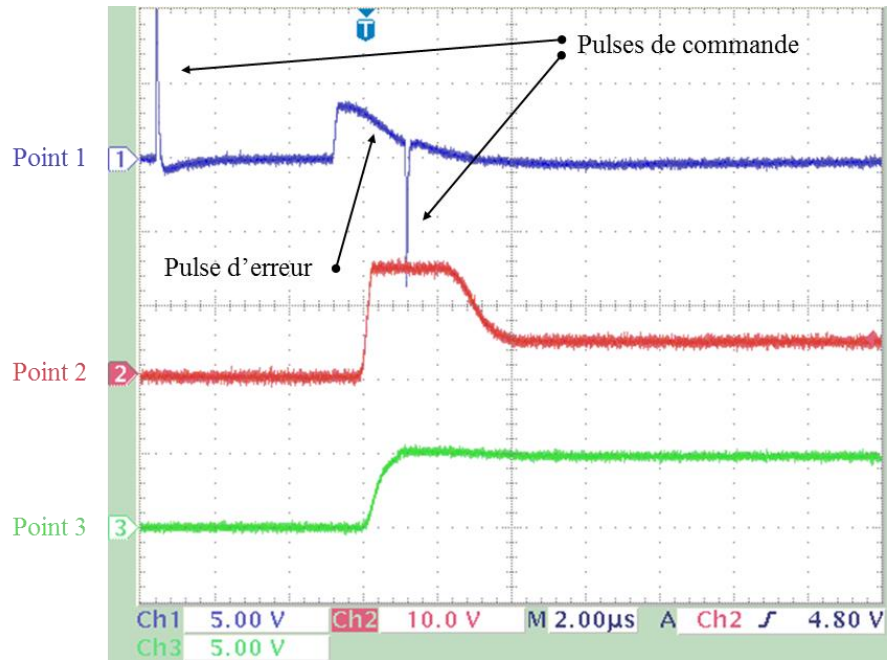


Figure 27 – Courbes relatives aux points repérés au synoptique de la Figure 26

## Conclusion

Les fonctions essentielles intégrées sur les drivers des semi-conducteurs de puissance ont été présentées dans ce chapitre. Il s'agit de fonctions liées au pilotage des composants, comme la transmission des ordres de commande, mais également de fonctions ayant pour but de garantir leur intégrité, comme la détection de court-circuit ou la technique de commande au blocage des semi-conducteurs dans un tel cas. Plutôt que de dresser un état de l'art industriel exhaustif concernant les circuits de commande rapprochée, les mécanismes les plus sensibles de la fonction driver ont été exposés. Les choix effectués pour notre driver ont été précisés. Le point essentiel de la tenue d'une tension d'isolement a été détaillé. La notion d'isolement a nécessité de présenter en détail l'architecture des transformateurs d'alimentation et d'impulsions. Les essais qui ont été menés pour tester le driver dans des conditions de fonctionnement réelles sont présentés au chapitre 4.

## **Chapitre 2 : Système de communication**

### **1 Fonctions de communication : applications et contraintes**

#### **1.1 Rôles des fonctions de communication**

L'ajout de fonctions de communication ouvre des perspectives en termes d'applications. La première utilisation consiste à détailler les messages d'erreurs. Ces messages sont transmis des drivers vers l'électronique du contrôle-commande. Les drivers actuellement utilisés dans l'industrie informent le contrôle-commande qu'un problème est survenu via un message binaire et rapide. En revanche, l'évènement à l'origine du problème n'est pas spécifié. La fonction de communication permet de conserver ce mécanisme et de le compléter par la transmission d'une trame de données sur le bus de communication. Le message rapide étant conservé, il n'y a pas de contraintes en termes de temps de latence pour la transmission de la trame de données. Cette trame contient l'évènement à l'origine de l'incident ainsi que des précisions exploitables par l'électronique du contrôle-commande ou par un opérateur. Cet apport d'informations en cas de défaillance présente un avantage pour l'industriel ECA GROUP lors des phases de conception des produits. Pour les utilisateurs finaux, cette fonction aide aux diagnostics de dépannage et facilite ainsi les opérations de maintenance. Les évènements pouvant être à l'origine d'une erreur driver sont liés à des défaillances de tensions d'alimentation, à des valeurs anormales de tensions de pilotage des transistors de puissance  $V_{GS-ON}$  et  $V_{GS-OFF}$  ou à la détection d'un courant de court-circuit dans le semi-conducteur piloté.

La deuxième application possible du bus de communication est la mesure de certaines grandeurs physiques et la transmission de leurs résultats. En effet, l'isolation galvanique du bus de communication peut être mise à profit pour effectuer des mesures qui nécessitent habituellement l'ajout d'une isolation galvanique supplémentaire. Par exemple, de nombreux modules de puissance intègrent des capteurs de température. Ils sont généralement brasés sur le DCB au plus près de la puce. Bien souvent les industriels ne les exploitent pas car leur utilisation nécessite une isolation galvanique garantissant la sécurité des personnes. En effet, en cas de détérioration du module, le capteur de température pourrait être en contact avec le potentiel de bus DC. Sans

isolation galvanique, ce potentiel dangereux serait ramené du côté du contrôle-commande. Néanmoins, la mesure de la température au niveau du semi-conducteur est opportune [11]. Non seulement la proximité de la puce permet au capteur de température de s'approcher au mieux de la température réelle, mais elle permet aussi d'identifier des pics de température qui ne peuvent pas être acquis en un autre endroit en raison du phénomène d'inertie thermique [12].

Un autre exemple concerne la mesure de la tension de la cellule. Ce type de mesure est recherché dans le développement des convertisseurs multiniveaux de type MMC [13] [14] et pour déterminer l'état de vieillissement des semi-conducteurs de puissance. Il est aussi utile pour des tâches de monitoring du convertisseur. En effet, la fiabilité des convertisseurs est un enjeu majeur pour les industriels et, à cet égard, le développement de drivers intelligents est intéressant [15] [16] [17].

La défaillance d'un convertisseur entraîne sa mise à l'arrêt, ce qui pose problème et peut même avoir des conséquences catastrophiques selon les systèmes dans lesquels ils sont présents. Des études menées auprès d'industriels ont montré que les semi-conducteurs de puissance sont les pièces les plus fragiles dans un convertisseur [18], [19]. Les composants ciblés par l'étude statistique [19] sont majoritairement des composants à grille isolée dont la fréquence de travail est comprise entre 500Hz et 20kHz pour une puissance des convertisseurs allant du kilowatt au mégawatt. Il ressort de cette étude qu'en raison de la fragilité des modules de puissance, la grande majorité des industriels est intéressée par la mise en place d'un système permettant d'évaluer l'état d'usure des composants.

Plus généralement, ce sont les caractéristiques électriques et thermiques d'un module de puissance qui varient au cours de sa vie [20]. D'autres grandeurs sont donc utiles à l'évaluation du vieillissement. Pour les transistors IGBT, les études de quantification du vieillissement s'intéressent, par exemple, au courant de grille lors des commutations, à la tension présente aux bornes du composant lorsqu'il est commandé à l'amorçage, au temps de réaction du composant, à la tension de commande ou à une température anormalement élevée [21] [22] [23] [24] [25] [26] [27]. Ces paramètres sont généralement sensibles à la température du module. Pour les exploiter il est nécessaire de relever la température ambiante ou la température au plus près de la puce, via le capteur de température positionné sur le DCB pour les modules qui en sont équipés. En ce qui concerne les transistors MOSFET SiC, leur faiblesse se situe généralement au niveau de l'oxyde de grille [28]. Son état peut être appréhendé notamment via le courant de grille. La détermination de paramètres pour un monitoring des MOSFET SiC fait actuellement l'objet d'études. Leur mesure est complexe car elle doit prendre en compte leur dynamique d'évolution et être suffisamment précise pour détecter de faibles variations. Le bus de

communication permet de transmettre des résultats de mesures mais leur exploitation dépasse largement le cadre de cette thèse.

Une troisième utilisation permise par l'ajout des fonctions de communication concerne le paramétrage initial du driver. Certains paramètres doivent être définis préalablement au montage des drivers dans le convertisseur. Ces réglages concernent, par exemple, le mode du driver, les seuils de déclenchement des diverses protections, la durée des temps morts ou encore celle du temps de masquage. Ces paramétrages sont actuellement réalisés par le montage de résistances et de condensateurs. Pour effectuer ces paramétrages à distance, le bus de communication peut être utilisé plutôt que le remplacement de composants qui nécessite d'intervenir physiquement sur les cartes drivers. Cela permettrait également de modifier la configuration d'un driver entre deux périodes d'utilisation du convertisseur sans démonter le driver.

Une quatrième application envisageable grâce aux fonctions de communication concerne le réglage dynamique de certains paramètres. Ils sont alors modifiés pendant que le convertisseur est en fonctionnement. Il peut s'agir de la durée des temps morts, du temps de masquage ou encore de la valeur de la résistance de grille. Cette dernière possibilité est intéressante pour l'amélioration des performances des convertisseurs en ce qui concerne la CEM.

## **1.2 Contrainte d'isolement du bus de communication**

Les drivers pour transistors de puissance MOSFET et IGBT disponibles sur le marché sont équipés d'une communication basique au travers de leur isolation galvanique. Elle se limite à la transmission des ordres de commande et à l'envoi d'un message d'erreur en cas de défaillance apparaissant au niveau du driver. Pour des drivers pilotant des semi-conducteurs dont la tension de travail est inférieure à quelques kV, cette communication est réalisée sous forme d'impulsions. Le passage de ces impulsions se fait au travers de transformateurs dont chacune des voies du driver est équipée. Pour des tensions moindres, il est fréquent que l'isolation galvanique pour la transmission des ordres de commande soit réalisée par des optocoupleurs dont la capacité parasite est souvent supérieure à celle d'un transformateur d'impulsions. L'ajout de ces organes d'isolation augmente la capacité parasite de la barrière d'isolation galvanique entre le primaire et les voies de commande. Pour des raisons de CEM, et plus particulièrement de perturbations en mode conduit, cela n'est pas souhaitable [29], [30]. Certains drivers récemment arrivés sur le marché sont équipés de fonctions de communication allant au-delà des besoins de la fonction de pilotage. Par exemple, la température au niveau du composant piloté peut être transmise sous la forme d'un signal MLI à

travers un transformateur dédié [31]. D'autres drivers dotés de fonctions de communication sont équipés d'optocoupleurs ou de fibres optiques [32] [33].

Des solutions industrielles pour isoler un bus de communication dans un système à basse tension ont été développées par les fabricants pour différents protocoles bien spécifiques (Tableau 1). Elles permettent de réaliser des isolations fonctionnelles et de respecter les normes en termes de sécurité des personnes, par exemple dans des véhicules électriques. Cependant, nos applications présentent des tensions de travail supérieures à 0,8kV, valeur maximale pour ces solutions. En outre, ces solutions présentent une résistance aux  $dv/dt$  ne dépassant pas la valeur maximale de 50kV/ $\mu$ s, ce qui est un frein à leur utilisation pour nos applications. Ces solutions actuellement commercialisées ne sont donc pas compatibles avec la fonction driver en raison de la rapidité de commutation des modules de puissance SiC ou GaN [1] [4] [5] [6] [34] [35] [36] [37].

*Tableau 1 Solutions industrielles pour isoler un bus de communication*

Référence du composant	Protocole	Tension d'isolement	Tension de travail	Valeur du $dV/dt$	Capacité parasite
TJA1052i	CAN	5kV	0,8kV	45kV/ $\mu$ s	20pF
ISO1050	CAN	2,5kV	0,4kV	50kV/ $\mu$ s	1,9pF
ADM3053	CAN	2,5kV	0,4kV	25kV/ $\mu$ s	NC
ADM3054	CAN	5kV	0,6kV	25kV/ $\mu$ s	NC
IL41050	CAN	2,5kV	0,3kV	30kV/ $\mu$ s	10pF
LTM2889	CAN	2,5kV	0,4kV	30kV/ $\mu$ s	6pF
LTM2884	USB	2,5kV	0,4kV	30kV/ $\mu$ s	13pF
ADM2486	RS-485	2,5kV	0,4kV	25kV/ $\mu$ s	NC

La barrière d'isolation galvanique se situe généralement au niveau de l'interface de ligne (également appelée « transceiver » en anglais) comme illustré à la Figure 28. L'isolement électrique est obtenu par l'isolation des signaux de réception et de transmission  $R_X$  et  $T_X$  par couplage magnétique ou capacitif [38] [39]. Deux organes d'isolation par voie sont donc nécessaires. Le franchissement de cette barrière d'isolation peut faire appel à la modulation de signaux [40].

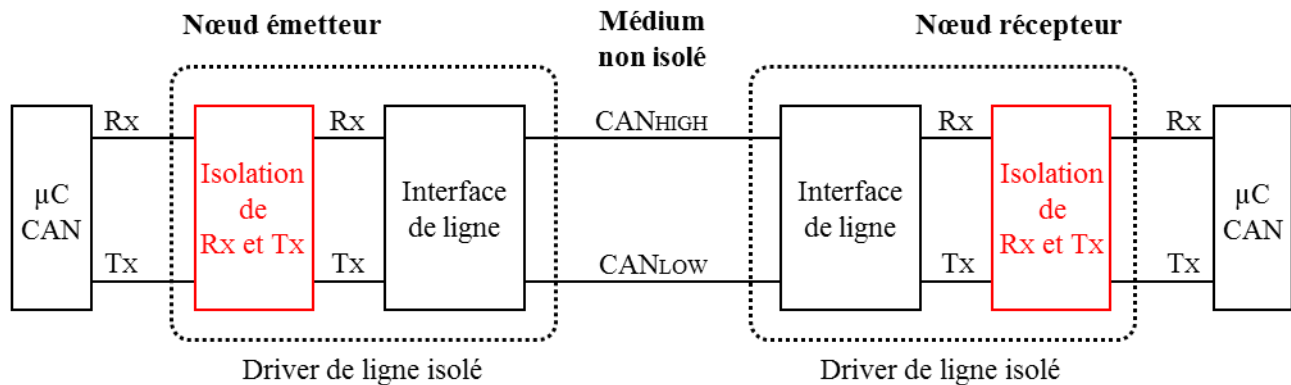


Figure 28 – Exemple d’isolation d’un bus de communication CAN avec les solutions industrielles existantes

En raison de la capacité parasite introduite par l’étage d’isolation, des courants de mode commun circulent si le système subit des  $dv/dt$ . L’intensité de ces courants décroît avec la minimisation de la capacité parasite. Une solution basée sur l’utilisation d’un unique organe d’isolement contribue à la minimisation de cette capacité parasite. Une telle solution, fondée sur l’isolation du médium de communication lui-même plutôt que des signaux Rx et Tx, est présentée au chapitre 3.

## 2 Un protocole en adéquation avec les applications

### 2.1 Un protocole pour gérer le bus de communication

L’ensemble des drivers communicants forme un réseau de communication constitué de plusieurs nœuds. Un nœud est l’association d’un microcontrôleur gérant le protocole et d’une interface de ligne faisant le lien entre le microcontrôleur et le médium de communication. Le médium de communication utilisé doit être compatible avec le protocole retenu. Préalablement au développement du médium isolé il est donc nécessaire d’appréhender les particularités des protocoles pouvant convenir aux applications visées. La procédure d’arbitrage est gérée par le protocole. Cette procédure désigne le mécanisme d’accès au canal de communication pour chacun des nœuds du réseau. Le protocole doit également être en accord avec les besoins en termes de transmission des données. Le principe d’accès au canal de communication est lié à la nature du protocole.



On distingue les protocoles Event Triggered des protocoles Time Triggered [41] [42] [43]. Pour les premiers, les nœuds accèdent au canal de communication en fonction du niveau de priorité associé à l'évènement qui est à l'origine de leur demande d'accès au canal. Ces évènements ne sont pas cycliques et leur apparition est probabiliste. L'émission d'une trame de données dépend donc du niveau de priorité associé à chaque évènement pouvant en être à l'origine. Elle dépend aussi des niveaux de priorité associés à d'autres évènements ayant pu se produire concomitamment. L'attribution des niveaux de priorité est effectuée lors de la conception.

Sur des réseaux régis par un protocole de nature Time Triggered, l'émission d'une trame de données se fait suivant un cycle temporel déterminé au moment de la conception. Chaque nœud peut émettre un message à un moment bien défini du cycle de communication et pendant une période restreinte. L'attribution du canal de communication à un nœud donné est alors sans lien avec des évènements pouvant se produire sur le réseau. Les temps de latence des transmissions de données sont alors garantis.

L'utilisation d'un protocole pour l'échange d'informations permet aussi d'augmenter la robustesse de la transmission des données via leur encapsulation au sein d'une trame de données. Elles sont alors contenues dans un des champs constitutifs de la trame de données parmi les autres. La détection et la correction d'erreurs pouvant survenir lors de la communication sont également possibles.

Les protocoles utilisés dans l'industrie se différencient essentiellement par leur nature, par les topologies pour lesquelles ils sont le plus adéquats et par leur débit maximal. Le débit maximal brut est directement lié à la durée des bits. Cependant, tous les bits constitutifs d'une trame de données ne sont pas porteurs d'information utile. Le débit net tient compte également du rapport entre le nombre de bits porteurs des données et le nombre total de bits de la trame.

## **2.2 Le protocole CAN**

Le développement du protocole CAN (Controller Area Network) a commencé en 1983 chez R. Bosch GmbH. En 1985 la première version du protocole dite « CAN 1.0 » est spécifiée et en 1989 les premières applications industrielles ont été mises en œuvre. Pour augmenter ses possibilités d'utilisation, une deuxième version du protocole, dite « CAN 2.0 » a été lancée en 1991. Cette même année le premier véhicule équipé d'un réseau de communication CAN a été commercialisé. En 1996, la grande majorité des voitures européennes haut de gamme étaient équipées d'un réseau de communication CAN et en 2000, le protocole s'est imposé encore plus

largement dans l'automobile. Il est également très répandu dans l'industrie, notamment en raison de sa robustesse et de son faible coût de mise en œuvre [44]. De nos jours, un grand nombre de microcontrôleurs disponibles sur le marché gèrent le protocole CAN, conformément à la norme ISO 11898-1. Les autres composants nécessaires à la constitution d'un nœud de réseau de communication comme les interfaces de ligne sont également peu chers.

### **2.2.1 Le protocole CAN, un protocole Event Triggered**

Selon la valeur de son débit brut, un réseau CAN peut être « Low Speed » ou « High Speed ». La limite entre les deux se situe à une vitesse de transmission de 125kbits/s. Pour le CAN « High Speed », la valeur maximale de la vitesse de transmission atteint 1Mbits/s. La Figure 29 indique comment le protocole CAN se situe dans le modèle OSI (Open Systems Interconnection). Il est défini au niveau « Physique » et au niveau « Liaison de données ». Le niveau physique se décompose en trois sous-parties. Le MDI (Medium Dependent Interface) est relatif à des éléments de connectique faisant le lien entre le médium de communication et les circuits électroniques du nœud de communication. Le premier circuit électronique en contact direct avec le médium de communication est l'interface de ligne. Le PMA (Physical Medium Access) leur est dédié. Le PLS (Physical Signaling) concerne la représentation physique des bits et le mécanisme de synchronisation du réseau de communication. En ce qui concerne le niveau de « liaison de données », la sous-partie MAC (Medium Access Control) concerne l'inclusion des données utiles dans la trame de communication complète. La procédure d'arbitrage, la signalisation des erreurs, le mécanisme d'acquiescement et la gestion des bits électriques sont autant de paramètres relatifs à cette sous-partie. Les bits électriques n'ont pas de signification logique. Ils sont cependant nécessaires au transport de la trame et au mécanisme de synchronisation des nœuds du réseau. Enfin, la sous-partie LLC (Logic Link Control) concerne le système de traitement des erreurs et le filtrage des messages. Ce filtrage permet à chaque nœud de déterminer s'il est ou non destinataire du message reçu. Il est donc effectué par chacun des nœuds du réseau.

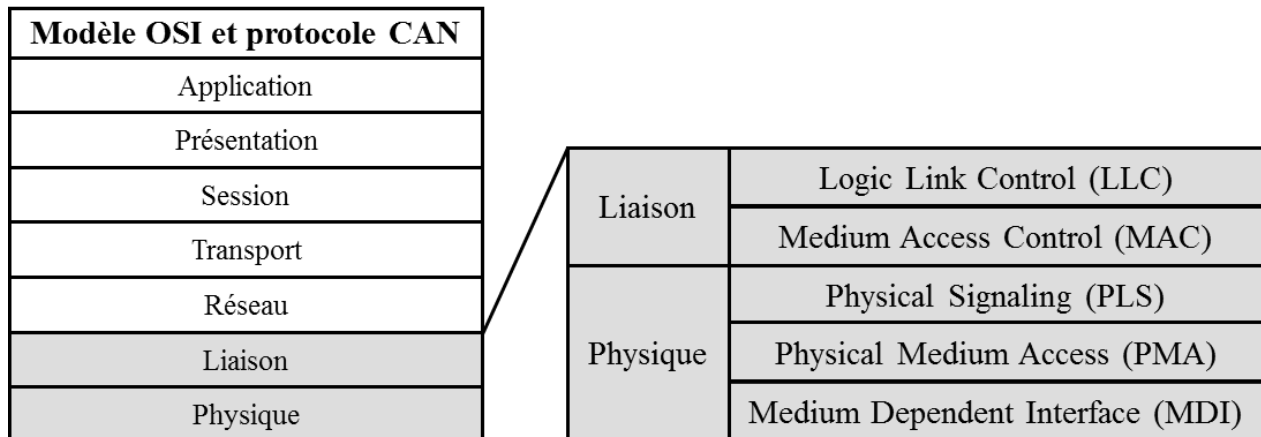


Figure 29 - Le protocole CAN dans le modèle OSI (Open Systems Interconnection)

Pour les protocoles de nature Event Triggered tel le CAN, deux techniques d'arbitrage se distinguent au niveau de la sous-partie MAC. La première est dite « CSMA/CD » (Carrier Sensor Multiple Access/Collision Detect). Lorsque cette procédure d'arbitrage est retenue, si un conflit a lieu entre différents nœuds du réseau pour accéder au médium de communication, l'activité sur le réseau est stoppée. Chacun des nœuds ne reprend alors son activité qu'un instant après, à un moment différent pour chacun d'entre eux, de manière à éviter un nouveau conflit. L'arrêt de la communication en cours provoque alors des retards de transmission.

La deuxième technique est dite « CSMA/CA » (Carrier Sensor Multiple Access/Collision Avoidance). C'est cette technique qui a été retenue pour le protocole CAN [45]. Lorsque plusieurs nœuds tentent d'accéder simultanément au réseau de communication, la circulation de données sur le réseau n'est pas interrompue. Cette technique est basée sur l'existence de bits « récessifs » et de bits « dominants » sur le médium de communication. La Figure 30 reprend l'exemple d'un réseau de communication constitué de deux nœuds. Lorsqu'un bit récessif (1 logique) est émis sur le médium de communication, ce dernier reste à l'état récessif. Cela se traduit par l'absence de tension différentielle entre le conducteur CAN<sub>HIGH</sub> et le conducteur CAN<sub>LOW</sub>. Classiquement, les deux conducteurs sont maintenus à une tension de 2,5V. En revanche, lorsqu'un des nœuds du réseau de communication impose un bit dominant (0 logique), le médium de communication bascule à l'état dominant quels que soient les bits émis par les autres nœuds. Physiquement, cela se traduit par la présence d'une tension différentielle entre les conducteurs CAN<sub>HIGH</sub> et CAN<sub>LOW</sub> du médium de communication. Cette tension différentielle est comprise entre 0,9V et 5V [46].

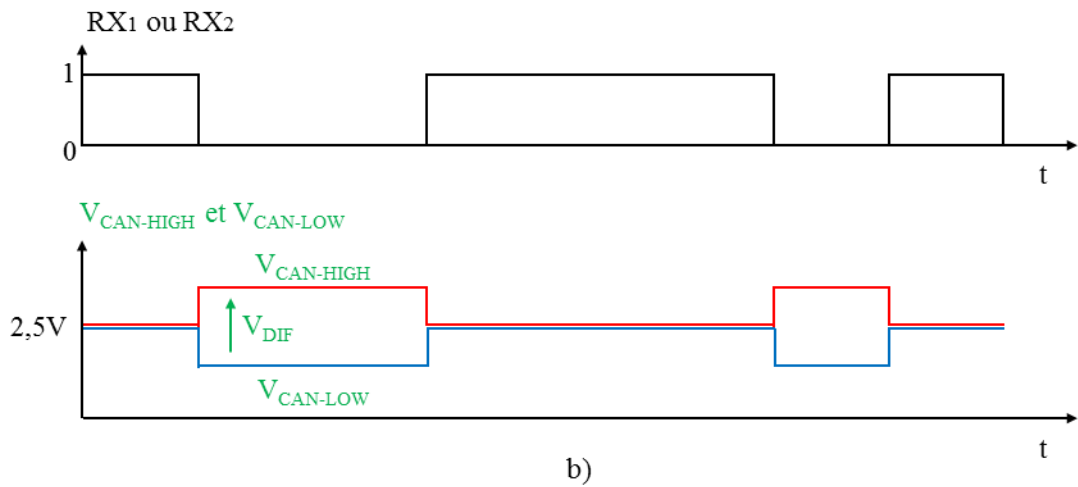
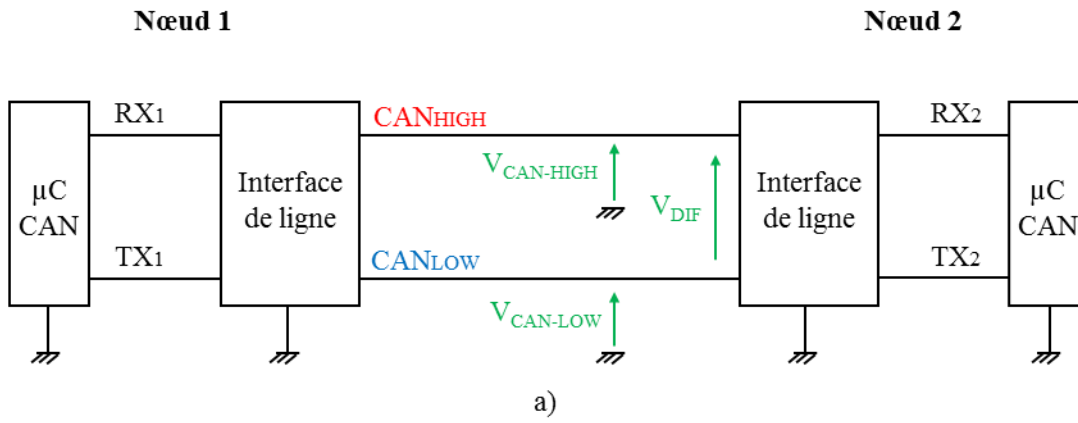


Figure 30 - Représentation physique des bits sur un réseau de communication géré par le protocole CAN. a) Réseau de communication constitué de deux nœuds ; b) Signaux présents sur le médium de communication

### 2.2.2 Les trames CAN

Quatre types de trames peuvent circuler sur un réseau de communication régi par le protocole CAN. Dans le cadre de ce chapitre il a été choisi de ne traiter que les trames de données appelées « data frame » dont la constitution est indiquée à la Figure 31. Ainsi, les trames de type « remote frame », « error frame » et « overload frame » qui peuvent apparaître sous certaines conditions ne sont pas abordées. Seules les trames de données sont porteuses d'informations utiles à destination d'autres nœuds du réseau.

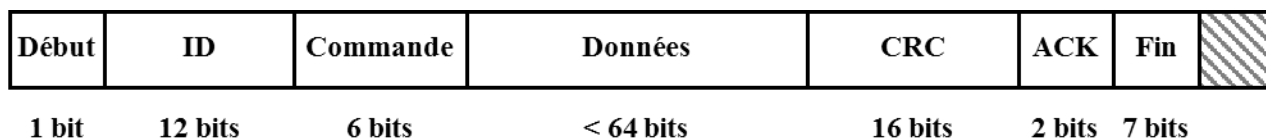


Figure 31 – Composition d’une trame de données CAN 2.0A

Dans la version CAN 2.0A du protocole, une trame de données est composée de sept champs, comme indiqué à la Figure 31, et d’un « inter trames » hachuré en gris à la Figure 31. Lorsque le bus est au repos, il est à l’état récessif. Le champ de début de trame comporte un bit dominant pour marquer le commencement de l’émission d’une trame. Le champ d’arbitrage comporte douze bits. Onze sont dédiés à la valeur de l’identifiant porteur de la notion de priorité utile à la procédure d’arbitrage et un douzième permet de différencier une trame de données d’une trame de requête. Le champ de commande est composé de six bits. Deux d’entre eux sont des bits de réserve qui sont utilisés dans la version CAN 2.0B du protocole. Les quatre autres indiquent le nombre d’octets qui seront présents dans le champ de données dont la longueur peut atteindre huit octets. Le champ de CRC peut contenir jusqu’à quinze bits, correspondant à la séquence du CRC, auxquels un bit délimiteur est ajouté. Ce mécanisme permet aux nœuds récepteurs d’un message de s’assurer de la cohérence du message qu’ils ont reçu en comparant la composition du champ de données avec la séquence de CRC. Cette séquence est générée selon un protocole bien précis non détaillé dans ce chapitre. Le champ ACK (Acknowledge) est composé d’un bit « ACK slot » et d’un « ACK delimitter ». Lors du bit « ACK slot », l’émetteur du message passe en écoute tandis que le récepteur impose soit un état dominant s’il a bien reçu les données, soit un état récessif dans le cas contraire. Notons que l’observation d’un état dominant sur le bus de communication, à cet instant, signifie que le message a été correctement reçu par au moins un des nœuds du réseau ; mais il n’indique en rien que les nœuds qui confirment la bonne réception du message sont destinataires du message reçu. Pour finir, le champ de fin de trame est composé de sept bits récessifs et l’espace « inter trame » de trois bits récessifs au moins.

Dans la version CAN 2.0A, l’identifiant peut être codé sur onze bits. Dans la version CAN 2.0B cet identifiant peut être codé sur vingt-neuf bits. Les autres champs de la trame de données CAN 2.0B restent identiques à ceux de la version CAN 2.0A. Il existe une compatibilité ascendante entre le CAN 2.0A et le CAN 2.0B. Ainsi, des nœuds CAN 2.0B peuvent recevoir et émettre des trames CAN 2.0A.

### 2.2.3 Médium de communication et durée d'un bit

Le type de médium n'est pas imposé par la norme régissant le protocole CAN. En revanche, il est nécessaire qu'il soit compatible avec les notions de bits dominants et de bits récessifs, essentielles au fonctionnement du protocole CAN. La paire torsadée est majoritairement utilisée dans les systèmes de communication utilisant le protocole CAN. Les caractéristiques du médium ont une influence sur la représentation physique des bits ainsi que sur leur durée nominale, appelée « Bit Time ». En effet, la durée de chaque bit est divisée en quatre segments temporels, comme indiqué à la Figure 32. Le « segment de synchronisation » est nécessaire au mécanisme de synchronisation de l'ensemble des nœuds constitutifs du réseau.

Le « segment de propagation » a pour rôle d'intégrer l'impact de l'ensemble des temps de retard dus à la propagation du signal au niveau du médium de communication. Pour cela, la topologie du réseau est prise en compte, ainsi que les temps de retard électriques et la déformation des signaux. Les temps de retard dits « électriques » incluent le temps nécessaire aux microcontrôleurs CAN pour traiter les signaux électriques ainsi que les temps de retard à l'émission et à la réception des interfaces de ligne. La déformation des signaux doit aussi être considérée en raison de la déformation des bits. En fonction des valeurs des seuils de basculement des drivers de ligne, la lecture des bits au niveau de l'interface de ligne est retardée.

Le « segment de phase 1 » et le « segment de phase 2 » permettent de prendre en compte des problématiques d'ordre temporel comme l'écart entre les fréquences des horloges des différents nœuds, leurs tolérances ou leurs dérives en température et dans le temps. Le point d'acquisition de la valeur du bit se situe à la limite de ces deux segments. Par ailleurs, il est possible d'effectuer un triple échantillonnage de la valeur des bits. Les durées de tous ces segments sont liées entre elles par un multiple commun. Ce dernier est obtenu par un mécanisme qui n'est pas développé dans cette thèse.

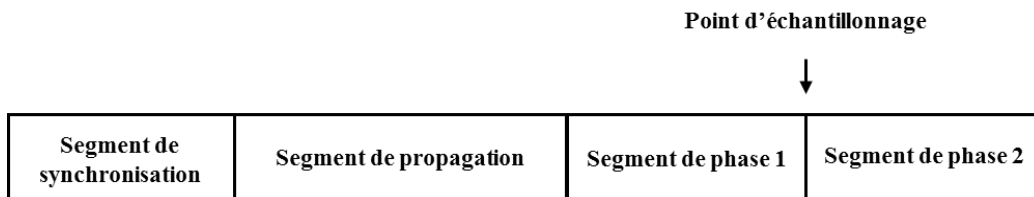


Figure 32 – Les quatre segments constitutifs du Bit Time

## **2.3 Au-delà du protocole CAN**

### **2.3.1 La notion de temps dans le réseau de communication**

En raison de son principe de fonctionnement lié à l'apparition probabiliste d'évènements, le protocole CAN ne permet pas de garantir des temps de latence dans la transmission de données. Cette limite du protocole CAN a amené au développement d'une solution appelée « TTCAN » (Time Triggered Controller Area Network) en 2001. Elle étend les possibilités d'utilisation du protocole CAN en lui conférant une nature Time Triggered qui s'ajoute à sa nature Event Triggered. Des temps de latence sont ainsi garantis.

Cet exemple d'évolution du protocole CAN met en évidence les limites d'utilisation d'un protocole de communication exclusivement Event Triggered. Le protocole CAN 2.0A est adapté à la fonction d'enrichissement du message d'erreur émis par le driver pour MOSFET SiC. Il convient également à des transmissions de résultats de mesures pour lesquelles des temps de latence ne sont pas requis. Opter pour un protocole ayant une nature Time Triggered ouvre des possibilités d'applications supplémentaires comme la surveillance de composants en temps réel ou le paramétrage dynamique du driver. Cependant, la seule nature Time Triggered du protocole ne suffit pas. Il faut également que la vitesse de transmission des données soit suffisante.

### **2.3.2 Vitesse de transmission des données**

Le débit du bus de communication contraint les utilisations possibles du système de communication des drivers pour MOSFET SiC. Si certaines d'entre elles peuvent être fonctionnelles avec un débit de quelques kbits/s, d'autres nécessitent des débits plus importants. Le débit maximal d'un bus de communication géré par le protocole CAN est de 1Mbits/s. Des évolutions du protocole CAN permettent cependant d'augmenter ce débit. Par exemple, dans le secteur automobile, l'augmentation du nombre d'équipements électroniques dans les véhicules a nécessité de dépasser cette valeur limite. Cela permet notamment de réduire le temps de programmation des équipements électroniques sur les chaînes de fabrication des véhicules et d'accélérer les opérations de maintenance dans les centres techniques. C'est dans ce contexte que la solution CAN FD (CAN with Flexible Data Rates) a vu le jour. Elle permet de réduire la durée des bits (« Bit Time » en anglais) constituant le champ de données, ce qui augmente le débit sur cet intervalle de la trame. Cette augmentation ponctuelle du débit augmente le débit moyen de la

transmission de toute la trame. Par ailleurs, cette solution présente également l'avantage de relever le nombre maximal d'octets présents dans le champ de données de 8 à 64. Un nombre plus important d'octets porteurs de données utiles peut alors être transporté dans une trame, ce qui améliore le débit net de la transmission. Un autre avantage concerne le coût de la migration du CAN vers le CAN FD. Il reste faible car très peu de modifications sont nécessaires au niveau matériel [47]. Des composants CAN FD sont disponibles sur le marché depuis peu [48].

### **2.3.3 Le protocole FlexRay, un protocole Event Triggered et Time Triggered**

Le consortium FlexRay a été créé en 2000. La première réalisation industrielle qui l'a mis en œuvre date de 2006. Sa particularité réside dans sa nature à la fois Time Triggered et Event Triggered. Il est basé sur des cycles de communication répétitifs dont un intervalle, appelé segment statique, est dédié à la transmission de données suivant un fonctionnement Time Triggered alors qu'un autre intervalle, appelé segment dynamique, concerne la nature Event Triggered du protocole. Le segment statique est composé de créneaux temporels pendant lesquels un unique nœud du réseau peut accéder au bus de communication. Les transmissions sont donc à temps de latence garantis. Lors du segment dynamique, l'accès au médium de communication se fait en fonction des événements ayant lieu sur le réseau de communication et selon le niveau de priorité qui leur est associé.

Avec le protocole FlexRay, le débit sur le bus de communication peut atteindre 10Mbits/s. De plus, dans les cas les plus favorables, le débit net de la transmission atteint 80% du débit brut avec le protocole FlexRay alors qu'il est de 58% avec le protocole CAN. Par ailleurs, ce protocole offre la possibilité de gérer le transport des données sur deux media distincts. Cela le rend adapté aux applications sécuritaires où des dispositifs de redondance sont nécessaires. De plus, la présence de ces deux supports physiques peut permettre d'augmenter le débit du réseau.



### 3 Structure du réseau de communication

L'industriel ECA GROUP souhaite équiper le convertisseur présenté à la Figure 33 d'un réseau de communication via l'utilisation des drivers communicants pour MOSFET SiC. Le convertisseur est un onduleur triphasé d'une puissance apparente de 60kVA.



*Figure 33 – Vue de l'intérieur et de l'extérieur de l'onduleur triphasé d'une puissance de 60kVA développé par l'industriel ECA GROUP*

La Figure 34 se focalise sur l'intérieur du convertisseur. Le pont de puissance se situe dans la partie supérieure du convertisseur. Il est positionné derrière le système de refroidissement du convertisseur dont on aperçoit le ventilateur en façade. Les trois drivers pour MOSFET SiC sont positionnés sur ce pont de puissance et pilotent des transistors de puissance de type MOSFET SiC inclus dans des boîtiers de 62mm. Les condensateurs bleus que l'on distingue sont associés au bus

barre. Pour des raisons de confidentialité il n'est pas possible de donner une vue du pont de puissance. Les connexions de puissance situées immédiatement au-dessous du pont de puissance correspondent aux trois points milieu des bras d'onduleur. Les trois sorties du pont de puissance sont ensuite connectées à un filtre LC positionné dans la partie inférieure du convertisseur. La sortie de ce filtre correspond à la sortie du convertisseur. La carte de contrôle-commande se situe sur la gauche du convertisseur. Elle est reliée au pont de puissance via une liaison d'une longueur d'environ deux mètres.

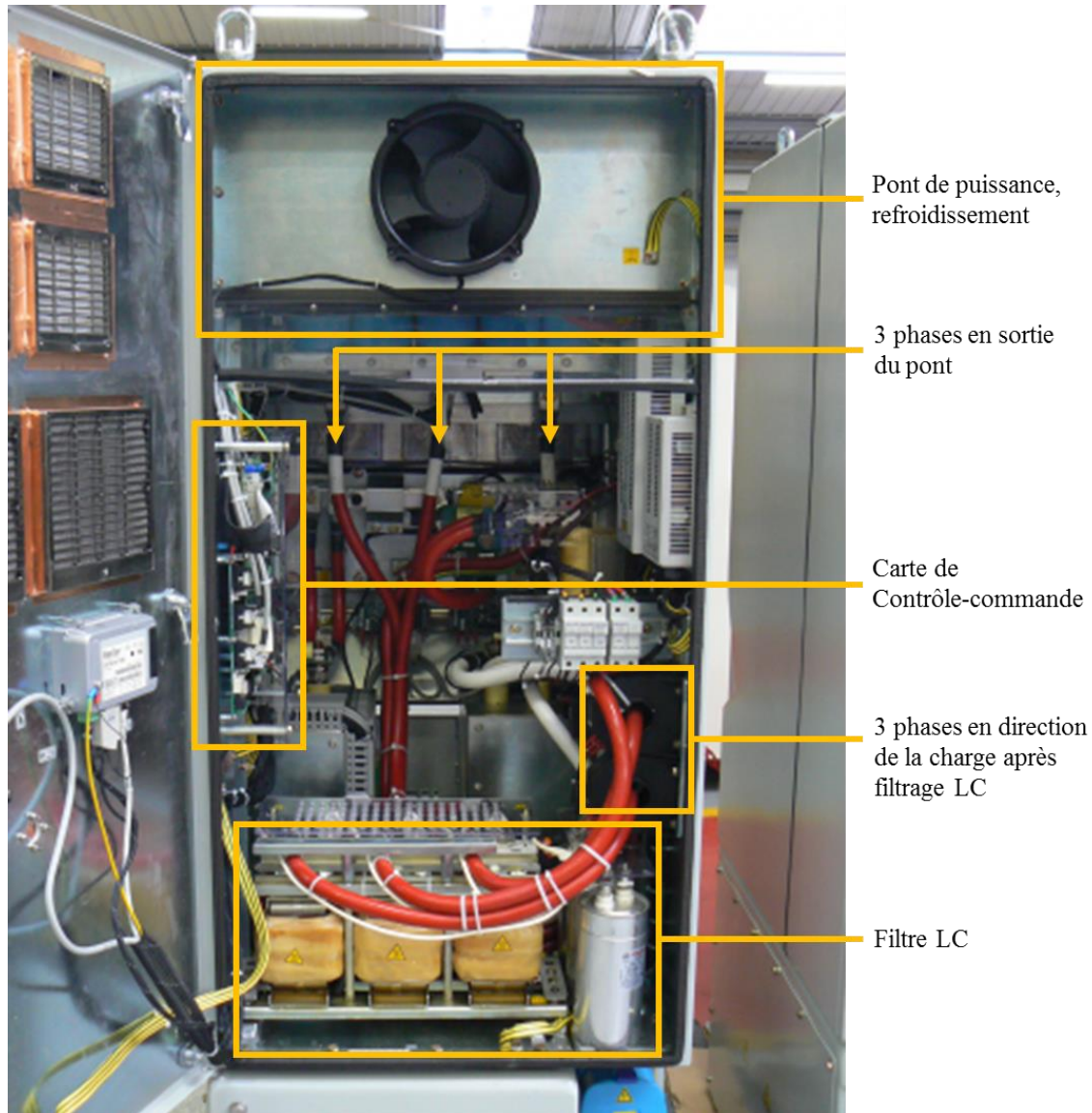


Figure 34 - Vue de l'intérieur du convertisseur 60kVA de l'industriel ECA GROUP équipé de drivers communicants pour MOSFET SiC

### 3.1 Le réseau de communication au sein du convertisseur

Les nœuds du réseau de communication se situent au niveau de chacun des drivers et de l'électronique du contrôle-commande. Leur positionnement au sein du convertisseur est repéré en vert à la Figure 35.



Environnement d'électronique de puissance, fortes contraintes, forts  $dv/dt$ , forts  $di/dt$ .



Réseau de communication entre le contrôle-commande et le pont de puissance



Réseau de communication au niveau du pont de puissance

Figure 35 – Localisation du réseau de communication et de ses nœuds dans le convertisseur 60kVA de l'industriel ECA GROUP

## **3.2 Drivers et nœuds de communication**

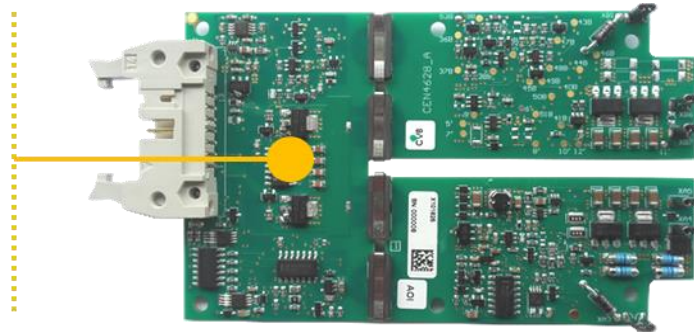
Le positionnement des nœuds de communication au sein des drivers est exposé dans cette partie. Les organes des fonctions de communication peuvent se situer sur les trois parties distinctes du driver que sont le primaire et les deux voies de commande. La topologie du réseau diffère en fonction du choix effectué. Cette question du positionnement est abordée dans un premier temps. Dans un second temps, la problématique de la transmission des données au travers de la barrière d'isolation galvanique est étudiée.

### **3.2.1 Positionnement des nœuds sur le driver**

Le positionnement des nœuds de communication sur les drivers doit être compatible avec les applications envisagées du bus de communication. Leur positionnement au niveau du primaire du driver, comme indiqué à la Figure 36, ne permettrait pas d'atteindre les applications visées et précédemment exposées. En effet, le microcontrôleur ne pourrait agir que sur des fonctions présentes au primaire du driver. Ainsi, des applications comme le réglage de paramètres, la durée des temps morts et la sélection du mode du driver préalablement au démarrage du pont de puissance seraient alors possibles. En revanche, la transmission des résultats de mesures effectuées au niveau des modules de puissance et la fonction d'enrichissement du message d'erreur driver nécessitent que des microcontrôleurs soient positionnés au niveau des voies de commande.

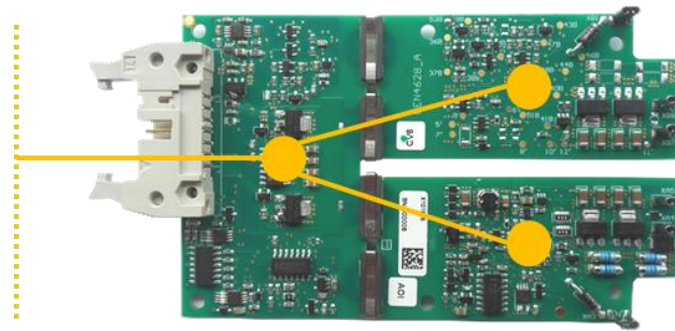
La Figure 37 montre une solution où chaque voie de communication est équipée d'un microcontrôleur. Un organe du réseau de communication est cependant conservé au primaire du driver, ce qui implique une topologie en étoile. Avec le protocole FlexRay il peut s'agir d'un nœud à part entière qui permettrait alors également d'agir au primaire du driver. En revanche, cette topologie n'est pas adaptée à l'utilisation du protocole CAN pour lequel la topologie de bus linéaire est la plus adaptée. C'est le cas lorsque les nœuds de communication sont disposés sur les voies de commande, comme indiqué à la Figure 38. C'est donc cette topologie qui a été retenue pour la solution de communication présentée au chapitre 3. Cependant, si un nœud de communication est souhaité au primaire pour des applications concernant la sélection du mode du driver ou la définition des temps morts, les nœuds CAN peuvent alors être disposés comme indiqué à la Figure 39.





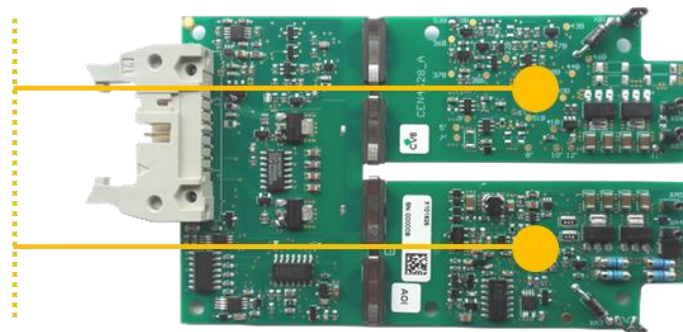
Vers les autres  
nœuds

Figure 36 – Présence d'un unique nœud de communication localisé au primaire du driver



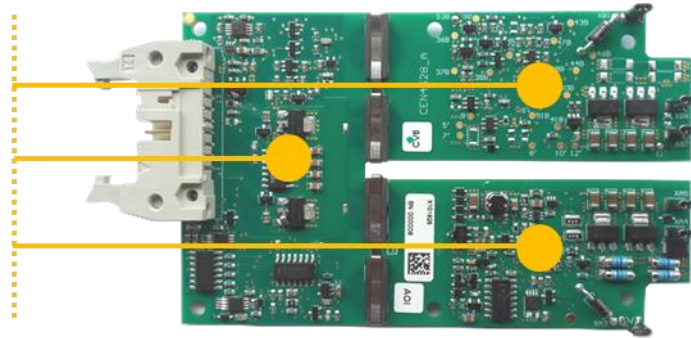
Vers les autres  
nœuds

Figure 37 – Présence de deux nœuds de communication localisés sur les voies de commande et d'un organe au primaire



Vers les autres  
nœuds

Figure 38 – Présence de deux nœuds de communication localisés sur les voies de commande du driver



Vers les autres  
nœuds

Figure 39 – Présence d'un nœud de communication au primaire du driver et de deux autres sur les voies de commande

### 3.2.2 Franchissement de la barrière d'isolation galvanique

Lorsqu'un nœud du réseau est positionné sur une voie de commande, la barrière d'isolation galvanique du driver située entre le primaire et la voie de commande doit être franchie. Plusieurs solutions sont alors envisageables. L'utilisation d'optocoupleurs nécessite deux optocoupleurs par voie de commande pour assurer la bidirectionnalité de la liaison. Cette contrainte est problématique pour la minimisation de la capacité parasite de la barrière d'isolation galvanique entre le primaire et les voies de commande. De plus, les optocoupleurs doivent résister aux forts  $dv/dt$  qu'ils subiront. Ils doivent également présenter une tension d'isolement compatible avec nos applications, ce qui implique le respect des distances d'isolement entre les connexions des deux parties isolées.

La mise en œuvre de fibres optiques résout la problématique de l'isolement et de la diminution de la capacité parasite de la barrière d'isolation galvanique. Cependant, les contraintes d'intégration mécanique sont fortes et la solution onéreuse.

La transmission bidirectionnelle des données via un unique transformateur par voie et une porteuse est l'architecture qui a été retenue pour la solution CAN-ISO présentée au chapitre 3. Elle est illustrée à la Figure 40. L'utilisation d'un seul transformateur par voie permet de réduire la capacité parasite de la barrière d'isolation galvanique. L'impédance du canal de communication est modulée et affecte l'amplitude de la porteuse injectée aux primaires des transformateurs. Le fonctionnement de la solution CAN-ISO est détaillé au chapitre suivant.

Une autre structure mettant en œuvre deux transformateurs par voie est présentée à la Figure 41. La transmission de l'information ne résulte pas de la modulation de l'impédance du canal de communication mais de l'émission et du décodage d'impulsions. Tout comme pour la solution à optocoupleurs, elle nécessite deux transformateurs par voie de communication pour assurer la bidirectionnalité de la liaison, ce qui est un désavantage pour la minimisation de la capacité parasite.

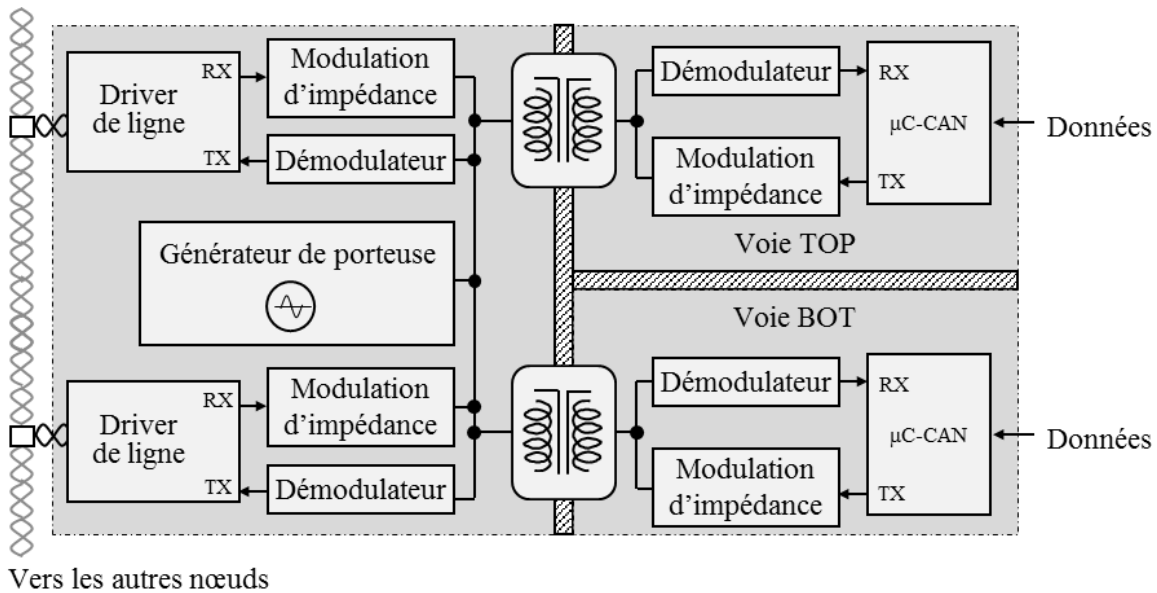


Figure 40 – Transmission des données par modulation de l'impédance du canal de communication

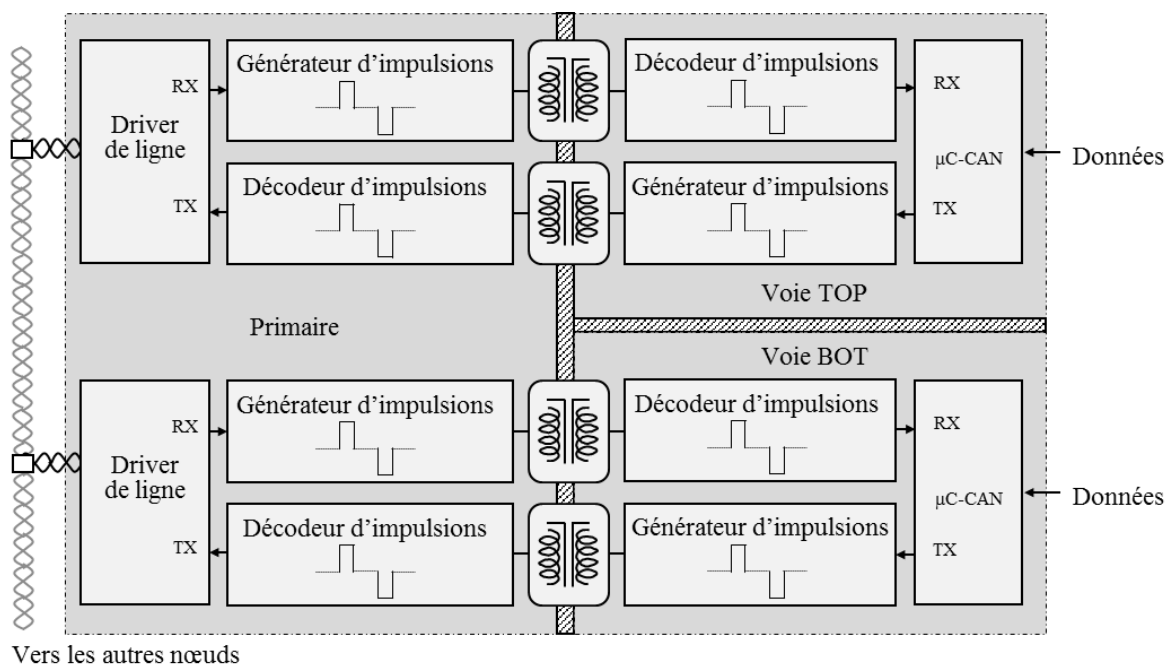


Figure 41 – Transmission des données via des impulsions

## Conclusion

Les intérêts de l'ajout d'un canal de communication sur un driver ont été exposés dans ce chapitre. La nécessité d'une isolation galvanique compatible avec les exigences de la fonction driver a été discutée. Des solutions actuellement disponibles dans l'industrie pour isoler un canal de communication ont été présentées. Leurs tensions d'isolement et leur robustesse aux  $dv/dt$  s'avèrent insuffisantes pour les applications visées dans cette thèse, notamment en raison de l'utilisation de composants à grand gap. Des aspects liés aux contraintes imposées par l'utilisation de protocoles de communication et plus particulièrement le protocole CAN ont été abordés. Enfin, la problématique de l'intégration du réseau de communication dans les convertisseurs a été traitée. La solution CAN-ISO est présentée au chapitre suivant.





## Chapitre 3 : Solution CAN-ISO

### 1 Présentation de la solution CAN-ISO

La fonction de communication dont la conception fait l'objet de ce chapitre est nommée « CAN-ISO ». Elle est basée sur l'utilisation du protocole de communication CAN (Controller Area Network) et a la particularité de mettre en œuvre un médium de communication isolé, d'où le terme « ISO ». Cela lui permet d'être mise en œuvre sur un driver entre le primaire et les voies de commande des composants de puissance. La transmission des données sur le canal de communication est rythmée par l'apparition d'évènements au niveau des drivers. Ces évènements sont asynchrones avec les ordres de pilotage des semi-conducteurs de puissance. Les applications ainsi rendues possibles concernent donc l'enrichissement du message d'erreur driver et la transmission de résultats de mesures pour lesquels les temps de latence ne nécessitent pas d'être garantis. La solution CAN-ISO ne peut donc pas être utilisée pour véhiculer des données dans le but d'effectuer une supervision en temps réel des semi-conducteurs de puissance.

Le synoptique de la solution CAN-ISO est donné à la Figure 42. L'isolation galvanique du médium de communication est basée sur la mise en œuvre d'un transformateur planar. Au niveau du primaire, une interface de ligne CAN est connectée à la section du réseau de communication constitué par la paire torsadée. Cette connexion se fait via les conducteurs  $CAN_{LOW}$  et  $CAN_{HIGH}$ . L'interface de ligne, aussi appelée driver de ligne, peut imposer un état dominant ou récessif sur la paire torsadée et acquérir son état à tout instant. Les signaux électriques sur cette section du bus de communication sont ceux que l'on retrouve classiquement sur un réseau CAN. La sortie  $R_X$  de chaque interface de ligne est connectée à un bloc nommé VTI (Variable Termination Impedance). Ce VTI est en charge de la modulation d'impédance du canal de communication via la commande à l'amorçage ou au blocage de l'interrupteur  $Q_1$ , en ce qui concerne la voie de communication TOP. Un générateur de porteuse impose une tension sinusoïdale au primaire de chaque transformateur par l'intermédiaire d'une impédance (Cette fonction est appelée ICG pour « Impedance Carrier Generator »). Pour des raisons de simplicité d'implémentation, cette fonction est localisée au primaire du driver. Grâce à la présence du générateur de porteuse, le démodulateur du primaire, noté « DEM 1\_TOP » (en considérant la voie TOP), peut acquérir l'impédance du canal de communication et la transmettre au  $T_X$  du driver de ligne. De même, la sortie du

démodulateur du secondaire, noté « DEM 2\_TOP » (en considérant la voie TOP), est connectée au  $R_X$  du microcontrôleur. La structure du démodulateur primaire est identique à celle du démodulateur secondaire. Elle est détaillée dans la partie dédiée aux aspects expérimentaux. Son principe consiste à mesurer la puissance du signal présent sur le bus de communication pour déterminer si un état récessif ou dominant est présent. La porteuse est également présente au secondaire de chaque transformateur et le VTI ainsi que le démodulateur situés sur la voie de communication fonctionnent de manière similaire vis-à-vis du microcontrôleur. Outre la gestion de la communication basée sur le protocole CAN, le microcontrôleur procède à des tâches locales.

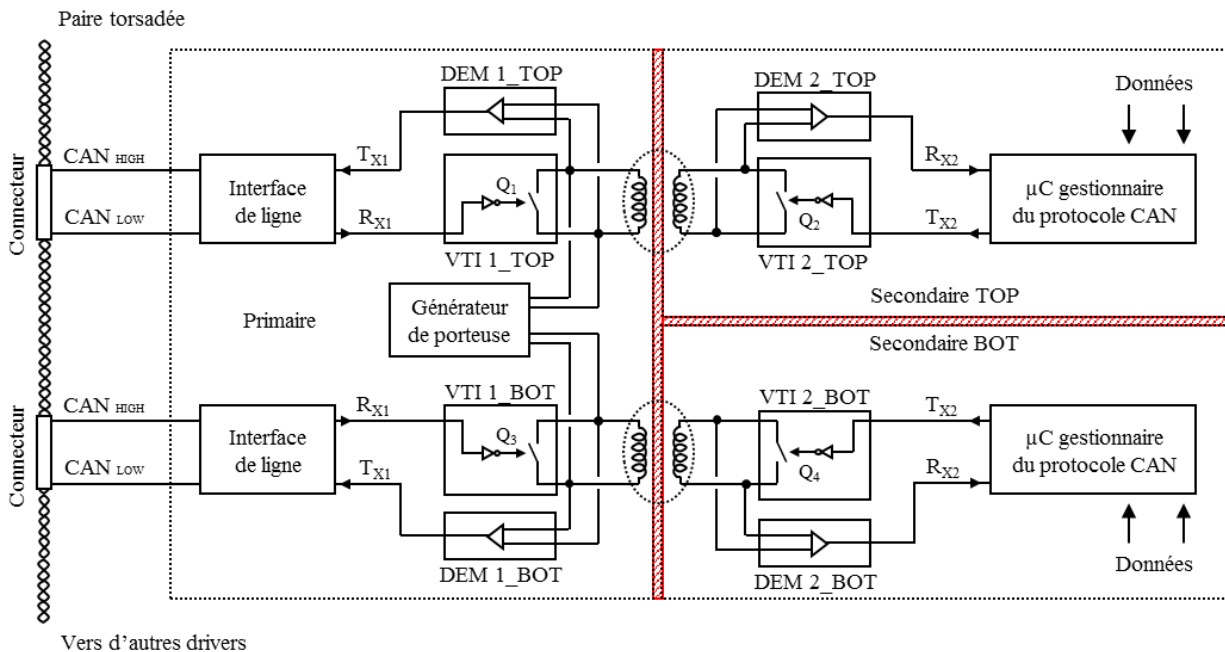


Figure 42 – Synoptique de la solution CAN-ISO

Considérons à présent le cas où la voie de communication TOP de la Figure 42 est en phase d'émission de trame et non en phase de réception. Lorsque le microcontrôleur impose un état dominant, sa sortie  $TX_2$  est à l'état logique bas. L'interrupteur  $Q_2$  est alors commandé à l'amorçage et la porteuse présente son amplitude la plus faible, imposant ainsi l'état dominant sur la portion de médium constituée par le transformateur. Ce niveau d'amplitude induit un niveau logique bas sur l'entrée  $TX_1$  de l'interface de ligne qui impose à son tour une tension différentielle entre le conducteur  $CAN_{HIGH}$  et le conducteur  $CAN_{LOW}$ .

Lorsque le microcontrôleur impose un état récessif, un processus similaire aboutit à n'avoir aucune tension différentielle entre le  $CAN_{HIGH}$  et le  $CAN_{LOW}$ . La solution CAN-ISO respecte bien les états récessif et dominant indispensables au fonctionnement du protocole CAN. Cela est illustré à la Figure 44.

Au primaire, le  $RX_1$  de l'interface de ligne est connecté à un VTI. Ce dernier module l'impédance de la portion du canal de communication constituée du transformateur pour qu'elle soit conforme à l'état (récessif ou dominant) présent sur la partie du réseau constituée de la paire torsadée. Au secondaire, la sortie du démodulateur est connectée au  $RX_2$  du microcontrôleur afin qu'à tout instant ce dernier connaisse l'état du canal de communication.

Outre son rôle d'adaptation des signaux, l'interface de ligne doit intégrer un répéteur pour assurer le changement de médium entre la paire torsadée et le médium isolé, tout en évitant un blocage du bus de communication à l'état dominant. Les répéteurs disponibles dans le commerce ne sont pas optimisés pour notre application car, dans la plupart des cas, ils sont mis en œuvre pour amplifier le niveau du signal présent sur le réseau et non pas pour assurer un changement de médium. Ils permettent alors d'augmenter le nombre de nœuds constitutifs du réseau, d'augmenter ses dimensions ou de le segmenter. Dans notre application, seule la fonction logique de bidirectionnalité de la communication en tout instant est requise.

Une modélisation de la solution CAN-ISO a été réalisée. Elle inclut les modulateurs d'impédances, les démodulateurs, le générateur de porteuse impédant et le transformateur. Ces travaux de modélisation ont permis de choisir des paramètres comme les valeurs des résistances et des condensateurs, le nombre de spires du transformateur, son matériau ferrimagnétique et la fréquence de la porteuse. Ces choix ont été faits au regard de critères comme le débit maximal de la transmission, la robustesse face aux courants de mode commun et la facilité de démodulation.

La représentation de la solution CAN-ISO est basée sur l'utilisation des impédances de chacun des éléments constituant le canal de communication. L'échange d'informations entre le primaire et les voies de commande est basé sur la modulation de l'impédance du canal de communication. Cette modulation d'impédance est réalisée par les fonctions VTI. Comme indiqué à la Figure 43, les VTI disposent de deux MOSFET de type N associés en série avec leurs sources communes. Un niveau haut sur  $RX_1$  et sur  $TX_2$  signifie que le canal de communication est dans un état récessif. Cela correspond à une commande au blocage des deux MOSFET. Les impédances  $Z_{VT1|RX1}$  et  $Z_{VT2|TX2}$  sont alors respectivement égales à  $Z_{REC1}$  et  $Z_{REC2}$ . Les impédances  $Z_{REC1}$  et  $Z_{REC2}$  sont présentes essentiellement pour des raisons de CEM. En considérant que le transformateur est idéal et de rapport de transformation unitaire,  $Z_{REC} = Z_{REC1} = Z_{REC2}$ . L'impédance  $Z_{noeud|RX1 TX2}$  est alors égale à  $Z_{REC}/2$  et les amplitudes des tensions  $V_{VT1|RX1 TX2}$  et  $V_{VT2|RX1 TX2}$  sont maximales.

Un niveau bas sur  $RX_1$  ou sur  $TX_2$  signifie que le canal de communication est dans un état dominant. Les deux transistors MOSFET du  $V_{TI_1}$  ou du  $V_{TI_2}$  sont alors commandés à l'amorçage. Ainsi, l'impédance du VTI imposant l'état dominant, notée  $Z_{V_{TI_2}|TX_2}$  (pour le  $V_{TI_2}$ ) et  $Z_{V_{TI_1}|RX_1}$  (pour le  $V_{TI_1}$ ) est égale à  $Z_{DOMk}$ . L'impédance  $Z_{noeud|R_{X1} TX_2}$  est alors très faible et les amplitudes des tensions  $V_{V_{TI_1}|RX_1 TX_2}$  et  $V_{V_{TI_2}|RX_1 TX_2}$  sont réduites. La Figure 44 donne l'allure des tensions  $V_{V_{TI_1}|RX_1 TX_2}$  et  $V_{V_{TI_2}|RX_1 TX_2}$ . Les notions d'état dominant et d'état récessif sont conservées.

Tableau 2 – Informations relatives aux grandeurs introduites à la Figure 43

Notation	Signification
$Z_{1 R_{X1}}$	Impédance présentée au primaire du transformateur en fonction de l'état récessif ou dominant du $V_{TI_1}$
$Z_{2 TX_2}$	Impédance présentée au secondaire du transformateur en fonction de l'état récessif ou dominant du $V_{TI_2}$
$Z_{V_{TI_1} R_{X1}}$	Impédance présentée par le $V_{TI_1}$ en fonction de son état récessif ou dominant Par exemple : « $Z_{V_{TI_1} 0}$ » indique l'impédance présentée par le $V_{TI_1}$ lorsqu'il impose un état dominant, notée $Z_{DOM1}$ « $Z_{V_{TI_1} 1}$ » indique l'impédance présentée par le $V_{TI_1}$ lorsqu'il impose un état récessif, notée $Z_{REC1}$
$Z_{V_{TI_2} TX_2}$	Impédance présentée par le $V_{TI_2}$ en fonction de son état récessif ou dominant Par exemple : « $Z_{V_{TI_2} 0}$ » indique l'impédance présentée par le $V_{TI_2}$ lorsqu'il impose un état dominant, notée $Z_{DOM2}$ « $Z_{V_{TI_2} 1}$ » indique l'impédance présentée par le $V_{TI_2}$ lorsqu'il impose un état récessif, notée $Z_{REC2}$
$Z_{DEMk}$	Impédance présentée en entrée d'un démodulateur
$V_{V_{TIk} R_{X1} TX_2}$	Tension présente aux bornes d'un VTI en fonction des états récessif ou dominant des deux VTI Par exemple, « $V_{V_{TI_1} 10}$ » désigne la tension aux bornes du $V_{TI_1}$ lorsque $TX_1 = 1$ et $TX_2 = 0$ (C'est-à-dire lorsque le $V_{TI_1}$ impose un état récessif et le $V_{TI_2}$ impose un état dominant)
$V_{k\_TFO R_{X1} TX_2}$	Tension présente aux bornes du primaire ou du secondaire du transformateur en fonction des états récessif et dominant des deux VTI
$V_{DEMk R_{X1} TX_2}$	Tension présente aux bornes d'un démodulateur en fonction des états récessif ou dominant des deux VTI

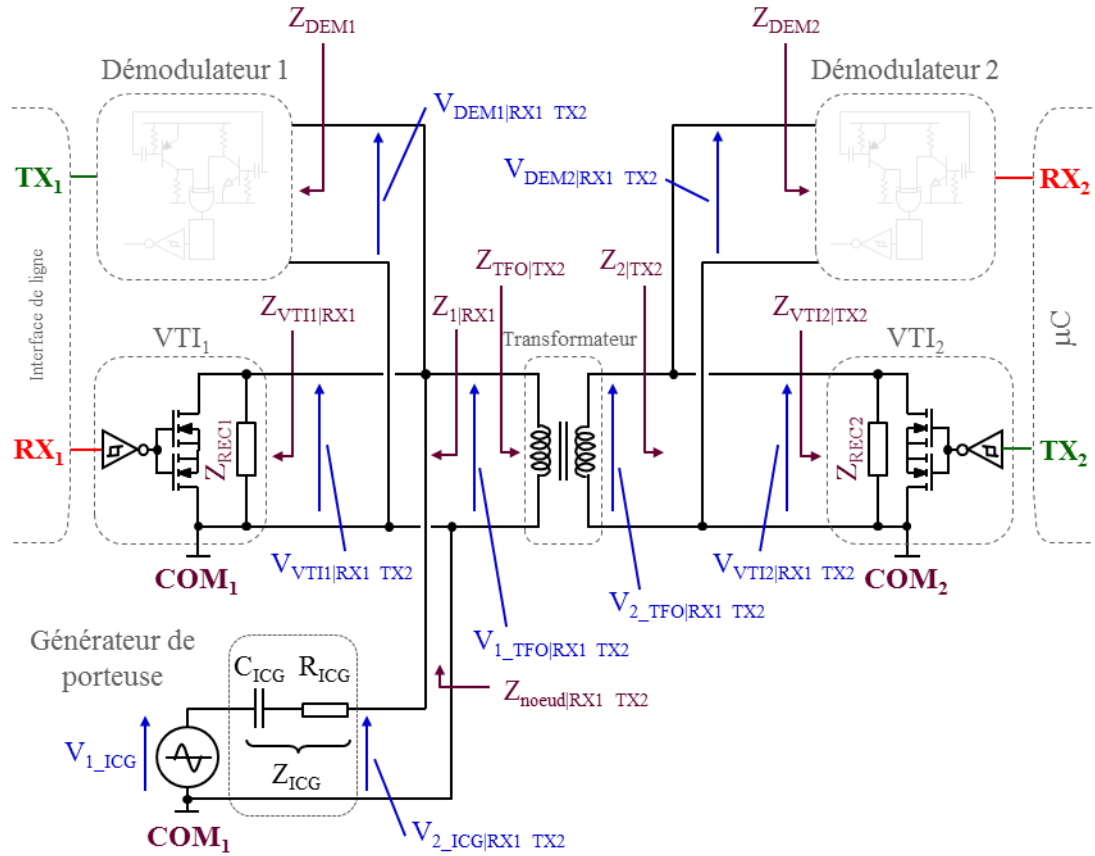


Figure 43 - Solution CAN-ISO d'une seule voie de communication correspondant à une voie de commande du driver avec le repérage des différentes tensions et impédances

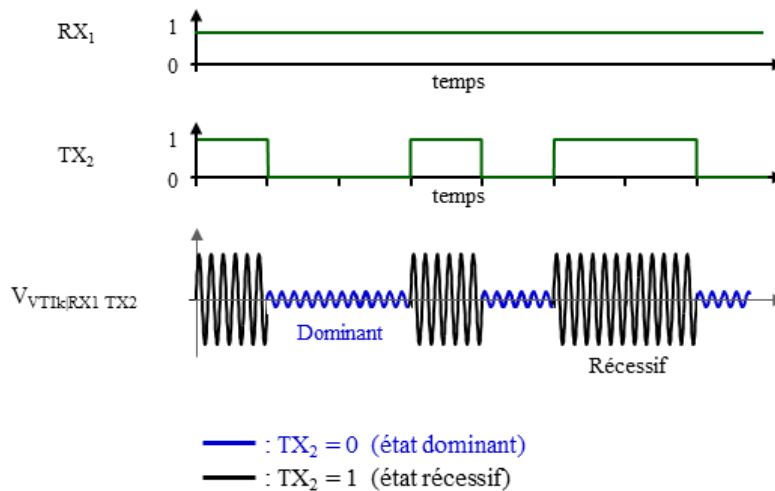


Figure 44 – Allure des tensions  $V_{VTI1/RX1 TX2}$  et  $V_{VTI2/RX1 TX2}$  en fonction des signaux  $RX_1$  et  $TX_2$  en considérant les composants parfaits

Le Tableau 3 synthétise les quatre combinaisons possibles des signaux  $RX_1$  et  $TX_2$  amenant différentes configurations du canal de communication. Les signaux  $RX_1$  et  $TX_2$  sont mentionnés au schéma de la Figure 43.

Tableau 3 – Impédance équivalente vue depuis le primaire et le secondaire du transformateur en fonction des signaux  $RX_1$  et  $TX_2$

$RX_1$	$TX_2$	Etat du canal	$Z_{noeud RX_1 TX_2}$
1	1	Récessif	$\frac{Z_{REC}}{2}$
0	1	Dominant	$\frac{Z_{REC} \cdot Z_{DOM}}{Z_{REC} + Z_{DOM}}$
1	0	Dominant	$\frac{Z_{REC} \cdot Z_{DOM}}{Z_{REC} + Z_{DOM}}$
0	0	Dominant	$\frac{Z_{DOM}}{2}$

Pour ces différents états,  $Z_{noeud|TX_1 TX_2}$  peut être calculée par (1) :

$$\frac{1}{Z_{noeud}} = \frac{\overline{RX_1}}{Z_{DOM}} + \frac{\overline{TX_2}}{Z_{DOM}} + \frac{2 RX_1 TX_2}{Z_{REC}} + \frac{RX_1}{Z_{REC}} + \frac{TX_2}{Z_{REC}} \quad (1)$$

Où  $\overline{RX_1}$  est le complément de  $RX_1$ . Il est alors possible de déterminer les tensions  $V_{VTik|RX_1 TX_2}$  et de calculer les fonctions de transfert idéales  $V_{VTik|RX_1 TX_2}/V_{1\_ICG}$  :

$$TF = \frac{V_{VTik|RX_1 TX_2}}{V_{1\_ICG}} = \frac{Z_{noeud}}{Z_{noeud} + Z_{ICG}} \quad (2)$$

Pour établir les fonctions de transfert  $TF_{k|RX_1 TX_2}$ , les tensions  $V_{VTIk|RX_1 TX_2}$  doivent être calculées :

$$TF_{1|RX_1 TX_2} = \frac{V_{VTI1|RX_1 TX_2}}{V_{1\_ICG}} = \frac{Z_{noeud|RX_1 TX_2}}{Z_{noeud|RX_1 TX_2} + Z_{ICG}} \quad (3)$$

Avec  $Z_{noeud|RX_1 TX_2}$  qui se calcule avec l'équation (4) :

$$\frac{1}{Z_{noeud|RX_1 TX_2}} = \frac{1}{Z_{VTI1|RX_1}} + \frac{1}{Z_{TF0|TX_2}} \quad (4)$$

Ensuite, la deuxième fonction de transfert est calculée en utilisant (5) :

$$TF_{2|RX_1 TX_2} = \frac{V_{VTI2|RX_1 TX_2}}{V_{1\_ICG}} = \frac{V_{VTI2|RX_1 TX_2}}{V_{VTI1|RX_1 TX_2}} * \frac{V_{VTI1|RX_1 TX_2}}{V_{1\_ICG}} \quad (5)$$

Les fonctions de transfert varient dans le temps selon l'état récessif ou dominant imposé par le primaire ( $RX_1$ ) et/ou par le secondaire ( $TX_2$ ). Si on considère séparément les fonctions de transfert caractérisant les impédances vues au primaire et au secondaire du transformateur pour chacune des quatre combinaisons décrites au Tableau 3, huit fonctions de transfert doivent être prises en compte. Pour simplifier la notation, « 0 » est écrit en indice pour un état dominant et « 1 » pour un état récessif.  $TF_{k|RX_1 TX_2}$  désigne la fonction de transfert au port numéro k du transformateur,  $RX_1$  indiquant l'état du primaire (port 1) et  $TX_2$  l'état au niveau du secondaire (port 2). Le paramètre  $k \in [1, 2]$  et  $RX_1$  et  $TX_2 \in [0,1]$ . Par exemple,  $TF_{2|01}$  est la fonction de transfert qui caractérise la tension  $V_{VTI2|RX_1 TX_2}$  lorsque le primaire est dans un état dominant ( $RX_1=0$ ) et le secondaire est dans un état récessif ( $TX_2=1$ ).

Ces huit fonctions de transfert décrivent intégralement tous les états du système. Les signaux  $RX_2$  et  $TX_2$  sont connectés au microcontrôleur qui est situé au secondaire du driver. Les signaux  $RX_1$  et  $TX_1$  sont connectés à l'interface de ligne CAN. Les fonctions de transfert, en considérant les éléments idéaux sur l'intervalle des fréquences considérées, sont illustrées à la Figure 45. Dans ce cas, il n'y a pas de limite sur la valeur maximale de la fréquence de la porteuse. Le seuil permettant de distinguer un état récessif d'un état dominant est précisé.



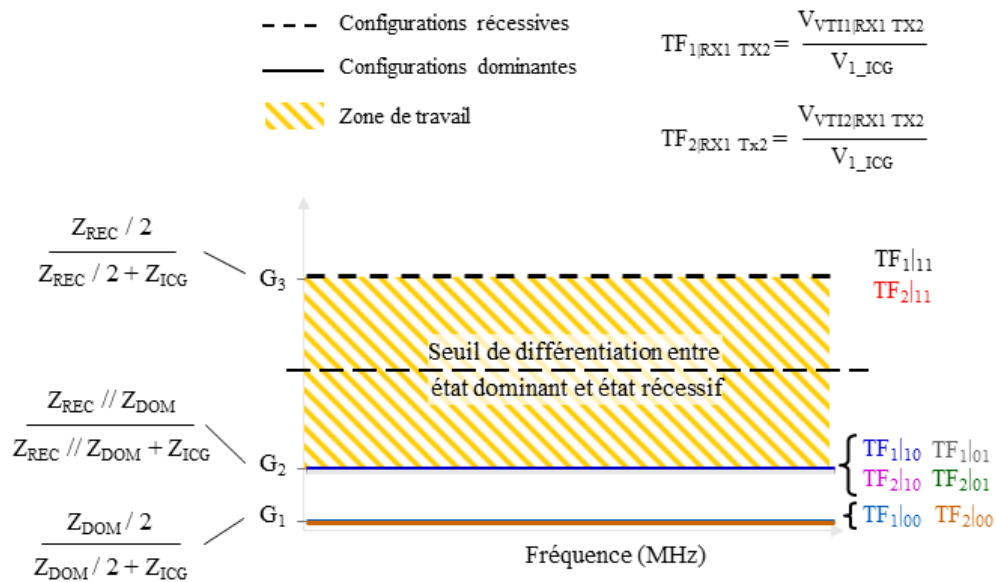


Figure 45 – Les huit fonctions de transfert pour les quatre configurations possibles du bus de communication en considérant les composants idéaux

Le transformateur et les composants mis en œuvre dans la solution CAN-ISO ne sont cependant pas parfaits. Il est nécessaire de prendre en compte leurs imperfections. A la section suivante, un modèle de la structure présentée à la Figure 43 est proposé. Ce modèle prend en compte les imperfections du transformateur, celles de la fonction VTI et celles des démodulateurs. Des matrices chaînes sont utilisées pour définir les fonctions de transfert réelles. Définir ces fonctions de transfert permet, entre autres, de choisir la fréquence de la porteuse et d’optimiser ainsi la vitesse de transmission des données dans notre solution.

## 2 Modélisation du canal de communication

### 2.1 Démarche de modélisation

Les différentes parties constitutives du montage de la Figure 43 sont représentées par des impédances équivalentes ou des matrices chaînes, comme illustré à la Figure 46. Le générateur de porteuse est constitué d’une source idéale de tension  $V_{1\_ICG}$  connectée en série avec une impédance notée  $Z_{ICG}$  composée d’une résistance  $R_{ICG}$  de 235Ω et d’un condensateur  $C_{ICG}$  de 47nF. Les démodulateurs situés des deux côtés de la barrière d’isolation galvanique sont identiques. Seules

leurs impédances d'entrée ont été prises en compte pour la modélisation du canal. La détermination de ces impédances est possible après la mesure des paramètres S avec un analyseur de réseau « Agilent E5071B » sur la bande de fréquences allant de 300kHz à 30MHz.

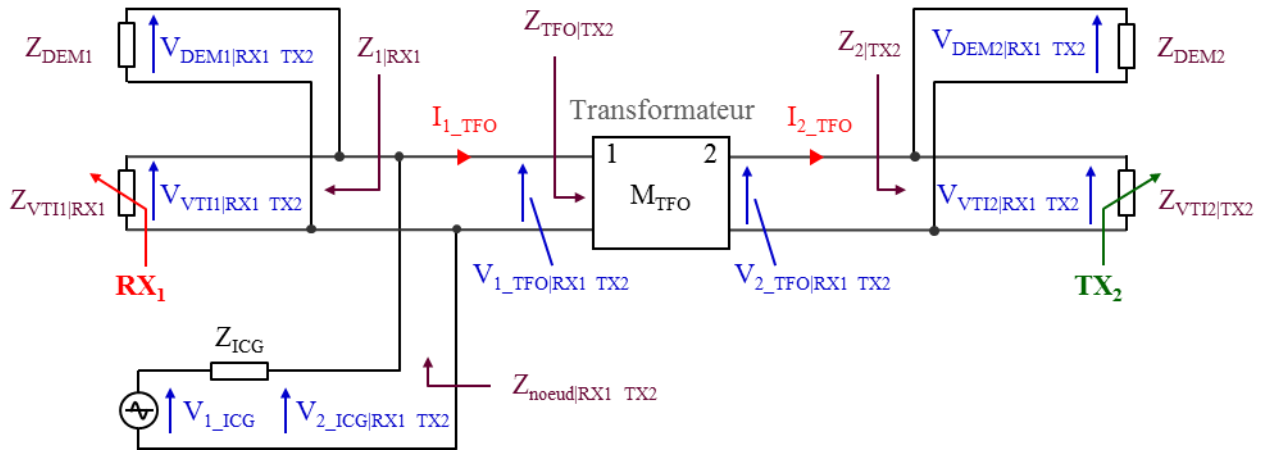


Figure 46 – Représentation des éléments du canal de communication pour la modélisation

Rappel sur les paramètres S :

Les paramètres S sont issus de mesures de puissance, ce qui les rend adaptés aux signaux à haute fréquence. Ils sont au nombre de quatre et permettent de caractériser un quadripôle. Comme indiqué à la Figure 47, le signal incident appliqué au port 1 est porteur d'une puissance qui est pour partie réfléchi et pour partie transmise au port 2. La fraction de la puissance qui est réfléchi est caractérisée par le paramètre  $S_{11}$  tandis que la fraction de puissance qui est transmise est caractérisée par le paramètre  $S_{21}$ . La même mesure est effectuée au port 2. Le paramètre  $S_{22}$  renseigne alors sur la fraction de puissance réfléchi et le paramètre  $S_{12}$  sur la fraction de puissance transmise vers le port 1.

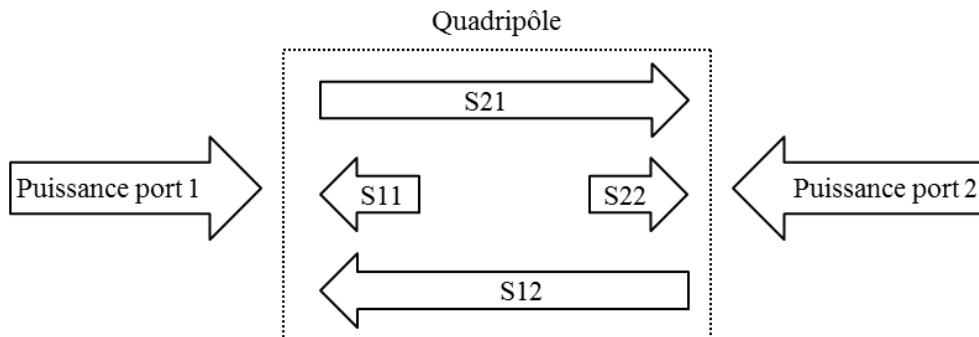


Figure 47 – Représentation des paramètres S d'un quadripôle

A partir des paramètres S d'un quadripôle il est possible de déterminer les paramètres de sa matrice chaîne. Les matrices chaînes sont associées au formalisme ABCD. Dans la modélisation de notre canal de communication, ce formalisme a été utilisé pour le transformateur. Il permet de décrire le comportement d'un quadripôle en prenant comme paramètres ses tensions et ses courants d'entrée et de sortie, comme indiqué à la Figure 48. Les équations (6) à (8) découlent de ce formalisme.

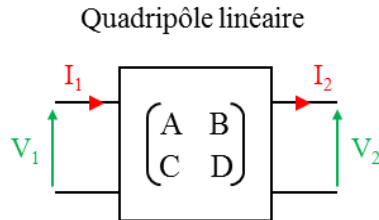


Figure 48 – Description d'un quadripôle linéaire via sa matrice ABCD

$$\begin{bmatrix} V_1 \\ I_1 \end{bmatrix} = \begin{bmatrix} A & B \\ C & D \end{bmatrix} \begin{bmatrix} V_2 \\ I_2 \end{bmatrix} \quad (6)$$

$$V_1 = A.V_2 + B.I_2 \quad (7)$$

$$I_1 = C.V_2 + D.I_2 \quad (8)$$

Pour déterminer les paramètres des matrices chaînes à partir des paramètres S on utilise les équations (9) à (12) [49]

$$A = \frac{(1 + S_{11})(1 - S_{11}) + S_{21}S_{12}}{2S_{21}} \quad (9)$$

$$B = \frac{Z_0((1 + S_{11})(1 - S_{11}) + S_{21}S_{12})}{2S_{21}} \quad (10)$$

$$C = \frac{(1 - S_{11})(1 - S_{22}) - S_{21}S_{12}}{Z_0 2S_{21}} \quad (11)$$

$$D = \frac{(1 - S_{11})(1 + S_{22}) + S_{21}S_{12}}{2S_{21}} \quad (12)$$

En revanche, pour la modélisation des VTI et des démodulateurs, nous nous intéressons à leurs impédances d'entrée. Considérons le secondaire de la solution CAN-ISO, tout en sachant que ce qui en est dit est applicable au primaire. En connaissant  $Z_{VTI2|TX2}$  et  $Z_{DEM2}$ , il est possible d'en déduire  $Z_{2|TX2}$  (définie à la Figure 46) et de calculer son paramètre  $S_{11}$  comme démontré dans [50]. La formule reliant le paramètre  $S_{11\_Z2|TX2}$  à  $Z_{2|TX2}$  est donnée à l'équation (13) :

$$S_{11\_Z2|TX2} = \frac{Z_{2|TX2} - Z_0}{Z_{2|TX2} + Z_0} \quad (13)$$

Où  $Z_0$  est l'impédance de sortie de l'analyseur de réseau ( $Z_0 = 50 \Omega$ ) et  $Z_{2|TX2}$  est l'impédance équivalente du démodulateur 2 connecté en parallèle au  $VTI_2$  :

$$Z_{2|TX2} = \frac{Z_{VTI2|TX2} * Z_{DEM2}}{Z_{VTI2|TX2} + Z_{DEM2}} \quad (14)$$

## 2.2 Les VTI

Les VTI sont identiques de chaque côté de la barrière d'isolation galvanique. Ils sont caractérisés par une impédance notée  $Z_{VTI2|TX2}$  ou  $Z_{VTI1|RX1}$  (respectivement pour le secondaire et le primaire). Considérons le secondaire de la solution CAN-ISO pour les explications ci-dessous. Comme précédemment, la même démarche s'applique au primaire.  $TX_2$  est une donnée binaire qui contrôle l'état des transistors MOSFET situés à l'intérieur du  $VTI_2$  en charge de la modulation d'impédance du canal. Le comportement de l'association d'un démodulateur et d'un VTI pour  $TX_2 = 0$  (état dominant) et pour  $TX_2 = 1$  (état récessif) peut être étudié en s'intéressant au paramètre  $S_{11}$ .

La Figure 49 donne le paramètre  $S_{11\_VTI2|TX2}$  pour  $TX_2 = 0$  et  $TX_2 = 1$  qui est lié à l'impédance  $Z_{VTI2|TX2}$ . Pour un état dominant,  $Z_{VTI2|0}$  est équivalent à une impédance de nature inductive avec une résistance proche d'une constante (environ  $1,6\Omega$ ) connectée en série avec une inductance constante ( $50nH$ ). Pour un état récessif,  $Z_{VTI2|1}$  est équivalent à une impédance de nature capacitive avec une résistance qui varie de  $400\Omega$  ( $f = 300kHz$ ) à  $70\Omega$  ( $f = 30MHz$ ) en parallèle avec un condensateur qui varie de  $85pF$  ( $f = 300kHz$ ) à  $45pF$  ( $f = 30MHz$ ). Ces mesures sont cohérentes. En effet, pour un état dominant, les MOSFET sont passants et  $Z_{VTI2|0}$  correspond aux résistances  $R_{DS-ON}$  des MOSFET et aux inductances de câblage. Pour un état récessif,  $Z_{VTI2|1}$  correspond aux capacités se trouvant entre le drain et la source des MOSFET (alors qu'ils sont commandés au blocage) et à l'impédance d'entrée du démodulateur.

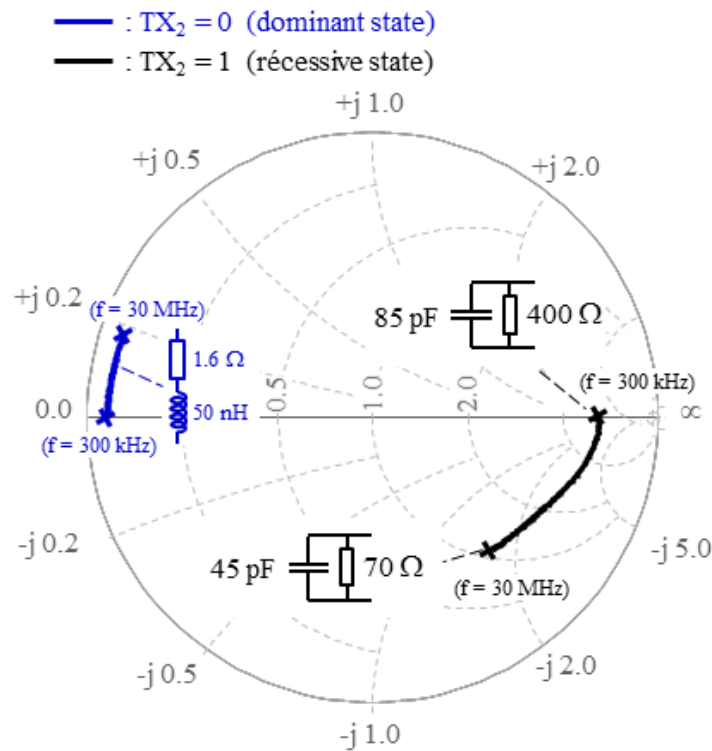


Figure 49 – Paramètre  $S_{11\_Z2|TX2}$  pour  $TX_2 = 0$  et  $TX_2 = 1$

## 2.3 Le transformateur

Le transformateur est de type planar. Il est composé d'un enroulement primaire et d'un enroulement secondaire, tous deux constitués de trois spires et d'une ferrite pour circuit magnétique. Les matériaux ferrimagnétiques disponibles pour les tailles de ferrites ciblées peuvent être du 3F3 ou du 3F4. Pour l'intervalle de fréquences de travail, le transformateur ne peut pas être considéré comme idéal. Les paramètres S du transformateur ont été mesurés à l'aide de l'analyseur de réseau « Agilent E5071B ». Par convention nous faisons correspondre le primaire du transformateur au port 1 et son secondaire au port 2.

A partir des paramètres S il est possible de déduire les paramètres des matrices chaînes du transformateur ( $A_{TFO}$ ,  $B_{TFO}$ ,  $C_{TFO}$  and  $D_{TFO}$ ), comme démontré dans [50]. L'influence du transformateur est visible en considérant la grandeur  $S_{11}$  de l'association d'un transformateur avec un VTI et un démodulateur. Il est alors possible de calculer l'impédance du transformateur ( $Z_{TFO}$ ) :

$$Z_{TFO|TX2} = \frac{A_{TFO|TX2} * Z_2|TX2 + B_{TFO|TX2}}{C_{TFO|TX2} * Z_2|TX2 + D_{TFO|TX2}} \quad (15)$$

A partir de l'impédance du transformateur, il est possible d'en déduire le paramètre  $S_{11}$  :

$$S_{11\_TFO|TX2} = \frac{Z_{TFO|TX2} - Z_0}{Z_{TFO|TX2} + Z_0} \quad (16)$$

La Figure 50 représente le paramètre  $S_{11\_TFO}$  pour  $TX_2 = 0$  et pour  $TX_2 = 1$ . Pour un état dominant, les deux MOSFET du VTI<sub>2</sub> sont passants et  $Z_{TFO|0}$  est de nature inductive. En comparaison avec la configuration précédente sans transformateur, l'augmentation de la valeur des inductances séries est principalement due aux inductances de fuite du transformateur. Pour un état récessif,  $Z_{TFO|1}$  est équivalent à une impédance inductive pour des fréquences inférieures à 6,6MHz et à une impédance capacitive pour des fréquences supérieures à 6,6MHz. Cela s'explique par le fait que pour de faibles fréquences, l'inductance de magnétisation du transformateur est prépondérante sur les diverses capacités parasites du transformateur. Pour les hautes fréquences, les capacités parasites du transformateur sont prédominantes.

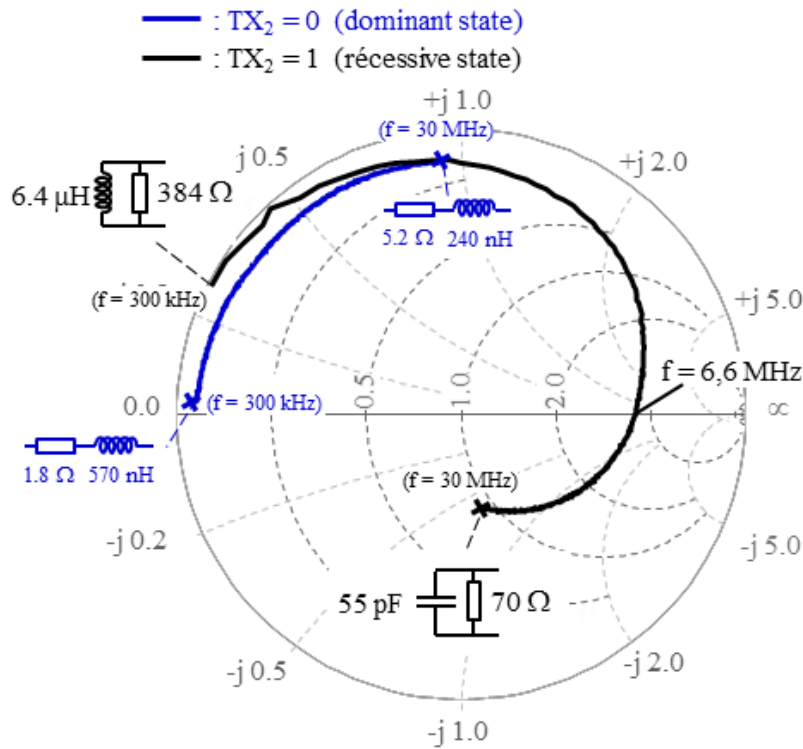


Figure 50 – Paramètre  $S_{11\_TFO}$  pour  $TX_2 = 0$  et  $TX_2 = 1$

### 3 Exploitation du modèle

La détermination du jeu de paramètres le plus performant pour notre application a nécessité une étude approfondie. En effet, pour faciliter la démodulation, on cherche à maximiser l'écart entre les amplitudes des tensions  $V_{VTIK}$  pour les états dominant et récessif. Pour accroître la robustesse du canal face aux perturbations de mode commun, on cherche à maximiser l'amplitude des tensions  $V_{VTIK}$  pour un état récessif du canal de communication. Aussi, l'influence des différents paramètres de notre système sur ces deux critères (facilité de démodulation et robustesse face aux perturbations de mode commun) a été étudiée et est présentée dans cette partie. Précisons que cette étude est réalisée pour un modèle unique de démodulateur.

### 3.1 Impédances de charge du transformateur et du générateur de porteuse

L'influence du rapport entre les impédances  $Z_{REC}$  et  $Z_{ICG}$  de la Figure 43 est étudié dans cette partie. Si on considère un transformateur idéal et de rapport unitaire, les deux impédances  $Z_{REC}$  situées de part et d'autre du transformateur sont équivalentes à une impédance de valeur  $Z_{REC}/2$  ramenée au primaire. Cette impédance équivalente forme un pont diviseur de tension avec l'impédance  $Z_{ICG}$ . Il est alors possible, par exemple, d'écrire la fonction de transfert  $TF_{2|RX1 TX2}$  en fonction de  $Z_{ICG}$  et de  $Z_{REC}$ , comme indiqué à l'équation (17) :

$$TF_{2|RX1 TX2} = \frac{V_{2\_TFO|RX1 TX2}}{V_{1\_ICG}} = \frac{\frac{Z_{REC}}{2}}{Z_{ICG} + \frac{Z_{REC}}{2}} \quad (17)$$

La valeur de  $Z_{REC}$  fait l'objet d'un compromis. Elle doit être suffisamment faible pour augmenter la robustesse du canal de communication face aux perturbations engendrées par la circulation des courants de mode commun mais doit être suffisamment élevée pour ne pas trop atténuer l'amplitude du signal présent sur le canal de communication dans le cas d'un état récessif.

On définit les rapports  $R_1/D_1$  et  $R_2/D_2$  aux équations (18) et (19) :

$$\frac{R_1}{D_1} = \frac{|TF_{1|11}|}{\max(|TF_{1|00}|, |TF_{1|10}|, |TF_{1|01}|)} \quad (18)$$

Avec :

$TF_{1|11}$  : donne l'évolution de la tension  $V_{1\_TFO|RX1 TX2}$  lorsque le canal est à l'état récessif,

$TF_{1|00}$  : donne l'évolution de la tension  $V_{1\_TFO|RX1 TX2}$  lorsqu'un état dominant est imposé au canal par le  $VTI_1$  et le  $VTI_2$ ,

$TF_{1|10}$  : donne l'évolution de la tension  $V_{1\_TFO|RX1 TX2}$  lorsqu'un état dominant est imposé au canal par le  $VTI_2$ ,

$TF_{1|01}$  : donne l'évolution de la tension  $V_{1\_TFO|RX1 TX2}$  lorsqu'un état dominant est imposé au canal par le  $VTI_1$ .



$$\frac{R_2}{D_2} = \frac{|TF_{2|11}|}{\max(|TF_{2|00}|, |TF_{2|10}|, |TF_{2|01}|)} \quad (19)$$

Avec :

$TF_{2|11}$  : donne l'évolution de la tension  $V_{2\_TFO|RX1\ TX2}$  lorsque le canal est à l'état récessif,

$TF_{2|00}$  : donne l'évolution de la tension  $V_{2\_TFO|RX1\ TX2}$  lorsqu'un état dominant est imposé au canal par le  $VTI_1$  et le  $VTI_2$ ,

$TF_{2|10}$  : donne l'évolution de la tension  $V_{2\_TFO|RX1\ TX2}$  lorsqu'un état dominant est imposé au canal par le  $VTI_2$ ,

$TF_{2|01}$  : donne l'évolution de la tension  $V_{2\_TFO|RX1\ TX2}$  lorsqu'un état dominant est imposé au canal par le  $VTI_1$ .

Finalement, le rapport R/D est défini par l'équation (20) :

$$\frac{R}{D} = \min\left(\frac{R_1}{D_1}, \frac{R_2}{D_2}\right) \quad (20)$$

Le rapport R/D est un indicateur de la facilité de démodulation. En effet, plus il est élevé et plus il est aisé de différencier l'état récessif de l'état dominant.

Le paramètre  $\lambda$ , défini à l'équation (21), permet de caractériser l'évolution du rapport R/D pour différents couples de valeurs de  $Z_{REC}$  et  $Z_{ICG}$ . Ce paramètre  $\lambda$  est utilisé pour l'exploitation de la modélisation de notre système, notamment pour étudier l'évolution des fonctions de transfert précédemment définies et celle du rapport R/D.

On définit le paramètre  $\lambda$  à l'équation (21) :

$$\lambda = \frac{Z_{REC}}{2 * Z_{ICG} + Z_{REC}} \quad (21)$$

Comme cela a été précédemment exposé, le canal de communication se caractérise par huit fonctions de transfert notées  $TF_{1|RX1\ TX2}$  et  $TF_{2|RX1\ TX2}$ . Ces huit fonctions de transfert sont répertoriées au Tableau 4.

Tableau 4 – Récapitulatif des huit fonctions de transfert

Fonction de transfert	Signification
$TF_{1 0\ 0}$	Evolution de la tension $V_{1\_TFO RX1\ TX2}$ lorsque $Z_{VTI1} = Z_{DOM}$ et $Z_{VTI2} = Z_{DOM}$
$TF_{1 0\ 1}$	Evolution de la tension $V_{1\_TFO RX1\ TX2}$ lorsque $Z_{VTI1} = Z_{DOM}$ et $Z_{VTI2} = Z_{REC}$
$TF_{1 1\ 0}$	Evolution de la tension $V_{1\_TFO RX1\ TX2}$ lorsque $Z_{VTI1} = Z_{REC}$ et $Z_{VTI2} = Z_{DOM}$
$TF_{1 1\ 1}$	Evolution de la tension $V_{1\_TFO RX1\ TX2}$ lorsque $Z_{VTI1} = Z_{REC}$ et $Z_{VTI2} = Z_{REC}$
$TF_{2 0\ 0}$	Evolution de la tension $V_{2\_TFO RX1\ TX2}$ lorsque $Z_{VTI1} = Z_{DOM}$ et $Z_{VTI2} = Z_{DOM}$
$TF_{2 0\ 1}$	Evolution de la tension $V_{2\_TFO RX1\ TX2}$ lorsque $Z_{VTI1} = Z_{DOM}$ et $Z_{VTI2} = Z_{REC}$
$TF_{2 1\ 0}$	Evolution de la tension $V_{2\_TFO RX1\ TX2}$ lorsque $Z_{VTI1} = Z_{REC}$ et $Z_{VTI2} = Z_{DOM}$
$TF_{2 1\ 1}$	Evolution de la tension $V_{2\_TFO RX1\ TX2}$ lorsque $Z_{VTI1} = Z_{REC}$ et $Z_{VTI2} = Z_{REC}$

Les graphes en trois dimensions présentés dans cette section tiennent compte de l'influence de chacune des huit fonctions de transfert. En tout point, ils présentent les situations les plus défavorables au fonctionnement du système. Ils correspondent à différentes combinaisons du jeu de paramètres. Ainsi, il ne s'agit pas nécessairement du jeu de paramètres finalement retenu. Lorsqu'un paramètre fixé ne correspond pas au paramètre retenu, ce choix permet d'apprécier avec plus de facilité l'influence des autres paramètres.

La Figure 51 est relative à une configuration récessive du canal de communication. Les points affichés correspondent au module le plus faible entre les deux fonctions de transfert caractérisant l'état récessif ( $TF_{1|11}$  et  $TF_{2|11}$ ). Comme l'état récessif est caractérisé par une amplitude maximale des signaux sur le canal de communication, cela correspond bien à la situation la plus défavorable au fonctionnement du système. Les modules des fonctions de transfert  $TF_{1|11}$  et  $TF_{2|11}$  renseignent sur la robustesse du système face aux perturbations liées au courant de mode commun. Une augmentation du paramètre  $\lambda$  entraîne une augmentation des valeurs minimales entre  $|TF_{1|11}|$  et  $|TF_{2|11}|$ . Ainsi, plus le paramètre  $\lambda$  est élevé et plus le système est robuste face à la circulation des courants de mode commun.

La Figure 52 est relative à une configuration dominante du canal de communication. Les points affichés correspondent au module le plus élevé entre les six fonctions de transfert caractérisant l'état dominant ( $TF_{1|00}$ ,  $TF_{1|01}$ ,  $TF_{1|10}$ ,  $TF_{2|00}$ ,  $TF_{2|01}$  et  $TF_{2|10}$ ). Cela correspond au cas le plus défavorable puisque l'état dominant est caractérisé par une faible amplitude des signaux sur le canal de communication. Une augmentation du paramètre  $\lambda$  se traduit par une augmentation de la valeur maximale parmi  $|TF_{1|10}|$ ,  $|TF_{1|01}|$ ,  $|TF_{1|00}|$ ,  $|TF_{2|10}|$ ,  $|TF_{2|01}|$  et  $|TF_{2|00}|$ . Cela est un désavantage puisqu'un état dominant est caractérisé par une faible amplitude de porteuse. Dans le jeu de paramètres final, une valeur de 0,5 a été retenue pour  $\lambda$ . En effet, pour la fréquence de porteuse choisie cela semble être un bon compromis.

La Figure 53 est relative au rapport R/D. Comme cela a été précédemment exposé lors de la définition du rapport R/D, ce paramètre tient également compte de la phase de fonctionnement la plus défavorable au système de communication. On y constate l'impact du coefficient  $\lambda$  sur le rapport R/D pour des fréquences de porteuse comprises entre 300kHz et 30MHz, pour plusieurs valeurs de  $Z_{REC}$  et pour un transformateur avec des enroulements primaire et secondaire composés de trois spires et d'un circuit magnétique constitué de matériau 3F3. Pour les fréquences allant de 300kHz à environ 17Mhz, une augmentation de la valeur du paramètre  $\lambda$  se traduit par une diminution du rapport R/D.

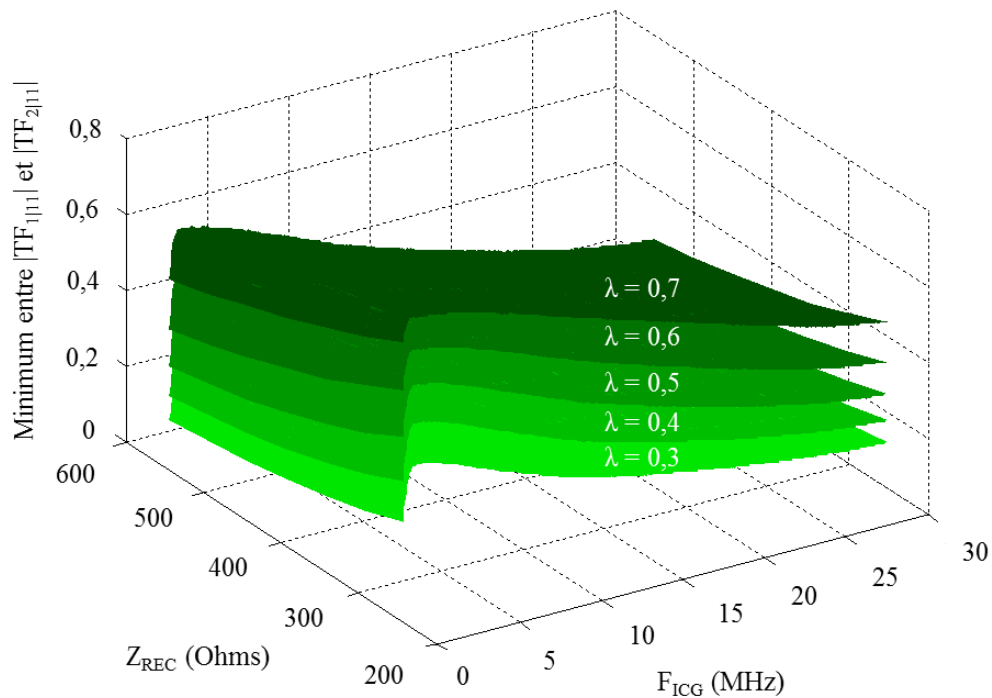


Figure 51 – Valeur minimale entre  $|TF_{1|11}|$  et  $|TF_{2|11}|$  pour différentes valeurs de  $\lambda$ , une ferrite 3F3 et un transformateur à 6 spires entre 300kHz et 30MHz

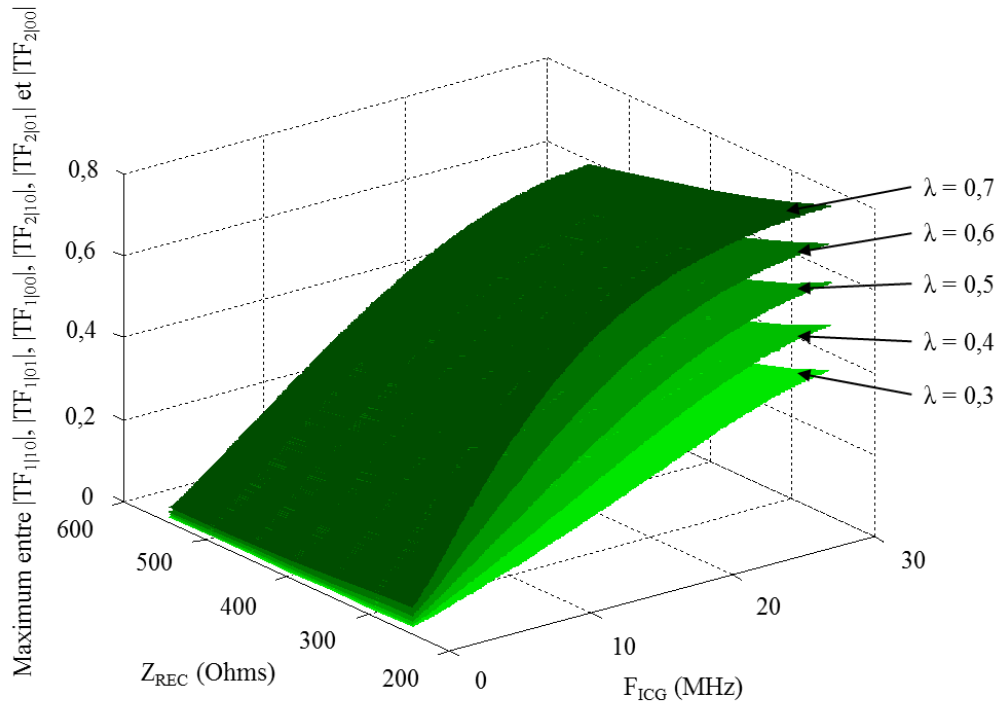


Figure 52 - Valeur maximale entre  $|TF_{110}|$ ,  $|TF_{101}|$ ,  $|TF_{100}|$ ,  $|TF_{210}|$ ,  $|TF_{201}|$  et  $|TF_{200}|$  pour différentes valeurs de  $\lambda$ , une ferrite 3F3 et un transformateur à 6 spires entre 300kHz et 30MHz

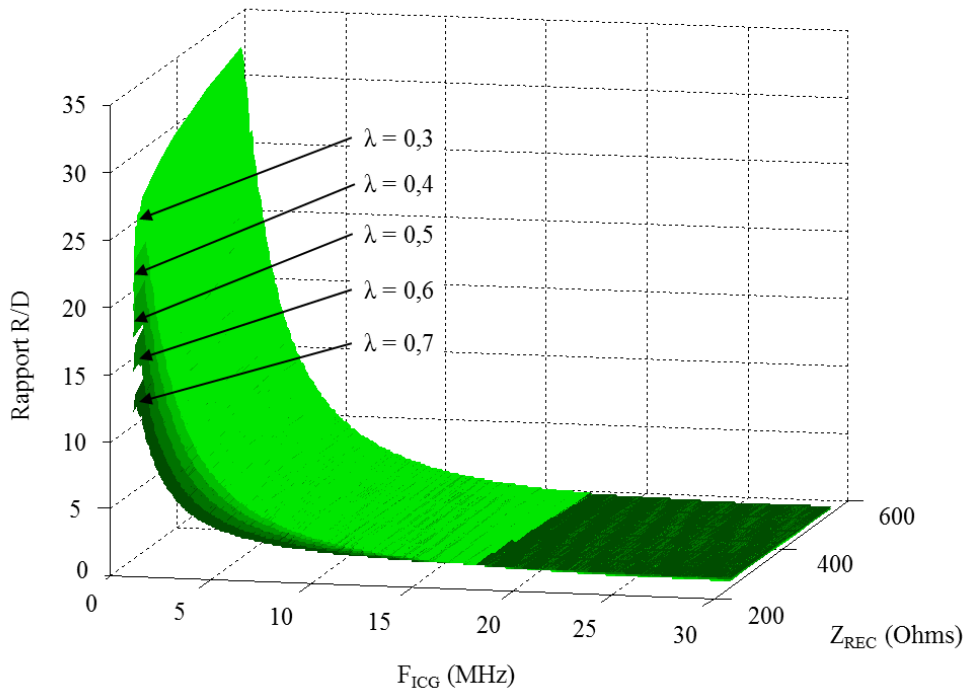


Figure 53 – Rapport R/D pour différentes valeurs de  $\lambda$ , une ferrite 3F3 et un transformateur à 6 spires par enroulement entre 300kHz et 30MHz

### 3.2 L'impact du matériau ferrimagnétique

La ferrite constitue le circuit magnétique du transformateur planar. Elle peut être constituée de divers matériaux ferrimagnétiques. Ses dimensions géométriques imposées par les contraintes d'intégration et d'isolement restreignent le choix du matériau ferrimagnétique au 3F3 et au 3F4. La fabrication de ferrites sur-mesure à partir d'un matériau spécifique n'a pas été envisagée pour ce projet. La Figure 54 illustre les différences de rapport R/D pour un transformateur dont le circuit magnétique est réalisé avec des ferrites 3F3 ou 3F4 et dont les enroulements primaire et secondaire sont constitués de six spires. Le tracé du rapport R/D est effectué pour différentes valeurs de  $Z_{REC}$  et pour une gamme de fréquences allant de 300kHz à 30MHz. La valeur de  $\lambda$  est de 0,5. Pour les fréquences basses on observe que le rapport R/D est plus élevé avec du 3F3 qu'avec du 3F4.

La Figure 55 renseigne sur la valeur minimale entre  $|TF_{1|11}|$  et  $|TF_{2|11}|$  lorsque le canal de communication est dans un état récessif. La Figure 56 renseigne sur la valeur maximale entre  $|TF_{1|10}|$ ,  $|TF_{1|01}|$ ,  $|TF_{1|00}|$ ,  $|TF_{2|10}|$ ,  $|TF_{2|01}|$  et  $|TF_{2|00}|$  lorsque le canal de communication est en configuration dominante. Bien que la différence entre les deux matériaux ne soit pas significative pour les fréquences de travail envisagées, dans le jeu de paramètres final nous retiendrons le matériau 3F4.

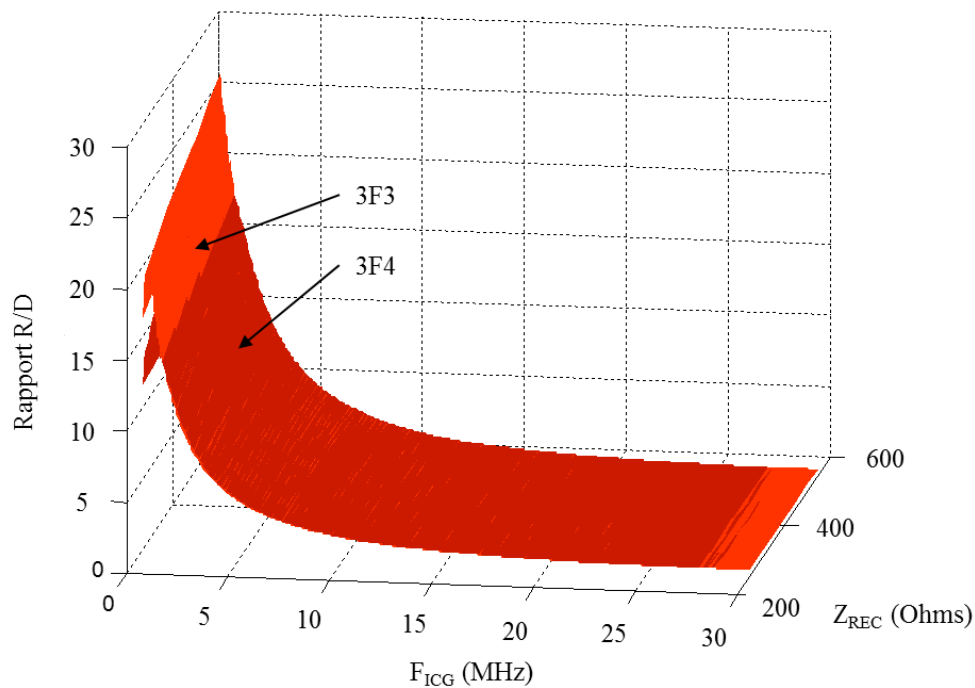


Figure 54 – Rapport R/D pour des ferrites en 3F3 ou 3F4 pour des enroulements de 6 spires et  $\lambda = 0,5$  entre 300kHz et 30MHz

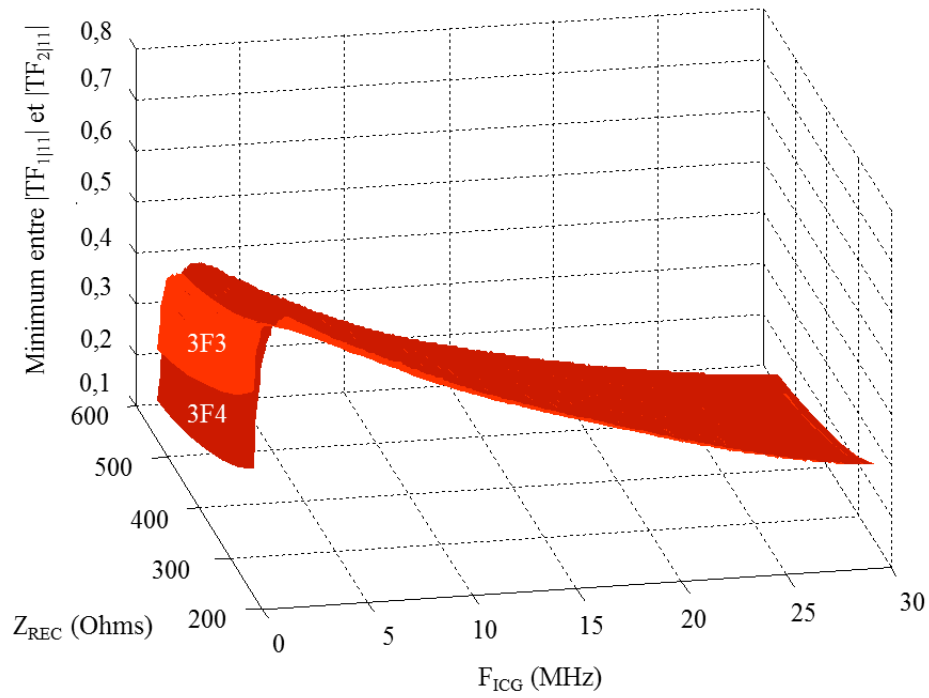


Figure 55 – Valeur minimale entre  $|TF_{111}|$  et  $|TF_{211}|$  pour des ferrites en 3F3 ou 3F4 pour des enroulements de 6 spires et  $\lambda = 0,5$  entre 300kHz et 30MHz

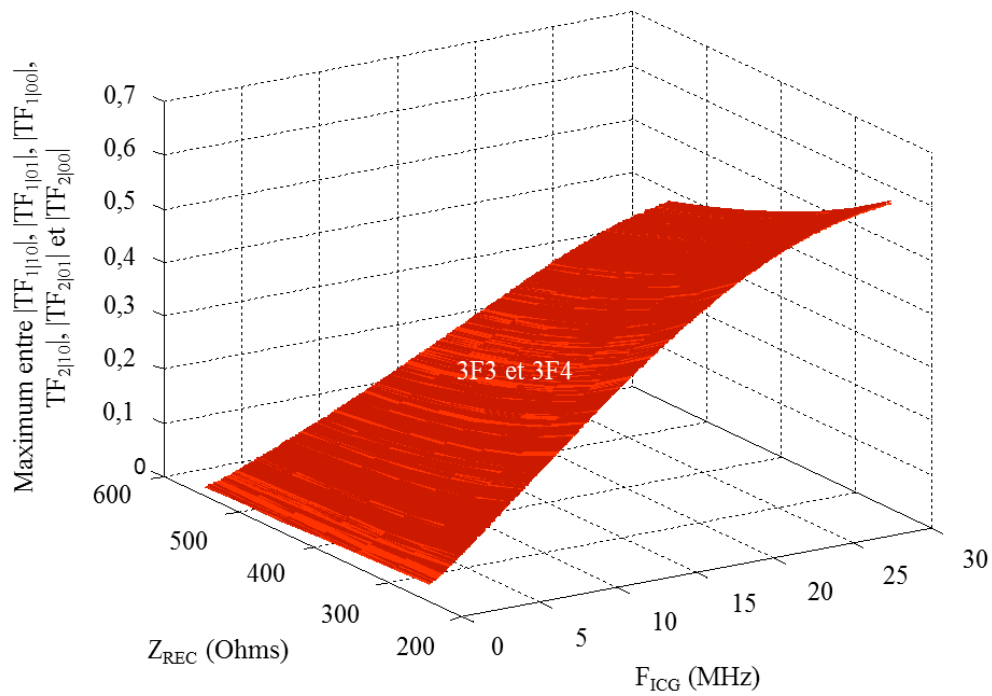


Figure 56 – Valeur maximale entre  $|TF_{110}|$ ,  $|TF_{101}|$ ,  $|TF_{100}|$ ,  $|TF_{210}|$ ,  $|TF_{201}|$  et  $|TF_{200}|$  pour des ferrites en 3F3 ou 3F4 pour des enroulements de 6 spires et  $\lambda = 0,5$  entre 300kHz et 30MHz

### 3.3 Impact du nombre de spires du transformateur

Le nombre maximal de spires formant les enroulements primaire et secondaire est limité par des considérations géométriques et d'isolement électrique, tout comme pour le transformateur d'impulsions de la fonction driver. Le canal de communication étant bidirectionnel, il semblait intéressant que les transformateurs de communication aient un rapport de transformation unitaire. Ainsi, les enroulements primaire et secondaire ont le même nombre de spires. Plusieurs transformateurs dont les enroulements sont constitués de trois, quatre, cinq et six spires ont été réalisés. Ils sont illustrés à la Figure 57.

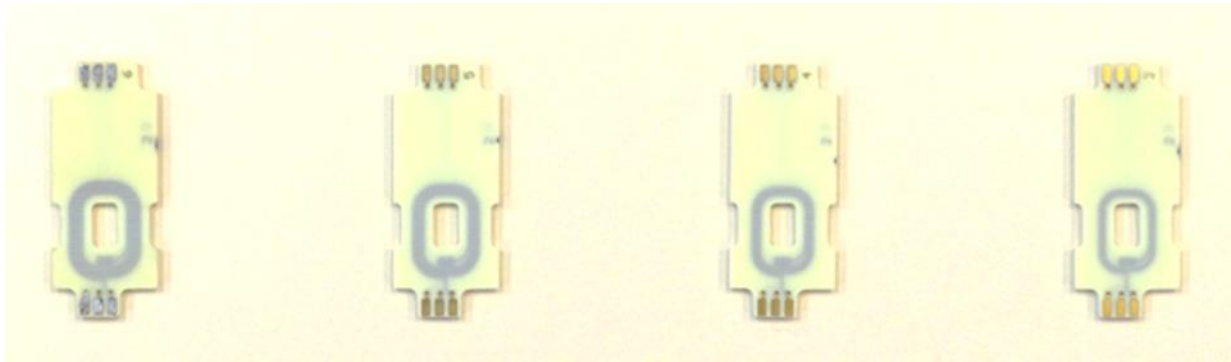


Figure 57 – Transformateurs planar à différents nombres de spires par ordre décroissant de nombre de spires de gauche à droite

Les graphes de la Figure 58 et de la Figure 59 renseignent sur les modules des fonctions de transfert, respectivement pour un état récessif et un état dominant du canal de communication, pour des transformateurs aux enroulements composés de trois, quatre, cinq et six spires. La gamme de fréquences considérée va de 300kHz à 30MHz, les valeurs de  $Z_{REC}$  sont comprises entre  $470\Omega$  et  $510\Omega$  et la ferrite du transformateur est en 3F4.

Pour une configuration récessive du bus de communication on constate que pour les fréquences basses considérées, plus le nombre de spires augmente et plus la valeur minimale entre  $|TF_{1|11}|$  et  $|TF_{2|11}|$  augmente également. Cela est un atout puisque l'amplitude de la porteuse pour un état récessif du canal de communication est alors maximale. A partir d'une fréquence située autour de 7MHz ce sont les transformateurs ayant des enroulements à faible nombre de spires qui présentent les plus fortes valeurs entre  $|TF_{1|11}|$  et  $|TF_{2|11}|$ . A partir de cette fréquence il est donc plus avantageux de retenir un transformateur constitué d'enroulements de trois spires.

De plus, pour un état dominant du canal de communication, plus ce nombre de spires est faible et plus la valeur maximale entre  $|TF_{1|10}|$ ,  $|TF_{1|01}|$ ,  $|TF_{1|00}|$ ,  $|TF_{2|10}|$ ,  $|TF_{2|01}|$  et  $|TF_{2|00}|$  diminue. Cela est un avantage car l'état dominant est caractérisé par une amplitude de porteuse faible sur le canal de communication.

Les graphes présentés à la Figure 60 confirment que pour les fréquences de travail envisagées il est plus intéressant de retenir des transformateurs dont les enroulements sont constitués de trois spires. Le rapport R/D est plus élevé, ce qui traduit une plus grande facilité de démodulation.

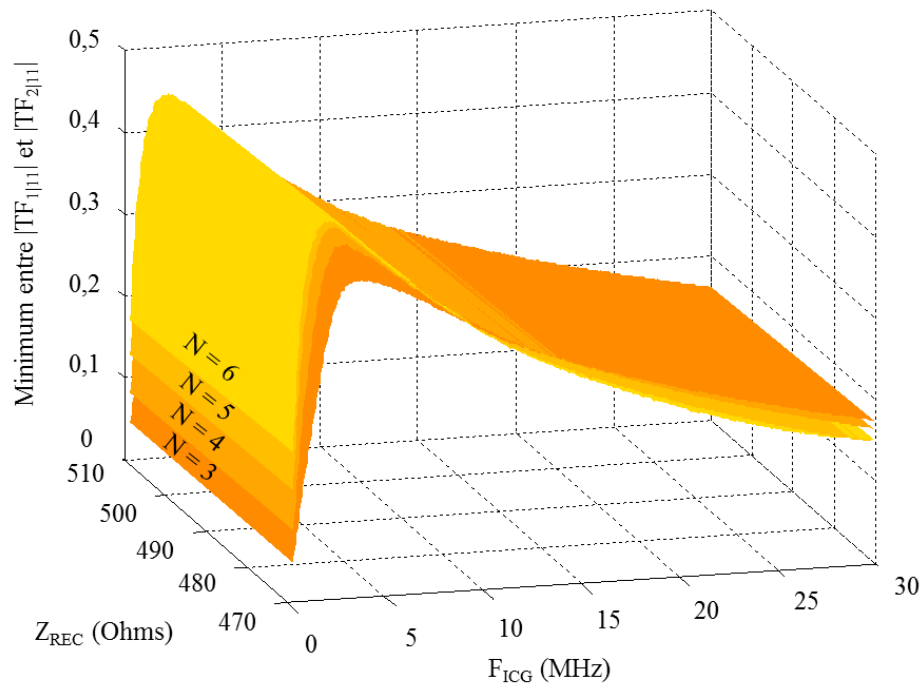


Figure 58 - Valeur minimale entre  $|TF_{1|11}|$  et  $|TF_{2|11}|$  pour des transformateurs aux enroulements composés de 3, 4, 5 et 6 spires, une ferrite en 3F4 et  $\lambda = 0,5$  entre 300kHz et 30MHz



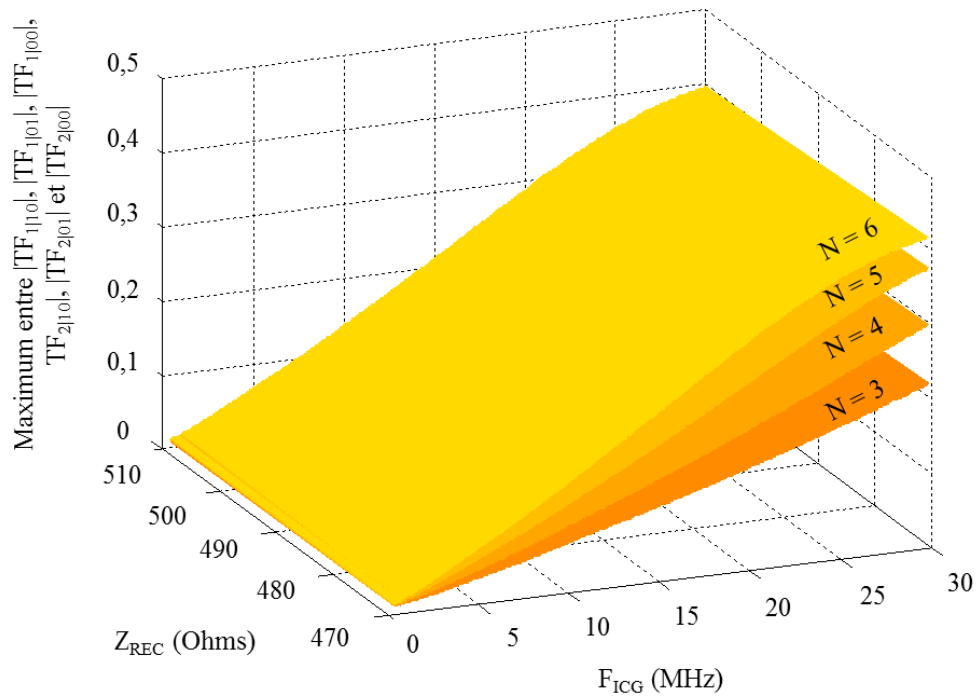


Figure 59 - Valeur maximale entre  $|TF_{1|10}|$ ,  $|TF_{1|01}|$ ,  $|TF_{1|00}|$ ,  $|TF_{2|10}|$ ,  $|TF_{2|01}|$  et  $|TF_{2|00}|$  pour des transformateurs aux enroulements composés de 3, 4, 5 et 6 spires, une ferrite en 3F4 et  $\lambda = 0,5$  entre 300kHz et 30MHz

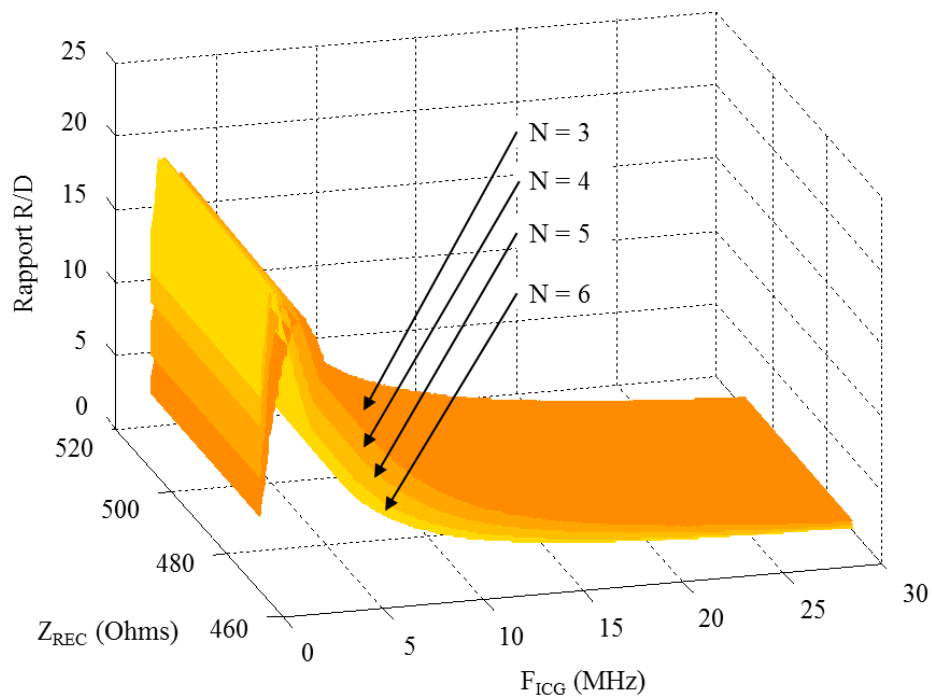


Figure 60 – Rapport R/D entre 300kHz et 30MHz pour des transformateurs aux enroulements composés de 3, 4, 5 et 6 spires, une ferrite en 3F4 et  $\lambda = 0,5$

### 3.4 Fonctions de transfert de la solution retenue

L'étude de l'influence de tous ces paramètres a abouti à la détermination d'un jeu de paramètres aux caractéristiques optimales pour le système de communication. A titre d'exemple, trois jeux de paramètres sont présentés au Tableau 5.

Tableau 5 – Trois jeux de paramètres possibles

Fréquence de la porteuse (MHz)	$Z_{REC}$ ( $\Omega$ )	$\lambda$	Type de matériau	Nb spires	Minimum des $ TF_{k 11} $ (état récessif)	Maximum parmi $ TF_{k 00} $ , $ TF_{k 01} $ , $ TF_{k 10} $ (état dominant)	R/D
10	390	0,5	3F4	3	0,3594	0,0810	4,4398
10	470	0,4	3F4	3	0,2342	0,0453	5,1656
<b>10</b>	<b>470</b>	<b>0,5</b>	<b>3F4</b>	<b>3</b>	<b>0,3166</b>	<b>0,0675</b>	<b>4,6901</b>

Le jeu de paramètres retenu est constitué d'un transformateur dont les enroulements sont composés de trois spires et dont le circuit magnétique est composé d'une ferrite constituée de matériau 3F4. Les impédances  $Z_{REC}$  valent  $470\Omega$  et l'impédance  $Z_{ICG}$  est égale à  $235\Omega$ . Les fonctions de transfert tracées à la Figure 61 prennent en compte les imperfections des composants puisque les caractérisations des composants sont issues de mesures.

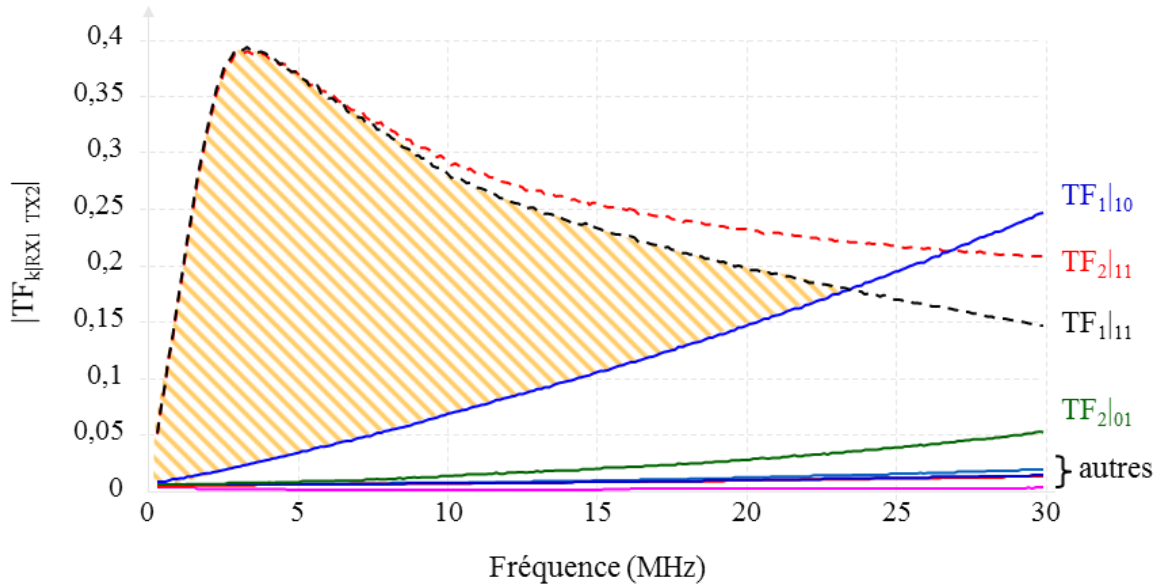


Figure 61 – Fonctions de transfert simulées avec les modèles de composants obtenus à partir des mesures expérimentales pour un transformateur composé d’enroulements de 3 spires, une ferrite en 3F4,  $\lambda = 0,5$  et  $Z_{REC} = 470\Omega$  (jeu de paramètres retenu) entre 300kHz et 30MHz.

Au regard du paramètre R/D, les simulations donnent une fréquence optimale de porteuse qui avoisine les 3,5MHz. Cependant, le choix d’une fréquence de porteuse égale à 3,5MHz limiterait le débit de transmission des données. En effet, pour faciliter la démodulation des données, il est confortable d’avoir au moins dix périodes de la porteuse durant la durée d’un bit. Ainsi, le débit serait limité à 350kbps. La fréquence de 10MHz a été retenue pour notre application. A cette fréquence il est encore aisé de distinguer les configurations récessives des configurations dominantes. Cela rend possible l’augmentation sensible de la vitesse de transmission des données jusqu’à 1Mbps.

La section suivante aborde des considérations technologiques et des aspects de mise en œuvre du prototype de la solution CAN-ISO.

## 4 Réalisation et aspects technologiques

Le prototype de la solution CAN-ISO est illustré à la Figure 62. Le transformateur assurant l'isolation galvanique et donc la séparation entre le primaire et le secondaire est repéré en rouge. De chaque côté du transformateur on retrouve les VTI et les démodulateurs. Ces deux fonctions sont traitées dans cette partie via l'analyse de circuits électroniques. Au primaire, le VTI et le démodulateur sont raccordés à une interface de ligne. Au secondaire, le VTI et le démodulateur sont raccordés au microcontrôleur. Le choix du microcontrôleur s'est porté sur un SAMC21 qui présente la particularité de gérer le protocole CAN et d'être équipé d'un nombre de ports d'entrée suffisant pour notre application.

Le générateur de porteuse implémenté sur la solution CAN-ISO délivre un signal quasi sinusoïdal au primaire du transformateur. Lors de la modélisation de la solution CAN-ISO, nous avons considéré une porteuse sinusoïdale. Comme nous le constaterons dans la troisième partie de cette section, cet aspect n'a qu'un très faible impact sur la qualité de la transmission.

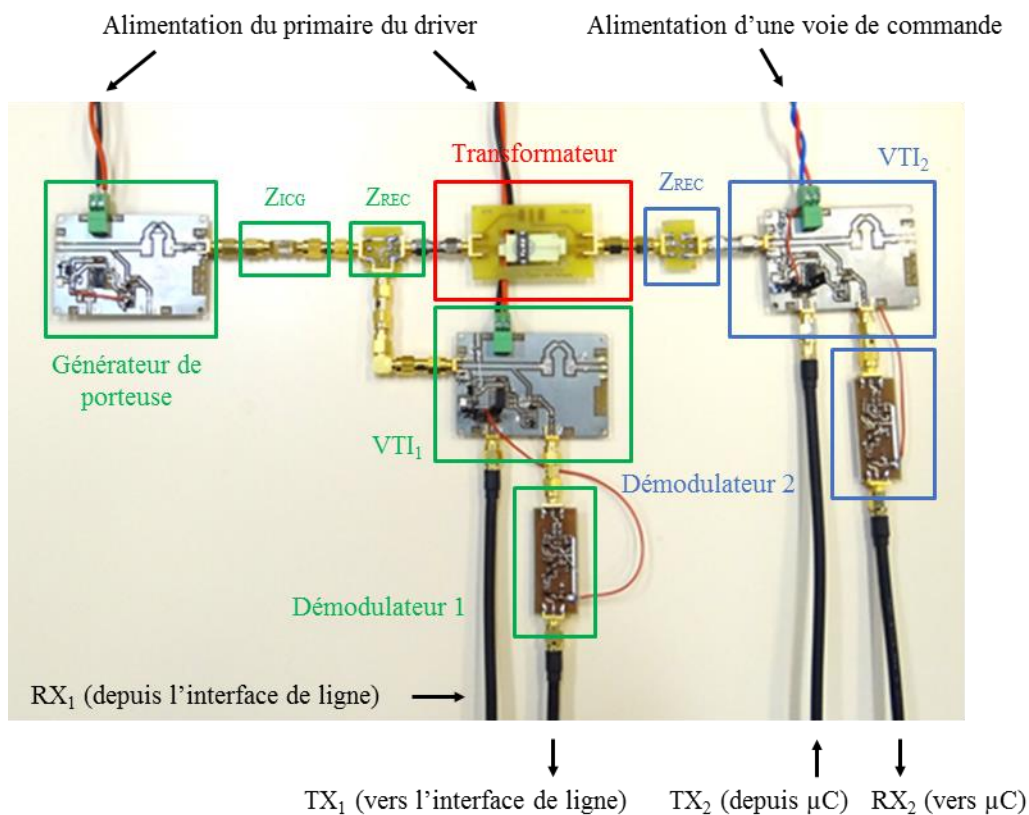


Figure 62 – Prototype de la solution CAN-ISO

## 4.1 Architecture du VTI

Chaque VTI est équipé de deux transistors MOSFET câblés avec leurs sources communes et leurs grilles communes. La Figure 63 concerne le VTI<sub>2</sub> (la structure du VTI<sub>1</sub> est identique). Elle récapitule les quatre phases de fonctionnement pouvant survenir. Le signal de la porteuse est appliqué entre les deux drains des transistors et le potentiel électrique présent sur la grille détermine si l'impédance présentée par le VTI correspond à  $Z_{REC}$  ou à  $Z_{DOM}$ .

Le cas de la Figure 63 a) correspond au pincement de l'alternance positive de la porteuse. Le potentiel appliqué sur les grilles des transistors  $Q_1$  et  $Q_2$  est  $V_{CC}$ . Cette condition couplée à une alternance positive de la porteuse commande le transistor  $Q_1$  à l'amorçage et la diode  $D_2$  est passante.

Dans le cas b), le potentiel  $V_{CC}$  est appliqué sur les grilles des transistors et une alternance négative de la porteuse est présente entre leurs deux drains. La diode  $D_1$  et le transistor  $Q_2$  sont passants à leur tour. En revanche, lorsque le potentiel sur les grilles des transistors  $Q_1$  et  $Q_2$  est de 0V, aucun des quatre interrupteurs ne conduit, que cela soit durant l'alternance positive ou l'alternance négative de la porteuse. Ces cas sont représentés aux points c) et d) de la Figure 63.

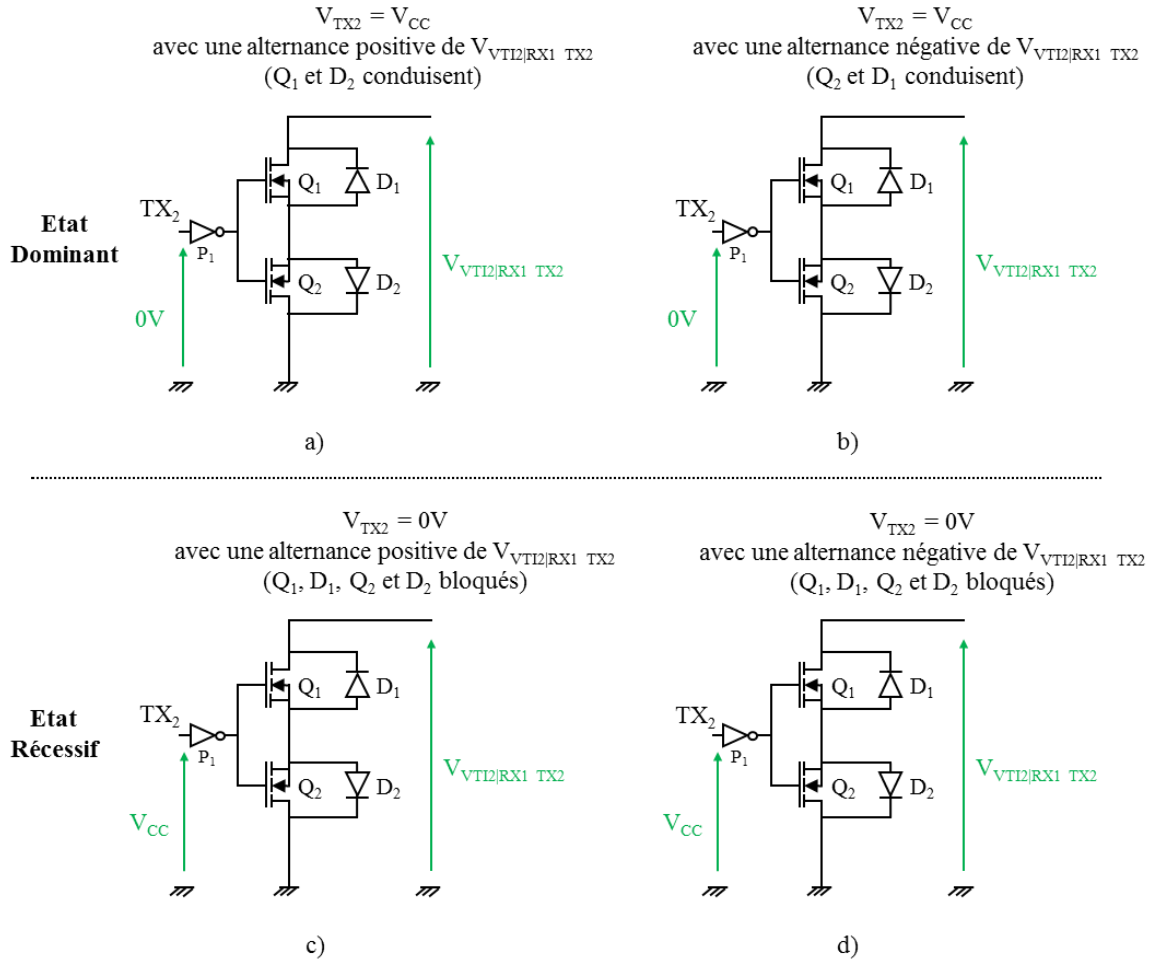


Figure 63 – Les quatre phases de fonctionnement pouvant survenir au cours d’une transmission. Les cas a) et b) correspondent à une impédance  $Z_{DOM2}$  du  $V_{TI2}$ . Les cas c) et d) correspondent à une impédance  $Z_{REC2}$  du  $V_{TI2}$

La limite de cette architecture concerne l’amplitude maximale que la porteuse peut présenter. En effet, l’analyse théorique du cas de la Figure 63 d) montre que si l’amplitude négative dépasse la somme de la tension aux bornes de la diode  $D_1$  et de la tension seuil du transistor  $Q_2$  (notée  $V_{TH-Q2}$ ) alors la porteuse est écrêtée même si le potentiel sur les grilles vaut 0V. Pour pallier ce problème, le potentiel du drain du transistor  $Q_2$  a été rehaussé d’une tension  $V_{OFFSET}$  de 2,5V, comme indiqué à la Figure 64.

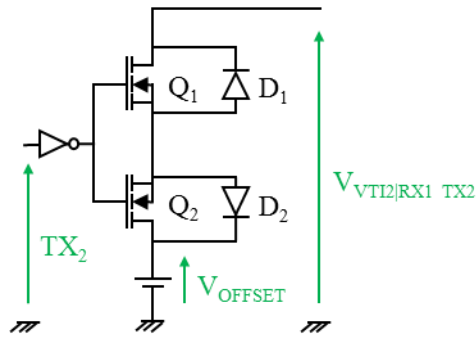


Figure 64 – Interrupteur bidirectionnel formé par les deux transistors MOSFET servant à la modulation d'impédance du canal de communication. Le potentiel électrique du drain de  $Q_2$  est réhaussé de 2,5V

## 4.2 Architecture du démodulateur

Lors de la modélisation de la solution CAN-ISO nous avons tenu compte de l'influence du démodulateur via la mesure de son impédance d'entrée sur l'ensemble des fréquences considérées. Tout comme pour le VTI, la notion de coût financier des solutions proposées doit être prise en compte. Quatre architectures de démodulateurs sont présentées dans cette partie. L'impédance d'entrée du démodulateur et sa rapidité de démodulation sont les deux critères d'évaluation de leurs performances. En effet, la rapidité du démodulateur influe sur le débit maximal du système de communication. Quant à l'impédance d'entrée, elle doit être la plus élevée possible pour ne pas atténuer le niveau de la porteuse lorsque le canal de communication est dans une configuration récessive.

### 4.2.1 Démodulateur mono alternance

Le schéma de la solution de démodulateur mono alternance est présenté à la Figure 65. Lorsque le canal de communication est dans une configuration dominante ou lors d'une alternance négative de la porteuse, lorsque le canal est dans une configuration récessive, le transistor  $Q_2$  est bloqué. Le condensateur  $C_2$  se charge alors par le générateur de courant formé par le transistor  $Q_1$ , la diode  $D_1$  et les résistances  $R_1$  et  $R_2$ . Un niveau haut est donc présent en entrée de la porte  $P_1$  qui se traduit par un niveau bas sur sa sortie. En revanche, une alternance positive de la porteuse lors d'une configuration récessive du canal de communication provoque la mise en conduction du transistor  $Q_2$ . Le condensateur  $C_2$  se décharge via le transistor  $Q_2$  et la sortie de la porte  $P_1$  bascule au niveau haut. Tant que l'alternance positive perdure, le transistor  $Q_2$  reste passant. Le niveau de

tension en entrée de la porte  $P_1$  est alors maintenu en dessous de son seuil de basculement et sa sortie reste au niveau haut. S'il est simple de le mettre en œuvre, le démodulateur mono alternance a pour point faible le délai de démodulation de l'information.

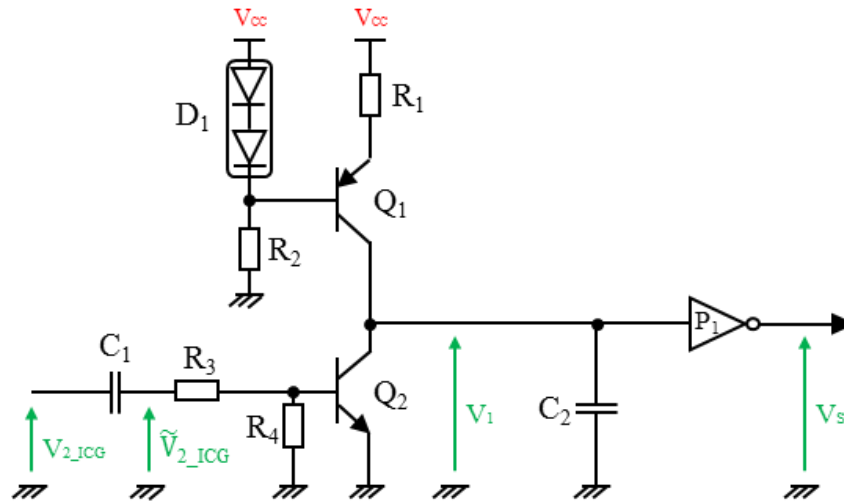


Figure 65 - Schéma du démodulateur mono alternance

## 4.2.2 Démodulateurs double alternance

### 4.2.2.1 Structure commune aux démodulateurs double alternance

Les architectures de démodulateurs double alternance proposées sont composées d'un étage d'entrée basé sur l'utilisation d'un transistor bipolaire PNP et d'un transistor bipolaire NPN, comme indiqué à la Figure 66 a). Les condensateurs  $C_1$  et  $C_2$  éliminent la composante continue autour de laquelle la porteuse est centrée lorsqu'elle arrive en entrée du démodulateur. La résistance  $R_3$  polarise la base du transistor  $Q_1$ . Au point de polarisation, la base de  $Q_1$  est au potentiel  $V_{CC}$ . Dans le cas d'un état dominant, la composante alternative de la  $V_{2\_ICG}$ , notée  $\tilde{V}_{2\_ICG}$ , présente une amplitude minimale et le transistor  $Q_1$  est toujours bloqué. La tension  $V_1$  est alors nulle. Dans le cas d'un état récessif,  $\tilde{V}_{2\_ICG}$  présente une amplitude maximale. Lors de l'alternance positive,  $Q_1$  reste bloqué. Lors de l'alternance négative,  $Q_1$  devient passant et la tension  $V_1$  bascule à  $V_{CC}$ .



La résistance  $R_4$  polarise la base du transistor  $Q_2$ . Au point de polarisation, la base de  $Q_2$  est au potentiel 0V. Dans le cas d'un état dominant, la tension  $\tilde{V}_{2\_ICG}$  présente une amplitude minimale et le transistor  $Q_2$  est toujours bloqué. La tension  $V_2$  est alors au potentiel  $V_{CC}$ . Dans le cas d'un état récessif, la tension  $\tilde{V}_{2\_ICG}$  présente une amplitude maximale. Lors de l'alternance négative,  $Q_2$  reste bloqué. Lors de l'alternance positive,  $Q_2$  devient passant et la tension  $V_2$  bascule à  $V_{CC}$ .

Les résistances  $R_1$  et  $R_2$  limitent les courants de base des deux transistors  $Q_1$  et  $Q_2$  et les résistances  $R_5$  et  $R_6$  fixent les courants de collecteur des deux transistors. En pratique, les fronts des tensions  $V_1$  et  $V_2$  n'ont pas lieu exactement en même temps, notamment en raison de la dissymétrie entre les transistors PNP et NPN et des seuils de conduction des jonctions base-émetteur de chaque transistor.

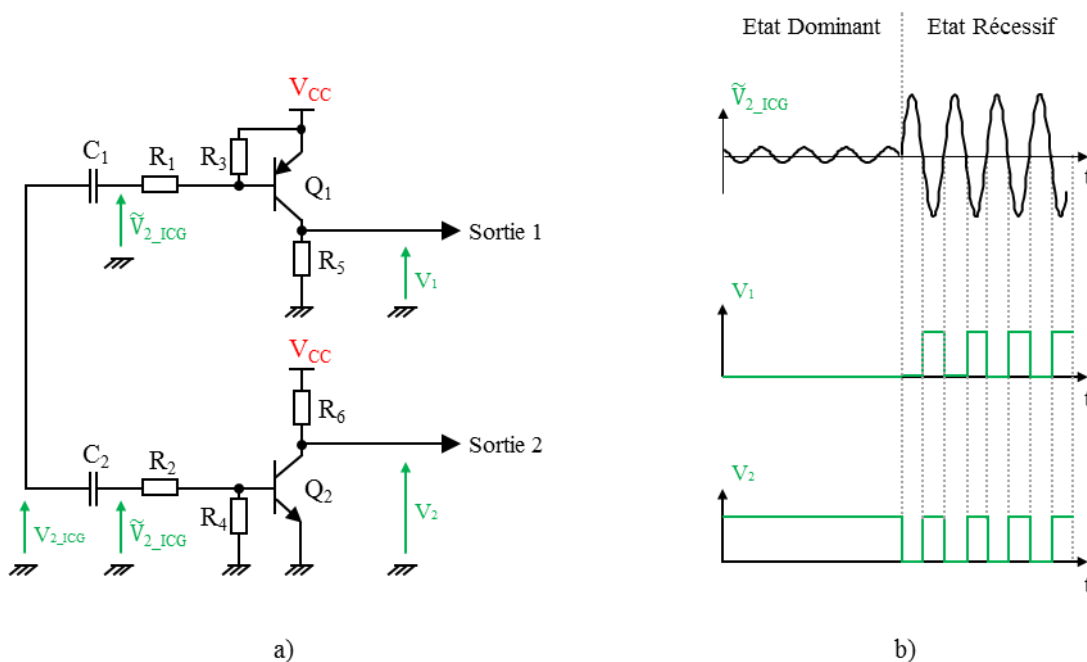


Figure 66 – Etage d'entrée du démodulateur a), formes d'ondes associées b)



### 4.2.2.3 Démodulateur double alternance à porte « OU exclusif »

La solution de démodulateur double alternance à porte « OU exclusif » a été retenue pour la solution CAN-ISO. Son schéma est illustré à la Figure 68.

Les signaux  $V_1$  et  $V_2$  de l'étage d'entrée sont appliqués sur les deux entrées de la porte « OU exclusif ». Lorsque le bus de communication est dans une configuration dominante, la tension  $V_1$  est nulle, la tension  $V_2$  est à  $V_{CC}$  et la sortie la porte « OU exclusif » est au niveau haut. La sortie de la porte inverseur  $P_1$  est donc au niveau bas. Lors d'une configuration récessive du canal de communication, en considérant les signaux théoriques de la Figure 66 b), la sortie de la porte « OU exclusif » est constamment au niveau bas et donc la sortie de la porte inverseur  $P_1$  au niveau haut. Cependant, les dissymétries entre les transistors PNP ( $Q_1$ ) et NPN ( $Q_2$ ) et les seuils de conduction des jonctions base-émetteur provoquent des impulsions de niveau haut indésirables en sortie de la porte « OU exclusif ». Ce phénomène est illustré par la courbe verte de la Figure 69.

Les pics de tensions que l'on observe proviennent des différences de potentiel entre les tensions d'entrée  $V_1$  et  $V_2$  qui correspondent respectivement aux courbes rouge et verte sur le graphe de la Figure 69. Pour pallier ce phénomène qui entraînerait un basculement intempestif de la sortie de la porte  $P_1$ , un filtrage est mis en œuvre avec les composants  $R_7$ ,  $D_1$  et  $C_3$ . La tension représentée en violet correspond à la tension en entrée de la porte  $P_1$ . Lors d'un état récessif du canal de communication, l'amplitude des niveaux hauts indésirables en entrée de la porte  $P_1$  est atténuée par le filtrage. Le seuil de basculement de la porte n'est ainsi pas atteint. Notons que plus la valeur du condensateur  $C_3$  augmente et plus l'amplitude des impulsions indésirables diminue. Cependant, la rapidité de démodulation diminue également. Il y a donc un compromis à trouver pour le choix de la constante de temps  $R_7 C_3$ . Nous avons retenu  $R_7 = 200\Omega$  et  $C_3 = 100\text{pF}$ . La diode  $D_1$  permet d'accélérer la décharge du condensateur  $C_3$  lorsque la tension  $V_3$  est au niveau bas.

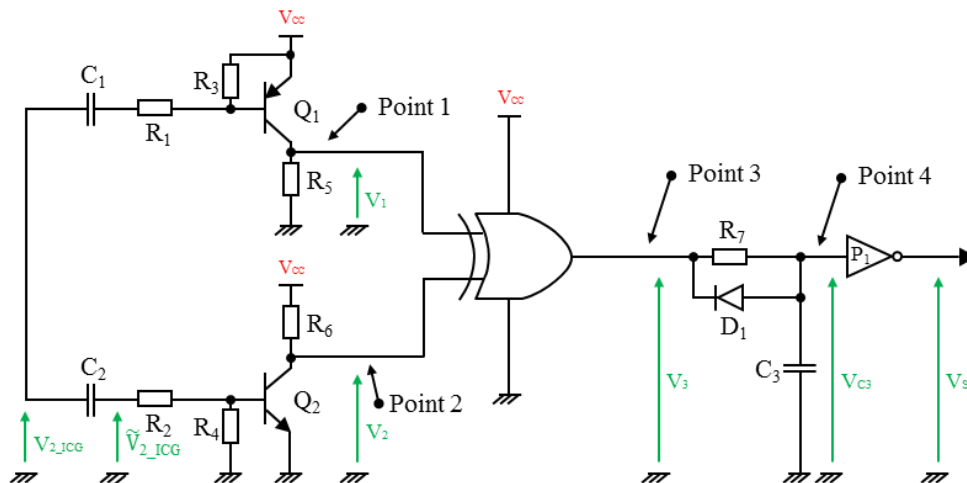


Figure 68 – Schéma du démodulateur double alternance à porte « OU exclusif »

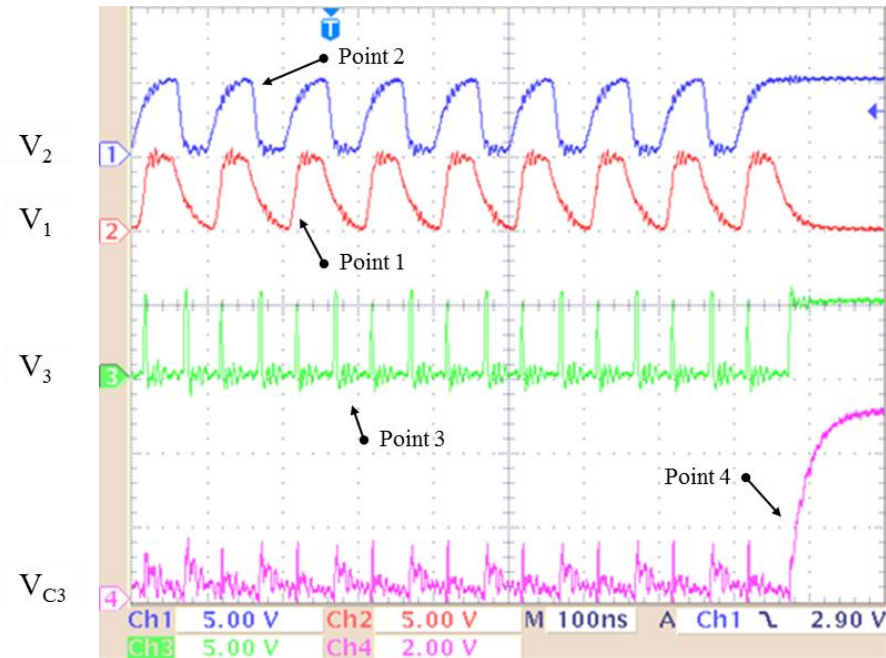


Figure 69 – Relevés des tensions  $V_1$ ,  $V_2$ ,  $V_3$  et  $V_{C3}$

Les tensions  $V_1$  et  $V_2$  ont une fréquence de 10MHz. Leur distorsion observée en comparant au signal quasi sinusoïdal  $V_{2\_ICG}$  en sortie du générateur de porteuse provient de l'influence de l'étage d'entrée du démodulateur, notamment des deux transistors  $Q_1$  et  $Q_2$ . La tension  $V_3$  présente des impulsions indésirables de niveau haut aux alentours du passage par 0V de la composante alternative de la tension  $V_{2\_ICG}$ . Cela s'explique par les dissymétries et les seuils de conduction des jonctions base-émetteur de ces deux transistors. Enfin, l'observation de la courbe de la tension  $V_{C3}$  permet de constater l'efficacité du filtrage mis en place en sortie de la porte « OU exclusif ».

## 5 Conformité des signaux, validation du modèle

Les tests effectués dans cette partie valident le fonctionnement de la solution CAN-ISO. Les relevés qui y sont présentés à la Figure 69 ont été réalisés en l'absence de bruits caractéristiques de l'environnement de travail dans lequel il doit fonctionner. Les tests de robustesse face à la présence des  $dv/dt$  sont présentés au chapitre 4.

Le synoptique de la Figure 70 et celui de la Figure 71 décrivent l'essai expérimental permettant de mesurer les tensions  $V_{VTI_k|RX_1 TX_2}$  dans des configurations dominantes et récessives et de les comparer aux résultats théoriques. Les différentes fonctions présentes dans la solution CAN-ISO ont été réalisées sur des circuits indépendants et assemblés entre eux, comme illustré à la Figure 72. Le transformateur marque la séparation entre les deux parties isolées du système. Ces essais sont réalisés sans les interfaces de ligne et sans les microcontrôleurs. Pour maintenir une configuration récessive au primaire du transformateur, une tension de +5 V est imposée au niveau du  $RX_1$ .

Un générateur de tension carrée est connecté au  $VTI_2$ , via un câble coaxial de faible longueur. Le  $VTI_2$  présente donc alternativement une impédance  $Z_{REC}$  et  $Z_{DOM}$ . Cette configuration correspond à l'émission d'une trame de données du secondaire vers le primaire. La tension  $V_{VTI_1}$  est observée à l'oscilloscope en mode AC et avec une impédance d'entrée de la voie valant  $1M\Omega$ . La liaison entre le circuit et l'oscilloscope est réalisée via un autre câble coaxial de faible longueur. La longueur des deux câbles coaxiaux a été minimisée pour limiter au maximum leur influence sur les mesures. Les relevés des tensions  $V_{VTI_1|11}$  et  $V_{VTI_1|10}$  présentés à la Figure 73 permettent de déterminer les fonctions de transfert expérimentales  $TX_{1|01}$  et  $TX_{1|11}$  qui sont ensuite comparées aux résultats théoriques à la Figure 74. Pour relever les fonctions de transfert  $TX_{2|10}$  et  $TX_{2|11}$ , la même démarche a été mise en œuvre ; le générateur de fonctions a été connecté sur l'entrée du  $VTI_1$  et l'oscilloscope a été déplacé au secondaire du transformateur, comme indiqué au synoptique de la Figure 71.

Les tensions  $V_{VTI_1|11}$  et  $V_{VTI_1|10}$  sont relevées à la Figure 73 pour trois fréquences différentes. Pour la fréquence de 10MHz on constate bien que lorsque le  $VTI_2$  impose un état dominant l'amplitude de la tension  $V_{VTI_1|11}$  est bien supérieure à l'amplitude de la tension  $V_{VTI_1|10}$ . Cela correspond à la notion d'état récessif et d'état dominant sur le canal de communication. La fréquence de 20,3MHz correspond à la fréquence expérimentale qui ne permet plus de différencier l'état récessif de l'état dominant puisque les tensions  $V_{VTI_1|11}$  et  $V_{VTI_1|10}$  présentent les mêmes amplitudes. Cette fréquence constitue la fin théorique de la zone de travail. Enfin, pour la fréquence de 30MHz on observe que l'état dominant se traduit par une tension  $V_{VTI_1|10}$  dont l'amplitude est supérieure à la tension  $V_{VTI_1|11}$ . La représentation de l'état dominant et de l'état récessif s'est donc inversée.

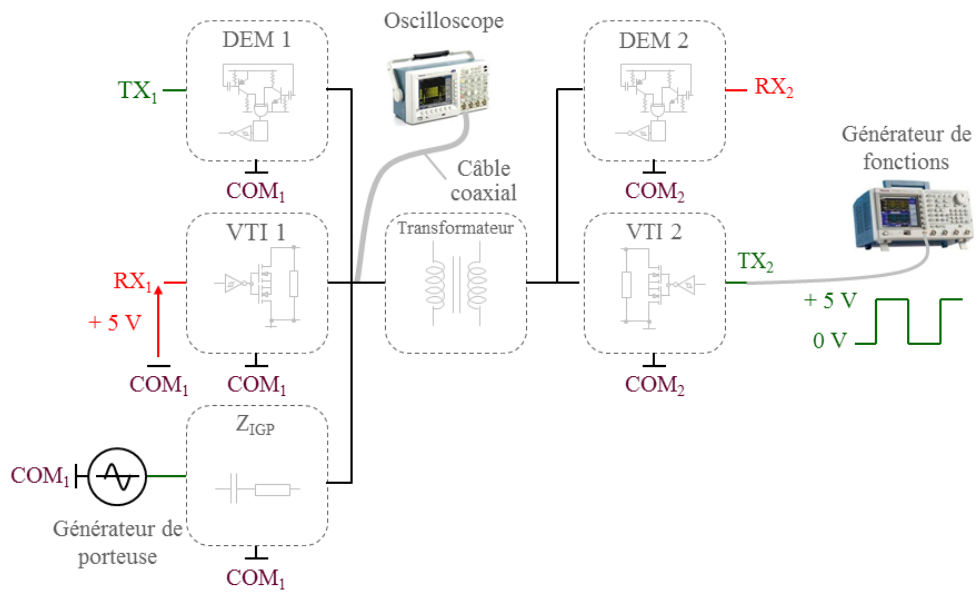


Figure 70 – Synoptique du montage pour les relevés expérimentaux des tensions  $V_{VTI1/11}$  et  $V_{VTI1/10}$

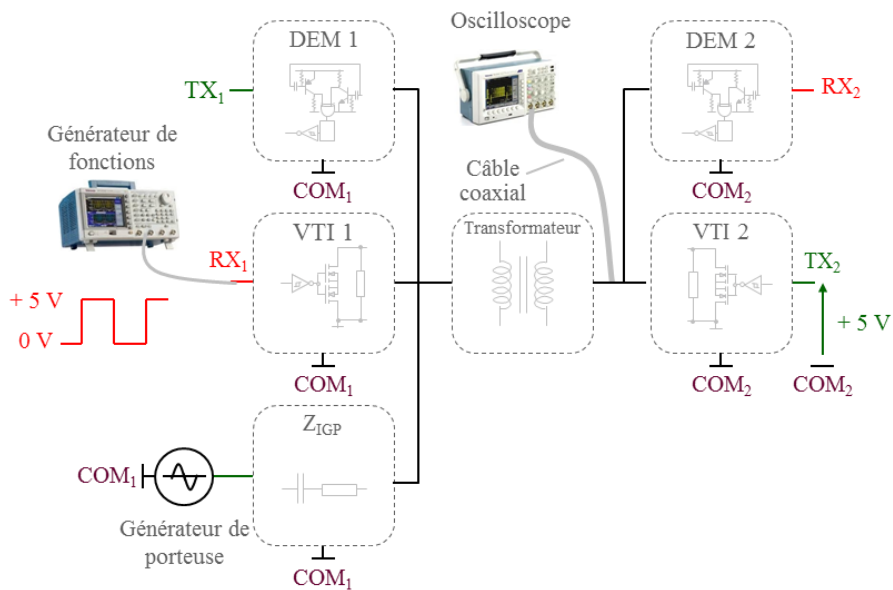


Figure 71 – Synoptique du montage pour les relevés expérimentaux des tensions  $V_{VTI2/11}$  et  $V_{VTI2/01}$

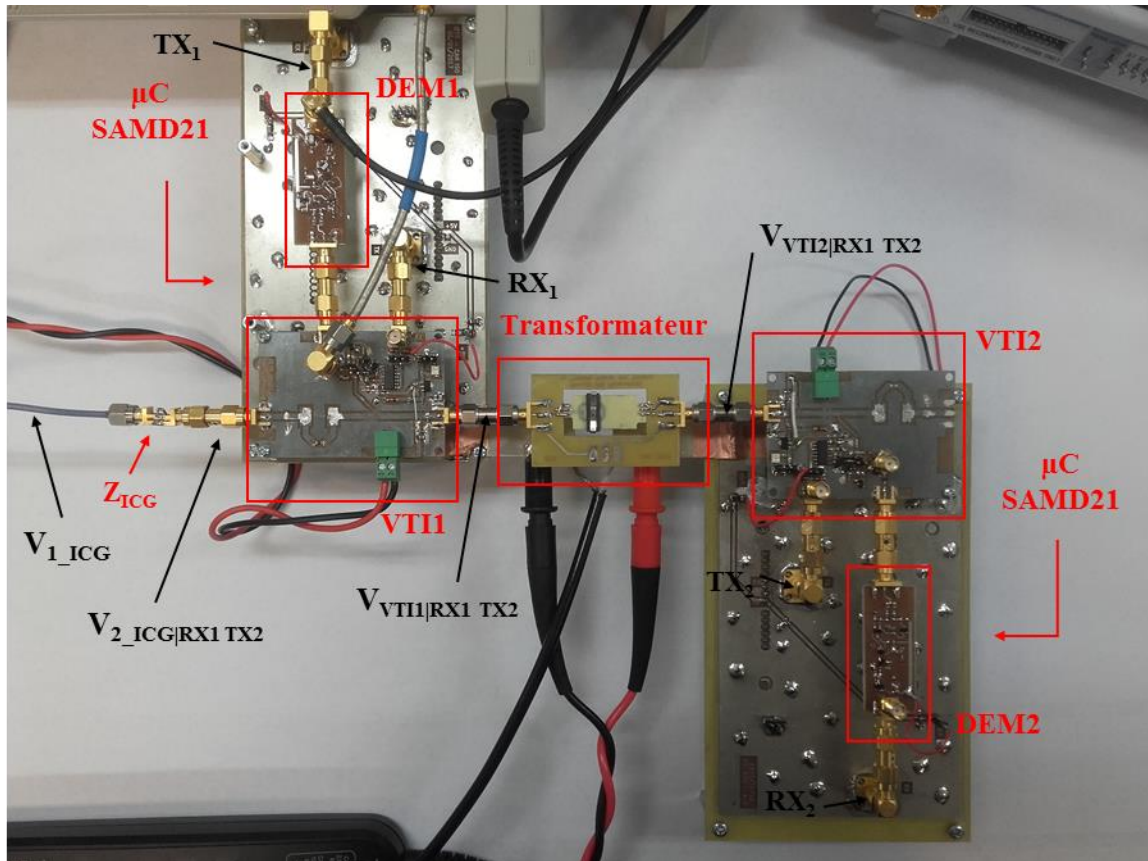


Figure 72 – Photo du montage pour les relevés expérimentaux des tensions  $V_{VTI1|11}$  et  $V_{VTI1|10}$

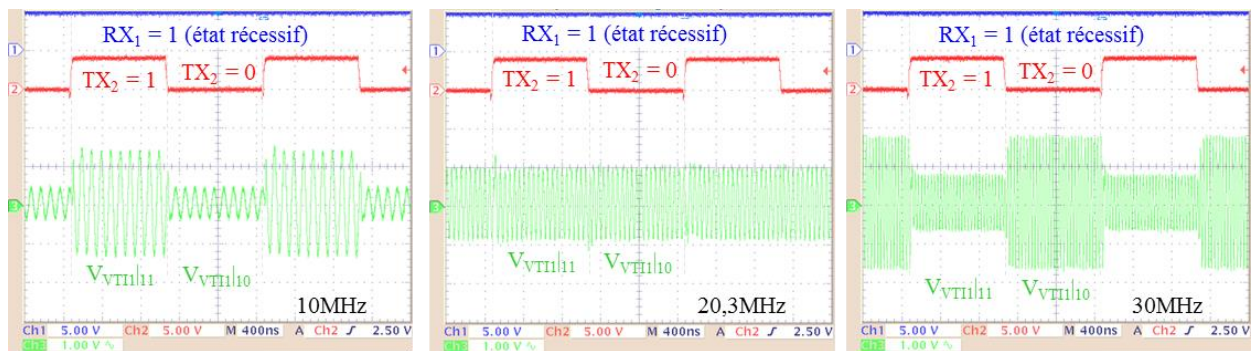


Figure 73 – Relevés des tensions  $V_{VTI1|11}$  et  $V_{VTI1|10}$  pour un état récessif du VTI<sub>1</sub> et des états récessif et dominant du VTI<sub>2</sub> pour 10MHz, 20,3MHz et 30MHz



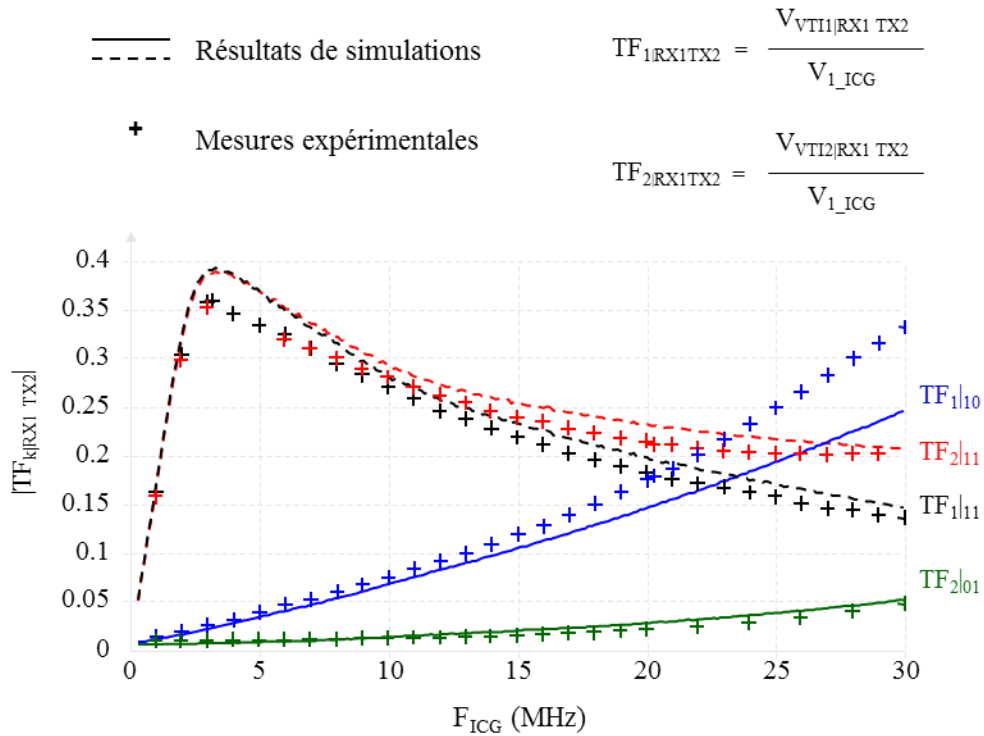


Figure 74 – Comparaison entre les résultats théoriques et les relevés expérimentaux de 300kHz à 30MHz

Les modules théoriques et expérimentaux des deux fonctions de transfert caractérisant l'état récessif ( $TF_{1|11}$  et  $TF_{2|11}$ ) et de deux fonctions de transfert caractérisant l'état dominant ( $TF_{1|10}$  et  $TF_{2|01}$ ) sont comparés à la Figure 74.

Les résultats issus de la simulation et les relevés expérimentaux sont très proches. L'amplitude maximale théorique de la fonction de transfert  $TF_{1|11}$  est légèrement supérieure à celle des mesures. Les fonctions de transfert  $TF_{2|01}$  théoriques et mesurées sont proches mais elles divergent lorsque la fréquence de la porteuse augmente. Les fonctions de transfert  $TF_{1|11}$  et  $TF_{1|10}$  expérimentales se croisent à une fréquence d'environ 20,3MHz tandis qu'en théorie elles se croisent pour une fréquence proche de 23MHz. Les différences que l'on observe entre les résultats de simulation et les relevés expérimentaux sont principalement dues aux câbles coaxiaux utilisés pour effectuer les mesures à l'oscilloscope, ces derniers n'étant pas pris en compte dans le modèle.



La transmission d'une trame de données CAN du secondaire vers le primaire est illustrée à la Figure 75. La fréquence de la porteuse vaut 10MHz. L'amplitude du signal  $V_{VTI_1}$  peut prendre trois valeurs différentes. La plus grande amplitude du signal correspond à l'état récessif du canal de communication. Un état dominant imposé par le  $VTI_1$  correspond à une amplitude moindre. Quand l'état dominant est imposé par le  $VTI_2$ , l'amplitude du signal  $V_{VTI_1|RX_1 TX_2}$  est alors minimale. Cela a lieu pour le bit d'acquittement situé à la fin de la trame. En effet, à cet instant c'est le  $VTI_1$  qui impose un état dominant, le temps d'un bit, pour indiquer que la trame a été correctement reçue.

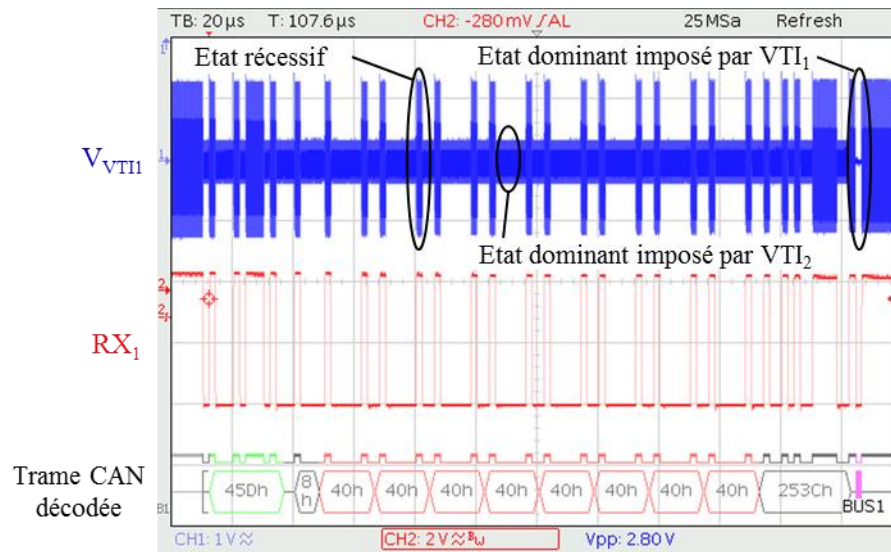


Figure 75 – Relevé d'une trame de données CAN émise par le secondaire et décodée par le primaire. La trame est décodée avec un oscilloscope « ROHDE&SCHWARZ HMO1002 Series »

## Conclusion

La solution de canal de communication isolé appelée « CAN-ISO » a été présentée dans ce chapitre. Une modélisation des différents éléments constitutifs du canal de communication a été nécessaire à l'élaboration de cette solution. L'influence de paramètres comme le matériau ferrimagnétique de la ferrite, les impédances de terminaisons du transformateur ou le nombre de spires des transformateurs a été mise en évidence. Un choix de paramètres paraissant optimal au regard de critères comme la robustesse face aux perturbations, la facilité de démodulation et la vitesse de transmission a été retenu. Des considérations technologiques nécessaires au développement de la solution CAN-ISO ont également été abordées. Enfin, des tests expérimentaux

validant la cohérence entre les résultats théoriques et les résultats expérimentaux ont été présentés. Les tests de robustesse face à la présence de  $dv/dt$  et aux perturbations qu'ils créent n'ont pas été présentés dans ce chapitre. Ils sont abordés au chapitre 4 qui traite des résultats expérimentaux dans le contexte de l'électronique de puissance.



## Chapitre 4 : Partie expérimentale

### Introduction

Dans ce chapitre, les essais qui ont été réalisés au niveau du driver comme au niveau de la solution CAN-ISO sont exposés. Le driver est testé sur deux bancs de tests distincts qui correspondent aux deux premières sections de ce chapitre. La troisième section correspond aux tests de la solution CAN-ISO qui ont été menés dans des conditions similaires à celles d'un convertisseur de puissance pour lequel elle a été conçue.

### 1 Commande rapprochée d'une cellule de commutation

L'essai présenté dans cette section vise à valider le fonctionnement du driver dans l'environnement de l'électronique de puissance. Son synoptique simplifié est décrit à la Figure 76. Un module de MOSFETs SiC de référence CREE « CAS300M12BM2 », en boîtier 62mm, est piloté par le driver développé durant cette thèse. Le semi-conducteur TOP est en permanence commandé au blocage. En revanche, le semi-conducteur BOT est commandé conformément au signal appliqué par le GBF « GX320 » connecté au primaire du driver. Ce signal a une fréquence de 50kHz et un rapport cyclique de 0,5. La charge connectée entre la sortie de la cellule de commutation et la polarité positive du bus DC est de type RL ( $R = 2\Omega$  et  $L = 800\mu\text{H}$ ). La tension de bus DC est de 370V et le courant moyen fourni par l'alimentation est de 41A, soit une puissance active de 15kW. Quatre condensateurs de 47 $\mu\text{F}$  de type FFVI6L0476K et un condensateur de 650 $\mu\text{F}$  de type Unlytic UL30S sont associés au bus barre.

Les grandeurs relevées sont la tension de commande du semi-conducteur de puissance, notée  $V_{GS}$ , la tension présente à ses bornes, notée  $V_{DS}$ , le courant de drain noté  $I_D$  et le courant dans la charge, noté  $I_{CH}$ . La mesure de la tension  $V_{DS}$  est réalisée avec une sonde « Tektro P5205 ». La

mesure du courant  $I_D$  est réalisée avec une sonde Rogowski « 6WT6R » et celle du courant  $I_{CH}$  avec une sonde « TCP303 ». Les photos de la Figure 77 et de la Figure 78 illustrent la mise en place du banc de test.

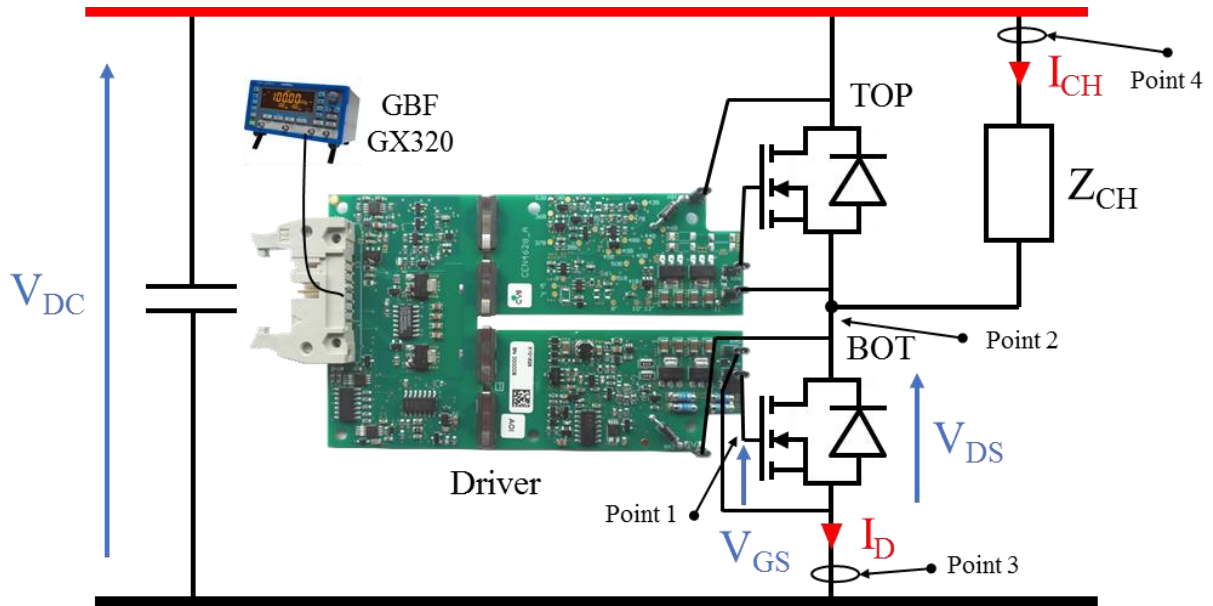


Figure 76 – Synoptique simplifié de l'essai réalisé

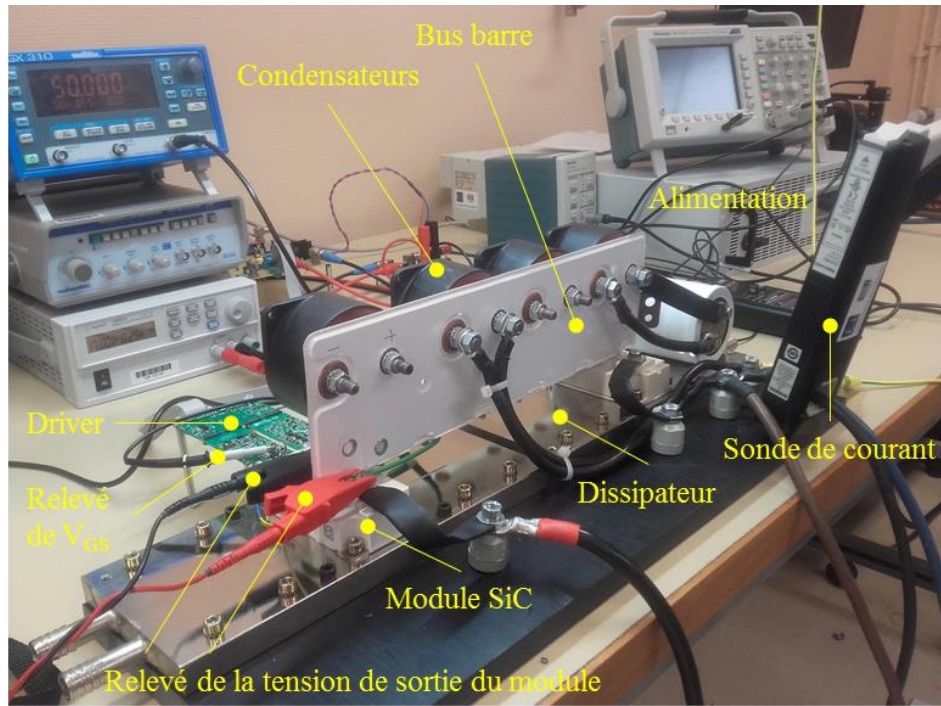


Figure 77 – Banc de test permettant de tester notre driver sur le module SiC CREE « CAS300M12BM2 » sous une tension de bus DC de 370V et une puissance de 15kW

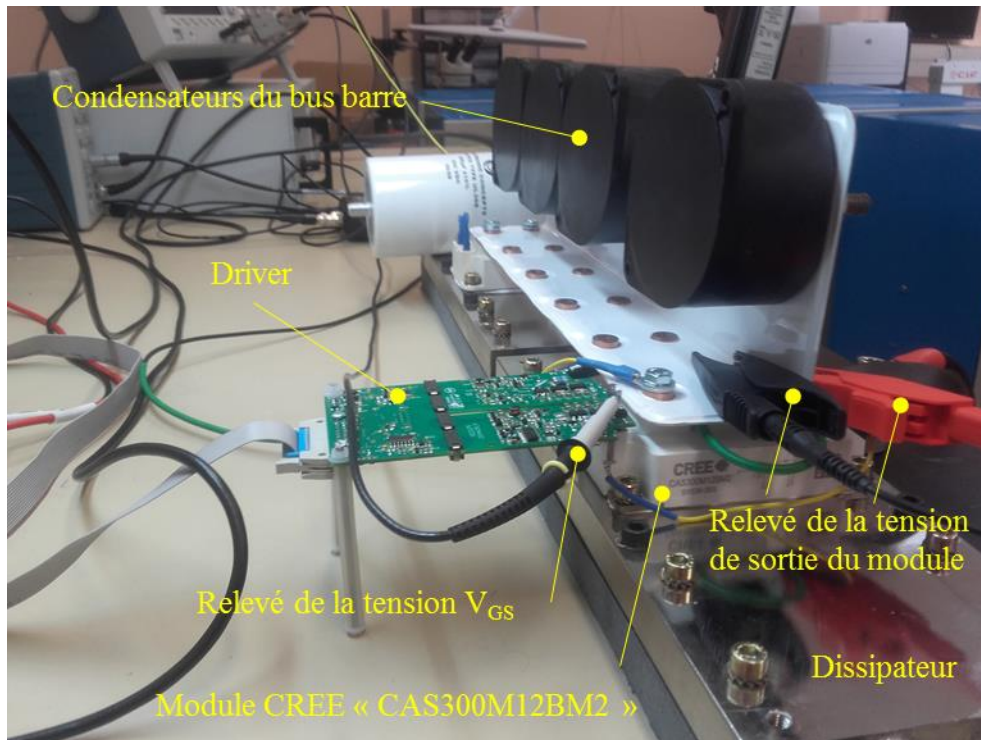


Figure 78 – Banc de test permettant de tester notre driver sur le module SiC CREE « CAS300M12BM2 » sous une tension de bus DC de 370V et une puissance de 15kW

Les formes d'ondes caractéristiques du pilotage du semi-conducteur BOT sont présentées à la Figure 79. La tension  $V_{GS}$  est relevée à la voie 1. Une tension de -5V est appliquée pour commander le semi-conducteur au blocage ( $V_{GS-OFF}$ ) et une tension de +20V pour le commander à l'amorçage ( $V_{GS-ON}$ ). La tension  $V_{DS}$  est relevée à la voie 2. Elle atteint sa valeur maximale de 370V lorsque le semi-conducteur de puissance est commandé au blocage. Lorsqu'il est commandé à l'amorçage elle est alors minimale et liée au produit du courant  $I_D$  par la valeur de la résistance  $R_{DS-ON}$ . La forme d'onde du courant  $I_D$  est présentée à la voie 3 et celle du courant dans la charge à la voie 4. La sonde « TCP 303 » étant réglée sur le calibre 50A/V, la valeur moyenne du courant dans la charge atteint 80A, ce qui correspond à une puissance d'environ 13kW.

Les formes d'ondes de la Figure 80 et de la Figure 81 constituent respectivement un zoom d'une commande à l'amorçage et d'une commande au blocage du semi-conducteur de puissance.

Commutation à l'amorçage (Figure 80) : initialement, la tension  $V_{GS}$  est de -5V, le composant de puissance est bloqué. La tension  $V_{DS}$  est la tension du bus continu et le courant de drain est nul. Lors de la commande à l'amorçage, la tension  $V_{GS}$  augmente pour atteindre sa valeur finale de commande à l'amorçage de +20V. Le plateau Miller est franchi et, une centaine de nanosecondes plus tard, le courant de drain  $I_D$  commence à s'établir et la tension  $V_{DS}$  chute.

Commutation au blocage (Figure 81) : la tension  $V_{GS}$  passe de +20V à -5V. Environ deux cents nanosecondes plus tard, la tension  $V_{DS}$  augmente pour atteindre  $V_{DC}$  puis le courant de drain s'annule.

Les délais lors des commutations à l'amorçage et au blocage sont cohérents par rapport aux informations fournies dans la documentation technique du module « CAS300M12BM2 ». En effet, il y est indiqué que, pour une tension  $V_{DC}$  de 600V, un courant de drain  $I_D$  de 300A, une résistance de grille de  $2,5\Omega$  et des tensions de commande  $V_{GS-ON}$  et  $V_{GS-OFF}$  valant respectivement 20V et -5V, le délai est de 76ns pour un amorçage et de 168ns pour un blocage. Les différences entre ces valeurs et celles relevées expérimentalement proviennent des différences dans les conditions d'essais.



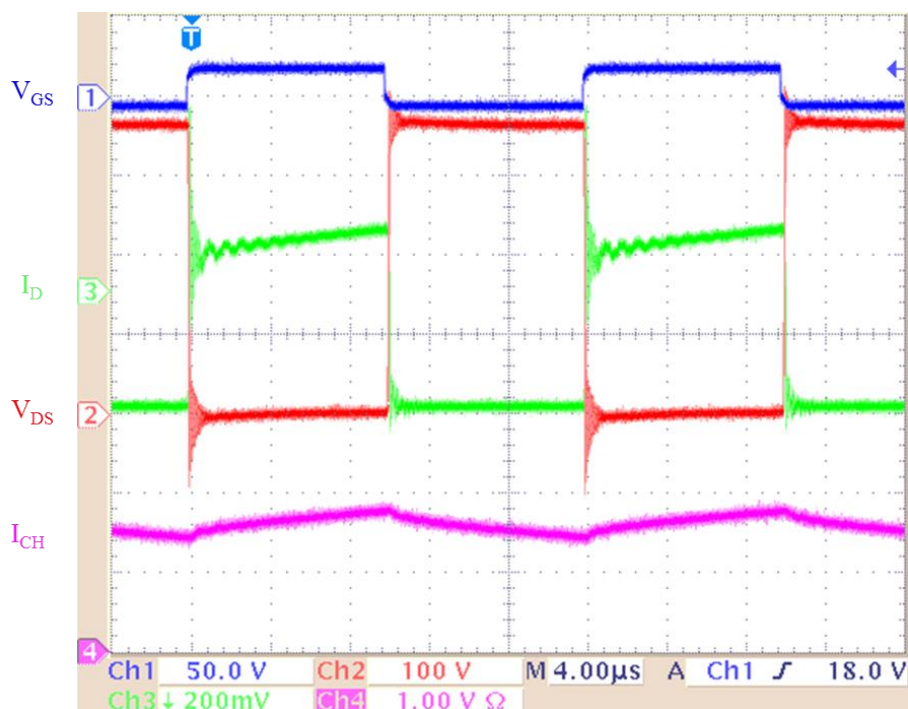


Figure 79 – Formes d’ondes caractéristiques des commutations du MOSFET SiC BOT du module « CAS300M12BM2 » sous une tension de bus DC de 370V et une puissance de 15kW (voie 3 : 50A/division, voie 4 : 50A/division)

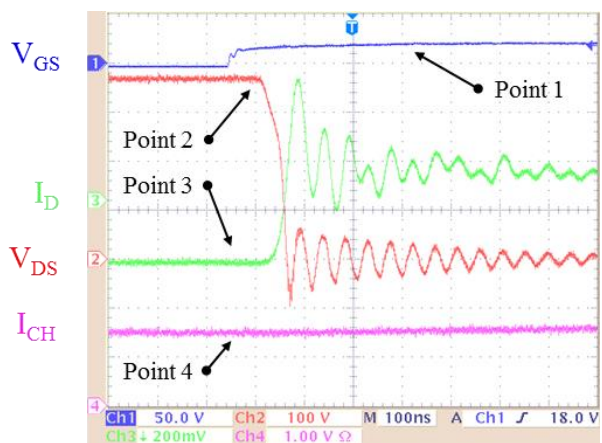


Figure 80 – Formes d’ondes caractéristiques de l’amorçage du semi-conducteur de puissance sous une tension de bus DC de 370V et une puissance de 15kW (voie 3 : 50A/division, voie 4 : 50A/division)

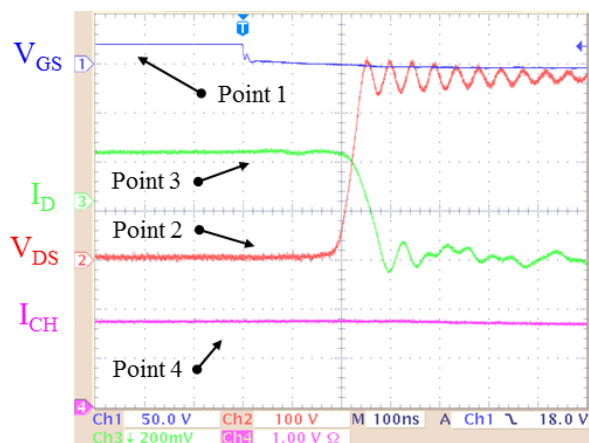


Figure 81 – Formes d’ondes caractéristiques du blocage du semi-conducteur de puissance sous une tension de bus DC de 370V et une puissance de 15kW (voie 3 : 50A/division, voie 4 : 50A/division)



Les relevés qui ont été présentés dans cette section ont permis de décrire les commutations à l'amorçage et au blocage des semi-conducteurs de puissance. Précisons cependant que les temps de propagation des différentes sondes de mesure n'ont pas été pris en compte. Un décalage est donc potentiellement présent entre les formes d'ondes des grandeurs  $V_{GS}$ ,  $V_{DS}$  et  $I_D$ . Ainsi, si ces relevés permettent de valider le fonctionnement du driver, ils ne permettent pas, en l'état, d'être exploités, par exemple pour calculer les pertes dans les semi-conducteurs pilotés.

## **2 Commande rapprochée du convertisseur 60kVA d'ECA GROUP**

Le driver a également été testé dans un convertisseur DC-AC triphasé d'une puissance apparente de 60kVA développé par l'industriel ECA GROUP. Le convertisseur est connecté à une charge de type résistif. Le synoptique simplifié de l'essai réalisé est présenté à la Figure 82 et une photo du convertisseur et de sa charge est présentée à la Figure 83. Ce convertisseur est composé de trois bras d'onduleur constitués de modules de MOSFET SiC « CAS300M12BM2 ». Chaque bras est piloté par le driver développé dans le cadre de la thèse.

Lors de cet essai, la tension du bus DC est de 500V. Les trois tensions composées  $U_{12}$ ,  $U_{23}$  et  $U_{31}$  ont une valeur efficace de 115V. Cette tension correspond à la tension de bord de sous-marins et sert à l'alimentation de différents équipements. Durant ces essais, la valeur efficace du courant délivré par le convertisseur est de 320A.

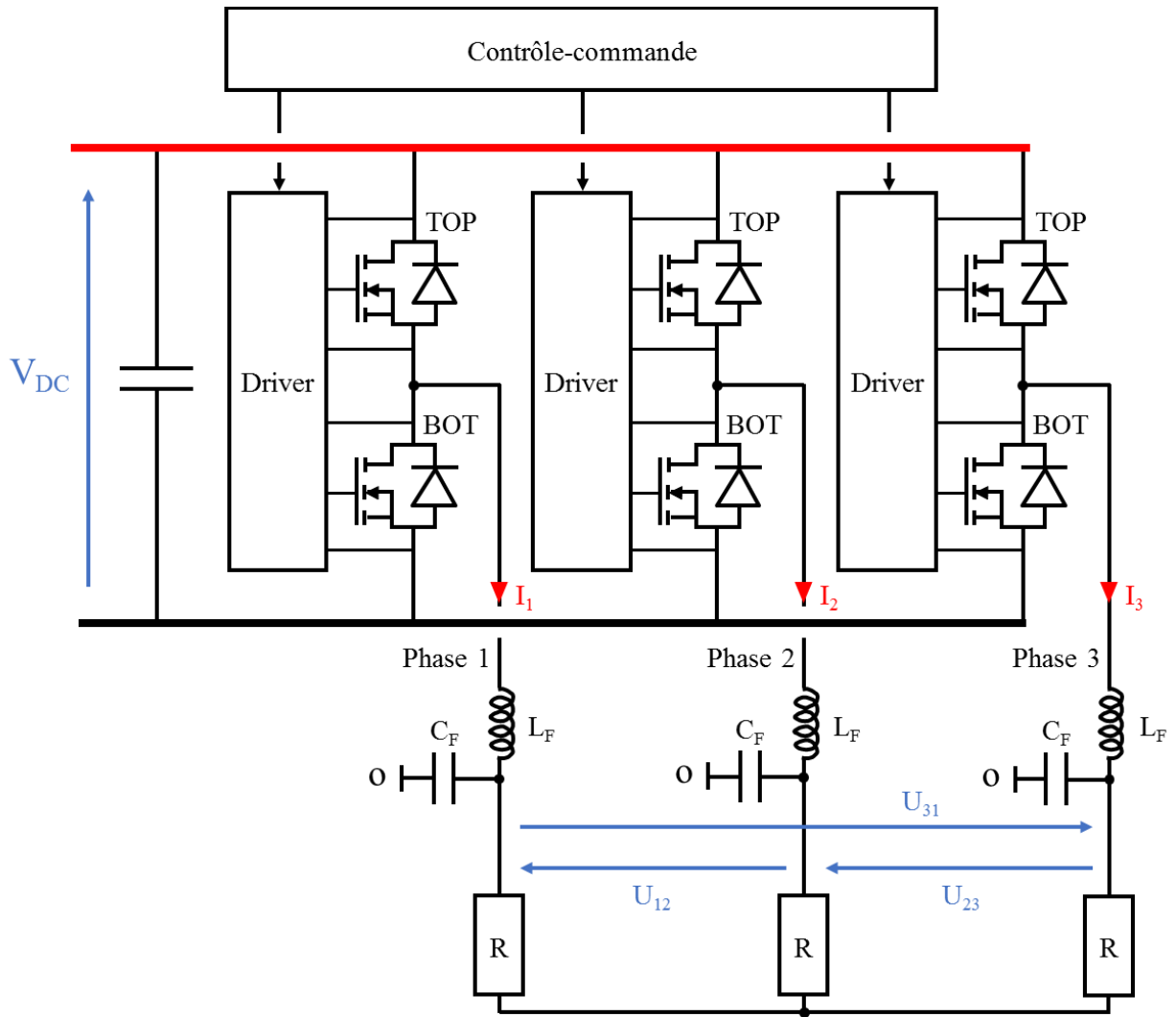


Figure 82 – Synoptique de l'essai réalisé lors du test des drivers dans le convertisseur d'une puissance de 60kVA de l'industriel ECA GROUP. Les trois drivers sont ceux développés durant cette thèse

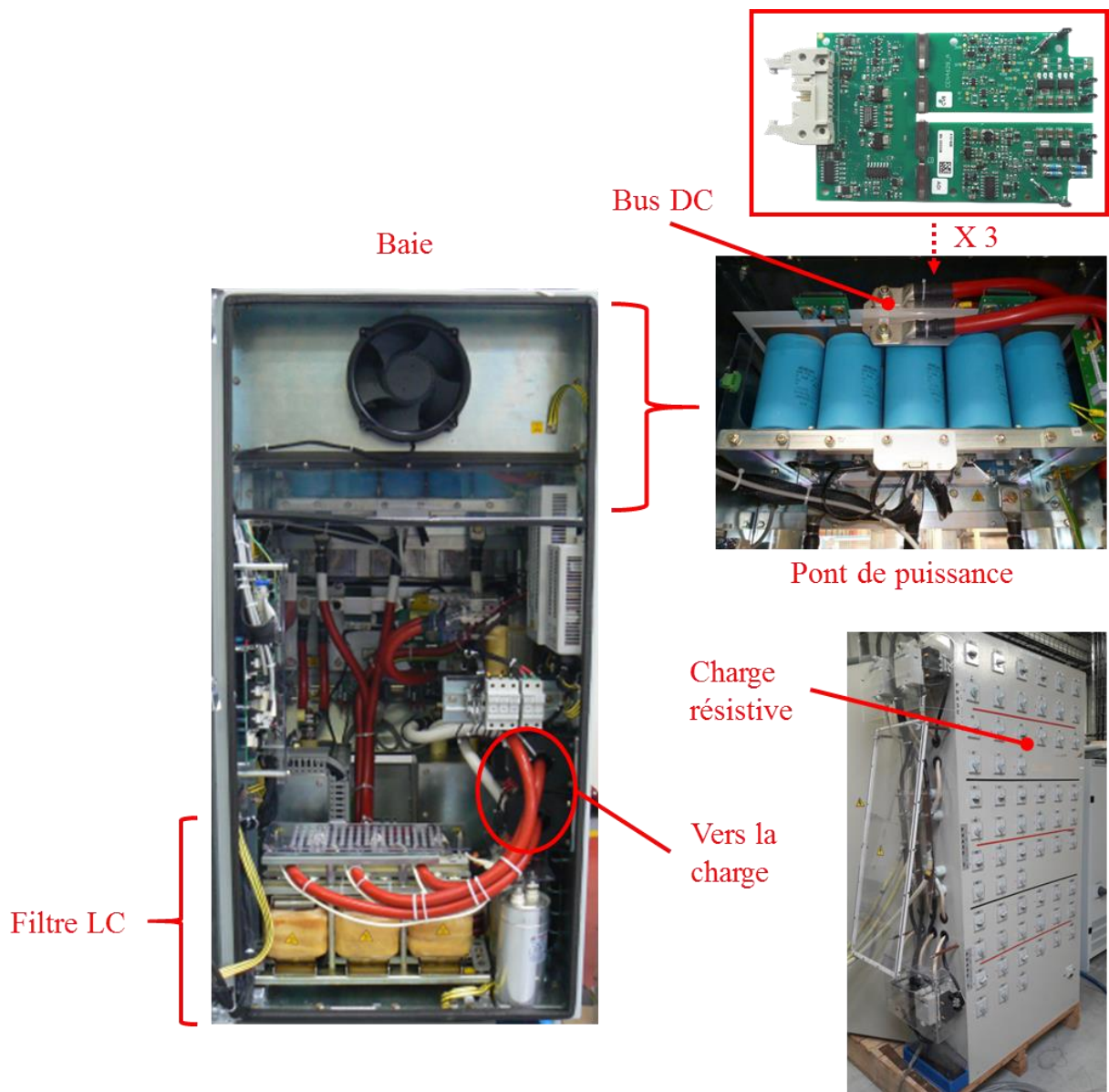


Figure 83 – Convertisseur de 60kVA de l'industriel ECA GROUP, pont de puissance et charge résistive utilisée lors de l'essai. Les drivers sont intégrés dans le pont de puissance, au plus près des modules (essais sous 500V / 320A)

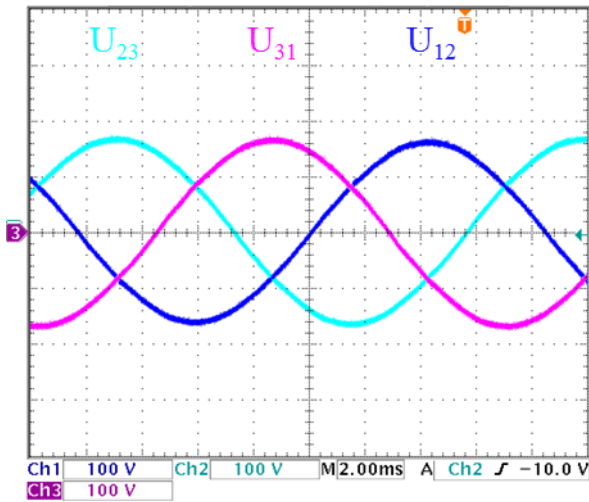


Figure 84 – Relevés des tensions composées  $U_{12}$ ,  $U_{23}$  et  $U_{31}$  en sortie du convertisseur

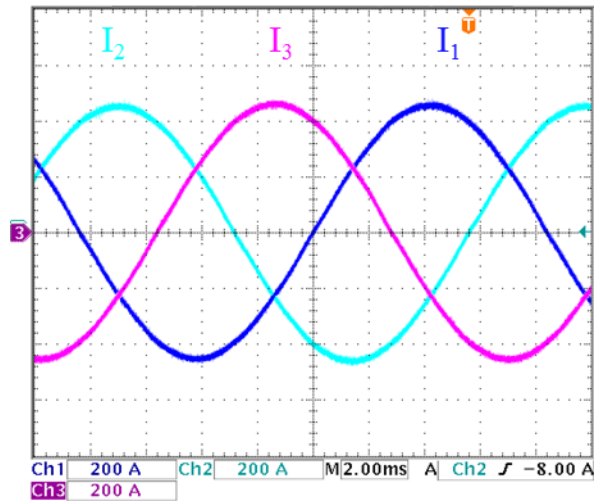


Figure 85 – Relevés des courants  $I_1$ ,  $I_2$  et  $I_3$  en sortie du convertisseur

Le filtre LC en sortie du convertisseur supprime les composantes hautes fréquences des tensions en sortie du pont de puissance. Ainsi, les tensions  $U_{12}$ ,  $U_{23}$  et  $U_{31}$  appliquées à la charge résistive ne sont composées que du fondamental de ces tensions de sortie. Ces tensions composées ont une valeur maximale d'environ 160V, ce qui correspond à une valeur efficace de 115V. Les courants de ligne  $I_1$ ,  $I_2$  et  $I_3$  ont une valeur crête d'environ 450A, ce qui correspond à une valeur efficace de 320A.

Les essais qui ont été présentés dans cette section ont permis de valider le fonctionnement du driver dans le convertisseur pour lequel il a été conçu. La valeur des  $dv/dt$  découlait de la tension  $V_{DC}$  et de la vitesse de commutation des transistors MOSFET SiC. La solution CAN-ISO a été testée en l'absence de  $dv/dt$  au chapitre 3. Pour valider son fonctionnement dans un environnement de travail caractéristique de l'électronique de puissance, la section suivante présente des essais où elle est soumise à de forts  $dv/dt$ . Pour cela, les  $dv/dt$  ne sont pas imposés par les caractéristiques du convertisseur précédemment présenté mais par un générateur de  $dv/dt$ , ce qui facilite la mise en œuvre du banc de test.

## 3 Robustesse de la solution CAN-ISO face aux $dv/dt$

### 3.1 Description des essais

Les essais présentés dans cette section visent à quantifier la robustesse de la solution CAN-ISO face aux  $dv/dt$ . Ils permettent ainsi d'évaluer les performances du système dans un environnement caractéristique de l'électronique de puissance. Pour cela, le prototype de la solution CAN-ISO présenté au chapitre 3 est à nouveau utilisé. Le synoptique de l'essai réalisé est présenté à la Figure 86 et le banc de test à la Figure 87.

Au niveau du primaire, on retrouve un VTI (Variable Termination Impedance), un démodulateur et le générateur de porteuse impédant. L'interface de ligne normalement présente dans la solution CAN-ISO telle qu'elle est décrite au chapitre 3 est ici remplacée par un microcontrôleur également gestionnaire du protocole CAN. Ce remplacement simplifie la mise en place du banc de test. En effet, il évite d'implémenter la section du réseau constituée de la paire torsadée. Cela ne modifie en rien les résultats obtenus lors de cet essai.

Au niveau du secondaire, la structure est conforme à celle de la solution CAN-ISO présentée au chapitre 3 avec un VTI, un démodulateur et un microcontrôleur gestionnaire du protocole CAN. Pour cet essai, le microcontrôleur retenu est un ATSAMC21J18A de chez ATMEL.

Le microcontrôleur positionné au secondaire envoie spontanément des trames de données à destination du microcontrôleur situé au primaire. Parallèlement à cette émission de trames, des signaux impulsionnels d'amplitude 2kV et présentant un  $dv/dt$  de 125kV/ $\mu$ s sont appliqués entre les deux parties isolées du système, c'est-à-dire entre le primaire et le secondaire. Ces  $dv/dt$  sont obtenus à partir d'un générateur de  $dv/dt$  « Haefely P90.1 Burst Tester » auquel est associé un circuit passif permettant d'affiner les caractéristiques du  $dv/dt$  en sortie du générateur.

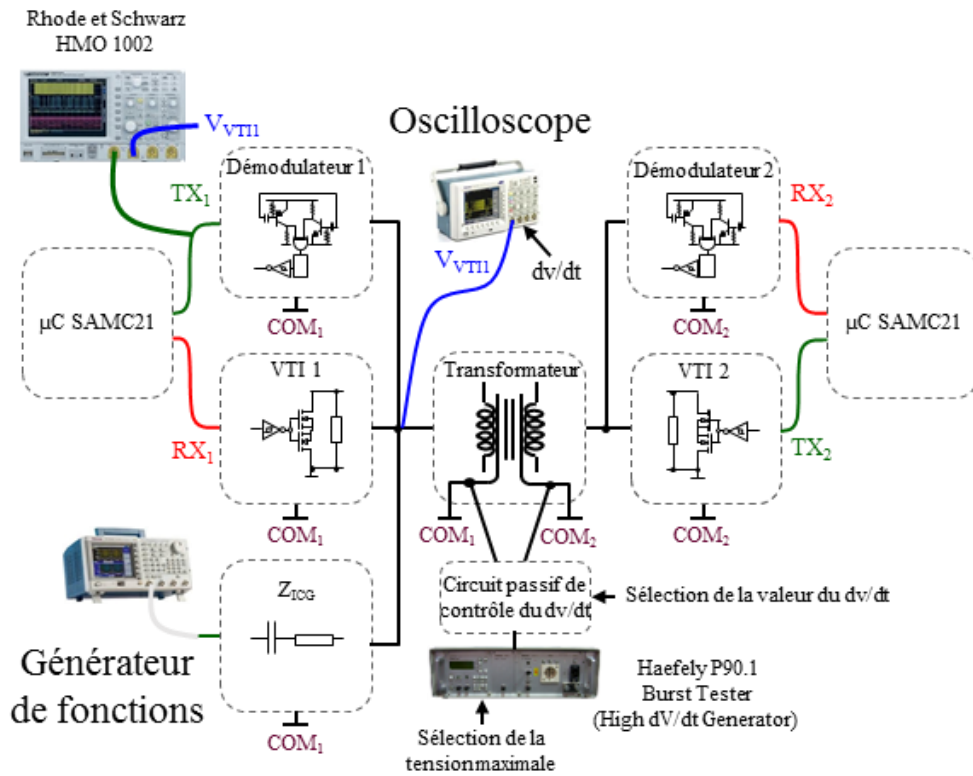


Figure 86 – Synoptique de l'essai réalisé pour quantifier la robustesse de la solution CAN-ISO à des  $dv/dt$  de  $125kV/\mu s$  sous  $2kV$

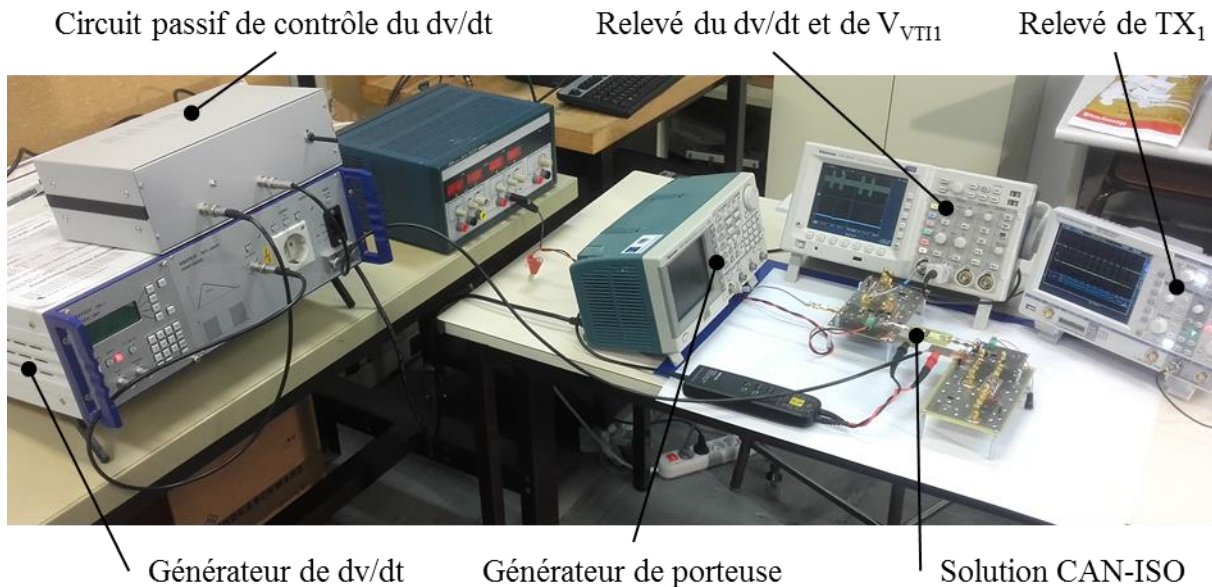


Figure 87 – Banc de test relatif à l'essai décrit à la Figure 86



Le prototype de la solution CAN-ISO est présenté à la Figure 88. Le transformateur est l'élément central assurant l'isolation galvanique du médium de communication. Les tensions  $V_{VTI1}$  et  $V_{VTI2}$  sont respectivement présentes à son primaire et à son secondaire. Les structures des fonctions VTI et des démodulateurs sont celles présentées au chapitre 3. La porteuse provient d'un générateur de fonction en sortie duquel l'impédance  $Z_{ICG}$  est présente. Au primaire comme au secondaire, les deux microcontrôleurs sont positionnés sous les plans de masse. Le  $dv/dt$  est appliqué au niveau du transformateur et une sonde haute tension y est également connectée. La Figure 89 précise comment ces connexions sont réalisées.

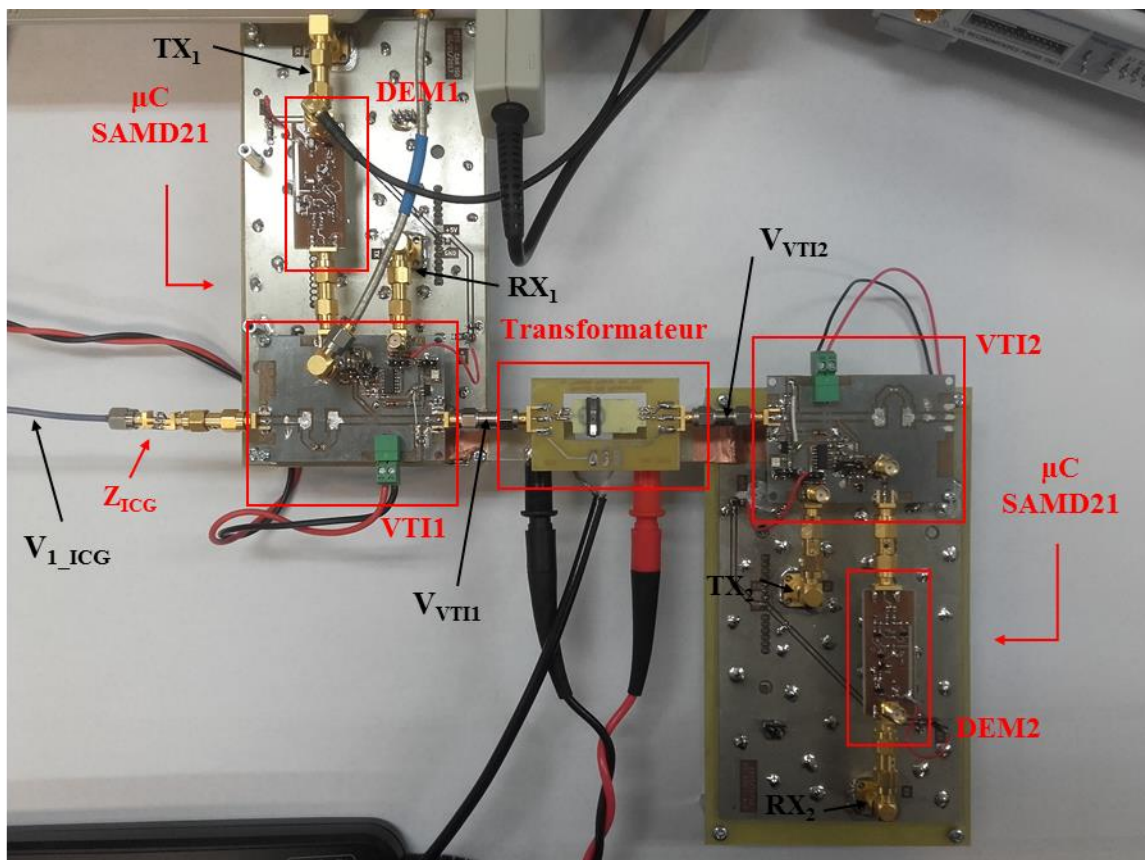


Figure 88 – Zoom sur le prototype de la solution CAN-ISO utilisé pour les essais expérimentaux

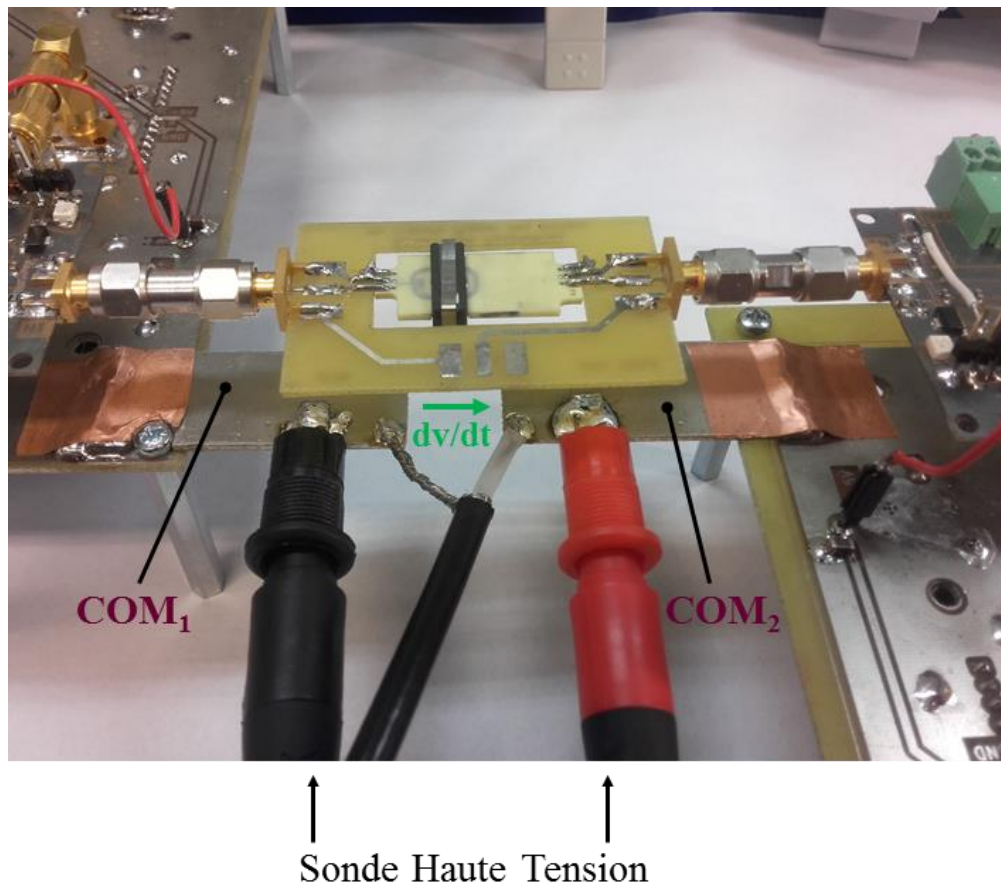


Figure 89 – Zoom sur les connexions pour l'application du  $dv/dt$  (2kV, 125kV/ $\mu$ s) entre les deux parties isolées et pour la connexion de la sonde haute tension

### 3.2 Relevés expérimentaux

Les relevés de la Figure 90 illustrent l'évolution des tension  $V_{VT11}$  et  $TX_1$  lors de la transmission d'une trame de données émise du secondaire à destination du primaire. Comme cela est indiqué au chapitre 3, le niveau logique de  $TX_1$  qui indique si le canal de communication est dans un état dominant ( $TX_1 = 0$ ) ou dans un état récessif ( $TX_1 = 1$ ) dépend de l'amplitude de la tension  $V_{VT11}$ . Dans l'exemple de la Figure 90, la transmission de la trame se fait sans encombre et chaque champ constitutif de la trame est identifié. Le champ de données est constitué de huit octets.



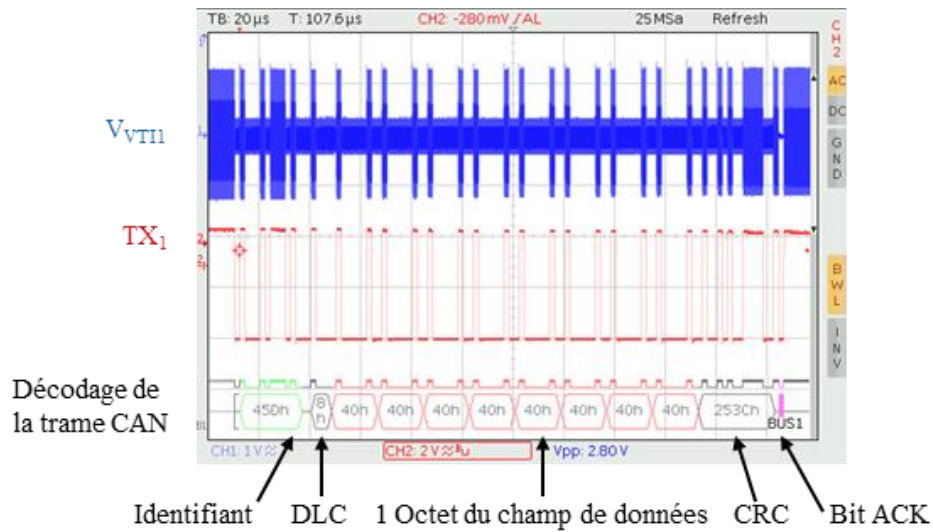


Figure 90 – Relevé des signaux  $V_{VTI1}$ ,  $TX_1$  et décodage d’une trame de données présente sur le canal de communication

Pour que les transmissions de trames de données puissent se faire sans encombre en présence de  $dv/dt$ , ces derniers ne doivent avoir que peu d’impact sur la tension  $V_{VTI1}$  au primaire et sur la tension  $V_{VTI2}$  au secondaire. En effet, un faible impact sur ces signaux ne provoque pas de changement de niveau logique en sortie des démodulateurs. Cela est notamment dû à l’architecture d’entrée du démodulateur présentée au chapitre 3 ainsi qu’à la présence d’un élément de filtrage.

Le  $dv/dt$  de 2kV et de 125kV/ $\mu$ s qui est appliqué pour cet essai correspond à une variation de 1500V en 12ns. Lors de la présence du  $dv/dt$ , le canal de communication peut être dans un état dominant ou récessif.

Les relevés de la Figure 91 sont relatifs à la présence d’un  $dv/dt$  alors que le canal de communication est dans un état dominant. Cet état dominant est imposé par le  $V_{TI2}$ . Notons qu’au niveau du bit « ACK Slot », le canal de communication est également dans un état dominant mais il se caractérise par une amplitude moindre du signal  $V_{VTI1}$ . Cela est conforme aux fonctions de transfert présentées au chapitre 3. En effet, dans le premier cas, l’amplitude du signal  $V_{VTI1}$  est liée à la fonction de transfert  $TF_{1|10}$  et dans le deuxième cas, elle est liée à la fonction de transfert  $TF_{1|01}$ . Lors de la présence du  $dv/dt$ , le signal  $V_{VTI1}$  est déformé mais cette déformation n’entraîne pas de changement d’état du signal  $TX_1$ , comme indiqué à la Figure 92.

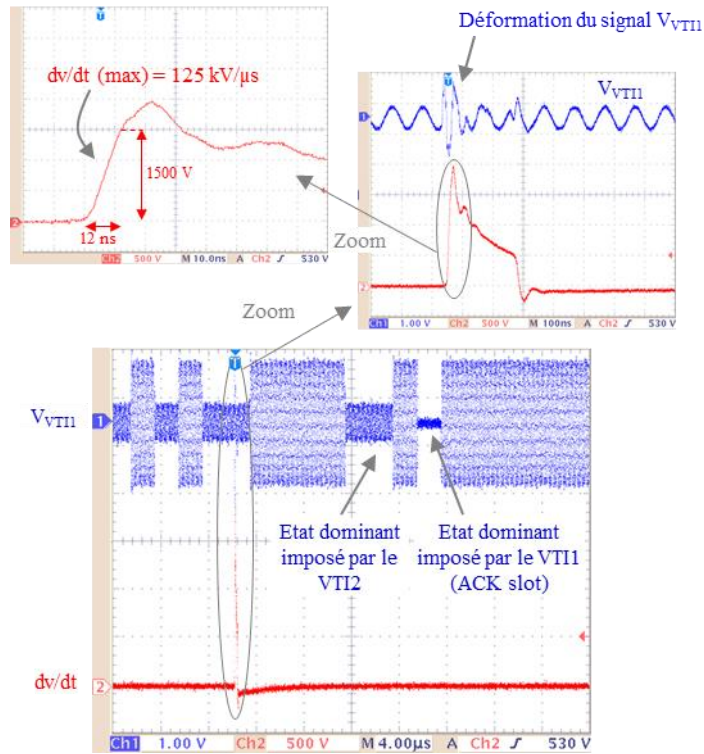


Figure 91 – Relevé du signal  $V_{VTI1}$  lors de la présence d'un  $dv/dt$  lorsque le canal de communication est à l'état dominant

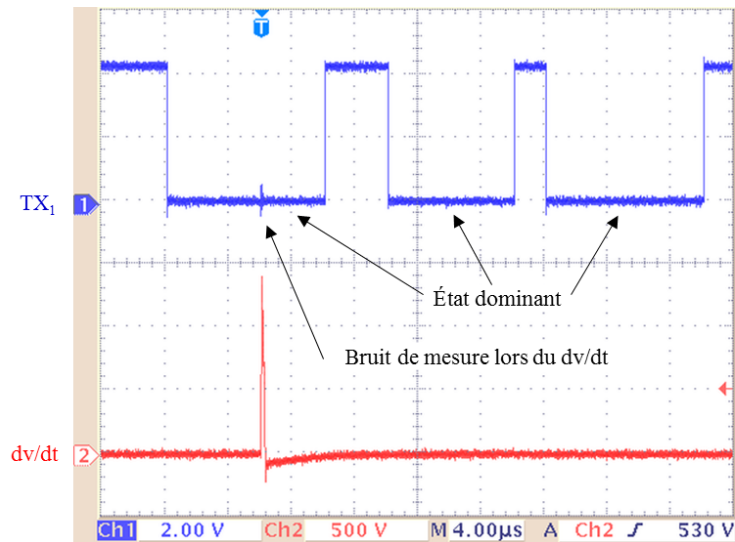


Figure 92 – Relevé du signal  $TX_1$  lors de la transmission d'une trame de données en présence d'un  $dv/dt$  lorsque le canal de communication est dans un état dominant. Pour des problématiques de mesures, la trame présentée sur ce relevé est différente de celle présentée au relevé de la Figure 91.

Le relevé du signal  $V_{VT11}$  lorsque le canal de communication est dans un état récessif est présenté à la Figure 93. La déformation du signal  $V_{VT11}$  provoquée par le  $dv/dt$  n'entraîne pas de changement d'état au niveau du signal  $TX_1$ , comme indiqué au relevé de la Figure 94.

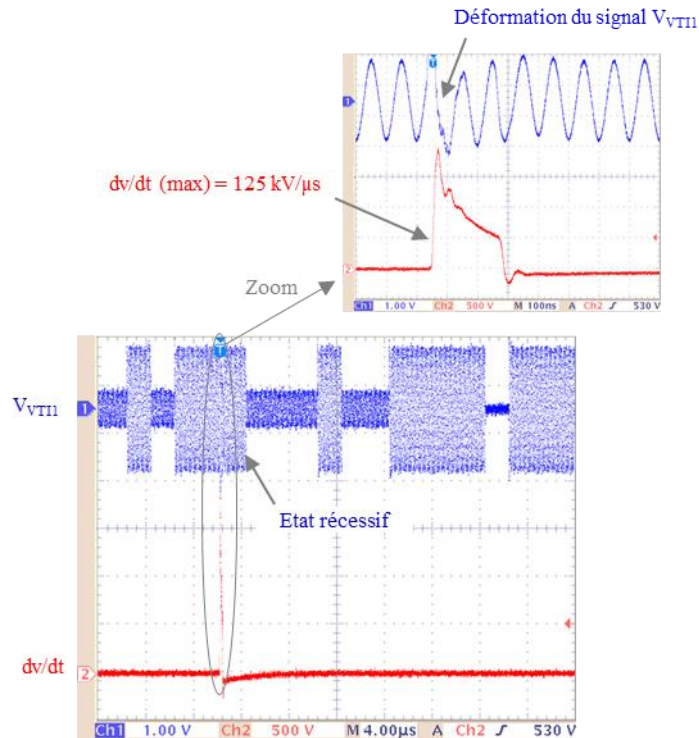


Figure 93 – Relevé du signal  $V_{VT11}$  lors de la présence d'un  $dv/dt$  lorsque le canal de communication est dans un état récessif

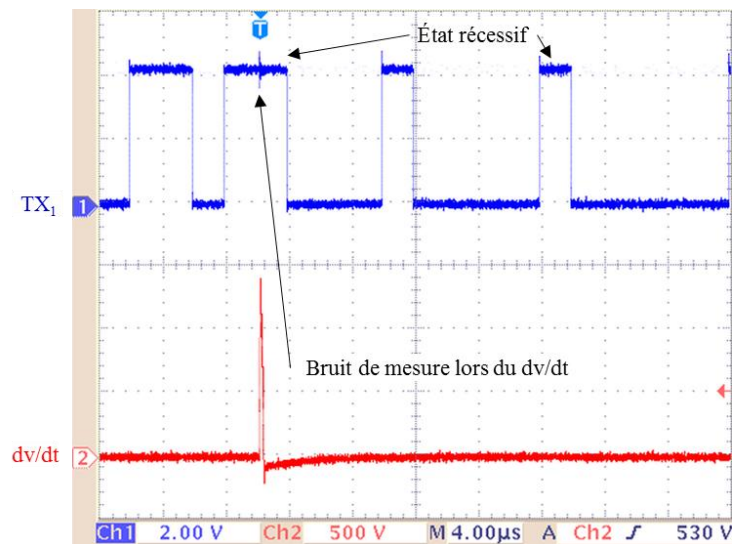


Figure 94 - Relevé du signal  $TX_1$  lors de la transmission d'une trame de données en présence d'un  $dv/dt$  lorsque le canal de communication est dans un état récessif. Pour des problématiques de mesures, la trame présentée sur ce relevé est différente de celle présentée au relevé de la Figure 93.

## Conclusion

Dans ce chapitre, des essais relatifs au driver et à la solution CAN-ISO ont été présentés. Les essais concernant le driver valident intégralement son fonctionnement dans les conditions de travail pour lesquelles il a été conçu. En effet, l'attente de l'industriel ECA GROUP a été satisfaite puisque le driver a été implémenté dans son convertisseur de 60kVA qui fonctionne sous une tension de bus DC de 500V et qui délivre en sortie un courant de valeur efficace 300A. La fonction CAN-ISO a été validée dans un environnement de travail représentatif des contraintes de l'électronique de puissance. En effet, des essais en présence de  $dv/dt$  d'une valeur de 125kV/ $\mu$ s ont été réalisés avec succès. Sous de telles contraintes, la faisabilité d'une communication basée sur le protocole CAN a été démontrée avec un débit de 500kbits/s.



## Conclusion générale et perspectives

Les semi-conducteurs à base de carbure de silicium (SiC) sont de plus en plus employés par les industriels pour les applications de l'électronique de puissance. Ils présentent notamment l'avantage d'améliorer le rendement du convertisseur dans lequel ils sont montés. Le volume du système de dissipation du convertisseur en est ainsi réduit et l'intégration mécanique de l'ensemble en est facilitée. Actuellement, peu de drivers dédiés aux MOSFET SiC sont disponibles sur le marché. Au chapitre 1, les fonctions essentielles d'un driver ont été exposées.

Sur les drivers actuellement disponibles dans le commerce pour les semi-conducteurs de puissance comme les MOSFET Si ou les IGBT Si, l'échange d'informations entre les parties isolées se limite à la transmission des ordres de commande et à la transmission du message d'erreur. Dans le cadre de cette thèse, un canal de communication dont les caractéristiques sont compatibles avec les contraintes de l'environnement de travail du driver a été développé. Ce canal de communication relie le primaire du driver à chacune des voies de commande. Les perspectives offertes par l'ajout d'un tel système ont été discutées au chapitre 2. Des aspects liés aux protocoles de communication et à la topologie du réseau ainsi formé ont été abordés.

Le canal de communication isolé développé dans le cadre de cette thèse a été présenté au chapitre 3. Il se caractérise notamment par la présence de la barrière d'isolation galvanique sur le médium de communication lui-même et par une tension de travail de valeur efficace 1250V, ce qui le distingue des solutions actuellement disponibles sur le marché pour isoler un bus de communication. Le développement de cette solution, nommée « CAN-ISO », a nécessité un travail de modélisation qui a été exposé dans ce chapitre 3. Le prototype qui a été réalisé a permis d'effectuer des essais expérimentaux qui ont validé la cohérence entre les résultats issus de la modélisation et les mesures réalisées.

Des essais du driver et de la solution CAN-ISO dans les conditions de travail imposées par l'environnement de l'électronique de puissance ont été présentés au chapitre 4. Le fonctionnement du driver y est validé, notamment dans le convertisseur SiC d'une puissance de 60kVA de l'industriel ECA GROUP. La robustesse de la solution CAN-ISO face à des  $dv/dt$  d'une valeur de

125kV/ $\mu$ s a également été validée. Ces essais démontrent la faisabilité de la solution CAN-ISO pour réaliser des échanges de données suivant le protocole CAN, à une vitesse de 500kbits/s.

A terme, la solution CAN-ISO sera implémentée sur une carte présentant les mêmes dimensions que celles du driver. Cette carte est actuellement en cours de réalisation. Le montage de cette dernière sur le driver déjà développé aboutira au driver communicant pour MOSFET SiC. Si la solution CAN-ISO est adaptée à des utilisations comme l'enrichissement du message d'erreur ou la transmission de mesures, elle présente également des limites. En effet, elle n'est pas adaptée aux utilisations qui requièrent que la transmission des données s'effectue de manière synchrone avec la transmission des ordres de commande des semi-conducteurs de puissance. Elle n'est pas adaptée non plus aux utilisations nécessitant des temps de latence garantis comme, par exemple, le paramétrage dynamique des résistances de grille du semi-conducteur de puissance ou encore le contrôle des niveaux des tensions de commande.

Pour de futurs travaux, il serait intéressant de se focaliser sur la mise en œuvre du protocole FlexRay en remplacement du protocole CAN. Cela permettrait, entre autres, de garantir des temps de latence dans la transmission des informations et d'ouvrir alors de nouvelles perspectives d'utilisation plus larges.

## Références

- [1] G. Wang, F. Wang, G. Magai, Y. Lei, A. Huang and M. Das, "Performance comparison of 1200V 100A SiC MOSFET and 1200V 100A silicon IGBT," *IEEE Energy Conversion Congress and Exposition*, p. 3230-3234, 2013.
- [2] H. Sheng, Z. Chen, F. Wang and A. Millne, "Investigation of 1.2 kV SiC MOSFET for High Frequency High Power Applications," *Applied Power Electronics Conference and Exposition*, pp. 1572 - 1577, 2010.
- [3] M. Berthou, P. Brosselard, S. Oge, P. Bevilacqua and C. Joubert, "Etude sur les transistors MOSFETs en Carbure de Silicium - Potentiel d'utilisation dans les Applications Hautes Températures," *Symposium de génie électrique, ENS Cachan 2014*, 2014.
- [4] J. Fabre, P. Ladoux and M. Piton, "Characterization and Implementation of Dual-SiC MOSFET Modules for Future Use in Traction Converters," *IEEE Transactions on Power Electronics*, vol. 30, no. 8, pp. 4079-4090, 2015.
- [5] P. Bogonez-Franco and J. Balcells Sendra, "EMI comparison between Si and SiC technology in a boost converter," *International Symposium on Electromagnetic Compatibility - EMC Europe*, pp. 1-4, 2012.
- [6] L. Stevanovic, K. Matocha, Z. Stum, P. Losee, A. Gowda, J. Glaser and R. Beaupre, "Realizing the full potential of silicon carbide power devices," *IEEE 12th Workshop on Control and Modeling for Power Electronics*, pp. 1-6, 2010.
- [7] L. Massol, *Les LED Pour l'éclairage, Fonctionnement et performances, Critères de choix et mise en oeuvre*, Paris: Dunod, 2015.
- [8] X.-k. Li, W.-j. Li, B. Liang, G.-r. Zhu, M. Xie and X.-s. Li, "Research on Performance Comparisons of SiC MOSFET, CoolMOS, and Si MOSFET Based on H-Bridge Double-Sided LCC Resonant Network," *International Conference on Industrial Informatics*, pp. 276 - 279, 2015.
- [9] C. Batard, N. Ginot and P. Lahaye, *MOSFET et IGBT : circuits de commande / 42245210 COMPOSANTS ACTIFS EN ÉLECTRONIQUE DE PUISSANCE, Les Techniques de l'Ingénieur - Dossier n°D3234*.
- [10] A. Volke and M. Hornkamp, *IGBT Modules Technologies, Driver and Application*, Munich: Infineon Technologies AG, 2012.
- [11] T. Wu and A. Castellazzi, "temperature adaptive IGBT gate-driver design," *Power Electronics and Applications (EPE 2011)*, pp. 1-6, 2011.
- [12] N. Baker, M. Liserre, L. Dupont and Y. Avenas, "Improved Reliability of Power Modules: A Review of Online Junction Temperature Measurement Methods," *IEEE Industrial Electronics Magazine*, vol. 8, no. 3, pp. 17-27, 2014.



- [13] M. Noushak, A. Hadizadeh, H. Iman-Eini, S. Farhangi and D. Frey, "Reduction of Capacitor Voltage Ripple in a Modular Multilevel Converter Employed in Adjustable Speed Drive Application," *Power Electronics, Drive Systems & Technologies Conference (PEDSTC)*, 2017.
- [14] Y. Ma, H. Lin, Z. Wang and T. Wang, "Capacitor Voltage Balancing Control of Modular Multilevel Converters with Energy Storage System by Using Carrier Phase-Shifted Modulation," *Applied Power Electronics Conference and Exposition (APEC)*, 2017.
- [15] B. Lu and S. K. Sharma, "A literature review of IGBT fault diagnostic and protection methods for power inverters," *IEEE Transactions on industry applications*, vol. 45, no. 5, pp. 1770-1777, 2009.
- [16] E. Strangas, S. Aviyente, J. Neely and S. S. H. Zaidi, "Improving the Reliability of Electrical Drives Through Failure Prognosis," *IEEE Symposium on Diagnostics for Electrical Machines, Power Electronics & Drives*, pp. 172-178, 2011.
- [17] Y. Avenas, L. Dupont, N. Baker, H. Zara and F. Barruel, "Condition Monitoring – A decade of Proposed Techniques," *IEEE Industrial Electronics Magazine*, vol. 9, no. 4, pp. 22-36, 2015.
- [18] Y. Song and B. Wang, "Survey on Reliability of Power Electronic Systems," *IEEE Transactions on Power Electronics*, vol. 28, no. 1, pp. 591-604, 2013.
- [19] S. Yang, A. Bryant, P. Mawby, D. Xiang, L. Ran and P. Tavner, "An Industry-Based Survey of Reliability in Power Electronic Converters," *IEEE Transactions on Industry Applications*, vol. 47, no. 3, pp. 1441-1451, 2011.
- [20] D. C. Katsis and J. D. van Wyk, "Void-induced thermal impedance in power semiconductor modules : some transient temperature effects," *IEEE Transactions on Industry Applications*, vol. 39, no. 5, pp. 1239-1246, 2003.
- [21] S. Yang, D. Xiang, A. Bryant, P. Mawby, L. Ran and P. Tavner, "Condition Monitoring for Device Reliability in Power Electronic Converters – A Review," *IEEE Transactions on Power Electronics*, vol. 25, no. 11, pp. 2734-2752, 2010.
- [22] S. Zhou, L. Zhou and P. Sun, "Monitoring Potential Defects in an IGBT Module Based on Dynamic Changes of the Gate Current," *IEEE Transactions on Power Electronics*, vol. 28, no. 3, pp. 1479-1496, 2013.
- [23] K. Wei, M. Du, L. Xie and J. Li, "Study of Bounding Wire Failure Effects on External Measurable Signals of IGBT Module," *IEEE Transactions on Device and Materials Reliability*, vol. 14, no. 1, pp. 83-89, 2014.
- [24] D. W. Brown, M. Abbas, A. Ginart, I. N. Ali, P. W. Kalgren and G. J. Vachtsevanos, "Turn-Off Time as an Early Indicator of Insulated Gate Bipolar Transistor Latch-up," *IEEE Transactions on Power Electronics*, vol. 27, no. 2, pp. 479-489, 2012.
- [25] A. Bryant, S. Yang, P. Mawby, D. Xiang, L. Ran, P. Tavner and P. R. Palmer, "Investigation Into IGBT  $dV/dt$  During Turn-Off and Its Temperature Dependence," *IEEE Transactions on Power Electronics*, vol. 26, no. 10, pp. 3019-3031, 2011.

- [26] A. E. Ginart, D. W. Brown, P. W. Kalgren and M. J. Roemer, "Online Ringing Characterization as a Diagnostic Technique for IGBT in Power Drives," *IEEE Transactions on Instrumentation and Measurement*, vol. 58, no. 7, pp. 2290-2299, 2009.
- [27] M. A. Rodriguez, A. Claudio, D. Theilliol and L. G. Vela, "A New Fault Detection Technique for IGBT Based on Gate Voltage Monitoring," *IEEE Power Electronics Specialists Conference*, pp. 1001-1005, 2007.
- [28] W. Zhou, X. Zhong and K. Sheng, "High Temperature Stability and the Performance Degradation of SiC MOSFETs," *IEEE Transactions on Power Electronics*, vol. 29, no. 5, pp. 2329-2337, 2014.
- [29] S. Pawel and J. Thalheim, "1700V Fully Coreless Gate Driver with Rugged Signal Interface and Switching-Independent Power Supply," *20th International Symposium on Power Semiconductor Devices and IC's*, pp. 319-322, 2008.
- [30] S. Am, P. Lefranc and D. Frey, "Design methodology for optimising a high insulation voltage insulated gate bipolar transistor gate driver signal transmission function," *IET Power Electronics*, vol. 8, no. 6, pp. 1035-1042, 2015.
- [31] SEMIKRON, *Data sheet Skyper Prime O – IGBT Driver with Insulated Sensor Signals Via Optical or Electrical Interface*.
- [32] Amantys, "Amantys Power Insight - Technology Brief", Amantys Power Electronics Ltd.
- [33] Amantys, "1200/1700V Gate Drives - Product Brief", Amantys Power Electronics Ltd.
- [34] V.-S. Nguyen, L. Kerachev, P. Lefranc and J.-C. Crebier, "Characterization and Analysis of an Innovative Gate Driver and Power Supplies Architecture for HF Power Devices With High dv/dt," *IEEE Transactions on Power Electronics*, vol. 32, no. 8, pp. 6079-6090, 2017.
- [35] S. Yin, K. J. Tseng, P. Tu, R. Simanjorang and A. K. Gupta, "Design Considerations and Comparison of High-speed Gate Drivers for Si IGBT and SiC MOSFET Modules," *IEEE Energy Conversion Congress and Exposition*, pp. 1-8, 2016.
- [36] J. Balcells and P. Bogonez-Franco, "Effect of driver to gate coupling circuits on EMI produced by SiC MOSFETs," *International Symposium on Electromagnetic Compatibility*, pp. 209-214, 2013.
- [37] J. Delaine, P.-O. Jeannin, D. Frey and K. Guepratte, "Insulated gate driver for eGaN FET," *IEEE Energy Conversion Congress and Exposition*, pp. 2849-2856, 2014.
- [38] NXP, *Data sheet : TJA Galvanically isolated high-speed CAN transceiver, Rev. 2*, 12 July 2013.
- [39] C. L. Wey, C. H. Hsu, K. C. Chang, P. C. Jui and M. T. Shiue, "EMI Prevention of CAN-Bus-Based Communication in Battery Management Systems," *International Journal of Engineering & Computer Science IJECS-IJENS*, vol. 13, no. 5, pp. 6-12, 2013.
- [40] NXP, *AH1301 TJA1052i Galvanic Isolated High Speed CAN Transceiver, Rev. 1.2*, 19 August 2014.

- [41] D. Kraus, E. Leitgeb, T. Plank and M. Loschnigg, "Replacement of the Controller Area Network (CAN) Protocol for Future Automotive Bus System Solutions by Substitution via Optical Networks," *18th International Conference on Transparent Optical Networks (ICTON)*, 2016.
- [42] F. Luo, J. Chen, J. Chen and Z. Sun, "Controller Area Network Development for a Fuel Cell Vehicle," *Vehicle Power and Propulsion Conference*, 2009.
- [43] R. Shaw and B. Jackman, "An Introduction to FlexRay as an Industrial Network," *IEEE International Symposium on Industrial Electronics*, 2008.
- [44] H. A. Dharmawan and S. A. M. Ali, "A Modular Approach and Controller Area Network Bus Implementation in an Embedded System of a 3-Phase 10 kVA Energy Efficient Switchable Distribution Transformer," *5th IEEE Conference on Industrial Electronics and Applications (ICIEA)*, 2010.
- [45] C.-L. Wey, C.-H. Hsu, K.-C. Chang and P.-C. Jui, "Enhancement of Controller Area Network (CAN) Bus Arbitration Mechanism," *International Conference on Connected Vehicles and Expo (ICCVE)*, 2013.
- [46] D. Paret and H. Rebaine, *Réseaux de communication pour systèmes embarqués*, Paris: Dunod, 2014.
- [47] ATMEL, *CAN-FD and Ethernet Create Fast Reliable Automotive Data Buses for the Next Decade*.
- [48] NXP, *Data sheet : TJA1051 High-speed CAN Transceiver Rev. 8*, 12 July 2016.
- [49] K. C. Gupta, R. Garg and R. Chadha, *Computer-aided design of microwave circuits*, Artech, 1981.
- [50] D. K. Misra, *Radio-frequency and Microwave Communication Circuit: Analysis and Design*, ISBNs : 0-471-41253-8 (hardback), 0-471-22435-9 (Electronic), 2001.

## Table des illustrations

Figure 1 - Synoptique du driver pour MOSFET SiC relatif à la fonction de commande rapprochée .....	15
Figure 2 – Module de MOSFET SiC pour lequel le driver a été conçu .....	15
Figure 3 - Synoptique de l'alimentation du driver .....	19
Figure 4 – Schéma de principe de l'alimentation du primaire et d'une voie de commande .....	20
Figure 5 – Localisation des fonctions associées à l'alimentation du primaire et d'une voie de commande	20
Figure 6 – Vue en tranche du transformateur d'alimentation avec cotes .....	21
Figure 7 – Zoom sur la barrière d'isolation galvanique assurant la sécurité des utilisateurs et sur la barrière d'isolation galvanique fonctionnelle .....	23
Figure 8 – Distance d'isolement et parcours minimal des lignes de fuite de la barrière d'isolation fonctionnelle.....	24
Figure 9 – Estimation des pertes volumiques dans le matériau 3F3 en fonction de $B_{MAX}$ et de la fréquence de découpage de l'alimentation .....	25
Figure 10 – Estimation des pertes volumiques dans le matériau 3F4 en fonction de $B_{MAX}$ et de la fréquence de découpage de l'alimentation .....	25
Figure 11 – Etage de transmission des ordres de commande de la voie TOP ( $V_{CC} = 15V$ ).....	25
Figure 12 – Vue en tranche du transformateur d'impulsions avec cotes.....	26
Figure 13 – Synoptique du phénomène de propagation des courants de mode commun au travers des écrans en présence de $dv/dt$ entre le primaire du driver et la voie de communication TOP.....	27
Figure 14 – Formes d'ondes caractéristiques de la lecture d'une impulsion d'amorçage en lien avec le schéma de la Figure 11 .....	29
Figure 15 – Formes d'ondes caractéristiques de la lecture d'une impulsion de blocage en lien avec le schéma de la Figure 11 .....	29
Figure 16 - Localisation de l'étage de codage et de l'étage de décodage des impulsions de commande sur le driver .....	29
Figure 17 – Régimes de fonctionnement indésirables donnant lieu à un courant de court-circuit.....	30
Figure 18 - Schéma de principe du circuit de mesure de la tension $V_{DS}$ basé sur l'utilisation d'une diode haute tension et d'un seuil de comparaison fixe.....	32
Figure 19 – Evolution des potentiels électriques relatifs au schéma de principe de la Figure 18 lors du régime transitoire de mise en conduction et lors d'un court-circuit survenant en phase de conduction ....	32
Figure 20 – Schéma de principe d'un étage de sortie composé d'un transistor MOSFET de type P et d'un transistor MOSFET de type N.....	35
Figure 21 – Schéma de principe d'un étage de sortie à transistors bipolaires équipé d'une résistance $R_{SSD}$ permanente .....	36
Figure 22 – Formes d'ondes caractéristiques de la commande à l'amorçage du semi-conducteur de puissance .....	37
Figure 23 – Formes d'ondes caractéristiques de la commande au blocage du semi-conducteur de puissance .....	37
Figure 24 - Schéma de principe d'un étage de sortie à transistors bipolaires équipé d'une résistance $R_{SSD}$ commandable.....	38
Figure 25 – Formes d'ondes relatives au déclenchement du SSD avec un étage de sortie à transistors bipolaires suite à la détection d'un court-circuit .....	39
Figure 26 – Synoptique du mécanisme de la transmission de l'erreur driver de ses voies de commande vers son primaire.....	40

Figure 27 – Courbes relatives aux points repérés au synoptique de la Figure 26 .....	41
Figure 28 – Exemple d’isolation d’un bus de communication CAN avec les solutions industrielles existantes .....	46
Figure 29 - Le protocole CAN dans le modèle OSI (Open Systems Interconnection).....	49
Figure 30 - Représentation physique des bits sur un réseau de communication géré par le protocole CAN. a) Réseau de communication constitué de deux nœuds ; b) Signaux présents sur le médium de communication .....	50
Figure 31 – Composition d’une trame de données CAN 2.0A.....	51
Figure 32 – Les quatre segments constitutifs du Bit Time .....	52
Figure 33 – Vue de l’intérieur et de l’extérieur de l’onduleur triphasé d’une puissance de 60kVA développé par l’industriel ECA GROUP .....	55
Figure 34 - Vue de l’intérieur du convertisseur 60kVA de l’industriel ECA GROUP équipé de drivers communicants pour MOSFET SiC.....	56
Figure 35 – Localisation du réseau de communication et de ses nœuds dans le convertisseur 60kVA de l’industriel ECA GROUP .....	57
Figure 36 – Présence d’un unique nœud de communication localisé au primaire du driver .....	59
Figure 37 – Présence de deux nœuds de communication localisés sur les voies de commande et d’un organe au primaire.....	59
Figure 38 – Présence de deux nœuds de communication localisés sur les voies de commande du driver..	59
Figure 39 – Présence d’un nœud de communication au primaire du driver et de deux autres sur les voies de commande .....	60
Figure 40 – Transmission des données par modulation de l’impédance du canal de communication .....	61
Figure 41 – Transmission des données via des impulsions .....	61
Figure 42 – Synoptique de la solution CAN-ISO.....	65
Figure 43 - Solution CAN-ISO d’une seule voie de communication correspondant à une voie de commande du driver avec le repérage des différentes tensions et impédances .....	68
Figure 44 – Allure des tensions $V_{VT11 RX1 TX2}$ et $V_{VT12 RX1 TX2}$ en fonction des signaux $RX_1$ et $TX_2$ en considérant les composants parfaits .....	68
Figure 45 – Les huit fonctions de transfert pour les quatre configurations possibles du bus de communication en considérant les composants idéaux .....	71
Figure 46 – Représentation des éléments du canal de communication pour la modélisation .....	72
Figure 47 – Représentation des paramètres S d’un quadripôle .....	72
Figure 48 – Description d’un quadripôle linéaire via sa matrice ABCD .....	73
Figure 49 – Paramètre $S_{11\_Z2 TX2}$ pour $TX_2 = 0$ et $TX_2 = 1$ .....	75
Figure 50 – Paramètre $S_{11\_TFO}$ pour $TX_2 = 0$ et $TX_2 = 1$ .....	77
Figure 51 – Valeur minimale entre $ TF_{1111} $ et $ TF_{2111} $ pour différentes valeurs de $\lambda$ , une ferrite 3F3 et un transformateur à 6 spires entre 300kHz et 30MHz.....	81
Figure 52 - Valeur maximale entre $ TF_{1110} $ , $ TF_{1011} $ , $ TF_{1001} $ , $ TF_{2110} $ , $ TF_{2011} $ et $ TF_{2001} $ pour différentes valeurs de $\lambda$ , une ferrite 3F3 et un transformateur à 6 spires entre 300kHz et 30MHz.....	82
Figure 53 – Rapport R/D pour différentes valeurs de $\lambda$ , une ferrite 3F3 et un transformateur à 6 spires par enroulement entre 300kHz et 30MHz .....	82
Figure 54 – Rapport R/D pour des ferrites en 3F3 ou 3F4 pour des enroulements de 6 spires et $\lambda = 0,5$ entre 300kHz et 30MHz .....	83
Figure 55 – Valeur minimale entre $ TF_{1111} $ et $ TF_{2111} $ pour des ferrites en 3F3 ou 3F4 pour des enroulements de 6 spires et $\lambda = 0,5$ entre 300kHz et 30MHz .....	84
Figure 56 – Valeur maximale entre $ TF_{1110} $ , $ TF_{1011} $ , $ TF_{1001} $ , $ TF_{2110} $ , $ TF_{2011} $ et $ TF_{2001} $ pour des ferrites en 3F3 ou 3F4 pour des enroulements de 6 spires et $\lambda = 0,5$ entre 300kHz et 30MHz.....	84

Figure 57 – Transformateurs planar à différents nombres de spires par ordre décroissant de nombre de spires de gauche à droite .....	85
Figure 58 - Valeur minimale entre $ TF_{1 11} $ et $ TF_{2 11} $ pour des transformateurs aux enroulements composés de 3, 4, 5 et 6 spires, une ferrite en 3F4 et $\lambda = 0,5$ entre 300kHz et 30MHz .....	86
Figure 59 - Valeur maximale entre $ TF_{1 10} $ , $ TF_{1 01} $ , $ TF_{1 00} $ , $ TF_{2 10} $ , $ TF_{2 01} $ et $ TF_{2 00} $ pour des transformateurs aux enroulements composés de 3, 4, 5 et 6 spires, une ferrite en 3F4 et $\lambda = 0,5$ entre 300kHz et 30MHz .....	87
Figure 60 – Rapport R/D entre 300kHz et 30MHz pour des transformateurs aux enroulements composés de 3, 4, 5 et 6 spires, une ferrite en 3F4 et $\lambda = 0,5$ .....	87
Figure 61 – Fonctions de transfert simulées avec les modèles de composants obtenus à partir des mesures expérimentales pour un transformateur composé d'enroulements de 3 spires, une ferrite en 3F4, $\lambda = 0,5$ et $Z_{REC} = 470\Omega$ (jeu de paramètres retenu) entre 300kHz et 30MHz.....	89
Figure 62 – Prototype de la solution CAN-ISO .....	90
Figure 63 – Les quatre phases de fonctionnement pouvant survenir au cours d'une transmission. Les cas a) et b) correspondent à une impédance $Z_{DOM2}$ du VTI <sub>2</sub> . Les cas c) et d) correspondent à une impédance $Z_{REC2}$ du VTI <sub>2</sub> .....	92
Figure 64 – Interrupteur bidirectionnel formé par les deux transistors MOSFET servant à la modulation d'impédance du canal de communication. Le potentiel électrique du drain de Q <sub>2</sub> est réhaussé de 2,5V ....	93
Figure 65 - Schéma du démodulateur mono alternance .....	94
Figure 66 – Etage d'entrée du démodulateur a), formes d'ondes associées b).....	95
Figure 67 – Schéma du démodulateur double alternance à générateur de courant .....	96
Figure 68 – Schéma du démodulateur double alternance à porte « OU exclusif » .....	98
Figure 69 – Relevés des tensions $V_1$ , $V_2$ , $V_3$ et $V_{C3}$ .....	98
Figure 70 – Synoptique du montage pour les relevés expérimentaux des tensions $V_{VTI1 11}$ et $V_{VTI1 10}$ .....	100
Figure 71 – Synoptique du montage pour les relevés expérimentaux des tensions $V_{VTI2 11}$ et $V_{VTI2 01}$ .....	100
Figure 72 – Photo du montage pour les relevés expérimentaux des tensions $V_{VTI1 11}$ et $V_{VTI1 10}$ .....	101
Figure 73 – Relevés des tensions $V_{VTI1 11}$ et $V_{VTI1 10}$ pour un état récessif du VTI <sub>1</sub> et des états récessif et dominant du VTI <sub>2</sub> pour 10MHz, 20,3MHz et 30MHz .....	101
Figure 74 – Comparaison entre les résultats théoriques et les relevés expérimentaux de 300kHz à 30MHz .....	102
Figure 75 – Relevé d'une trame de données CAN émise par le secondaire et décodée par le primaire. La trame est décodée avec un oscilloscope « ROHDE&SCHWARZ HMO1002 Series » .....	103
Figure 76 – Synoptique simplifié de l'essai réalisé.....	107
Figure 77 – Banc de test permettant de tester notre driver sur le module SiC CREE « CAS300M12BM2 » .....	108
Figure 78 – Banc de test permettant de tester notre driver sur le module SiC CREE « CAS300M12BM2 » .....	108
Figure 79 – Formes d'ondes caractéristiques des commutations du MOSFET SiC BOT du module « CAS300M12BM2 » .....	110
Figure 80 – Formes d'ondes caractéristiques de l'amorçage du semi-conducteur de puissance.....	110
Figure 81 – Formes d'ondes caractéristiques du blocage du semi-conducteur de puissance.....	110
Figure 82 – Synoptique de l'essai réalisé lors du test des drivers dans le convertisseur d'une puissance de 60kVA de l'industriel ECA GROUP. Les trois drivers sont ceux développés durant cette thèse.....	112
Figure 83 – Convertisseur de 60kVA de l'industriel ECA GROUP, pont de puissance et charge résistive utilisée lors de l'essai. Les drivers sont intégrés dans le pont de puissance, au plus près des modules ....	113
Figure 84 – Relevés des tensions composées $U_{12}$ , $U_{23}$ et $U_{31}$ en sortie du convertisseur .....	114
Figure 85 – Relevés des courants $I_1$ , $I_2$ et $I_3$ en sortie du convertisseur.....	114

Figure 86 – Synoptique de l’essai réalisé pour quantifier la robustesse de la solution CAN-ISO à des $dv/dt$ de $125kV/\mu s$ sous $2kV$ .....	116
Figure 87 – Banc de test relatif à l’essai décrit à la Figure 86 .....	116
Figure 88 – Zoom sur le prototype de la solution CAN-ISO utilisé pour les essais expérimentaux .....	117
Figure 89 – Zoom sur les connexions pour l’application du $dv/dt$ entre les deux parties isolées et pour la connexion de la sonde haute tension .....	118
Figure 90 – Relevé des signaux $V_{VTII}$ , $TX_1$ et décodage d’une trame de données présente sur le canal de communication .....	119
Figure 91 – Relevé du signal $V_{VTII}$ lors de la présence d’un $dv/dt$ lorsque le canal de communication est à l’état dominant.....	120
Figure 92 – Relevé du signal $TX_1$ lors de la transmission d’une trame de données en présence d’un $dv/dt$ lorsque le canal de communication est dans un état dominant. Pour des problématiques de mesures, la trame présentée sur ce relevé est différente de celle présentée au relevé de la Figure 91. ....	120
Figure 93 – Relevé du signal $V_{VTII}$ lors de la présence d’un $dv/dt$ lorsque le canal de communication est dans un état récessif.....	121
Figure 94 - Relevé du signal $TX_1$ lors de la transmission d’une trame de données en présence d’un $dv/dt$ lorsque le canal de communication est dans un état récessif. Pour des problématiques de mesures, la trame présentée sur ce relevé est différente de celle présentée au relevé de la Figure 93. ....	121





# Thèse de Doctorat

**Christophe BOUGUET**

Développement d'un driver communicant pour MOSFET SiC

Design of a communicating gate driver for SiC MOSFET

## Résumé

Les semi-conducteurs présents dans les convertisseurs de puissance sont associés à un circuit de commande rapprochée appelé « driver ». Ce circuit sert d'interface entre l'électronique de contrôle-commande et les modules de puissance qu'il pilote. Dans le cadre des travaux de thèse, un driver dédié aux transistors MOSFET SiC a été développé. Il est conçu pour des modules dont le calibre en courant est de 300A et travaillant sous une tension de bus continu de 1200V.

Au-delà de la conception d'un driver spécifique aux transistors MOSFET SiC, un second aspect des travaux de thèse a consisté à implémenter des fonctions de communication dans les convertisseurs. Les drivers sont alors des éléments incontournables du réseau de communication ainsi formé. Un canal de communication compatible avec les exigences normatives relatives aux drivers et avec les contraintes de l'environnement de travail de l'électronique de puissance a été conçu. Il se positionne entre le primaire du driver et chacune de ses voies de commande, permettant ainsi au réseau de communication du convertisseur de s'étendre jusqu'à la zone où le potentiel du bus DC de 1200V est présent. L'isolation galvanique indispensable à la sécurité des utilisateurs est conservée et la capacité parasite induite par l'ajout de cette fonctionnalité reste inférieure à 2pF. Les applications rendues possibles par ce canal de communication sont discutées. Des essais expérimentaux réalisés sous fortes contraintes électriques (2kV / 125kV/μs) valident le fonctionnement du prototype de canal de communication développé. Des transmissions de données à une vitesse de 500kbits/s se basant sur le protocole CAN ont été réalisées avec succès.

## Mots clés

Canal de communication, CAN (Controller Area Network), Driver pour composants à grille isolée, Electronique de puissance, Isolation électrique, MOSFET SiC.

## Abstract

The semiconductors used in power converters such as IGBT and MOSFET transistors are driven by an electronic circuit called "gate driver". This circuit is an interface between the control command circuit and the power semiconductors. In the work done during this PhD, a driver dedicated to SiC MOSFET transistors has been developed. It is designed for components with a continuous drain current value of 300A and working under a drain-source voltage of 1200V.

Beyond the development of a driver dedicated to SiC MOSFET transistors technology, a second aspect of the work presented in this PhD is about the implementation of communication functions within the power converters. Drivers are then essential elements of the communication network then constituted. A communication channel that suits the standards requirements relating to drivers and suits the requirements concerning the power electronics working environment has been designed. It is located between the primary side of the driver and each of its channels. Thus, the communication network in the power converter reaches the area where the DC bus voltage of 1200V is situated. The galvanic isolation necessary to the user's safety is kept and the parasitic capacitance induced by the addition of this communication function remains lower than 2pF. The possible uses offered by this communication channel are discussed. Some trials done under high electric constraints (2kV / 125kV/μs) validate the functioning of the prototype of the communication channel that has been developed. Data transmissions reaching a speed of 500kbits/s and based on CAN protocol have been carried out.

## Key Words

Communication channel, CAN (Controller Area Network), Electrical isolation, Gate driver, SiC MOSFET, Power Electronics.