



**HAL**  
open science

# SYSTEMES NEUROMORPHIQUES POUR DES PLATEFORMES BIO-HYBRIDES

Timothée Levi

► **To cite this version:**

Timothée Levi. SYSTEMES NEUROMORPHIQUES POUR DES PLATEFORMES BIO-HYBRIDES. Ingénierie biomédicale. Université de Bordeaux, 2017. tel-01540207v1

**HAL Id: tel-01540207**

**<https://hal.science/tel-01540207v1>**

Submitted on 16 Jun 2017 (v1), last revised 24 Jul 2017 (v3)

**HAL** is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

# MEMOIRE DE RECHERCHE

PRESENTE A

## L'UNIVERSITÉ DE BORDEAUX

ECOLE DOCTORALE DES SCIENCES PHYSIQUES ET DE L'INGENIEUR

**Par Timothée LEVI**

EN VUE DE L'OBTENTION DU

## DIPLOME D'HABILITATION A DIRIGER DES RECHERCHES

SPÉCIALITÉ : Electronique

\*\*\*\*\*

### SYSTEMES NEUROMORPHIQUES POUR DES PLATEFORMES BIO-HYBRIDES

\*\*\*\*\*

Soutenue le : **2 Mars 2017**

Après avis de :

<b>Mme B. DE SALVO</b>	Directrice Scientifique	CEA LETI, Grenoble	<b>Rapporteur</b>
<b>M. J.-M. BILBAULT</b>	Professeur des Universités	Université de Bourgogne	<b>Rapporteur</b>
<b>M. C. PELLET</b>	Professeur des Universités	Université de Bordeaux	<b>Rapporteur</b>

Devant la commission d'examen formée de :

<b>Mme J. HASLER</b>	Professor	Georgia Institute of Technology	<b>Examineur</b>
<b>M. T. KOHNO</b>	Associate Professor	The University of Tokyo	<b>Examineur</b>
<b>M Y. DEVAL</b>	Professeur des Universités	Université de Bordeaux	<b>Examineur</b>
<b>Mme N. LEWIS</b>	Professeur des Universités	Université de Bordeaux	<b>Examineur</b>
<b>M. S. SAIGHI</b>	Maître de Conférences HDR	Université de Bordeaux	<b>Examineur</b>



*A Rumi, Lucas et Akané,*  
瑠美, ルカ, 茜,





## REMERCIEMENTS

Tout d'abord, je tiens à remercier Claude Pellet, Directeur du laboratoire IMS lors de mon recrutement en tant que Maître de Conférences en 2009, qui m'a permis de poursuivre mon rêve de chercheur.

Mes remerciements vont également à Barbara DE SALVO, Directrice Scientifique du CEA LETI à Grenoble, Jean-Marie BILBAULT, Professeur à l'Université de Bourgogne, et encore Claude PELLET, Professeur à l'Université de Bordeaux, pour leurs lectures attentives et critiques du mémoire, en tant que rapporteurs de ce mémoire de HDR.

Je tiens à remercier Yann DEVAL, Professeur à l'Université de Bordeaux et Directeur du laboratoire IMS, d'avoir accepté de présider ce jury.

Je remercie vivement Jennifer HASLER, Professeur à Georgia Tech aux Etats-Unis, et Takashi KOHNO, Professeur à l'Université de Tokyo au Japon, pour l'intérêt qu'ils portent à ces travaux en acceptant de faire partie du jury et en effectuant un long voyage pour venir jusqu'ici.

Je remercie aussi tous les doctorants qui ont contribué et/ou qui contribuent toujours au développement des thématiques de recherche présentées dans ce mémoire, à savoir par ordre chronologique : Filippo GRASSIA, Sahbi BACCAR, Matthieu AMBROISE et Farad KHOYRATEE. J'ai beaucoup apprécié ces années passés ensemble où une amitié a pu se créer.

Un grand merci à toute l'équipe AS2N et au groupe BioElectronique, travailler avec vous est un grand plaisir. Je tiens à remercier particulièrement Sylvain SAIGHI pour ses réflexions au niveau recherche et carrière et de m'avoir laissé une liberté de recherche dans mes travaux.

Je remercie chaleureusement Noëlle LEWIS pour son soutien, conseils et son amitié depuis mon doctorat en 2004.

Je remercie Sylvie RENAUD pour la confiance qu'elle m'a accordée depuis mes études à l'ENSEIRB, en me proposant le stage à l'université d'Heidelberg et mon sujet de master recherche et également pour mon intégration dans le groupe BioElectronique du laboratoire IMS.

## Remerciements

---

Je remercie Dominique REBIERE et Rachid MALTI, chefs de département de l'IUT GEII, pour m'avoir soutenu et permis d'effectuer ma mobilité au Japon en 2013 puis en 2017.

Je remercie tous les membres de l'IUT GEII, en particulier Laurence, Serge et Damien pour leurs soutiens et leurs sourires.

Je remercie Dominique COLLARD, Directeur de Recherche CNRS et Directeur du laboratoire LIMMS à Tokyo, qui m'a permis d'effectuer une délégation CNRS de 2 ans. Lors de ce séjour, j'ai pu découvrir de nouvelles thématiques et acquérir plusieurs compétences qui me servent dans mes activités de recherche.

Je remercie toutes les personnes du laboratoire LIMMS et en particulier, Yannick, Nicolas, Nathalie, Bertrand, Matthieu et Anthony pour toutes nos discussions autour du café et nos sorties.

Je souhaite aussi remercier l'ensemble du personnel administratif et technique des différents services du laboratoire IMS, de l'IUT GEII et du laboratoire LIMMS pour les nombreuses aides qu'ils ont pu me rendre durant mon quotidien de chercheur.

Merci aussi à tous les membres du laboratoire IMS, IUT GEII et LIMMS.

Je remercie ma famille, en particulier mes parents pour leurs soutiens, l'aide qu'ils ont pu m'apporter et les conseils, relectures du manuscrit.

Je remercie mes amis en particulier Romain pour son expertise en développement limité et nos sorties, Patrick et Maiko pendant notre séjour au Japon, Mathieu et Jean-Marie pour nos échanges via Telegram sans oublier la disponibilité de Jean-Marie qui n'a pas changé depuis mon doctorat.

Enfin, je tiens tout particulièrement à exprimer ma profonde reconnaissance à Rumi pour son réconfort, son soutien et sa tendresse même pendant les moments difficiles. Sans oublier, mes deux trésors, Lucas et Akané qui me redonnent le sourire à tout moment.

ルカ, 茜, 瑠美を愛してる! みんな僕にいつも優しくて.

あなたたちがいるから毎日幸せ. 本当にありがとう!

## TABLE DES MATIERES

<b>INTRODUCTION GENERALE.....</b>	<b>1</b>
<b>Chapitre 1</b>	
<b>Amélioration du flot de conception AMS</b>	
<b>(Analog and Mixed Systems)</b>	
<b>I INTRODUCTION.....</b>	<b>6</b>
<b>II DESCRIPTION DES FLOTS DE CONCEPTION EN ELECTRONIQUE.....</b>	<b>7</b>
II.1 CONTEXTE .....	7
II.2 EVOLUTION DU FLOT DE CONCEPTION NUMERIQUE.....	9
II.2.1 Description du flot numérique.....	9
II.2.2 IP numérique.....	11
II.3 FLOT DE CONCEPTION AMS.....	12
<b>III CONCEPTION ANALOGIQUE A BASE D'IPS ET METHODOLOGIE DE REUTILISATION</b>	<b>15</b>
III.1 CONCEPTS EXISTANTS ET PROBLEMATIQUES POUR LA REUTILISATION D'IP ANALOGIQUE.....	17
III.1.1 Automatisation du flot de conception analogique.....	17
III.1.2 Quel type d'IP choisir pour un bloc analogique.....	19
III.1.3 Flot de conception analogique à base d'IPs.....	20
III.2 PRINCIPE DE LA CONCEPTION DE SYSTEME A BASE D'IPS.....	22
III.3 DEFINITION DE NOTRE IP ANALOGIQUE.....	23
III.3.1 Définition.....	23
III.3.2 Exemple avec la vue comportementale de la cellule Sigmoïde :.....	25
III.4 CARACTERISATION DE L'IP ANALOGIQUE.....	27
III.4.1 Caractérisation.....	27
III.4.2 Exemple : détermination des spécifications de la fonction mathématique sigmoïde.....	27
III.5 CREATION DE LA BASE DE DONNEES.....	30
III.5.1 Application à notre cas d'étude: les systèmes neuromimétiques.....	30
III.5.2 Mise en œuvre.....	32
III.5.3 Principe et outils de l'exploration.....	32
III.6 AIDE A LA RECONCEPTION.....	35
III.6.1 Identification du problème.....	35
III.6.2 Problème concernant les spécifications demandées.....	36
III.6.3 Problème dû à la technologie ou à la tension d'alimentation.....	37
III.7 VERIFICATION.....	37
III.8 CONCLUSION.....	38
<b>IV MODELISATION DES CIRCUITS AMS SOUS UN ENVIRONNEMENT SEVERE.....</b>	<b>39</b>
IV.1 DOMAINE DE L'ELECTRONIQUE HAUTES TEMPERATURES (HT).....	39
IV.2 METHODOLOGIE DE MODELISATION PROPOSEE.....	41
IV.2.1 Choisir l'approche de modélisation, l'outil et le logiciel utilisé.....	41
IV.2.2 Méthodologie proposée.....	45
IV.2.3 Test des paramètres de l'AOP HT.....	46
IV.2.4 Simulation SPICE d'un AOP HT.....	48
IV.2.5 Interpretation des résultats.....	49
IV.3 OPTIMISATION DU MODELE HT EN UTILISANT UNE APPROCHE COMPORTEMENTALE.....	51
IV.3.1 Différence modèle idéal et non-idéal de l'AOP.....	51
IV.3.2 Extration des paramètres et insertion de la variable température.....	54
IV.4 CONCLUSION.....	56
<b>V CONCLUSION.....</b>	<b>56</b>

**Chapitre 2**  
**Systèmes Neuromorphiques :**  
**De l'Analogique vers le Numérique**  
**En passant par la Microfluidique**

<b>I</b>	<b><u>INTRODUCTION</u></b> .....	<b>58</b>
<b>II</b>	<b><u>CONTEXTE ET MODELES DE NEURONES</u></b> .....	<b>59</b>
	<b>II.1</b> <u>CONTEXTE ET PHYSIOLOGIE DU NEURONE</u> .....	59
	<b>II.1.1</b> <i>Contexte général</i> .....	59
	<b>II.1.2</b> <i>Physiologie du neurone pour les circuits neuromimétiques</i> .....	60
	<b>II.2</b> <u>MODELES MATHEMATQUES DE NEURONES</u> .....	62
	<b>II.2.1</b> <i>Modèle Hodgkin-Huxley (HH)</i> .....	64
	<b>II.2.2</b> <i>Modèle Izhikevich et Touboul</i> .....	65
	<b>II.2.3</b> <i>Modèle Kohno</i> .....	66
	<b>II.3</b> <u>ETAT DE L'ART DES SYSTEMES NEUROMORPHIQUES BIOMIMETIQUES</u> .....	67
<b>III</b>	<b><u>SYSTEME NEUROMORPHIQUE ANALOGIQUE</u></b> .....	<b>70</b>
	<b>III.1</b> <u>CIRCUIT NEUROMIMETIQUE ET VALIDATION DU MODELE</u> .....	70
	<b>III.1.1</b> <i>ASIC Galway</i> .....	70
	<b>III.1.2</b> <i>Analyse de Bifurcations</i> .....	71
	<b>III.2</b> <u>REGLAGE AUTOMATIQUE DU SYSTEME</u> .....	73
	<b>III.3</b> <u>GENERATION DE FAMILLE DE NEURONES CORTICAUX</u> .....	75
	<b>III.4</b> <u>CONCLUSION ET CRITIQUE DU SYSTEME ANALOGIQUE</u> .....	77
<b>IV</b>	<b><u>SYSTEME NEUROMORPHIQUE NUMERIQUE</u></b> .....	<b>78</b>
	<b>IV.1</b> <u>METHODOLOGIE DE CONCEPTION</u> .....	78
	<b>IV.2</b> <u>IMPLEMENTATION DES MODELES DE NEURONE</u> .....	79
	<b>IV.2.1</b> <i>Modèle Izhikevich</i> .....	80
	<b>IV.2.2</b> <i>Modèle Touboul</i> .....	81
	<b>IV.3</b> <u>IMPLEMENTATION DU MODELE DE LA SYNAPSE ET DE LA PLASTICITE SYNAPTIQUE</u> .....	83
	<b>IV.3.1</b> <i>Modèle de la synapse</i> .....	83
	<b>IV.3.2</b> <i>Modèle de plasticité synaptique</i> .....	84
	<b>IV.4</b> <u>ARCHITECTURE DU RESEAU ET PLATEFORME MODULABLE</u> .....	85
	<b>IV.4.1</b> <i>Architecture</i> .....	85
	<b>IV.4.2</b> <i>Bruit et délai axonal</i> .....	87
	<b>IV.4.3</b> <i>Configuration du réseau</i> .....	89
	<b>IV.5</b> <u>EXPERIENCES HYBRIDES</u> .....	92
	<b>IV.5.1</b> <i>Système neuromorphique pour la locomotion</i> .....	92
	<b>IV.5.2</b> <i>Système neuromorphique pour le remplacement</i> .....	97
	<b>IV.6</b> <u>CONCLUSION</u> .....	102
<b>V</b>	<b><u>NEURONE MICROFLUIDIQUE</u></b> .....	<b>103</b>
	<b>V.1</b> <u>CONTEXTE</u> .....	103
	<b>V.2</b> <u>CONCEPTION DU NEURONE MICROFLUIDIQUE</u> .....	104
	<b>V.2.1</b> <i>Neurone microfluidique</i> .....	105
	<b>V.2.2</b> <i>Etapas de conception</i> .....	106
	<b>V.3</b> <u>RESULTATS</u> .....	108
	<b>V.4</b> <u>PERSPECTIVES</u> .....	111
	<b>V.4.1</b> <i>Expériences hybrides</i> .....	111
	<b>V.4.2</b> <i>Améliorations possibles</i> .....	112
	<b>V.4.3</b> <i>L'utilisation du neurone microfluidique en tant que stimulateur</i> .....	112
<b>VI</b>	<b><u>CONCLUSION</u></b> .....	<b>113</b>

**Chapitre 3  
Projets et Perspectives**

<b>I</b>	<b><u>INTRODUCTION</u></b> .....	<b>116</b>
<b>II</b>	<b><u>PLATEFORME NEUROMORPHIQUE BIO-HYBRIDE</u></b> .....	<b>116</b>
II.1	<u>CONTEXTE</u> .....	116
II.2	<u>PLATEFORME HYBRIDE POUR LA CARACTERISATION DE CELLULES BIOLOGIQUES</u> .....	118
II.2.1	<u>Electrodes</u> .....	119
II.2.2	<u>Circuit microfluidique et culture multi-cellulaires</u> .....	121
II.2.3	<u>Neurones Artificiels</u> .....	122
II.2.4	<u>Spike Sorting</u> .....	123
II.3	<u>ETUDES DES RESEAUX BIOLOGIQUES ET DES MALADIES NEUROLOGIQUES</u> .....	124
II.3.1	<u>Etude des maladies neurologiques</u> .....	124
II.3.2	<u>Projet de caractérisations de neurones en boucle fermée en utilisant l'optogénétique</u> .....	126
II.4	<u>CONCLUSION</u> .....	128
<b>III</b>	<b><u>SYSTEMES NEUROMORPHIQUES AU PROFIT DE L'INTELLIGENCE ARTIFICIELLE</u></b> .....	<b>129</b>
III.1	<u>CONTEXTE</u> .....	129
III.2	<u>SYSTEMES NEUROMORPHIQUES POUR LA ROBOTIQUE</u> .....	130
III.2.1	<u>Robotique classique</u> .....	130
III.2.2	<u>Robotique hybride</u> .....	131
III.3	<u>SYSTEMES NEUROMORPHIQUES POUR LES ENJEUX SOCIOLOGIQUES</u> .....	135
III.3.1	<u>Système neuromorphique biomimétique pour le pattern recognition</u> .....	135
III.3.2	<u>Laboratoire de l'Université de Tokyo pour les systèmes neuromorphiques</u> .....	138
III.4	<u>SYSTEMES NEUROMORPHIQUES POUR L'HOMME AUGMENTE</u> .....	139
III.5	<u>CONCLUSION</u> .....	142

**Chapitre 4  
Relations Internationales**

<b>I</b>	<b><u>INTRODUCTION</u></b> .....	<b>144</b>
<b>II</b>	<b><u>RELATIONS INTERNATIONALES PAR MES ACTIVITES DE RECHERCHE</u></b> .....	<b>144</b>
II.1	<u>COLLABORATION DANS LE CADRE DU PROJET BRAINBOW</u> .....	144
II.1.1	<u>Collaboration avec Michela Chiappalone (<a href="https://www.iit.it/people/michela-chiappalone">https://www.iit.it/people/michela-chiappalone</a>)</u> .....	144
II.1.2	<u>Collaboration avec Paolo Bonifazi (<a href="http://www.ikerbasque.net/paolo.bonifazi">http://www.ikerbasque.net/paolo.bonifazi</a>)</u> .....	145
II.1.3	<u>Research Topic du journal Frontiers on Neuroscience</u> .....	146
II.2	<u>COLLABORATION AVEC LE JAPON</u> .....	147
II.2.1	<u>Université de Tokyo et laboratoire LIMMS</u> .....	147
II.2.2	<u>Conférence ISNNE (<a href="http://www.sat.t.u-tokyo.ac.jp/~kohno/ISNNE2014/">http://www.sat.t.u-tokyo.ac.jp/~kohno/ISNNE2014/</a>)</u> .....	149
II.2.3	<u>Autres collaborations en Asie</u> .....	152
<b>III</b>	<b><u>RELATIONS INTERNATIONALES DEVELOPPEES DANS LE CADRE DES MES ACTIVITES D'ENSEIGNEMENT A L'IUT GEII DE L'UNIVERSITE DE BORDEAUX</u></b> .....	<b>153</b>
III.1	<u>CONTEXTE</u> .....	153
III.2	<u>STAGES A L'ÉTRANGER</u> .....	153
III.3	<u>GROUPE INTERNATIONAL TRACK FOR 2<sup>ND</sup> YEAR-STUDENT</u> .....	158
III.4	<u>COORDINATEUR MOBILITE</u> .....	159
III.5	<u>COLLABORATION UNIVERSITE JADE HOCHSCHULE, ALLEMAGNE</u> .....	160
III.6	<u>PROJET ERASMUS+ ET DIPLOME D'UNIVERSITE D'ETUDES TECHNOLOGIQUES INTERNATIONALES (DUETI)</u> .....	161
<b>IV</b>	<b><u>CONCLUSION</u></b> .....	<b>162</b>
	<b>CONCLUSION GENERALE</b> .....	<b>163</b>
	<b>REFERENCES BIBLIOGRAPHIQUES</b> .....	<b>167</b>
	<b>PRODUCTION SCIENTIFIQUE</b> .....	<b>183</b>
	<b>CV DETAILLE</b> .....	<b>191</b>

## Table des matières

---

# INTRODUCTION GENERALE



Le présent mémoire d'habilitation à diriger des recherches propose une synthèse de mes activités d'enseignement et de recherche sur la période 2004-2016.

Ce travail a été l'occasion de faire un bilan de mes activités d'enseignement et de recherche et par-delà d'affiner les futures thématiques que je souhaite mettre en place.

Ces travaux se sont déroulés entre autres, au laboratoire de l'Intégration des Composants et Systèmes Electroniques IXL, devenu aujourd'hui le laboratoire de l'Intégration du Matériau au Système IMS à Bordeaux, dirigé par le Pr. Yann Deval, au CEA LETI à Grenoble, à l'Université de Tokyo au Japon et au laboratoire LIMMS au Japon. Le laboratoire LIMMS est une UMI CNRS qui est intégrée à l'Université de Tokyo.

Depuis très jeune, je me suis toujours tourné vers la recherche en BioElectronique, notamment en effectuant mes stages d'école d'Ingénieur ENSEIRB-MATMECA dans ce domaine. Tout d'abord en 2002, lors d'un stage dans l'entreprise NIBEC (Nanotechnology and Integrated BioEngineering Centre) intégré à l'Université d'Ulster à Belfast, Irlande du Nord, puis en 2003, dans le laboratoire Electronic Vision(s) de l'Université d'Heidelberg en Allemagne, sur un sujet intégré au projet Européen SenseMaker porté par l'Université d'Heidelberg et dont le laboratoire IMS faisait partie. Enfin, j'ai effectué mon stage de Master 2 Recherche et Ingénieur 3eme année au laboratoire IXL dans l'équipe Ingénierie des Neurones sur Silicium (ISN) dirigée par la Pr. Sylvie Renaud. J'ai intégré ensuite cette équipe pour y effectuer mes travaux de doctorat intitulé « Méthodologie de développement d'une bibliothèque d'IP-AMS en vue de la conception automatisée de systèmes sur puces analogiques et mixtes » durant la période 2004-2007.

Je suis ensuite parti en post-doctorat au CEA LETI à Grenoble pendant un an, travaillant sur la classification online et non-supervisée des potentiels d'action des neurones. Puis j'ai effectué un second post-doctorat grâce à une bourse JSPS (Japan Society for the Promotion of Science) de 2 ans à l'Université de Tokyo dans le laboratoire du Pr. Kohno, laboratoire associé à l'UMI CNRS LIMMS (Laboratory of Integrated Micro Mechatronic Systems). Les recherches que j'ai effectuées durant ce second post-doctorat sont restées dans la thématique BioElectronique, sur un sujet de conception de réseaux de neurones artificiels pour des systèmes MEMS intelligents. Ayant été recruté comme Maitre de Conférences en Octobre 2009 à l'Université de Bordeaux, j'ai mis fin à ce post-doctorat au bout d'un an.

Suite à ma nomination, mes activités de recherches se sont effectuées au laboratoire IMS dans le groupe BioElectronique dirigé à l'époque par la Pr. Sylvie Renaud et qui est maintenant dirigé par la Pr. Noëlle Lewis. J'ai ensuite effectué une délégation CNRS au laboratoire LIMMS, UMI2820, à l'Université de Tokyo, au Japon entre le 1er septembre 2013 et le 31 août 2015. Cette délégation fut l'occasion pour moi, de créer de nouvelles collaborations internationales mais également de développer un projet novateur sur un neurone artificiel utilisant les techniques de la microfluidique.

Avant de développer mes diverses thématiques de recherche, le contexte scientifique général de ce mémoire est celui des **Systèmes neuromorphiques pour des plateformes bio-hybrides**. Un système biomimétique (neuromimétique) se distingue d'un système bio-inspiré (neuro-inspiré) par son objectif et ses caractéristiques. En effet, un système bio-inspiré est un système s'inspirant de la nature pour effectuer des tâches d'ingénierie comme la reconnaissance de forme par exemple. Il ne fonctionne pas forcément en temps réel biologique mais plutôt en temps accéléré. La plupart de ses applications concernent des tâches de calculs ou la robotique. Un système biomimétique reproduit le comportement de la nature en étant le plus proche possible. Ces systèmes travaillent en temps réel biologique et peuvent ainsi remplacer le vivant. Leurs applications sont plus tournées vers le biomédical, vers la compréhension des systèmes vivants et pour la création de neuroprothèses en ce qui concerne les systèmes neuromimétiques. Les systèmes neuromimétiques que nous avons conçu dans notre équipe seront développés dans le deuxième chapitre. Ces systèmes étant également hétérogènes (électronique analogique, numérique, optique, chimique et microfluidique), une méthodologie de modélisation pour l'électronique analogique et mixte est obligatoire et sera développée dans le premier chapitre.

Mes travaux de recherche ont été effectués dans l'objectif général de concevoir des systèmes neuromimétiques novateurs afin d'effectuer des expériences hybrides avec le vivant pour la compréhension des différents mécanismes mais aussi pour permettre de remplacer le vivant pour certaines applications. Cela nécessite avant tout de proposer plusieurs systèmes utilisant différents modèles et diverses plateformes.

Les 3 premiers chapitres de ce mémoire s'inscrivent pleinement dans cet objectif et déclinent ma contribution selon les 3 axes suivants :

- Le chapitre 1 est consacré aux méthodes de modélisation et de réutilisation permettant d'optimiser la conception et le fonctionnement de ces systèmes. Ces systèmes étant

hétérogènes, développer des méthodologies communes permet d'augmenter l'efficacité et la rapidité de conception.

- Le chapitre 2 fait l'exposé des différents systèmes neuromimétiques conçus lors de mes activités de recherche. Allant de l'électronique analogique à la microfluidique en passant par de l'électronique numérique, ces réseaux de neurones artificiels gardent le même objectif de l'hybridation avec le vivant.

- Le chapitre 3 décrit mes projets de recherche que ce soit à court-terme ou à long-terme. Deux axes se distinguent : la conception de plateforme neuromorphique bio-hybride et les systèmes neuromorphiques au profit de l'intelligence artificielle.

- Le chapitre 4 s'attache à mes activités de collaboration et de gestion des relations internationales que j'effectue au cours de mes activités de recherche mais également dans le cadre de mes enseignements à l'IUT GEII de Bordeaux.

# CHAPITRE 1 :

## Amélioration du flot de conception AMS (Analog and Mixed Systems)

<b>I</b>	<b>INTRODUCTION.....</b>	<b>6</b>
<b>II</b>	<b>DESCRIPTION DES FLOTS DE CONCEPTION EN ELECTRONIQUE.....</b>	<b>7</b>
II.1	CONTEXTE .....	7
II.2	EVOLUTION DU FLOT DE CONCEPTION NUMERIQUE.....	9
II.2.1	<i>Description du flot numérique.....</i>	9
II.2.2	<i>IP numérique.....</i>	11
II.3	FLOT DE CONCEPTION AMS.....	12
<b>III</b>	<b>CONCEPTION ANALOGIQUE A BASE D'IPS ET METHODOLOGIE DE REUTILISATION 15</b>	
III.1	CONCEPTS EXISTANTS ET PROBLEMATIQUES POUR LA REUTILISATION D'IP ANALOGIQUE.....	17
III.1.1	<i>Automatisation du flot de conception analogique.....</i>	17
III.1.2	<i>Quel type d'IP choisir pour un bloc analogique.....</i>	19
III.1.3	<i>Flot de conception analogique à base d'IPs.....</i>	20
III.2	PRINCIPE DE LA CONCEPTION DE SYSTEME A BASE D'IPS.....	22
III.3	DEFINITION DE NOTRE IP ANALOGIQUE.....	23
III.3.1	<i>Définition.....</i>	23
III.3.2	<i>Exemple avec la vue comportementale de la cellule Sigmoïde :.....</i>	25
III.4	CARACTERISATION DE L'IP ANALOGIQUE.....	27
III.4.1	<i>Caractérisation.....</i>	27
III.4.2	<i>Exemple : détermination des spécifications de la fonction mathématique sigmoïde.....</i>	27
III.5	CREATION DE LA BASE DE DONNEES.....	30
III.5.1	<i>Application à notre cas d'étude: les systèmes neuromimétiques.....</i>	30
III.5.2	<i>Mise en œuvre.....</i>	32
III.5.3	<i>Principe et outils de l'exploration.....</i>	32
III.6	AIDE A LA RECONCEPTION.....	35
III.6.1	<i>Identification du problème.....</i>	35
III.6.2	<i>Problème concernant les spécifications demandées.....</i>	36
III.6.3	<i>Problème dû à la technologie ou à la tension d'alimentation.....</i>	37
III.7	VERIFICATION.....	37
III.8	CONCLUSION.....	38
<b>IV</b>	<b>MODELISATION DES CIRCUITS AMS SOUS UN ENVIRONNEMENT SEVERE.....</b>	<b>39</b>
IV.1	DOMAINE DE L'ELECTRONIQUE HAUTES TEMPERATURES (HT).....	39
IV.2	METHODOLOGIE DE MODELISATION PROPOSEE.....	41
IV.2.1	<i>Choisir l'approche de modélisation, l'outil et le logiciel utilisé.....</i>	41
IV.2.2	<i>Méthodologie proposée.....</i>	45
IV.2.3	<i>Test des paramètres de l'AOP HT.....</i>	46
IV.2.4	<i>Simulation SPICE d'un AOP HT.....</i>	48
IV.2.5	<i>Interpretation des résultats.....</i>	49
IV.3	OPTIMISATION DU MODELE HT EN UTILISANT UNE APPROCHE COMPORTEMENTALE.....	51
IV.3.1	<i>Différence modèle idéal et non-idéal de l'AOP.....</i>	51
IV.3.2	<i>Extraction des paramètres et insertion de la variable température.....</i>	54
IV.4	CONCLUSION.....	56
<b>V</b>	<b>CONCLUSION.....</b>	<b>56</b>

## I INTRODUCTION

Ce premier chapitre regroupe les activités de recherche que j'ai effectuées lors de mon doctorat (2004-2007), et lors de la thèse de Sahbi Baccar (2009-2012) que j'ai co-encadrée avec le Professeur Dominique Dallet. L'objectif général de cette thématique est d'optimiser le flot de conception analogique, c'est à dire d'optimiser et d'automatiser des tâches effectuées manuellement et de proposer de nouvelles méthodologies et formalismes qui permettront la création d'outils logiciels de conception comme il en existe en électronique numérique. Ces activités peuvent paraître déconnectées de la conception de systèmes neuromimétiques, cependant la création de méthodologies de modélisation est très importante afin de concevoir des systèmes le plus biologiquement réaliste. En effet, ces systèmes sont très hétérogènes et les équations mathématiques modélisant les comportements neuronaux ne sont pas solvables, il faut alors approximer tout en reproduisant au maximum les comportements biologiques.

La première partie de ce chapitre décrira le contexte, les définitions et les différentes méthodes de modélisation et flots de conception afin de permettre une meilleure compréhension des parties suivantes.

Développer une méthodologie claire de réutilisation de systèmes précédemment conçus apporte au concepteur un « background » de connaissances et permet selon les applications souhaitées de choisir le meilleur bloc préconçu. Un paradigme de conception analogique à base d'IPs (Intellectual Property) sera décrit et appliqué à la conception de circuits neuromimétiques dans la deuxième partie de ce chapitre.

Caractériser et modéliser des composants et circuits AMS (Analog and Mixed-Signal) pour des applications particulières comme l'ingénierie neuromorphique apporte également une base solide pour la conception des systèmes neuromimétiques. Les nouvelles techniques de simulation et de modélisation comportementale des circuits analogiques et mixtes permettent de concevoir et de modéliser des systèmes électroniques le plus biologiquement réalistes. Ce domaine de recherche sera exposé dans la troisième partie de ce chapitre en se basant sur les travaux de thèse de Sahbi Baccar [BACCAR 2012] sur l'étude et la modélisation comportementale de « Front-end » analogiques dans des applications HT (Hautes Températures). La méthodologie développée s'applique à d'autres contextes et notamment à l'ingénierie neuromorphique.

## II DESCRIPTION DES FLOTS DE CONCEPTION EN ELECTRONIQUE

### II.1 Contexte

La conception de circuits intégrés doit actuellement relever le défi de l'augmentation de la densité d'intégration, de l'évolution des processus technologiques et de la croissance de la complexité. Ce défi ne pourra être relevé que grâce à l'adéquation des outils et méthodes de conception.

Les systèmes numériques bénéficient aujourd'hui d'outils et méthodes standardisés qui ont permis l'automatisation complète du flot de conception. Il est donc légitime de s'inspirer de ce modèle pour la conception de systèmes Analogiques ou Mixtes (Analog and Mixed-Signal, AMS). Cependant la criticité des blocs analogiques freine l'évolution de ce flot de conception AMS.

Pour l'industrie de l'électronique, l'évolution est très rapide, ce qui implique le développement de nouvelles méthodologies pour permettre de suivre cette croissance. La loi de Moore décrit bien cette évolution. La Loi de Moore a été exprimée en 1965 par Gordon Moore [MOOR 1965], co-fondateur d'Intel. Il expliquait que la complexité des semi-conducteurs doublait tous les dix-huit mois à coût constant depuis 1959, date de leur invention. Cette augmentation exponentielle fut rapidement nommée Loi de Moore ou, compte tenu de l'ajustement ultérieur, Première loi de Moore. En 1975, Moore [MOOR 1975] réévalua sa prédiction en posant que le nombre de transistors des microprocesseurs (et non plus de simples circuits intégrés moins complexes car formés de composants indépendants) sur une puce de silicium double tous les deux ans. Bien qu'il ne s'agisse pas d'une véritable loi physique, cette prédiction s'est révélée étonnamment exacte. Entre 1971 et 2001, la densité des transistors a doublé chaque 1,96 année. En conséquence, les machines électroniques sont devenues de moins en moins coûteuses et de plus en plus puissantes.

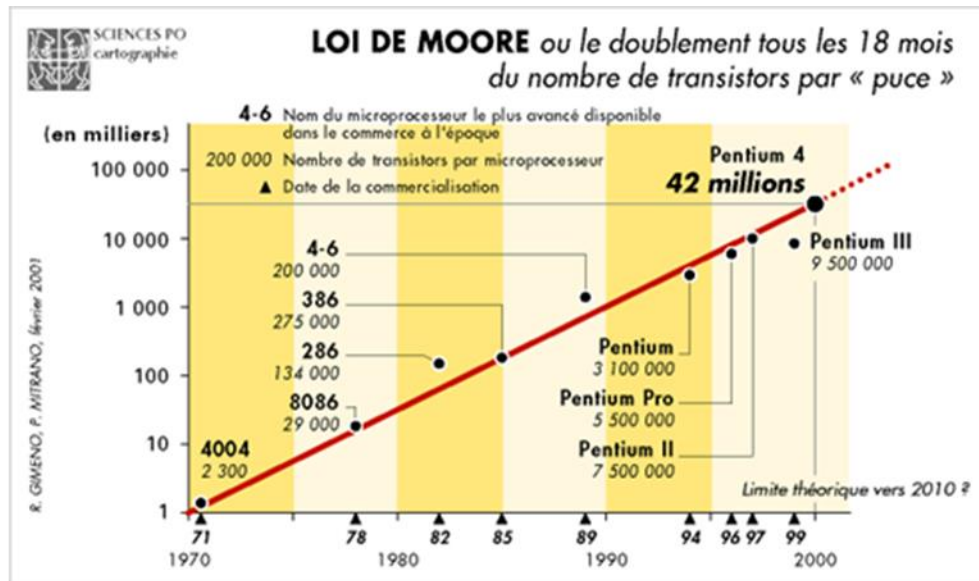


Figure 1.1. Loi de Moore [GIME 2001]

La deuxième loi (figure 1.1) est à peu près vérifiée depuis 1973, mais depuis 2004, elle souffre d'un petit ralentissement dû notamment à des difficultés de dissipation thermique, qui empêchent une montée en fréquence en dépit de la taille plus réduite des composants. Cependant les dernières générations de processeurs sont gravés avec une finesse de 14 nanomètres, et en 2020 la limite extrême de cette course à la miniaturisation devrait être atteinte : autour des 2-3 nanomètres.

On contourne pour le moment cette difficulté de plusieurs façons:

- Multiplication sur une puce du nombre de processeurs, la fréquence restant pour sa part inchangée.
- Expérimentation de puces fonctionnant en mode totalement asynchrone. On s'aperçoit en effet que la simple transmission du signal d'horloge à tous les composants consomme la moitié de l'espace et de la puissance des microprocesseurs actuels.
- Plus de fonctionnalités sur une même puce et conception 3D pour plus de puissance de calcul sur la même superficie.

Cette évolution rapide de la densité d'intégration et du nombre de fonctionnalités va de pair avec une augmentation de la complexité de conception des circuits.

Le terme *complexité de conception* peut signifier plusieurs choses. Le nombre de transistors, la surface, le nombre de personnes contribuant à la conception ou même la pluridisciplinarité peuvent être des facteurs pour évaluer la complexité.

Si nous prenons comme facteur principal le nombre de transistors, nous pouvons nous retrouver avec des incohérences. Prenons comme exemple, la différence entre le temps de conception pour la création d'une mémoire 256-kBytes et d'une mémoire 256-MBytes. Cette différence est minime puisqu'il y a beaucoup d'éléments similaires. Ainsi quantifier la complexité par le nombre de transistors peut ne pas être pertinent. De même, les SoC (System on Chip) et plus particulièrement les AMS-SoC, les MEMS possèdent de nombreux éléments numériques et quelques éléments analogiques et mixtes qui requièrent plus d'effort de conception.

Ainsi suivant [GIEL 2000] et [ITRS 2001], les principaux facteurs impliquant une complexité croissante sont :

- L'augmentation du nombre de transistors par circuit.
- L'usage de nouvelles architectures de circuits et de nouveaux algorithmes.
- L'augmentation du nombre de membres de l'équipe de conception.
- L'utilisation de technologies récentes.

Bien sûr, le temps de conception augmentera si la complexité du circuit augmente, ce qui pénalise le temps de mise sur le marché du produit final. Ainsi la constante adaptation des méthodes et outils de conception et modélisation est indispensable pour diminuer le temps de conception.

## ***II.2 Evolution du flot de conception numérique***

Avant de proposer diverses solutions que nous avons élaborées pour optimiser le flot de conception AMS, un résumé du flot numérique permet de situer le flot de conception AMS et de travailler sur l'extension AMS de certaines solutions numériques.

### **II.2.1 Description du flot numérique**

Actuellement le flot de conception numérique est très développé et automatisé. Premièrement, la profusion d'activités dans le domaine de la conception numérique a eu pour résultat la définition de niveaux d'abstraction clairs et bien définis (comportemental, fonctionnel, transfert de registre, porte, transistor). Ces abstractions sont des approximations qui fonctionnent, car les interconnexions numériques à tous les niveaux (sauf celui du transistor)



représentent des tensions qui pilotent des nœuds à haute impédance, et les blocs du circuit sont, de ce fait, pratiquement indépendants les uns des autres. Deuxièmement des outils de conception automatisée existent et aident le développement et l'évolution du flot de conception numérique, notamment le langage VHDL [VHDL 1997] qui a ouvert la voie à la synthèse automatique.

La synthèse logique (ou numérique) permet à partir d'une description de haut niveau, de concevoir de manière automatique le circuit numérique d'un projet en tenant compte de contraintes comme la vitesse, la surface ou la consommation. Les ressources de base sont des cellules pré-caractérisées dans la conception d'ASIC (Application Specific Integrated Circuits), des structures pré-calculées dans la conception des FPGA (Field Programmable Gate Array). A l'heure actuelle, on peut décrire avec un haut niveau d'abstraction un système numérique de quelques millions de portes grâce à des descriptions HDL (Hardware Description Language), tabulaires ou graphiques (schémas, graphes de fluence, réseaux de Pétri) [LEGA 2005], UML [LARM 2005] ou System C [SYST 2011].

La figure 1.2 ci-dessous décrit le flot de conception numérique basé sur la réutilisation de blocs logiciels ou matériels préconçus (IP). Une méthodologie similaire est proposée dans la prochaine partie pour le flot de conception AMS.

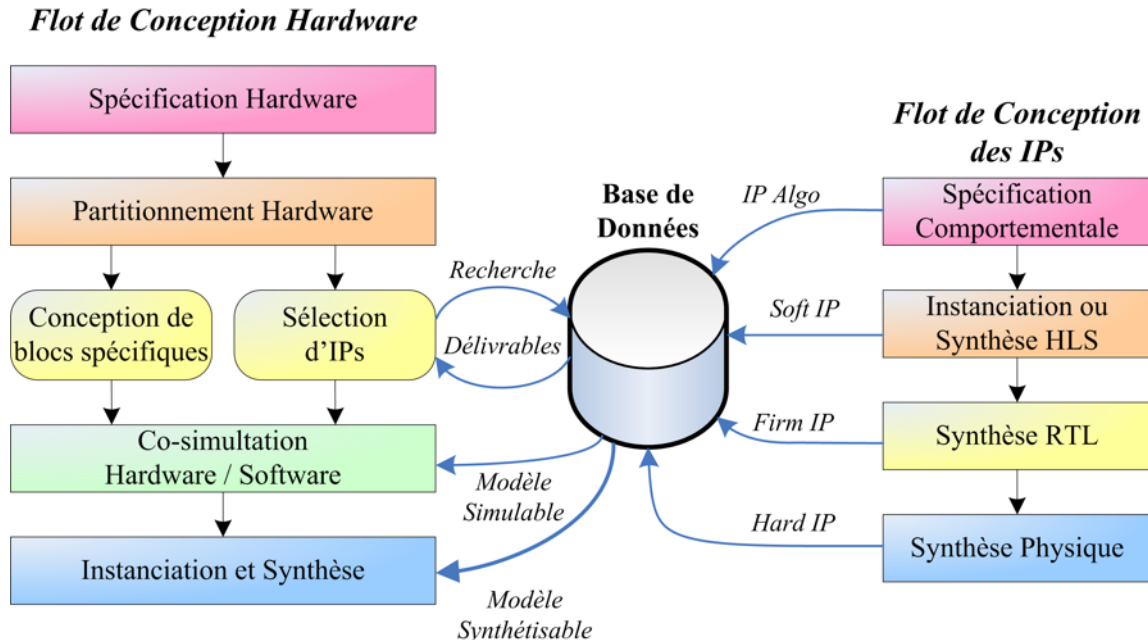


Figure 1.2. Flot de conception numérique à base d'IPs [LEGA 2005]

Cette figure décrit le flot de conception Hardware basé sur la réutilisation et l'assemblage de composants préconçus (IP). L'intégration est validée par un ensemble de simulations. Les IPs ont leur propre flot de conception qui se décompose en plusieurs étapes. Tout d'abord la

définition des spécifications, puis la synthèse HLS (High Level Synthesis) et la synthèse RTL (Register Transfer Level) de ces spécifications avant la synthèse physique. La synthèse HLS est la transformation d'une description de type algorithmique en une description de type transfert entre registres (RTL). Le résultat de cette synthèse est donc une interconnexion de mémoires, de chemins de données et d'automates de contrôle dont le comportement est synthétisable par les outils de plus bas niveau. La synthèse RTL quant à elle, est la transformation d'une description RTL en une interconnexion d'éléments matériels, tout en respectant des contraintes d'optimisation. On définit ainsi les trois types d'IPs numériques : *Soft*, *Hard* et *Firm*.

Un exemple typique de synthèse numérique consiste à spécifier les contraintes temporelles sur les signaux d'horloge, d'entrée et de sortie, et ensuite à trouver une solution qui optimise la vitesse, la puissance ou la surface (où la vitesse est liée implicitement à la puissance). Cette synthèse s'effectue alors automatiquement, grâce notamment à des langages de descriptions adaptés.

### II.2.2 IP numérique

La base de la synthèse numérique est l'utilisation d'IPs qui permettent la réutilisation de circuits numériques et ainsi diminuent le temps de conception des systèmes.

Selon Virtual Socket Interface Alliance (VSIA) [VSIA 2001a], [VSIA 2001b] et le guide de méthodologies de réutilisation numérique [KEAT 1999], les blocs IP peuvent être classés dans ces différentes catégories :

- **Soft IP.** Les blocs réutilisables sont donnés sous forme de fichiers synthétisables HDL (Hardware Description Language). Ils ont l'avantage d'être flexibles mais ils sont moins performants et n'ont pas une surface optimisée.
- **Hard IP.** Ces blocs sont optimisés en termes de performance, de puissance et de surface mais sont dépendants d'une technologie. Par exemple, ce sont des netlists avec des layouts spécifiques à une technologie. Ces IPs sont plus performants mais ne sont pas flexibles.
- **Firm IP.** Ce sont des blocs réutilisables qui ont été optimisés au niveau de la structure et de la topologie pour de meilleures performances. Ils ont été créés en utilisant une bibliothèque de technologies génériques, ce qui leur donnent une meilleure flexibilité par rapport aux *Hard IPs*. Les *Firm IPs* offrent un compromis entre les *Hard IPs* et les *Soft IPs*. En effet, ils sont plus flexibles que les *Hard IPs* et possèdent de meilleures performances et une meilleure surface que les *Soft IPs*.

Le tableau suivant 1.1 résume les performances de ces différents IPs.

TABLEAU 1.1. CLASSIFICATION DES IPs NUMÉRIQUES

IP	Performance	Flexibilité	Migration des données
<i>Soft</i>	Moyenne	Très Grande	Illimitée
<i>Firm</i>	Grande	Grande	Moyenne
<i>Hard</i>	Très grande	Aucune	Très difficile

Concernant toujours les IPs numériques, Pierre Bricaud [BRIC 1998] définit les différentes méthodologies de réutilisation en numérique, tout comme [GOER 1999]. Ces méthodologies de conception reposent sur la réutilisation de blocs logiciels ou matériels préconçus (IP), et sur l'élévation du niveau de description des applications.

Le flot de conception numérique peut se décliner en trois familles [CAI 2003] :

- La synthèse à partir d'une spécification système fonctionnelle (*Synthesis from specification*). Les spécifications décrivent le fonctionnement du système mais ne donnent pas d'informations sur l'implémentation.
- La conception s'appuyant sur l'utilisation de plate-forme (*Platform-Based Design*). Ces plate-formes sont des combinaisons spécifiques de composants dédiés à certaines applications. Elles peuvent contenir des IPs.
- La conception basée sur la réutilisation de composants (*Component-Based Design* ou *IP assembly*). Le système est conçu à partir d'IPs.

Les méthodologies *Platform-Based Design* et *Component-Based Design* vont nous aider à développer nos propres méthodologies pour la conception analogique qui sera décrite dans la partie III.

### II.3 Flot de conception AMS

La conception de systèmes AMS dépend de l'évolution du flot numérique d'une part et du flot analogique d'autre part. Le flot numérique étant évolué et à un stade d'automatisation avancé, les verrous se retrouvent essentiellement sur l'analogique et sa multitude de contraintes. De plus, l'environnement du système mixte ajoute des contraintes sur la conception. Plusieurs cohabitations de procédés ou de contraintes peuvent être envisagées pour la conception de systèmes analogiques et mixtes :

- La conception combinée des parties analogiques et logiques

- Les circuits multi-technologiques pour la réalisation de capteurs où cohabitent des blocs physiques (mécanique, chimique, etc.) et des blocs de contrôle électroniques (analogique, numérique).
- La conception combinée de la partie logicielle et matérielle d'un système numérique.
- La prise en compte des contraintes environnementales (température, rayonnement) et leur impact sur la fiabilité.

Chacune de ces mixités nécessite la mise en œuvre de nouveaux outils et de nouvelles méthodologies de conception. C'est à travers cette problématique que les 2 prochaines parties (III et IV) de ce chapitre vont proposer des solutions.

La figure suivante 1.3 est extraite d'un rapport sur le sujet de la conception de l'International Technology Roadmap for Semiconductors (ITRS) [ITRS 2009]. Elle illustre le V-cycle traditionnel de la conception de système, à partir des spécifications jusqu'au layout, avec des niveaux d'abstractions intermédiaires appelés niveaux comportementaux et niveaux circuits. Cette figure date de 2009 mais aujourd'hui encore les manques sont nombreux pour le flot de conception AMS, et nous sommes encore loin de l'efficacité du flot numérique. [ITRS 2013] indique encore de grands manques dans la modélisation, la simulation et la vérification des circuits AMS.

La voie Top-Down est connue comme le flot de synthèse alors que la voie Bottom-Up concerne le flot de vérification. Cette figure 1.3 résume la différence de maturité entre les flots de conception numérique et analogique et souligne les futures améliorations possibles concernant l'automatisation de la conception électronique. Pour les circuits numériques, il existe un manque de méthodes et d'outils au niveau le plus haut de la hiérarchie (spécifications exécutables, ou procédures de vérification pour le système complet) même si les langages haut niveau actuelles comme l'UML ou le System C-AMS [SYST 2016] améliorent grandement cette automatisation. Pour les circuits analogiques, des solutions complètes existantes sont rares à tous les niveaux d'abstractions. L'automatisation du flot de conception analogique est encore un challenge ouvert, et les méthodologies de réutilisation sont une recommandation forte. Ceci sera développé dans la troisième partie de ce chapitre.

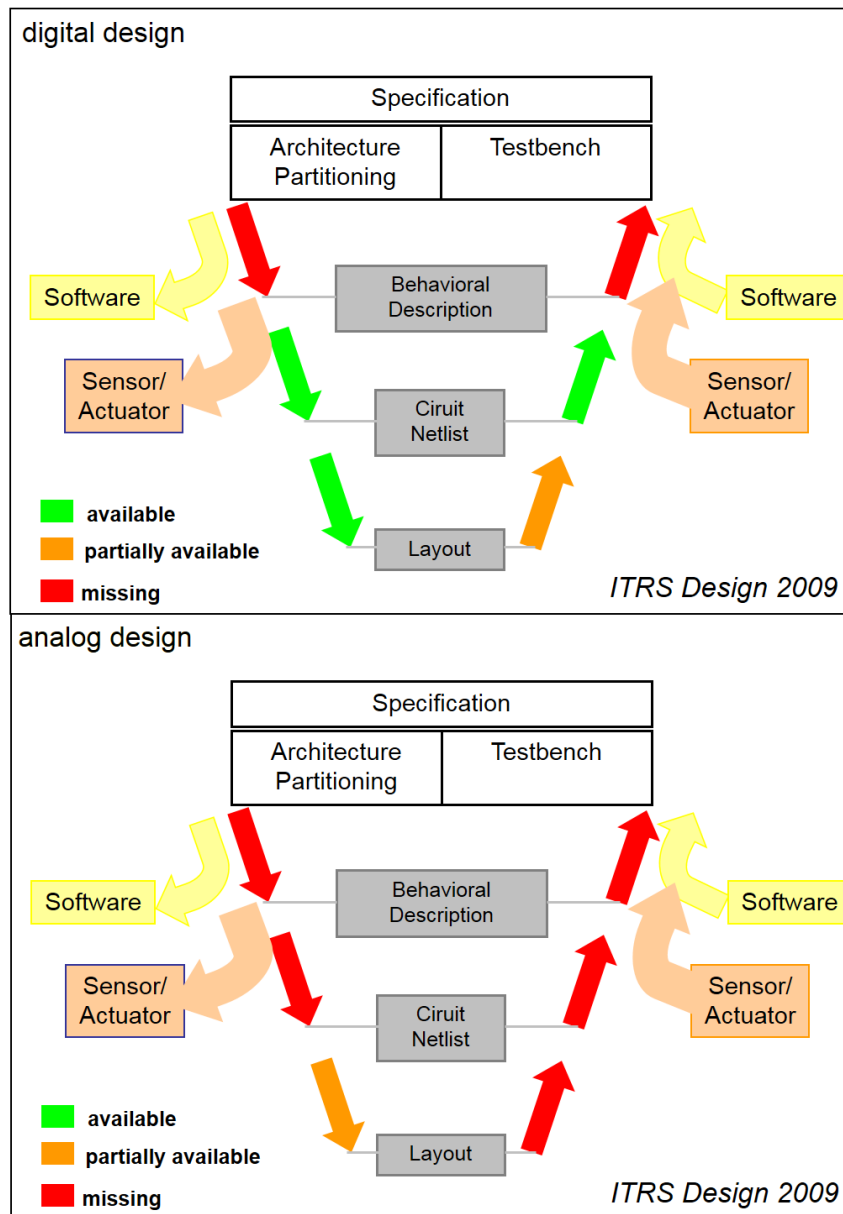


Figure 1.3. Etat de l'art des flots de conception numérique et analogique selon ITRS 2009 [ITRS 2009]

La conception analogique est décomposable en deux grandes phases qui sont la conception électrique du circuit au niveau schématique et la conception physique du circuit au niveau dessin des masques (layout).

La conception électrique s'effectue idéalement selon une approche Top-Down et se décompose en trois étapes :

- Description du système et de sa hiérarchie
- Définition et liens hiérarchiques de chaque bloc fonctionnel

- Dimensionnement des cellules

La conception physique s'effectue également en trois étapes et s'effectue selon une approche Bottom-Up :

- Génération des masques des cellules. On utilise la netlist dimensionnée de la cellule et les informations additionnelles sur les éléments parasites, l'appariement et les performances attendues. Généralement ce travail est effectué manuellement mais certaines équipes l'automatisent partiellement selon différentes méthodes d'optimisation.

- Création des masques au niveau des blocs fonctionnels. Quelques outils dédiés à des applications bien définies ont été développés pour automatiser cette étape [JANG 2003].

- Placement et routage des différents blocs qui composent le système pour obtenir les masques du système complet.

Une vérification des performances au niveau électrique pour les cellules, au niveau comportemental pour les blocs et au niveau fonctionnel pour le système est effectuée après chaque étape, selon une approche Bottom-Up. Etant donné la complexité du système initial, il est indispensable de le décomposer en sous-systèmes. Les notions de hiérarchisation d'un système et de blocs sont essentielles.

Intéressons-nous maintenant à la conception analogique à base d'IPs et aux méthodologies de réutilisation qui sont très en retard par rapport au flot numérique. Cette méthodologie a été développée lors de mes travaux de thèse. Elle sera appliquée également dans le chapitre 3 sur mes futurs projets de recherche à travers le développement d'une plateforme modulable de réseaux de neurones artificiels

### **III CONCEPTION ANALOGIQUE A BASE D'IPs ET METHODOLOGIE DE REUTILISATION**

La réutilisation de blocs déjà conçus a donné naissance au concept d'IP qui doit permettre de réduire considérablement le temps et le coût de conception des systèmes intégrés. Si l'IP numérique est aujourd'hui bien connu et largement utilisé comme décrit précédemment, la question de l'IP analogique et mixte, IP-AMS, reste ouverte : comment peut-on définir un IP-AMS réutilisable ? La condition de réutilisation en analogique n'est pas évidente. En effet en analogique le meilleur circuit pour une fonction n'est que rarement le meilleur circuit pour une autre fonction. Cette question est développée dans cette section, et nous proposons une méthodologie de réutilisation pour le flot de conception analogique.

Le flot de conception des SoC est principalement axé sur la réutilisation de composants, les IPs. Comme nous l'avons vu précédemment (II.2.2), les IPs sont classés du *Soft* au *Hard IP* en passant par le *Firm IP*. D'importantes avancées ont été proposées lors de ces 20 dernières années, avec des travaux précurseurs [HARJ 1989] et [CHAN 1997], proposant des solutions efficaces avec des logiciels. Notre travail a été guidé par ces concepts et développements, mais aussi en prenant compte la spécificité de notre application qui est le système neuromimétique. Toute la méthodologie proposée dans cette section III est appliquée à ce type de système. Le groupe de recherche BioElectronique du laboratoire IMS à l'Université de Bordeaux possède une expérience de plus d'une vingtaine d'années sur la conception des systèmes neuromimétiques [TOMA 2006] [LEVI 2008]. Ces systèmes seront décrits plus précisément dans le chapitre 2. Le *matériel* dont nous disposons consiste en une librairie de blocs de calculs analogiques utilisée pour la conception d'ASICs analogiques qui reproduisent la dynamique de l'activité électrique des neurones biologiques [SAIG 2011]. Ces blocs sont initialement décrits par leur schéma électrique et leur layout physique ; nous nommons ces blocs les *Hard IPs d'origine*. A partir de ce *matériel*, nous décrivons dans cette section la plateforme de conception dédiée à l'automatisation de la conception des futures ASICs neuromimétiques que nous avons développé lors de mes travaux de thèse (2004-2007). Comme démontré précédemment, le contexte est favorable à la création d'une bibliothèque de *Firm IPs*, en utilisant un flot de conception de réutilisation à base d'IPs.

Cette section est organisée comme suivant :

- un état de l'art décrivant les différents concepts et solutions concernant la synthèse de conception analogique, et les différentes difficultés relatives à la réutilisation à base d'IPs dans le domaine analogique.
- les tâches préliminaires à effectuer pour la conception du flot de conception analogique
- la description et définitions de notre méthodologie en 3 points : contenu d'un IP, conception d'un IP réutilisable, et intégration de l'IP dans le flot de conception
- une application concrète de cette méthodologie à travers 2 exemples de projets de conception de circuits neuromimétiques.

### ***III.1 Concepts existants et problématiques pour la réutilisation d'IP analogique***

#### **III.1.1 Automatisation du flot de conception analogique**

Avant de décrire notre flot de conception analogique à base d'IPs, nous expliquons ici les différentes approches pour améliorer le flot de conception analogique et atteindre la synthèse analogique automatique.

Directement inspiré de la *success story* de la conception numérique utilisant les FPGAs, la conception à base de FPAA (Field Programmable Analog Array) [BASU 2010], [GEOR 2016] développée à Georgia Tech, US par la Pr. Jennifer Hasler, est un concept très intéressant et en cours de développement. Cette technologie fonctionne déjà pour certaines applications et est très efficace pour les fonctions analogiques classiques, mais n'est pas applicable dans notre domaine d'application qui requiert des blocs fonctionnels très spécifiques.

La synthèse analogique [O'CON 2004], [LOUE 2013] pour les circuits intégrés est un domaine de recherche qui existe depuis une trentaine d'années. Elle représente un défi scientifique crucial et correspond à un réel besoin de l'industrie des semi-conducteurs pour accélérer le cycle de conception, réutiliser les techniques de conception, faciliter la migration entre technologies et améliorer la robustesse des systèmes. La synthèse analogique comporte essentiellement deux étapes : la sélection de topologie, et le dimensionnement. Les défis de la synthèse analogique résident dans le nombre de degrés de liberté et le nombre de compromis complexes. Les outils de synthèse numérique possèdent une avance considérable par rapport à ceux de la synthèse analogique et mixte. Même si en moyenne la partie analogique dans un circuit représente seulement 10 % de la surface, son temps de conception est le plus important. Comment expliquer cette différence ? Une grande partie de la conception de circuits analogiques et mixtes se fait en utilisant une approche spécifique, où le dimensionnement des composants s'effectue individuellement, et les performances sont optimisées. Ceci donne au concepteur une flexibilité maximale dans sa recherche du circuit optimal satisfaisant à toutes les spécifications.

Deux techniques de synthèse existent :

- Une technique, basée sur l'optimisation [KOH 1990], [PHEL 2000], utilise des méthodes numériques (par exemple : les outils ANACONDA, OPASYN et ANANAS)
- Une technique, basée sur les connaissances, utilise des procédures explicites de conception (par exemple : les outils PROSAIC, BLADES et IDAC)

Quels sont les avantages et les défauts de chacune de ces méthodes ?



La première approche (optimisation) permet la conception sans connaissances particulières, mais nécessite un temps CPU (Central Process Unit) considérable et des simulations intensives pour la mener à bien. Le choix des paramètres de sélection à optimiser parmi une liste très importante est également un inconvénient.

Les méthodes à base de connaissances (procédure) [ISKA 2008] permettent de réduire ces défauts. Cependant la génération de procédures explicites de conception est une tâche de longue durée et la dépendance en une topologie est importante. Plus récemment, et en ne considérant pas les deux solutions comme mutuellement exclusives, des outils sont apparus qui mixent les approches à base d'optimisation et à base de connaissances afin de tirer les avantages des deux : des outils industriels (Antrim-MSS, NeoLinear-NeoCell) et académiques (ANACONDA, VASE).

Nous avons choisi cette approche à base de connaissance pour notre méthodologie car nos systèmes neuromorphiques sont bien caractérisés. Le concepteur doit identifier (i) les paramètres de conception en relation avec les performances voulues, (ii) les équations du circuit, et (iii) la procédure de dimensionnement.

Les équations du circuit sont supposées relier les paramètres de performance aux paramètres de conception. Ce point est non-trivial et il implique des algorithmes de simplification et des vues sur le fonctionnement des circuits [MART 2008], [RUTE 2007]. Notre approche conduit à une modélisation multi-niveaux, partant des équations fonctionnelles idéales (données par les neuroscientifiques dans notre cas), avec un raffinement graduel jusqu'aux équations comportementales.

Le processus du dimensionnement du circuit intervient généralement après la sélection de la topologie. Il commence avec un schéma non dimensionné et suit les étapes du concepteur pour atteindre ce schéma dimensionné correspondant aux spécifications demandées. La génération du layout, comme étape finale, est souvent une tâche séparée et est rarement incluse dans la procédure de dimensionnement [NGUY 2006]. Nous avons élaboré une méthode de redimensionnement lors de mon doctorat, elle servait de première étape avant une optimisation plus poussée. Ces travaux ont fait l'objet de plusieurs publications [LEVI 2009]. Nous ne décrivons pas en détail cette méthode dans ce mémoire car son utilisation est en dehors de la thématique de recherche des circuits neuromimétiques et de leur modélisation.

Pour les circuits intégrés complexes, une hiérarchie claire de niveaux d'abstraction jusqu'au niveau système doit être définie et les flots de conception Bottom-Up/Top-Down devraient se

combiner de différentes manières afin d'améliorer l'automatisation. Une des solutions est de propager les contraintes depuis le top-level jusqu'au schéma électrique et son layout [GIEL 2000], [CAST 2006]. Une autre solution est de définir une nouvelle approche mélangeant le flot Top-Down et Bottom-Up, le flot Meet-in-the-middle, celle-ci est la base de la conception à base de plateforme [DEBE 2006], [SUN 2009]. Cette méthode relie la bibliothèque de composants, bien caractérisés et modélisés, utilisée dans une phase Bottom-Up. Ensuite une approche Top-Down est utilisée pour choisir le meilleur composant, selon une fonction de coût, qui satisfait toutes les contraintes imposées. Nous avons choisi cette approche pour le développement de notre plateforme.

Deux raisons principales justifient notre choix de concevoir et d'utiliser une telle plateforme de conception. La première est relative à notre application des ASICs neuromimétiques. De tels systèmes requièrent l'utilisation de blocs fonctionnels analogiques non-traditionnels, différents des amplificateurs opérationnels à transconductances (OTA) ou autres amplificateurs opérationnels (AOP). De plus, nous pouvons partir de blocs fonctionnels déjà identifiés et dimensionnés lors de projets antérieurs [SAIG 2011]. La question de la procédure de dimensionnement à partir d'un schéma non-dimensionné ne se pose donc pas. Nous effectuons plutôt un redimensionnement de ces schémas. La question principale est alors : comment transformer une bibliothèque de *Hard IPs* (schéma et layout) en une librairie de *Firm IPs* et comment implémenter un flot de conception automatique pour les futurs projets.

### III.1.2 Quel type d'IP choisir pour un bloc analogique

La notion d'IP analogique pour l'automatisation du flot de conception a été le sujet de nombreux débats [OHR 2003], [KOCH 2003], [SING 2005], [GOER 2006] et [LI 2003].

Idéalement, le flot de conception analogique devrait être identique à celui numérique, cependant ceci est encore loin d'être le cas, le contexte initial est différent et les règles de l'électronique analogique sont plus contraignantes que celle de l'algèbre de Boole. Par exemple, le concepteur doit jouer avec des relations non-linéaires, des paramètres technologiques et de nombreuses sensibilités [DESS 2000], [GILB 2002] (température, bruit, mismatch, etc.). Le signal analogique est souvent plus performant en terme de rapidité, et de consommation cependant sa conception est plus difficile, étroitement liée à la connaissance et à l'expérience du concepteur. Un bloc analogique est conçu pour une application spécifique. Par conséquent, il est difficile de le réutiliser, et les fonctions primaires peuvent être très différentes selon les cas : conception en mode courant ou tension, technologie bipolaire ou CMOS, forte ou faible inversion, etc...

Une définition claire de ce que doit contenir un IP est donc le point de départ pour une possible réutilisation et automatisation des circuits intégrés analogiques. Nous allons utiliser les 3 définitions des IPs numériques (*Hard*, *Soft*, *Firm*) pour connaître la pertinence de cette classification pour l'analogique.

### 1) *Hard IP*?

Parmi les opérateurs classiques dans la conception analogique, nous retrouvons les amplificateurs opérationnels, les CAN et CNA, PLLs, etc. Ces blocs sont généralement optimisés en consommation et en surface pour une application spécifique : il est donc naturel de dire que ces blocs analogiques sont des *Hard IP*. Ce type d'IP a été choisi par le guide de la conception et des étapes de documentation par le consortium VSIA en 2001 [VSIA 2001b]. Dans ce cas, les migrations technologiques sont résolues par re-conception plutôt que par réutilisation.

### 2) *Soft IP*?

Comment devrait se définir un *Soft IP* pour l'analogique ? Nous pouvons décrire un langage HDL suivant une fonction donnée. Le problème étant qu'il n'existe pas actuellement de synthèse universelle qui délivre un schéma électrique dimensionné pour une application donnée. De plus, le mode de conception doit être choisi au départ (courant ou tension) de même que les blocs primaires et la topologie pour chacun d'eux. Un outil d'aide capable de permettre au concepteur de choisir parmi plusieurs topologies serait une grande avancée pour la synthèse analogique. Cependant, avant l'utilisation de cet outil, une base de données doit être conçue avec une documentation adéquate pour chacun des blocs.

### 3) *Firm IP*?

Entre le *Soft* et le *Hard IP*, nous trouvons le *Firm IP* qui semble être le meilleur choix pour la conception analogique. C'est un compromis entre un layout fixe et une description HDL. Il propose une conception basé sur le schéma électrique, avec suffisamment de caractéristiques réglables et génériques pour être réutilisable dans plusieurs cas.

## III.1.3 Flot de conception analogique à base d'IPs

La bibliothèque d'IP est le point central, elle est remplie par le flot de conception des IPs analogiques, et interagit avec le flot de conception système. La première tâche (1) est donc de définir quelles informations doivent être contenues dans un IP et quel doit être son format. Ensuite, il est important de détailler la méthodologie de conception des IPs réutilisables (2) car elle diffère beaucoup de la conception *one shot*. Enfin le dernier point est la réutilisation d'un IP

(3) dans le flot de conception système. Avant de détailler notre méthodologie, je propose de faire un état de l'art succinct de chacun de ces 3 points :

#### 1) Contenu d'un IP

Plusieurs équipes ont proposé le contenu d'un IP analogique. Voici les 4 travaux que nous avons sélectionnés.

O'Connor et al. [OCON 2000], [OCON 2005], [OCON 2007] ont proposé un contenu de l'IP analogique:

- Vues descriptives: ports d'entrée/sortie, modèle fonctionnel, modèle structurel
- Performances électriques, et détails de surface/consommation
- Méthodes de calculs et relations entre les différents paramètres de performance.

Castro-Lopez et al. [CAST 2006], [CAST 2008], [VELA 2012] ont défini un IP analogique avec un modèle comportemental, un schéma dimensionné et un layout. Comme cet IP est développé pour une application spécifique, nous pouvons la définir en tant que *Hard IP*.

Hamour et al. [HAMO 2003] ont proposé une définition similaire mais sans layout et en ajoutant un modèle de test-bench.

Pimentel et al. [PIME 2010] ont proposé le contenu suivant divisé en 3 parties: modèles (fonctionnel, comportemental et structurel), documents (informations de base, guide de conception et de test) et schéma des circuits.

#### 2) Conception d'un IP

Cette étape est importante pour guider le concepteur dans les différentes étapes de conception des blocs réutilisables [BINK 2003], [TORO 2016]. Analyser et utiliser l'expérience du concepteur pour rendre l'IP réutilisable est une tâche complexe, en particulier le processus de dimensionnement.

Louërat et al. ont développé plusieurs méthodologies dont l'outil, CAIRO+ [ISKA 2004], [ISKA 2008b], qui est une plateforme de réutilisation d'IP analogique. Tout d'abord le concepteur décrit son circuit avec un schéma électrique, des paramètres de dimensionnement et un début de layout. CAIRO+ permet alors un dimensionnement automatique et la création du layout associé, à partir des paramètres technologiques et de procédures de dimensionnement préalablement décrites [ISKA 2008], [ISKA 2013].

### 3) Intégration d'un IP dans le flot de conception

Quels sont les principales difficultés relatives à ce point ? Premièrement, il faut gérer les différents niveaux d'abstraction suivant l'exploration de l'architecture et l'étape de vérification. Une deuxième difficulté est le stockage des IPs dans une base de données et comment extraire le bon IP suivant des méthodes d'exploration. Pour réponse à ces questions, Louërat et al., [LOUE 2013] proposent à travers leur outils CAIRO+ une intégration de leur *Hard IP*. Des exemples sont décrits dans la thèse de Nguyen-Tuong [NGUY 2006]. Une méthodologie utilisant UVM-SystemC-AMS a été développée suivant une démarche similaire au flot numérique [BARN 2015]. O'Connor et al. ont également proposé une plateforme de conception (RUNE II) [GALO 2013] utilisant le langage UML qui intègre leurs IPs.

### III.2 Principe de la conception de système à base d'IPs

Cette section va décrire la méthodologie que nous avons élaborée pour le développement de bibliothèques d'IP-AMS pour le flot de conception analogique et mixte. A partir de notre cas d'étude, le système neuromorphique, nous présentons nos définitions mais aussi une application pour chaque étape de notre méthodologie de conception. La figure 1.4 représente les trois étapes essentielles de ce flot.

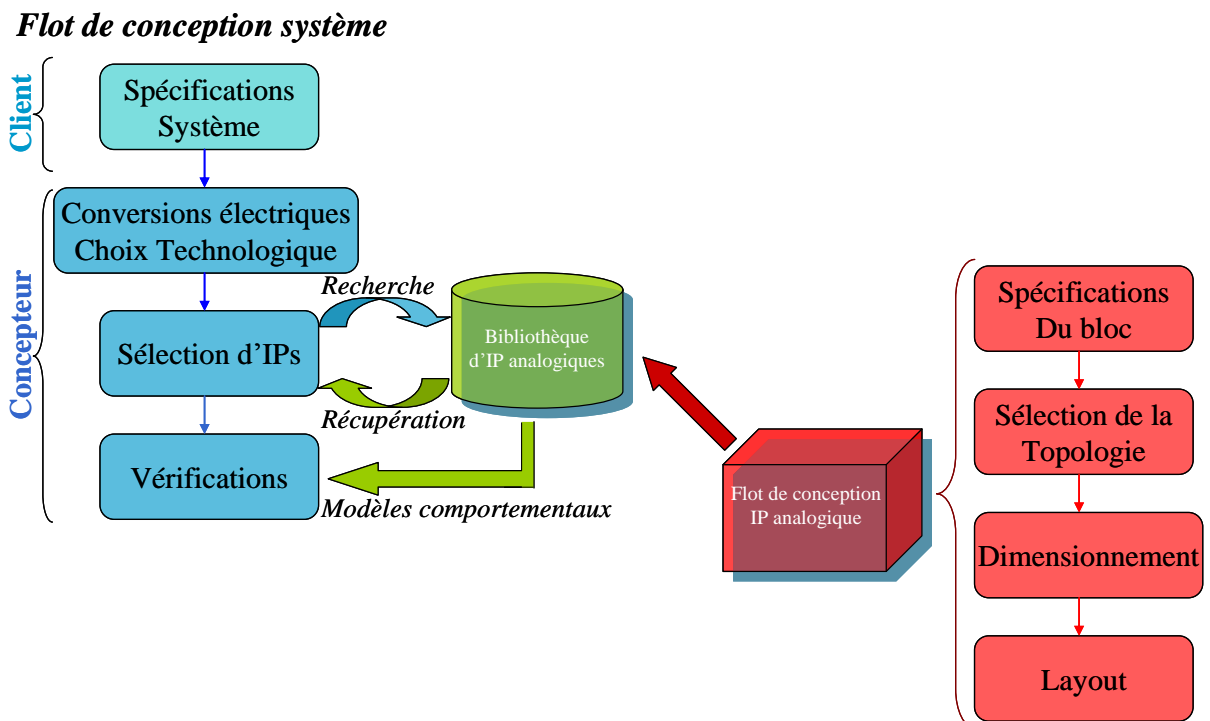


Figure 1.4. Flot de conception analogique à base d'IPs

La première étape est le flot de conception d'IP-AMS. Elle concerne la génération de blocs analogiques et mixtes tels que l'OTA par exemple. Les différentes phases de la création de nouveaux IPs sont les spécifications du bloc, la sélection de la topologie, le dimensionnement (ou le redimensionnement) et la génération du layout. Cette première étape permet de peupler la bibliothèque d'IPs.

La deuxième étape est la création d'une base de données, qui ici se nomme bibliothèque d'IP-AMS. Tous les IPs conçus lors de la première étape, sont ensuite caractérisés et modélisés. La hiérarchie du système est définie de même que tous les liens entre les différentes fonctions du système. Les IPs sont ensuite classés par leur fonction et leur niveau hiérarchique.

La troisième étape est le flot de conception système dont une des phases est l'exploration de cette bibliothèque d'IPs pour concevoir le système. A partir des spécifications du système, des requêtes sont créées pour explorer cette base de données et les IPs sont choisis selon leur capacité à répondre au mieux à ces spécifications. Le système est ainsi conçu à partir de ces IPs. Une vérification de la solution proposée est alors effectuée en utilisant les modèles comportementaux des IPs.

Cependant pour appliquer cette méthodologie, il est nécessaire d'avoir auparavant bien défini l'IP analogique et son contenu.

### ***III.3 Définition de notre IP analogique***

#### **III.3.1 Définition**

Comme décrit précédemment, notre approche est de concevoir des *Firm IPs* à partir des *Hard IPs* (seulement symbole, schéma dimensionné et layout) qui ont été précédemment conçus et optimisés pour une technologie et un projet donné. La question est alors : comment transformer un *Hard IP* en un *Firm IP* ? A partir de notre expérience, combinée avec l'état de l'art, il nous paraît que les principales propriétés pour rendre un IP réutilisable sont :

- possibilité de simulation à chaque niveau d'abstraction
- description et documentation de la conception
- possibilité de redimensionner un IP à travers une migration technologique ou un changement des spécifications.

Notre IP possède 7 vues donnant des informations électriques résumées par le tableau 1.2.

Hormis la vue appelée documentation, toutes les vues de l'IP possèdent le même symbole et les mêmes terminaux. Ceci permettra d'identifier facilement la vue adéquate à chaque niveau hiérarchique du système.

Nous avons privilégié VerilogA [VERI 1997] comme langage de modélisation pour les vues connectique, fonctionnelle et comportementale. En effet, comme nous utilisons l'environnement Cadence pour les simulations, il était préférable de choisir VerilogA plutôt que VHDL-AMS qui à l'époque de mes travaux de thèse n'était pas encore intégré dans Cadence.

Ces vues sont utiles pour toutes les simulations multi-niveaux en particulier dans la phase de vérification du flot de conception (Bottom-Up). Les simulations mixtes utilisant plusieurs niveaux d'abstraction permettent d'optimiser le temps de simulation et de détecter plus facilement les blocs critiques qui peuvent modifier le fonctionnement global du système lors d'une variation des entrées.

La vue connectique vérifie la connexion des tensions d'alimentation et du courant de polarisation. La vue fonctionnelle décrit les équations idéales représentant la fonction à implémenter. La vue comportementale est plus riche, elle décrit le circuit avec des équations reproduisant le comportement électrique du circuit.

TABLEAU 1.2. DIFFERENTES VUES INCLUSES DANS UN IP

<b>Nom des vues :</b>	<b>Description / Rôle</b>	<b>Format de description</b>
<b>Symbole</b>	visualise la fonction	Graphique
<b>Connectique</b>	vérifie les connexions entre les différents blocs	VerilogA
<b>Fonctionnelle</b>	modélise le comportement électrique idéal	VerilogA
<b>Comportementale</b>	modélise le comportement électrique non idéal, extrait du schéma	VerilogA
<b>Schéma</b>	présente le schéma au niveau transistor	Graphique / netlist
<b>Layout</b>	dessin des masques dans la technologie cible	Graphique / GDS-II
<b>Documentation</b>	voir ci-dessous...	Texte

La vue documentation est essentielle pour la future exploration de la base de données à partir de spécifications définies au niveau système. Cette vue est donc un point capital de notre méthodologie de réutilisation, car elle contient des informations concernant la conception et le potentiel de réutilisation du bloc IP.

Cette vue contient les informations suivantes :

- La technologie
- La tension d'alimentation
- Les différents terminaux
- Les spécifications et procédures de caractérisation associées
- Les différentes relations entre les paramètres des spécifications (gain, dynamique...) et ceux de conception (courant de polarisation, résistances...)
- La surface du layout
- Le coût du circuit (déterminé à partir de la technologie et de la surface)

### III.3.2 Exemple avec la vue comportementale de la cellule Sigmoïde :

Cette cellule est composée d'un convoyeur de courant, de miroirs de courant, d'un AOP et d'une paire différentielle. Pour chacun de ces blocs, nous caractérisons la variation engendrée par la non-idéalité et nous l'incluons dans ce modèle comportemental. La caractérisation s'effectue en comparant l'allure statique de la sortie en courant du modèle fonctionnel avec celle au niveau transistor.

TABLEAU 1.3. EXPLICATION DE LA VUE COMPORTEMENTALE

<pre>// VerilogA for Facets_IP, activation, veriloga_comp  `include "constants.vams" `include "disciplines.vams"</pre>	
--	--



<pre> <b>module</b> activation(Iact1, Iact2, Ih_10u, Vmem, Voffset, Kpente);  output Iact1; electrical Iact1; output Iact2; electrical Iact2; input Ih_10u; electrical Ih_10u; input Vmem; electrical Vmem; input Voffset; electrical Voffset; input Kpente; electrical Kpente;  real Ih_diff, Ih_100u, Ih_20u, pentel, pente2, conv, Iact0;  parameter real Rout=3000; parameter real Vcc=5; parameter real UT=25m; parameter real Rconv=14994.7; parameter real R=60000; parameter real r=30000; parameter real alpha_un=0.007; parameter real alpha_deux=0.017; parameter real alpha_trois=-0.0425; parameter real alpha_quatre=0.015; parameter real alpha_cinq=-0.017; </pre>	<p><b>// Interface de déclaration du module //</b></p> <p><b>// Déclaration des entrées/sorties</b></p> <p>Nous déclarons les ports : input, output, ou inout (pour les deux sens), et nous définissons leur type : electrical.</p> <p><b>// Variables intermédiaires</b></p> <p><b>// Variables internes</b></p> <p>Les paramètres (alpha_un, alpha_deux, etc.) permettent de corriger les imperfections dues au schéma et que nous détaillons ci-dessous.</p>
<pre> analog begin  Ih_20u = 2*I(Ih_10u)*(1+alpha_deux); Ih_100u=10*I(Ih_10u)*(1+alpha_trois) ; pentel = conv*(1+alpha_un);  pente2 = pentel*(1+alpha_quatre);  Ih_diff = Ih_20u*(1+alpha_cinq);  conv = (Vcc-V(Kpente))/Rconv; Iact0 = -Ih_diff/(1+exp(- (r*Ih_100u*(V(Vmem)- V(Voffset)))/(R*UT*(pente2+1f)))); </pre>	<p><b>// Interface de description du module //</b></p> <p><b>// Miroir de courant imparfait</b></p> <p>Ces trois équations permettent de corriger les erreurs de recopie dues aux miroirs de courant.</p> <p><b>// Défaut de l'AOP du convoyeur</b></p> <p>Cette équation permet la correction due à l'erreur de gain de l'AOP du convoyeur de courant.</p> <p><b>// Défaut de la paire différentielle</b></p> <p>Cette équation permet de quantifier la variation due à la paire différentielle.</p> <p><b>// Fonction de transfert</b></p> <p>Ces équations définissent l'équation non idéale de la fonction sigmoïde :</p> $I_{act} = \frac{2I_{h\_10u}}{1 + e^{\frac{-10rR_{conv} \cdot I_{h\_10u} \cdot (V_{mem} - V_{offset})}{R \cdot U_T \cdot (V_{cc} - K_{pente})}}}$

<pre>I(Iact1) &lt;+ Iact0 + V(Iact1)/Rout; I(Iact2) &lt;+ I(Iact1);  end  <b>endmodule</b></pre>	<p><b>// Résistance de sortie</b>          Cette équation permet de définir la résistance de sortie de cette cellule.</p>
--	---

### III.4 Caractérisation de l'IP analogique

#### III.4.1 Caractérisation

La caractérisation de l'IP sert principalement à l'étude des performances de la cellule. Une étude précise est effectuée pour déterminer les intervalles dans lesquels la fonction mathématique étudiée est conservée.

Les performances sont caractérisées en effectuant des simulations DC, petits signaux (AC) et transitoire de la cellule au niveau transistor. La robustesse, quant à elle, est déterminée par des simulations MonteCarlo.

Cette étape est très importante car elle permet de bien caractériser l'IP, et tous ces intervalles de performances serviront lors de l'exploration de la base de données à partir des spécifications du cahier des charges.

Cette caractérisation s'effectue en plusieurs étapes :

- Détermination de la résistance d'entrée et de la résistance de sortie pour compléter le modèle comportemental
- Détermination des spécifications
- Détermination de la robustesse du bloc.

#### III.4.2 Exemple : détermination des spécifications de la fonction mathématique sigmoïde

La fonction sigmoïde a pour équation : 
$$I_{act} = \frac{I_0}{1 + e^{-C \frac{(V_{mem} - V_{offset})}{(V_{cc} - K_{pente})}}}$$

Pour cette fonction, les spécifications correspondent aux dynamiques d'entrée du circuit. La performance que nous voulons conserver est la réponse statique de la sigmoïde en fonction de la tension d'entrée  $V_{mem}$ .

Les entrées étant les tensions  $V_{mem}$ ,  $K_{pente}$  et  $V_{offset}$ , nous déterminons leurs intervalles de validité, en jouant sur les valeurs de ces tensions afin de conserver la réponse en courant DC.

Pour déterminer ces intervalles de validité, nous effectuons plusieurs simulations en deux étapes. Ces simulations sont ensuite comparées avec celles données par la vue fonctionnelle idéale. L'erreur quadratique entre ces deux courbes est déterminée, elle servira pour définir les intervalles de validité.

La première étape comprend trois simulations :

- Réponse statique en courant de la cellule avec les tensions  $V_{\text{mem}}$ ,  $K_{\text{pente}}$  fixées à  $V_{\text{cc}}/2$  et la tension  $V_{\text{offset}}$  qui varie.
- Réponse statique en courant de la cellule avec les tensions  $V_{\text{offset}}$ ,  $K_{\text{pente}}$  fixées à  $V_{\text{cc}}/2$  et la tension  $V_{\text{mem}}$  qui varie.
- Réponse statique en courant de la cellule avec les tensions  $V_{\text{mem}}$ ,  $V_{\text{offset}}$  fixées à  $V_{\text{cc}}/2$  et la tension  $K_{\text{pente}}$  qui varie.

Après cette première étape, les domaines de validité de ces entrées se dessinent. Il reste maintenant à les rendre les plus précis possible. Pour cela, la seconde étape étudie les pires cas en effectuant des simulations utilisant les bornes inférieures et supérieures des intervalles définies lors de l'étape 1.

Cette seconde étape s'articule ainsi :

- Trois simulations de la réponse statique en courant de la cellule avec deux des tensions fixées à la borne inférieure de leur domaine de validité, et en faisant varier l'autre tension.
- Trois simulations de la réponse statique en courant de la cellule avec deux des tensions fixées à la borne supérieure de leur domaine de validité, et en faisant varier l'autre tension.
- Finalement, redéfinition des domaines de validité de chacune de ces entrées.

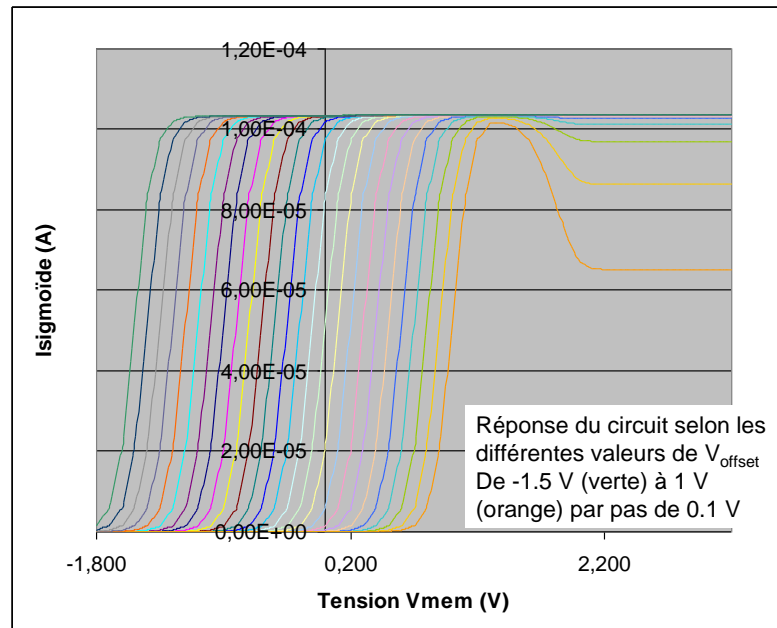


Figure 1.5. Flot Réponse DC de la cellule sigmoïde selon plusieurs valeurs de  $V_{\text{offset}}$

Concernant la figure 1.5, Nous avons volontairement choisi d'afficher qu'une partie des courbes (25) alors que plus d'une centaine de simulations ont été effectuées. Ces simulations et leurs résultats ont pu être traités par un programme en langage Perl qui permet de récupérer toutes les données et les intégrer dans un fichier Excel. La figure 1.5 représente l'évolution de la sortie en courant de la cellule sigmoïde en effectuant une variation de la valeur  $K_{\text{pente}}$ .

Pour déterminer les valeurs les plus précises du domaine de validité, nous utilisons l'erreur quadratique moyenne entre la fonction idéale et celle mesurée pour caractériser le circuit. Cette erreur ne doit pas dépasser 1 %. L'intervalle de validité est ainsi défini.

Avec toutes ces données, nous pouvons définir les intervalles des entrées de la cellule sigmoïde.

TABLEAU 1.4. INTERVALLES DE VALIDITE DES ENTrees DU BLOC SIGMOÏDE

Entrées	Minimum	Maximum
$V_{\text{mem}}$	1 V	4.5 V
$V_{\text{offset}}$	1.6 V	3.2 V
$K_{\text{pente}}$	1.7 V	4.7 V

### III.5 Création de la base de données

Après avoir défini et caractérisé tous les IPs, ils sont regroupés dans une bibliothèque ayant la structure d'une base de données.

#### III.5.1 Application à notre cas d'étude: les systèmes neuromimétiques

Le principe de la conception modulaire des ASICs neuromimétiques a été exposé dans [SAIG 2011]. L'architecture de l'ASIC est basée sur la répétition d'un petit nombre de calculs primaires, appelés sigmoïde, cinétique, puissance et sortie (Figure 1.6). Chacun de ces blocs élémentaires sont impliqués dans les équations du formalisme d'Hodgkin-Huxley.

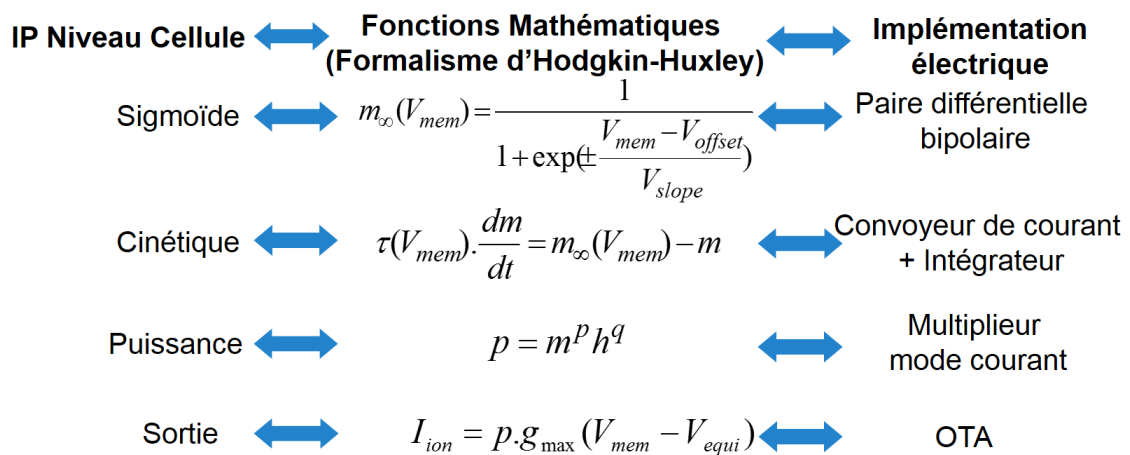


Figure 1.6. Flot Correspondance entre les fonctions mathématiques et leur implémentation électrique pour chaque IP de niveau cellule. Toutes les tensions ( $V_{mem}$ ,  $V_{offset}$ ,  $V_{equi}$ ,  $V_{slope}$ ) sont en Volt, les conductances ( $g_{max}$ ) sont en siemens.  $m$  est une probabilité d'ouverture de pompe ionique.  $p$  et  $q$  sont des entiers.

A partir de ces opérateurs de base, il est possible de concevoir une hiérarchie claire pour un circuit reproduisant un réseau de neurones biologiquement réalise (Figure 1.7). Le niveau IP se situe au niveau des blocs de calculs et la hiérarchie de niveau N+1 utilise des éléments du niveau N.

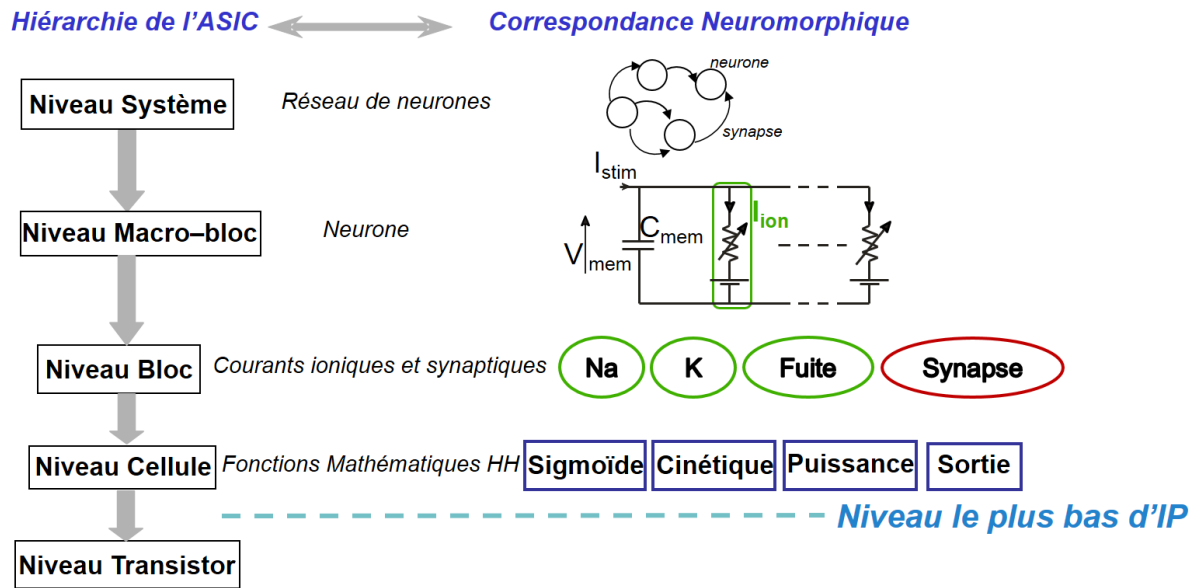


Figure 1.7. Correspondance entre la hiérarchie du circuit et les niveaux des IPs

Les spécifications de tels systèmes ne sont pas usuelles, voici les différents paramètres à définir:

- Nombre de neurones composant ce réseau: N (définis au niveau Système)
- Nombre et type de courants ioniques pour chaque neurone: conductance Na (Sodium), K (Potassium), Fuite et conductance lente (Calcium) (définis au niveau Macro-bloc)
- Nombre de synapses  $N_s$  pour chaque neurone et leurs paramètres électrophysiologiques:  $\tau$ ,  $V_{equi}$  et  $g_{max}$  (définis au niveau Macro-bloc)
- Paramètres électrophysiologiques pour chaque courant ionique:  $V_{offset}$ ,  $V_{slope}$ ,  $\tau$ ,  $V_{equi}$  et  $g_{max}$  (définis au niveau bloc et propagé jusqu'au niveau cellule)

Un exemple typique de spécifications est donné dans le tableau 1.5. Elles correspondent à un circuit de 2 neurones : le Neurone 2 possède 3 courants ioniques (Na, K, Fuite) et le Neurone 2 possède un courant supplémentaire (conductance lente).

TABLEAU 1.5. SPECIFICATION TYPIQUES D'UN ASIC AVEC UN RESEAU DE 2 NEURONES

Fonction	$V_{offset\_act}$	$V_{slope\_act}$	$V_{offset\_inact}$	$V_{slope\_inact}$	$\tau_{act}$	$\tau_{inact}$	$V_{equi}$	$g_{max}$
Sodium	-39 mV	8,55 mV	-47 mV	-7.3 mV	0.03 ms	0.25 ms	40 mV	0.7 $\mu$ S
Potassium	-27 mV	12,6 mV			3 ms		-80 mV	1.4 $\mu$ S
Fuite							50 mV	0.5 $\mu$ S
Synapse					4 ms		60 mV	0.3 $\mu$ S
Synapse					5 ms		50 mV	0.2 $\mu$ S

Fonction	$V_{offset\_act}$	$V_{slope\_act}$	$V_{offset\_inact}$	$V_{slope\_inact}$	$\tau_{act}$	$\tau_{inact}$	$V_{equi}$	$g_{max}$
Sodium	-39 mV	8.55 mV	-47 mV	-6,6 mV	0.03 ms	0.25 ms	40 mV	0.7 $\mu$ S
Potassium	-27 mV	12.6 mV			3 ms		-80 mV	1.4 $\mu$ S
Conductance lente	-55 mV	10.4 mV	-38 mV	-20 mV	6 ms	6 ms	-100 mV	0.1 $\mu$ S
Fuite							50 mV	0.33 $\mu$ S
Synapse					6 ms		10 mV	0.1 $\mu$ S

### III.5.2 Mise en œuvre

L'objectif principal de cette base de données est de permettre une exploration aisée et automatique des solutions correspondant aux spécifications du système. La mise en place des liens précis et clairs entre les IPs et entre les différents niveaux de hiérarchie est essentielle afin de permettre une exploration logique de cette base de données.

Les outils utilisés pour la création, l'organisation et l'exploration de la bibliothèque d'IPs sont PHP [RIGA 2006], SQL [DUBO 2005], HTML et XML [ABIT 2000].

Les langages PHP et HTML serviront pour la création et la gestion d'un formulaire de saisie des spécifications. Le langage SQL est utilisé pour la création des requêtes et la création des tables de la base de données. Tandis que le langage XML servira d'intermédiaire entre le résultat des requêtes et la vue finale sous HTML.

Les IPs sont stockés dans une base de données SQL hébergés dans un serveur Apache [BOWE 2000]. Dix tables sont nécessaires pour décrire cette base de données :

- Définition de chaque IP : 1 table
- Lien père-fils (lien hiérarchique entre le niveau n et le niveau n-1) entre les fonctions neuromorphiques : 1 table
- Lien père-fils entre les IPs : 3 tables
- Nombre d'IPs pour une fonction donnée : 1 table
- Valeurs des spécifications (dynamique des entrées) des IPs pour chaque niveau de hiérarchie existant (*Cellule, Bloc, Macro-bloc*) : 3 tables
- Connexions entre les différents *Macro-blocs* constituant le système : 1 table

Ces tables couvrent non seulement toutes les informations des différents IPs, incluant ses données de caractérisation, mais également la hiérarchie du système permettant ainsi une exploration Top-Down automatique. Cette base de données est incluse dans une plateforme d'exploitation qui transforme les spécifications (saisies sur un poste distant via un formulaire web par le client) en requêtes (envoyées au poste serveur du concepteur).

### III.5.3 Principe et outils de l'exploration

A partir des spécifications du système, des requêtes sont créées. Ce sont celles-ci qui vont explorer la base de données pour déterminer et récupérer les IPs correspondant au mieux à ce cahier des charges. Cette exploration s'effectue par une approche Top-Down en recherchant les

IPs de plus haut niveau, du niveau *Macro-bloc* au niveau *Cellule*, et en utilisant les valeurs des spécifications de chaque IP comme critère de recherche. Si la recherche est négative au niveau hiérarchique le plus haut, on descend alors au niveau inférieur pour effectuer une nouvelle phase de recherche. Dans le cas où une recherche aboutirait à plusieurs solutions, nous choisissons celle qui possède les spécifications les plus larges.

Pour faciliter la compréhension de cette démarche, nous illustrons cette approche par la figure 1.8.

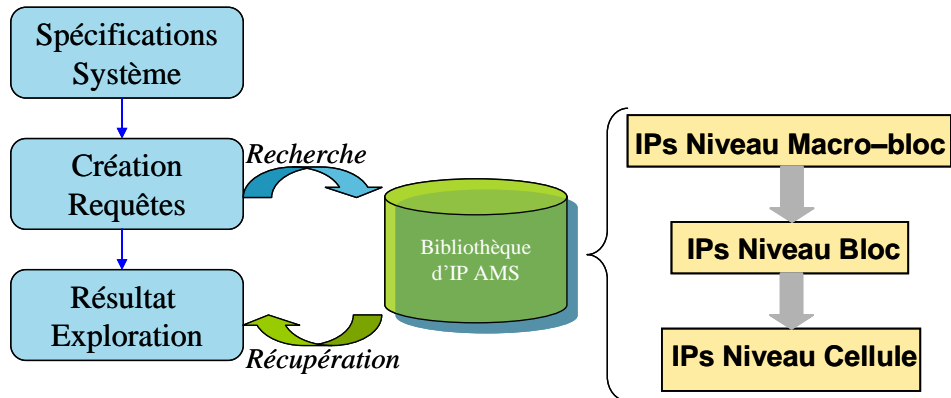


Figure 1.8. Méthodologie de l'exploration de la base de données

L'algorithme d'exploration est décrit dans la figure 1.9.



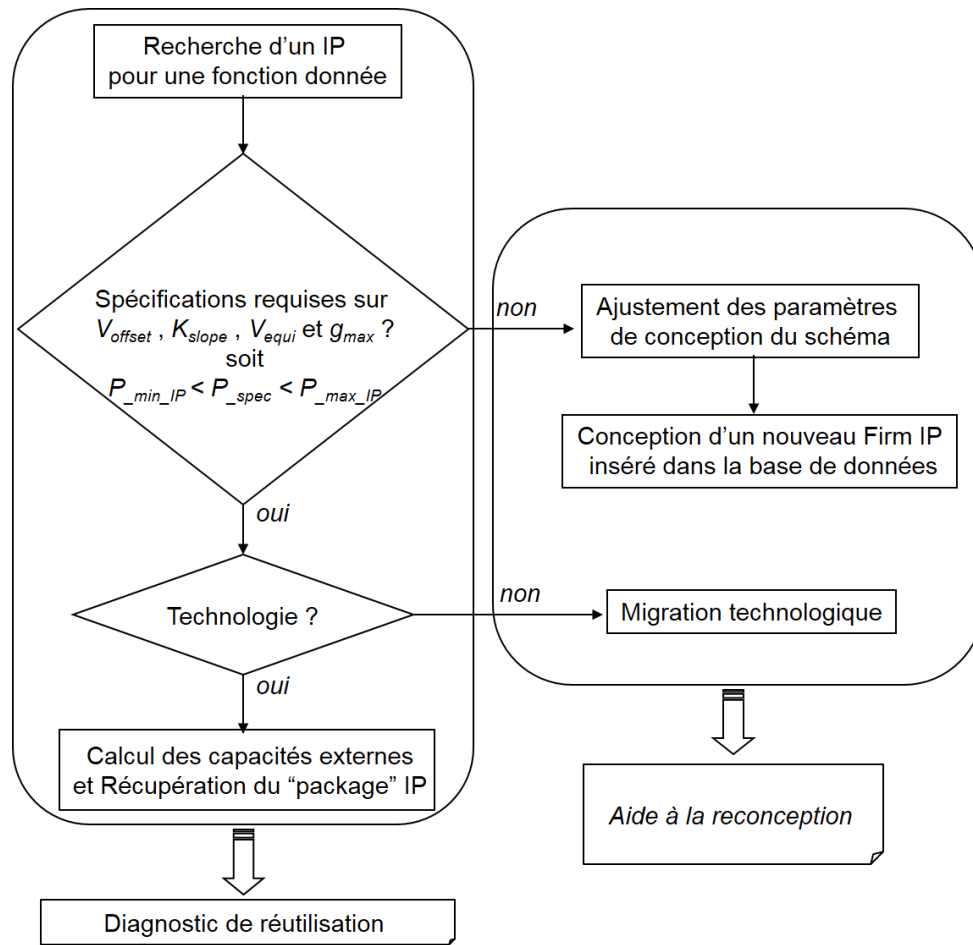


Figure 1.9. Algorithme de l’exploration

Le résultat de l’exploration est donné par un diagnostic évaluant le pourcentage de réutilisation pour le système, à savoir la proportion d’IPs trouvés dans la base de données pour l’ensemble des fonctions neuromorphiques décrivant le système.

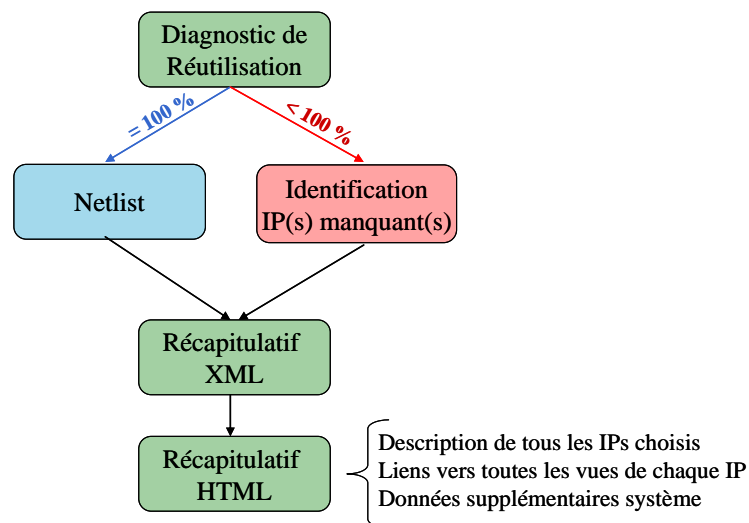


Figure 1.10. Diagnostic de l’exploration

Si le pourcentage est de 100 %, une netlist est créée rassemblant tous les *Macro-blocs* pour concevoir le système.

Sinon, d'une part la liste de tous les IPs correspondant aux spécifications initiales est fournie, et d'autre part le(s) IP(s) manquant(s) sont identifiés et localisés dans la hiérarchie. Une aide à la conception de ces IPs manquants est alors donnée. Cette aide sera décrite dans le paragraphe suivant III.6.

Un récapitulatif est alors créé, il décrit tous les IPs choisis avec la possibilité de voir chacune de ces vues. Des données supplémentaires sont affichées concernant le circuit comme la tension d'alimentation, la technologie utilisée et même les valeurs des composants passifs à ajouter pour la conception du système final.

### ***III.6 Aide à la reconception***

Si le diagnostic de l'exploration n'est pas de 100 %, une aide est alors donnée pour permettre au concepteur de concevoir les IPs manquants. Nous présentons ici les différentes voies à explorer pour le concepteur.

#### **III.6.1 Identification du problème**

Lorsque l'exploration est terminée, l'interface HTML renvoie au concepteur un diagnostic de réutilisation, dans lequel sont identifiés : les IPs correspondants aux spécifications et à la technologie choisie (en vert sur la figure 1.11) et les IPs ayant un défaut de spécifications ou de technologie (en rouge sur la figure 1.11).

## Exploration Results

Data base connection: successfull  
 Number of neurons: 2  
 Technology: AMS BiCMOS 0.35 um  
 Supply voltage: 5 V

Request of fs\_neuron  
 The choosen IP is ip1\_fs\_neuron . ip1\_fs\_neuron corresponds with the technology and with the supply voltage.

FS neuron does not exist

Issue with Sodium current  
 The choosen IP is ip1\_na . ip1\_na corresponds with the technology and with the supply voltage.  
 Ionic current research  
 Sodium current does not exist  
 Inactivation sigmoid issue  
 The choosen IP is ip1\_sigmoid\_inact .  
 research of Elementary function level  
 Issue with Vslope inactivation value

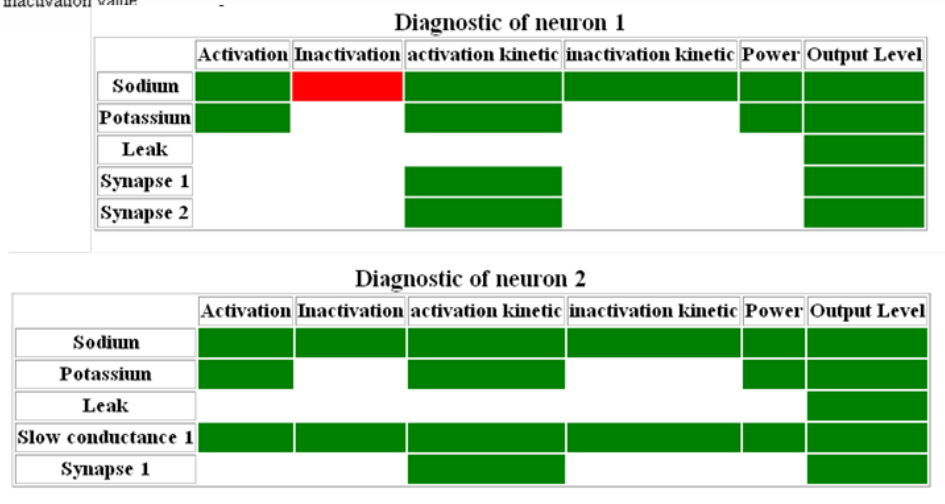


Figure 1.11. Tableaux récapitulatif de l’exploration

Nous présentons maintenant les deux cas de figures pouvant provoquer un échec de l’exploration, c'est-à-dire un problème concernant les spécifications demandées ou alors un problème concernant la technologie et/ou la tension d’alimentation choisie.

### III.6.2 Problème concernant les spécifications demandées

La figure 1.11 indique en rouge que les spécifications de la fonction sigmoïde d’inactivation du courant Sodium du neurone 1 n’ont pas pu être satisfaites lors de l’exploration. Le concepteur doit alors concevoir un nouvel IP de cette fonction neuromorphique pour atteindre les spécifications demandées.

Ce nouvel IP est conçu, si possible, en ajustant les paramètres de conception d’un des IPs de la base de données dont les performances sont « les plus proches » des spécifications  $P_{spec}$ . Comme la « couverture des performances » est exprimée sous la forme d’intervalles de validité

pour un paramètre P, il s'agit donc de procéder à une nouvelle exploration de la base de données en minimisant la distance :

$$d = \left| P_{spec} - \frac{P_{max} + P_{min}}{2} \right|$$

Dès que cet IP « le plus proche » est trouvé, l'équation reliant les paramètres de conception aux paramètres de performances, donnée dans la vue documentation, permettra d'ajuster rapidement le dimensionnement du schéma pour satisfaire les spécifications. Le concepteur devra alors concevoir un nouveau layout, caractériser ce nouveau bloc (son domaine de validité en particulier) et ainsi alimenter la base de données avec un nouvel IP. Les différents modèles n'ont pas besoin d'être redéveloppés puisqu'ils appartiennent à la même famille fonctionnelle que l'IP d'origine. Un exemple plus détaillé a été traité dans mon mémoire de thèse [LEVI 2007].

### III.6.3 Problème dû à la technologie ou à la tension d'alimentation

Si l'identification du problème concerne la technologie et/ou la tension d'alimentation, une solution est le redimensionnement de l'IP dans la technologie souhaitée avec une conservation des spécifications. Une méthodologie de redimensionnement lors d'une migration technologique ou lors d'un changement de tension d'alimentation a été développée durant ma thèse et publié dans ce journal [LEVI 2009]. Cette méthodologie peut alors être appliquée pour concevoir ce nouvel IP.

### **III.7 Vérification**

Cette phase intervient à la fin du processus de conception. Il s'agit de vérifier par différentes simulations que le système proposé est conforme aux spécifications et prêt à partir en fonderie. Les différents modèles attachés à l'IP, correspondant à différents niveaux d'abstraction, prennent ici tout leur intérêt. En effet, il est souvent impossible de valider le bon fonctionnement d'un système à partir d'une description détaillée de tous ses blocs. D'autre part, soulignons que de nombreuses erreurs de conception proviennent de défauts de connexions dans la description du système à partir de ses blocs. Une approche intéressante consiste donc à procéder à des simulations « mixtes » (Figure 1.12) pour lesquelles certains blocs sont modélisés par des descriptions de haut-niveau (connectique, fonctionnelle) et d'autres modélisés par des descriptions plus bas niveau (comportementale, niveau transistor) car ils représentent des fonctionnalités plus critiques à l'échelle du système. Cela permet un compromis entre la durée de simulation et le « taux de couverture » de la vérification.

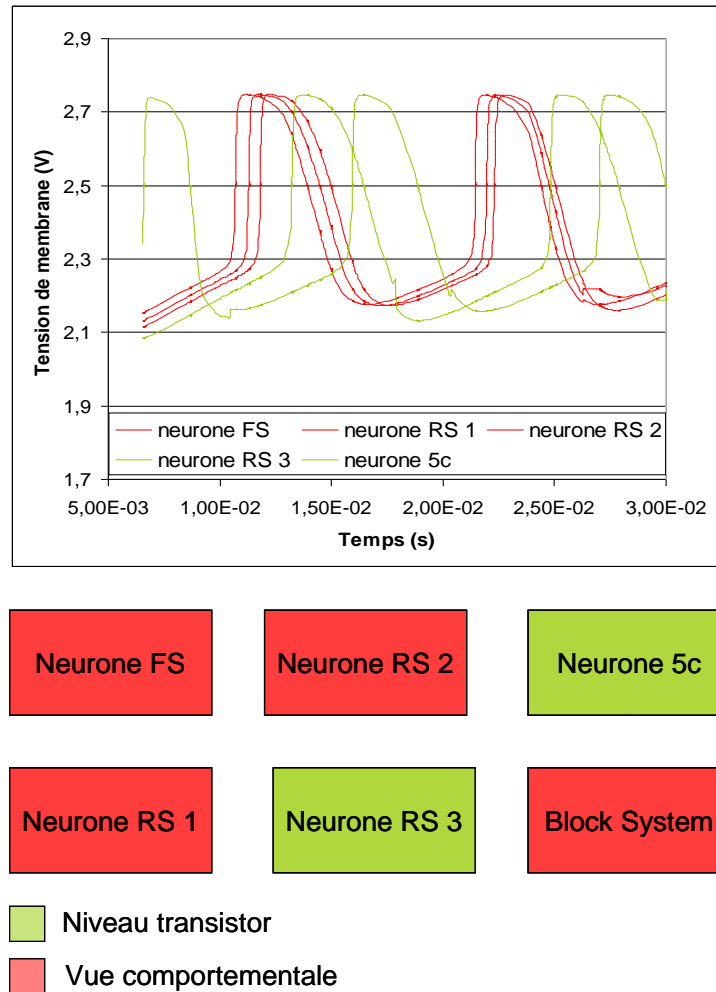


Figure 1.12. : Simulation mixte d'un ASIC complet comportant 5 neurones (FS, RS1, RS2, RS3 et 5c). Les neurones en vert sont des circuits au niveau transistor, les neurones en rouge utilisent leur modèle comportemental. Les différents neurones engendrent des potentiels d'action ce qui valide le système.

### III.8 Conclusion

Cette section a proposé la synthèse d'une méthodologie de conception analogique utilisant la notion d'IP. Les points abordés concernent la définition d'un IP analogique et l'organisation du flot de conception système à partir d'une base de données d'IPs. Cette méthodologie a été appliquée à la conception d'ASICs neuromimétiques dans le groupe Bioélectronique.

Ces travaux ont donné lieu à 7 communications dans des conférences internationales, 2 articles dans des journaux internationaux et un chapitre d'ouvrage international. Ces publications concernent soit la problématique de la conception analogique à base d'IPs de circuits neuromimétiques, soit la question particulière du redimensionnement des circuits CMOS.

#### IV MODELISATION DES CIRCUITS AMS SOUS UN ENVIRONNEMENT SEVERE

Cette section propose une méthodologie de modélisation dédiée à la simulation de circuits AMS sous un environnement sévère. Notre cas d'étude concerne les applications d'instrumentation de forages pétroliers en Hautes Températures (HT). Cependant cette méthodologie peut s'appliquer à d'autres contextes et notamment à l'ingénierie neuromorphique ce qui explique son importance dans ce mémoire. Ce travail de recherche a été effectué notamment pendant la thèse de Sahbi Baccar [BACC 2012]. Cette thèse s'inscrit dans le cadre d'une collaboration entre le Laboratoire IMS et le Centre d'Etudes et de Production de la compagnie Schlumberger SRPC (Schlumberger Riboud Production Center) à Clamart.

##### IV.1 Domaine de l'électronique Hautes Températures (HT)

Lors de ces dernières décennies, une hausse considérable des entreprises travaillant avec de l'électronique sous HT a vu le jour dans des domaines tels que l'industrie pétrolière, aéronautique, automobile, etc. La valeur de 125°C a été choisie comme température de référence. Tous les circuits travaillant avec des températures supérieures appartiennent à la famille de l'électronique HT [ILRE 1994], [ROMA 2008]. Les circuits dits conventionnels travaillent dans l'intervalle de température [-55°C ; 125°C] (Figure 1.13).

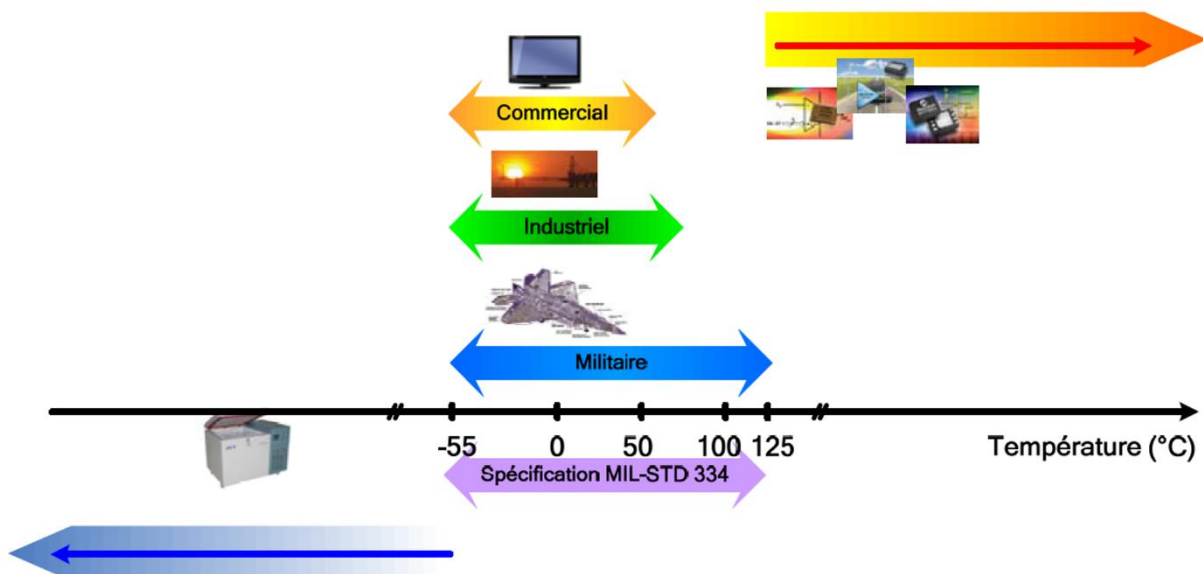


Figure 1.13. Différentes familles de circuits électroniques suivant leur gamme de température

La Figure 1.13 illustre et compare les différentes familles : circuits BT (Basses Températures), conventionnels et HT. L'application industrielle choisie et ses spécificités donnent l'intervalle de température dans lequel le circuit électronique doit fonctionner [MCCL 1996], [WILL 1997] et [SHAR 1999]. La percée de ces nouveaux besoins industriels a non

seulement donné naissance à une nouvelle famille de circuits, mais elle a notamment motivé la recherche scientifique et industrielle dans ce domaine [BUTT 2011]. Il s’agit d’un thème de recherche multidisciplinaire qui touche à des aspects à la fois théoriques, fondamentaux [LALL 1997], [CHRI 2006] et technologiques [DAVI 2000], [DAVI 2003], [VERM 2000]. L’arrivée sur le marché des premiers circuits industriels HT a été annoncée vers la fin des années 90 [KIRS 1998].

Malgré cette avancée technologique et la disponibilité de tels produits, plusieurs industriels pensent que l’âge de maturité de ces produits n’est pas encore atteint [AMAL 2009]. En fait, un certain nombre de facteurs continuent à freiner l’accélération de leur intégration dans les systèmes industriels, à savoir la fiabilité et l’intégrabilité. Mais la raison principale reste le coût et le faible pourcentage de ces circuits dans la chaîne de production. En fait, seulement quelques entreprises conçoivent des circuits spécifiques HT. De plus les circuits HT ne couvrent qu’un nombre limité de fonctionnalités électroniques. Par conséquent, les concepteurs préfèrent actuellement utiliser des circuits conventionnels et ajouter leur propre circuit d’adaptation pour compenser les effets indésirables liés à la température. Une autre solution consiste à ajouter un système de refroidissement. La figure 1.14 résume les différentes possibilités d’utiliser des circuits HT dans la chaîne de production industrielle.

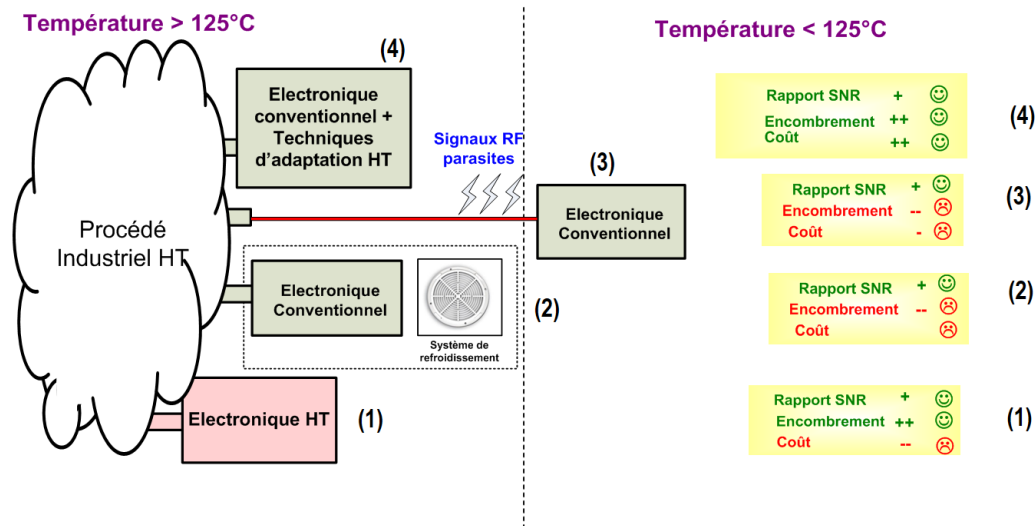


Figure 1.14. Possibilités pour interfacier les circuits HT avec un processus industriel standard

Il est clair que le scénario (1) conduit au meilleur rapport SNR et également à un meilleur encombrement, cependant le coût de ces circuits spécifiques est souvent rédhibitoire. Le scénario (3) propose de travailler avec de l’électronique conventionnelle (<125°C). Les circuits sont reliés avec de la connectique pour être assez éloigné du champ des températures élevées. Cependant

cette approche reste négative car la connectique est exposée à de nombreuses sources d'interférences. Il est possible de réduire ce problème en rapprochant ces circuits plus proche de la source HT et en rajoutant un système de refroidissement (2). Mais ceci augmente le coût et l'encombrement du système. C'est pour cela que le meilleur scénario est (4), utilisant des circuits conventionnels pouvant fonctionner à haute température avec des circuits d'adaptation appropriés permettant de compenser les dérives fortes des paramètres du circuit liées à la température. Cela reste un bon compromis entre le coût, l'encombrement et les performances. Cependant, cette alternative n'est pas optimale. Il manque une méthodologie de modélisation permettant de tester les circuits conventionnels sous haute température.

Le langage SPICE est souvent considéré comme le premier langage de modélisation permettant la simulation des circuits analogiques et mixtes (AMS) représentés par les macro-modèles. Les entreprises de semi-conducteurs fournissent en général un modèle SPICE de chaque circuit qu'ils conçoivent. Dans notre cas d'application (scénario 4 de la figure 1.14), le modèle SPICE associé doit permettre de simuler précisément le comportement du circuit selon différentes gammes de températures. Les concepteurs industriels de circuits conventionnels fournissent généralement un modèle qui permet de prédire le comportement sous les 125°C. La première étude à effectuer est donc de vérifier si ces modèles prédisent également correctement le comportement du circuit en HT. Si le modèle industriel SPICE n'est pas valide dans les HT, il reste deux possibilités: étendre et modifier le modèle SPICE dans une gamme de température plus étendue ou alors développer une méthodologie de modélisation pour l'industrie HT. Nous avons choisi la 2eme possibilité qui est plus en lien avec nos expertises.

## ***IV.2 Méthodologie de modélisation proposée***

L'objectif de ce travail élaboré pendant la thèse de Sahbi Baccar est de concevoir une méthodologie de modélisation qui optimise les résultats de simulations pour les HT. Toute cette méthodologie a été appliquée sur des circuits AMS utilisés dans un système d'instrumentation Analog-Front-End (AFE). Cependant pour faciliter la compréhension, je ne développerai cette méthodologie que sur un AOP qui est omniprésent dans les circuits d'instrumentation [CART 2001], [CART 2002].

### **IV.2.1 Choisir l'approche de modélisation, l'outil et le logiciel utilisé**

Nous avons comparé plusieurs approches de modélisation des circuits AMS (géométrique, électrique et comportementale) afin de sélectionner la plus appropriée pour notre cas (Figure 1.15). Une approche de modélisation structurelle est basée sur la description du circuit avec des



composants élémentaires tels que les résistances, les capacités les transistors, les diodes, etc. Il s'agit d'une abstraction au niveau circuit.

Un macro-modèle est une simplification supposée maximale d'un circuit complexe, qui s'obtient en éliminant la quasi-totalité des transistors du circuit réel et en les remplaçant par des circuits élémentaires équivalents. L'avantage du macro-modèle réside dans le fait que les équations non linéaires décrivant les caractéristiques et les propriétés des transistors sont remplacées par des équations linéaires ce qui accélère grandement les simulations.

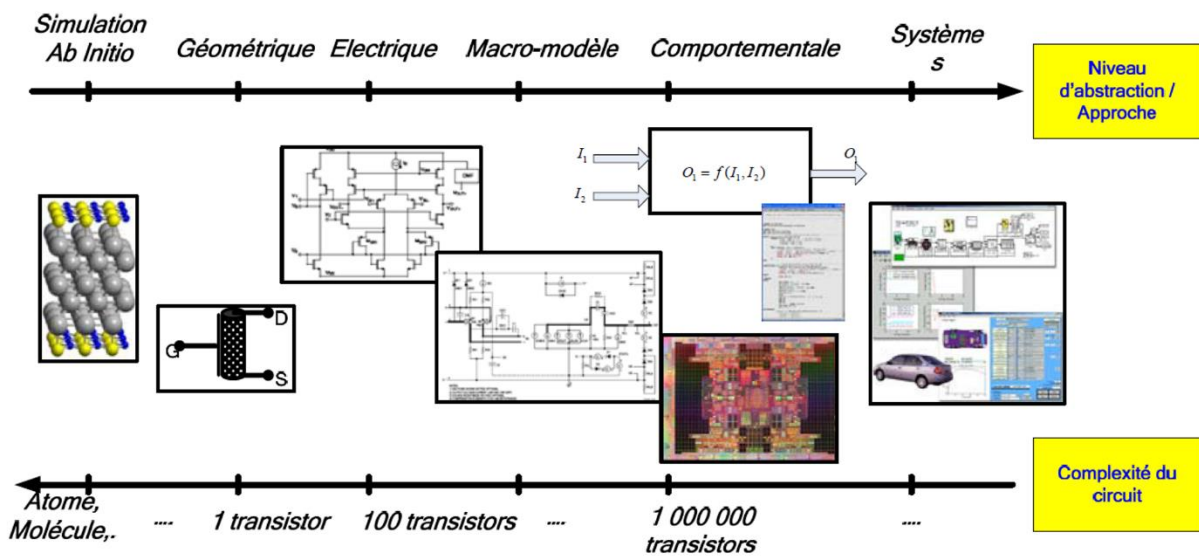


Figure 1.15 : Évolution des modèles en fonction de la granularité.

L'approche géométrique (Figure 1.16) utilise souvent des formulations mathématiques pour la discrétisation de l'espace afin de résoudre des équations différentielles décrivant le comportement du circuit. Cette méthode peut être appliquée pour un transistor ou pour des circuits plus compliqués tels qu'un amplificateur opérationnel. Elle utilise des méthodes numériques telles que la méthode des différences finies (FDTD) ou la méthode des éléments finis (FEM) pour résoudre des équations différentielles. L'inconvénient majeur de cette méthode se résume dans le fait que l'application de ces méthodes numériques requiert des ressources en termes de temps de calcul et d'espace mémoire très importantes. L'intérêt de ces méthodes est qu'elles peuvent décrire très précisément le comportement de tout le circuit intégré, à la fois électrique et thermique. Cependant, il est difficile d'avoir accès à la description géométrique parfaite d'un circuit intégré commercial ainsi qu'aux propriétés matérielles de toutes les formes géométriques qui le composent. Ce point représente donc une deuxième limitation de cette méthode pour caractériser et modéliser le comportement de circuits analogiques et mixtes d'un système d'acquisition de données.

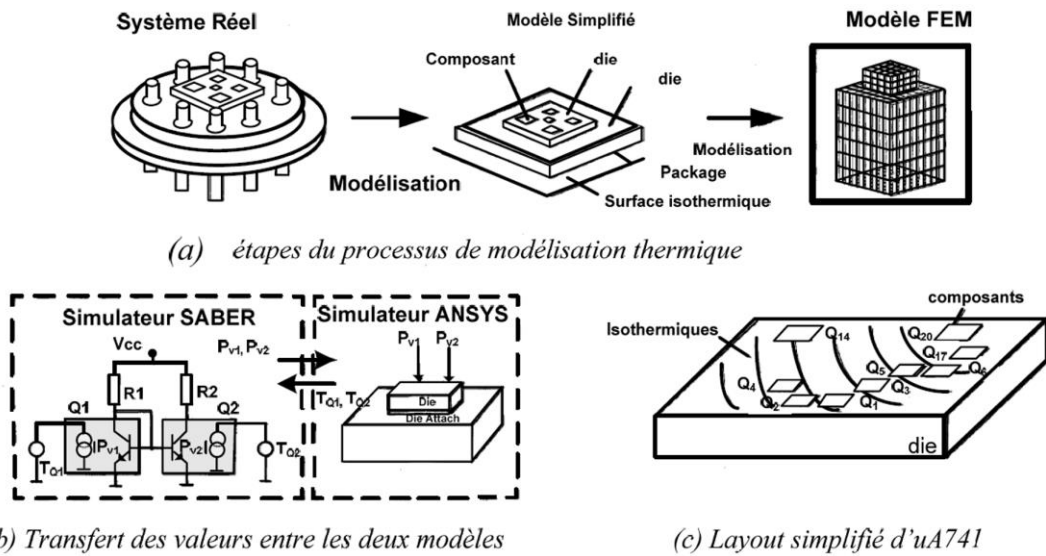


Figure 1.16. Modélisation géométrique de l’amplificateur opérationnel uA741 [WUNS 1999]

La modélisation comportementale est utilisée dans un flot de conception, tant pour les circuits numériques que pour les circuits analogiques et mixtes. Nous avons pu voir l’utilité de ce type de modèle lors de la présentation de la partie III sur l’automatisation du flot de conception analogique.

Après avoir éliminé l’approche de modélisation géométrique comme choix et après avoir étudié les deux autres principales approches pour la modélisation (structurale et comportementale), nous pouvons considérer que la modélisation comportementale est l’approche la plus adaptée pour atteindre notre objectif de développement de nouveaux modèles de circuits commerciaux analogiques et mixtes en HT. Plusieurs arguments objectifs nous ont confortés dans ce choix. D’abord, les circuits actuels sont de plus en plus complexes et même les macro-modèles, correspondant à une présentation électrique simplifiée demandent encore des ressources considérables en terme de temps de calcul. Ensuite, l’extension des modèles SPICE des produits commerciaux aux HT s’avère difficile puisqu’il est quasi impossible d’accéder au comportement de chaque partie de ce modèle, notamment lorsque ces blocs contiennent des transistors [BACC 2011]. De plus, la révision des modèles de ces transistors en HT nécessite un accès aux technologies d’intégration dont nous ne disposons pas. Les avantages et les inconvénients de l’application de chacune des deux approches pour ce besoin spécifique de développer des modèles valides en HT sont résumés dans le tableau 1.6 pris de [BACC 2010] comparant et évaluant les différentes approches candidates pour modéliser un CAN en HT.

TABLEAU 1.6. AVANTAGES ET INCONVENIENTS DES APPROCHES DE MODELISATION ET STRUCTURELLES POUR UNE MODELISATION DE CIRCUITS ANALOGIQUES ET MIXTES EN HT [BACC 2010]

Approche de modélisation de l'erreur	Complexité	Précision	Flexibilité	Application HT
Niveau Transistor	--	++	--	--
Macromodélisation	+	+	+	-
Méthode LUT	-	+	--	--
Modélisation Comportementale	+	+	+	++

Une fois le choix de la modélisation comportementale effectué, il nous reste à définir le langage et son environnement de développement.

Deux catégories d'outils sont généralement utilisées : l'environnement Matlab/Simulink et les environnements utilisant les langages HDL. L'un des principaux avantages des langages Verilog-AMS et VHDL-AMS par rapport aux langages MAST et Matlab/Simulink, est qu'il s'agit de langages non-propriétaires standardisés permettant une modélisation conjointe avec des descriptions comportementales et des descriptions structurelles. Puisqu'il est clair que les deux langages VHDL-AMS et Verilog-AMS présentent plus d'avantages que les autres langages/outils de l'approche comportementale dans notre contexte, il est intéressant d'effectuer une comparaison entre ces deux langages. Même s'il existe beaucoup de similitudes entre ces deux langages, nous constatons que le langage VHDL-AMS est maintenant intégré dans l'environnement Cadence et présente quelques spécificités qui font de lui un langage très attractif. La première d'entre elles est qu'il est structuré en deux parties différentes mais communicantes et inter-agissant (ARCHITECTURE et ENTITY) contrairement à Verilog-AMS [IBRA 2009], [PECH 2005]. Cette structure facilite la modélisation avec la possibilité de définir plusieurs architectures pour une même entité. Pour ces raisons, notre choix s'est orienté vers ce langage avec pour objectif le développement de modèles en HT de circuits commerciaux. Cette méthodologie reste tout de même applicable quel que soit l'outil de modélisation. Le langage VHDL-AMS et Verilog-AMS étant très proches, le passage de l'un à l'autre est assez trivial.

Nous avons donc étudié trois environnements de développement : ADVanceMS de Mentor Graphics, Simplorer d'Ansoft et SMASH de Dolphin Integration. Cette liste d'outils n'est pas exhaustive puisqu'il existe encore des outils implantant VHDL-AMS dont les plus connus sont System Vision de Mentor Graphics, Saber de Synopsys, hamster, etc. [ASHE 2003]. La comparaison de ces outils est développée en détails dans la thèse de Sahbi Baccar. La conclusion

de cette étude est que l'environnement de développement ADvanceMS propose un outil puissant et intéressant pour la modélisation de circuits analogiques et mixtes, notamment pour les industriels. La facilité d'interfaçage entre Cadence et ADVanceMS permet de faciliter le développement des circuits de test-bench. En plus de ces avantages, ADVanceMS permet de configurer les tolérances d'erreurs définies dans la norme et de les définir en fonction de la nature de simulation et des précisions souhaitées. L'ensemble des arguments évoqués nous ont poussés à utiliser l'outil ADvanceMS dans un environnement Cadence pour contribuer à développer et valider les modèles d'un AOP et d'autres circuits AMS dans des conditions HT.

#### IV.2.2 Méthodologie proposée

Les étapes de cette méthodologie sont expliquées dans la suite du paragraphe en distinguant trois phases essentielles : la phase de caractérisation, la phase de développement du modèle et enfin la phase de validation du modèle.

Nous remarquons d'après la figure 1.18 que la caractérisation joue un rôle central dans cette démarche. Elle représente une référence fiable pour juger la précision des autres simulations (simulation VHDL-AMS et simulation SPICE) ainsi que la précision de la spécification technique. C'est ainsi que trois erreurs sont définies pour juger ces précisions pour chaque paramètre (erreur SPICE, erreur VHDL-AMS et erreur spécification). Nous allons utiliser surtout l'erreur SPICE et l'erreur VHDL-AMS pour évaluer la précision en HT d'un modèle d'un AOP. Une quatrième erreur (erreur de fitting) est définie pour mesurer l'écart entre les valeurs trouvées par mesures et la fonction mathématique approximant ces mesures trouvée dans la phase d'extraction des paramètres. Cette erreur doit être minimisée et nous avons choisi, en accord avec Schlumberger, la valeur de 10% comme seuil maximal toléré pour la valeur de cette erreur.

Cette démarche, même si elle est ici appliquée seulement à un AOP, peut être toujours suivie dans ses différentes étapes si nous désirons développer des modèles comportementaux d'autres circuits analogiques ou mixtes en HT ou pour d'autres applications spécifiques comme les circuits neuromimétiques. Nous détaillons dans ce qui suit les étapes caractérisation, développement du modèle et validation du modèle.

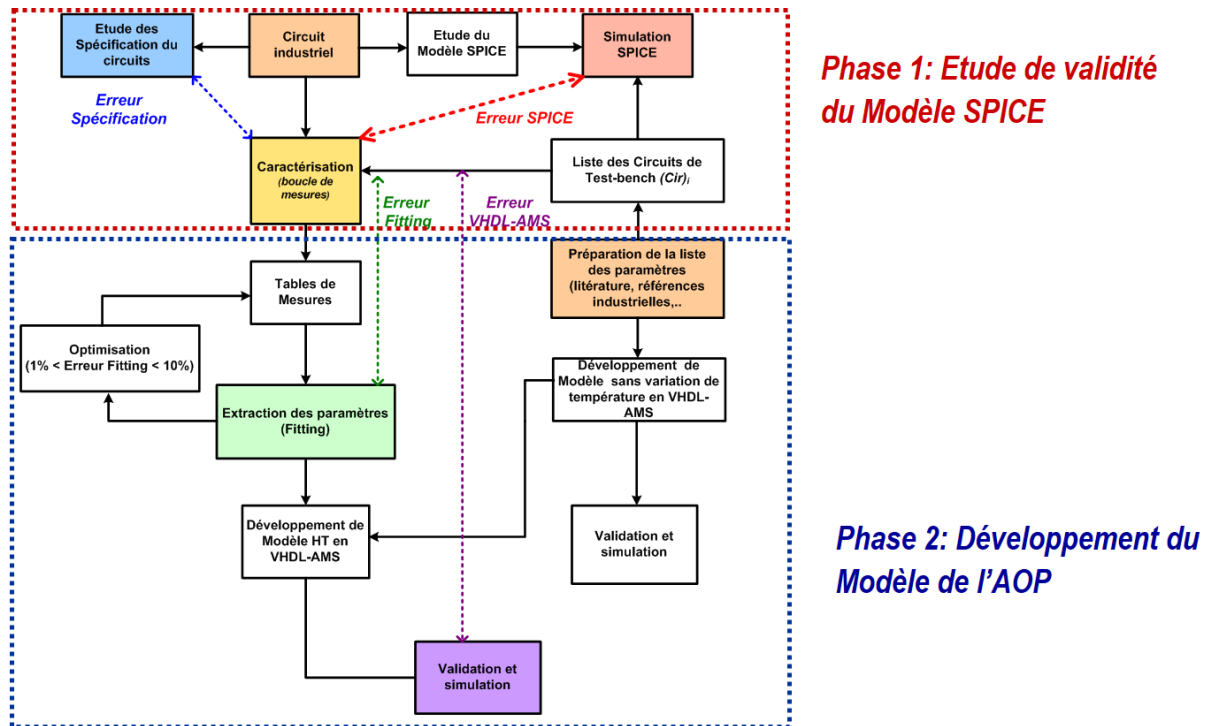


Figure 1.18. Méthodologie et Interaction entre différentes étapes de modélisation d’Amplificateur Opérationnel

IV.2.3 Test des paramètres de l’AOP HT

L’AOP étudié provient du commerce cependant pour des raisons de confidentialité, la référence n’est pas explicitée mais les valeurs de certains paramètres sont données dans la table suivante 1.7. Ces valeurs sont données pour des gammes de températures allant de -40°C à 85°C.

TABLEAU 1.7. CARACTERISTIQUES DE L’AOP ETUDIE DONNES PAR LE CONSTRUCTEUR

Paramètre	Symbole	Valeurs		Unités
		Minimale	Typique Maximale	
Tension de décalage	Vos	180	650	μV
Déviaton de Vos en température (Coefficient de température de Vos : VTC)	ΔVos/ΔT	1	3	μV/°C
Courant de décalage	Ios	10	50	nA
Courant de polarisation	Ib	55	150	nA
Taux de Rejection du mode Commun	CMRR	86	102	dB
Taux de Rejection d'ondulation d'alimentation	PSRR	90	108	dB
Gain à boucle ouverte	Aol	1000	3500	V/mV
Vitesse de balayage (T=25°C, Av=-2)	SR	1000	3500	V/μS
Produit Gain Bande (T=25°C)	GBWP	3	5	MHz

Les différents paramètres mentionnés dans la table 1.7 ont été testés pendant les travaux de thèse de Sahbi Baccar [BACC 2012]. Je ne présente ici que la tension d'offset ( $V_{os}$ ) pour la simulation avec le modèle SPICE.

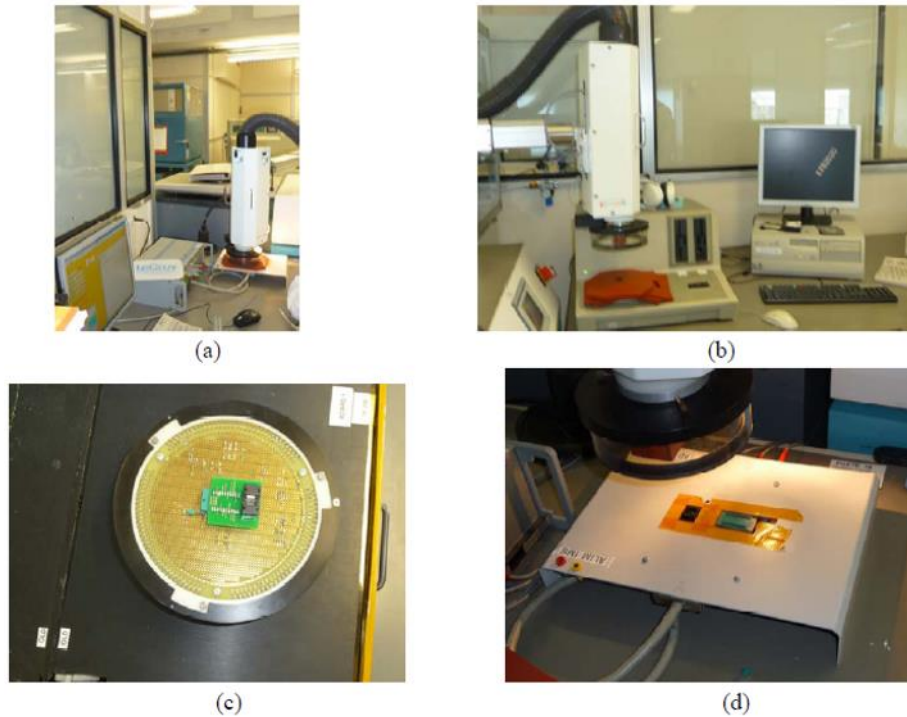


Figure 1.19. Instrumentations HT pour les mesures et les tests de performances des AOPs.

La figure 1.19 illustre les différents éléments de ce dispositif expérimental. La figure 1.19.a illustre l'instrument qui impose au circuit un flux thermique afin que la température de fonctionnement atteigne la valeur souhaitée. Comme le montre la figure 1.19.b, cet instrument est connecté à un ordinateur qui commande toute l'opération de mesure de façon automatisée. La figure 1.19.c représente le circuit de test installé sur une carte. Enfin, la figure 1.19.d montre le dispositif permettant de générer plusieurs signaux de test et de détecter les sorties issues de la carte de test. Un flux thermique est appliqué au circuit pour atteindre des hautes températures, le processus de mesures est automatisé et commandé par un PC. Des marches de  $10^{\circ}\text{C}$  sont utilisées allant de  $20^{\circ}\text{C}$  à  $220^{\circ}\text{C}$ . Pour éviter de possibles erreurs de mesures, ces tests sont répétés 10 fois pour tester l'effet de la tension d'alimentation et les tensions en mode commun sur les paramètres de l'AOP.

## IV.2.4 Simulation SPICE d'un AOP HT

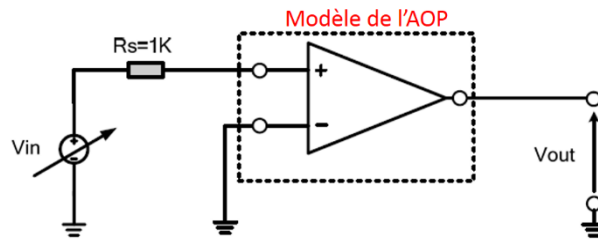
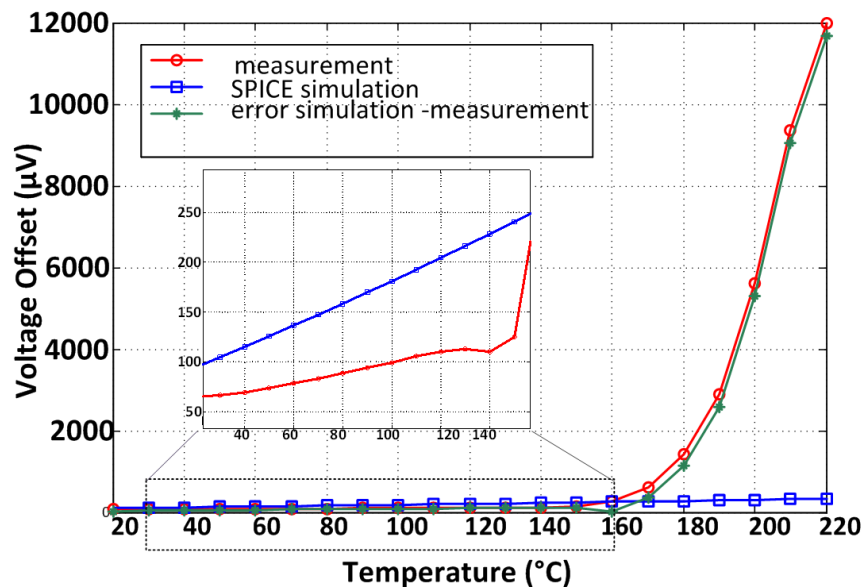


Figure 1.21. Circuit de test-bench pour l'AOP

Un circuit à boucle ouverte est utilisé pour simuler la tension de décalage pour chaque température (figure 1.21). Le macromodèle SPICE est connecté à une source de tension continue (DC) au niveau de son entrée non-inverseuse. La valeur de cette tension est variable afin de permettre d'effectuer une simulation par analyse DC. Une résistance de source  $R_s$  est placée.

Figure 1.22. SPICE simulation de  $V_{os}$  (a) et de l'erreur en pourcentage (b) [20°C, 220°C]

Dans le tableau 1.8, nous avons considéré quelques températures pour lesquelles nous avons donné les valeurs mesurées et simulées de  $V_{os}$  ainsi que les valeurs de la variance et l'erreur exprimée en  $\mu\text{V}$  et en pourcentage entre la source et cette entrée.

Entre la température 20°C et 160°C, la valeur d'offset présumée par le constructeur reste comparable dans son ordre de grandeur aux valeurs simulées par PSpice et même aux valeurs mesurées (figure 1.22). En outre, comme prévu dans la spécification technique, l'évolution de la tension de décalage simulée sur toute la plage de température est parfaitement linéaire. Par contre, d'après le zoom effectué sur l'intervalle [20°C-160°C], à partir de 150°C, la valeur de la tension de décalage mesurée augmente considérablement sur l'intervalle [150°C-220°C] avec



une croissance quasi-exponentielle. D'ailleurs, d'après le tableau 1.8, nous remarquons très bien sur l'intervalle [160°C-220°C] que le rapport entre deux valeurs de tension de décalage mesurées correspondant à deux températures voisines est approximativement de 2, ce qui correspond à une suite géométrique coïncidant à une variation de fonction exponentielle.

TABLEAU 1.8. TABLEAU RECAPITULATIF DES RESULTATS DE MESURES ET DE SIMULATIONS DE LA TENSION DE DECALAGE

Température (°C)	Spice (μV)	Valeur Moyenne de Mesure (μV)	Erreur en valeur absolue (μV)	Erreur en pourcentage (%)	Variance (μV)
20°C	94.84	64.8	30.04	46,35	53.678
40°C	115.24	69.4	45.84	66,05	56.4646
80°C	158.43	88.65	69.78	78,71	60.6884
120°C	204.5	110.40	94,1	85,23	69.5053
160°C	253.09	273.1	20,01	7,32	156.0661
180°C	277.96	1427.75	1149,79	80,53	301.6734
220°C	323.34	11988.2	11664,86	97,30	468.6039

Les raisons de cette erreur pour les simulations SPICE sont explicitées dans le mémoire de thèse de Sahbi Baccar.

#### IV.2.5 Interpretation des résultats

Afin d'interpréter et d'analyser les résultats précédents, nous avons considéré une structure simple du circuit élémentaire dans lequel se produit l'erreur de tension de décalage. Il s'agit d'un modèle d'étage d'entrée formé seulement par deux transistors Q1 et Q2 ayant un émetteur en commun (figure 1.23). Deux résistances  $R_{C1}$  et  $R_{C2}$  dites résistances de collecteur sont branchées entre le nœud  $V_{DD}$  et chaque transistor.

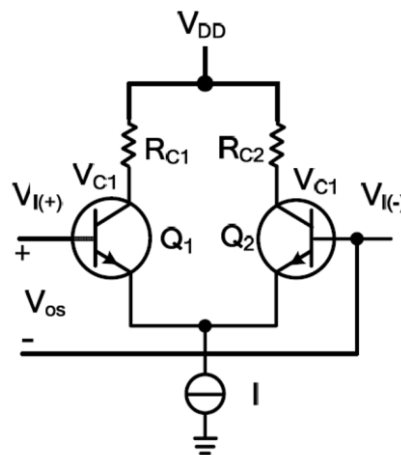


Figure 1.23 : Macromodèle simple de l'étage d'entrée

La tension de décalage est le résultat de la dissymétrie des caractéristiques des deux transistors dans ce type de structure. D'ailleurs, nous avons remarqué que les deux transistors utilisés dans le modèle SPICE ont des valeurs de paramètres différentes et ne sont pas donc pas



parfaitement identiques. Afin de simplifier cette analyse, nous n'avons considéré que le problème d'appariement des deux transistors, les deux résistances étant considérées comme parfaitement identiques. D'après [NGUY 2000], en considérant les équations caractéristiques de chaque transistor et en appliquant les lois de Kirchoff, la tension de décalage prend de la forme suivante :

$$V_{OS} = A_1 \exp(B_1/T) - A_2 \exp(B_2/T) \quad (1)$$

Dans l'équation (1), T désigne la température en Kelvin,  $A_1$ ,  $B_1$ ,  $A_2$  et  $B_2$  sont des coefficients dont les expressions sont données par les équations (2), (3), (4) et (5).

$$A_1 = I_{S1} / g_m = I_S (1 + \Delta I_S / 2I_S) / g_m \quad (2)$$

$$A_2 = I_{S2} / g_m = I_S (1 - \Delta I_S / 2I_S) / g_m \quad (3)$$

$$B_1 = V_{BE1} \cdot q / k \quad (4)$$

$$B_2 = V_{BE2} \cdot q / k \quad (5)$$

Dans l'équation (4) et (5), les constantes q et k désignent respectivement la charge d'un électron et la constante de Boltzmann. Les tensions  $V_{BE1}$  et  $V_{BE2}$  représentent respectivement la tension base-émetteur de Q1 et Q2. Les courants  $I_{S1}$  et  $I_{S2}$  sont respectivement les courants de saturation émetteur-base de Q1 et de Q2. La moyenne (moitié de la somme) de ces deux courants est notée  $I_S$  et leur différence est notée  $\Delta I_S$ . Enfin,  $g_m$  caractérise la transconductance de l'étage d'entrée de l'AOP.

Dans (1), nous pouvons voir facilement que l'argument des fonctions exponentielles dépend de la température. Cependant, les paramètres  $A_1$  et  $A_2$  sont fonction du courant de saturation  $I_S$  qui dépend également fortement de la température et de manière exponentielle.

$$I_S(T) = I_S(T_0) \frac{T}{T_0}^{Z_{ETACT}} \exp\left(\frac{V_{GB}}{V_{T0}} \cdot \left(1 - \frac{T_0}{T}\right)\right) \quad (6)$$

$Z_{ETACT}$  est un paramètre de modèle [BECK 2006] (en général, sa valeur est de 3, mais elle dépend de la température ce qui n'est pas pris en compte dans les modèles SPICE).  $V_{GB}$  est la tension Gate Bulk qui dépend aussi de la température.  $T_0$  est la température égale à 300,15°K.

Dans les modèles SPICE fournis par les constructeurs, le courant de saturation  $I_S$  est généralement considéré constant. En effet dans l'intervalle de température généralement utilisé, la variation d' $I_S$  n'influe pas sur le comportement général. Par contre, plus nous augmentons la température plus son influence est grande. La figure suivante décrit l'évolution du facteur  $K=I_S(T)/I_S(T_0)$  suivant la température (même intervalle que pour le tableau 1.8).

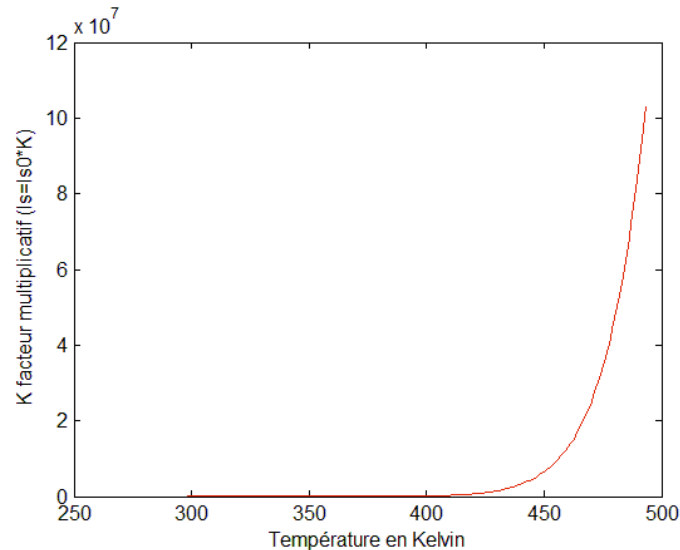


Figure 1.24 : Evolution de  $K=I_s/I_{s0}$  suivant la température.

La figure 1.24 démontre l'influence de la température sur le courant de saturation notamment dès que nous dépassons les 100° Celsius. La tension de décalage  $V_{OS}$  suit également cette évolution. Cette évolution exponentielle est modélisable par les équations théoriques prenant en compte tous les paramètres dépendant de la température. Cependant, cela rend les simulations très lentes, vue la complexité des modèles, et l'extraction des valeurs  $Z_{ETACT}$  et  $V_{GB}$  n'est pas triviale. Ainsi, par manque de flexibilité et de modélisation correcte des variations des paramètres (avec la température) de l'outil de modélisation SPICE (Tableau 1.8), nous avons choisi une approche de modélisation comportementale se basant sur les mesures et sur l'usage du langage VHDL-AMS.

### IV.3 Optimisation du modèle HT en utilisant une approche comportementale

#### IV.3.1 Différence modèle idéal et non-idéal de l'AOP

L'AOP idéal n'est qu'une représentation idéale d'un AOP réel. Il s'agit d'un modèle dont le comportement est parfait (Tableau 1.9).

TABLEAU 1.9. PARAMETRES ET CARACTERISTIQUES D'UN AOP IDEAL

Paramètre	Symbole	Valeurs et caractéristiques
Gain en boucle ouverte	$A_{OL}$	$A_{OL} = \infty$
Courants d'entrée	$i_p$ et $i_n$	$i_p = i_n = 0$
Résistance d'entrée	$R_{in}$	$R_{in} = \infty$
Résistance de sortie	$R_{out}$	$R_{out} = 0$
Bande Passante	$B$	$B = \infty$
Tensions de Saturation	$V_{sat}$	$V_{sat} = V_{cc}$

L'AOP idéal sera le cœur du modèle non-idéal. Nous ajoutons ensuite plusieurs couches de modélisations comportementales de chacun des paramètres de performance pour reproduire le comportement réel et en prenant compte l'influence de la température. La figure 1.25 décrit le corps des parties ENTITY et ARCHITECTURE du modèle VHDL-AMS de l'AOP supposé idéal.

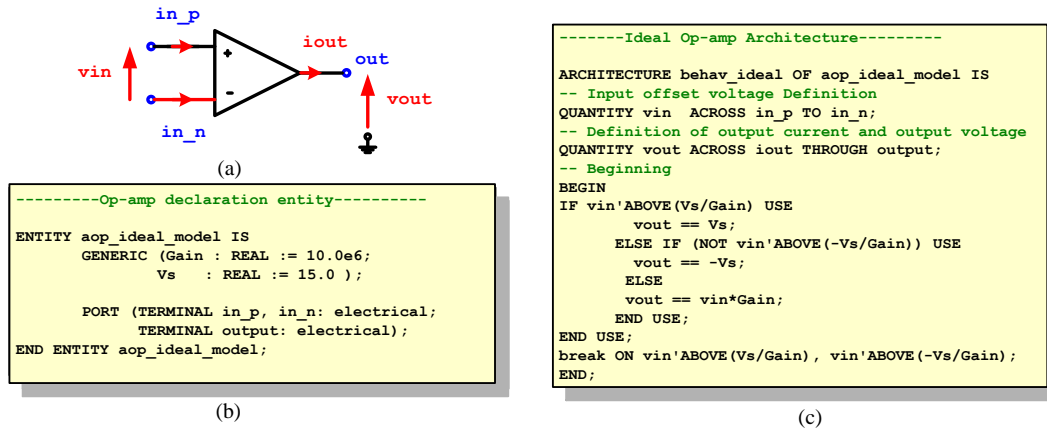


Figure 1.25 : Les parties du modèle idéal de l'AOP, (a) : entité, (b) : architecture, (c) : symbole du modèle VHDL-AMS de l'AOP idéal

La figure 1.26 représente les différents comportements entre un AOP idéal, un AOP réel et un AOP avec une description asymptotique.

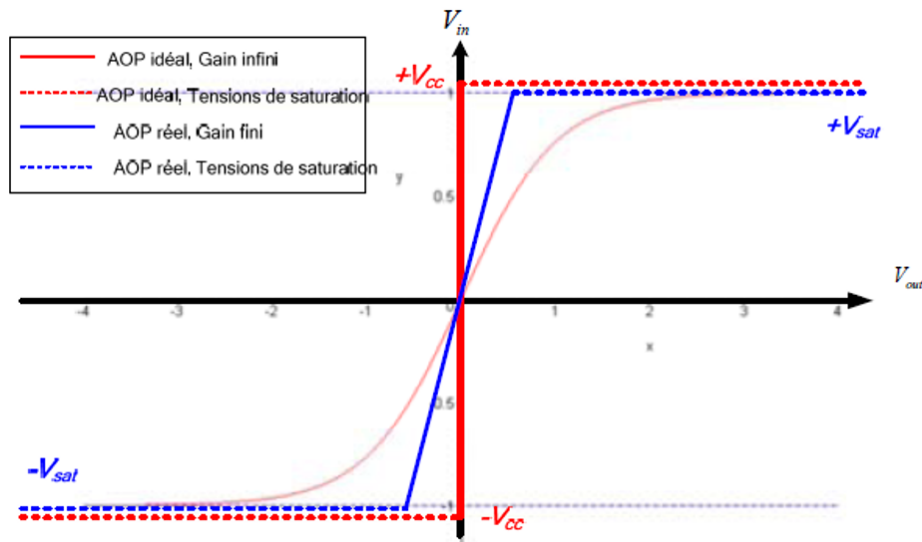


Figure 1.26 : Comparaison des caractéristiques entrée-sortie d'un AOP idéal (rouge) et un AOP réel (bleu : description asymptotique, rose : caractéristique réelle).

L'obtention d'un modèle non-idéal de l'AOP s'appuie sur l'insertion de paramètres de performance représentatifs de dysfonctionnement dans le modèle de l'AOP idéal. Tous les paramètres ont été implémentés et simulés dans les travaux de thèse de Sahbi Baccar. Je ne présenterai ici que l'insertion de la tension d'Offset. Le tableau 1.10 fait la liste de tous les paramètres présents dans le modèle non-idéal de l'AOP.

TABLEAU 1.10. LISTE DES PARAMETRES INSERES DANS LE MODELE NON-IDEAL DE L'AOP

Symbol	Name	Symbol	Name
$V_{OS}$	Offset voltage	$PSRR-$	Negative power supply rejection ratio
$V_{OH}$	High saturation voltage	$I_{omax}$	Maximal current delivered by the op-amp
$V_{OL}$	Low saturation voltage	$I_{cc+}$	Parasitic current in the positive power supply port
$I_{OS}$	Input offset current	$I_{cc-}$	Parasitic current in the negative power supply port
$I_B$	Input bias current	$R_m$	Differential Input resistance
$A_{OL}$	Open-loop gain	$R_{cm}$	Common mode input resistance
$GBWP$	Gain bandwidth product	$C_{in}$	Differential input capacitance
$SR+$	Positive slew rate	$R_{out}$	Output resistance
$SR-$	Negative slew rate	$R_L$	Load resistance
$CMRR$	Common mode rejection ratio	$C_L$	Load capacitance
$PSRR+$	Positive power supply rejection ratio	$g_m$	Op-amp trans-conductance

Pour faciliter la modélisation et l'ajout des différents paramètres reliés à la non-idéalité, l'AOP se découpe en 3 parties distinctes : l'étage d'entrée, l'étage de gain et l'étage de sortie. La figure 1.27 illustre ces 3 parties et le schéma électronique interne d'un AOP très connu dans l'industrie : l'uA741. Nous avons entouré avec différentes couleurs quelques blocs que nous pouvons identifier aux différents étages. Le bloc en bleu foncé représente l'étage différentiel d'entrée. Le bloc encadré en couleur mauve représente l'étage d'amplification de tension. L'étage de sortie est le bloc entouré en couleur bleu clair. L'étage de sortie est polarisé par un sous-étage de polarisation (bloc entouré en couleur verte). Enfin, trois miroirs de courants (blocs encadrés en couleur rouge) sont présents et sont interconnectés aux différents blocs essentiels de la structure de l'AOP.

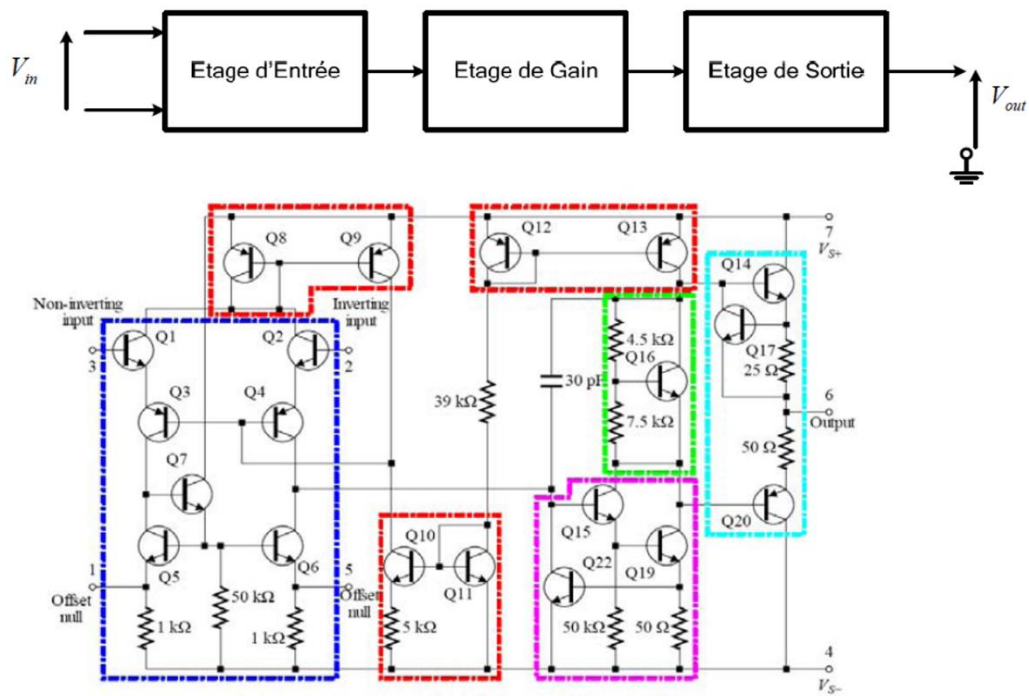


Figure 1.27. Disposition des différents étages dans le schéma d'un circuit d'amplificateur opérationnel (uA741)

IV.3.2 Extration des paramètres et insertion de la variable température

Le développement du modèle non idéal proposé et sa validation représente la première étape dans le développement du modèle de l'AOP industriel pour son utilisation dans une application HT ou dans des simulations tenant compte de l'effet de la température. La deuxième étape consiste à implanter la variation de chaque paramètre en fonction de la température. Nous utilisons pour cela une technique simple qui consiste à redéfinir les paramètres du premier modèle comme des constantes ou des quantités dépendant de la température et non des paramètres génériques. Les différentes fonctions mathématiques que nous avons trouvées pour les différents paramètres et pour les différentes températures de [20°C, 220°C] sont résumées dans la thèse de Sahbi Baccar. Les interpolations ont été effectuées par différents intervalles de température pour reproduire au mieux le comportement de l'AOP en HT.

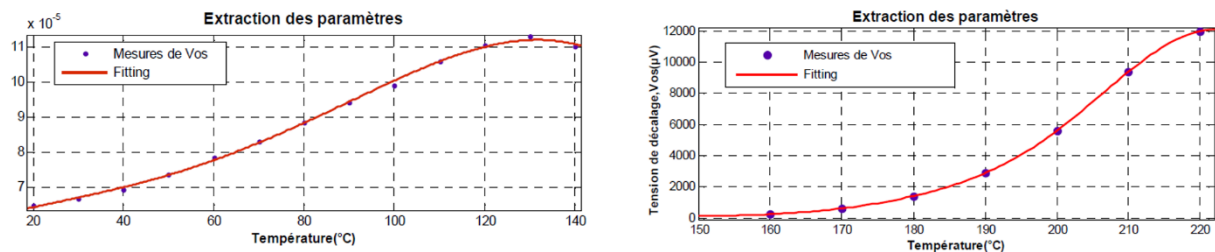


Figure 1.28. Tracé des courbes approximant les mesures de la tension de décalage sur [20°C, 140°C] et [150°C, 220°C]

Nous avons ensuite inséré les différentes équations dans le modèle VHDL-AMS. Ci-dessus sont résumés les résultats pour la tension d’offset.

```

-- Constants definition
--//definition of offset voltage in low
--temperature (<120°C)//
CONSTANT p1 : REAL := -6.361e-13;
CONSTANT p2 : REAL := 1.472 e-10
CONSTANT p3 : REAL := -8851 e-9;
CONSTANT p4 : REAL := 4.813 e-7;
CONSTANT p5 : REAL := 5.721 e-5;
CONSTANT voff_bt : REAL := p1*temp**4+p2*temp**3+p3*temp**2+p4*temp+p5

-- Affectation de la tension de décalage en fonction de la zone de
-- température
If (temp < 140) use
    voff == voff_bt;
else
    voff == voff_ht;
end use;
end use;
...
--Affectation de la tension d'offset à V1
V1 == voff;
...
    
```

(a)

(b)

Figure 1.29. (a) définition des quantités voff\_bt et voff\_ht représentant la tension de décalage respectivement sur les intervalles [20°C, 140°C] et [140°C, 220°C], (b) Affectation de la tension de décalage en fonction de la zone de la température et son affectation à la tension v1

A partir des simulations VHDL-AMS, SPICE et des résultats expérimentaux, nous avons calculé les erreurs de modélisations. L’erreur donnée par SPICE est supérieure à 40% pour la plupart des températures alors que pour le VHDL-AMS, l’erreur n’excède pas 5%. De plus les interpolations insérées dans le modèle VHDL-AMS peuvent être encore optimisées. Le tableau 1.11 résume les résultats entre SPICE, VHDL-AMS et les mesures expérimentales.

TABLEAU 1.11. COMPARAISON DES VALEURS DES DIFFERENTES ERREURS CALCULEES EN POURCENTAGE ET VALEURS NUMERIQUES EN PLUSIEURS TEMPERATURES DE [20°C, 220°C] POUR LES MESURES, VHDL-AMS ET SPICE

Température (°C)	Erreur SPICE-Mesures		Erreur Fitting-Mesures		Erreur VHDL-AMS-Fitting		Erreur VHDL-AMS-Mesures	
	en μV	en %	en μV	en %	en μV	en %	en μV	en %
20°C	29,88	46,11	0,42	0,66	0,0027	0,004	0,43	0,66
40°C	45,728	65,89	4,22	1,01	0,0062	0,009	0,69	0,99
80°C	69,72	78,64	1,32	1,33	0,0283	0,032	0,27	0,306
120°C	94,01	85,21	0,61	0,55	2,089	1,9	0,2427	2,2
160°C	20,013	7,33	15,11	1,06	0,99	0,34	14,05	5,14
180°C	5293,26	94,59	11,1	0,2	1,98	0,14	17,09	1,19
220°C	11665,06	97,3	1,5	0,0125	4,54	0,037	6,04	0,05

Les résultats de simulation ont montré une bonne correspondance avec les données expérimentales avec généralement une erreur qui ne dépasse pas 5%, voire 1% pour certains paramètres.

#### ***IV.4 Conclusion***

Ce travail s'est articulé autour d'une problématique industrielle qui concerne les circuits électroniques intégrés dans les systèmes de forage pour des applications de mesures. La température de fonctionnement étant le facteur principal qui menace la validité de ces modèles, cette problématique est valable pour tous les systèmes fonctionnant au-delà de la température de référence 125°C. Ces recherches ont permis, à travers l'exemple de l'AOP, de montrer la non-validité des modèles de circuits analogiques et mixtes (en particulier les modèles de type SPICE) en haute température, d'expliquer, d'interpréter et d'analyser cette non-validité. Mais également, avec ces mêmes mesures de paramètres de performances qui ont servi à vérifier la validité du modèle industriel, nous avons défini une méthodologie de développement de modèle fiable en haute température et notamment sur l'intervalle [120°C, 220°C].

Ces travaux ont donné lieu à 7 communications dans des conférences internationales, 1 article dans un journal international et un chapitre d'ouvrage international.

### **V CONCLUSION**

Ce chapitre propose une synthèse de mes travaux personnels ou d'encadrement sur le thème de l'amélioration du flot de conception analogique, que ce soit par une bibliothèque d'IPs réutilisables ou par une modélisation comportementale adaptée pour des applications particulières. L'objectif est aussi de définir des méthodologies généralisables qui peuvent également être enseignées à de futurs chercheurs ou ingénieurs. J'ai pu donner plusieurs séminaires à des étudiants en master et en thèse lors de l'école de printemps européenne BELEM. Egalement j'ai donné des cours, TD et TP de VHDL-AMS en licence Pro MMM à l'IUT GEII de Bordeaux.

Ces différentes méthodologies sont également utilisées pour la recherche en ingénierie neuromorphique. En effet, la méthodologie à base d'IPs est utilisée pour la conception de nouveaux systèmes. Mais également le système de plateforme multi-modèle de neurones artificiels pour les neuroprothèses est conçu sur la base de cette méthodologie. Ce système sera présenté plus en détails dans le chapitre 3.

La méthodologie de modélisation comportementale HT est également applicable pour les circuits neuromorphiques. Les spécifications atypiques (faible fréquence, variation importante, intervalle d'entrée très grand) de ces systèmes nécessitent des modélisations comportementales précises.

# CHAPITRE 2 :

## Systèmes Neuromorphiques :

### De l'Analogique vers le Numérique

### En passant par la Microfluidique

<b>I</b>	<b>INTRODUCTION.....</b>	<b>58</b>
<b>II</b>	<b>CONTEXTE ET MODELES DE NEURONES.....</b>	<b>59</b>
II.1	CONTEXTE ET PHYSIOLOGIE DU NEURONE.....	59
II.1.1	<i>Contexte général</i> .....	59
II.1.2	<i>Physiologie du neurone pour les circuits neuromimétiques</i> .....	60
II.2	MODELES MATHEMATiques DE NEURONES.....	62
II.2.1	<i>Modèle Hodgkin-Huxley (HH)</i> .....	63
II.2.2	<i>Modèle Izhikevich et Touboul</i> .....	64
II.2.3	<i>Modèle Kohno</i> .....	66
II.3	ETAT DE L'ART DES SYSTEMES NEUROMORPHIQUES BIOMIMETIQUES .....	67
<b>III</b>	<b>SYSTEME NEUROMORPHIQUE ANALOGIQUE .....</b>	<b>70</b>
III.1	CIRCUIT NEUROMIMETIQUE ET VALIDATION DU MODELE .....	70
III.1.1	<i>ASIC Galway</i> .....	70
III.1.2	<i>Analyse de Bifurcations</i> .....	71
III.2	REGLAGE AUTOMATIQUE DU SYSTEME .....	73
III.3	GENERATION DE FAMILLE DE NEURONES CORTICAUX .....	75
III.4	CONCLUSION ET CRITIQUE DU SYSTEME ANALOGIQUE .....	77
<b>IV</b>	<b>SYSTEME NEUROMORPHIQUE NUMERIQUE.....</b>	<b>78</b>
IV.1	METHODOLOGIE DE CONCEPTION.....	78
IV.2	IMPLEMENTATION DES MODELES DE NEURONE .....	79
IV.2.1	<i>Modèle Izhikevich</i> .....	80
IV.2.2	<i>Modèle Touboul</i> .....	81
IV.3	IMPLEMENTATION DU MODELE DE LA SYNAPSE ET DE LA PLASTICITE SYNAPTIQUE.....	83
IV.3.1	<i>Modèle de la synapse</i> .....	83
IV.3.2	<i>Modèle de plasticité synaptique</i> .....	84
IV.4	ARCHITECTURE DU RESEAU ET PLATEFORME MODULABLE .....	85
IV.4.1	<i>Architecture</i> .....	85
IV.4.2	<i>Bruit et délai axonal</i> .....	87
IV.4.3	<i>Configuration du réseau</i> .....	89
IV.5	EXPERIENCES HYBRIDES .....	92
IV.5.1	<i>Système neuromorphique pour la locomotion</i> .....	92
IV.5.2	<i>Système neuromorphique pour le remplacement</i> .....	97
IV.6	CONCLUSION.....	102
<b>V</b>	<b>NEURONE MICROFLUIDIQUE .....</b>	<b>103</b>
V.1	CONTEXTE .....	103
V.2	CONCEPTION DU NEURONE MICROFLUIDIQUE .....	104
V.2.1	<i>Neurone microfluidique</i> .....	105
V.2.2	<i>Etapas de conception</i> .....	106
V.3	RESULTATS .....	108
V.4	PERSPECTIVES .....	111
V.4.1	<i>Expériences hybrides</i> .....	111
V.4.2	<i>Améliorations possibles</i> .....	112
V.4.3	<i>L'utilisation du neurone microfluidique en tant que stimulateur</i> .....	112
<b>VI</b>	<b>CONCLUSION.....</b>	<b>113</b>



## I INTRODUCTION

Ce deuxième chapitre regroupe les activités de recherche sur les systèmes neuromorphiques que j'ai effectuées lors de mes post-doctorats au CEA LETI et à l'Université de Tokyo (2008-2009), lors de la thèse de Filippo Grassia (2009-2012) et de Mathieu Ambroise (2012-2015) et lors de ma délégation CNRS au LIMMS Université de Tokyo (2013-2015). Les deux thèses ont été co-encadrées par Sylvain Saïghi, responsable de l'équipe AS2N du groupe BioElectronique et Maître de Conférences HDR. L'objectif de ces travaux est de concevoir des systèmes neuromorphiques permettant l'hybridation avec le vivant afin d'étudier le fonctionnement des réseaux de neurones et de développer des systèmes pour les nouvelles générations de neuroprothèses. Cette thématique a débuté en 1994 au laboratoire IMS avec les recherches du Pr. Sylvie Renaud. Tous ces travaux ont été dédiés à la conception de neurones artificiels sur des puces analogiques. Suite à la thèse de Filippo Grassia (2012), j'ai amorcé un virage dans cette thématique en me tournant vers les plateformes numériques. En 2013, j'ai également exploré une nouvelle voie en étudiant les systèmes microfluidiques pour reproduire l'activité neuronale.

La première partie de ce chapitre décrira le contexte et les enjeux de l'ingénierie neuromorphique. La physiologie du neurone et quelques modèles mathématiques de son comportement électrique seront présentés afin de faciliter la compréhension des systèmes neuromorphiques présentés ci-après.

Une présentation du système neuromorphique analogique développé au laboratoire IMS sera décrite. Les études sur ce type de système ont commencé en 2001 et se sont terminées lors de la thèse de Filippo Grassia que j'ai co-dirigée en 2012. Les difficultés de fonctionnement de ce système nous ont conduits à réfléchir à une alternative : les systèmes neuromorphiques numériques.

Ce système numérique a été développé depuis 2012 lors de la thèse de Matthieu Ambroise et les résultats prometteurs de ce système ont conduit à mettre en œuvre plusieurs expériences hybrides qui seront développées dans ce chapitre.

Enfin un système microfluidique que j'ai développé lors de ma délégation CNRS (2013-2015) est aussi présenté comme une alternative au silicium.

## II CONTEXTE ET MODELES DE NEURONES

### II.1 Contexte et physiologie du neurone

#### II.1.1 Contexte général

De nos jours, les troubles neurologiques qui perturbent les connexions entre le cerveau et le corps entraînant des paralysies touchent des millions de personnes à travers le monde. Ce nombre va probablement augmenter dans les prochaines années et la technologie d'assistance actuelle reste limitée. Durant ces dernières années, une recherche intensive a été effectuée pour le développement d'Interface Cerveau Machine (BMI) et les neuroprothèses [NICO 2011], [HOCH 2006], [HOCH 2012], [JUNG 2015]. La possibilité de contrôler le mouvement du corps par la pensée [RAJA 2016] est en train de devenir une réalité grâce à l'arrivée des Interfaces Neuronales Directes (INDs). En plus des INDs, les prothèses neuronales peuvent remplacer les fonctions motrices qui ont pu être altérées par une blessure ou une maladie. Le développement de ces dispositifs a et aura un impact sérieux sur la qualité de vie, et la recherche actuelle dans ce domaine vise à corriger ces handicaps. Cependant les interfaces neuronales actuelles sont principalement vouées à restaurer des fonctions motrices perdues, en agissant dans une seule direction (du cerveau au corps). Ces neuroprothèses sont conçues à partir des connaissances des réseaux neuronaux et de leur interaction, prenant en compte l'activité spontanée des réseaux de neurones mais également l'activité de ces réseaux suivant diverses stimulations. L'objectif à long-terme est de remplacer les réseaux de neurones biologiques endommagés par des systèmes artificiels. Ces systèmes doivent intégrer le comportement du réseau de neurones à remplacer mais également générer les stimulations appropriées pour restaurer la fonction neuronale désirée. Le système hardware qui effectue l'interface avec le composant biologique est un réseau de neurones artificiels biomimétiques qui intègre des modèles de neurones biologiquement réalistes, partant des propriétés électrophysiologiques d'un neurone seul, jusqu'au réseau de neurones avec sa plasticité, son bruit synaptique et ses délais axonaux. Ce domaine de recherche est appelé "Ingénierie Neuromorphique".

L'ingénierie neuromorphique est un domaine de recherche pluridisciplinaire émergent où la microélectronique rencontre la biologie, la physique, les mathématiques, et l'informatique. Le lien entre ces domaines est, entre autres, opéré par les neurosciences computationnelles. Ces réseaux de neurones artificiels reproduisent l'activité électrique des réseaux de neurones biologiques. Il existe deux types de réseaux artificiels, les réseaux bio-inspirés et les réseaux biomimétiques. Les systèmes bio-inspirés s'inspirent de la nature pour effectuer en général des tâches liés à l'ingénierie (Reconnaissance de Pattern par exemple). Ils ne travaillent pas en temps

réel biologique mais souvent accéléré. Les systèmes biomimétiques, ceux que nous élaborons, utilisent des modèles plus proches de la nature et permettent de reproduire l'activité électrique d'un neurone biologique, mais également la plasticité du réseau, le bruit synaptique, etc... L'objectif de ces systèmes est l'hybridation, c'est à dire faire communiquer des neurones artificiels avec des neurones biologiques. Ceci permet de remplacer des parties vivantes par leur alter-ego artificiel. Ces systèmes travaillent en temps réel biologique. La plupart de ces systèmes sont électroniques (analogique, numérique ou mixte) avec des travaux pionniers sur le neurone sur Silicium en 1991 [MAHO 1991], et les expériences hybrides [LEMA 2002]. Nous verrons dans la dernière section, un travail de recherche que j'ai mené lors de ma délégation CNRS au LIMMS, à l'Université de Tokyo sur la conception d'un neurone artificiel basé sur les techniques de la microfluidique.

L'objectif de notre recherche est de concevoir de nouveaux systèmes biomimétiques pour la prochaine génération de neuroprothèses qui visent à restituer des fonctions perdues en organisant une fusion naturelle entre le dispositif artificiel et son équivalent naturel [BONI 2013], [JOUX 2016]. Pour atteindre ce but, nous nous focalisons sur des systèmes neuromorphiques pouvant effectuer des expériences hybrides. Les points importants de ces systèmes sont la reconfigurabilité, et leur aptitude à fonctionner en temps réel, propriété indispensable lorsqu'ils sont liés à une application orientée vers la physiologie. Nous testons également d'abord nos circuits sur des systèmes neuronaux sains, puis sur des systèmes atteints (maladies neurodégénératives, lésion, etc.).

### II.1.2 Physiologie du neurone pour les circuits neuromimétiques

Il existe une grande diversité de neurones en fonction de l'espèce animale, de leur localisation au sein du système nerveux ou de leur fonction. Cependant il existe une base commune à ces architectures : chaque neurone possède un corps cellulaire appelé soma, des dendrites, un axone et des synapses.

Les neurones sont à l'origine de signaux électriques qui transmettent des informations. Bien que les neurones ne soient pas intrinsèquement de bons conducteurs, ils ont perfectionné des mécanismes d'émission de signaux fondés sur les flux d'ions au travers de leur membrane plasmique. La physiologie du neurone (Figure 2.1) peut être décomposée en deux étapes, le potentiel de repos et le potentiel d'action. Lorsque la membrane n'est pas soumise à une excitation électrique, le système constitué de la membrane, du milieu extracellulaire et du milieu intracellulaire atteint un équilibre. Nous pouvons alors mesurer ce potentiel, appelé potentiel de repos, il est de l'ordre de  $-65$  mV. Les canaux ioniques ont une activité dépendante de la

différence de potentiel entre les milieux intra et extracellulaire. La propriété de ces canaux donne naissance à un phénomène électrique se propageant le long de l'axone : le Potentiel d'Action (PA) ou Spike.

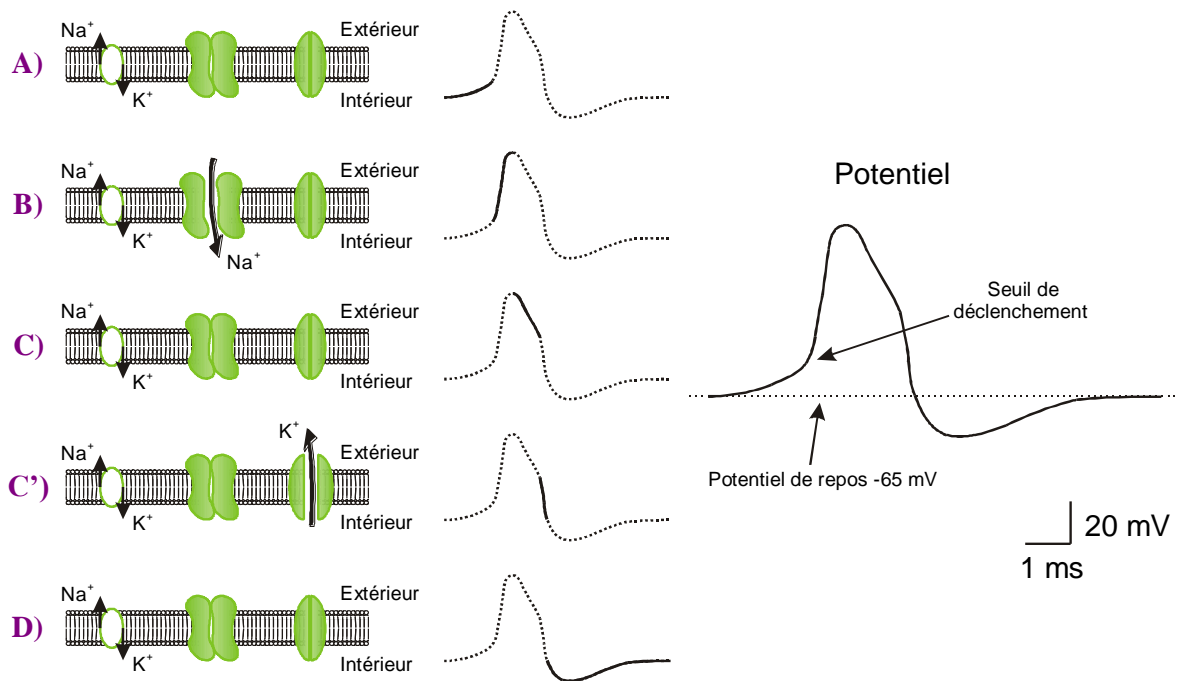


Figure 2.1. Description de la génération du potentiel d'action [SAIG 2000]

Suite à une stimulation électrique, la membrane commence par se dépolariser (A).

Si le phénomène dure, la dépolarisation déclenche l'ouverture rapide des canaux  $\text{Na}^+$ . L'entrée des ions  $\text{Na}^+$  continue de dépolariser la membrane même après l'arrêt de la stimulation conduisant la membrane hors de son état d'équilibre (B).

Le potentiel ne croît cependant pas jusqu'au potentiel d'équilibre du sodium, car très vite deux processus entrent en action. Le premier est l'inactivation des canaux sodium, ce qui permet au courant de fuite de commencer à repolariser la membrane (C). Toujours grâce au potentiel atteint, mais après un certain délai, l'ouverture des canaux  $\text{K}^+$  accélère le phénomène de repolarisation (C').

On retrouve également l'inertie de changement d'état des canaux potassiques à leur fermeture ce qui provoque une hyperpolarisation transitoire de la membrane (D).

A partir de cette physiologie du neurone, plusieurs modèles ont été élaborés afin de reproduire l'activité électrique du neurone. Le paragraphe suivant décrit les différents modèles et se focalise sur ceux implémentés lors de mes activités de recherche.

## II.2 Modèles mathématiques de neurones

Les neurones impulsionnels diffèrent totalement des neurones formels car leurs modèles sont biologiquement réalistes. Différents paramètres peuvent être modélisés : de la physiologie du neurone à la plasticité d'un réseau de neurones.

Un modèle de neurone impulsionnel est une description mathématique de certaines propriétés d'un neurone, créé pour imiter et prédire le comportement biologique d'un neurone. Ces modèles vont décrire les dynamiques régissant les variations de la tension de membrane. Parmi ceux-ci, certains modèles décrivent le potentiel de membrane par une variable unique, en mettant de côté la dimension spatiale, et sont appelés modèle à compartiment simple. Dans ce groupe, beaucoup de dynamiques de neurones biologiques peuvent être reproduites grâce à des modèles de neurones reposant sur les conductances ioniques. Parmi ces modèles à conductances, se trouve le modèle Hodgkin-Huxley (HH). Les modèles à compartiment simple permettent en effet de décrire avec précision les dynamiques de neurones et ainsi d'émuler le comportement de plusieurs familles de neurones. Cependant, ces modèles ne permettent pas de retranscrire d'autres réalités biologiques telles que la physiologie des dendrites ou des axones. Ces derniers sont intégrés dans d'autres modèles dits à compartiments multiples ou des modèles reposant sur la théorie des câbles. Dans le chapitre 3 sur les futurs projets, un modèle multi-compartiments sera implémenté pour reproduire les comportements du potentiel d'action selon différentes maladies neurodégénératives. Les modèles à compartiment unique sont aussi capables de générer plusieurs familles de neurones. La Figure 2.2 présente quelques types de neurones d'après [IZHI 2003].

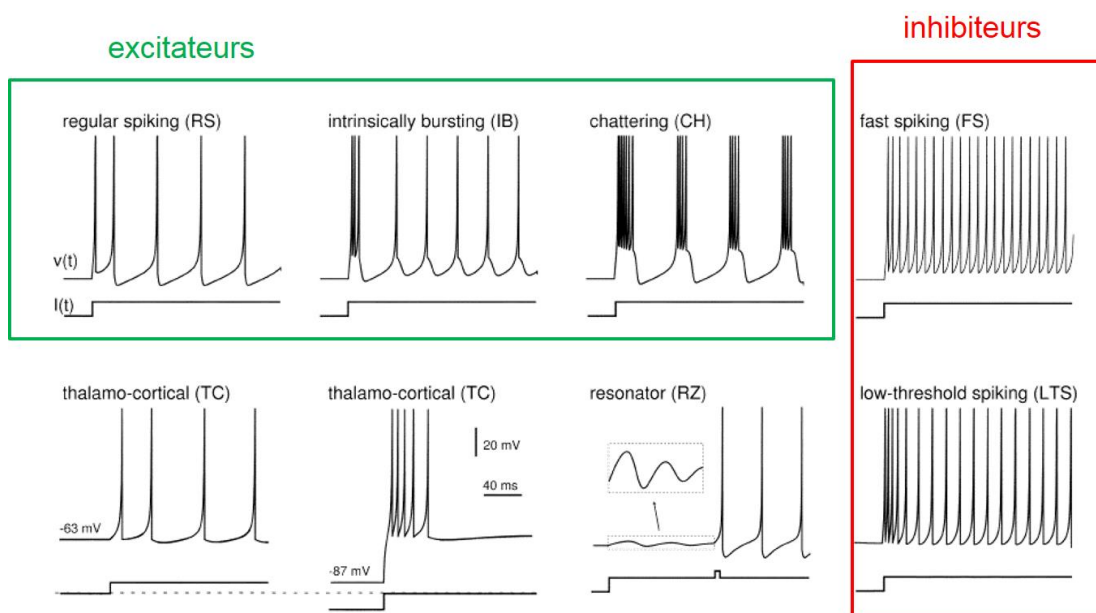


Figure 2.2. Description de plusieurs familles de neurones.

Quel est le modèle de neurone le plus pertinent à utiliser ? Tous les différents modèles ont leurs avantages et inconvénients [IZHI 2004]. Dans notre cas, nous souhaitons reproduire le comportement électrique d'un neurone précisément afin d'effectuer des expériences hybrides. Lors de nos différents travaux de recherche, nous avons utilisé le modèle Hodgkin-Huxley [HODG 1951] pour le système analogique, le modèle Izhikevich [IZHI 2003] et Touboul [TOUB 2008] pour notre système numérique. Les raisons de ces choix seront expliquées lors de la présentation des systèmes conçus lors des prochains paragraphes.

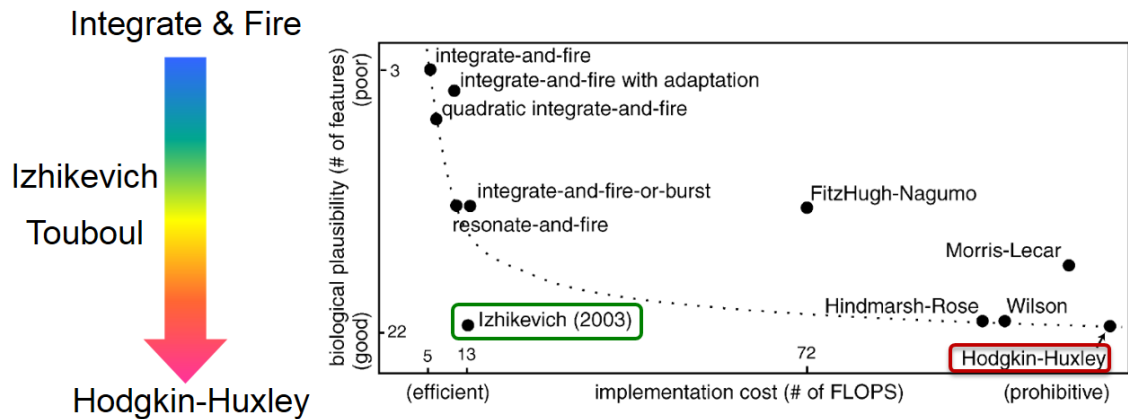


Figure 2.3. Classement des différents modèles suivant leur coût d'implantation et leur mimétisme par rapport à la biologie. La figure de droite provient de [www.izhikevich.com](http://www.izhikevich.com)

Je présente ici les trois modèles de neurones que nous avons implémentés et également le modèle du Pr. Kohno de l'Université de Tokyo avec lequel nous avons une collaboration forte.

### II.2.1 Modèle Hodgkin-Huxley (HH)

Le formalisme d'Hodgkin-Huxley est une étape très importante dans la modélisation d'un neurone. En 1952, Alan Lloyd Hodgkin et Andrew Fielding Huxley ont fourni une publication très importante dans la revue *Journal of Physiology* [HODG 1952]. Ils proposent un formalisme mathématique pour décrire l'activité électrique du potentiel de membrane des cellules nerveuses. Ces travaux, complétés par John Carew Eccles sur les mécanismes synaptiques, ont été une telle avancée pour les neurosciences qu'ils ont permis à chacun de ces trois scientifiques de partager le Prix Nobel de Médecine en 1963.

Le formalisme qui a été élaboré propose un circuit électrique ayant le même comportement électrique que la membrane. Les différentes branches qui constituent ce circuit électrique sont la capacité de membrane  $C_{MEM}$  qui sépare les milieux extra et intracellulaire, les générateurs de courants sodium (Na) et potassium (K) qui possèdent des conductances dépendantes de la

tension et enfin un canal de fuite à conductance constante. Ce formalisme est très largement utilisé dans le domaine des neurosciences car il est généralisable à tout type de cellule nerveuse.

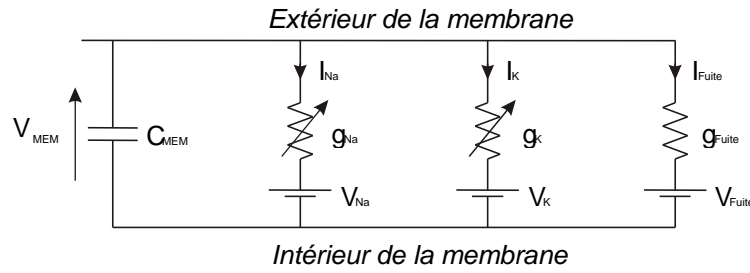


Figure 2.4. Circuit électrique équivalent du modèle HH

Ce schéma électrique nous permet d'établir l'équation suivante :

$$C_{mem} \cdot \frac{dV_{mem}}{dt} + I_{Na} + I_K + I_{fuite} = 0 \quad (1)$$

Avec cette notation tous les courants sont rentrants dans les différentes branches constituant le circuit électrique.  $V_{mem}$  et  $C_{mem}$  représentent respectivement le potentiel et la capacité de la membrane. L'équation des courants ioniques se traduit sous la forme :

$$I_{ion} = g_{max} m^p h^q (V_{mem} - V_{equi}) \quad (2)$$

$V_{equi}$  est le potentiel propre à chaque ion, il traduit la différence de concentration de cet ion de part et d'autre de la membrane,  $g_{max}$  est la valeur maximale de la conductance. Quant à  $m$  et  $h$ , ils sont respectivement les fonctions d'activation et d'inactivation. La catégorie du neurone dépend du nombre et du type de ces courants ioniques. Par exemple, un neurone Fast Spiking (FS) possède trois courants ioniques : le courant Sodium, le courant Potassium et un courant de Fuite.

### II.2.2 Modèle Izhikevich et Touboul

En utilisant la méthode des bifurcations, Izhikevich [IZHI 2003] réduit le modèle HH et propose un modèle IZH composé de deux équations dans lesquels  $v$  est la variable d'état représentant la tension de la membrane d'un neurone et  $u$  représente la régénération de la membrane, qui prend en compte l'activation des courants ioniques  $K^+$  et l'inactivation des courants ioniques  $Na^+$ .

$$\frac{dv}{dt} = 0.04v^2 + 5v + 140 - u + I_{Izh} \quad (3)$$

$$\frac{du}{dt} = a(bv - u) \quad (4)$$

Avec les conditions de reset :

$$si \ v \geq 30mV \Rightarrow \begin{cases} v \leftarrow c \\ u \leftarrow u + d \end{cases} \quad (5)$$

Dans ce modèle, le paramètre  $a$  décrit l'échelle de temps de la variable de régénération  $u(t)$ . Plus la valeur de  $a$  sera faible et plus la régénération sera lente. Le paramètre  $b$  décrit la sensibilité de la variable de régénération influant sur les fluctuations sous-seuil du potentiel de la membrane. Les paramètres  $c$  et  $d$  sont tous les deux des valeurs de réinitialisation respectivement de la tension de la membrane et de la variable de régénération, après un potentiel d'action. Le modèle IZH permet de reproduire le comportement de tous les neurones corticaux connus en ne changeant que 4 paramètres  $a$ ,  $b$ ,  $c$  et  $d$ .

Le modèle quartique, créé par Jonathan Touboul [TOUB 2008] sur la base d'analyse de bifurcation mathématique est de la forme :

$$\frac{dv}{dt} = v^4 + 2av - w + I \quad (6)$$

Avec  $w$  comme variable de régénération de la membrane et  $I$  un courant.

$$\frac{dw}{dt} = a(bv - w) \quad (7)$$

$$v(t^-) > \alpha \quad then \quad \begin{cases} v(t) = v_r \\ w(t) = w(t^-) + d \end{cases} \quad (8)$$

Ce modèle est très proche du modèle IZH, avec cette fois-ci un seuil  $\alpha$ , qui variera en fonction de la famille de neurone représentée. De la même manière que le modèle IZH, la première équation décrit la dynamique du potentiel de membrane. La tension de membrane est couplée à la seconde qui décrit la récupération de la membrane. Lorsque le seuil est atteint, un potentiel d'action est émis et les deux variables sont réinitialisées. Tout comme le modèle IZH, le modèle Touboul possède quatre paramètres sans dimension  $a$ ,  $b$ ,  $v_r$  et  $d$ . L'implémentation de la puissance 4 ajoute un cycle de calcul, ce qui implique une réduction de la vitesse de calcul.

Dans nos différents projets, nous avons deux objectifs, le premier est l'hybridation et le second l'implémentation sur une plateforme numérique. L'hybridation impose de choisir un modèle de neurone qui sur le plan biologique est réaliste, tandis que le second objectif nous impose de ne pas utiliser un modèle de neurone qui nécessiterait beaucoup de ressources pour son implémentation. Parmi tous les modèles présentés, le modèle IZH et Touboul sont les plus adéquats pour notre plateforme numérique, notamment pour les équations quadratiques beaucoup plus facilement implantables en numérique que les fonctions exponentielles.



Cependant, je décrirai dans le chapitre 3, l'implémentation du modèle HH sur FPGA car, bien qu'il demande beaucoup de ressources pour son implémentation, son utilisation dans le cadre d'un petit réseau de neurones (dizaines) pour l'étude des maladies neurologiques est un atout fort pour atteindre un mimétisme biologique.

### II.2.3 Modèle Kohno

La méthode de modélisation mathématique [KOHNO 2016], développée par le Pr. Kohno, permet une nouvelle méthodologie de conception des systèmes d'équations en utilisant une description mathématique du comportement neuronal. Les dynamiques non-linéaires reproduisent les structures topologiques des modèles complexes de neurones. Nous pouvons réaliser ces comportements avec des circuits simples et compacts. Nous utilisons les analyses de phase et de bifurcations pour traduire le comportement non-linéaire des neurones.

$$C_v \frac{dv}{dt} = -g(v) + f_m(v) - n - q + I_a + I_{Stim} \quad (9)$$

Où  $v$ ,  $n$  et  $q$  représentent respectivement la tension de membrane, l'activité des canaux ioniques rapides et l'activité des canaux ioniques lents.

$$\frac{dn}{dt} = \frac{f_n(v) - n}{\tau_n} \quad (10)$$

$$\frac{dq}{dt} = \frac{f_q(v) - q}{\tau_q} \quad (11)$$

Les paramètres  $C_v$ ,  $I_a$ ,  $\tau_n$ , et  $\tau_q$  sont respectivement, la capacité de membrane, un courant constant de stimulation, et les constantes de temps de  $n$  et  $q$ .

$$g(v) = S \frac{1 - e^{-\frac{K}{U_T}(v-\theta_v)/2}}{1 + e^{-\frac{K}{U_T}(v-\theta_v)/2}} \quad (12)$$

$$f_x(v) = M_x \frac{1}{1 + e^{-\frac{K}{U_T}(v-\delta_x)}} \quad (13)$$

Les fonctions  $f_x(v)$  ( $x = m, n, q$ ) et  $g(v)$  sont les formules associées aux courbes V(I) d'une paire différentielle et d'un amplificateur à transconductance.

En utilisant cette méthode, nous avons conçu de petits réseaux de neurones lors de mon post-doctorat (2008-2009) avec le Pr. Kohno à l'Université de Tokyo. Pour cela nous avons combiné les neurones avec des synapses également sur silicium. Notre premier réseau a été un Central

Pattern Generator (CPG), le plus simple générateur du système nerveux périphérique, que l'on peut retrouver par exemple dans diverses applications : battement du cœur, réseau gastrique, etc...

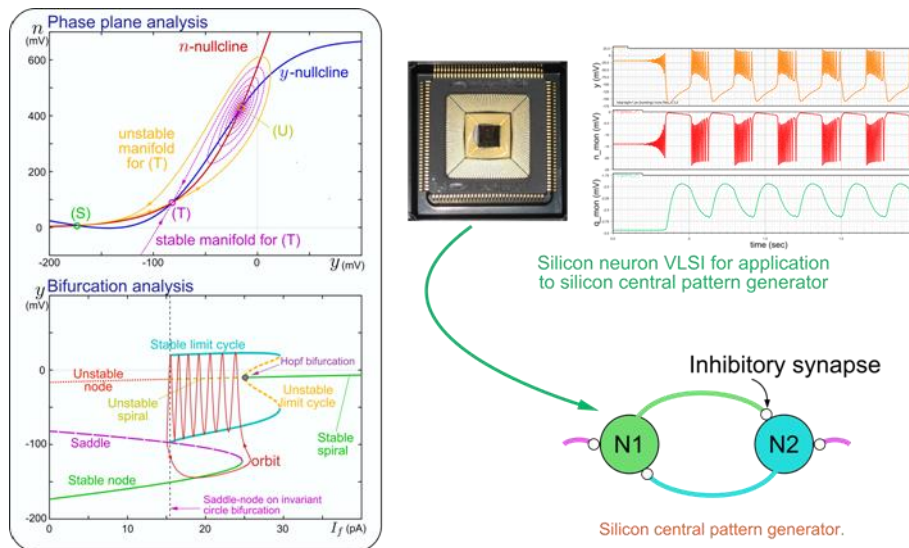


Figure 2.5. Conception d'un neurone à partir de l'analyse en bifurcation

### II.3 Etat de l'art des systèmes neuromorphiques biomimétiques

Pour présenter les différentes implémentations matérielles de réseaux de neurones, nous nous appuyerons sur la revue des architectures neuromorphiques [MISR 2010] et nous compléterons cette étude avec d'autres articles depuis les années 2010. Ceci nous permettra de montrer l'intérêt croissant pour les réseaux de neurones durant ces dernières années, leurs utilités et leurs potentiels. En effet, leurs applications s'étendent à la physique à haute énergie, au traitement d'images (reconnaissance d'objets/d'images/de motifs (pattern), segmentation d'images, traitement vidéo), à la robotique, à la reconnaissance acoustique ou olfactive et à la compréhension du système nerveux. Les implémentations matérielles sont divisées en 2 catégories majeures : l'implémentation analogique (à base de puces dédiées) et l'implémentation numérique (à base de FPGA, microprocesseurs, microcontrôleurs ou neuropuces). Nous nous focalisons ici sur les systèmes biomimétiques et non bio-inspirés. Un état de l'art plus étendu se trouve dans [AMBR 2015] et [GRAS 2012]. Les toutes premières plateformes sont apparues il y a une vingtaine d'années [MAHO 1991], [JUNG 2001], [LEMA 2002]. L'Université de Bordeaux avec la Pr. Sylvie Renaud fait partie de ces pionniers.

Concernant les implémentations analogiques, des systèmes implémentent les modèles multi-compartimentaux [HASL 2007], [GEOR 2013], des modèles à base de conductances [SORE 2004], [BINC 2006], [RENA 2007] ou avec des modèles à seuils comme le modèle Izhikevich

[LIU 2004], [VOGE 2004], [INDI 2007], [SCHEM 2007], [QIAO 2015], [KOHN 2016]. Toutes ces plateformes partent d'un cœur de calcul analogique, en général un ASIC, qui décrit l'activité du neurone. L'architecture des différentes plateformes résulte d'un compromis entre le coût de calcul et la complexité du modèle (directement corrélée à la plausibilité biologique). Souvent, le calcul de la plasticité et des synapses se fait par une carte numérique qui fait le lien entre les différentes puces analogiques.

Du côté de l'implémentation numérique, les implémentations de réseaux de neurones sur FPGA sont en général utilisées pour la reconnaissance de patterns [RICE 2009], [SABA 2012], [NANA 2016], la segmentation d'images [GIRA 2007], le traitement d'images vidéo et l'analyse vidéo [YANG 2003], [WANG 2013]. Dans les exemples précédemment cités, les implémentations impliquent des réseaux de neurones impulsionnels. Au final, le nombre d'implémentations sur plateforme FPGA n'a cessé d'augmenter depuis 1997. En effet [NAZA 2015] présente les travaux de [CASS 2011] (implémentation d'un million de neurones simples), [ARTH 2012] (implémentation de 256 neurones Integrate-and-Fire et 1024 x 256 synapses), de [WANG 2013] (implémentation de 4000 neurones et 1.15 millions de synapses), ou alors de [BONA 2014] (implémentation de HH simplifié).

Le dernier point de la discussion concerne la taille des réseaux artificiels. En effet, les neurones sont organisés en réseaux de tailles variées. La plausibilité biologique est une contrainte sur la taille maximale possible du réseau. Pour obtenir de grands réseaux de neurones (populations de 10 000 neurones ou plus), il faut :

- soit implémenter un modèle de neurone simple et un modèle de synapse simple. [CASS 2011] présente une implémentation sur une plateforme FPGA d'un million de neurones LIF.
- soit effectuer les calculs du réseau de neurones en temps accéléré comme la plateforme SpiNNaker [FURB 2013] qui comporte une architecture multiprocesseurs permettant de simuler jusqu'à 18 000 neurones. Nous avons aussi le système BrainScaleS qui est un empilement de modules composés d'un wafer intégrant 448 puces neuromorphiques et d'un système de routage. Chaque module permet d'émuler l'activité de 512 neurones et 115 000 synapses, effectuant les calculs 104 fois plus rapidement que le temps biologique [RAST 2013].

Nous présentons le projet Human Brain Project [MARK 2012] porté par l'EPFL et Henry Markram. Ce projet a été sélectionné en 2013 avec un financement de 1 milliard d'euros sur 10 ans. L'objectif est reconstruire le cerveau d'un rat avec tous ses neurones et synapses en utilisant un supercomputer. Les simulations se font en temps accéléré et non en temps réel biologique ce

qui diffère de notre approche. De plus, la simulation d'un nombre important de neurones est différente de notre approche de l'étude de petits réseaux (centaines de neurones). Ces deux approches sont complémentaires, et notre travail peut apporter des pistes sur l'extension de certains phénomènes qui apparaissent dans les petits réseaux vers les grands réseaux et inversement.

Une voie intéressante est également l'intégration de réseau de neurones artificiels à base de Memristors (Memory resistor) qui est un composant électronique passif dont sa résistance varie selon le courant appliqué et de circuits électriques. Dans notre équipe, Sylvain Saïghi et Jean Tomas explorent cette voie de recherche [SAIG 2015]. Un brevet est déposé et un projet européen est en cours. Le but est d'utiliser le Memristor qui est un composant plastique et qui permet donc de simuler le comportement d'une synapse et de son apprentissage. Le grand avantage est la très faible consommation en courant. Pour le moment, ces systèmes utilisent des neurones plus computationnels et sont donc optimisés pour des tâches d'ingénierie. Nous sommes alors dans le bio-inspiré et non dans le biomimétique.

Notre objectif étant de se rapprocher le plus du biologique et de travailler en temps réel biologique afin d'effectuer des expériences hybrides, le nombre de neurones qui nous pouvons implémenter est donc plus faible (centaine de neurones). Cependant l'étude des petits réseaux est un enjeu important pour l'étude et le traitement des maladies neurodégénératives. Nous le verrons dans la partie consacrée aux résultats des expériences hybrides que nous avons menés.

Avec l'émergence de plateformes neuromorphiques temps réel, est apparue la volonté de connecter des réseaux de neurones artificiels avec des réseaux de neurones biologiques. Les caractéristiques de ces systèmes sont: temps réel biologique, modèles de neurone complexe et plasticité qui reproduisent l'activité neuronale temporelle et/ou la morphologie du potentiel d'action. [POTT 2014] présente différents travaux autour de l'expérimentation hybride en boucle fermée, qui est caractérisée cette fois-ci par l'interconnexion entre des réseaux de neurones biologiques et leurs homologues artificiels. Dans sa présentation, [POTT 2014] montre les dernières innovations dans le domaine, comme l'expérimentation hybride en boucle fermée utilisant des MicroElectrode Arrays (MEAs) [BARE 2012], [ROBI 2013], des expériences 'in vitro' [BONI 2013], [PIMA 2013], des expériences 'in vivo' [OPRI 2012], [NISHI 2013] et des essais cliniques [FERN 2013], [WALT 2013].

### III SYSTEME NEUROMORPHIQUE ANALOGIQUE

La conception de ce système neuromorphique analogique a débuté en 2001, tout d'abord par la création de la puce analogique Galway implantant 5 neurones selon le modèle Hodgkin-Huxley [TOMA 2006]. Ensuite une carte numérique a été ajoutée afin de créer un réseau de neurones et en y ajoutant la plasticité [BELH 2010]. Ayant été recruté en octobre 2009, j'ai commencé mes travaux de recherches par l'encadrement de la thèse de Filippo Grassia avec Sylvain Saïghi. Ces travaux apportent une contribution à la simulation de cellules corticales grâce à des données expérimentales d'électrophysiologie prises comme références et du circuit intégré neuromorphique comme simulateur. Nous avons alors développé une technique de réglage automatique à base de métaheuristique (algorithmes d'optimisation) afin de modéliser les neurones corticaux. Nous avons aussi étudié les différents modèles de neurones à l'aide d'analyse de bifurcations.

#### III.1 Circuit neuromimétique et validation du modèle

##### III.1.1 ASIC Galway

Ce circuit neuromimétique analogique a été optimisé pour reproduire une large variété de comportements de neurones avec des paramètres réglables. Cette puce Galway possède 5 types de canal : fuite, sodium, potassium, potassium lent et calcium. La conception de cette puce en utilisant divers IPs a été décrite lors du chapitre 1. En combinant ces différents courants ioniques, nous pouvons reproduire l'activité électrique de plusieurs familles de neurones. Cet ASIC a été conçu avec une technologie BiCMOS SiGe 0.35  $\mu\text{m}$  d'AustriaMicroSystem. Le cœur de calcul analogique a été conçu avec plusieurs blocs génériques comme la fonction sigmoïde que nous avons vue en détail lors du premier chapitre. Des fonctions numériques ont été ajoutées afin de gérer les différents signaux et des mémoires analogiques sont incluses pour stocker les paramètres du modèle.

Pour résumer, cette puce Galway possède :

- 5 neurones;
- une matrice de mémoire analogique;
- une matrice de switchs pour gérer la topologie des neurones et des synapses;
- des fonctions numériques afin de gérer le flux de données interne et externe à la puce;
- un bloc de multi-synapses permettant de rassembler toutes les entrées synaptiques en une seule entrée électrique ;

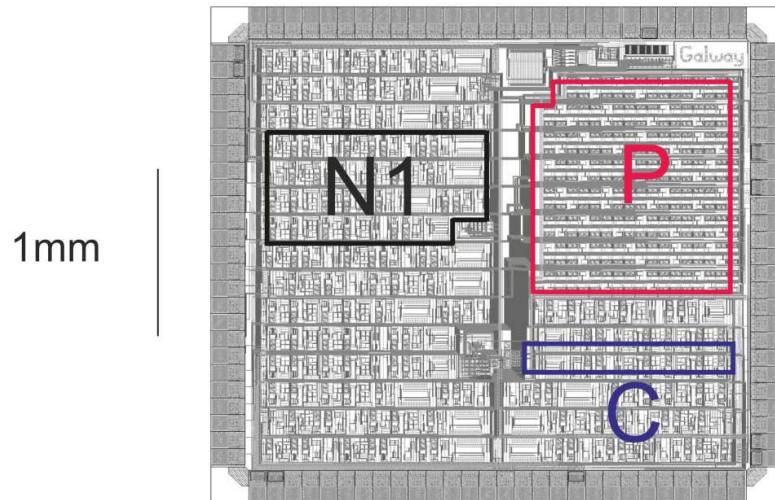


Figure 2.6. Microphotographie de l'ASIC Galway. N1 signifie neurone 1, P sont les blocs mémoires et C est un courant ionique.

Le modèle Hodgkin-Huxley implanté dans cette puce est une version simplifiée du modèle car nous utilisons des constantes de temps fixes. Afin de déterminer si cette simplification est valide, nous avons développé une méthodologie de vérification avec l'analyse de bifurcations en collaboration avec le Pr. Takashi Kohno de l'Université de Tokyo.

### III.1.2 Analyse de Bifurcations

La théorie de bifurcation de Hopf [HASS 1981] démontre que si un système dynamique paramétré possède un point d'équilibre, dont deux de ses valeurs propres de la matrice Jacobienne du système linéarisé autour du point d'équilibre sont des nombres imaginaires purs conjugués alors que les autres ont des parties réelles négatives, alors une des bifurcations suivantes est obtenue si un des paramètres varie :

- 1) Une bifurcation d'un état d'équilibre stable à un point d'équilibre non stable avec un cycle limite stable autour de ce point est défini en tant que supercritique.
- 2) Une bifurcation d'un point d'équilibre instable à un point d'équilibre stable avec un cycle limite instable autour de lui est appelé sous-critique.

Nous avons effectué l'analyse de bifurcations du modèle Hodgkin-Huxley complet et le modèle simplifié que nous avons implanté dans la puce.

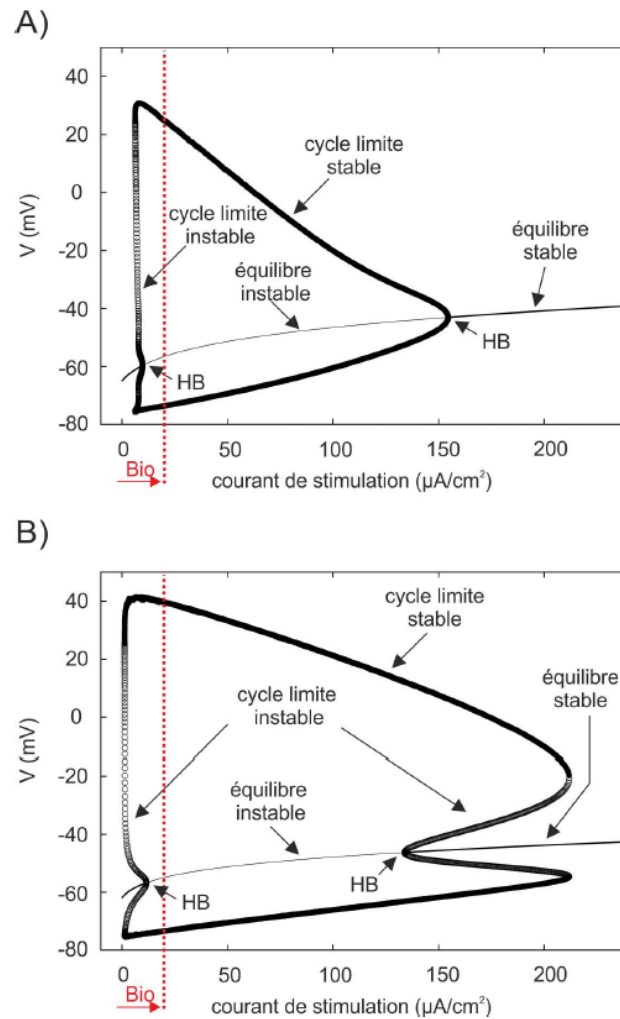


Figure 2.7. Diagramme de bifurcations entre le modèle HH (A) et le modèle simplifié (B)

La Figure 2.7 B) montre le diagramme de bifurcation résultant de notre modèle approché HH où les équilibres stables et instables sont représentés de même que les cycles limites stables et instables. Les deux bifurcations de Hopf (HB) sont subcritiques car elles impliquent un cycle limite instable. L'état de repos perd sa stabilité via la bifurcation Hopf subcritique au premier point HB point sur la figure 2.7. Le diagramme de Bifurcation illustre la façon dont le potentiel d'action est créé lorsque nous appliquons un courant de stimulation. Le cycle limite stable correspond à une répétition de potentiels d'action.

En comparaison avec le modèle complet HH (figure 2.7 A), la bifurcation de Hopf est similaire pour des courants de stimulations faibles. L'intervalle cohérent d'un point de vue biologique des courants de stimulation est  $[0 ; 20]$ . Sur la figure 2.7, la ligne verticale rouge correspond à la limite biologique des courants de stimulation. Nous pouvons donc conclure que le comportement dynamique pour ces deux modèles est similaire et que la simplification du modèle est validée.

Nous avons également utilisé cette méthodologie de bifurcations pour les modèles de neurones de nos plateformes numériques. Ces travaux, en collaboration avec le Pr. Takashi Kohno de l'Université de Tokyo, ont donné lieu à 2 articles dans des revues internationales [GRAS 2012], [GRAS 2014].

### III.2 Réglage automatique du système

Le modèle HH est un modèle complexe et est fortement dépendant d'équations différentielles non linéaires impliquant un grand nombre de paramètres, qui varie de quinze paramètres pour un modèle très simple d'un neurone, à vingt-huit paramètres pour les neurones avec des comportements plus complexes. Le réglage de ce modèle, afin de reproduire un signal neuronal donné, est donc difficile. En outre, en raison du processus de fabrication, il existe des différences significatives entre les résultats attendus et réels des puces dus aux mismatch et aux process de fonderie. Il est donc nécessaire d'ajuster les paramètres pour que les sorties des circuits neuromimétiques soient en accord avec l'activité neuronale. Comme le réglage manuel est coûteux en temps, en raison de la sensibilité du modèle à ces valeurs de paramètres et en raison du grand nombre de variables, un réglage automatique des paramètres est obligatoire. Dans [ROSS 2010], une solution logicielle pour le réglage automatique de modèles de neurones à partir des enregistrements électrophysiologiques est décrite, mais cette procédure d'ajustement prend beaucoup de temps à la fois en termes de simulations informatiques et en termes d'écriture de code.

Une méthode générique pour la configuration des réseaux de neurones artificiels a été proposée par [NEFT 2011] qui décrit une technique de *mapping* des paramètres. Pour les modèles de cellules uniques tels que le modèle HH, des techniques basées sur des enregistrements de courants ioniques peuvent être utilisés pour estimer les paramètres. La méthode la plus connue est le *voltage-clamp* introduite par Cole en 1949 [COLE 1949], et plus tard utilisé par Hodgkin et Huxley [HODG 1952]. Lors de ces travaux de thèse, nous avons développé une nouvelle méthode d'estimation pour la caractérisation du formalisme HH [BUHR 2011].

Cette méthode est une méthode alternative aux méthodes d'estimation associées aux mesures voltage-clamp. Elle utilise des enregistrements obtenus par voltage-clamp, mais est basée sur un algorithme évolutif: l'algorithme d'évolution différentielle (DE) [STOR 1997]. Comme les algorithmes génétiques, DE appartient à la classe des algorithmes évolutionnaires. Il utilise des mécanismes inspirés par l'évolution biologique: reproduction, mutation, recombinaison et sélection. Les solutions possibles pour le problème d'optimisation jouent alors le rôle d'individus



dans une population. L'algorithme DE consiste à générer une population de vecteurs qui représente la population des individus entiers. Les paramètres contenus dans un vecteur sont également appelés gènes qui sont, dans notre cas, les différents paramètres du modèle HH à déterminer.

Nous avons développé un programme contrôlant divers systèmes (oscilloscope, ASIC Galway, GBF, etc.), calculant l'algorithme DE et ayant une interface utilisateur. A partir de cette interface, le programme effectue plusieurs étapes après que l'utilisateur ait choisi le modèle et le nombre approprié de neurones et courants ioniques :

- Le programme transmet successivement la population de paramètres et génère les différentes tensions pour le voltage clamp. Chaque canal ionique est optimisé séparément;
- L'ordinateur stocke les tensions imposées et les réponses en courant mesurées sur la carte;
- Le programme calcule la réponse en courant théorique, en utilisant les paramètres du modèle et les tensions imposées. Ensuite, il calcule la fonction de coût à minimiser, qui est définie par l'erreur quadratique entre la réponse en courant théorique d'un canal ionique et la réponse en courant du même canal ionique mesuré à partir du circuit intégré alors que la tension de la membrane est fixe.
- Le programme utilise l'algorithme DE (Différenciation, Recombinaison et Sélection) pour choisir la nouvelle population de paramètres, avant de la renvoyer à la puce.

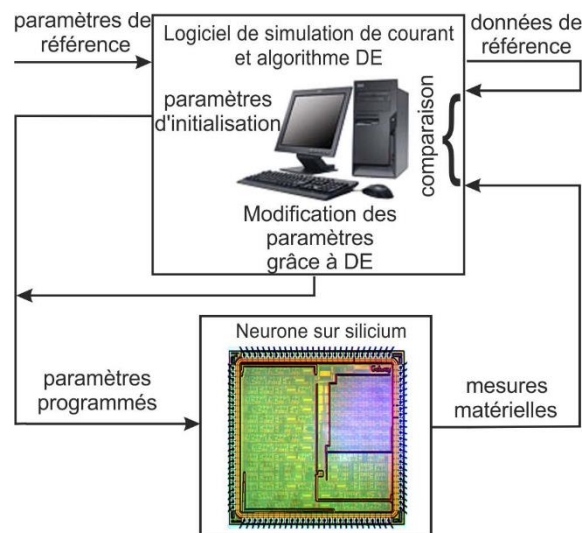


Figure 2.8. Système de réglage automatique des paramètres pour la puce

Nous avons appliqué cette technique pour régler notre circuit intégré, afin de reproduire un comportement le plus biologiquement réaliste pour chaque courant ionique. Avec cet objectif en

tête, nous comparons la tension de la membrane du neurone artificiel donné par la puce avec les mesures expérimentales de neurones biologiques présentées dans [POSP 2008].

### III.3 Generation de famille de neurones corticaux

Conformément à notre objectif de reproduire les types de neurones présents dans le néocortex, nous considérons successivement les quatre classes de cellules différentes (FS, RS, IB et LTS). Nous réglons alors notre puce pour chaque classe, et nous effectuons la comparaison des comportements entre le neurone biologique et le neurone artificiel du matériel. Grâce à notre collaboration avec le Pr. Alain Destexhe, à l'UNIC Paris, nous avons obtenu des données expérimentales de neurones biologiques pour chacun de ces types : FS Fast Spiking, RS Regular Spiking, IB Intrinsically Bursting, LTS Low Threshold Spiking.

Pour donner un exemple, la table suivante décrit les valeurs des paramètres pour 40 neurones FS. Nous ne présentons pas les résultats pour les constantes de temps parce que les valeurs mises en œuvre dépendent des condensateurs externes pour lesquels nous ne pouvons mesurer la valeur exacte. Nous observons une grande différence entre les valeurs théoriques et les valeurs réelles pour tous les paramètres ce qui confirme la nécessité de l'étape de réglage.

TABLEAU 2.1. VALEURS DES PARAMETRES THEORIQUES ET IMPLEMENTEES POUR 40 NEURONES FS

	<i>Valeurs Théoriques</i>	<i>Valeurs implémentées</i>	
		<i>Moyenne</i>	<i>Standard deviation</i>
$g_{Na}$ (mS/cm <sup>2</sup> )	50	34.32	5.17
$E_{Na}$ (mV)	50	65.07	16.50
$V_{offset,m}$ (mV)	-29.08	-33.88	8.59
$V_{slope,m}$ (mV)	6.54	7.56	2.26
$V_{offset,h}$ (mV)	-33.31	-38.59	10.92
$V_{slope,h}$ (mV)	3.98	2.99	1.54
$g_K$ (mS/cm <sup>2</sup> )	10	6.61	3.51
$E_K$ (mV)	-90	-108.87	22.46
$V_{offset,n}$ (mV)	-29.08	-38.08	16.03
$V_{slope,n}$ (mV)	8.05	6.75	2.28
$a_{comp}b_{comp}$	-	0.203	0.050
	-	0.5	$2.7 \cdot 10^{-11}$

Les neurones FS correspondent aux neurones inhibiteurs. Les cellules FS répondent à des impulsions en produisant des trains de spikes à haute fréquence (relatif à la fréquence normal de spikes d'un neurone) (Figure 2.9 A). Les neurones FS sont aussi les plus simples au niveau du modèle, car seuls les conductances Sodium, Potassium et fuite sont nécessaires. La figure 2.9 B montre la réponse d'un neurone FS artificiel suivant un courant de stimulation. Dans les deux cas, le courant de stimulation de 0,7 nA est appliqué pendant 125 ms. Nous observons que le

potentiel de repos est identique environ  $-66$  mV et que l'amplitude et la fréquence sont similaires entre les 2 neurones.

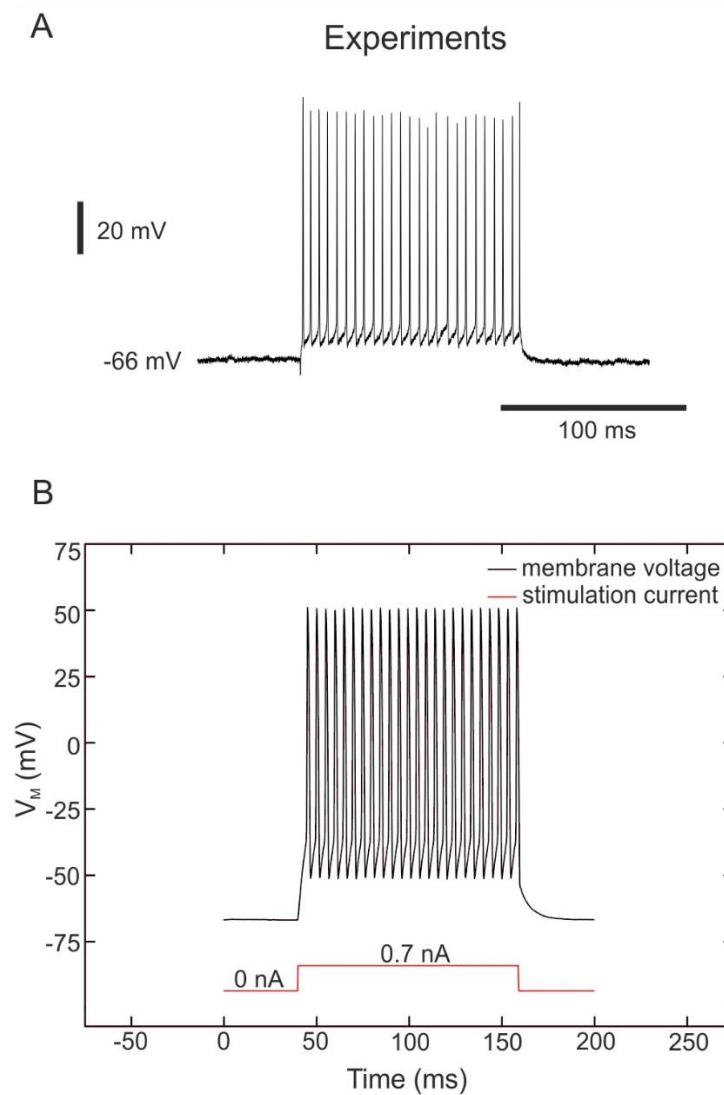


Figure 2.9. Tension de membrane de neurone FS. A Réponse d'un neurone FS 'in vitro' du cortex visuel après une stimulation en courant de  $0.7$  nA (Pospischil, 2008). B Mesures expérimentales de notre neurone artificiel FS suivant la même stimulation en courant  $0.7$  nA.

Nous présentons aussi une comparaison pour le neurone IB. La figure 2.10 permet de démontrer l'efficacité de notre réglage des paramètres permettant de reproduire différentes familles de neurones.

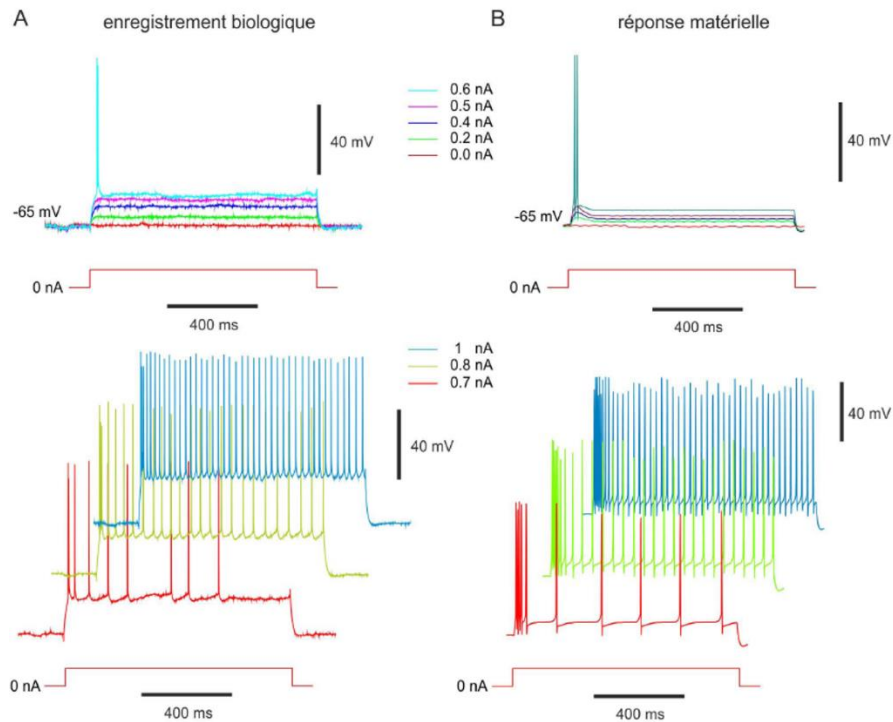


Figure 2.10. Neurone IB : Tension de membrane enregistrée sur le neurone biologique (A) et sur le circuit intégré analogique neuromorphique (B) pour différents courants de stimulation.

#### III.4 Conclusion et critique du système analogique

Nous avons pu démontrer que la puce Galway fonctionne et qu'avec la méthodologie de réglage automatique, nous pouvons reproduire le comportement électrique de plusieurs familles de neurones. Cependant ceci n'est possible que pour des neurones indépendants et non en réseau.

Ces travaux ont donné lieu à 3 communications dans des conférences internationales et 2 articles dans des journaux internationaux.

Nous nous sommes aperçus lors de la fin de la thèse de Filippo Grassia, que les synapses implémentées dans la puce, ne permettait pas d'atteindre des valeurs de conductances biologiquement réalistes. Les courants synaptiques sont alors beaucoup trop faibles et ne peuvent pas avoir d'influence sur le neurone post synaptique. Nous ne pouvons donc pas concevoir de réseaux de neurones biologiquement réalistes mais seulement des réseaux de neurones bio-inspirés. Deux choix se sont alors présentés : soit reconcevoir une puce analogique qui permettrait de corriger ce problème, ce qui prendrait beaucoup de temps et d'effort, soit se tourner vers d'autres voies dans le neuromorphique. Ce sujet m'intéressant, nous avons choisi la seconde solution, à savoir se tourner vers une plateforme numérique pour créer nos systèmes neuromorphiques. La suite de ce chapitre et les expériences hybrides ont lieu avec ce système numérique.

Le système analogique est pour le moment en *stand by*, mais à moyen terme, nous pensons y revenir lorsque les puces analogiques seront plus stables et qu'il y aura moins de variations entre chaque wafer et chaque puce d'un wafer donné.

#### IV SYSTEME NEUROMORPHIQUE NUMERIQUE

Nous avons démarré cette activité en 2012 lors du Master Recherche de Matthieu Ambroise que j'ai encadré. Dans cette section, je présente les différents modèles et les différentes options d'un réseau de neurones que nous avons implémenté. Plus de détails sur l'implémentation sont donnés dans la thèse de Matthieu Ambroise [AMBR 2015].

##### IV.1 Méthodologie de conception

Dans ce paragraphe, nous présentons rapidement la méthodologie de conception que nous avons mise au point afin de valider chaque étape de notre système neuromorphique numérique. Cette méthodologie a été conçue grâce à nos connaissances en modélisation que nous avons développées lors du chapitre 1.

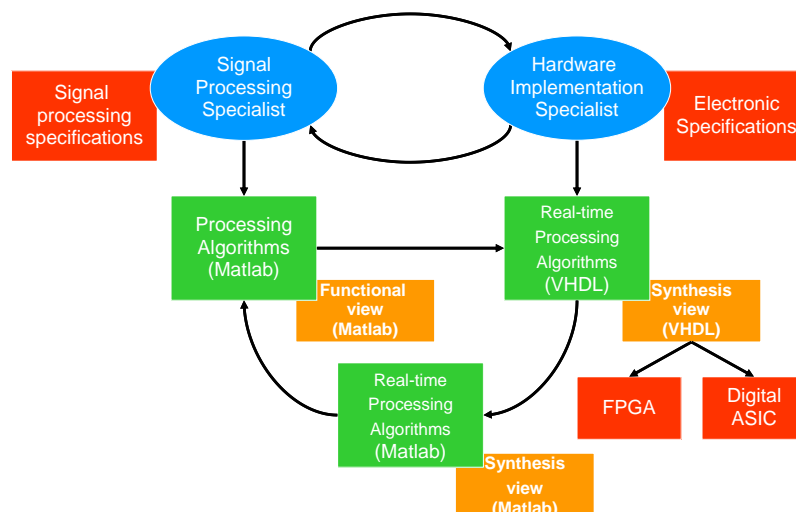


Figure 2.11: Méthodologie pour la conversion d'algorithmes Matlab en algorithmes VHDL [LEVI 2009b]

Pour la conception de notre système neuromorphique numérique nous avons choisi de travailler en virgule fixe plutôt qu'en virgule flottante qui exige plus de ressources pour l'implémentation. Pour chaque choix du nombre de bits utilisé, nous avons comparé avec le logiciel Matlab les erreurs d'approximations faites et nous les avons minimisées pour que le comportement global du neurone respecte les données biologiques. Afin d'optimiser ces

comparaisons, nous avons développé une boîte à outils Matlab dite « Matlab-FPGA » qui fonctionne en virgule fixe.

Ensuite, pour tester nos algorithmes et pour valider l'implémentation des neurones et des petits réseaux sans plasticité, nous comparons les résultats en 3 étapes avec les logiciels Matlab, Matlab-FPGA et ensuite FPGA. Nous avons ainsi validé chaque étape de la conception des synapses et petits réseaux de neurones. Cependant, le logiciel Matlab ne pouvant faire de simulations en temps réel et prenant beaucoup de temps dès que le réseau devient complexe, nous avons choisi une alternative pour les réseaux complexes.

Lorsque nous créons un réseau de neurones complexe, à savoir un grand nombre de neurones, l'ajout de la plasticité du réseau, du bruit synaptique et des délais axonaux, le logiciel Matlab ne peut nous fournir une comparaison satisfaisante. En effet, la moindre variation des paramètres d'entrées des courants de stimulation, du modèle de neurones ou de synapses modifie le comportement du réseau. L'implémentation Matlab-FPGA nous fournit alors une première étape dans la validation du réseau, à savoir quel est le nombre de neurones à utiliser, la connectivité du réseau, le pourcentage inhibiteur/excitateur, l'amplitude du bruit, etc... Nous implémentons ensuite ce réseau dans le FPGA et nous comparons son comportement avec des données biologiques.

#### IV.2 Implémentation des modèles de neurone

Comme expliqué précédemment le modèle de neurone Izhikevich et le modèle Touboul sont les plus pertinents pour notre conception de réseau de neurones artificiels numériques. Nous avons implémenté sur FPGA ces deux modèles. La méthodologie de conception est similaire pour les deux cas, à savoir *pipeliner* les deux équations et mettre les paramètres du modèle dans une RAM.

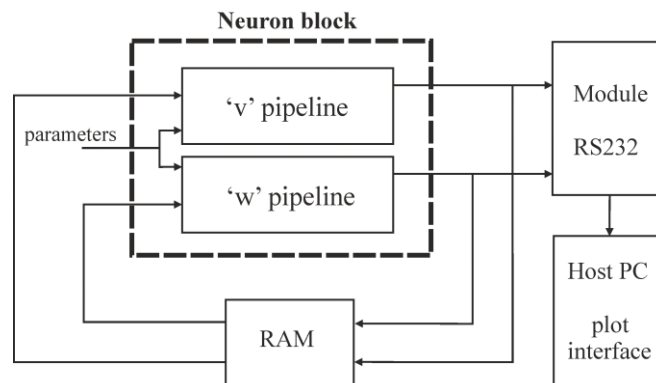


Figure 2.12 Méthodologie d'implémentation des modèles de neurones en numérique

### IV.2.1 Modèle Izhikevich

L'implémentation plus détaillée est décrite dans [AMBR 2015]. Nous avons présenté le modèle Izhikevich précédemment, cependant les équations mathématiques doivent être modifiées afin de simplifier l'implémentation. Tout d'abord, nous avons décomposé le courant  $I_{Izh}$  en trois :  $I_{bias}$ ,  $I_{exc}$  et  $I_{inh}$  afin d'identifier les contributions des synapses excitatrices et inhibitrices.

Nous avons également suivi la méthodologie développée à l'Université d'Hopkins aux Etats-Unis [CASS 2008] en multipliant l'équation de la tension de membrane par 0.78125 ainsi tous les paramètres sont décomposables avec des puissances de 2 ce qui rend l'implémentation numérique aisée.

$$\begin{aligned}\frac{dv}{dt} &= \frac{1}{32}v^2 + 4v + 109.375 - u + I_{bias} + I_{exc} + I_{inh} \\ \frac{du}{dt} &= a.(bv - u)\end{aligned}\quad (14)$$

Or nous pouvons décomposer  $\frac{dv}{dt} = \frac{v[n+1] - v[n]}{\Delta t}$  sachant que le temps de calcul du modèle d'Izhikevich est de 1 ms ( $\Delta t=1$ ):

$$\begin{aligned}v[n+1] &= \frac{1}{32}v[n]^2 + 5v[n] + 109.375 - u[n] + I_{bias}[n] + I_{exc}[n] + I_{inh}[n] \\ u[n+1] &= u[n] + a.(b.v[n] - u[n])\end{aligned}\quad (15)$$

En utilisant un pipeline de calcul, nous pouvons calculer en parallèles différents neurones. Tous les paramètres du modèle sont stockés dans une RAM et utilisés toutes les ms. Dans notre FPGA Kintex 7, nous pouvons implémenter environ 3000 neurones Izhikevich indépendants. La figure suivante représente les pipelines de calcul pour V et U.

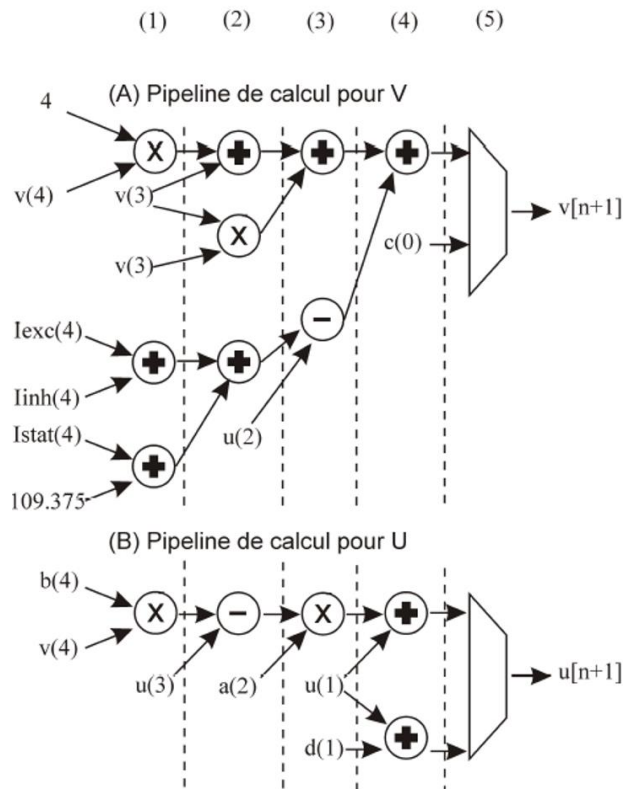


Figure 2.13 Pipeline du cœur de calcul de neurone. Les étapes de calculs ont été mises en évidence par les barres verticales en pointillé. Chacune de ces barres représente un front montant d'horloge sur lequel le résultat de chaque opération est sauvegardé. Par souci de lisibilité, nous n'avons pas représenté les enchaînements des bascules qui permettent de transférer les opérandes au fil du temps.

Afin de valider notre implémentation, nous avons comme pour la plateforme analogique, vérifié les courbes  $f(I)$  en les comparant avec les données biologiques et en utilisant aussi le logiciel Matlab et le Matlab-FPGA développé pour nos tests.

#### IV.2.2 Modèle Touboul

Comme pour le modèle Izhikevich, nous utilisons la même méthodologie pour l'implémentation. Les équations sont alors transformées comme ceci :

$$\begin{cases} v[n+1] = v[n] + (v[n]^4 + 2av[n] - w[n] + I)\Delta t \\ w[n+1] = w[n] + a(bv[n] - w[n])\Delta t \end{cases} \quad (16)$$

Où  $n$  est le pas d'itération et  $\Delta t$  le pas de calcul.

Les pipelines de calculs de ce modèle sont présentés dans la figure suivante, nous observons que nous avons besoin d'un coup d'horloge supplémentaire que pour le modèle Izhikevich ce qui réduit le nombre de neurones à exécuté en parallèle.



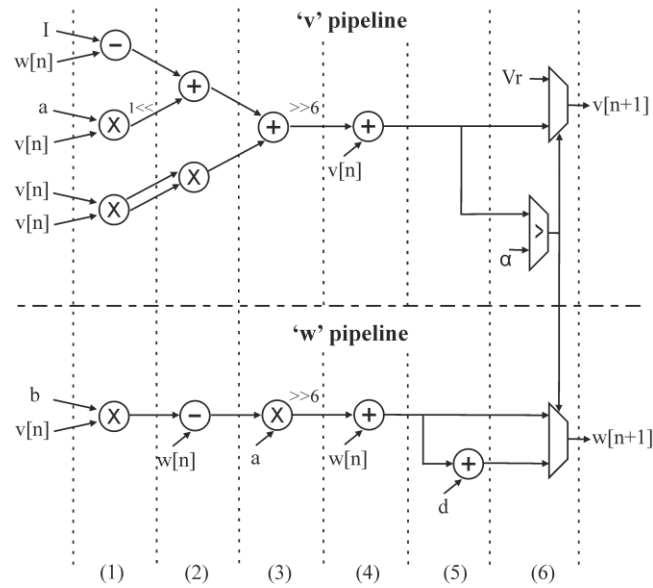


Figure 2.14 Pipeline du cœur de calcul de v et w

La figure suivante décrit les résultats obtenus. Le modèle Touboul permet un comportement plus réaliste avec une meilleure adaptation pour les neurones RS (figure en haut à droite) et peut également reproduire le comportement oscillatoire (figure en bas à droite).

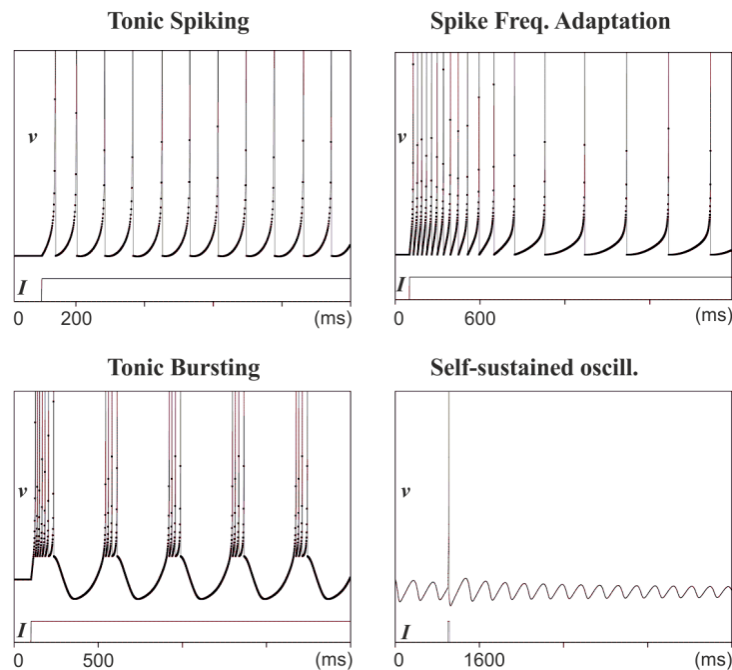


Figure 2.15 Quatre familles de neurones sont représentées: FS (Tonic Spiking), RS (Spike frequency adaptation), IB (Tonic Bursting) et Self-sustained oscillation. Cette dernière famille qui est importante en neuroscience ne peut être modélisée par le modèle Izhikevich.

Le modèle Touboul est plus performant et plus biomimétique mais prend plus de ressources. Nous utilisons d'ailleurs 25 bits pour ce modèle alors que 18 bits sont seulement nécessaire pour le modèle Izhikevich.

Le système numérique que nous allons décrire est conçu avec le modèle Izhikevich car nous avons besoin d'un nombre conséquent de neurones et donc des ressources limitées. De plus, pour nos applications hybrides, nous n'avons besoin que de neurones FS, RS et IB. Cependant, selon les applications, nous avons le choix entre ces 2 modèles, et nous choisissons le plus approprié pour chacune d'elle.

### IV.3 Implementation du modèle de la synapse et de la plasticité synaptique

#### IV.3.1 Modèle de la synapse

Tous les réseaux neuronaux peuvent être décrits simplement par un ensemble de neurones et des synapses. La dynamique d'un réseau entier peut changer complètement, selon les synapses utilisées et la plasticité utilisée. Les modèles de synapses, comme les modèles de neurones, doivent également être biologiquement réaliste et faible en ressources.

En biologie, les synapses entre les neurones transmettent des courants synaptiques excitateurs ou inhibiteurs, en fonction de leur type et, bien sûr, de l'activité du neurone présynaptique. En conformité avec [IZHI 2004], chaque fois qu'un neurone pré-synaptique a émis un pic, un poids synaptique ( $W_{syn}$ ) a été ajouté au courant synaptique du neurone post-synaptique.

Lorsque  $W_{syn}$  est positif, la synapse est excitatrice et quand  $W_{syn}$  est négatif, la synapse est inhibitrice. AMPA est un neurotransmetteur excitateur, ce qui dépolarise la membrane d'un neurone, tandis que le GABA est un neurotransmetteur inhibiteur avec un effet d'hyperpolarisation. La dépolarisation ou hyperpolarisation sont représentées par une contribution positive ou négative aux courants synaptiques. Suite aux effets de l'AMPA et du GABA, tous les courants synaptiques excitateurs ou inhibiteurs tendent vers zéro de manière exponentielle décroissante [BENA 1997]. Pour résumer, le courant  $I_{exc}$  est toujours positif et le courant  $I_{inh}$  est toujours négatif. Cependant, ces deux courants synaptiques obéissent à la même loi de décroissance exponentielle.  $I_{syn}$ , le courant synaptique, s'écrit :

$$I_{syn}(t) = -\tau_{syn} \cdot I'_{syn}(t) = -\tau_{syn} \cdot \frac{I_{syn}(t+T) - I_{syn}(t)}{T} \quad (17)$$

$$I_{syn}(t+T) = \left(1 - \frac{T}{\tau_{syn}}\right) \cdot I_{syn}(t) \quad (18)$$

Avec un pas de calcul  $T$  égal à 1ms :

$$I_{syn}(t + 1) = \left(1 - \frac{1}{\tau_{syn}}\right) \cdot I_{syn}(t) \quad (19)$$

En implémentation numérique, cela donne :

$$I_{syn}[n + 1] = I_{syn}[n] - \frac{1}{\tau_{syn}} \cdot I_{syn}[n] \quad (20)$$

Pour améliorer le comportement biologique de nos synapses, nous ajoutons la plasticité synaptique à court terme qui va modifier le poids synaptique selon l'activité des neurones pré-synaptiques.

#### IV.3.2 Modèle de plasticité synaptique

La plasticité synaptique à court terme est un phénomène biologique durant lequel le poids synaptique d'une synapse diminue (ou augmente) après chaque spike pré-synaptique émis.

Selon [MATS 1987], il existe quatre méthodes permettant de maintenir une activité stable dans un réseau (régulation de l'intensité des stimuli, changement des entrées du réseau, adaptation des stimuli, et modification des poids de connexion). La plasticité à court terme est un phénomène qui modifie et règle les pondérations de connexion en fonction de l'activité du réseau. Ce phénomène a été découvert en neurobiologie et une modélisation a été proposée par [IZHI 2008]. La plasticité à court-terme permet d'ajouter des dynamiques à notre réseau qui le rendront plus réaliste biologiquement parlant. Parmi ces nouvelles dynamiques la reproduction de la locomotion est possible.

Ce modèle est défini par 3 paramètres :

- un facteur scalaire  $x_{syn}$  qui va indiquer l'état de la synapse (dépression ou facilitation), qui pondère le poids synaptique et dont la valeur tend toujours vers 1.
- un pourcentage  $P$  qui sera multiplié par le facteur  $x_{syn}$  à chaque émission d'un potentiel d'action pré-synaptique. Si ce pourcentage est supérieur à 1, alors cette synapse décrira une facilitation à court-terme. Dans le cas contraire, si ce pourcentage est inférieur à 1, cette synapse décrira une dépression à court-terme. Dans le cadre d'une facilitation (ou d'une dépression), la valeur ajoutée au courant de stimulation d'un neurone post-synaptique augmentera (ou diminuera) à chaque émission de potentiel d'action.
- une constante de temps  $\tau_{syn}$  de décroissance (ou croissance) exponentiel dans le cas d'une facilitation (ou dépression). Ce modèle s'appelle « plasticité à court-terme » car

la facilitation comme la dépression d'une synapse se résorbe lorsqu'aucun potentiel d'action n'a été émis pendant un temps  $\tau_{syn}$ .

Lorsque qu'un spike pré-synaptique est émis:

$$I_{syn}[n+1] = I_{syn}[n] + W_s \quad (21)$$

$$\text{Avec } W_s[n] = x_{syn}[n] W_{syn} \quad (22)$$

$$x_{syn}[n+1] = P \cdot x_{syn}[n] \quad (23)$$

Les paramètres  $W_{syn}$ ,  $x_{syn}$ ,  $P$ ,  $\tau_{syn}$ ,  $\tau_{ampa}$ , et  $\tau_{gaba}$  sont stockés également dans une RAM.

#### IV.4 Architecture du réseau et plateforme modulable

##### IV.4.1 Architecture

Notre architecture du réseau de neurones est basé sur des blocs de mémoire vive (stockage des paramètres nécessaires à la définition d'un réseau), deux cœurs de calcul (neurone et synapse), un bloc pour gérer la machine d'état et les adresses et un bloc "Communication RS232" (qui va nous permettre de configurer / modifier les paramètres de notre système à partir d'un fichier de configuration). La figure 2.16 montre l'interaction entre ces blocs. Afin de faciliter notre compréhension, le signal d'horloge n'est pas représenté, mais toute l'architecture est synchrone.

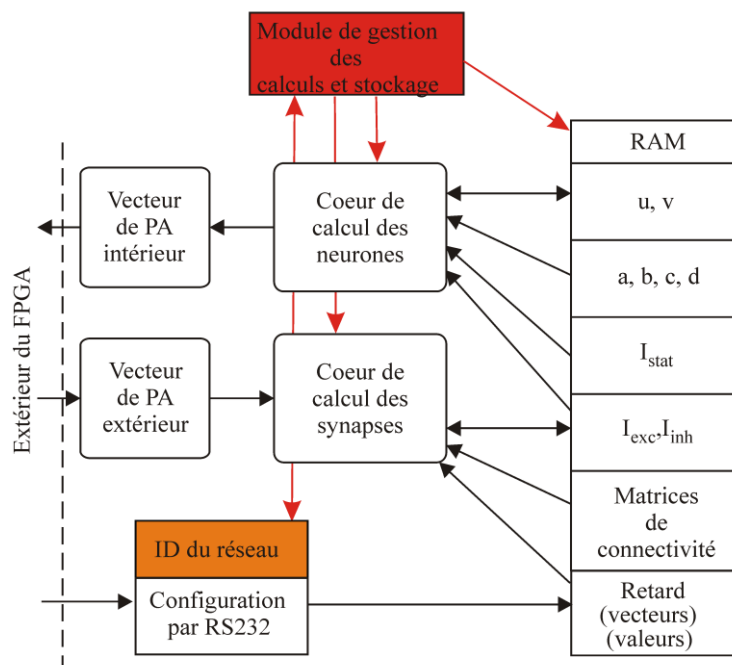


Figure 2.16 Description de l'architecture du système neuromorphique

La limitation du nombre de neurones est due à 2 facteurs : 1) la fréquence d'horloge utilisée pour maximiser le nombre de neurones en parallèle, 2) la taille de la RAM qui permet de stocker les paramètres et notamment les synapses.

Un des avantages de notre architecture est le fait que chaque neurone et synapse sont indépendants. Un fichier de configuration du réseau est envoyé dans le FPGA pour sélectionner les connexions et définir le nombre de neurones, synapses et options utilisées. Nous pouvons également définir plusieurs réseaux avec une connectivité différente entre les réseaux et à l'intérieur de chaque réseau. Ceci permet de définir des réseaux '3D' en couches comme ce que nous pouvons trouver en biologie.

La figure 2.17 montre cette indépendance et décrit différents réseaux de neurones. Nous avons défini dans le système un mélange de neurones indépendants et de petits réseaux tels que:

- N0: neurone Chattering (CH) avec les paramètres:  $a = 0,0156$ ,  $b = 0,01563$ ,  $c = -50$ , et  $d = 1,5625$ .
- N6 à N11: un réseau en boucle de 6 neurones CH avec  $a = 0,02$ ,  $b = 0,2$ ,  $c = -50$ , et  $d = 2$ . Tous les neurones sont reliés à leurs voisins par des synapses inhibitrices, par exemple N6 N7 et N11, N7 à N6 et N8, etc.
- N20 à N30: un réseau en boucle de neurones RS avec  $a = 0,02$ ,  $b = 0,2$ ,  $c = -65$ , et  $d = 8$ . Le neurone  $N_i$  est relié à  $N_{i+1}$  par des synapses excitatrices. Le dernier neurone (31) est relié au premier (N20) pour fermer la boucle.
- N115: un neurone FS avec  $a = 0,02$ ,  $b = 0,1$ ,  $c = -65$ , et  $d = 2$ ;
- N116 et N117: deux neurones RS indépendants (mêmes paramètres que N20 à N30) avec un courant de stimulation différent (pour N116 insuffisant pour une activité spontanée, pour N117, stimulation forte).

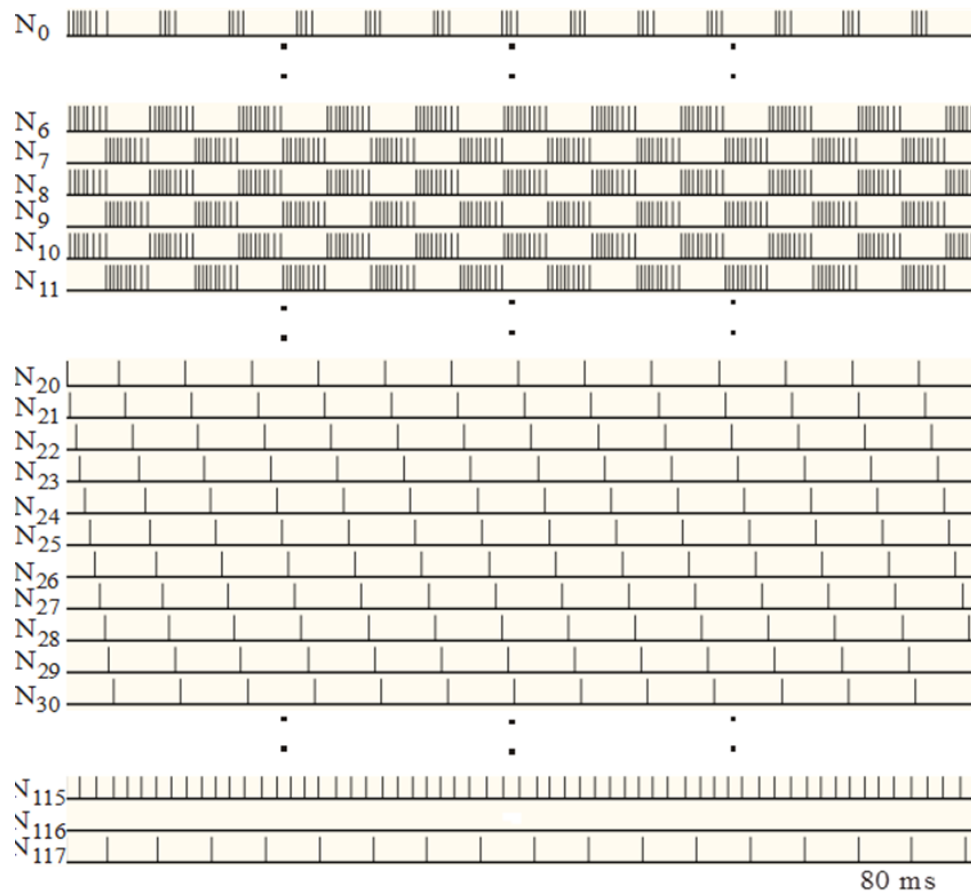


Figure 2.17 Implémentation de divers neurones et réseaux

#### IV.4.2 Bruit et délai axonal

##### **Bruit synaptique**

Pour permettre l'activité spontanée et rendre l'activité de notre réseau plus réaliste biologiquement, nous avons implémenté un bruit dans la source de courant du modèle de neurone. Nous utilisons le processus Ornstein-Uhlenbeck qui est le meilleur modèle pour modéliser le bruit synaptique dans un réseau de neurones [RUDO 2005].

Le processus d'Ornstein-Uhlenbeck ( $X_t$ ) est un processus de bruit qui est un processus gaussien avec une variance bornée et qui admet une distribution de probabilité stationnaire. Le processus Ornstein-Uhlenbeck est stationnaire, gaussien et markovien. Il vérifie l'équation différentielle stochastique suivante:

$$dX_t = \theta(\mu - X_t)dt + \sigma dW_t \quad (24)$$

Où  $\theta > 0$ ,  $\mu$  et  $\sigma > 0$  sont les paramètres et  $W_t$  nomme le processus de Wiener.

Le paramètre  $\mu$  représente l'équilibre ou la valeur moyenne du processus. La variance stationnaire est donnée par :

$$\text{var}(X_t) = \frac{\sigma^2}{2\theta} \quad (25)$$

Cette forme de courant représente une approximation des probabilités d'ouverture et de fermeture des canaux ioniques d'un neurone. L'implémentation numérique de ce bruit dans le courant de stimulation du neurone est traduite par :

$$I[n + 1] = I[n] + \theta(\mu - I[n])\Delta t + \sigma\Delta W[n] \quad (26)$$

Où  $n$  est le pas d'itération,  $\Delta t$  est le pas de calcul.

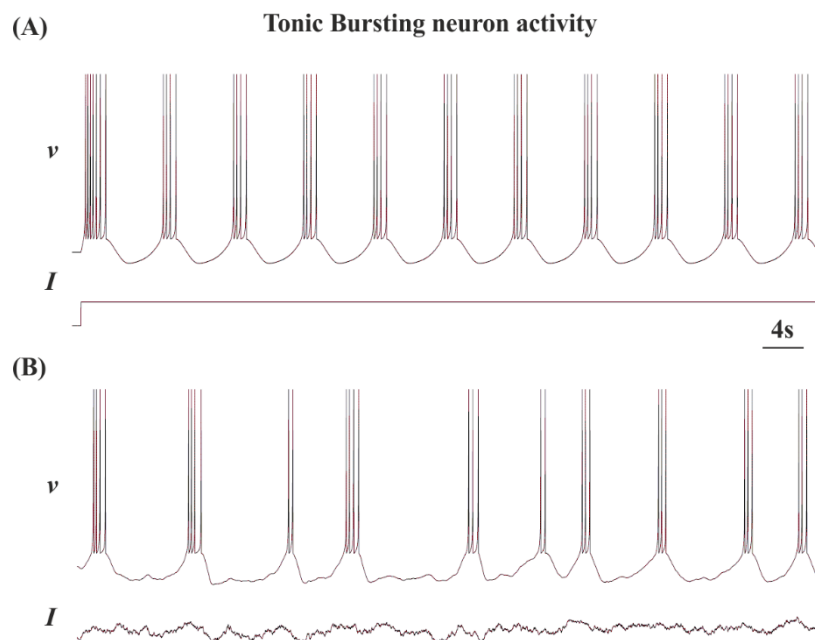


Figure 2.18 La figure (A) est le comportement d'un neurone IB avec un courant de stimulation fixe. La figure (B) permet de représenter le comportement biologiquement réaliste de ce neurone en ajoutant ce bruit synaptique.

### Implémentation du délai axonal

Le cœur de calcul de synapses gère également le délai axonal. Le délai axonal est le phénomène selon lequel un potentiel d'action émis à un temps  $t$  arrive à un temps  $t+t_1$  au neurone post-synaptique. Dans notre implémentation, le délai axonal est mis en œuvre par un vecteur Délai de 50 bits (registre à décalage), une valeur  $D$  et un facteur de multiplication. Nous stockons le potentiel d'action (1 bit) dans ce vecteur Délai à la position indiquée par la valeur  $D$ . Autrement dit, nous pourrions avoir un délai allant de 0 à 49 ms si le facteur de multiplication est égal à 1. Nous pouvons alors augmenter ce délai en modifiant ce facteur.

Le délai axonal permet de décrire une superposition de réseau de neurones en 2D et donc de concevoir des réseaux pyramidaux ou 3D. Plus ces couches sont éloignées et plus le délai est grand.

IV.4.3 Configuration du réseau

Pour ajouter de la flexibilité à notre système, nous avons ajouté la possibilité de communiquer avec le FPGA par sa liaison série afin d'envoyer la configuration, la topologie et les options du réseau de neurones.

Plusieurs options sont possibles selon l'application souhaitée : délai axonal, plasticité à court terme, bruit synaptique. Ensuite le choix se fait dans la famille de neurones (excitateur, inhibiteur), le pourcentage de connectivité entre neurones, le ratio inhibiteur/excitateur dans le réseau, les poids synaptiques, l'amplitude du bruit. Les deux figures ci-dessous donnent un exemple du fichier de configuration.

r	n° réseau	espace	caractère 1	caractère 2	n° neurone	espace	opérande	:
A)	Instructions pour configurer les coefficients Izhikevich (a, b, c et d)							
r	7		a b c d		1 0 0		+ 0 0 . 0 2 0 0 0 + 0 0 . 2 0 0 0 0 - 6 5 . 0 0 0 0 0 + 0 8 . 0 0 0 0 0	:
B)	Instructions pour configurer les courants $I_{stat}$ , $I_{exc}$ et $I_{inh}$							
r	7		i i i	b p n	1 0 0		+ 0 5 . 5 0 0 0 0 + 0 0 . 0 0 0 0 0 - 0 0 . 0 0 0 0 0	:
C)	Instructions pour configurer les variables d'états u et v							
r	7		u v		1 0 0		- 1 3 . 0 0 0 0 0 - 6 5 . 0 0 0 0 0	:
D)	Instructions pour configurer les paramètres $\mu$ , $\tau$ et $\sigma$							
r	7		M T S		1 0 0		0 6 . 0 0 0 0 0 + 0 1 . 0 0 0 0 0 0 0 . 1 0 0 0 0	:
E)	Instructions pour autoriser/interdire l'injection de bruit							
r	7		N		1 0 0		1 0	:

Figure 2.19 Configuration pour les neurones et le bruit synaptique

r	n° réseau	espace	caractère 1	caractère 2	n° synapse	espace	opérande	:
A)	Instructions pour configurer le poids synaptique $w_{syn}$ d'une synapse							
r	7		w	1	0 0 0 0 2		+ 0 9 . 0 0 0 0 0	:
B)	Instructions pour configurer les paramètres liés à la plasticité à court-terme (x, p, et t)							
r	7		x p t	1	0 0 0 0 2		0 1 . 0 0 0 0 0 0 0 . 1 0 0 0 0 0 0 . 2 0 0 0 0	:
C)	Instructions pour configurer le neurone post-synaptique							
r	7		m	1	0 0 0 0 2		0 0 9 ;	
D)	Instructions pour configurer le délai axonal							
r	7		D	1	0 0 0 0 2		1 0 ;	

Figure 2.20 Configuration pour les synapses, la plasticité et le délai axonal



Nous pouvons sélectionner dans une bibliothèque de fichiers de configuration, le réseau voulu pour l'application donnée et notamment le comportement en terme de fréquence de spikes ou burst.

Le tableau ci-dessous montre quelques caractérisations de nos réseaux artificiels (Spiking Neural Network : SNN).

SNN	Burst/min	Poids synaptique moyen		Connectivité
		Excitateur	Inhibiteur	
ANN_1	1,95	0,99	-2,01	26%
ANN_2	2,75	1	-2,01	26%
ANN_3	3,65	1,02	-2,01	26%
ANN_4	4,5	1,03	-2,01	26%
ANN_5	5,65	1	-1	25%
ANN_6	6,4	1,01	-1,2	25%
ANN_7	6,8	1	-1	26%
ANN_8	8,2	1,02	-1,2	25%
ANN_9	7,95	1,01	-1,01	25%
ANN_11	10,4	1,08	-2	25%
ANN_12	11,35	1,03	-1,03	25%
ANN_13	11,6	1	-1	27%
ANN_14	11,95	1,08	-1,9	25%
ANN_15	13,25	1,06	-1,2	25%
ANN_16	14,75	1,07	-1,35	25%
ANN_17	15,15	1,08	-1,5	25%
ANN_18	16,45	1,07	-1,2	25%
ANN_19	19,2	1,08	-1,2	25%
ANN_20	23,45	1	-1	28%

Figure 2.21 Caractérisation d'une bibliothèque de nos SNN en terme de burst réseau par minute

La figure suivante représente un réseau de 100 neurones avec 80% de neurones excitateurs et dont la connectivité interne est de 25%. Ce réseau possède un bruit synaptique, la plasticité à court-terme et le délai axonal.

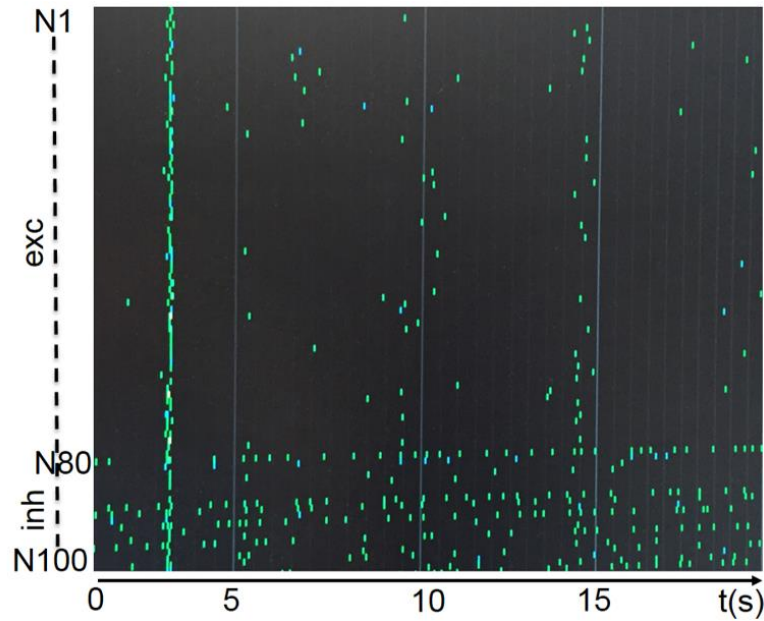


Figure 2.22 Capture d'écran d'un SNN avec 80% excitateur (1-80) et 20% inhibiteur (81-100). Nous pouvons apercevoir sur cette figure un burst réseau à t=3s

Selon la plateforme FPGA choisie (Virtex 5, Spartan 6, Kintex 7), le nombre de neurones dans le réseau est variable. Pour une connectivité à 100%, le nombre max de neurones est autour de 400 pour le Kintex 7.

Voici un exemple de ressources utilisés sur un Spartan 6 pour un réseau de 100 neurones.

Architecture en virgule fixe sur									BRAINBOW	HYRENE
Options du SNN		25 bits							31 bits	
délai axonal						X	X	X	X	
Plasticité à court-terme			X	X				X	X	X
Bruit			X		X		X		X	
Ressources	Totales disponibles	Utilisées suivant l'implémentation								
Bascules	184 304	1619	2130	1877	2388	2161	2414	2161	2672	2377
LUTs	92 152	3112	3742	3543	4166	3699	3884	3699	4301	4597
Multiplieurs	180	28	34	36	42	36	34	36	42	36
RAM 16 kb	268	8	8	17	17	52	43	52	52	23
RAM 8 kb	5336	9	12	9	12	9	12	9	12	10
Total RAM	4824 kb									

Figure 2.23 La Liste des ressources occupées par le réseau de neurones artificiel en fonction de la complexité voulue (une implémentation de 100 neurones et 7700 synapses). La colonne bleue représente la configuration choisie pour le projet BRAINBOW (une implémentation de 100 neurones et 6200 synapses) et la colonne rouge est la configuration choisie pour le projet HYRENE (10 CPGs avec différentes fréquences, pour une implémentation de 100 neurones et 340 synapses).

Nous venons de présenter le système neuromorphique numérique, voici maintenant ses applications pour les expériences hybrides.

#### IV.5 Expériences hybrides

Nous présentons dans cette section, diverses expériences hybrides que nous avons effectuées. Pour démontrer la flexibilité de notre système neuromorphique, deux exemples sont explicités. Le premier avec un système de locomotion biomimétique démontre la plasticité du système et l'interaction possible avec les neurones biologiques. Ces expériences ont été menées dans le cadre du projet ANR Hyrene [HYRE 2011]. Le second avec une expérience de remplacement d'un cluster de neurones biologiques par notre réseau artificiel permet de prouver le fonctionnement global d'un réseau d'une centaine de neurones, avec le bruit synaptique et les délais axonaux. Ces expériences ont été menées lors du projet Européen Brainbow [BRAI 2012] dont je suis l'investigateur principal pour le laboratoire IMS.

##### IV.5.1 Système neuromorphique pour la locomotion

###### **Contexte et applications**

La locomotion est une des capacités les plus élémentaires des animaux. Les neurobiologistes ont établi que la locomotion est créée par l'activité de Central Pattern Generator (CPG) qui produit des alternances de bursts [BROW 1914]. La plupart des mouvements rythmiques sont programmés par des réseaux de CPGs [MARD 2001]. Les CPGs sont des réseaux neuronaux capables de produire des sorties à motifs rythmiques sans entrée sensorielle. Nous retrouvons les CPGs dans la locomotion animale comme la natation chez le têtard et la salamandre [IJSP 2007], et la lamproie [COHE 1992], ainsi que le système de pulsation cardiaque de la sangsue [CYMB 2006], [HILL 2003].

Usuellement, dans le domaine de la robotique, les CPGs sont fabriqués en utilisant des modèles de neurones simples [AMAR 1972] ou de simples oscillateurs [VAN 1928], ne sont pas à l'échelle du temps biologique et peuvent être considérés comme bio-inspiré plutôt que biomimétique. Ces modèles fournissent des oscillations sinusoïdales et qui ne reproduisent pas les CPGs biologiques qui possèdent une variabilité dans les performances. Nous avons alors développé des CPGs biomimétiques avec notre système neuromorphique numérique.

Nous nous sommes concentrés sur les CPGs biomimétiques pour plusieurs applications. Tout d'abord pour la robotique usuelle, afin de développer des modèles plus biologiquement réaliste, ce travail est en collaboration avec le Pr. Fujii de l'Université de Tokyo [LEVI 2014] pour développer un robot souple maritime contrôlée par un CPG biomimétique et dont le corps du

robot est en PDMS (Polydiméthylsiloxane) utilisant les techniques de la microfluidique (Figure 2.24).

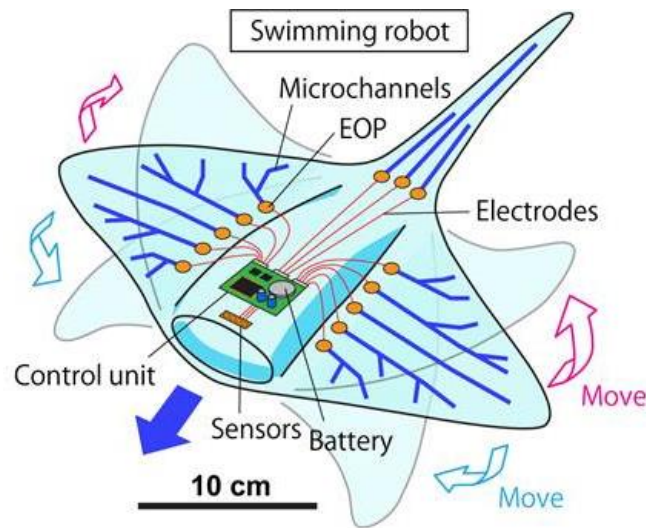


Figure 2.24 Description d'un robot microfluidique contrôlé par un réseau de neurones électroniques

La deuxième application concerne la robotique hybride, c'est-à-dire concevoir un système utilisant des réseaux de neurones électroniques qui stimulent et contrôlent la dynamique des neurones biologiques. Cette partie sera plus détaillée dans le chapitre suivant.

Enfin la dernière application concerne les neuroprothèses, comme nous le verrons dans ce paragraphe avec les expériences hybrides que nous avons mené lors du projet ANR Hyrene.

### Conception des CPGs

Notre CPG est basé sur le système de réseau de neurones contrôlant le rythme cardiaque de la sangsue [HILL 2003]. Ce réseau est simple; seulement 8 neurones excitateurs avec 12 synapses inhibitrices sont nécessaires, ce qui en fait un candidat idéal pour nos applications, à savoir étudier les divers biomécanismes régissant les comportements de locomotion et pour des applications robotiques biomimétiques demandant peu de ressources.

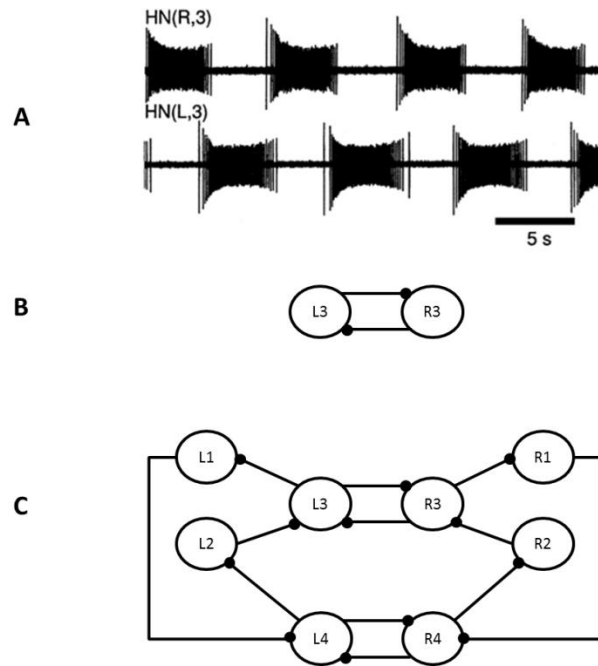


Figure 2.25 Activité électrique du système neuronal du battement de Cœur de la Sangsue. Les neurones sont représentés par des cercles. Les synapses inhibitrices sont représentées par des points noirs. A: Activité électrique provenant de la Sangsue [HILL 2003]. B: Diagramme d'un oscillateur élémentaire du Cœur de la Sangsue. C: Diagramme de l'oscillateur segmental du Cœur de la Sangsue.

Pour concevoir notre CPG (oscillateur segmental de la figure 2.25 C), nous utilisons le diagramme du réseau de neurones défini par Hill [HILL 2003].

Le réseau conçu par Hill utilise le modèle Hodgkin-Huxley et des équations complexes pour les synapses. Un premier travail a été de simplifier ce modèle et d'utiliser des neurones Izhikevich. En utilisant la plasticité synaptique à court-terme défini précédemment et les neurones Izhikevich Fast Spiking, nous avons reproduit l'activité du modèle de Hill.

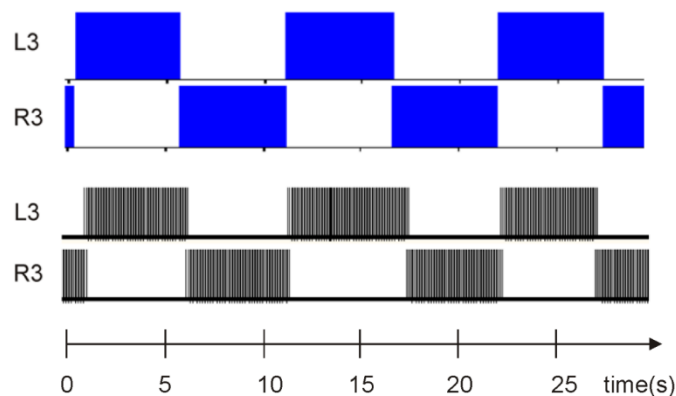


Figure 2.26 Comparaison de l'activité du CPG entre le modèle de Hill (en bleu) et notre modèle (en noir)

Même si nous avons simplifié le modèle, nous arrivons à reproduire le même comportement et les mêmes caractéristiques que les CPGs biologiques. Le point important est de permettre une variabilité des caractéristiques du CPG. La figure suivante (2.27) montre que nous arrivons à obtenir une variabilité des paramètres comme le système biologique. Les pourcentages de variabilité peuvent être contrôlés en jouant sur les paramètres de la plasticité synaptique à court-terme.

	Système Biologique	Oscillateur numérique Élémentaire	Oscillateur numérique Segmental
Période moyenne	$11 \pm 1$ s	$11.9 \pm 0.1$ s	$11.5 \pm 1$ s
Rapport cyclique moyen	$57.2 \pm 2.9\%$	49.2-50%	$56.5 \pm 4\%$
Fréquence moyenne intra-burst	$11.9 \pm 2.1$ Hz	$8.7 \pm 2.7$ Hz	$9 \pm 2$ Hz
Fréquence initiale moyenne	$4.3 \pm 0.7$ Hz	$6.1 \pm 0.2$ Hz	$6.7 \pm 0.2$ Hz
Fréquence maximum moyenne	$17.5 \pm 3.2$ Hz	10 Hz	11 Hz
Fréquence finale moyenne	$5.8 \pm 1.0$ Hz	$8.3 \pm 0.4$ Hz	$9.0 \pm 0.5$ Hz

Figure 2.27 Comparaison des performances et de la variabilité entre le système biologique et nos CPGs numériques

En changeant les paramètres des synapses inhibitrices, il est possible d'obtenir des périodes et des rapports cycliques différents. Ceci est très important notamment pour les expériences hybrides en boucle fermée et pour reproduire des activités de locomotion pour la robotique. Un seul couple de paramètre gère la modification de la période, le rapport cyclique. L'intervalle de période possible en seconde est très large [0,3 ; 35].

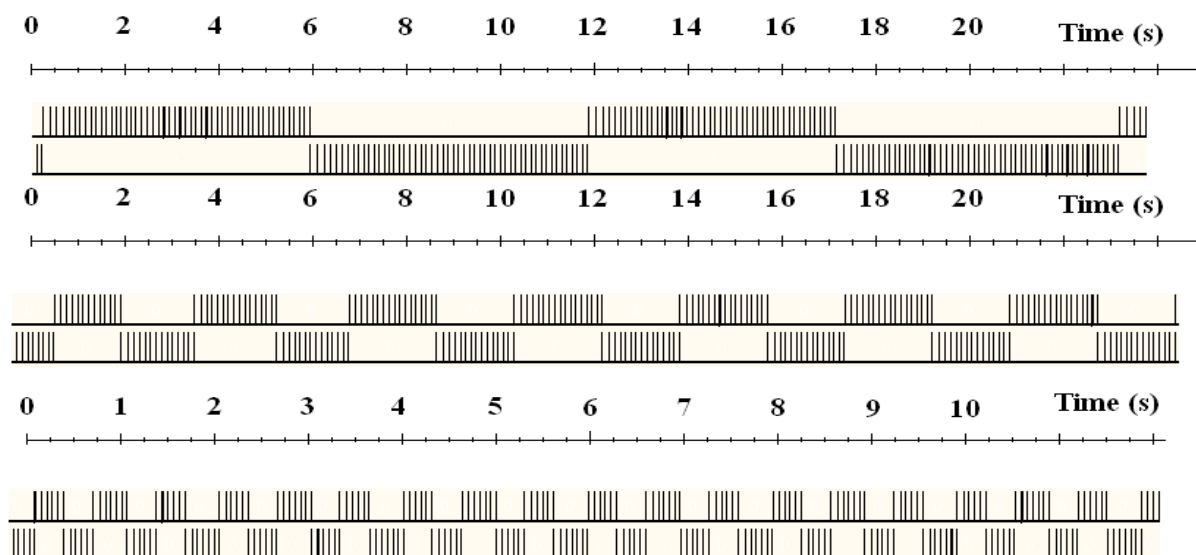


Figure 2.28 Description de trois CPGs avec des périodes différentes (12s, 1.6s, 0.6s).

### Expériences hybrides

Les neuroprothèses axées sur la micro-stimulation électrique offrent des perspectives prometteuses pour restaurer les fonctions suite à des lésions du système nerveux central (SNC). Ils nécessitent l'identification des sites de stimulation appropriés et la coordination de leur activation pour réaliser la restauration de l'activité fonctionnelle. A long terme, une perspective est de contrôler la micro-stimulation par des réseaux de neurones artificiels hybridés avec le tissu vivant. En ce qui concerne l'utilisation de cette stratégie pour rétablir l'activité locomotrice dans la moelle épinière, à ce jour, il n'y a pas eu de preuve de principe d'une telle approche hybride de contrôle de micro-stimulation intrarachidienne utilisant des réseaux de neurones artificiels. [CAPO 2016] présente des travaux prometteurs dans ce sens sur des primates.

Dans ce paragraphe, nous abordons une première étape vers cet objectif avec la moelle épinière de rat néonatal isolé 'ex vivo', qui permet d'afficher l'activité locomotrice, tout en offrant un accès facile aux circuits intrarachidiens. Des réseaux de microélectrodes ont été insérés dans la région lombaire pour déterminer les sites de stimulation appropriés. Ce travail a été effectué lors de la thèse de Sébastien Joucla [JOUCL 2007] sous la supervision de Blaise Yvert.

Nous avons alors utilisé notre CPG biomimétique pour générer une activité alternative et qui a été hybridée à la moelle épinière vivante pour générer des micro-stimulations électriques sur les deux sites identifiés. En utilisant cette stratégie, des activités de locomotion sur les racines ventrales L2 / L5 bilatérales peuvent être générées soit dans la moelle épinière intacte soit dans celle sectionnée. Ces résultats sont une première étape vers des solutions artificielles / biologiques hybrides pour la restauration de la fonction perdue dans le système nerveux central endommagé.

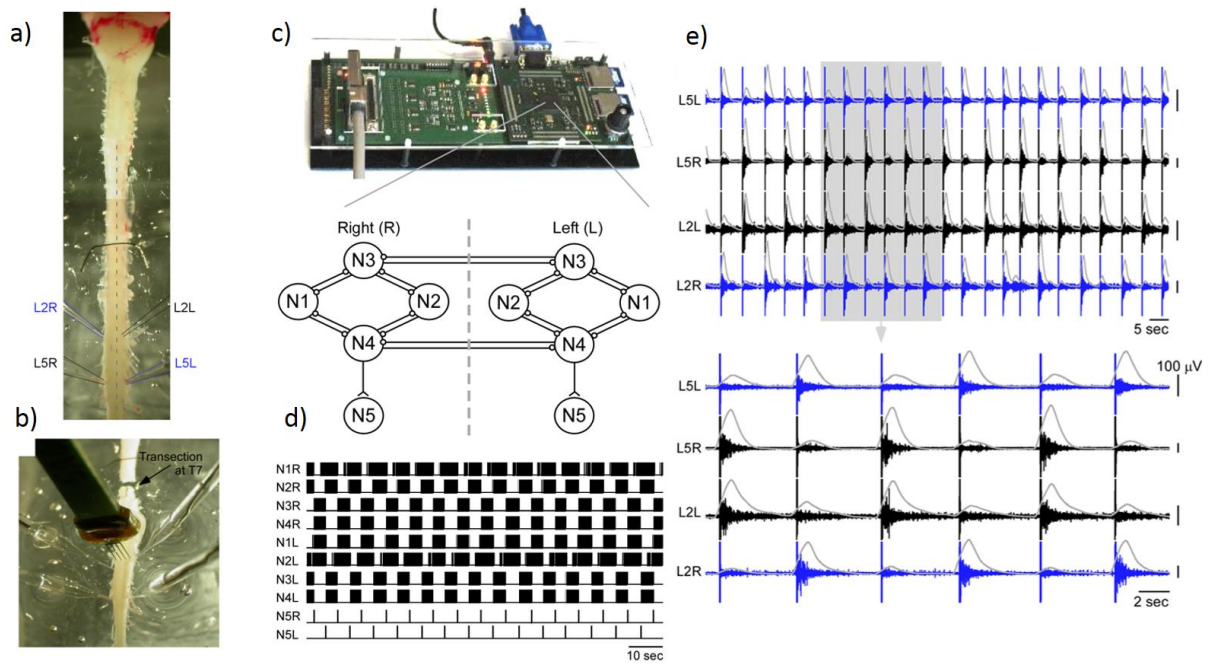


Figure 2.29 La Sous-Figure (a) montre la moelle épinière, repérant les racines L2/L5 et la Sous-Figure (b) montre partant du haut une section transversale (qui est la lésion opérée sur la moelle épinière), l'électrode en fourchette et les racines L2/L5 à sa base. La Sous-Figure (c) est une photo du système Multimed dont nous avons ajouté notre réseau de neurones définissant un CPG. La Sous-Figure (d) est l'enregistrement de l'activité de notre CPG. L'activité du neurone N5 déclenche les stimulations sur la moelle épinière. La Sous-Figure (e) décrit les enregistrements de l'activité des racines ventrales L2/L5 suite aux stimulations pilotées par notre CPG.

Ces résultats très encourageants [JOUIC 2016] permettent de démontrer l'utilité de notre système. L'utilisation des CPGs biomimétiques pour le contrôle de l'activité dynamique des réseaux de neurones vivants sera décrite dans le chapitre 3.

#### IV.5.2 Système neuromorphique pour le remplacement

Ce paragraphe décrit des résultats d'expériences hybrides lors du projet Européen Brainbow qui a débuté en 2012. Des expériences hybrides sont actuellement toujours en cours pour permettre l'élaboration d'une publication à fort impact en 2017.

Le projet Brainbow [BRAI 2012] est le premier projet européen accepté dans le cadre du programme Future and Emerging Technologies (FET) Young Explorers du 7e PCRD. Les investigateurs principaux du projet sont: Michela Chiappalone (Istituto Italiano di Tecnologia, Italie), Paolo Bonifazi (Université Tel Aviv, Israël), Paolo Massobrio (Université de Gènes, Italie) et moi-même.



L'objectif principal du projet Brainbow, démarré en février 2012 pour une durée de trois ans, est de créer une génération de neuroprothèses qui visent à restituer des fonctions perdues au niveau du Système Nerveux Central en organisant une fusion naturelle entre le dispositif artificiel et son équivalent naturel. Le but du projet Brainbow est une preuve de concept pour la prochaine génération de neuroprothèses. Ce cadre d'étude sera d'abord appliqué sur des systèmes neuronaux sains puis sur des systèmes atteints (par exemple en cas de lésion). Dans le dernier cas, nous sommes en mesure de remplacer une connexion manquante ou un sous-réseau manquant en développant des modèles opératoires et un système électronique neuromorphique capable d'agir comme le composant biologique manquant afin de restaurer les fonctionnalités du cerveau.

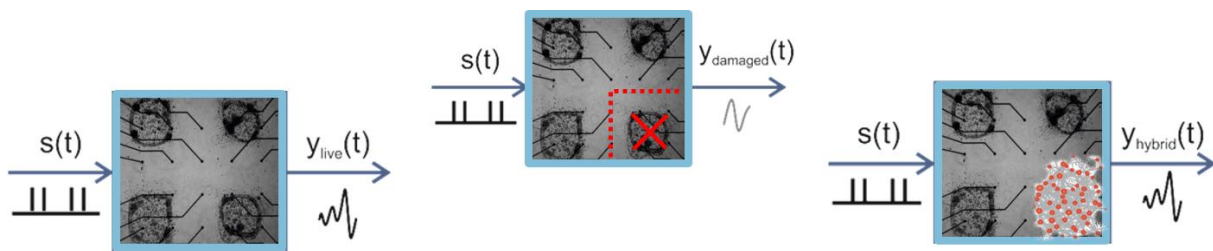


Figure 2.30 Schéma de principe du projet Brainbow pour le remplacement d'un réseau manquant

Pour mettre en œuvre ces expériences hybrides pour le remplacement, nous implémentons notre réseau de neurones artificiels dans la plateforme MultiMed (permettant l'enregistrement et la détection des PAs biologiques) développée par l'équipe Elibio du groupe Bioélectronique du laboratoire IMS. Un stimulateur Multichannel System (MCS) 2 voies est utilisé pour la stimulation de neurones biologiques. Les neurones vivants sont cultivés sur des microélectrodes (MEA 64 voies MCS équipés de pré-amplificateurs MCS).

Notre réseau de neurones est configuré en début d'expérience selon les paramètres trouvés par l'UNIGE (équipe de modélisation au sein du projet) à Gênes. Le stimulateur a été programmé pour émettre des stimulations électriques (série d'impulsions biphasiques, d'une amplitude de 750 mV pendant 300  $\mu$ s) à la réception de signaux déclencheurs provenant de notre réseau de neurones. Les neurones vivants sont cultivés en une couche uniforme sur les électrodes et séparés en quatre groupes (ou clusters) de neurones, voir la Figure 2.31. Les cultures de neurones utilisées pour nos expérimentations ont été réalisées par l'IIT (Istituto Italiano di Tecnologia). Pour finir, nous disposons d'un système Matlab pour décoder et traiter les données offline lorsque les expériences hybrides sont terminées.

Nous avons effectué lors de ce projet plusieurs expériences hybrides qu'elles soient en open-loop (soit de la biologie vers l'artificiel ou de l'artificiel à la biologie) ou en closed-loop (communication bidirectionnelle entre l'artificiel et le vivant).

Nous avons testés plusieurs topologies de réseaux de neurones, en partant du CPG jusqu'au réseau complexe à plusieurs centaines de neurones. Ici, nous présentons des expériences utilisant un réseau de 100 neurones, possédant toutes les options de notre système (bruit synaptique, délai axonal, plasticité à court terme).

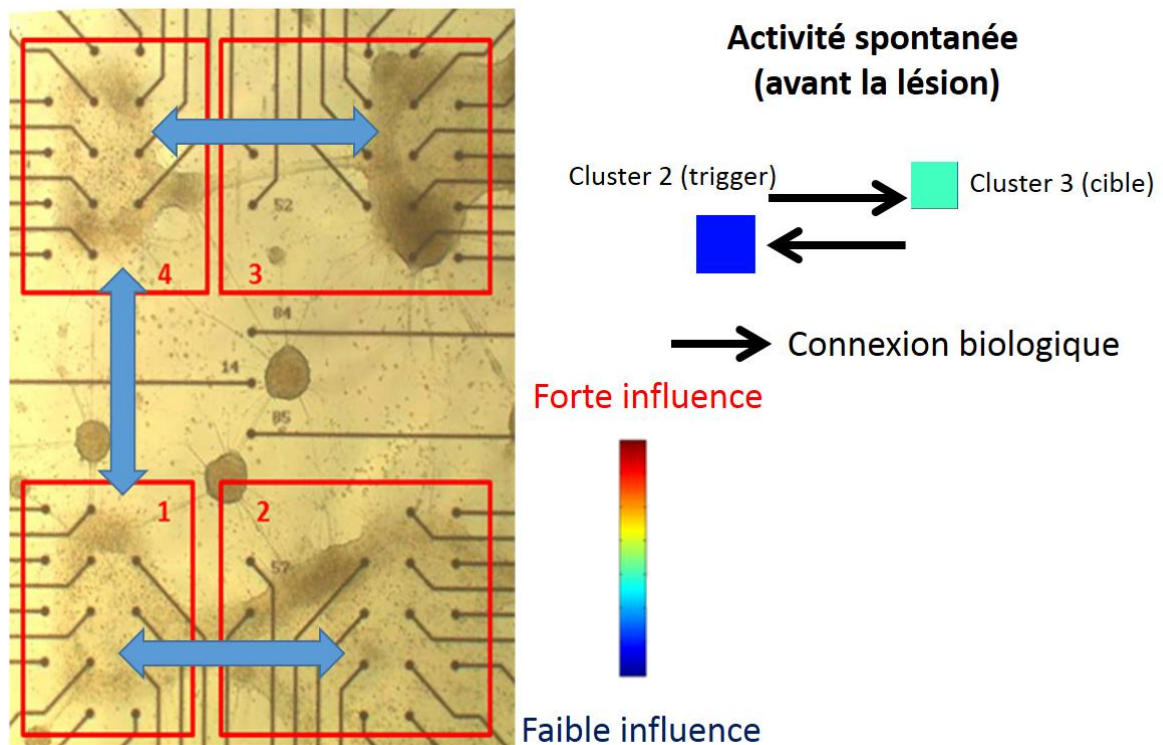


Figure 2.31 Sur la gauche, photo des 4 clusters de neurones vivants prises au microscope. Sur la droite, influence sur le cluster 3 après une stimulation électrique sur le cluster 2.

Nous observons sur la figure 2.31, que les 4 clusters (environ 100 neurones pour chaque cluster) de neurones biologiques possèdent quelques connexions synaptiques entre eux. Le cluster 2 et le cluster 1 ont des connexions bidirectionnelles. De même que le cluster 1 et 4, et les clusters 4 et 3. Cependant il n'y a pas de connexions entre le cluster 2 et le cluster 3.

Lorsque nous effectuons une stimulation électrique sur le cluster 2, nous observons un changement de dynamique du cluster 3, nous avons donc bien une influence du cluster 2 sur le cluster 3 (figure 2.31 droite).

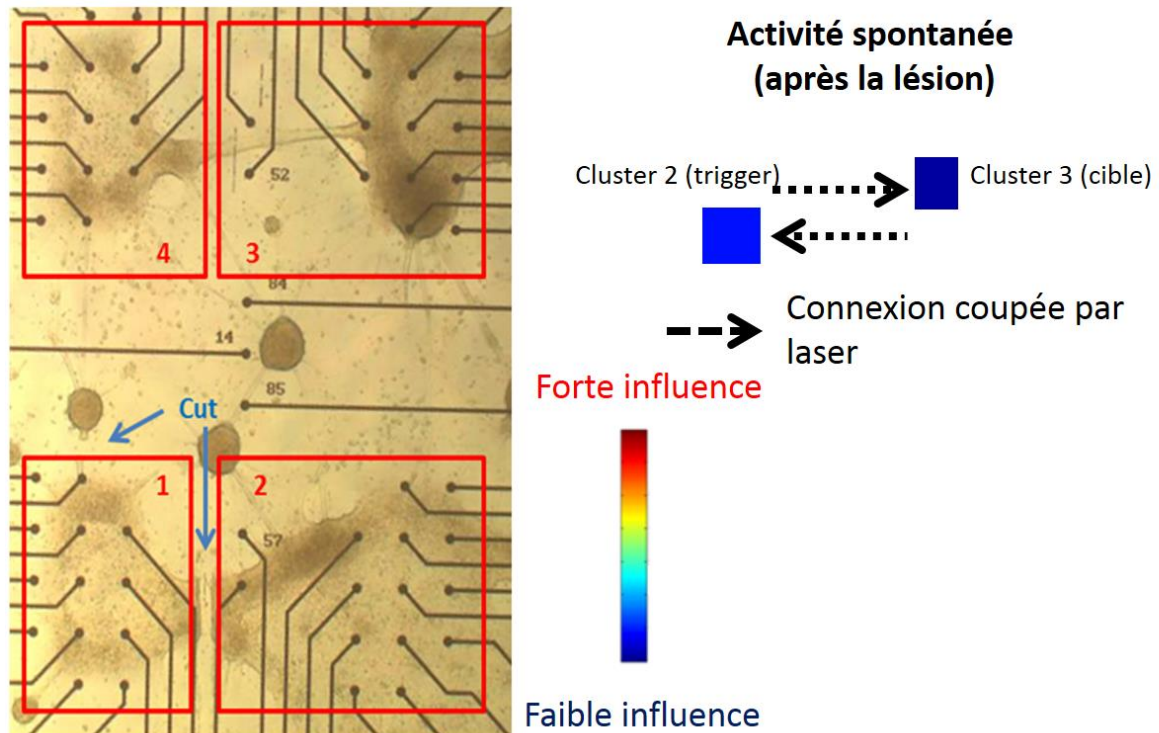


Figure 2.32 Prolongement de l'expérience mais avec une section des connexions synaptiques du cluster 1.

Pour établir notre expérience hybride de remplacement, nous sectionnons au laser les connexions synaptiques du cluster 1 (Figure 2.32). Ce cluster est ainsi isolé des autres. Pour vérifier la section, nous stimulons de la même manière électriquement le cluster 2, et nous n'observons aucune influence sur le cluster 3.

Nous introduisons un cinquième cluster : notre réseau de neurones artificiel. Le cluster 5 a été configuré pour reproduire un comportement d'un cluster de 100 neurones biologiques. Les paramètres de ce réseau nous ont été donnés par l'UNIGE. Ce réseau a pour spécification les fréquences de burst similaires aux données biologiques enregistrées. Notre réseau possède 100 neurones (80 neurones excitateurs et 20 neurones inhibiteurs), une connectivité moyenne de 50%, et dont chaque synapse possède une plasticité synaptique. Nous avons établi une bibliothèque de différents réseaux de neurone artificiels possédant des caractéristiques différentes. Selon l'activité enregistrée d'un cluster biologique, nous choisissons le réseau artificiel le plus proche en termes de fréquence de burst de réseau, d'activité spontanée et de fréquence de potentiel d'action pour chaque neurone.

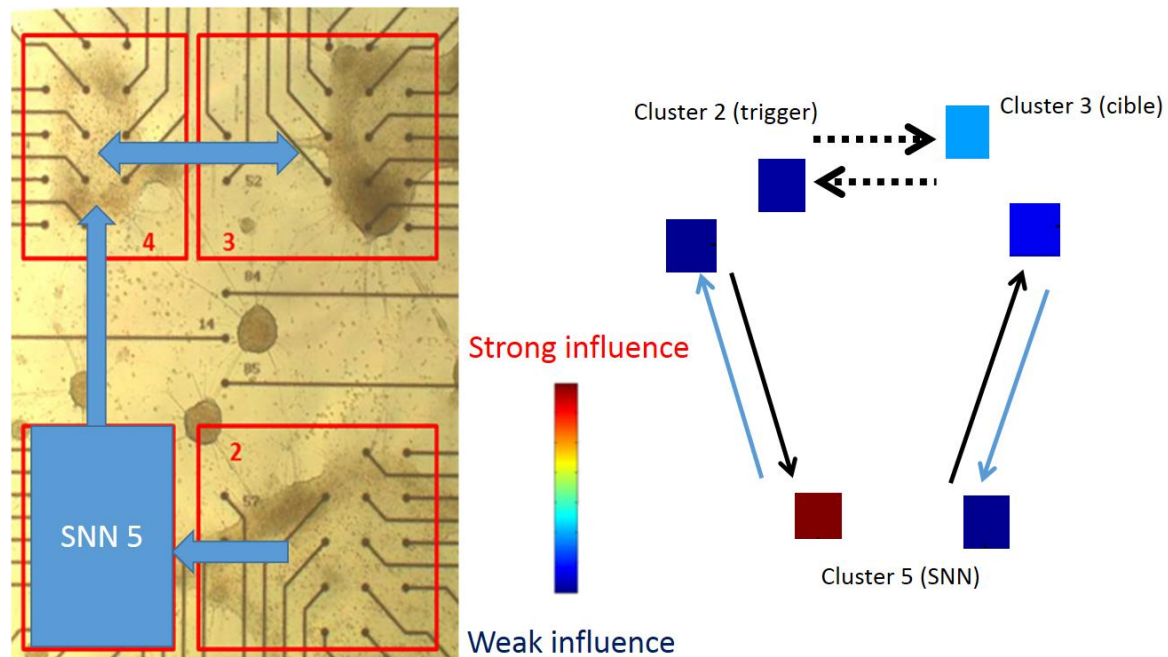


Figure 2.33 Expérience hybride de remplacement en utilisant un réseau de neurones artificiels (SNN)

La figure 2.33 décrit l'expérience hybride de remplacement. Nous rétablissons la connexion synaptique entre le cluster 2 et le cluster SNN5 via le système Multimed, et la connexion entre le cluster SNN5 et le cluster 4 via le stimulateur MCS. Le cluster SNN5 possède des caractéristiques neuronales semblables au cluster 1. Nous observons que si nous effectuons une stimulation électrique sur le cluster 2, nous retrouvons une influence sur le cluster 3 comme la première expérience (Figure 2.31).

Cette expérience démontre que nous pouvons utiliser notre système neuromorphique comme remplacement d'un réseau biologique.

Pour conclure, [GUGG 2013] a montré dans son étude la possibilité d'implanter une neuroprothèse non neuromorphique capable d'être l'intermédiaire entre deux zones cérébrales.

Cette expérience hybride nous montre qu'il est possible d'utiliser un réseau de neurones artificiel pour faire la jonction entre deux réseaux de neurones biologiques. Mais le point important est que nous pouvons également effectuer un remplacement, ce qui va plus loin pour des perspectives thérapeutiques. Des expériences supplémentaires sont en cours (jusqu'à début 2017) pour démontrer ce remplacement.

Le projet BRAINBOW se distingue d'autres travaux sur les neuroprothèses par l'exploitation de l'électrophysiologie *in vitro*, caractérisée notamment par la visibilité et le contrôle des

conditions physiques et chimiques [BONI 2013]. Ces atouts permettent d'étudier le traitement de l'information dans un réseau de neurones et permettent de comprendre comment interfacer l'artificiel (dont notre réseau de neurones numérique fait partie) avec le vivant.

Le projet Brainbow a reçu une évaluation « **Excellent progress** » par les reviewers de la commission Européenne lors du final review de Septembre 2015.

#### IV.6 Conclusion

Cette section nous a permis de décrire un nouveau système neuromorphique numérique. Il permet de créer des réseaux de neurones artificiels biomimétiques permettant d'effectuer des expériences hybrides. Nous avons également montré la validité de cette plateforme avec plusieurs exemples d'applications :

- la plasticité à court-terme et l'effet GABA-ergique qui permettent d'émuler des CPGs.
- le délai synaptique qui décrit la distance entre les neurones.
- le bruit synaptique qui permet de générer dans notre réseau de neurones une activité spontanée similaire à celle observée dans un réseau de neurones biologiques.

Nous avons effectué des expériences hybrides en open-loop pour réhabiliter le vivant (moelle épinière lésée) par l'utilisation d'un CPG artificiel [AMBR 2013], [JOUC 2016].

Nous avons effectué des expériences hybrides en closed-loop pour le remplacement d'un cluster de neurones biologiques [BONI 2013].

Ces travaux ont donné lieu à 21 communications dans des conférences internationales, 6 articles dans des journaux internationaux et 2 chapitres d'ouvrage international.

## V NEURONE MICROFLUIDIQUE

### V.1 Contexte

L'utilisation de l'électronique pour les systèmes neuromorphiques apportent des problématiques liées à la biocompatibilité que ce soit au niveau du rejet biologique ou au niveau de la consommation en puissance. Pour résoudre ceci, j'ai exploré une nouvelle voie dans l'ingénierie neuromorphique à savoir le neurone artificiel microfluidique (Figure 2.34). Ce projet consiste à créer un nouveau dispositif permettant de se rapprocher du fonctionnement biologique d'un neurone. Pour cela, les techniques de la microfluidique sont mises à profit, en vue de réaliser des microsystèmes de dimensions analogues (de l'ordre de  $10\mu\text{m}$ ). Ce neurone microfluidique, de par sa constitution, permettrait de simplifier l'interaction avec des neurones biologiques dans l'optique de circuits hybrides associant les deux types de neurones. La Figure 2.34 positionne le neurone microfluidique entre le neurone biologique et le neurone sur silicium que nous avons présenté précédemment. Il existe dans l'état de l'art quelques interactions hybrides entre les neurones sur silicium et les neurones biologiques comme nous avons pu le voir cependant il n'existe rien sur la création d'une puce microfluidique modélisant un neurone. Notre neurone microfluidique peut communiquer avec le neurone biologique plus simplement que le neurone sur silicium grâce à sa modélisation plus proche et à son utilisation de véritables canaux ioniques. Il peut également créer une interaction avec le neurone sur silicium.

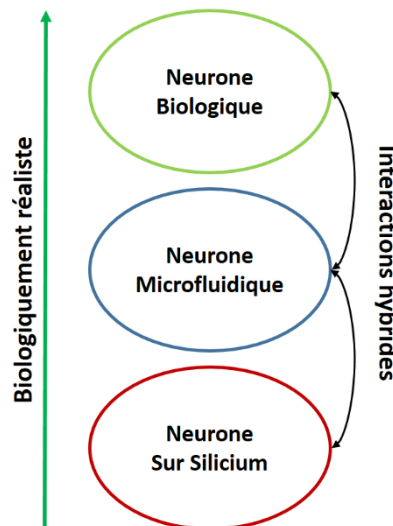


Figure 2.34. Position du neurone « microfluidique » au niveau de la biocompatibilité pour les expériences hybrides.

Les neurones sur silicium qu'ils soient analogiques ( $10^{-8}$  J/spike) ou encore plus numériques ( $10^{-5}$  J/spike) possèdent une consommation en puissance largement supérieure à la



consommation d'un neurone biologique ( $10^{-11}$  J/spike). Un autre inconvénient de ces systèmes électroniques est le besoin pour les expériences hybrides d'utiliser des modules supplémentaires comme la stimulation, enregistrement, détection, amplification et filtrage. Plusieurs travaux de recherche dans la neuro-technologie décrivant des interfaces avec des neurones 'in vitro' existent dans la littérature mais ces systèmes sont dédiés pour la stimulation ou/et l'enregistrement de l'activité neuronale [BIFFI 2012a], [BIFFI 2012b], [POPO 2015], [POTT 2010] ou pour des approches de drug screening pour les neurosciences [GROS 2007], [TAYL 2005], [PARK 2006]. Ces systèmes ne sont pas conçus pour reproduire et/ou remplacer les parties biologiques.

L'avantage principal de ce neurone microfluidique est sa biocompatibilité. Nous pouvons concevoir et cultiver sur la même puce, un neurone microfluidique et un neurone biologique. Le PDMS (Polydiméthylsiloxane) est un matériau biocompatible et il sera la base de notre système. De plus nous utilisons, comme solutions aqueuses, du KCl et du NaCl qui se retrouvent également dans le neurone biologique.

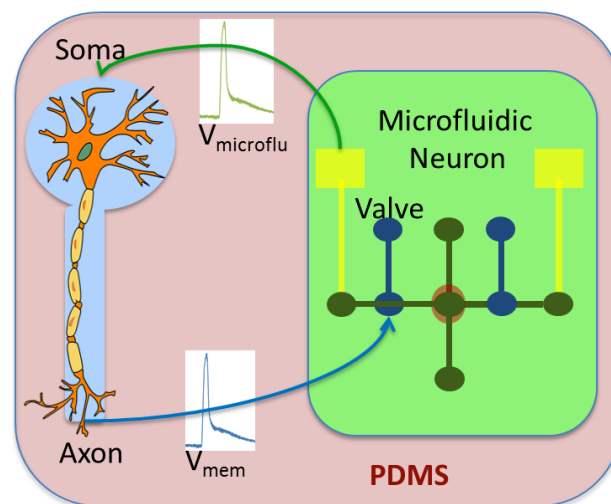


Figure 2.35. Représentation d'une puce unique permettant des expériences hybrides. La stimulation est effectuée à partir de l'électrode du neurone microfluidique. L'ouverture de la vanne est contrôlée par l'activité neuronale des neurones 'in vitro'.

## V.2 Conception du neurone microfluidique

En microfluidique, nous pouvons concevoir plusieurs chambres représentant les différents courants ioniques et ainsi modéliser un neurone avec ses différents courants ioniques potassium, sodium et calcium. Cette modélisation reste proche d'un modèle de neurone à conductances (comme le modèle Hodgkin-Huxley) que nous avons pu voir lors de la première partie de ce chapitre sur le système neuromorphique analogique.

### V.2.1 Neurone microfluidique

En s'appuyant sur le fonctionnement physiologique du neurone biologique, nous proposons une structure microfluidique composée de chambres représentant les milieux intra et extracellulaires, reliées par des canaux actionnables au moyen de vannes de Quake [UNG 2000]. Ces canaux sont munis de membranes perméables sélectives (type Nafion) en vue de mimer les échanges d'espèces que l'on retrouve dans le neurone biologique. Les chambres intra et extracellulaires sont contrôlées en pression afin de maîtriser les échanges dus à la convection. Un réseau de microélectrodes intégré est utilisé en vue de mesurer la différence de potentiel entre les milieux intra et extracellulaires, le potentiel de membrane.

Suivant les équations de Nernst, un potentiel fixe est alors généré grâce à une membrane sélective et par les différentes concentrations des chambres. Une vanne contrôlée en pression est utilisée pour modifier ce potentiel fixe et ainsi créer le potentiel d'action du neurone artificiel.

La figure 2.36 décrit 2 chambres avec des concentrations en KCl différentes et séparées par une membrane sélective: la membrane de Nafion [LEE 2008] qui ne laisse passer que les ions positifs.  $C^+$  correspond à la concentration forte tandis que  $C^-$  à la faible. Le potentiel est créé car seuls les ions positifs ( $K^+$ ) peuvent traverser la membrane de Nafion.

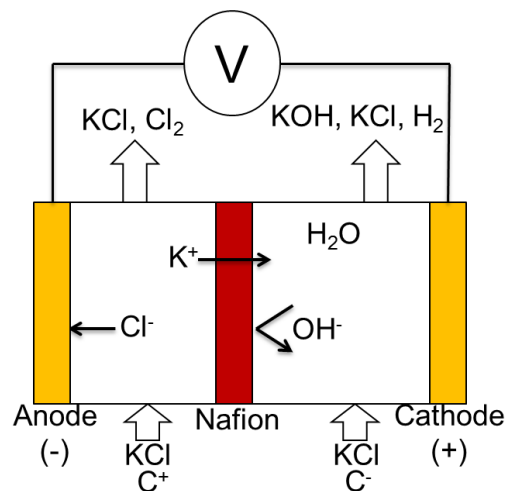


Figure 2.36 Echanges ioniques du neurone microfluidique.  $C^+$  correspond à une forte concentration.  $C^-$  à une faible concentration. Le potentiel entre l'anode et la cathode reproduit un potentiel d'action. La membrane de Nafion permet la diffusion des ions  $K^+$  mais rejette les ions négatifs tels que  $OH^-$ .

Pour modifier le potentiel créé par la membrane et la différence de concentrations, une vanne est alors utilisée pour fermer le canal. Si la vanne ferme le canal à 100%, il n'y a alors plus de conductions et donc le potentiel devient nul. Cependant comme la vanne contrôlée en pression par de l'air ne peut fermer complètement le canal, le potentiel peut alors être modifié suivant la



pression émise. Ce phénomène de polarisation de concentration [QUIS 2013] apparaît dans notre cas, et explique ainsi la variation du potentiel suite à la fuite ionique.

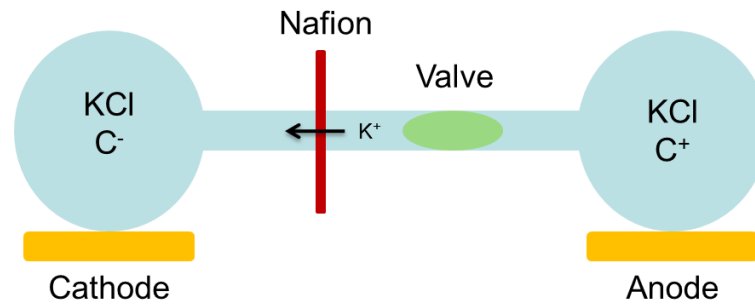


Figure 2.37. Rôle de la vanne pour la modification du potentiel. La vanne ouverte permet un potentiel constant entre les 2 chambres. La vanne fermée permet le contrôle de l'amplitude du potentiel suivant la pression de l'air envoyée.

### V.2.2 Etapes de conception

Pour concevoir ce système microfluidique, plusieurs étapes sont nécessaires.

Dans la figure 2.38, la chambre gauche représente l'environnement intracellulaire (haute concentration en  $K^+$ ) tandis que la chambre de droite modélise l'extracellulaire (faible concentration en  $K^+$ ). Les électrodes sont placées sous les chambres et permettent d'enregistrer le potentiel d'action entre les 2 chambres. Les échanges entre les chambres intracellulaires et extracellulaires sont effectués par les micro-canaux séparés par une membrane sélective (Nafion) et dont l'ouverture ou la fermeture sont contrôlées par des vannes de Quake (Figure 2.39).

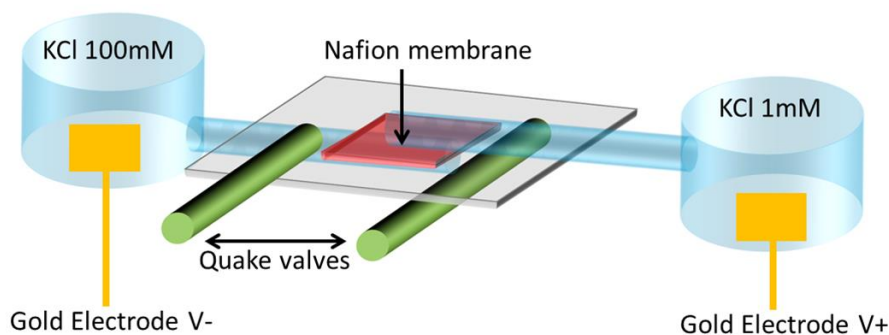


Figure 2.38. Schéma microfluidique du système

Les vannes de Quake sont conçues avec des membranes PDMS de  $15\mu\text{m}$ . Les canaux des vannes laissant passer l'air pressurisé sont de  $20*50\mu\text{m}$ . Les canaux pour les solutions aqueuses sont de  $10x10\mu\text{m}$ .

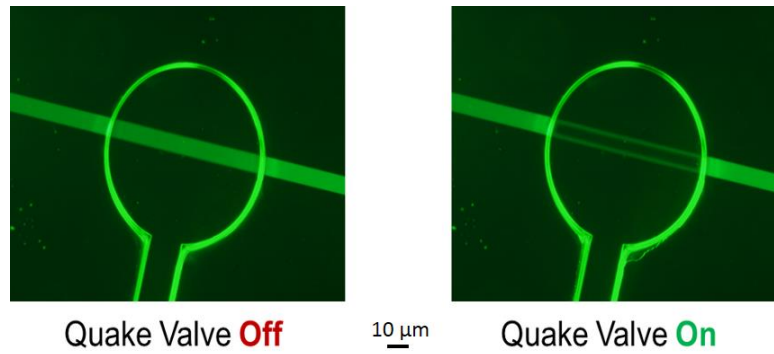


Figure 2.39. La vanne ouverte (Off) permet le passage du flux, la vanne fermée (On) bloque le flux. Le canal fluïdique est de  $10 \times 10 \mu\text{m}$ . La vanne de Quake est de  $20 \times 50 \mu\text{m}$ . La vanne de Quake se termine par un cercle de diamètre 1mm.

Les vannes de Quake se ferment en un temps dépendant de la pression choisie. Quand la pression en air est arrêtée, la vanne s'ouvre suivant le temps de diffusion des solutions ioniques. L'avantage par exemple du KCl est que le temps de diffusion du  $\text{K}^+$  et du  $\text{Cl}^-$  sont similaires :  $\text{K}^+$  64.7 cm/s,  $\text{Cl}^-$  65.4 cm/s.

La membrane de Nafion mesure  $8 \mu\text{m}$  d'épaisseur et se place entre 2 membranes de PDMS. La membrane de Nafion est obtenue en utilisant une solution de Nafion perfluorinated resin à 5 wt. % et en effectuant un spin-coating de 500rpm pendant 30s puis en cuisant la membrane à  $95^\circ\text{C}$  pendant 10min. Concevoir la membrane de Nafion en utilisant ce procédé améliore grandement la qualité en termes d'homogénéité, d'épaisseur et de transparence, comparée aux membranes de Nafion que nous trouvons dans le commerce.

La figure 2.40 représente le neurone microfluidique avec ses différentes couches et membranes.

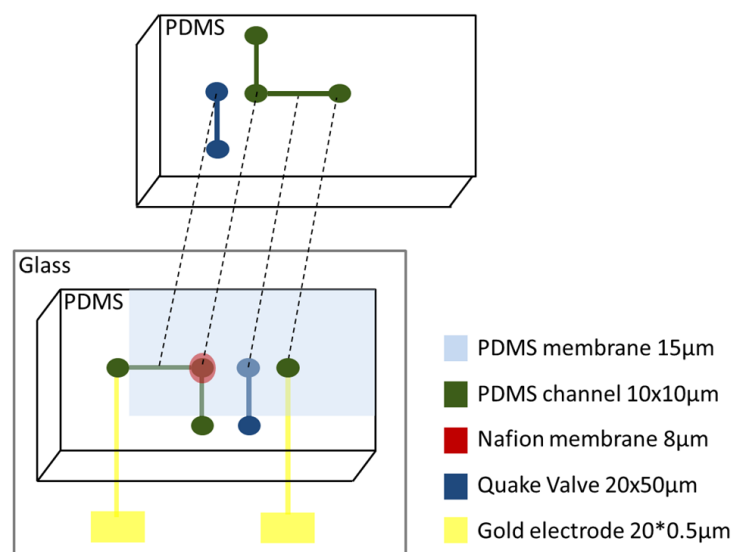


Figure 2.40. Différentes couches qui composent le neurone microfluidique.

La figure 2.41 est composée de 3 photos de neurones microfluidiques. Le diamètre des trous est de 0.5 mm pour la figure 2.41.1) et 2.41.3) et de 2 mm pour la figure 2.41.2) afin de remplir les différentes chambres (2 pour l'intracellulaire et 2 pour l'extracellulaire). Nous avons des diamètres différents afin d'étudier l'influence du volume et le temps de diffusion des solutions ioniques. Ces expériences nous ont montré que plus la vanne de Quake est grande en termes de volume, plus la constante de temps pour la phase de repolarisation est lente.

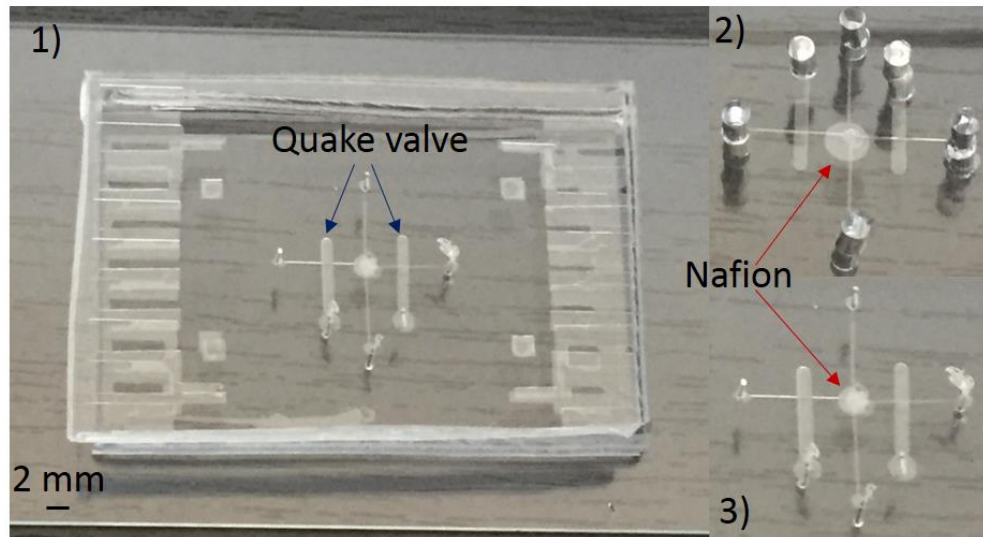


Figure 2.41. 3 puces de neurone microfluidique. Pour ces 3 puces, la membrane de Nafion a une épaisseur de 10  $\mu\text{m}$ . Pour 1) et 3), les trous sont de 0.5mm de diamètre. Concernant 2), les trous sont de 2mm de diamètre. Les canaux fluidiques sont de 100x10 $\mu\text{m}$ . LA vanne de Quake est de 500x50 $\mu\text{m}$ . La membrane de PDMS a une épaisseur de 10 $\mu\text{m}$ .

### V.3 Resultats

Nous avons généré plusieurs potentiels d'action avec notre système (Figure 2.42). Nous pouvons remarquer que la phase de repolarisation ( $t_2$ ) est plus lente que la phase ascendante ( $t_1$ ) comme nous pouvons également l'observer sur les signaux biologiques.

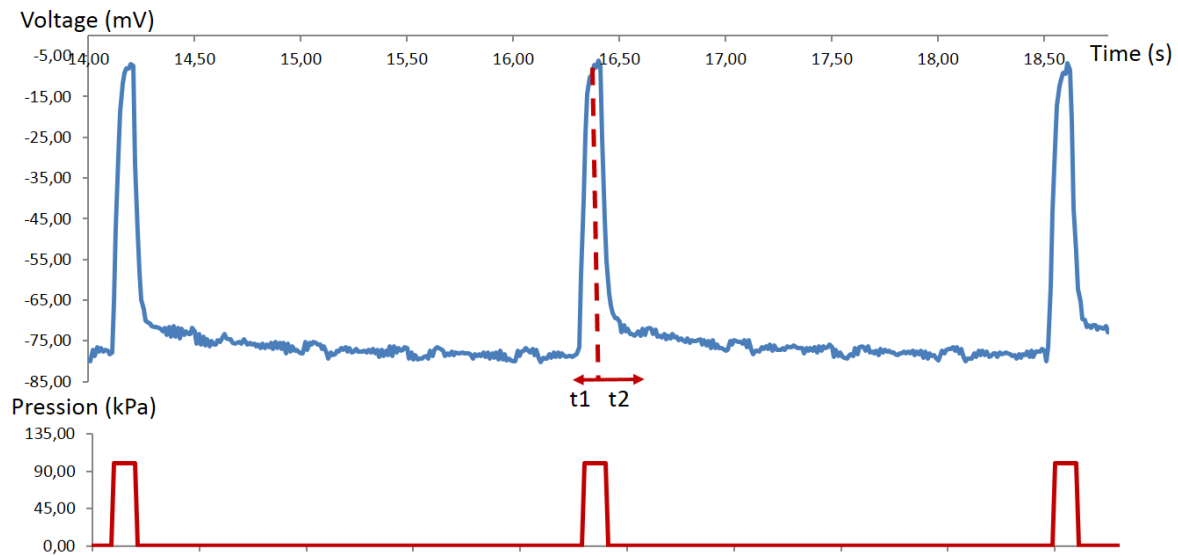


Figure 2.42. En bleu, les potentiels d'action générés par le neurone microfluidique. En rouge, les impulsions de pression qui active les vannes. Ces impulsions sont de 100ms de large et avec une pression de 100kPa. Le potentiel d'action généré possède une amplitude moyenne de 75mV ce qui est similaire à l'amplitude biologique.

Le paramètre principal pour contrôler la forme du potentiel d'action est la différence de concentration ionique entre les deux chambres. Dans le corps humain, la concentration de Potassium ( $K^+$ ) est de 140 mM en intracellulaire et de 5mM en extracellulaire. La concentration en Sodium ( $Na^+$ ) est comprise entre 5 et 15 mM pour l'intracellulaire et de 145mM en extracellulaire. Nous avons effectué plusieurs expériences en utilisant ces concentrations mais également avec des concentrations différentes tout en conservant le ratio de concentration intra/extra. Nous arrivons à obtenir un comportement électrique similaire au neurone biologique (Figure 3 de [ROBI 2012]) en termes d'amplitude, de temps et de forme.

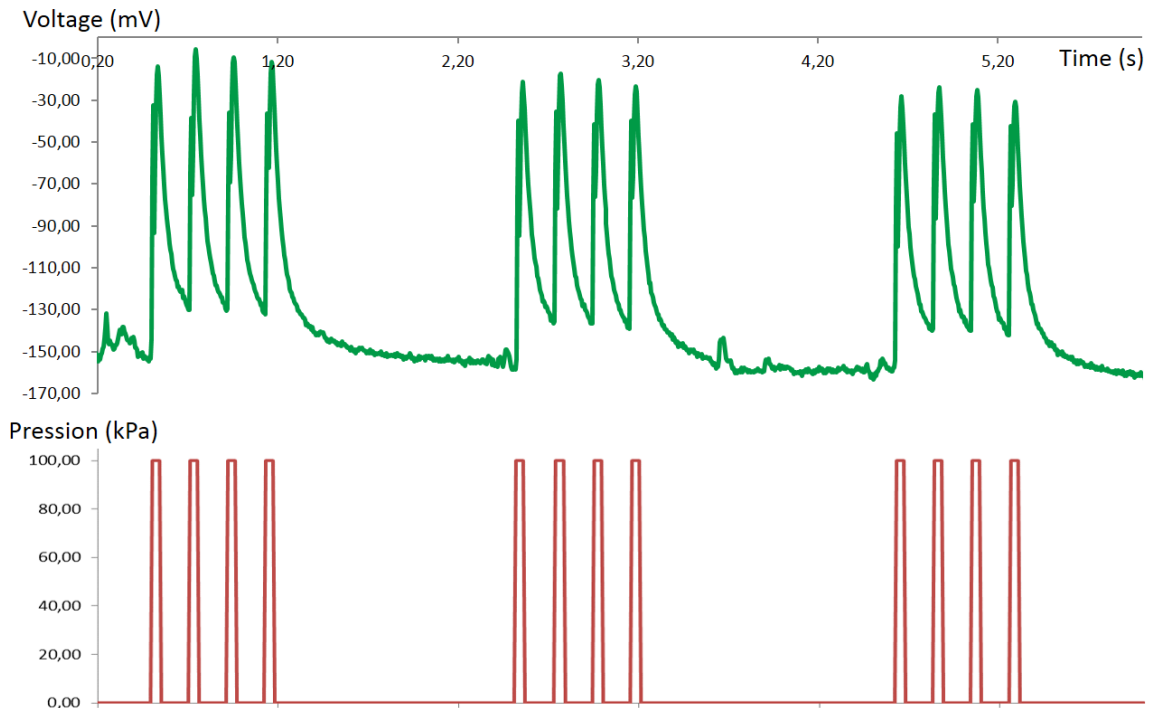


Figure 2.43. En vert, le comportement du neurone microfluidique reproduisant un burst. En rouge, les impulsions d'air. Les séquences de 4 impulsions sont programmées par le système pneumatique.

Notre neurone microfluidique peut également générer des comportements semblables à des bursts. Pour obtenir cela, nous programmons séquentiellement l'ouverture et la fermeture des vannes de Quake. Dans notre expérience (Figure 2.43), la fréquence de burst est plus lente que celle des neurones biologiques (facteur 5). Ceci est dû aux limitations de notre système pneumatique.

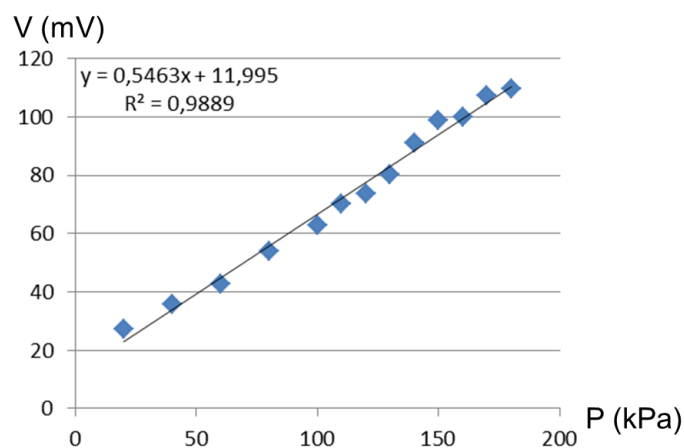


Figure 2.44. Amplitude des potentiels d'action en fonction de la pression d'air envoyée aux vannes de Quake lors d'une différence de concentration d'ordre 100. L'amplitude peut varier entre 20mV et 115mV.

L'amplitude du potentiel d'action peut être déterminée suivant la valeur de la pression d'air envoyée (Figure 2.44). Cette variation d'amplitude est facilement obtenue par notre système microfluidique alors que pour un système sur silicium cela est beaucoup plus difficile notamment suivant le choix du modèle de neurone implanté. Modifier l'amplitude du potentiel d'action est important pour reproduire les signaux biologiques notamment dans le cas des neurones malades. La fréquence de l'activité neuronale peut être également modifiée par notre système pneumatique en modifiant le temps d'ouverture/fermeture de la vanne de Quake. La durée minimale du potentiel d'action est de 50 ms soit 20 Hz ce qui est du même ordre de grandeur que les neurones biologiques.

Ces travaux ont donné lieu à 4 communications dans des conférences internationales et 2 articles dans des journaux internationaux.

#### V.4 Perspectives

##### V.4.1 Expériences hybrides

Nous avons conçu un système PDMS permettant les expériences hybrides: d'un côté de la puce la culture de neurones biologiques, et de l'autre côté le neurone microfluidique. Ce système est décrit par la figure suivante. Les électrodes sont utilisées pour la stimulation et pour l'enregistrement.

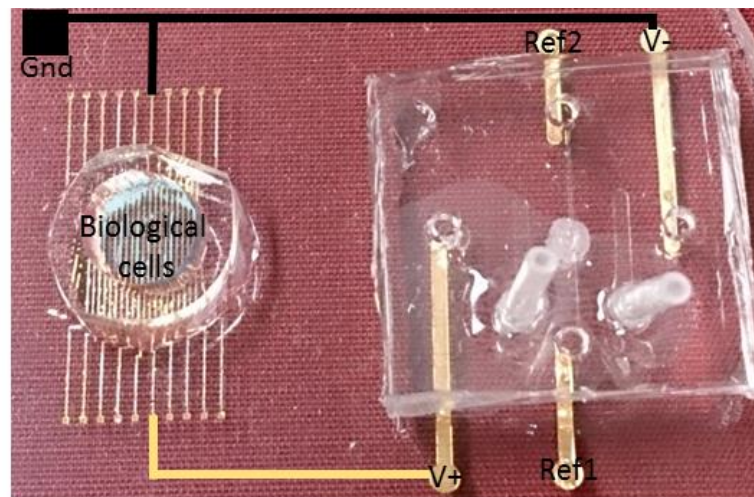


Figure 2.45. Premier système en PDMS pur des expériences hybrides utilisant un neurone microfluidique. Sur la partie gauche, la culture de neurones 'in vitro' sur des microélectrodes en or (20 électrodes). Sur la partie droite, le neurone microfluidique.

Ce système est prêt pour des expériences en boucle ouverte (du neurone microfluidique vers le neurone biologique). Pour les expériences en boucle fermée (communication

bidirectionnelle), une carte électronique supplémentaire est requise pour l'enregistrement et la détection de l'activité neuronale.

#### V.4.2 Améliorations possibles

Au niveau du design, quelques points peuvent être améliorés.

Premièrement la membrane sélective telle que le Nafion permet seulement de faire la différence entre les ions positifs et négatifs mais pas une sélection pour un ion particulier. L'intégration d'une membrane bi-lipidique sur le système améliorera le système. Pour le moment, ces membranes sont de taille assez grande (centaines de  $\mu\text{m}$ ) et leur intégration est difficile [FUNA 2006].

Deuxièmement, une amélioration au niveau de la miniaturisation peut être effectuée pour se rapprocher encore plus des dimensions biologiques (dizaine de  $\mu\text{m}$ ). La mise en réseau de ces neurones microfluidiques est également envisagée afin d'obtenir des comportements plus complexes. Pour intégrer des synapses, l'intégration de systèmes plastiques est envisagée, une collaboration avec le Pr. Stuart Parkin (Prix Millenium de Technologie 2014) est en cours. Il m'a invité à son workshop à Munich en 2015.

Enfin le remplacement des vannes de Quake, difficilement intégrables, par une vanne piézoélectrique est une piste à explorer, notamment pour des comportements à burst.

#### V.4.3 L'utilisation du neurone microfluidique en tant que stimulateur

Une autre approche est l'utilisation du neurone microfluidique en tant que stimulateur pour les neurones biologiques. Etant donné que le potentiel d'action du neurone microfluidique possède des caractéristiques similaires aux neurones biologiques et que les concentrations ioniques utilisés sont les mêmes que ceux dans la nature, nous envisageons d'unir la chambre extracellulaire du neurone microfluidique avec le milieu de culture des neurones biologiques. Le neurone microfluidique servant de stimulateur est selon mon opinion, une des voies les plus prometteuses à explorer dans l'ingénierie neuromorphique.

## VI CONCLUSION

Nous avons développé plusieurs systèmes neuromorphiques temps réel pour les expériences hybrides. Ces systèmes embarqués permettent de reproduire le comportement électrique de neurones en temps réel biologique afin de coupler ces réseaux artificiels à des neurones biologiques. Nous avons commencé par un système analogique, cependant au vu des difficultés de réglages et aux problèmes de mismatch entre les puces, nous sommes passés au système numérique. Ce système performant est actuellement utilisé dans plusieurs universités (Italien Institute of Technology, Université de Gênes, Université de Tel Aviv et Université de Tokyo).

Des résultats prometteurs ont été accomplis notamment par le biais du projet ANR Hyrene et du projet européen Brainbow. Une publication qui sera soumise au journal Nature in Biomedical Engineering est en cours d'écriture en collaboration avec nos partenaires italiens et israéliens du projet Brainbow.

J'ai également exploré une nouvelle voie dans l'ingénierie neuromorphique à savoir la conception d'un neurone artificiel utilisant les techniques de la microfluidique. Ce neurone microfluidique donne des résultats satisfaisants. L'objectif suivant étant la mise en réseau et son application dans un système hybride avec des neurones vivants.

Tous ces systèmes neuromorphiques vont nous permettre d'explorer de nouvelles voies de recherche qu'elles soient sur les maladies neurodégénératives ou sur des tâches d'ingénierie et sur l'humain augmenté. Ceci sera développé dans le prochain chapitre.





# CHAPITRE 3 :

## Projets et Perspectives

<b>I</b>	<b>INTRODUCTION.....</b>	<b>116</b>
<b>II</b>	<b>PLATEFORME NEUROMORPHIQUE BIO-HYBRIDE.....</b>	<b>116</b>
II.1	CONTEXTE .....	116
II.2	PLATEFORME HYBRIDE POUR LA CARACTERISATION DE CELLULES BIOLOGIQUES .....	118
II.2.1	<i>Electrodes.....</i>	<i>119</i>
II.2.2	<i>Circuit microfluidique et culture multi-cellulaires.....</i>	<i>121</i>
II.2.3	<i>Neurones Artificiels.....</i>	<i>122</i>
II.2.4	<i>Spike Sorting .....</i>	<i>123</i>
II.3	ETUDES DES RESEAUX BIOLOGIQUES ET DES MALADIES NEUROLOGIQUES .....	124
II.3.1	<i>Etude des maladies neurologiques .....</i>	<i>124</i>
II.3.2	<i>Projet de caractérisations de neurones en boucle fermée en utilisant l'optogénétique .....</i>	<i>126</i>
II.4	CONCLUSION.....	128
<b>III</b>	<b>SYSTEMES NEUROMORPHIQUES AU PROFIT DE L'INTELLIGENCE ARTIFICIELLE..</b>	<b>129</b>
III.1	CONTEXTE .....	129
III.2	SYSTEMES NEUROMORPHIQUES POUR LA ROBOTIQUE .....	130
III.2.1	<i>Robotique classique.....</i>	<i>130</i>
III.2.2	<i>Robotique hybride .....</i>	<i>131</i>
III.3	SYSTEMES NEUROMORPHIQUES POUR LES ENJEUX SOCIOLOGIQUES .....	135
III.3.1	<i>Système neuromorphique biomimétique pour le pattern recognition.....</i>	<i>135</i>
III.3.2	<i>Laboratoire de l'Université de Tokyo pour les systèmes neuromorphiques.....</i>	<i>138</i>
III.4	SYSTEMES NEUROMORPHIQUES POUR L'HOMME AUGMENTE .....	139
III.5	CONCLUSION.....	142

## I INTRODUCTION

Ce chapitre présente les activités de recherche que je souhaite développer lors de ces prochaines années. Deux grands axes sont présentés. Tout d'abord, la conception de systèmes et plateformes neuromorphiques pour l'étude, la caractérisation et la modélisation de réseaux de neurones sains 'in vitro', mais également dans le cadre des maladies neurologiques. Le second axe traite des systèmes neuromorphiques au service des enjeux sociologiques, que ce soient pour la robotique (traditionnelle ou hybride), pour des systèmes de la vie courante (caméra, voiture) ou pour l'homme *augmenté* que je décrirai à la fin de ce chapitre.

Pour chacun de ces axes, j'expose une vision à court-terme (1 à 5 ans), puis à long-terme (plus de 5 ans). Dans la partie court-terme, je décris les différents projets qui sont initiés. Quant aux projets à long-terme, je propose ma vision de l'avenir pour les systèmes neuromorphiques.

## II PLATEFORME NEUROMORPHIQUE BIO-HYBRIDE

### II.1 Contexte

Cet axe de recherche est la suite logique des activités que j'ai pu mener jusque-là. L'objectif est de concevoir des systèmes temps-réel biologique afin de les connecter avec des cellules vivantes pour des applications biomédicales.

Dans la première partie, je vais décrire la plateforme de caractérisation de cellules 'in vitro' que je souhaite développer. Celle-ci est composé bien sûr d'électronique et de réseaux de neurones artificiels mais également de circuits microfluidiques, d'électrodes innovantes et de cultures multicellulaires grâce aux collaborations que j'ai pu créer.

La deuxième partie décrit les différents projets que j'aimerais mener pour la caractérisation des maladies neurologiques en utilisant cette plateforme complète ou une partie de cette plateforme.

Les techniques de caractérisation des réseaux neuronaux biologiques sont un domaine en pleine expansion qui ouvre la voie à des avancées majeures dans notre compréhension des mécanismes régissant le fonctionnement du cerveau et les différentes pathologies pouvant l'affecter. Si les approches 'in vivo' sont indispensables à cette démarche, elles restent cependant limitées par (i) la difficulté à interfacer un système vivant (influence de l'environnement extérieur, limitation des techniques invasives), (ii) les contraintes pratiques

(complexité des protocoles visant à étudier des êtres vivants) et (iii) les questions éthiques (bien-être des animaux, plans expérimentaux sur patients humains). Dans ce contexte, les modèles 'in vitro' offrent une complémentarité et une alternative prometteuse pouvant permettre d'explorer de manière simplifiée différentes hypothèses constituant le fondement de notre compréhension du cerveau. Ces systèmes minimalistes permettent en effet de coupler un grand nombre de techniques de caractérisations (optiques, électriques, chimiques) sur un même support physique, de dupliquer/reproduire de manière simplifiée les systèmes étudiés et de répondre aux questions éthiques en limitant l'utilisation d'animaux comme le préconise actuellement l'Europe. Le développement de systèmes 'in vitro' performants nécessite cependant un effort technologique important dans des domaines variés allant de la microfluidique, la chimie de surface, les systèmes (micro/nano)électroniques et les outils de caractérisation physique.

Les systèmes 'in vitro' constituent des modèles simplifiés des systèmes vivants. Leur principal atout est de permettre une large flexibilité en termes d'échelle de caractérisation:

- Ces approches permettent en effet de travailler au niveau de la cellule individuelle, du petit réseau impliquant quelques cellules élémentaires (de 1 à 1k) ou de réaliser des réseaux à populations denses (1k à 1M).
- Elles offrent différentes échelles de complexité sur la nature des cellules pouvant être explorées allant de systèmes iso-cellulaires, de systèmes multi-cellulaires ou de populations complexes présentant différentes organisations et constituants élémentaires.
- Elles permettent l'utilisation d'un large panel de techniques de caractérisation telles que la mesure de potentiel intra-cellulaire, les mesures de champ local extra-cellulaires, la caractérisation optique jusqu'aux échelles nanométriques.
- De créer des systèmes mimétiques de suppléance fonctionnelle aux différentes échelles.

Cependant, cette flexibilité n'est possible qu'en ayant recours à différentes solutions technologiques dont les échelles doivent être adaptées à la solution recherchée, de la molécule (transport intracellulaire), à la cellule jusqu'au réseau. C'est la complémentarité de ces approches qui permettront d'apporter des solutions technologiques aux neurosciences.

Cette approche est très importante afin de reproduire au maximum le comportement ‘in vivo’ par un système ‘in vitro’. Cela réduira ainsi les expériences sur les animaux et permettra l’élaboration de plateformes de diagnostic ou *lab on chip* sur les maladies neurologiques.

## II.2 Plateforme hybride pour la caractérisation de cellules biologiques

Afin de mieux comprendre les mécanismes et l’influence de certains paramètres neuronaux, une plateforme bio-hybride est nécessaire (Figure 3.1).

L’originalité réside dans la combinaison sur une seule plateforme de : 1) traitement chimique via les canaux microfluidiques, 2) diverses stimulations électriques, via les neurones artificiels (électroniques, ou microfluidiques), 3) électrodes indépendantes permettant la stimulation ou l’enregistrement des cellules, 4) plateforme transparente de même que les électrodes permettant une analyse optique précise utilisant un microscope inversé.

L’utilisation de cette plateforme doit permettre le développement de nouvelles générations de neuroprothèses et d’améliorer le traitement des maladies neurodégénératives (myopathie, sclérose latérale amyotrophique (SLA)). Des avancées en ingénierie neuromorphique (réseau de neurones artificiels) et en *drug-screening* (traitement chimique) sont également possibles en utilisant ce système. Comprendre les mécanismes d’un petit réseau (dizaines-centaines) de neurones biologiques et étudier la corrélation avec les réseaux plus conséquents (milliers-millions) permettront des avancées importantes pour les neurosciences. Cette plateforme est en cours de développement avec l’Université de Tokyo au Japon (notamment les Pr. Agnès Tixier-Mita et Pr. Yoshiho Ikeuchi) ainsi que le laboratoire LAAS à Toulouse avec le CR1 CNRS Guilhem Larrieu.

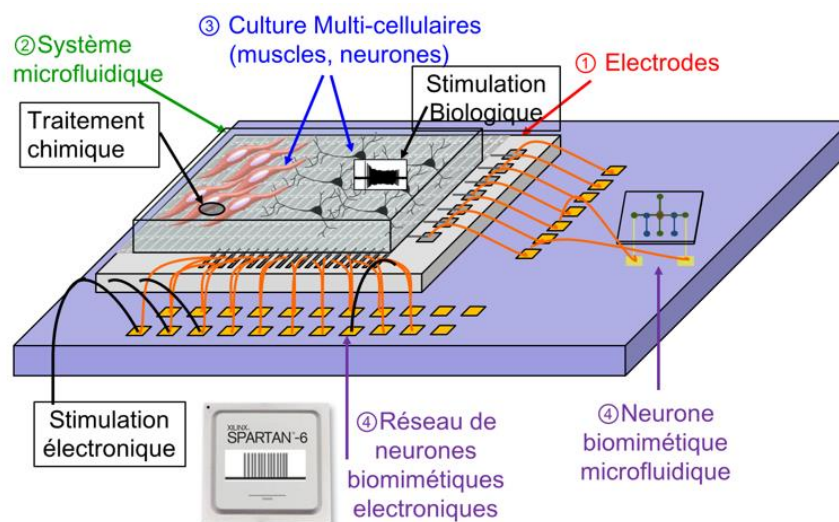


Figure 3.1. Présentation de la plateforme bio-hybride

### II.2.1 Electrodes

Les stimulations, qu'elles soient chimiques ou électriques, engendrent des modifications dans le comportement des cellules observées (neurones, cellules musculaires). La réponse à ces stimulations sera observée et mesurée via les enregistrements sur les électrodes transparentes et observées optiquement via un microscope inversé. Pour les cellules musculaires, une simple observation de la contraction sera effectuée. Pour les neurones, des sondes fluorescentes seront utilisées pour observer l'activité neuronale, en particulier l'activité des ions calcium.

Trois technologies sont étudiées :

- Electrodes ITO (oxyde d'indium-étain) pour l'enregistrement/stimulation extracellulaire
- Matrice de TFTs (Thin FET Transistors) transparents pour l'enregistrement/stimulation extracellulaire [TIXI 2016] (Figure 3.2)
- Nanotube de carbone pour l'enregistrement/stimulation intracellulaire [GUER 2016]

L'utilisation des électrodes ITO est la voie à court-terme car facile à mettre en place. Ce sont les électrodes « standards » transparentes que nous retrouvons dans la plupart des MEA (Micro Electrode Array) commerciaux. L'Université de Tokyo, grâce à la collaboration avec la Pr. Agnès Tixier-Mita, nous fournit ces électrodes. L'inconvénient de cette technologie est le bruit important qui est enregistré et la faible densité d'électrodes (en général, un MEA basique possède une surface de  $1\text{mm}^2$  avec 64 électrodes).

L'utilisation des TFTs transparents [TIXI 2016] est plus originale et beaucoup plus efficace. Les substrats TFT, utilisés dans ce projet, ont des électrodes 4 fois plus denses que les MEAs et une surface d'utilisation 100 fois plus grandes que les MEAs et les technologies CMOS (qui sont de plus non transparentes). L'utilisation des TFTs ouvrent de nouvelles investigations sur les tissus neuromusculaires, à travers les interactions optiques et électriques. Ces microélectrodes transparentes haute densité couvrant une grande surface (plusieurs  $\text{cm}^2$ ) sont contrôlables individuellement pour de l'enregistrement ou de la stimulation.

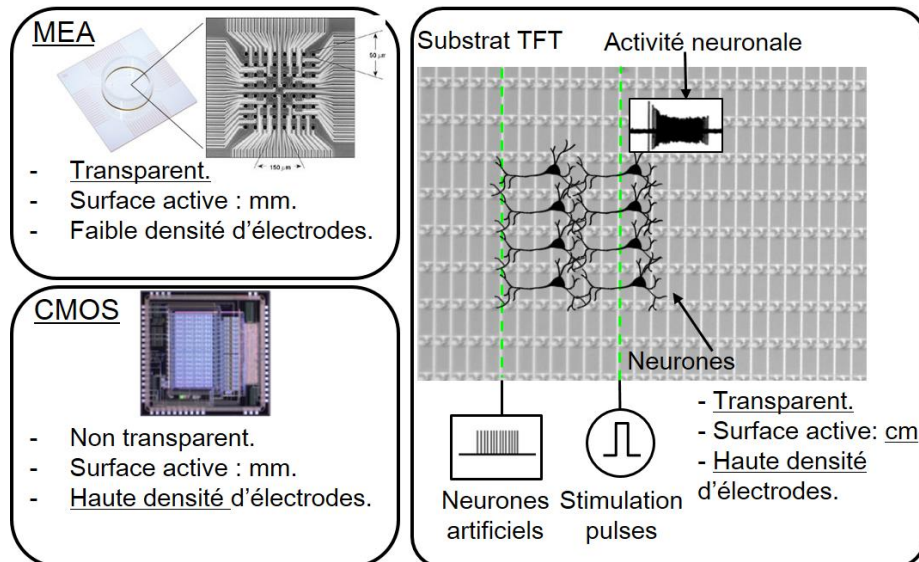


Figure 3.2. Comparaison des systèmes à base de MEA, CMOS et TFT

Cette partie est étudiée et développée par Pr. Agnès Tixier-Mita. Nous superviserons ensemble à partir d'Avril 2017 jusqu'à fin Juin 2017, un étudiant qui travaillera sur la caractérisation électrique de cette plateforme. Egalement, avec l'aide d'un technicien de l'Université de Bordeaux, Damien Blanchard, nous avons conçu des cartes dédiées à cette matrice d'électrodes qui sont utilisées par la Pr. Agnès Tixier-Mita pour automatiser la sélection et le *screening* de chaque électrode, que ce soit pour la stimulation ou l'enregistrement.

Enfin, Guilhem Larrieu, CR1 CNRS au laboratoire LAAS à Toulouse, développe un système d'interface nanofil/neurone (Figure 3.3) pour la mesure intracellulaire de l'activité de neurones individuels. Ce système est en mesure de générer des réseaux neuronaux stables et de manière viable sur une surface structurée afin d'être capable de localiser le corps des neurones et leurs axones sur les sites de réseaux de nanofils verticaux et de déclencher l'activité neuronale par électrostimulations.

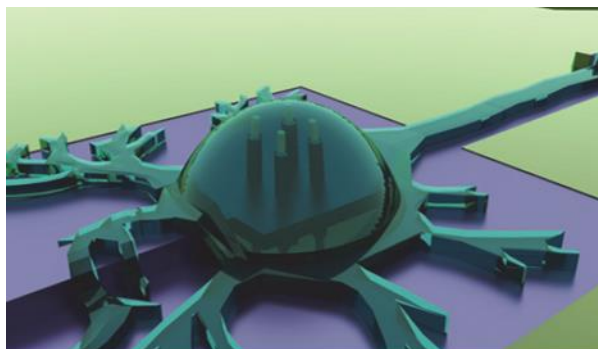


Figure 3.3. Illustration schématique des dispositifs à nano-fils pour l'activité neuronale [LARR 2016]

### II.2.2 Circuit microfluidique et culture multi-cellulaires

Pour concevoir des co-cultures cellulaires ou multicellulaires, des circuits microfluidiques sont nécessaires. Pour étudier les mécanismes neuronaux, enregistrer les signaux au niveau du soma mais également au niveau de l'axone est important. Pour cela, un circuit microfluidique pour guider les axones des neurones via des canaux microfluidiques de faible hauteur est développé [YAMA 2016], [RENA 2016]. La structure de la partie microfluidique est basée sur des micro-chambres, micro-canaux et sub-micro canaux (Figure 3.4). Cette partie est étudiée et développée par Pr. Teruo Fujii et Pr. Yoshiho Ikeuchi de l'Université de Tokyo.

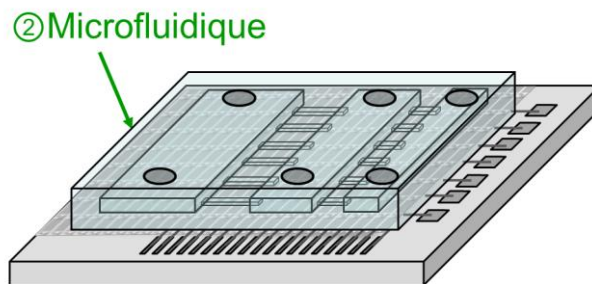


Figure 3.4. Schéma de la partie microfluidique de la plateforme pour des co-cultures.

Par exemple, un système biologique qui sera étudié est l'interaction neurones/cellules musculaires (Figure 3.5). Les cellules pour les neurones-like seront des PC12 pour les premiers tests avant d'utiliser des neurones de rats et autres, et des C2C12 pour les cellules musculaires. Cette partie sera étudiée et développée par Pr. Yoshiho Ikeuchi de l'Université de Tokyo.

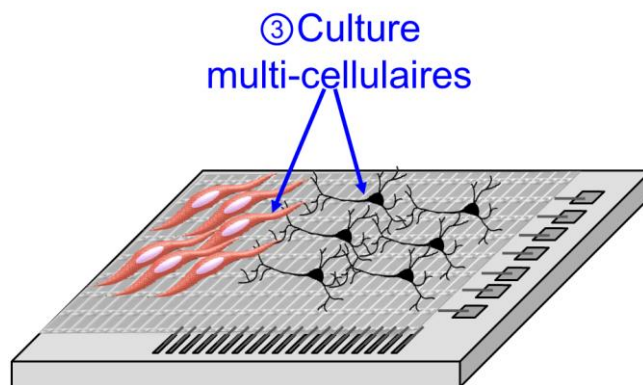


Figure 3.5. Schéma de la partie culture cellulaire de la plateforme.

Nous superviserons ensemble à partir d'Avril 2017 jusqu'à fin Juin 2017, un étudiant qui travaillera sur le filtrage, amplification et enregistrement de signaux neuronaux au niveau du soma et de l'axone en utilisant le circuit microfluidique présenté.



### II.2.3 Neurones Artificiels

Cette partie est celle qui est le plus en lien avec mes activités de recherche précédentes et est un point primordial de la plateforme. En conséquence, mon objectif est de développer une plateforme de neurones artificiels modulables, où le choix du modèle de neurones, synapses peut être effectué, ainsi que les options de plasticité courte STDP ou longue LTDP, de délai axonal, de bruit synaptique, de connectivité, etc. Le neurone microfluidique présenté dans le chapitre 2 est aussi une alternative selon l'application voulue.

		Configurations possibles		
Modèle de Neurone	Izhikevich	Touboul	Hodgkin-Huxley	
Bruit	Gaussien		Synaptique (OU)	
Délai axonal	Oui		Non	
Astrocytes	Oui		Non	
Plasticité synaptique STDP	Oui		Non	
Plasticité réseau LTDP	Non		Oui	

Figure 3.6. Exemple de choix de configuration pour cette plateforme modulable de réseaux de neurones artificiels.

Les étapes à court terme sont :

- Reproduire des structures de réseaux de neurones multicouches avec une connectivité différente à l'interface de chaque couche et à l'intérieur d'une couche. L'objectif est de reproduire les structures biologiques pyramidales.
- Ajout de la plasticité réseau. Un étudiant, Manuel Blanco, en Master 2 Electronique de l'Université du Pays Basque, est actuellement en stage pour implémenter la plasticité réseau LTDP.
- Ajout de la synapse tripartite avec les astrocytes [NAZA 2015]
- Ajout du modèle Hodgkin-Huxley. Nous encadrons avec Sylvain Saïghi depuis le 1<sup>er</sup> Octobre 2016, Farad Khoystatee, qui effectue son doctorat à l'Université de

Bordeaux. Son sujet de thèse porte sur l'implémentation sur FPGA du modèle Hodgkin Huxley afin d'étudier les maladies neurologiques (Figure 3.7).

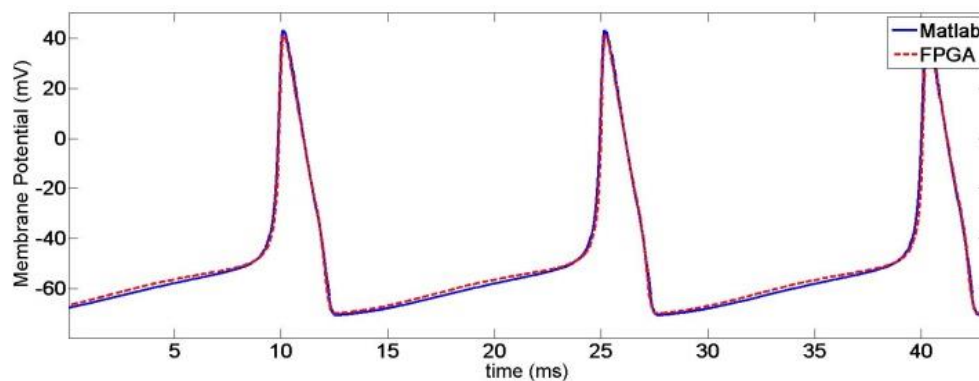


Figure 3.7. Première implémentation du modèle HH sur FPGA

L'objectif principal de cette partie est dans la continuité de mon chapitre 2, à savoir de développer des réseaux de neurones biomimétiques embarqués afin d'effectuer des expériences bio-hybrides temps réel en boucle fermée. Ces réseaux permettent soit de générer des stimulations biomimétiques (fréquence, forme et *pattern* biomimétiques) soit d'effectuer des *bridges* ou des remplacements de réseaux de neurones déficients. Une autre possibilité qui sera davantage détaillée dans le paragraphe suivant est la modélisation et l'implémentation de neurones malades dans le réseau artificiel. Ceci permettra d'étudier l'influence d'un ou plusieurs neurones malades dans un réseau sain.

#### II.2.4 *Spike Sorting*

L'ajout d'un module *Spike Sorting* [REY 2015] est intéressant pour cette plateforme afin de classer les activités. Lors de mon post-doctorat en 2008 au CEA LETI à Grenoble, nous avons développé un outil de traitement et de classification de signaux neuronaux en temps réel [BECH 2011] (Figure 3.8). La conception et la validation des modules se sont faites sur la base de développement de fonctions écrites en VHDL, synthétisées sur FPGA, implémentées sur une carte électronique d'acquisition et de traitement. Cette carte a été intégrée à la plateforme d'acquisition complète et testée sur des applications concrètes en liaison avec des biologistes, à partir de signaux simulés ou à partir de signaux réels. La figure suivante représente la chaîne de traitement embarqué.

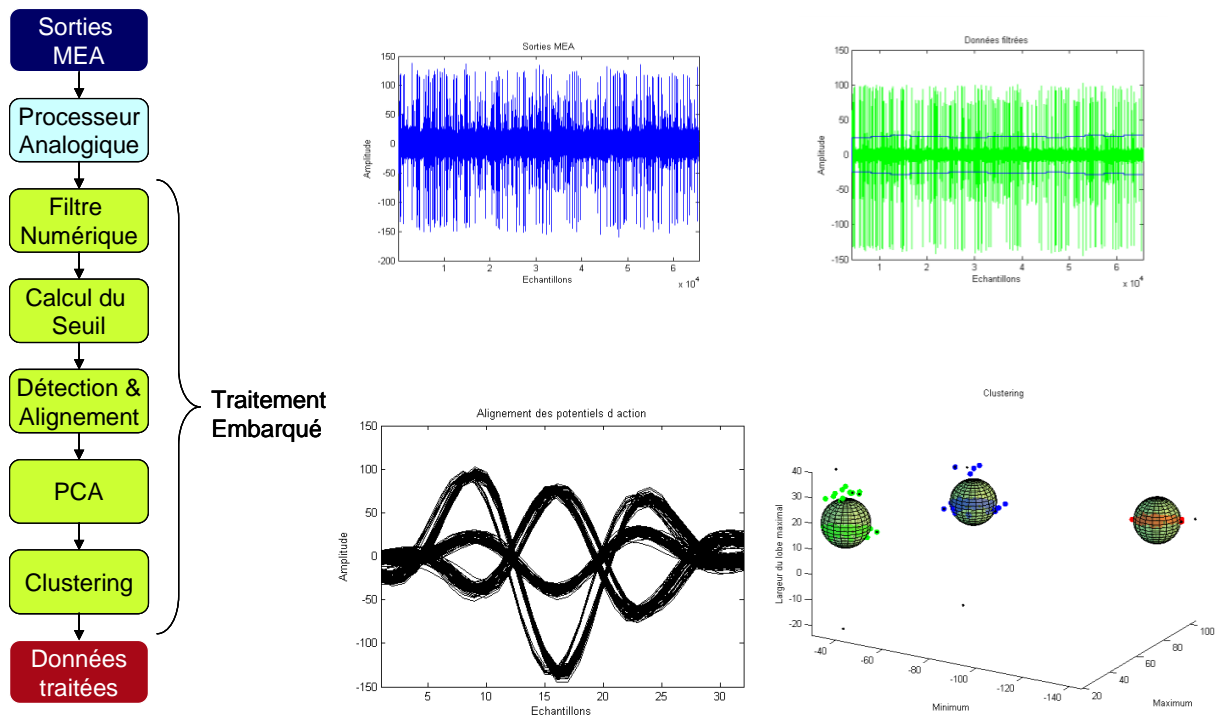


Figure 3.8. Représentation de la chaîne de traitement embarqué des signaux neuronaux. Le traitement embarqué a été implémenté sur une carte FPGA.

Cette chaîne de traitement est complètement implantable sur un ASIC et respecte les contraintes de consommation et puissance pour l'intégration sur l'homme. Nous pouvons en temps réel détecter et classer le neurone qui a réagi. Ce module peut donc être intéressant notamment pour les expériences hybrides en boucle fermée afin de stimuler les neurones voulus suivant le *pattern* reconnu.

Ce module de *Spike Sorting* pourrait également être mis en œuvre dans le cadre du 2<sup>ème</sup> axe de recherche décrit dans ce chapitre au niveau du *Pattern Recognition* appliqué à une électrode. La chaîne de traitement serait alors considérablement raccourcie et donc la consommation diminuerait également.

### II.3 Etudes des réseaux biologiques et des maladies neurologiques

L'utilisation complète ou par modules de la plateforme précédemment décrite, permet plusieurs applications dans le biomédical.

#### II.3.1 Etude des maladies neurologiques

En collaboration avec l'Université de Tokyo et notamment le Pr. Yoshiho Ikeuchi et le Pr. Teruo Fujii, nous développons un projet sur l'étude des maladies neurologiques, en particulier sur la TSC (Sclérose tubéreuse de Bourneville) [MEJI 2013] et sur la SLA (Sclérose latérale amyotrophique).

Ce projet propose de nouvelles approches pour l'investigation de systèmes biologiques complexes comme un système couplant des neurones et des cellules musculaires (Figure 3.9). L'idée principale est de reproduire un système 'in vivo' sur une plateforme afin de simplifier ce modèle et d'avoir un meilleur contrôle des paramètres. Une culture multicellulaire (neurones et cellules musculaires), des stimulations biomimétiques électriques via un réseau de neurones artificiels et une modélisation, implémentation du neurone 'malade' seront développées dans ce projet exploratoire.

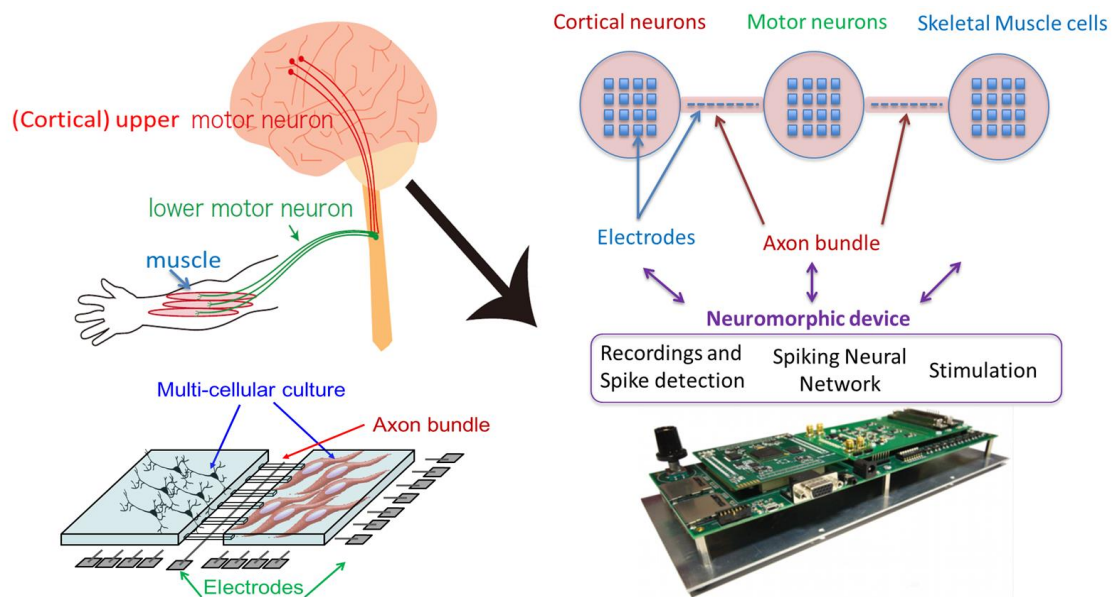


Figure 3.9. Représentation schématique du projet

Le module de circuit microfluidique de la plateforme décrite en II.2 est utilisé pour effectuer des cultures multicellulaires (neurones corticaux, neurones moteurs et cellules musculaires). Entre chaque culture, seuls les axones peuvent se développer. Des électrodes sont placées au centre des cultures mais également le long des axones.

L'objectif est de développer sur cette plateforme des cultures de neurones sains, et des cultures de neurones 'malades' et d'enregistrer les différents comportements des neurones et la propagation des potentiels d'action. En analysant ces données, nous pourrions modéliser la forme du potentiel d'action du neurone malade et sa courbe  $f(I)$  (fréquence selon la stimulation). Pour la partie modélisation, nous sommes en train d'implémenter le modèle Hodgkin-Huxley sur FPGA afin de reproduire du mieux possible la forme du potentiel d'action du neurone malade. Le Pr. Yoshiho Ikeuchi a émis plusieurs hypothèses concernant les maladies TSC et SLA, nous les testerons sur nos neurones artificiels et les comparerons avec les cultures vivantes. La méthodologie est décrite sur la figure 3.10.

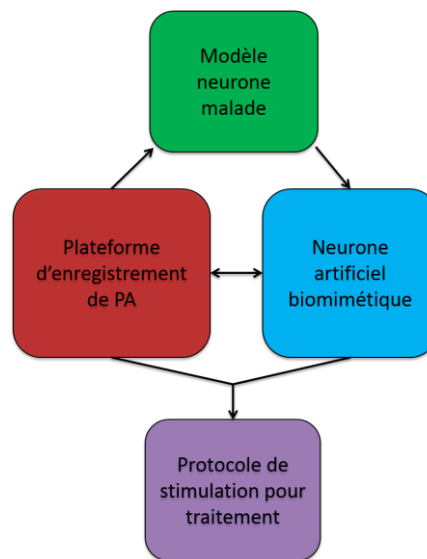


Figure 3.10. Méthodologie d'expérimentation

Afin d'étudier au mieux le potentiel d'action des neurones, Guilhem Larrieu du LAAS à Toulouse, développe un système d'enregistrement/stimulation précédemment décrit. Ce système d'orientation de neurones vivants (40 neurones) avec des électrodes intracellulaires positionnées sur plusieurs endroits du neurone permettra d'obtenir des données précises. La modélisation de la réponse de ce réseau et de chaque potentiel d'action suivant la localisation, sera effectuée, puis une comparaison entre les données de potentiel d'action sain ou malade sera étudiée.

A plus long terme, une fois que le 'petit' réseau sera bien établi et caractérisé, nous envisageons d'étendre ce travail et d'analyser les corrélations entre les 'petits' (dizaines de neurones) et les 'grands' (milliers de neurones) réseaux. Ces corrélations seront développées en utilisant des méthodes électriques et des méthodes optiques sur des réseaux sains / malades et sur des populations neuronales à différentes échelles (1 à 10 / 100 à 1k). Ce travail sera effectué en collaboration avec Thibault Honegger, CR CNRS au CEA LETI à Grenoble.

### II.3.2 Projet de caractérisations de neurones en boucle fermée en utilisant l'optogénétique

Ce projet est en collaboration avec Paolo Bonifazi, chercheur à l'Université du Pays Basque, Joe Mosbacher chercheur à l'Université de Tel Aviv et Filippo Grassia, Maître de Conférences de l'Université de Picardie.

Nous souhaitons effectuer des expériences bio-hybrides en boucle fermée en utilisant l'optogénétique pour la partie stimulation et un bloc de reconnaissances de *patterns* pour

fermer la boucle et modifier le Spiking Neural Network (SNN) utilisé (Figure 3.11). L'optogénétique est une méthode permettant de rendre des neurones sensibles à la lumière en combinant le génie génétique et optique.

Ce système serait utilisé pour la caractérisation des neurones sains et déficients afin de détecter les différences de comportements mais également étudier les stimulations qui pourrait réadapter le réseau biologique déficient en un réseau sain.

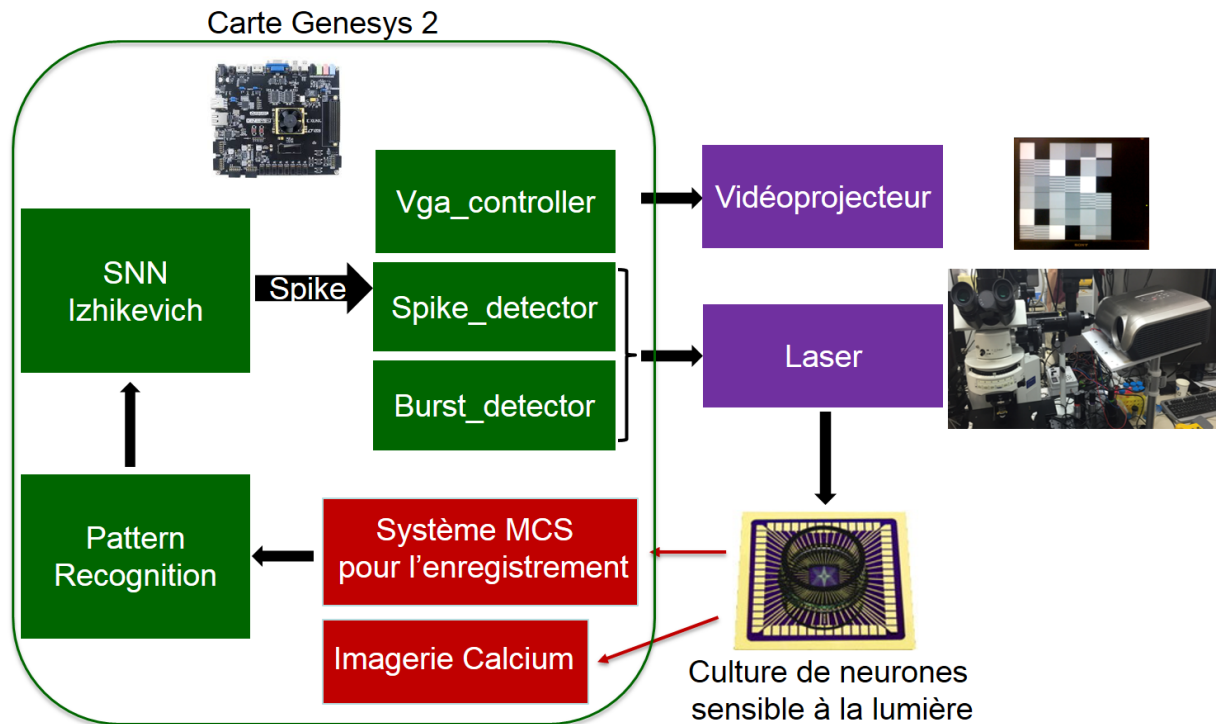


Figure 3.11. Projet de boucle fermée utilisant l'optogénétique pour la stimulation

Nos collègues Paolo Bonifazi et Joe Mosbacher ont créé un système de stimulation optogénétique à partir d'un vidéoprojecteur standard. La lampe a été remplacée par un système de lasers et miroirs afin d'envoyer une stimulation laser sur un ou plusieurs pixels de l'image reçu par le vidéoprojecteur.

Un réseau de neurones artificiels biomimétiques contrôle les stimulations optiques. Dès qu'un ou plusieurs neurones artificiels sont actifs, nous envoyons une image qui représente l'emplacement du neurone actif, au vidéoprojecteur. Cette image est utilisée par le vidéoprojecteur modifié afin d'envoyer une impulsion laser sur la culture de neurones dans la zone voulue. Les neurones biologiques ont reçu un virus afin de les rendre sensibles à la lumière. Ainsi à chaque stimulation laser, les neurones biologiques répondent par une activité Calcium et électrique. Nous enregistrons les deux activités et nous pouvons ainsi faire des corrélations et enlever facilement les artefacts produits par la stimulation.

Pour fermer la boucle, avec Filippo Grassia nous implémentons un système de reconnaissance de *patterns* en temps réel. Cet outil nous servira pour reconnaître le comportement et la dynamique du réseau de neurones biologiques. Ainsi en effectuant plusieurs caractérisations d'un réseau 'sain', puis d'un réseau 'malade', nous pourrons établir les différences de comportements et étudier les stimulations à envoyer pour rétablir la dynamique d'origine.

#### ***II.4 Conclusion***

Le développement de cette plateforme 'in vitro' pour les expériences bio-hybrides ouvre de nombreuses voies de recherches notamment dans l'étude des maladies neurologiques. Bien que mes travaux de recherche résident principalement dans le développement des modules de réseaux de neurones artificiels biomimétiques, mes connaissances en microfluidique, conception d'électrodes et culture de cellules que j'ai acquise lors de mes post-doctorats et de ma délégation CNRS à Tokyo, me permettent de coordonner la conception de ce système complexe et pluridisciplinaire.

Le système de neurones biomimétiques pourrait également être utilisé dans le cadre de projet 'in vivo'. Un projet H2020 a été déposé en 2016, avec pour coordinatrice Michela Chiappalone de l'IIT en Italie, sur l'étude et le traitement de l'AVC sur les rongeurs et sur l'humain. Ce projet n'a pas été retenu par l'Europe. Cependant cette activité mérite d'être poussée et explorée.

J'ai également débuté une collaboration avec Andrew Jackson de l'Université de Newcastle sur l'utilisation de systèmes neuromorphiques pour améliorer la gestion des stimulations entre le cerveau et les muscles du primate après une lésion de la moelle épinière [JACK 2016], [CAPO 2016] (Figure 3.12).

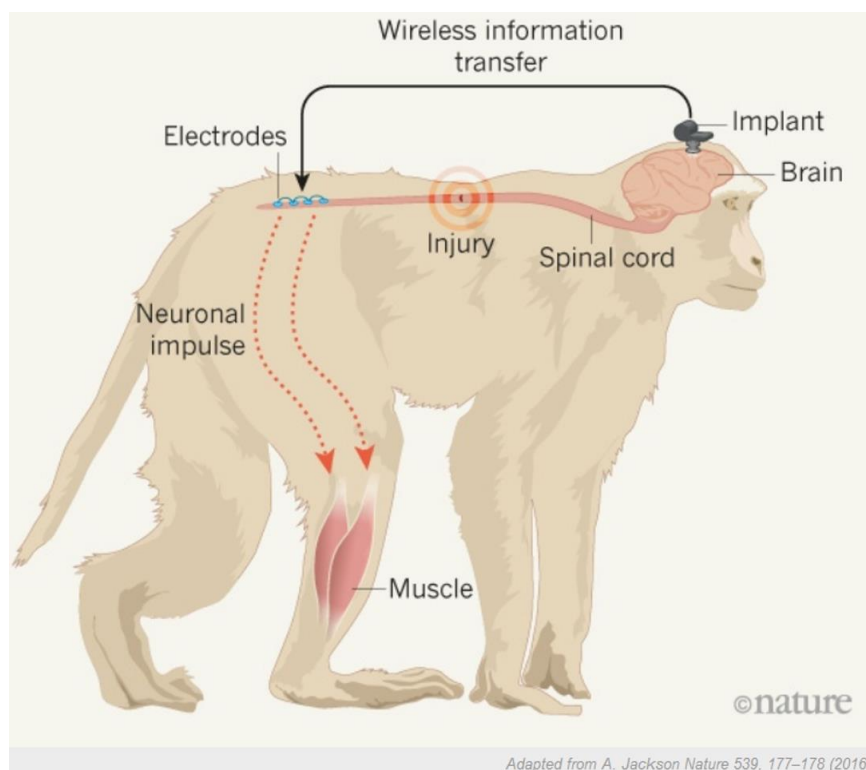


Figure 3.12. Figure de principe d'une neuroprothèse pour la moelle épinière [JACK 2016]

### III SYSTEMES NEUROMORPHIQUES AU PROFIT DE L'INTELLIGENCE ARTIFICIELLE

#### III.1 Contexte

Ce deuxième axe de recherche porte sur l'exploitation des systèmes neuromorphiques pour améliorer, en termes de consommation, surface et biomimétisme, l'intelligence artificielle. Les applications sont notamment pour des tâches de calculs, reconnaissances, etc. dédiées à la vie courante ou à la robotique. Une application à long terme serait l'homme *augmenté* qui sera défini dans la dernière partie de ce chapitre.

J'ai commencé à étudier cet axe de recherche récemment (2016) mais des projets sont déjà en cours de développement, notamment avec l'Université de Tokyo. A partir d'Avril 2017 jusqu'à Juin 2019, je vais travailler dans le laboratoire *Brain-Morphic AI to Resolve Social Issues* en tant qu'Associate Professor de l'Université de Tokyo. Le but des travaux de ce laboratoire est de concevoir des systèmes neuromorphiques qui permettent d'obtenir une très haute performance de traitement de l'information avec une faible consommation d'énergie. Selon notamment l'ITRS 2015 [ITRS 2015], les systèmes neuromorphiques sont l'avenir par rapport aux machines de Von Neumann actuelles (figure 3.13).



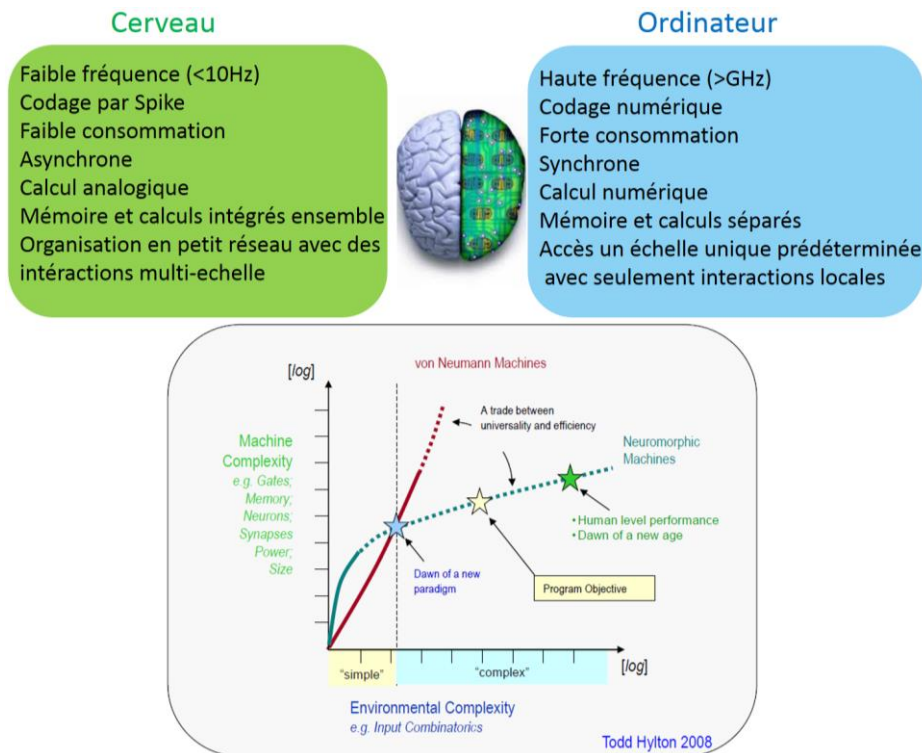


Figure 3.13. Comparaison des caractéristiques du cerveau par rapport à l’ordinateur actuel.

### III.2 Systèmes neuromorphiques pour la robotique

#### III.2.1 Robotique classique

Comme nous l’avons vu au chapitre 2, nous avons étudié les systèmes neuromorphiques pour la locomotion avec l’implémentation de CPG biomimétiques. Cette activité intéresse plusieurs personnes dont le Pr. Auke Ijspeert de l’EPFL Zurich et le Pr. Teruo Fujii de l’Université de Tokyo.

Nous développons un projet commun avec le Pr. Fujii sur un robot microfluidique. Un système microfluidique en PDMS (Polydimethylsiloxane) est utilisé en utilisant des pompes EOP (ElectroOsmotic Pump). Selon la pression envoyée (entre 100kPa et 200kPa) dans les micro-canaux, le PDMS se déforme et permet le mouvement de ses membres souples. Le système de pompes sera contrôlé par un réseau de neurones artificiels afin de développer un mouvement.

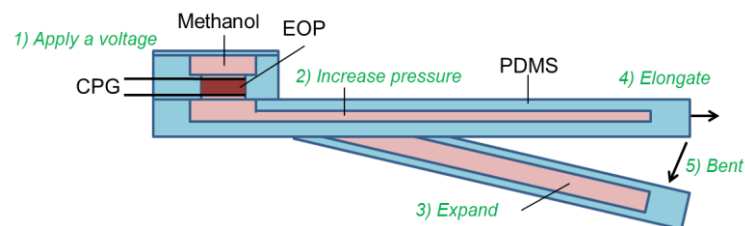


Figure 3.14. Différentes étapes pour la création du mouvement du système en PDMS en utilisant une pompe EOP

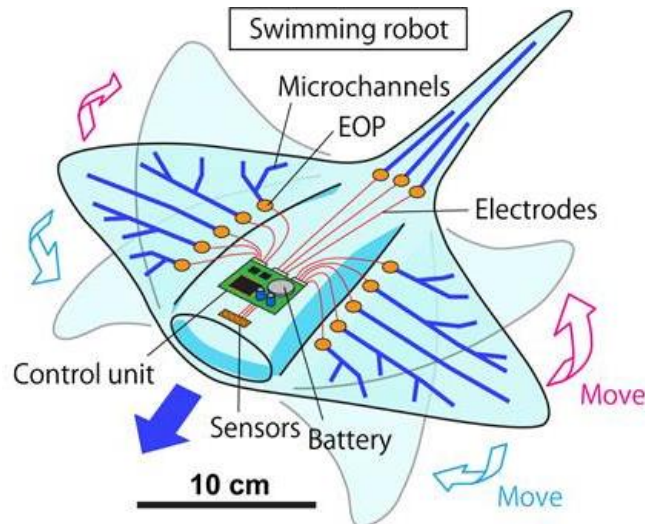


Figure 3.15. Vue du robot microfluidique final pour reproduire la locomotion d'une raie.

La collaboration avec le Pr. Auke Ijspeert a débuté depuis peu, et il serait intéressant d'utiliser notre système de CPGs biomimétiques dont nous pouvons mettre en parallèle 240 CPGs (ce qui est l'équivalent de la locomotion de la salamandre) et de l'intégrer dans les divers robots qu'a conçus le Pr. Ijspeert [IJSP 2014].

### III.2.2 Robotique hybride

Un des projets que j'aimerais explorer concerne la robotique hybride. La partie « intelligente » serait définie par un système neuromorphique alors que la partie capteurs et actionneurs seraient vivante.

A l'inverse de la robotique hybride actuelle qui utilise des cellules vivantes pour contrôler un robot [PARK 2016], ce système bio-hybride permettrait de contrôler la dynamique d'un réseau biologique qui gérerait des capteurs et actionneurs biologiques.

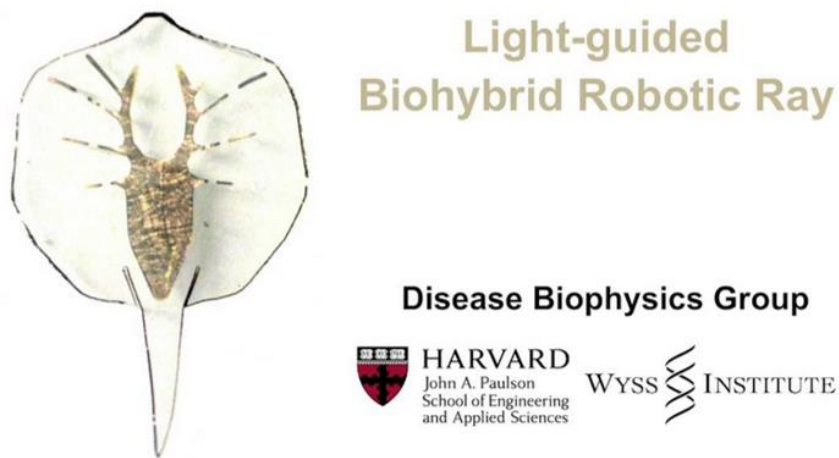


Figure 3.16. Robot bio-hybride de [PARK 2016]

La figure 3.17 propose un descriptif de ce robot bio-hybride contrôlé non pas par un processus biologique comme le robot précédent (Figure 3.16) mais à partir d'un SNN biomimétique. Le SNN contrôlerait la dynamique du réseau de neurones biologiques via une communication bidirectionnelle. Les neurones biologiques contrôleraient eux, les cellules musculaires via un circuit microfluidique. Les cellules musculaires par leurs contractions physiques établiraient un mouvement.

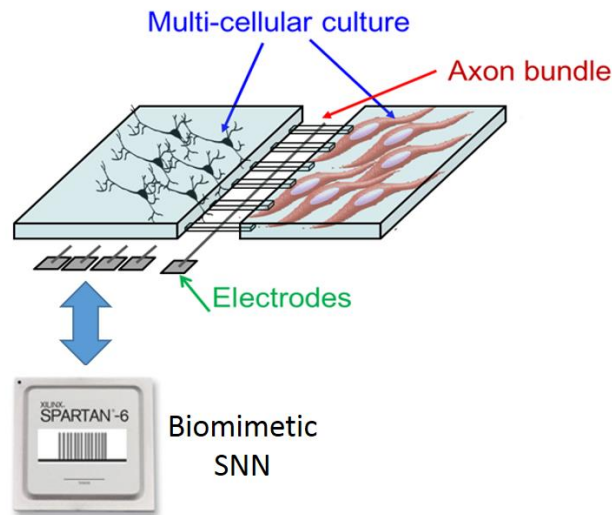


Figure 3.17. Description schématique de ce robot bio-hybride

Nous avons déjà procédé en 2016 à quelques expériences préliminaires pour contrôler la dynamique d'un réseau de neurones biologiques. Ces expériences ont été menées à l'IIT à Gênes en Italie avec la Pr. Michela Chiappalone.

L'élément biologique utilisé dans ces expériences est constitué de neurones corticaux de rats cultivés sur des MEAs 60 électrodes. Les cultures ont été préparées comme décrit dans [FREG 2012]. Nous avons utilisé le système de préamplificateurs, et filtrages de chez MultiChannel System (MCS). La stimulation a été effectuée via le stimulateur commercial STG4002 de chez MCS. La détection et l'enregistrement des signaux neuronaux sont traités par le système Multimed de l'équipe EliBio de l'Université de Bordeaux.

Nous avons implémenté deux CPGs biomimétiques (les mêmes que ceux décrits dans le chapitre 2), un qui possède une période moyenne de 6,8s et l'autre à 2,6s. La figure 3.18 décrit l'activité de ces 2 CPGs.

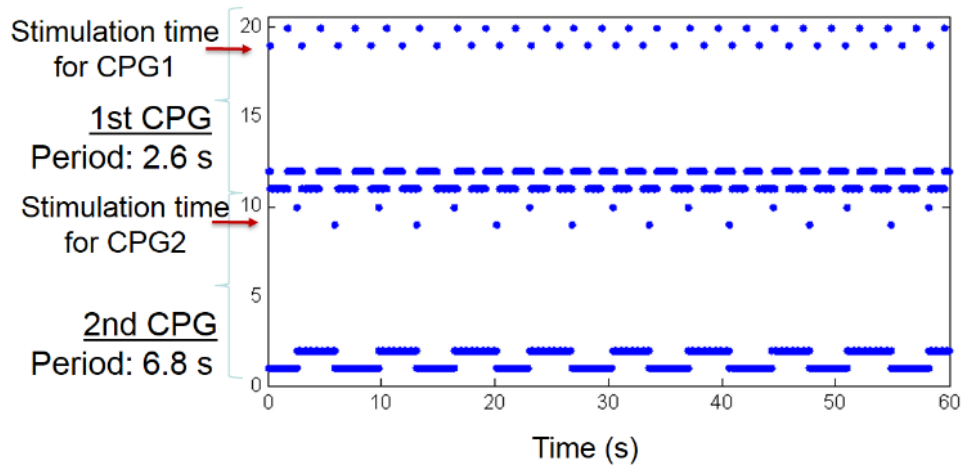


Figure 3.18. Description de l'activité des deux CPGs biomimétiques et des deux *patterns* de stimulations (N9-N10 et N19-N20). L'axe des ordonnées représente le numéro des neurones.

Nous avons d'abord effectué une expérience bio-hybride boucle ouverte : du réseau biologique vers l'artificiel. Lorsque le réseau biologique (BNN) émet un *burst* réseau, une stimulation inhibitrice est envoyée aux deux CPGs biomimétiques. Nous observons sur la figure 3.19 que l'activité des CPGs est alors stoppée pendant quelques secondes à chaque *burst* du réseau biologique avant de retrouver son activité initiale.

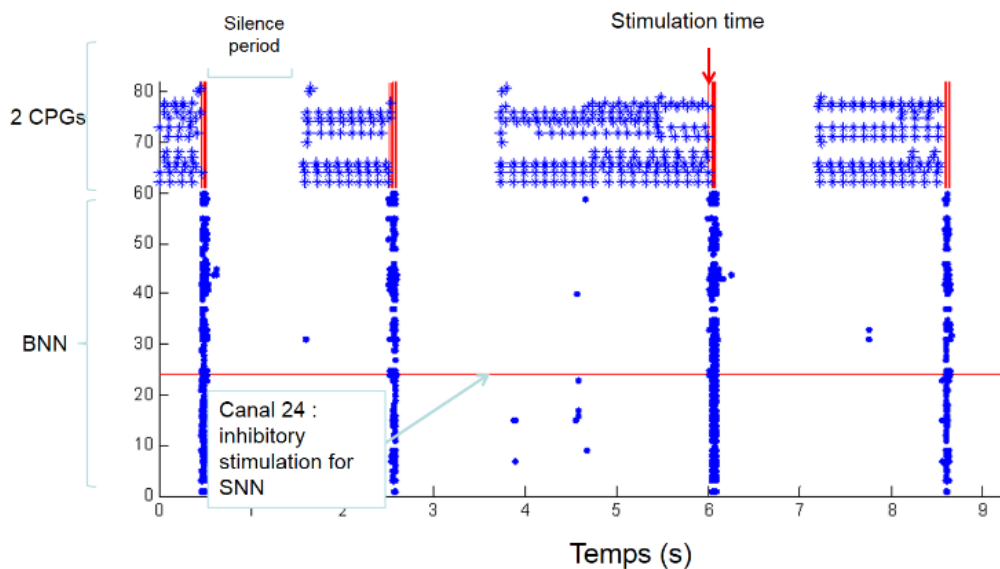


Figure 3.19. Expérience bio-hybride en boucle ouverte. Le réseau biologique (électrode 1 à 60) envoie une stimulation inhibitrice aux CPGs biomimétiques (N61-N80) lorsqu'un *burst* du réseau biologique apparaît. L'axe des ordonnées représente le numéro des neurones (61 à 80) ou des canaux pour les électrodes (1 à 60).

Nous avons ensuite effectué des expériences bio-hybrides en boucle fermée. La procédure est la même que pour la boucle ouverte, mais pour fermer la boucle, à chaque début d'activité du CPG biomimétique, nous envoyons une stimulation excitatrice au réseau biologique.

Le canal 24 qui correspond à la 24<sup>ème</sup> électrode du MEA envoie une inhibition aux CPGs. Le neurone artificiel 79 émet lui une stimulation excitatrice au réseau biologique lorsqu'il émet un potentiel d'action. Le neurone 79 des figures 3.19 et 3.20 correspond au neurone 19 de la figure 3.18.

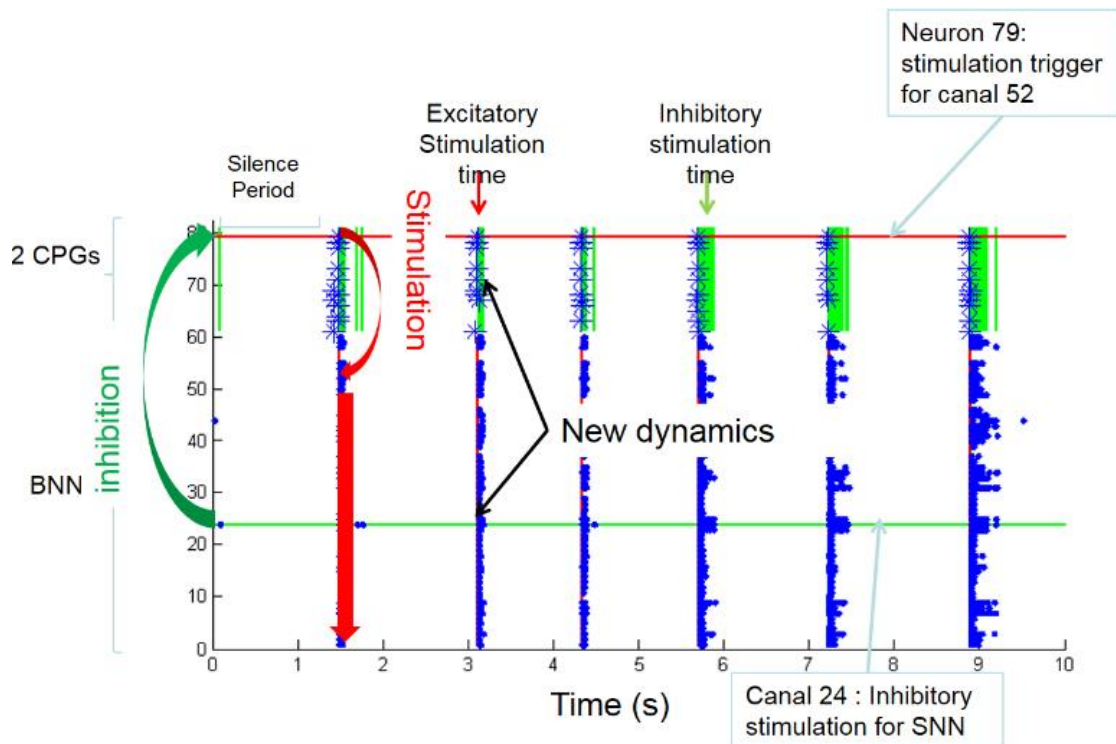


Figure 3.20. Expérience bio-hybride en boucle fermée. Le réseau biologique envoie une stimulation inhibitrice aux CPGs biomimétiques lors d'un *burst* du réseau. Le CPG envoie une stimulation excitatrice lorsque son activité démarre.

La figure 3.20 décrit un résultat très intéressant. En effet, nous remarquons que le réseau biologique et le CPG artificiel convergent en une dynamique commune qui est périodique. Et cette activité diffère des activités initiales de chaque système. Selon la force de stimulation qu'elle soit inhibitrice ou excitatrice, la fréquence des CPGs et l'activité spontanée du réseau biologique, nous pouvons modifier la période de cette nouvelle activité.

Il serait maintenant intéressant de créer ce système complet robotique bio-hybride permettant le contrôle de la partie réseau de neurones qui actionnerait des cellules musculaires biologiques.

### *III.3 Systèmes neuromorphiques pour les enjeux sociologiques*

Les systèmes neuromorphiques reproduisent le fonctionnement du système nerveux. Celui-ci réalise un traitement d'information robuste, autonome et économe en énergie par une architecture hautement parallèle. Le système neuromorphique est donc un candidat à la prochaine génération de système informatique pour le traitement de l'information grâce à une architecture parallèle et une faible consommation. La plupart des réseaux de neurones utilisés pour le traitement de l'information utilisent des modèles de neurones simples, avec des potentiels d'action uniformes (souvent binaires). Ils sont efficaces mais demandent, soit beaucoup de couches de neurones (pour les perceptrons), ou bien ils sont gourmand en ressources. L'utilisation de systèmes neuromorphiques biomimétiques plus complexes permettrait d'obtenir des résultats similaires tout en utilisant moins d'énergie mais également d'obtenir des traitements plus performants pour certaines applications.

Les neurosciences suggèrent, à partir de données biologiques, que la forme du potentiel d'action et le bruit synaptique joueraient un rôle important dans le traitement de l'information dans le cerveau. Dans ce cas, les modèles de neurones simples ne permettraient pas de reproduire correctement le cerveau. Seul un système neuromorphique biomimétique peut reproduire ce comportement.

#### III.3.1 Système neuromorphique biomimétique pour le *pattern recognition*

Les systèmes neuromorphiques biomimétiques ont un avenir certain pour toutes les tâches de traitement de l'information. Usuellement, elles sont traitées par des réseaux de neurones simples multicouches comme le perceptron. Cependant, les réseaux à neurones complexes peuvent effectuer ces mêmes traitements tout en utilisant moins d'itérations et/ou moins de consommation.

J'explore cette nouvelle voie depuis Septembre 2016, notamment avec Manuel Blanco qui est Master 2 à l'Université du Pays Basque à San Sébastian et qui effectue son stage au laboratoire IMS à Bordeaux.

Nous utilisons comme base de travail, le travail de Timothée Masquelier [MASQ 2009], [KHER 2016] qui propose une méthode de reconnaissance de forme à partir de neurones Leaky Integrate and Fire (LIF) [GERS 2002] et de STDP à long terme et dont les formes à reconnaître sont des successions de coïncidences de potentiels d'action à l'intérieur d'une rafale de potentiels d'action aléatoires (Figure 3.21).



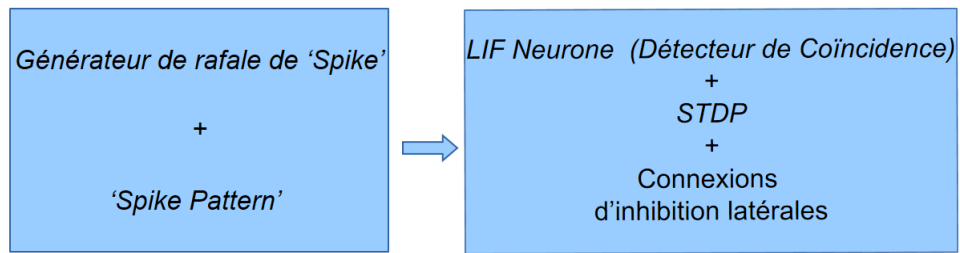


Figure 3.21. Méthodologie à une couche de reconnaissance de formes à base de neurones LIF et de STDP

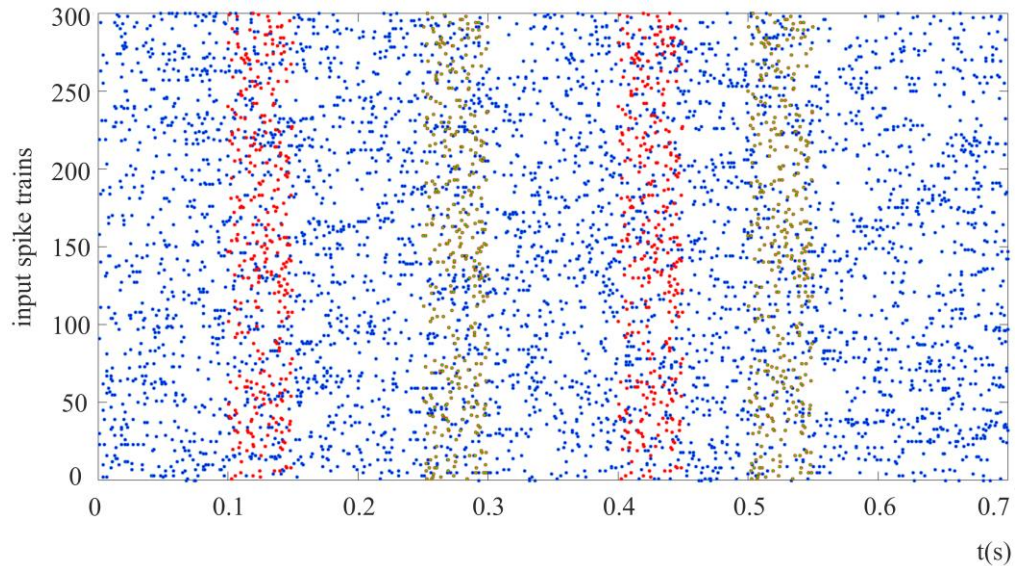


Figure 3.22. Exemple de successions de potentiels d'action de 300 neurones afférents dont deux patterns sont inclus (rouge et verte).

L'algorithme de STDP et les connexions inhibitrices latérales permettent aux neurones LIF de déclencher un potentiel d'action uniquement quand un des patterns apparaît. La figure 3.23 montre la détection des 2 patterns avec 2 neurones différents.

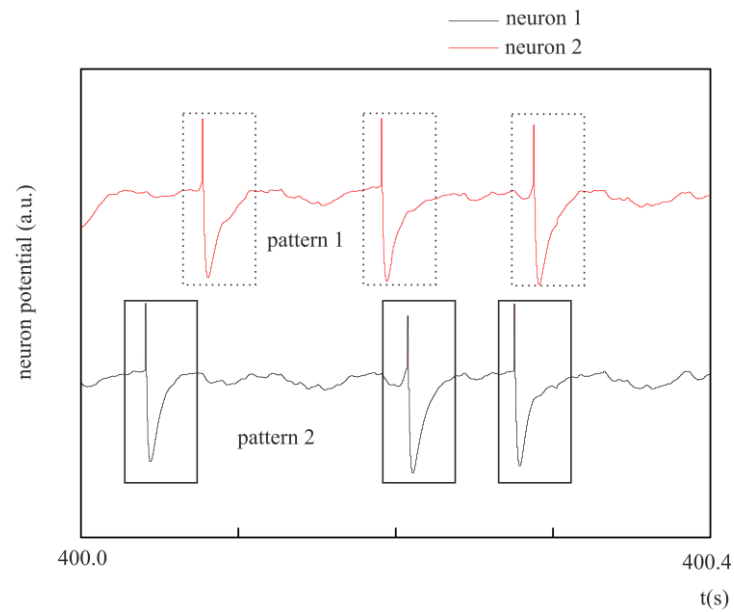


Figure 3.23. Reconnaissance de deux *patterns* par 2 neurones différents. Le neurone 1, respectivement 2, émet un potentiel d'action lorsqu'il détecte le pattern 1, respectivement 2.

Nous sommes actuellement dans la phase d'implémentation de cet algorithme dans notre réseau de neurones biomimétique. Nous utilisons les neurones Izhikevich pour le traitement.

Cet outil de reconnaissance de forme sera utilisé dans ce projet en collaboration avec l'Université de Tokyo au Japon et notamment la Pr. Agnès Tixier Mita et le Pr. Kanzaki [HARA 2016] spécialiste des cellules olfactives d'insectes. L'objectif de ce projet est de développer un système embarqué pour le traitement d'odeurs et notamment d'haleine pour détecter un risque de maladie. La figure 3.24 décrit schématiquement ce projet.

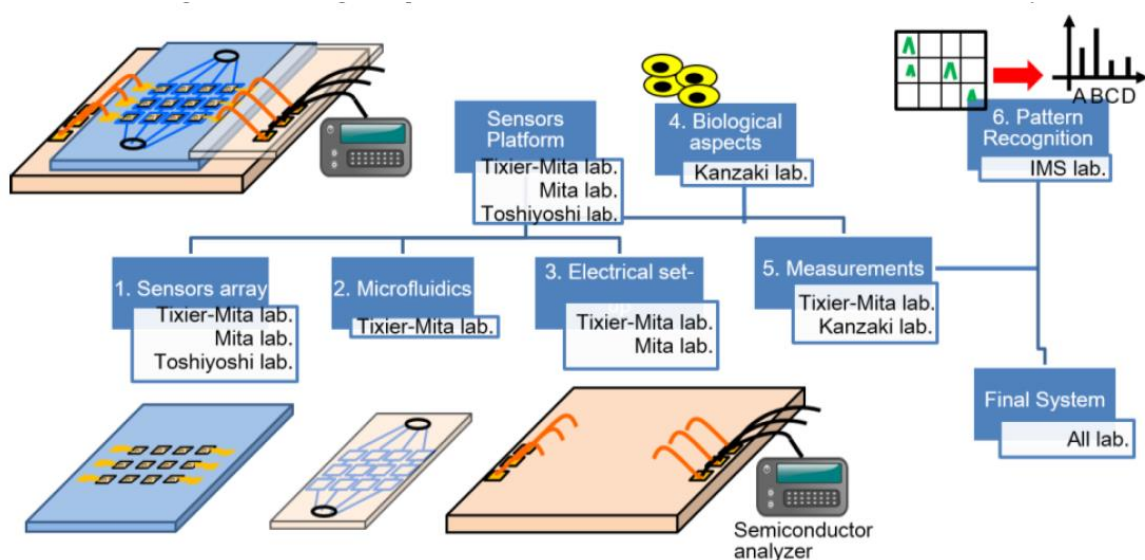


Figure 3.24. Système bio-hybride de reconnaissance d'odeurs



Ce projet se décompose en 6 étapes (Figure 3.24) :

- 1. et 3. Matrice d'électrodes pour enregistrement d'activités de cellules vivantes
- 2. Circuit microfluidique permettant la culture cellulaire
- 3. et 4. Culture de cellules olfactives d'insectes. Ces cellules déclenchent une activité électrique selon l'odeur qui est détectée.
- 5. et 6. Enregistrement de l'activité des cellules olfactives et reconnaissance de patterns afin de détecter et différencier les diverses odeurs.

### III.3.2 Laboratoire de l'Université de Tokyo pour les systèmes neuromorphiques

Aujourd'hui, les grandes entreprises investissent massivement dans la recherche en intelligence artificielle, et en particulier les puces neuromorphiques. Un exemple est IBM qui opère en ce moment un profond changement dans sa stratégie et son organisation. Ce changement est principalement motivé par le marché et par l'évolution de la technologie de l'information. IBM a annoncé en juillet 2014 qu'elle investira 3 milliards de dollars dans le développement de la technologie des puces futures. Cet engagement est mis en évidence à travers l'investissement fait pour soutenir le projet DARPA "SyNAPSE" [MERO 2014]. Ce projet a démontré les avantages en termes d'efficacité énergétique pour certaines tâches en s'éloignant de l'architecture traditionnelle Von-Neumann.

De même, l'Université de Tokyo au Japon et l'entreprise NEC Corporation ont créé un nouveau laboratoire de recherche au sein de l'Université de Tokyo sur les systèmes neuromorphiques au service de l'intelligence artificielle. C'est dans ce cadre-là que je vais travailler sur cet axe de recherche.

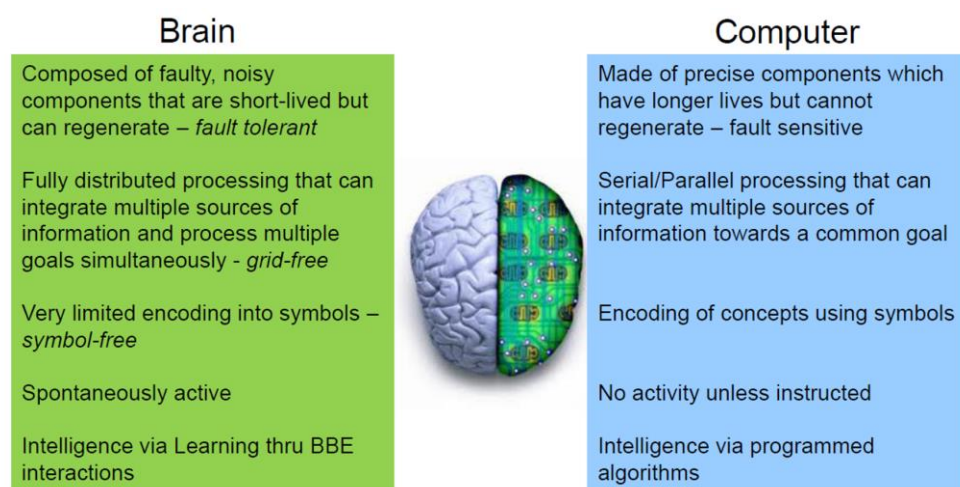


Figure 3.25. Comparaison des comportements du traitement de l'information du cerveau et de l'ordinateur conventionnel [ITRS 2015]

L'objectif est de développer des systèmes neuromorphiques qui traiteraient et diminueraient l'information provenant d'un capteur à événements, comme une caméra par exemple. Ce système asynchrone faible consommation utilise les événements (ici potentiels d'action) afin d'effectuer des tâches de classification et de reconnaissance. Comme vu précédemment, ces systèmes neuromorphiques temps réel sont faible consommation par rapport aux ordinateurs qui traditionnellement effectuent ces tâches. Les systèmes neuromorphiques ont également un autre avantage comme le décrit la figure 3.25, c'est qu'ils sont tolérants aux erreurs (*fault tolerant*).

L'avantage d'un système neuromorphique biomimétique est qu'il pourrait être couplé à un biocapteur. Nos systèmes neuromorphiques ayant inclus un bruit synaptique peuvent également être couplés sans inconvénient à des systèmes bruités.

Une autre voie à développer est l'utilisation de ces systèmes neuromorphiques biomimétiques pour des tâches de *spike sorting* directement en sortie d'électrodes. Le signal étant bruité avec des potentiels d'action à l'intérieur, le système neuromorphique bien configuré pourrait détecter et traiter directement ces informations en supprimant toute la chaîne traditionnelle intermédiaire existante (préamplificateurs, filtrages, ADC, calcul du bruit, seuillage, détection et extraction des potentiels d'action).

Les systèmes neuromorphiques conçus dans ce laboratoire seront majoritairement analogiques pour réduire la consommation au maximum. Les systèmes neuromorphiques numériques serviront de 'premier pas' afin de tester les algorithmes et les différentes hypothèses avant la conception d'un ASIC analogique.

#### ***III.4 Systèmes neuromorphiques pour l'homme augmenté***

*L'homme augmenté* est l'expression aujourd'hui consacrée pour désigner l'amélioration technique des performances humaines, aussi bien physiques, intellectuelles qu'émotionnelles. Les systèmes neuromorphiques biomimétiques pourraient servir dans plusieurs cas. Dans ce paragraphe, je parlerai notamment des performances physiques qui me semblent être le premier pas avant l'intellectuel et l'émotionnel.

Tout d'abord, considérons les systèmes neuromorphiques biomimétiques pour *l'homme augmenté* au niveau des sens, avec l'exemple de la vue.

Il est déjà possible de redonner la vue à des aveugles grâce à des implants rétiniens électroniques placés dans le cerveau [LORA 2015], [PICA 2014]. La compréhension du

traitement de l'information entre la rétine et les différentes couches de neurones qui effectuent des reconnaissances de formes et un tri des données est relativement connue.

Chaque type de cellule de la rétine possède une localisation et une connectivité visant à effectuer un premier traitement de l'information. Notre système neuromorphique interviendrait après ce premier traitement et stimulerait les cellules ganglionnaires. Alors que les autres neurones de la rétine n'émettent que des potentiels électriques gradués, les cellules ganglionnaires (P, M, non-M non-P) sont les seules à transmettre le signal nerveux sous forme de potentiels d'action. Les cellules ganglionnaires de type M peuvent détecter des contrastes subtils grâce à leur vaste champ récepteur et les cellules P, avec leurs petits champs récepteurs, semblent mieux adaptées à la discrimination de petits détails. Enfin, les cellules P et non-M non-P sont sensibles aux différences de longueur d'onde de la lumière, ce qui permet de détecter les couleurs. Les cellules ganglionnaires apportent donc au cerveau de l'information en partie déjà traitée.

Rajouter un système neuromorphique reproduisant l'activité des cellules ganglionnaires sera possible dans un futur, de mon point de vue, proche. Par exemple, l'utiliser pour ajouter le traitement des informations pour la vision nocturne et qui stimulerait le système neuronal biologique post-rétine pourrait apporter à l'homme une *vision augmentée*. Cette activité pourrait être envisagée avec l'Institut de la Vision à Paris avec qui nous avons déjà des projets en commun.

Les deuxième et troisième axes, pour *l'homme augmenté* au niveau intellectuel et émotionnel, sont déjà à plus long terme. Les possibilités que j'envisage concernent la mémoire, l'apprentissage et la dépression.

La mémoire stockée par des zones du cerveau pourrait être conservée au fil du temps par des stimulations périodiques. Nous savons que la mémoire se fortifie par réminiscence. Si nous arrivons à reproduire la stimulation qui arrive lorsque nous pensons à un souvenir particulier, nous pourrions alors périodiquement restimuler artificiellement ces zones afin de les conserver. Notre cerveau alors augmenté par des systèmes neuromorphiques sera aussi capable d'effacer des mauvais souvenirs ou d'en immortaliser d'autres.

L'apprentissage qui a un lien fort avec la mémoire peut également être *augmenté* lors du sommeil. En effet, suite à des discussions avec Andrew Jackson [JACK 2016] à l'Université de Newcastle, un primate qui a effectué au cours de sa journée l'apprentissage d'une nouvelle tâche, verra son activité cérébrale stimulée lors de cette activité. Lors de son sommeil, son

cerveau sera également stimulé. Cependant ces deux stimulations sont différentes bien qu'il y ait une corrélation entre les deux. La figure 3.26 décrit ce fonctionnement

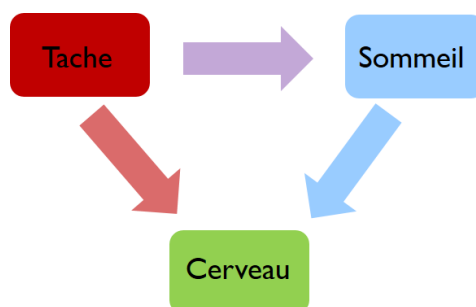


Figure 3.26. Représentation schématique de l'apprentissage d'une tâche par le cerveau. Lorsque la tâche est effectuée, une stimulation est émise au cerveau. Lors du sommeil, une stimulation différente de la première est également effectuée. L'inconnu (flèche violette) réside dans la création de la stimulation du sommeil à partir de la première stimulation.

La thèse émise est que le réseau de neurones appliqué à cette tâche doit subir une stimulation lors de la tâche et une deuxième stimulation lors du sommeil, différente, pour la conserver en mémoire mais également pour explorer les divers mécanismes de cette tâche. Si les neurosciences arrivent à traduire l'activité cérébrale de la tâche en activité cérébrale lors du sommeil, nous pourrions augmenter considérablement l'apprentissage de cette tâche par des stimulations artificielles sur les zones concernées lors du sommeil.

Quant au troisième axe, pour *l'homme augmenté* au niveau émotionnel, également à long terme, il est également réalisable notamment par le traitement de maladies telle que la dépression. Des stimulations intra-cerveau existent déjà pour traiter ces maladies. Les systèmes neuromorphiques pourraient adoucir ces traitements en effectuant des stimulations aux *bons endroits* et à la *bonne intensité* plutôt qu'une forte stimulation électrique qui est faite actuellement. Comme vu lors du deuxième axe, la suppression de souvenirs pourrait également être possible.

Ces systèmes doivent bien sûr répondre à plusieurs questions éthiques et notamment jusqu'où peut on *augmenter* l'homme ? Et à partir de quel moment l'homme hybride sera-t-il encore défini en tant qu'homme ? Et la même question inversée avec le robot hybride. Ces différentes questions doivent être discutées avec des scientifiques et des philosophes.

Finissons ce paragraphe par une pensée philosophique. De nombreux philosophes, comme Pythagore et Platon, décomposent l'homme en un corps et une âme qui pourrait s'identifier à un attelage et un cocher. *L'homme augmenté* serait ainsi défini pour le corps (locomotion,

cœur, poumons, cerveau, etc.) mais l'âme, par définition, ne pourrait pas être augmentée/modifiée artificiellement. Etant donné que pour Platon, le corps est le tombeau de l'âme, le titre de ce paragraphe devrait être renommé : systèmes neuromorphiques pour un *tombeau rénové*.

### ***III.5 Conclusion***

Ce chapitre a décrit les divers projets et perspectives que je compte mener lors de ces prochaines années de recherche.

Le premier axe est très multidisciplinaire mais mes diverses expériences passées dans le domaine de l'électronique, microfluidique, matériaux et biologie me permettent d'appréhender les diverses problématiques et d'avoir une vision d'ensemble.

Le deuxième axe, plus récent, sera renforcé lors de mes activités menées à l'Université de Tokyo lors de ces deux prochaines années.

# CHAPITRE 4 :

## Relations Internationales

<b>I</b>	<b>INTRODUCTION.....</b>	<b>144</b>
<b>II</b>	<b>RELATIONS INTERNATIONALES PAR MES ACTIVITES DE RECHERCHE.....</b>	<b>144</b>
II.1	COLLABORATION DANS LE CADRE DU PROJET BRAINBOW .....	144
II.1.1	<i>Collaboration avec Michela Chiappalone (<a href="https://www.iit.it/people/michela-chiappalone">https://www.iit.it/people/michela-chiappalone</a>).....</i>	<i>144</i>
II.1.2	<i>Collaboration avec Paolo Bonifazi (<a href="http://www.ikerbasque.net/paolo.bonifazi">http://www.ikerbasque.net/paolo.bonifazi</a>).....</i>	<i>145</i>
II.1.3	<i>Research Topic du journal Frontiers on Neuroscience.....</i>	<i>146</i>
II.2	COLLABORATION AVEC LE JAPON .....	147
II.2.1	<i>Université de Tokyo et laboratoire LIMMS.....</i>	<i>147</i>
II.2.2	<i>Conférence ISNNE (<a href="http://www.sat.t.u-tokyo.ac.jp/~kohno/ISNNE2014/">http://www.sat.t.u-tokyo.ac.jp/~kohno/ISNNE2014/</a>).....</i>	<i>149</i>
II.2.3	<i>Autres collaborations en Asie.....</i>	<i>152</i>
<b>III</b>	<b>RELATIONS INTERNATIONALES DEVELOPPEES DANS LE CADRE DES MES ACTIVITES D'ENSEIGNEMENT A L'IUT GEII DE L'UNIVERSITE DE BORDEAUX.....</b>	<b>153</b>
III.1	CONTEXTE .....	153
III.2	STAGES A L'ETRANGER .....	153
III.3	GROUPE INTERNATIONAL TRACK FOR 2 <sup>ND</sup> YEAR-STUDENT.....	158
III.4	COORDINATEUR MOBILITE .....	159
III.5	COLLABORATION UNIVERSITE JADE HOCHSCHULE, ALLEMAGNE .....	160
III.6	PROJET ERASMUS+ ET DIPLOME D'UNIVERSITE D'ETUDES TECHNOLOGIQUES INTERNATIONALES (DUETI).....	161
<b>IV</b>	<b>CONCLUSION.....</b>	<b>162</b>

## I INTRODUCTION

Ce dernier chapitre regroupe les différentes activités que j'ai pu mener dans le cadre des relations internationales. Ces actions ont eu lieu dans le cadre de la recherche avec le laboratoire IMS à Bordeaux ou le laboratoire LIMMS à Tokyo mais également au sein de l'IUT GEII de Bordeaux et de l'Université de Bordeaux.

## II RELATIONS INTERNATIONALES PAR MES ACTIVITES DE RECHERCHE

### II.1 Collaboration dans le cadre du projet Brainbow

Grâce au projet européen Brainbow (<https://www.brainbowproject.eu/>), j'ai pu initier des collaborations avec des Universités en Italie et en Israël. Le projet Brainbow est le premier projet européen accepté dans le cadre du programme « Future and Emerging Technologies (FET) Young Explorers » du 7e PCRD. Les investigateurs principaux du projet sont: Michela Chiappalone (Istituto Italiano di Tecnologia, Italie), Paolo Bonifazi (Université Tel Aviv, Israël), Paolo Massobrio (Université de Gênes, Italie) et moi-même.

L'objectif principal du projet Brainbow, qui a débuté en février 2012 pour une durée de trois ans avec un budget d'un million d'euros, est de créer une nouvelle génération de neuroprothèses qui visent à restituer des fonctions perdues au niveau du système nerveux central en organisant une fusion naturelle entre le dispositif artificiel et son équivalent naturel. Le but du projet Brainbow est de développer une preuve de concept pour la prochaine génération de neuroprothèses.

Mes travaux pour ce projet ont contribué à ma production scientifique sous la forme d'un article dans une revue internationale [BONI 2013] et de 4 articles [AMBR 2017], [BUCC 2016], [BONI 2013], [CHIA 2012] pour des conférences internationales publiés en collaboration avec l'IIT et l'Université de Tel Aviv. Un article pour le journal Nature on Biomedical Engineering est en cours de soumission pour Mai 2017.

#### II.1.1 Collaboration avec Michela Chiappalone (<https://www.iit.it/people/michela-chiappalone>)

Ce projet a permis de créer une collaboration forte avec Michela Chiappalone de l'Institut Technologique Italien (IIT) de Gênes qui était la coordinatrice de ce projet. Suite à ce projet, nous avons initiés plusieurs travaux en commun, et nous avons également soumis en mars

2016 dans le cadre du H2020 un projet européen FET Proactive sur l'étude et le traitement des AVCs. Ce projet malgré un bon retour des reviewers a été refusé. Nous avons également postulé en 2015 pour un projet Human Frontiers Science Programme – HFSP, avec pour partenaires supplémentaires, Prof Randolph J. NUDO (Kansas City, USA) et Prof Yukio NISHIMURA (Japan). Ce projet qui a été rejeté portait sur l'étude de la neuroplasticité pour la rééducation du cerveau. Michela Chiappalone a également été rapportrice de la thèse de Daniella Moretti, doctorante du groupe BioElectronique de l'Université de Bordeaux. Depuis le début du projet Brainbow (février 2012), j'ai effectué chaque année des déplacements à l'IIT de Gênes pour construire des projets et effectuer des expériences hybrides. Michela Chiappalone est également venue me rendre visite soit à Bordeaux, soit à Tokyo lors de ma délégation CNRS 2013-2015.

#### II.1.2 Collaboration avec Paolo Bonifazi (<http://www.ikerbasque.net/paolo.bonifazi>)

Le projet Brainbow m'a également permis de créer une collaboration forte avec Paolo Bonifazi. Paolo Bonifazi était chercheur à l'Université de Tel Aviv, Israël pendant le projet Brainbow, il est maintenant chercheur à l'Université du Pays Basque à Bilbao, Espagne.

Suite au projet Brainbow, nous avons poursuivi notre collaboration et nous avons créé un nouveau projet en collaboration avec Filippo Grassia (qui était mon doctorant), Maître de Conférences à l'Université Jules Verne Picardie. Ce projet de recherche concerne l'étude des réseaux de neurones biologiques via une stimulation opto-génétique contrôlée par un réseau de neurones artificiels. Nous avons créé et développé ce projet lors d'une visite à l'Université du Pays Basque et nous avons ensuite effectué les expériences à l'Université de Tel Aviv en octobre 2016.

Suite à ces expériences, nous avons recruté un étudiant en IUT GEII Bordeaux pour l'étude des données enregistrées. Cet étudiant sera co-encadré par Paolo Bonifazi et moi-même à partir d'Avril 2017

Nous postulons également pour un projet européen Interreg Arc Atlantique (<http://www.atlanticarea.eu>) et SUDOE (<https://www.interreg-sudoe.eu/fra/accueil>) entre l'Université de Bordeaux et l'Université du Pays Basque.



### II.1.3 Research Topic du journal Frontiers on Neuroscience

Avec mes partenaires du projet Brainbow, nous avons créé un Research Topic pour le journal Frontiers on Neuroscience : « Closed-loop systems for next-generation neuroprostheses »

<http://journal.frontiersin.org/researchtopic/3581/closed-loop-systems-for-next-generation-neuroprostheses>

Je suis l'éditeur de ce « Research Topic » avec Michela Chiappalone, Paolo Bonifazi et Paolo Massobrio. Ce Research Topic s'est terminé le 31 décembre 2016 et contient pour le moment 19 articles publiés et plus de 158 auteurs.

Voici le résumé de ce Research Topic :

Des millions de personnes dans le monde sont touchées par des troubles neurologiques qui perturbent les connexions à l'intérieur du cerveau et entre le cerveau et le corps causant des déficiences des fonctions primaires et des paralysies. Ce nombre devrait augmenter au cours des prochaines années et la technologie d'assistance actuelle est limitée. La réponse à ces handicaps, offerte par la communauté des neurosciences, est donnée par les Brain-Machine Interfaces (BMI) et les neuroprothèses.

Un tel domaine de recherche est très multidisciplinaire, car il implique des communautés scientifiques très différentes et dispersées, ce qui rend obligatoire de créer des liens et de coordonner les efforts de recherche. En effet, pour concevoir des neuroprothèses, cinq thèmes principaux de recherche sont impliqués: interfaçage des systèmes neuronaux à différents niveaux de complexité architecturale (ensembles neuronaux in vitro jusqu'au cerveau humain), interfaces bio-artificielles pour la stimulation et l'enregistrement, codage et décodage de l'activité neuronale, réseaux neuronaux artificiels biomimétiques et modélisation des réseaux neuronaux. Afin de créer une nouvelle génération de neuroprothèses, l'étude des systèmes en boucle fermée est obligatoire. La communication bidirectionnelle entre les neurones vivants et les dispositifs artificiels est le principal objectif de ces études. Cependant, les publications concernant les systèmes en boucle fermée sont encore rares dans la littérature, principalement en raison de l'effort multidisciplinaire requis. Par conséquent, à travers ce sujet de recherche, nous avons l'intention d'encourager une discussion active entre les neurobiologistes, les électrophysiologistes, les bio-ingénieurs, les neuroscientifiques informatiques et les ingénieurs neuromorphiques.

L'objectif global de ce sujet de recherche est de présenter les résultats et de stimuler/promouvoir la discussion sur la conception d'une nouvelle génération de neuroprothèses visant à récupérer des réseaux neuronaux détériorés ou endommagés. Dans ce thème de recherche, nous voulons mettre en évidence les derniers résultats des travaux sur les neuroprothèses couvrant les six principaux sujets présentés ci-dessus. Les articles de revue sur les systèmes en boucle fermée et les neuroprothèses sont fortement encouragés. En effet, la nature multidisciplinaire intrinsèque du thème proposé, à partir de laquelle nous comptons recevoir des contributions de différents spécialistes, aidera la communauté scientifique à converger vers de nouvelles idées et solutions pour traiter les invalidités neuronales.

## ***II.2 Collaboration avec le Japon***

### ***II.2.1 Université de Tokyo et laboratoire LIMMS***

Suite à mon post-doctorat effectué à l'Université de Tokyo en 2008-2009, j'ai établi une collaboration avec plusieurs chercheurs et notamment avec le Professeur Takashi Kohno (<http://www.sat.t.u-tokyo.ac.jp/~kohno/>) qui était mon superviseur. Il a été chercheur invité du laboratoire IMS à mon initiative de Novembre à Décembre 2011. Une ANR Blanche a été déposée en collaboration avec le Pr. Takashi Kohno en 2011. Des bourses Sakura et JSPS Bridge ont également été déposées avec le Pr. Takashi Kohno en 2015. Il va effectuer en 2018, un séjour de 9 mois au laboratoire IMS dans le cadre de nos collaborations. Nous avons publié en commun plusieurs articles de conférences et des articles dans des revues internationales.

Lors de ma délégation CNRS au laboratoire LIMMS (Septembre 2013 – Aout 2015). J'ai pu développer de nouvelles collaborations. Lors de cette délégation j'étais affecté plus précisément au laboratoire du Pr. Fujii (<http://www.microfluidics.iis.u-tokyo.ac.jp/>) qui est le Directeur General de l'IIS de l'Université de Tokyo. Outre les activités de recherche sur le neurone microfluidique que nous avons développées ensemble, je participe à un projet Japon-Etats-Unis avec l'entreprise Synapse Inc. et l'Université d'Harvard sur la création de neuroprothèses pour la respiration. Ce projet est porté par le Pr. Fujii.

J'ai pu aussi créer une forte collaboration avec Yoshiho Ikeuchi (<http://www.bmce.iis.u-tokyo.ac.jp/>), Associate Professor à l'Université de Tokyo. Nous travaillons ensemble sur les maladies neurodégénératives et leur caractérisation à l'aide de réseaux de neurones artificiels et de puces microfluidiques. Nous avons postulé pour une bourse Sakura en 2015 et pour une ANR Blanche en 2015. A partir d'avril 2017, nous encadrerons ensemble un stagiaire sur l'amplification et le filtrage des enregistrements neuronaux.

Egalement, j'ai créé une collaboration avec Agnès Tixier-Mita (<http://toshi.iis.u-tokyo.ac.jp/toshilab/?Agnès%20Tixier-Mita>), Associate Professor à l'Université de Tokyo. Nous travaillons ensemble depuis 2014 sur une plateforme de transistors transparents pour l'enregistrement et la stimulation de cellules vivantes. Nous avons obtenu un projet Kakenhi (équivalent de l'ANR au Japon) en 2015. Nous avons également obtenu un PEPS BioElectronique en 2015 avec Yoshiho Ikeuchi et Teruo Fujii. A partir d'avril 2017, nous encadrerons ensemble un stagiaire sur la caractérisation électronique de cette plateforme.

Enfin, avec l'aide du service relations internationales de l'Université de Bordeaux, nous commençons à établir des conventions entre ces deux Universités que ce soit pour la mobilité étudiante et celle du personnel mais également pour les cotutelles de thèse. Le Pr. Fujii étant Directeur Général de l'IIS, nous apporte une grande aide.

Lors de ces deux années de délégation CNRS au laboratoire LIMMS, j'ai participé activement à la vie du laboratoire en étant membre du conseil du laboratoire mais aussi en rédigeant une des trois parties du rapport d'évaluation CNRS.

J'ai également organisé un Bio-Nano-Robot (BNR) seminar intitulé : « A Large-Scale Neuromorphic Hardware Systems Roadmap », avec la Pr. Jennifer Hasler de Georgia Tech., USA avec qui j'entretiens une collaboration depuis mon doctorat. Ce séminaire était ouvert à tous les membres de l'IIS (Institute of Industrial Science) de l'Université de Tokyo.

Parmi ma production scientifique, 5 articles de revues internationales et 12 articles de conférences internationales ont été fait en collaboration avec l'Université de Tokyo (avec le Pr. Kohno, Pr. Ikeuchi, Pr. Tixier-Mita et Pr. Fujii). Un article de revue internationale avec Pr. Kohno est en cours de révision.

Nous avons également obtenu deux distinctions :

- **Best paper award** lors de la conférence internationale AROB 19th, 2014, Beppu, Japan

Avec l'article suivant : T. Levi, M. Ambroise, F. Grassia, S. Saighi, T. Kohno, T. Fujii, « Biomimetic CPGs for robotic application »

- **Best Poster Award** de Nano and Microsystems network (NAMIS), 2009, Toulouse, France

Avec l'article suivant : T. Levi and T. Kohno, "Silicon neural networks: design and application on MEMS"

---

J'ai également été chairman de la conférence International AROB (<http://isarob.org/symposium/>) pour ces sessions:

- Session : "Brain Science", AROB 17th, Beppu, Japon, January 19-21, 2012.
- Session : "Cognitive Science", AROB 19th, Beppu, Japon, January 22-24, 2014

J'ai été invité trois fois à l'Université de Tokyo (Septembre 2011, Novembre 2012 et Octobre 2016) pour assister à l'évaluation CNRS du laboratoire LIMMS et également présenté mes travaux au LIMMS Scientific Meeting.

Enfin, je vais participer, en tant qu'Associate Professor de l'Université de Tokyo, à partir d'avril 2017 jusqu'à juillet 2019 à la création d'un nouveau laboratoire sur les systèmes neuromorphiques à l'Université de Tokyo en collaboration avec l'entreprise NEC Corporation.

<http://www.mis-asia.com/resource/applications/japans-nec-and-university-of-tokyo-to-strengthen-innovation/>

#### II.2.2 Conférence ISNNE (<http://www.sat.t.u-tokyo.ac.jp/~kohno/ISNNE2014/>)

En 2014, pendant mon séjour au Japon, nous avons créé et organisé avec le Pr. Takashi Kohno et le Dr. Yuichi Katori de l'Université de Tokyo, un symposium international. Ce symposium portait sur l'ingénierie neuromorphique et les systèmes non-linéaires. Le support financier a été fourni par le projet FIRST Aihara Innovative Mathematical Modelling.

Ce symposium ISNNE (International Symposium on Neuromorphic and Non-linear Engineering) a consisté en 2 jours de sessions plénières et de présentation de posters. Le programme de ce symposium est présenté sur la figure 4.1 suivante.



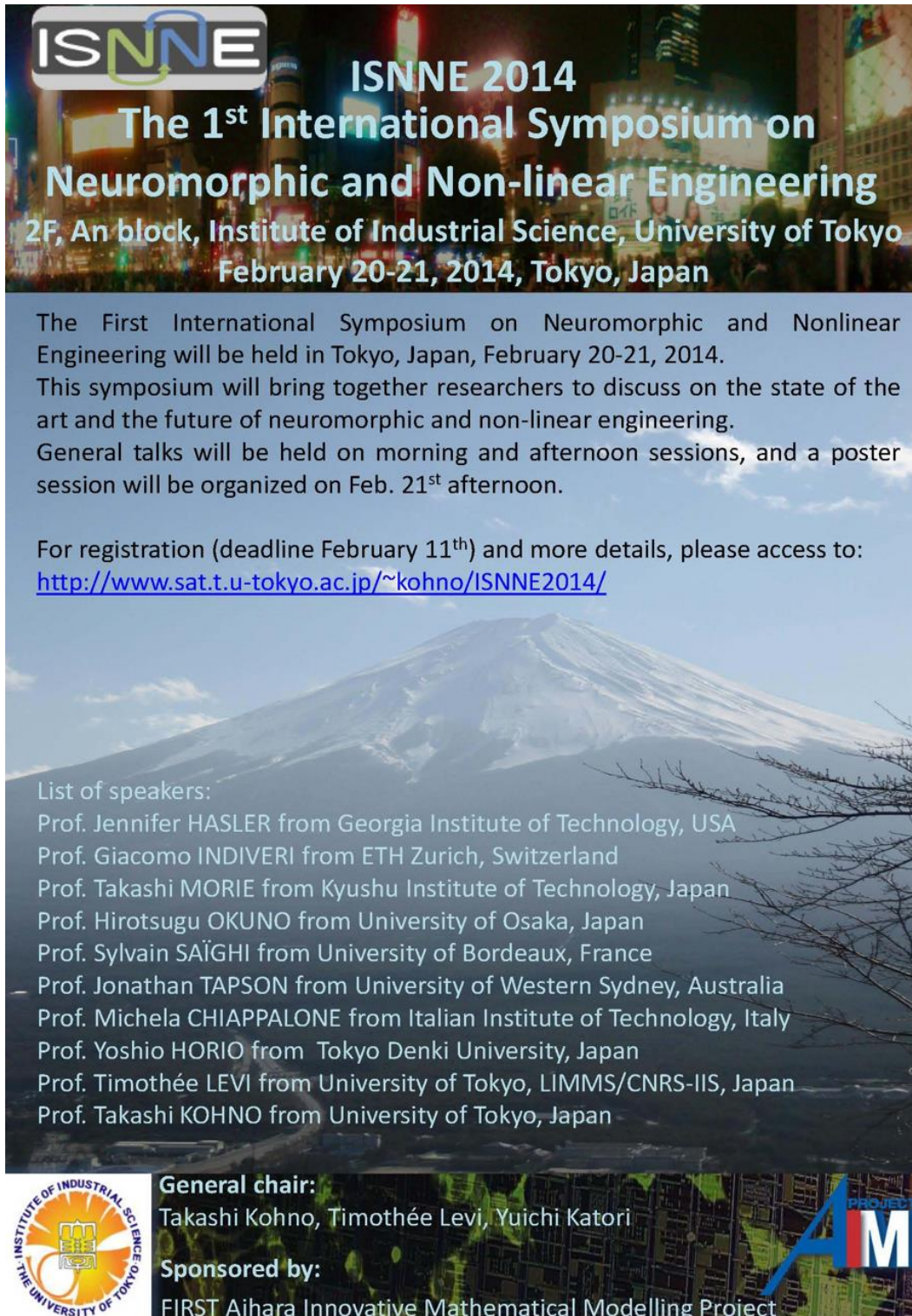
### Program

20-Feb		21-Feb	
9h30 - 10h00	Registration		
10h00 - 10h10	Opening session by <b>Prof. Aihara</b>	10h00 - 10h50	<b>Prof. Indiveri</b> "Neuromorphic computing: analog electronic circuits for modeling neural processing and learning mechanisms in real-time"
10h10 - 11h00	<b>Prof. Kohno</b> "Qualitative-modeling-based silicon neuron circuits"	10h50 - 11h10	coffee break
11h00 - 11h50	<b>Prof. Hasler</b> "A Neuromorphic Hardware Systems Roadmap"	11h10 - 12h00	<b>Prof. Horio</b> "Hybrid computation through high-dimensional chaotic neuro-dynamics"
11h50 - 13h30	lunch*	12h00 - 13h30	lunch*
13h30 - 14h20	<b>Prof. Chiappalone</b> "Novel perspectives on the dialogue between neuronal and artificial systems"	13h30 - 14h20	<b>Prof. Morie</b> "VLSI Implementation and Nanostructure for Time-domain Spike-based Computing"
14h20 - 15h10	<b>Prof. Levi</b> "Biomimetic neural networks for hybrid experiments"	14h20 - 15h40	poster session and free discussion
15h10 - 15h40	coffee break		
15h40 - 16h30	<b>Prof. Tapson</b> "Synthesizing spiking neural networks in hardware"		
16h30 - 17h20	<b>Prof. Okuno</b> "Mixed analog-digital architecture for emulating biological visual systems"		

Figure 4.1 Programme du symposium ISNNE 2014

Parmi les sessions plénières, nous avons eu l'honneur d'accueillir les Pr. Hasler de Georgia Tech., Pr. Indiveri de l'EPFL, Pr. Tapson de l'Université West Sidney, et Pr. Chiappalone de l'IIT. Nous avons aussi accueilli tous les spécialistes japonais du domaine : Pr. Horio de Tokyo Denki University, Pr. Okuno de l'Université d'Osaka et Pr. Morie de l'Institut de Technologie de Kyushu. Des chercheurs espagnols, italiens, américains, suisses, français et japonais ont également participé à ce symposium à travers une présentation de posters.





**ISNNE** **ISNNE 2014**  
**The 1<sup>st</sup> International Symposium on  
 Neuromorphic and Non-linear Engineering**  
 2F, An block, Institute of Industrial Science, University of Tokyo  
 February 20-21, 2014, Tokyo, Japan

The First International Symposium on Neuromorphic and Nonlinear Engineering will be held in Tokyo, Japan, February 20-21, 2014. This symposium will bring together researchers to discuss on the state of the art and the future of neuromorphic and non-linear engineering. General talks will be held on morning and afternoon sessions, and a poster session will be organized on Feb. 21<sup>st</sup> afternoon.

For registration (deadline February 11<sup>th</sup>) and more details, please access to:  
<http://www.sat.t.u-tokyo.ac.jp/~kohno/ISNNE2014/>

List of speakers:  
 Prof. Jennifer HASLER from Georgia Institute of Technology, USA  
 Prof. Giacomo INDIVERI from ETH Zurich, Switzerland  
 Prof. Takashi MORIE from Kyushu Institute of Technology, Japan  
 Prof. Hirosugu OKUNO from University of Osaka, Japan  
 Prof. Sylvain SAÏGHI from University of Bordeaux, France  
 Prof. Jonathan TAPSON from University of Western Sydney, Australia  
 Prof. Michela CHIAPPALONE from Italian Institute of Technology, Italy  
 Prof. Yoshio HORIO from Tokyo Denki University, Japan  
 Prof. Timothée LEVI from University of Tokyo, LIMMS/CNRS-IIS, Japan  
 Prof. Takashi KOHNO from University of Tokyo, Japan

**General chair:**  
 Takashi Kohno, Timothée Levi, Yuichi Katori

**Sponsored by:**  
 FIRST Aihara Innovative Mathematical Modelling Project






Figure 4.2 Call for paper de ISNNE

Ce symposium ayant été très apprécié par les différents protagonistes et notamment les Pr. Hasler, Indiveri et Tapson, nous réfléchissons à des prochaines éditions avec une alternance de site tous les deux ans entre Tokyo et Bordeaux.

### II.2.3 Autres collaborations en Asie

Lors de ma délégation CNRS (2013-2015) au Japon, j'ai pu aussi découvrir d'autres Universités asiatiques.

Tout d'abord, j'ai été choisi ainsi que 5 autres chercheurs français par le CNRS à la conférence Global Young Summit (GYSS) 2015 à Singapour. Cette conférence (<http://www.nrf.gov.sg/gyss@one-north-2015>) a pour but d'inviter et de réunir des jeunes chercheurs du monde entier (300 au total et entre 2 et 10 par pays). C'est une conférence multidisciplinaire, couvrant la chimie, physique, médecine, mathématiques, informatique et ingénierie.

Tous les orateurs de cette conférence sont soit des Prix Nobel (12), des médailles Fields (2), des Turing awards (4) ou des Millenium Technology Prize (2). J'ai pu ainsi discuter avec les Pr. Cohen-Tannoudji (Prix Nobel de Physique 1997) et Prof. NGÔ Bao Châu (Médaille Field 2010) lors d'une réunion entre les français de cette conférence et le Président de Singapour, Dr. Tony Tan, (<http://www.ambafrance-sg.org/French-Nobel-laureate-Fields-Medal>).

Grâce à cette conférence, j'ai pu rencontrer et discuter avec le Pr. Parkin, Millenium Technology Prize 2014, (<http://www.nrf.gov.sg/gyss-one-north/gyss@one-north-2015/speakers/speakers-profiles/stuart-parkin>) qui était intéressé par ma recherche sur le neurone microfluidique (voir chapitre 2). Il m'a ensuite invité à un workshop «Beyond CMOS » qu'il a organisé au château Ringberg, près de Munich, du 7 au 9 octobre 2015, où j'ai pu présenter mes travaux de recherche.

J'ai également effectué une visite du laboratoire LIAMA (<http://liama.ia.ac.cn/Default.aspx>) à Pékin en Chine du 22 au 28 septembre 2014. Ce laboratoire a été créé en 1997 par l'Académie des Sciences de Chine et par l'INRIA. C'est un laboratoire d'informatique et de mathématiques appliquées dont une partie de la recherche porte sur l'étude du cerveau et des réseaux de neurones (Brainnetome Center). C'est dans ce cadre-là que j'ai effectué ma visite et que j'ai pu présenter mes travaux et initier des collaborations avec les neuroscientifiques Pr. Sui Jing, et Pr. Shan Yu.

### **III RELATIONS INTERNATIONALES DEVELOPPEES DANS LE CADRE DES MES ACTIVITES D'ENSEIGNEMENT A L'IUT GEII DE L'UNIVERSITE DE BORDEAUX**

#### ***III.1 Contexte***

Le département Génie Electrique et Informatique Industrielle (GEII) de l'IUT Bordeaux, composante de l'Université Bordeaux, propose une formation technologique visant principalement une insertion professionnelle au niveau DUT (Bac +2) et/ou Licence Professionnelle (Bac +3).

L'effectif global, d'approximativement 320 étudiants, se décompose en 130 étudiants en 1<sup>ère</sup> année, 104 étudiants en 2<sup>ème</sup> année, 34 étudiants en Licence Professionnelle Systèmes Automatisés, Réseaux et Informatique Industrielle (SARII), 20 étudiants en Licence Professionnelle Chargé d'affaires en ingénierie électronique et microélectronique (CAFIEM) et 24 étudiants en Licence Professionnelle Production et Gestion Durable de l'Energie Electrique (PROGEDEE).

Je suis responsable des Relations Internationales à l'IUT GEII depuis septembre 2010, Responsable des stages à l'étranger IUT GEII depuis septembre 2010, et je suis également Coordinateur Mobilité à l'Université Bordeaux depuis septembre 2011. Je m'occupe également des stages à l'étranger (environ 50%) pour les 3 Licences Professionnelles du département.

#### ***III.2 Stages à l'étranger***

La dimension internationale de la formation doit être une composante majeure de la stratégie de tout établissement d'enseignement supérieur. En effet, dans une économie mondialisée, la capacité à travailler en milieu international est devenue une exigence incontournable des métiers proposés par nos formations. En outre, les évolutions de carrière seront souvent conditionnées par de la mobilité internationale. L'ouverture multilingue et multiculturelle est donc indispensable lors de la formation, et la mobilité internationale des étudiants est un moyen privilégié de formation aux défis de la construction européenne et de la mondialisation. Dans le cadre de mes responsabilités de relations internationales, je me suis attaché à améliorer cette mobilité, à convaincre les étudiants de sa nécessité et à les y inciter fortement à y prendre part. J'ai créé des partenariats avec des établissements d'enseignement supérieur à l'étranger afin de développer la mobilité académique durant les périodes dédiées aux stages en entreprise mais aussi pour organiser des cursus bi-diplômants. En ce qui concerne la formation linguistique, l'anglais est désormais une langue de travail indispensable



pour tout technicien supérieur ou futur ingénieur. En plus des enseignements d'anglais déjà effectués au Département conformément au Programme Pédagogique National, je me suis attaché en collaboration avec deux collègues du Département à créer un groupe « 2nd year International Track » pour les étudiants de l'IUT GEII Bordeaux qui sera décrit dans cette section.

Les étudiants de 2eme année de DUT doivent effectuer un stage de 8 semaines minimum lors de leur semestre 4 (S4). Ayant été recruté en tant que Maître de Conférences en 2009, j'ai donc tenu à inciter les étudiants à effectuer leur stage à l'étranger comme j'avais pu le faire lors de ma formation. Mes efforts en ce sens ont été couronnés de succès. En effet, avant mon recrutement, pour les stages 2008-2009, 7 étudiants seulement avaient effectué leur stage à l'étranger. Pour l'année 2009-2010, suite à mon implication, leur nombre est passé à 13. J'ai ensuite pris en Septembre 2010 la responsabilité totale des stages à l'étranger ; depuis le nombre d'étudiants partant à l'étranger est en constante hausse.

L'IUT GEII de Bordeaux est le **n°1** parmi tous les IUT GEII de France pour les stages effectués à l'étranger. Plus de **40%** des étudiants effectuent leur stage à l'international. Par exemple, pour l'année universitaire 2015-2016, 34 étudiants sur une promotion de 84 étudiants (en enlevant les 20 étudiants en alternance) sont partis à l'étranger. Pour 2016-2017, 39 étudiants devraient partir à l'étranger, soit 46% de la promotion.

Le tableau suivant permet de voir la forte progression du nombre de stages effectués à l'étranger. Les années en rouge sont celles où je n'étais pas le responsable. En 2013-2015, j'effectuais ma délégation CNRS au laboratoire LIMMS à Tokyo.

Tableau 4.1 : Nombre de stages à l'étranger suivant les années universitaires

Année Universitaire	Nombre de stages à l'étranger
2008-2009	7
2009-2010	13
2010-2011	20
2011-2012	23
2012-2013	27
2013-2014	25

2014-2015	24
2015-2016	34
2016-2017	39

Les thématiques de ces stages sont diverses, allant de la microélectronique à la bioélectronique et aux énergies renouvelables en passant par l'électronique de puissance, et l'informatique. Une proportion importante de ces stages est effectuée dans le domaine de la bioélectronique, suite aux conventions de stage que j'ai pu établir avec mes collaborateurs de recherche. La plupart de ces stages sont effectués en laboratoire dans des Universités pour la même raison que précédemment. Cependant environ 15-20% de ces stages sont effectués en entreprise.

Les stages sont effectués dans plusieurs pays d'Europe, mais également en Amérique du Nord, Amérique du Sud, Afrique, Asie et Océanie. Parmi les pays proposés, voici une liste complète par continent.

Tableau 4.2 : Pays où sont effectués les stages à l'étranger depuis 2010, classé par continent

Continent	Pays
Afrique	Maroc
	Sénégal
	Tunisie
Amérique du Sud	Brésil
	Chili
Amérique du Nord	Canada
	Etats-Unis
Asie	Chine
	Japon
	Laos
	Malaisie
	Vietnam

---

Europe	Allemagne
	Angleterre
	Belgique
	Ecosse
	Espagne
	Estonie
	Finlande
	Irlande
	Irlande du Nord
	Italie
	Pays-Bas
	Pays de Galles
	Pologne
	Portugal
Roumanie	
Océanie	Australie

La carte ci-dessous donne une vue d'ensemble des pays où les stages sont possibles.

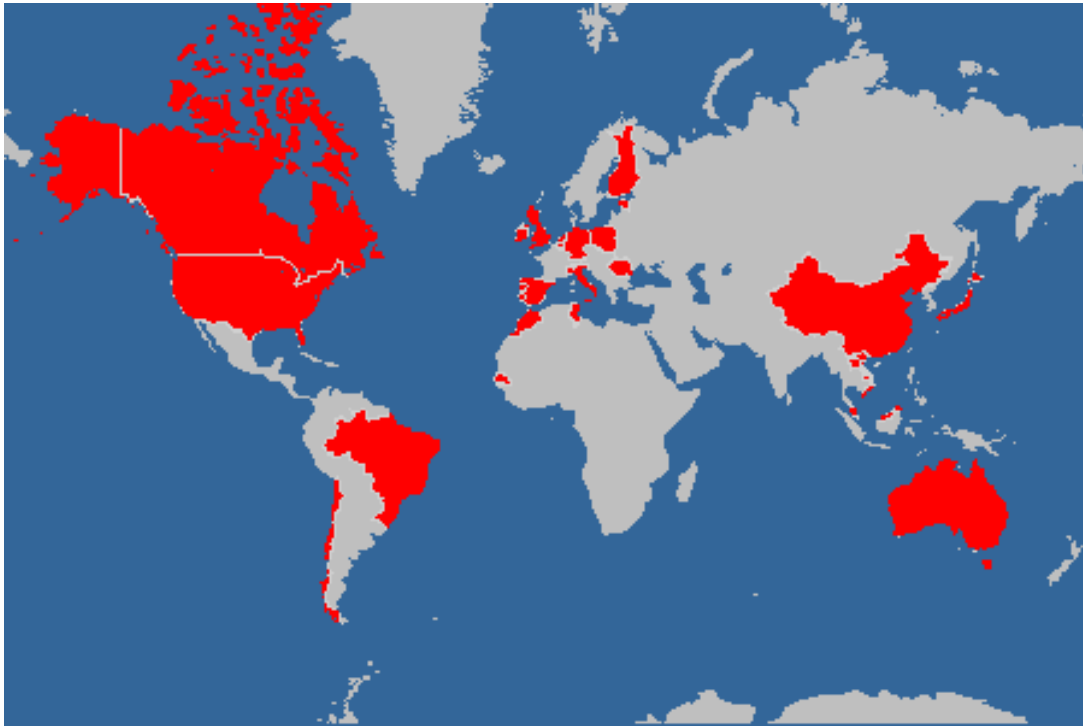


Figure 4.3 : Carte du monde. Les pays en rouge sont ceux où les étudiants sont partis en stage depuis 2010.

Pour créer ou renforcer les collaborations existantes, j'ai effectué plusieurs visites dans différents pays. Outre l'Université de Tokyo, où j'ai effectué mon post-doctorat et ma délégation CNRS et l'Université d'Ulster, NIBEC où j'ai effectué mon stage de première année de diplôme d'ingénieur, ces contacts ont été développés au sein du département GEII Bordeaux suite à différentes visites :

- Visite de l'entreprise A&H à Penrynn, Angleterre, 13 Juin 2010
- Visite de l'Université de Glyndwr, Wrexham, Pays de Galles, 14-15 Juin 2010
- Visite de l'Université Jade Hochschule, Wilhemshaven, Allemagne, 14-16 Juin 2011
- Visite du National Centre for Biomedical Engineering Science, Université de Galway, Galway, Irlande, 7-8 Juin 2012
- Visite du Nanotechnology and Integrated BioEngineering Centre (NIBEC), Université d'Ulster, Belfast, Irlande du Nord, 11 Juin 2012
- Visite de l'entreprise Intelsens, Belfast, Irlande du Nord, 12 Juin 2012

- Visite de l'Université de Northumbria, Newcastle, Angleterre, 2-3 Juin 2016
- Visite de l'Université de Tokyo, Japon, pour la création d'un laboratoire en ingénierie neuromorphique, 10-14 octobre 2016. J'ai profité de cette visite pour créer une première collaboration pour les stages à l'étranger. Ainsi, cette année 2016-2017, 3 étudiants vont effectuer leur stage à l'Université de Tokyo.

### ***III.3 Groupe International Track for 2<sup>nd</sup> year-student***

Avec mes collègues S. Bouter PRAG à l'IUT GEII et JP. Guillet Maître de Conférence à l'Université de Bordeaux, nous avons créé en 2016 un groupe « 2nd year International Track » pour les étudiants du S3 de l'IUT GEII Bordeaux. Les étudiants du S2 postulent pour ce groupe en envoyant une lettre de motivation. Leur note d'anglais et un entretien individuel permet de constituer ce groupe de 26 étudiants.

Leurs cours, TD, TP sont à 55% en anglais. En outre, un stage à l'international de 10 semaines minimum est obligatoire lors de leur S4. Je suis le référent de ce groupe auprès des étudiants.

Etant donné que plusieurs modules sont en anglais, nous proposons aussi pour les étudiants étrangers souhaitant effectuer leur semestre à l'Université de Bordeaux de postuler à cette formation.

<http://www.u-bordeaux.com/Education/International-Study/Programs/Science-and-Technology>

Les modules proposés en anglais sont :

- Architecture of a microcontroller (1,5 ECTS)
- Continuous time linear system control theory (1,5 ECTS)
- Electronics of devices and circuits (2 ECTS)
- Networks (2 ECTS)
- Study and design of polytechnical projects (3 ECTS)

Cela fait un total de 10 ECTS technique.

En ajoutant leur projet tutoré, les cours d'anglais et de culture communication, nous arrivons à 16 ECTS. Comme nous le verrons dans le paragraphe sur le projet Erasmus, nous

combinerons ces cours avec ceux de l'IUT MP Bordeaux afin de proposer un semestre entier en anglais (30 ECTS).

### ***III.4 Coordinateur mobilité***

Depuis septembre 2011, je suis Coordinateur Mobilité de l'Université de Bordeaux pour l'IUT GEII.

Nous avons établi avec l'aide du service Relations Internationales de l'Université Bordeaux, notamment avec Anna Gerykova, des conventions Erasmus et Erasmus+ entre différentes Universités étrangères.

Ces conventions Erasmus, Erasmus+ permettent une mobilité étudiante de niveau Bac+1 à master 2, mais également des échanges de permanents (enseignant-chercheur, technicien, PRAG) pour effectuer des missions spécifiques courtes ou des enseignements. Ces conventions durent 5 ans, et peuvent être renouvelées. En 2015, étant en délégation CNRS au Japon, mes collègues Sophie Cartier PRAG à l'IUT Informatique et Thierry Villard PRAG à l'IUT MP m'ont suppléé.

Voici la liste des conventions dont je suis le coordinateur département principal :

- Universidad del País Vasco, à Bilbao, en Espagne. Cette Université fait partie des collaborations stratégiques de l'Idex International.
- Politechnika Lodzka, Lodz, en Pologne.
- Northumbria University, Newcastle, en Angleterre.
- Instituto Politecnico de Setubal, Setubal, Portugal. Cette convention a été établie en 2010. Elle a été renouvelée en 2015 par Sophie Cartier.
- Jade Hochschule Wilhelmshaven/Oldenburg/Elsfleth, Wilhelmshaven en Allemagne. Cette convention a été établie en 2010. Elle a été renouvelée en 2015 par Thierry Villard.
- National University of Ireland (NUI), Galway, en Irlande. Cette convention est en cours de signature. Chaque année, nous envoyons entre 4 et 5 stagiaires de DUT dans cette Université.
- L'Université Thomas More, Geel, en Belgique. Cette convention est en cours de signature. C'est la première année que nous établissons une collaboration avec cette Université.

Nous organisons également avec l'aide du service relations internationales une demi-journée (chaque année en novembre) sur le thème de l'international lors de la semaine internationale de l'Université de Bordeaux.



### ***III.5 Collaboration Université Jade Hochschule, Allemagne***

Lors de l'année universitaire 2011-2012, j'ai organisé avec Hélène Frémont MCF HDR au Département, une visite d'étudiants et de Professeurs de l'Université Jade Hochschule de Wilhelmshaven en Allemagne. Les étudiants allemands ont pu ainsi visiter les différents départements de l'IUT mais également les laboratoires de recherche IMS et IMA ainsi qu'effectuer une visite de l'entreprise Dassault. Un cours commun de culture et communication était proposé avec les étudiants allemands et les étudiants français. Depuis, chaque année, cette visite est renouvelée. Depuis l'année 2013-2014, étant en délégation CNRS à Tokyo, mes collègues Serge Bouter et Thierry Villard ont pris le relais pour l'organisation de ces visites.

Grâce à ce partenariat solide, une formation binationale a été créée pour la Licence Professionnelle SARII depuis l'année 2014-2015 par Serge Bouter et Thierry Villard.

[https://www.iut.u-bordeaux.fr/geii/index.php?option=com\\_content&view=article&id=52](https://www.iut.u-bordeaux.fr/geii/index.php?option=com_content&view=article&id=52)

Deux Professeurs de l'Université Jade Hochschule se rendent chaque année au département GEII Bordeaux pour animer des formations en Linux et Système Embarqué.

Les formations sont les suivantes :

- Development of mobile equipment, applications based on Javascript and HTML language (8h cours et 4h de TD, 5 ECTS)
- Linux system (6h cours et 12h TP)

Depuis l'année 2015-2016, nous avons aussi accueilli en Licence Professionnelle PROGEDEE, une étudiante allemande de l'Université Jade Hochschule. Cette étudiante avait auparavant effectué la visite du département GEII un an plus tôt.

Chaque année, nous envoyons 4 à 5 étudiants de DUT GEII à l'Université Jade Hochschule pour leur stage de 2<sup>ème</sup> année.

### ***III.6 Projet Erasmus+ et Diplôme d'université d'études technologiques internationales (DUETI)***

Avec Thomas Zimmer, Professeur de l'Université de Bordeaux, et en charge des relations internationales de l'IUT MP, notre objectif est de créer à court terme une licence internationale avec l'Université Jade Hochschule (Allemagne), Setubal (Portugal) et Thomas More (Belgique). Nous avons choisi ces trois partenaires stratégiques pour plusieurs raisons. Un lien fort uni l'Université Jade Hochschule (voir paragraphe précédent) avec l'Université de Bordeaux. Concernant l'Université de Setubal, nous accueillons chaque année 2 étudiants portugais de l'Université Setubal au département GEII, et des Professeurs de cette Université, viennent effectuer des cours en Licence Professionnelle SARI sur les bases de données. Cette collaboration est à mettre au crédit de Serge Bouter. Enfin, l'Université Thomas More en Belgique est intéressée pour créer une collaboration avec l'Université de Bordeaux et veut s'impliquer dans ce projet.

Pour créer à moyen terme, un double diplôme entre ces Universités, nous candidatons cette année à un projet Erasmus+ sur l'action clé 2 : Coopération pour l'innovation et les bonnes pratiques. Ce projet de coopération est effectué entre des organismes publics et privés de différents champs éducatifs et secteurs socio-économiques. Il vise à mettre en œuvre des pratiques innovantes en matière d'enseignement, de formation, de jeunesse, de modernisation institutionnelle et d'innovation sociétale. Ce projet qui sera déposé en mars 2017, aura pour partenaire l'Université Jade Hochschule, l'Université Setubal, l'Université Thomas More et l'Université de Bordeaux. Il a pour objectif de permettre aux étudiants de chaque Université d'effectuer un semestre entier avec des cours en anglais dans l'une de ces Universités. Pour les étudiants du département GEII, les 2 premières années s'effectuent à Bordeaux et le semestre 5 sera effectué dans l'une des 3 autres Universités. Pour les étudiants des autres Universités, ils effectueraient au choix leur S3, ou S5 au département GEII de Bordeaux.

Enfin, notre but à plus long terme est de créer un Diplôme d'Université d'Etudes Technologiques Internationales (DUETI) avec ces Universités partenaires.

L'objectif de ce DUETI est principalement de permettre à des étudiants en formation à l'IUT de valider par un diplôme une année passée à l'étranger sous réserve d'obtenir l'agrément d'une Université d'accueil qui s'engage à organiser des épreuves de contrôle pouvant être validées. Cette université s'engage aussi à assurer une centaine d'heures de langue nationale pour étudiants étrangers sur le quota pédagogique de 450 heures.



En retour, l'IUT de Bordeaux permet à des étudiants étrangers d'accomplir le même parcours en proposant également une centaine d'heures de Français.

Ce DUETI est par conséquent la suite du projet Erasmus+ que nous soumettons.

#### **IV CONCLUSION**

Ce chapitre a présenté mes activités liées aux relations internationales. Ces activités sont en lien avec ma recherche au niveau des différentes mobilités que j'ai pu effectuer et des projets de recherche communs mais également avec ma partie enseignement étant responsable des relations internationales au département GEII de l'IUT Bordeaux.

Les différentes collaborations que j'ai pu créer sont fortes et des liens d'amitié sont également apparus tout au long de ces années.

Grâce à ces différentes collaborations et à mes diverses mobilités, j'espère apporter à l'Université de Bordeaux des idées nouvelles et de nouveaux accords d'échange et de mobilité avec des Universités étrangères.

## **CONCLUSION GENERALE**

Lors de ce mémoire de recherche, j'ai pu résumer les diverses activités que j'ai pu mener depuis mon doctorat. La thématique principale de ces recherches est la conception de systèmes neuromorphiques embarqués temps réel pouvant effectuer des expériences hybrides avec la biologie.

Le premier chapitre a proposé des méthodologies de conception et de modélisation afin d'améliorer et notamment d'accélérer le flot de conception AMS.

Le deuxième chapitre a porté sur les différents systèmes neuromorphiques que nous avons conçu. Un système analogique, un système numérique et un système microfluidique ont été décrit. Les résultats d'expériences hybrides ont également été mentionnés.

Lors du troisième chapitre, j'ai abordé les différents projets et perspectives que j'aimerais mener. Ces projets se décomposent en deux axes qui peuvent être complémentaires : les plateformes neuromorphiques bio-hybrides et l'application de systèmes neuromorphiques au profit de l'intelligence artificielle.

Enfin le quatrième chapitre résume mes activités liées à l'international qu'elles soient effectuées dans le cadre de la Recherche au laboratoire ou de l'Enseignement au niveau de l'IUT de Bordeaux et de l'Université de Bordeaux.

Lors de mes activités de recherche, depuis ma thèse jusqu'à aujourd'hui, j'ai pu développer plusieurs compétences pluridisciplinaires qui m'aide à mieux étudier et à gérer des projets sur le neuromorphique. La figure 5.1 résume ces compétences.

J'ai pu étudier l'électronique analogique et la modélisation pendant mon doctorat, mon post-doctorat au Japon et l'encadrement de thèse de Sahbi Baccar.

J'ai réalisé plusieurs systèmes numériques que ce soient pour les réseaux de neurones artificiels ou pour les systèmes de détection et de *Spike Sorting* pendant mon post-doctorat au CEA et pendant l'encadrement de la thèse de Matthieu Ambroise.

J'ai obtenu des compétences en neurosciences computationnelles lors de l'encadrement de la thèse de Filippo Grassia pour la réalisation des algorithmes méta-heuristiques et les analyses de bifurcation des modèles de neurones.

Lors de ma délégation CNRS au LIMMS, je me suis initié à la microfluidique, à la conception d'électrodes, à la culture de neurone et à l'électrophysiologie.

Enfin j'ai pu effectuer des expériences hybrides 'in vitro' dans le cadre du projet Brainbow mais également à l'Université de Tokyo et à l'Université de Tel Aviv. Et des expériences 'ex vivo' dans le cadre du projet Hyrene ou j'ai également suivi une formation en janvier 2016 sur l'extraction de la moelle épinière de rat et l'enregistrement neuronal de cette moelle.

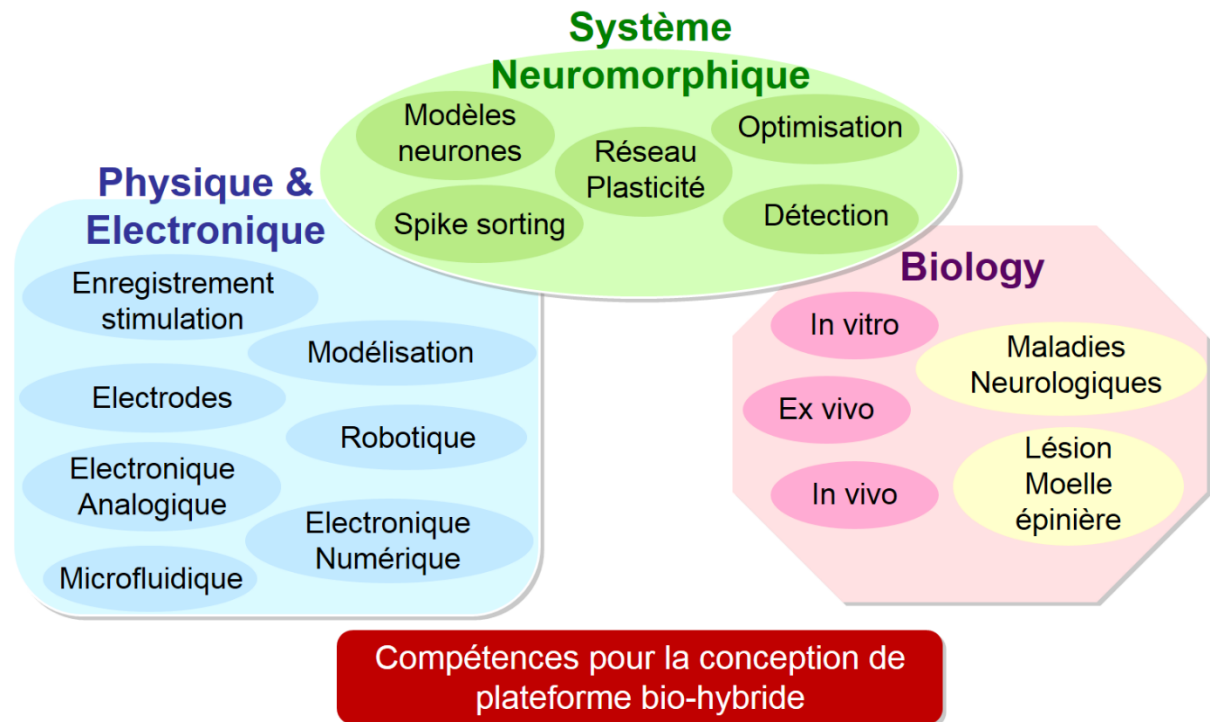


Figure 5.1. Résumé des compétences que j'ai pu acquérir lors mes diverses expériences de recherche.

Cet éventail de compétences me permet d'appréhender les diverses problématiques et notamment de comprendre les difficultés et les aléas liés à la biologie avec notamment la culture de cellules. Cette pluridisciplinarité pourrait être considérée a priori comme une faiblesse car je ne me suis pas investi dans une spécialité propre. En fait, je pense qu'il s'agit d'un atout important du fait que les projets sont de plus en plus pluridisciplinaires. Je peux ainsi communiquer avec des chercheurs de plusieurs spécialités (biologie, microfluidique, matériaux, électroniciens) ce qui n'était pas forcément évident au départ. Toutes ces expériences m'ont permis de prendre du recul sur ces projets globaux et j'espère mener à bien les perspectives multidisciplinaires que j'ai présentées lors du chapitre 3.



## **REFERENCES BIBLIOGRAPHIQUES**

- [ABIT 2000] S. Abiteboul, P. Buneman, D. Suciu, *Data on the web from relations to semistructured data and XML*, Morgan Kaufmann Publishers, 2000
- [AMAL 2009] E. H. Amalu, N.N. Ekere, R. S. Bhatti, “High Temperature Electronics: R&D Challenges and Trends in Materials, Packaging and Interconnection Technology”, *Proc. 2nd International Conference on Adaptive Science and Technology (ICAST)*, December 2009
- [AMAR 1972] S. Amari, “Characteristic of the random nets of analog neuron-like elements”. *IEEE Trans. on System, Man and Cybernetics*, 2, 643-657, 1972
- [AMBR 2013] M. Ambroise, T. Levi, S. Joucla, B. Yvert and S. Saïghi, “Real-time biomimetic Central Pattern Generators in an FPGA for hybrid experiments”. *Frontiers in Neurosciences*, 7:215, November 2013
- [AMBR 2015] M. Ambroise, “Hybridation des réseaux de neurones : de la conception du réseau à l’interopérabilité des systèmes neuromorphiques”, Thèse Université de Bordeaux, 2015
- [ARTH 2012] J. Arthur, P. Merolla, F. Akopyan, R. Alvarez, A. Cassidy, S. Chandra, S. Esser, N. Imam, W. Risk, D. Rubin, R. Manohar, D. Modha, “Building block of a programmable neuromorphic substrate : A digital neurosynaptic core”. *Proceedings of the International Joint Conference on Neural Networks*, 2012
- [ASHE 2003] P. J. Ashenden, G. D. Peterson, D. A. Teagarden, “The system designer's guide to VHDLAMS: analog, mixed-signal, and mixed-technology modelling”, Elsevier Science, 2003
- [BACC 2010] S. Baccar, S.M. Qaisar, D. Dallet, T. Levi, V. Shitikov, F. Barbara, “Analog to digital converters for high temperature applications: The modeling approach issue”, *Proc. IEEE International Instrumentation and Measurement Technology Conference*, May 2010, Austin
- [BACC 2011] S. Baccar, T. Levi, D. Dallet, V; Shitikov, F; Barbara, “Modeling Methodology for Analog Front-End Circuits Dedicated to High-Temperature Instrumentation and Measurement Applications”, *IEEE Transactions on Instrumentation and Measurement*, vol. 60, no. 5, May 2011
- [BACC 2012] S. Baccar, "Étude et modélisation comportementale de « front-end » analogiques pour des environnements « fond de puits »", Thèse en électronique, Université Bordeaux, 2012.
- [BARE 2012] L. Bareket-Keren, and Y. Hanein, “Carbon nanotube-based multi electrode arrays for neuronal interfacing: progress and prospects”. *Frontiers in neural circuits*, 6, 2012
- [BARN 2015] M. Barnasconi, M. Dietrich, K. Einwich, Th. Vörtler, J.-P. Chaput, M.-M. Louërat, F. Pêcheux, Zh. Wang, Ph. Cuenot, I. Neumann, Th. Nguyen, R. Lucas, E. Vaumorin, “UVM-SystemC-AMS Framework for System-Level Verification and Validation of Automotive Use Cases”, *IEEE Design & Test*, pp. 76-86, 2015

- [BASU 2010] A. Basu, S. Brink, C. Schlottmann, S. Ramakrishnan, C. Petre, S. Koziol, F. Baskaya, C. Twigg and P. Hasler, “A Floating-Gate-Based Field-Programmable Analog Array”, *IEEE Journal of Solid-State Circuits*, vol. 45, n°. 9, pp. 1781-1794, September 2010
- [BECH 2011] JF. Beche, T. Levi, G. Charvet, O. Billoin, L. Rousseau, JP. Rostaing, C. Condemine, S. Bonnet, R. Escola, T. Kauffmann, B. Yvert and R. Guillemaud, *System Architecture for Neural–Electrical Interface and Processing, Integrated Microsystems Electronics, Photonics, and Biotechnology*, Iniewski Editor, CRC Press, 133-146, October 2011
- [BECK 2006] H. Beckrich-Ros, “Contribution à la caractérisation et à la modélisation de transistors bipolaires de puissance intégrés dans une filière BiCMOS submicronique”, Thèse Université de Bordeaux, 2006
- [BELH 2010] B. Belhadj, “Systèmes neuromorphiques temps réel : contribution à l’intégration de réseaux de neurones biologiquement réalistes avec fonctions de plasticité”, Thèse Université de Bordeaux, 2010
- [BENA 1997] Y. Ben-Ari, R. Khazipov, X. Leinekugel, O. Caillard and J. Gaiarsa, “GABAA, NMDA and AMPA receptors : a developmentally regulated ’ménage à trois’”. *Trends in neurosciences*, 20(11):523–529, 1997
- [BIFFI 2012a] E. Biffi, F. Piraino, A. Pedrocchi, GB. Fiore, G. Ferrigno, A. Redaelli, A. Menegon, M.A. Rasponi, “microfluidic platform for controlled biochemical stimulation of twin neuronal networks”. *Biomicrofluidics*, 6:24106-24110, 2012
- [BIFFI 2012b] E. Biffi, A. Menegon, F. Piraino, A. Pedrocchi, G.B. Fiore and M. Rasponi, “Validation of long-term primary neuronal cultures and network activity through the integration of reversibly bonded microbioreactors and MEA substrates”. *Biotechnol. Bioeng.*, 109: 166–175, 2012
- [BINC 2006] S. Binczak, S., Jacquir, JM. Bilbault, V. Kazantsev, V. Nekorkin, “Experimental study of electrical fitzhugh-nagumo neurons with modified excitability”. *Neural Networks*, 19(5):684–693, 2006
- [BINK 2003] D. M. Binkley, C. E. Hopper, S. D. Tucker, B. C. Moss, J. M. Rochelle and D. P. Foty, “A CAD Methodology for Optimizing Transistor Current and Sizing in Analog CMOS Design”, *IEEE Transactions on Computer-aided Design of Integrated Circuits and Systems*, vol. 22, pp. 225-237, February 2003
- [BONA 2014] S. Bonabi, H. Asgharian, R. Bakhtiari, S. Safari and M. Ahmadabadi, “FPGA implementation of a cortical network based on the Hodgkin-Huxley neuron model”. *Iconip*, 8:1–12, 2014
- [BONI 2013] P. Bonifazi, F. Difato, P. Massobrio, GL. Breschi, V. Pasquale, T. Levi, M. Goldin, Y. Bornat, M. Tedesco, M. Bisio, S. Kanner, R. Galron, J. Tessadori, S. Taverna and M. Chiappalone, “In vitro large-scale experimental and theoretical studies for the realization of bi-directional brain-prostheses”. *Frontiers in Neural Circuits*, 7:40, March 2013



- [BOWE 2000] R. Bowen, K. Coar, *Apache server*, Campus Press, 2000
- [BRAI 2012] Brainbow Project European Union’s Seventh Framework Program (ICTFETFP7/2007-2013, FET Young Explorers scheme) Under Grant Agreement no 284772. 2012-2015 [www.brainbowproject.eu](http://www.brainbowproject.eu)
- [BRIC 1998] P.J. Bricaud, *IP Reuse creation for system-on-a-chip design*, Mentor graphics corporation, Sophia Antipolis, 1998
- [BROW 1914] T. Brown, “On the nature of the fundamental activity of the nervous centres; together with an analysis of the conditioning of rhythmic activity in progression and a theory of the evolution of function in the nervous system”. *Journal of Physiology*, 48, 18-46, 1914
- [BUHR 2011] L. Buhry, F. Grassia, A. Giremus, E. Grivel, S. Renaud, and S. Saïghi, “Automated parameter estimation of the hodgkin-huxley model using the differential evolution algorithm: Application to neuromimetic analog integrated circuits”. *Neural Computation*, 23(10):2599–2625, 2011
- [BUTT 2011] C. Buttay, D. Planson, B. Allard, D. Bergogne, P. Bevilacqua, C. Joubert, M. Lazar, C. Martin, H. Morel, D. Tournier, C. Raynaud, “State of the art of high temperature power electronics”, *Materials Science and Engineering: B*, vol. 176, no. 4, pp. 283-288, 15 March 2011
- [CASS 2008] A. Cassidy and A. Andreou, “Dynamical digital silicon neurons”, *IEEE BIOCAS Biomedical Circuits and Systems Conference*, 289-292, November 2008
- [CASS 2011] A. Cassidy, A. Andreou, and J. Georgiou, “Design of a one million neuron single FPGA neuromorphic system for real-time multimodal scene analysis”. *45th Annual Conference on Information Sciences and Systems, CISS 2011*, pages 2–7, 2011
- [CAST 2006] R. Castro-Lopez, F.V. Fernandez, O. Guerra-Vinuesa and A. Rodriguez-Vasquez, *Reuse-Based Methodologies and Tools in the Design of Analog and Mixed-Signal Integrated Circuits*, Springer Publishers, 2006
- [CAST 2008] R. Castro-Lopez, O. Guerra, E. Roca and F.V. Fernandez, “[An Integrated Layout-Synthesis Approach for Analog ICs](#)”, *IEEE Transactions on Computer-aided Design of Integrated Circuits and Systems*, vol. 27, pp. 1179-1189, July 2008
- [CAI 2003] L. Cai, D. Gadjski, *Transaction Level Modeling in System Level Design*, CECS Technical Report 03-10, 2003
- [CAPO 2016] M. Capogrosso et al., “A brain–spine interface alleviating gait deficits after spinal cord injury in primates”, *Nature*, 539, 284-288, November 2016
- [CART 2001] B. Carter, T.R. Brown, “Handbook of Operational Amplifier Applications”, Application Report, Texas Instruments, SBOA092 A – October 2001

- [CART 2002] B. Carter, “Fully Differential Op Amps Made Easy”, Application Report SLOA099 - May 2002, Texas Instruments
- [CHRI 2006] A. Christou “Reliability of high temperature electronics “, The Center for Risk and Reliability, University of Maryland, Second Edition, March 2006
- [COHE 1992] A. Cohen, G. Ermentrout, T. Kiemel, N. Kopel, K. Sigvardt, T. Williams “Modelling of intersegmental coordination in the lamprey central pattern generator for locomotion”. *Trends in Neuroscience*. 15, 434–438, 1992
- [COLE 1949] K. Cole, “Dynamic electrical characteristics of the squid axon membrane”. *Arch. Sci. Physiol.*, 3:253–258, 1949
- [CYMB 2002] G. Cymbalyuk, Q. Gaudry, M. Masino, R. Calabrese, “Bursting in Leech Heart Interneurons: Cell-Autonomous and Network-Based Mechanisms”. *J. Neuroscience*, 22, 10580-10592, 2002
- [DAVI 2000] C. Davis, “ $\Sigma\Delta$  Modulation at High Temperature”, PhD Dissertation, the University of Calgary, Department of Electrical and Computer Engineering, 2000
- [DAVI 2003] C. Davis, I. Finvers, I. “A 14-bit high-temperature  $\Sigma\Delta$  modulator in standard CMOS”, *IEEE Journal of Solid-state Circuits*, vol. 38, no. 6, pp. 976-986, June 2003
- [DEBE 2006] F. De Bernardinis, P. Nuzzo and A.S. Vincentelli, “Robust System Level Design with Analog Platforms”, *Proceedings Computer-Aided Design ICCAD'06*, pp. 334-341, San Jose, US, November 2006
- [DESS 2000] M. Dessouky, A. Kaiser, M-M. Louërat, A. Greiner, *Analog Design for Reuse – Case Study : Very Low-voltage  $\Delta\Sigma$  Modulator*, IEEE Design Automation and Test in Europe. Conference 2000, pp. 353–360, Paris, France, 27-30 Mars 2000
- [DUBO 2005] P. Dubois, MySQL, Sams Developer's Library, 2005
- [FERN 2013] J. Fernandez-Vargas, H. Pfaff, F. Rodríguez, and P. Varona, “Assisted closed-loop optimization of SSVEP-BCI efficiency”. *Frontiers in neural circuits*, 7, 2013
- [FREG 2012] M. Frega, V. Pasquale, M. Tedesco, M. Marcoli, A. Contestabile, M. Nanni, L. Bonzano, G. Maura, and M. Chiappalone, “Cortical cultures coupled to micro-electrode arrays: a novel approach to perform in vitro excitotoxicity testing”, *Neurotoxicol Teratol*, 34:116-127, 2012
- [FUNA 2006] K. Funakoshi, H. Suzuki, S. Takeuchi, “Lipid Bilayer Formation by Contacting Monolayers in a Microfluidic Device for Membrane Protein Analysis”, *Analytical Chemistry*, vol. 78 (24), pp 8169–8174, 2006
- [FURB 2013] S. Furber, D. Lester, L. Plana, J. Garside, E. Painkras, S. Temple, A. and Brown, “Overview of the SpiNNaker system architecture”. *IEEE Transactions on Computers*, 62(12):2454–2467, 2013
- [GALO 2013] M. Galos, F. Mieyeville, D. Navarro, I. O’Connor, “SystemC fine-grained HW-SW fully heterogeneous WSN simulation and UML

- metamodel behavioural extraction”, *Analog Integrated Circuits and Signal Processing*, 77, 123-133, 2013
- [GEOR 2013] S. George, J. Hasler, S. Koziol, S. Nease, and S. Ramakrishnan, "Low Power Dendritic Computation for Wordspotting," *Low Power Electronics and Applications*, vol. 3, pp. 73-98, 2013
- [GEOR 2016] S. George, S. Kim, S. Shah, J. Hasler, M. Collins, F. Adil, R. Wunderlich, S. Nease, S. Ramakrishnan, "A Programmable and Configurable Mixed-Mode FPAA SOC", *IEEE Transactions on VLSI*, 24:6, 2016
- [GERS 2002] W. Gerstner, W. Kistler, "Spiking Neuron Models: Single Neurons, Populations, Plasticity", Cambridge University Press, 2002
- [GIEL 2000] G. Gielen, R.A. Rutenbar, *Computer-aided design of analog and mixed-signal integrated circuits*, Proceedings IEEE, Vol. 88, pp. 1825-1854, Décembre 2000
- [GILB 2002] B. Gilbert, Design for manufacture, Trade-offs in analog circuit design. The designer's companion, Kluwer Academic Publishers, 2002
- [GIME 2001] R. Gimeno, P. Mitrano, *Science Po Cartographie*, Février 2001
- [GIRA 2007] B. Girau and C. Torres-Huitzil, "Massively distributed digital implementation of an integrate-and-fire neuron network for visual scene segmentation". *Neurocomputing*, 70(7-9):1186–1191, 2007
- [GUGG 2013] D. Guggenmos, M. Azin, S. Barbay, J. Mahnken, C. Dunham, P. Mohseni and R. Nudo, "Restoration of function after brain damage using a neural prosthesis". *Proceedings of the National Academy of Sciences of the United States of America*, 110(52):21177–82, 2013
- [GOER 1999] R. Goering, *A series on the Reuse Methodology Manual*, 5 articles published in *EE Times*, 1999
- [GOER 2006] R. Goering, *True Circuits rolls out 65-nm analog IP*, *EETIMES* 12/06/2006
- [GUER 2016] Y. Guerfi, G. Larrieu, "Vertical Silicon Nanowire Field Effect Transistors with Nanoscale Gate-All-Around", *Nanoscale research letter*, 11:1, 2016
- [GRAS 2012] F. Grassia, "Silicon neural networks : implementation of cortical cells to improve the artificial-biological hybrid technique", *Thèse Université de Bordeaux*, 2012
- [GROS 2007] P. Gross, E. Kartalov, A. Scherer, L. Weiner, "Applications of microfluidics for neuronal studies", *Journal of the Neurological Sciences*, 252, 135–143, 2007
- [HAMO 2003] M. Hamour, M. Saleh, R. Mirabbasi and S. Ivanov, "Analog IP design flow for SoC applications", *Proceedings ISCAS 2003*, vol. 4, pp. 676-679, Bangkok, Thailand, May 2003

- [HARA 2016] Y. Harada, K. Tomoki, R. Kanzaki, and T. Nakamoto, “Response Prediction of an Insect’s Olfactory Receptor Neuron by Using Structural Parameters of Odorant and Self-Organizing Map”, *IEEE Sensors Journal*, 16(3):580-585, 2016
- [HASL 2007] P. Hasler, S. Koziol, E. Farquhar, A. Basu, “Transistor channel dendrites implementing hmm classifiers”. In *International Symposium on Circuits and Systems*, pages 3359–3362, 2007
- [HASS 1981] B. Hassard, ND Kazarinoff, YH Wan, “Theory and Applications of Hopf Bifurcation”. Cambridge, U.K.: Cambridge Univ. Press, 1981
- [HILL 2003] AA. Hill, J. Lu, MA. Masino, OH. Olsen, RL Calabrese, “A model of a segmental oscillator in the leech heartbeat neuronal network”, *J Comput Neurosci.*, 10, 281-302, 2003
- [HOCH 2006] L.R. Hochberg, M.D. Serruya, G.M. Friehs, J.A. Mukand, M. Saleh, A.H. Caplan, A. Branner, D. Chen, R.D. Penn, J.P. Donoghue, “Neuronal ensemble control of prosthetic devices by a human with tetraplegia”. *Nature*, 442, 164-171, 2006
- [HOCH 2012] L.R. Hochberg, D. Bacher, B. Jarosiewicz, N.Y. Masse, J.D. Simeral, J. Vogel, S. Haddadin, J. Liu, S.S. Cash, P. Van Der Smagt, J.P Donoghue, “Reach and grasp by people with tetraplegia using a neurally controlled robotic arm”. *Nature Methods*, 485, 372-375, 2012
- [HODG 1952] AL. Hodgkin, AF Huxley AF, “A quantitative description of membrane current and its applications to conduction and excitation in nerve”, *The Journal of Physiology* 117:500-544, 1952.
- [HYR 2011] ANR HYRENE, HYbridation de REseaux de Neurones pour l’exploration de fonctions de réhabilitation, 2011-2015, [http://www.agence-nationale-recherche.fr/suivi-bilan/editions-2013-et-anterieures/recherches-exploratoires-et-emergentes/blanc-generalite-et-contacts/blanc-presentation-synthetique-du-projet/?tx\\_lwmsuivibilan\\_pi2%5BCODE%5D=ANR-10-BLAN-0316](http://www.agence-nationale-recherche.fr/suivi-bilan/editions-2013-et-anterieures/recherches-exploratoires-et-emergentes/blanc-generalite-et-contacts/blanc-presentation-synthetique-du-projet/?tx_lwmsuivibilan_pi2%5BCODE%5D=ANR-10-BLAN-0316)
- [IBRA 2009] T. Ibrahim, “ Contribution au développement de modèles pour l’électronique de puissance en VHDL-AMS “, Rapport de Thèse de doctorat, Université de Lyon, 2009
- [IJSP 2007] A. Ijspeert, A. Crespi, D. Ryczko, J. Cabelguen, “From swimming to walking with a salamander robot driven by a spinal cord model”. *Science*, 315, 1416-1420, 2007
- [IJSP 2014] A. Ijspeert, “Biorobotics: Using robots to emulate and investigate agile animal locomotion”, *Science*, 346:6206, 196-203, 2014
- [ILRE 1994] P. L. Ilreike, D. M. Fleetwood, D. B. King, D. C. Sprauer, and T. E. Zipperian, “An Overview of High-Temperature Electronic Device Technologies and Potential Applications”, *IEEE Transactions on Components Packaging and Manufacturing*, vol. 17, no. 4, pp. 594-609, December 1994

- [INDI 2007] G. Indiveri, and S. Fusi, “Spike-based learning in VLSI networks of integrate-and fire neurons”. In International Symposium on Circuits and Systems, pages 3371–3374, 2007
- [ISKA 2004] R. Iskander, L. de Lamarre, A. Kaiser and M.-M. Rosset-Louërat, “Design Space Exploration for Analog IPs using CAIRO+”, *ICEEC International Conference on Electrical Electronic and Computer Engineering* , pp. 473-476, Cairo, Egypt, 2004
- [ISKA 2008] R. Iskander, Knowledge-aware synthesis for analog integrated circuit design and reuse, Dissertation, University Pierre et Marie Curie, Paris VI, July 2008
- [ISKA 2008b] R. Iskander, M.-M. Louërat and A. Kaiser, “Automatic DC Operating Point Computation and Design Plan Generation for Analog IPs”, *Analog Integrated Circuit and Signal Processing Journal*, vol. 56, 2008
- [ISKA 2013] R. Iskander, M.-M. Louërat, A. Kaiser, “Hierarchical sizing and biasing of analog firm intellectual properties”, *Integration, the VLSI journal*, vol. 46 (2), pp. 172-188, 2013
- [ITRS 2001] International Technology Roadmap for Semiconductors, Edition 2001  
Available : <http://www.itrs.net/Links/2001ITRS/Home.htm>
- [ITRS 2009] International Technology Roadmap for Semiconductors (ITRS), Design, Edition 2009
- [ITRS 2013] International Technology Roadmap for Semiconductors (ITRS), Modelling, Edition 2013
- [ITRS 2015] International Technology Roadmap for Semiconductors (ITRS), Neuromorphic Electronics for Energy Efficient Processing, Edition 2015
- [IZHI 2003] E.M. Izhikevich, “Simple model of spiking neurons”, *IEEE Transactions on Neural Networks*, Vol.14, no.6, pp. 1569- 1572, 2003.
- [IZHI 2004] E.M. Izhikevich, Which model to use for cortical spiking neurons”, *IEEE Transactions on Neural Networks*, 15, 1063-1070, 2004
- [IZHI 2008] E.M. Izhikevich and G.M. Edelman, “Large-scale model of mammalian thalamocortical systems”. *Proceedings of the national academy of sciences*, 105(9):3593–3598, 2008
- [JACK 2016] A. Jackson, “Spinal-cord injury: Neural interfaces take another step forward”, *Nature*, 539, 177-178, November 2016
- [JANG 2003] N. Jangkrajarn, S. Bhattacharya, R. Hartono, C.-J. R. Shi, *IPRAIL – Intellectual Property Reuse-based Analog IC layout Automation*, *Integration the VLSI Journal*, Vol. 36, pp. 237-262, Novembre 2003
- [JOUC 2007] S. Joucla, “Etude expérimentale et modélisation de la stimulation électrique extracellulaire des réseaux de neurones avec des matrices de microélectrodes (MEA) : analyse des mécanismes sous-jacents et amélioration de la focalité spatiale des stimulations”, Thèse Université Bordeaux 2007

- [JOUCL 2016] S. Joucla, M. Ambroise, T. Levi, T. Lafon, P. Chauvet, S. Saïghi, Y. Bornat, N. Lewis, S. Renaud and B. Yvert, "Generation of Locomotor-Like Activity in the Isolated Rat Spinal Cord Using Intraspinal Electrical Microstimulation Driven by a Digital Neuromorphic CPG". *Frontiers in Neurosciences*, 10:67, February 2016
- [JUNG 2001] R. Jung, E. Brauer, and J. Abbas, "Real-time Interaction Between a Neuromorphic Electronic Circuit and the Spinal Cord". *IEEE Trans Neural Syst Rehabil Eng.*, 9(3):319-26, 2001
- [JUNG 2015] R. Jung, K. Horch, J.J. Abbas, S. Phillips, B. Bakkaloglu, S. Kim, "Communication Interface for Sensory Stimulation", U.S. Patent No. 9,026,224 B2, 2015
- [KEAT 1999] M. Keating, P. Bricaud, Reuse methodology manual, 2<sup>nd</sup> Edition, Kluwer Academic Publishers, 1999
- [KHER 2016] S.R. Kheradpisheh, M. Ganjtabesh, and T. Masquelier. "Bio-inspired unsupervised learning of visual features leads to robust invariant object recognition", *Neurocomputing*, 205:382-392, 2016
- [KIRS 1998] R. K. Kirschman, "High-Temperature Electronics", IEEE Press, John Wiley & Sons Inc., August 1998
- [KOCH 2003] R.J. Koch, F. Dielacher, *Analog IP – stairway to SoC heaven ?*, Proceedings IEEE Solid-State Circuits Conference, pp. 1-2, 2003
- [KOH 1990] H. Koh, C. Sequin and P. Gray, "OPASYN: a compiler for CMOS operational amplifiers", *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, vol. 9, pp. 113-125, February 1990
- [KOHNO 2016] T. Kohno, M. Sekikawa, J. Li, T. Nanami, and K. Aihara, "Qualitative-Modeling-Based Silicon Neurons and Their Networks," *Frontiers in Neuroscience*, Vol. 10, No.273, pp. 1-16, Jun., 2016.
- [LALL 1997] P. Lall, M. Pecht "Influence of temperature on microelectronics and system reliability", CRC Press, April 1997
- [LARM 2005] C. Larman, "UML 2 et les design patterns, Analyse et conception orientées objet et développement itératif (3e édition)", Pearson Education, 2005
- [LARR 2016] G. Larrieu, "De l'ingénierie de contacts métalliques aux transistors 3D à grille entourante : Architectures alternatives pour MOS nanométriques", HDR, Université de Toulouse, Février 2016
- [LEE 2008] JH. Lee, YA. Song, J. Han, "Multiplexed proteomic sample preconcentration device using surface-patterned ion-selective membrane". *Lab Chip*, 8, 596-601, 2008
- [LEGA 2005] B. Le Gal, Contribution à la prise en compte des contraintes des applications TDSI dans la synthèse de haut niveau, Thèse, Université de Bretagne Sud, Lorient, Décembre 2005

- [LEMA 2002] G. Le Masson, S. Renaud-Le Masson, D. Debay, T. Bal, “Feedback inhibition controls spike transfer in hybrid thalamic circuits”, *Nature*, 417, 854–858, 2002
- [LEVI 2007] T. Levi, "Méthodologie de développement d'une bibliothèque d'IP-AMS en vue de la conception automatisée de systèmes sur puce analogiques et mixtes : application à l'ingénierie neuromorphique", Thèse en électronique, Université Bordeaux, 2007.
- [LEVI 2008] T. Levi, N. Lewis, S. Saighi, J. Tomas, Y. Bornat and S. Renaud, “Neuromimetic Integrated Circuits”, Chap. 12 in *VLSI Circuits for Biomedical Applications*, Artech House, Boston, pp. 241-264, 2008
- [LEVI 2009] T. Levi, J. Tomas, N. Lewis, P. Fouillat, “A CMOS Resizing Methodology for Analog Circuits: linear and non-linear applications”, *IEEE Journal Design and Test of Computer*, vol. 26, pp. 78-87, January-february 2009
- [LEVI 2009b] T. Levi, JF. Beche, S. Bonnet and R. Guillemaud, “IP-based toolbox for digital signal processing reuse: Application to Real-time Spike sorting”, *Design&Reuse Articles*, n°21034, 2009
- [LEVI 2014] T. Levi, M. Ambroise, F. Grassia, S. Saighi, T., Kohno, H. Kinoshita, T. Fujii, “Biomimetic CPGs for robotic applications”, 19th International Symposium on Artificial Life and Robotics, pp. 355-358, Beppu, Japan, January 2014
- [LI 2003] Z. Li, L. Luo, J. Yuan, *A Study on Analog IP Blocks for Mixed-Signal SoC*, Proceedings ASIC 2003, Vol. 1 pp 564-567, Octobre 2003
- [LIU 2004] S. Liu, and R. Douglas, “Temporal coding in a silicon network of integrate-and fire neurons”. *Transactions on Neural Networks*, 15(5):1305–1314, 2004
- [LORA 2015] H. Lorach, G. Richard Smith, X. Lei, Y. Mandel, T. Kamins, K. Mathieson, P. Huie, J. Harris, A. Sher, D. Palanker, “Photovoltaic restoration of sight with high visual acuity”, *Nature Medicine*, 21:476-485, April 2015
- [LOUE 2013] M-M. Louërat, “Circuits analogiques documentés et réutilisables : Synthèse analogique sous l'oeil du concepteur”, HDR Université Pierre et Marie Curie, Paris, Juillet 2013
- [MAHO 1991] M. Mahowald, R. Douglas, “A silicon neuron”, *Nature*, 354, 515–518, 1991
- [MARD 2001] E. Marder and D. Bucher “Central pattern generators and the control of rhythmic movements”. *Current Biology* 2001, 11:986-996, 2001
- [MARK 2012] H. Markram, “The Human Brain Project”, *Scientific American* 306, 50-55, 2012
- [MART 2008] E. Martens and G. Gielen, *High-level modeling and synthesis of analog integrated systems*, Springer, January 2008
- [MASQ 2009] T. Masquelier, R. Guyonneau, S. Thorpe, “Competitive STDP-based spike pattern learning”, *Neural Computation*, 21:5, 1259-76, 2009

- [MATS 1987] K. Matsuoka, “Mechanisms of frequency and pattern control in the neural rhythm generators”. *Biological Cybernetics*, 56(5-6):345–353, 1987
- [MCCL 1996] P. McCluskey, T. Podlesak , R. Grzybowski “High Temperature Electronics”, CRC Press Inc., 1996
- [MEJI 2013] L. Mejia, N. Litterman, Y. Ikeuchi, L. De la Torre-Ubieta, E. Bennett, C. Zhang, W. Harper, A. Bonni, “A Novel Hap1–Tsc1 Interaction Regulates Neuronal mTORC1 Signaling and Morphogenesis in the Brain”, *Journal of Neuroscience*, 33:46, 18015-21, 2013
- [MERO 2014] P. Merolla et al., A million spiking-neuron integrated circuit with a scalable communication network and interface, *Science*, 345:6197, August 2014
- [MISR 2010] J. Misra, and I. Saha, Artificial neural networks in hardware: A survey of two decades of progress. *Neurocomputing*, 74(1-3):239–255, 2010
- [MOOR 1965] G. E. Moore, *Cramming more components onto integrated circuits*, *Electronics*, Vol. 38, Avril 1965
- [MOOR 1975] G. E. Moore, *Progress in digital integrated circuit*, *IEEE Int. Electron Devices Meeting Technology Digest*, pp. 11, Décembre 1975
- [NANA 2016] T. Nanami and T. Kohno, "Simple cortical and thalamic neuron models for digital arithmetic circuit implementation," *Frontiers in Neuroscience*, Vol. 10, No.181, pp. 1-12, May, 2016
- [NAZA 2015] S. Nazari, K. Faez, M. Amiri and E. Karami, “A digital implementation of neuron-astrocyte interaction for neuromorphic applications”. *Neural Network*, 66:79–90, 2015
- [NEFT 2011] E. Neftci, E. Chicca, G. Indiveri, and R. Douglas, “A systematic method for configuring vlsi networks of spiking neurons”. *Neural Computation*, 23(10):2457–2497, 2011
- [NGUY 2000] B. Nguyen, W.D. Smith, “Nulling Input Offset Voltage of Operational Amplifier”, Texas Instruments Corp. Application Report SLOA045, Aug. 2000
- [NGUY 2006] P. Nguyen Tuong, Définition et implantation d’un langage de conception de composants analogiques réutilisables, Thèse, Université Pierre et Marie Curie, Paris VI, Juin 2006
- [NICO 2009] M. Nicolelis, and M. Lebedev, “Principles of neural ensemble physiology underlying the operation of brain-machine interfaces”. *Nature Reviews Neuroscience*, 10, 530-540, 2009
- [NISHI 2013] Y. Nishimura, S. Perlmutter, and E. Fetz, “Restoration of upper limb movement via artificial corticospinal and musculoskeletal connections in a monkey with spinal cord injury”. *Frontiers in neural circuits*, 7, 2013
- [OCON 2000] I. Connor and A. Kaiser, “Automated synthesis of current-memory cells”, *IEEE Transactions on Computer-aided Design of Integrated Circuits Systems*, vol. 19, no. 4, pp. 413-424, April 2000



## Références Bibliographiques

---

- [OCON 2004] I. O'Connor, *Synthèse analogique*, Workshop final AS SoC-AMS, 15-16 Janvier 2004
- [OCON 2005] I. O'Connor, F. Tissafi-Drissi, G. Révy and F. Gaffiot, "UML/XML-based approach to hierarchical AMS synthesis", *Proceedings FDL 2005*, Lausanne, Switzerland, September 2005
- [OCON 2007] I. O'Connor and al., "[CNTFET Modeling and Reconfigurable Logic-Circuit Design](#)", *IEEE Transactions on Circuits and Systems I*, vol. 54, pp. 2365-2379, November 2007
- [OHR 2003] S. Ohr, *Intérêt grandissant pour l'IP analogique*, EETIMES 04/03/2003
- [OPRI 2012] I. Opris, J. Fuqua, P. Huettl, G. Gerhardt, T. Berger, R. Hampson, and S. Deadwyler, "Closing the loop in primate prefrontal cortex : inter-laminar processing". *Frontiers in neural circuits*, 6, 2012
- [PARK 2006] JW. Park, B. Vahidi, A. Taylor, SW. Rhee, NL. Jeon, "Microfluidic culture platform for neuroscience research", *Nature Protocols*, 1, 2128 – 2136, 2006
- [PARK 2016] SJ. Park, M. Gazzola, KS. Park, K. Parker, "Phototactic guidance of a tissue-engineered soft-robotic ray", *Science*, 353:6295, 158-162, July 2016
- [PECH 2005] F. Pecheux, C. Lallement, A. Vachoux, "VHDL-AMS and Verilog-AMS as Alternative Hardware Description Languages for Efficient Modeling of Multidiscipline Systems", *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, vol. 24, no.2, February 2005
- [PHEL 2000] R. Phelps, M. Krasnicki, R. Rutenbar, L. Carley and J. Hellums, "Anaconda: simulation-based synthesis of analog circuits via stochastic pattern search", *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, vol. 19, pp. 703-717, June 2000
- [PICA 2014] S. Picaud, JA Sahel, "Retinal prostheses: clinical results and future challenges", *CR. Biol.*, 337(3):214-22, March 2014
- [PIMA 2013] A. Pimashkin, A. Gladkov, I. Mukhina, and V. Kazantsev, "Adaptive enhancement of learning protocol in hippocampal cultured networks grown on multielectrode arrays". *Frontiers in neural circuits*, 7, 2013
- [PIME 2010] J.V.B. Pimentel and J.C. Da Costa, "[A Methodology for Describing Analog/Mixed-Signal Blocks as IP](#)", *Design&Reuse Articles*, November 2010
- [POPO 2015] MA. Popovic, N. Carnevale, B. Rozsa, D. Zecevic, "Electrical behaviour of dendritic spines as revealed by voltage imaging", *Nature Communication*, 6:8436, 2015
- [POSP 2008] M. Pospischil, M. Toledo-Rodriguez, C. Monier, Z. Piwkowska, T. Bal, Y. Frégnac, H. Markram and A. Destexhe, "Minimal hodgkin-huxley type models for different classes of cortical and thalamic neurons". *Biological Cybernetics*, 99:427–441, 2008
- [POTT 2010] SM. Potter, "Closing the loop between neurons and neurotechnology". *Front. Neuroscience*, 4:15, 2010

- [POTT 2014] S. Potter, A. El Hady and E. Fetz, “Closed-loop neuroscience and neuroengineering”. *Frontiers in Neural Circuits*, 8:2013–2015, 2014
- [QIAO 2015] N. Qiao, H. Mostafa, F. Corradi, M. Osswald, F. Stefanini, D. Sumislawska, G. Indiveri, “A reconfigurable on-line learning spiking neuromorphic processor comprising 256 neurons and 128K synapses”, *Frontiers in neuroscience*, 9:141, 2015
- [QUIS 2013] J. Quist, S. Trietsch, P. Vultoa, T. Hankemeier, “Elastomeric microvalves as tunable nanochannels for concentration polarization”, *Lab Chip*, 13, 4810-1815, 2013
- [RAJA 2016] S. Rajangam, P-H. Tseng, A. Yin, G. Lehew, D. Schwarz, M. Lebedev, M. Nicolelis, “Wireless Cortical Brain-Machine Interface for Whole-Body Navigation in Primates”, *Scientific Reports* 6, Article number: 22170, 2016
- [RAST 2013] A. Rast, J. Partzsch, C. Mayr, J. Schemmel, S. Hartmann, L. Plana, S. Temple, D. Lester, R. Schuffny, and S. Furber, “A location-independent direct link neuromorphic interface”. *Proceedings of the International Joint Conference on Neural Networks*, 2013
- [RENA 2007] S. Renaud, J. Tomas, Y. Bornat, A. Daouzli, S. Saïghi, “Neuromimetic ICs with analog cores: an alternative for simulating spiking neural networks”. In *International Symposium on Circuits and Systems*, pages 3355–3358, New-Orleans, USA, 2007
- [RENA 2016] R. Renault, JB. Durand, JL. Viovy, C. Villard, “Asymmetric axonal edge guidance: a new paradigm for building oriented neuronal networks”, *Lab on Chip*, 12, 2188-91, May 2016
- [REY 2015] H. Rey, C. Pedreira, RQ. Quiroga, “Past, present and future of spike sorting techniques”, *Brain Research Bulletin*, 119, 106-117, October 2015
- [RICE 2009] K. Rice, M. Bhuiyan, T. Taha, C. Vutsinas, and M. Smith, “FPGA Implementation of Izhikevich Spiking Neural Networks for Character Recognition”. *International Conference on Reconfigurable Computing and FPGAs*, pages 451–456, 2009
- [RIGA 2006] P. Rigaux, *Pratique de MySQL et Php*, O’Reilly, 2006
- [ROBI 2012] J. Robinson, M. Jorgolli, A. Shalek, MH. Yoon, R. Gertner, H. Park, “Vertical nanowire electrode arrays as a scalable platform for intracellular interfacing to neuronal circuits”, *Nature Nanotechnology*, 7, 180–184, 2012
- [ROBI 2013] J. Robinson, M. Jorgolli, and H. Park, “Nanowire electrodes for high-density stimulation and measurement of neural circuits”. *Frontiers in neural circuits*, 7, 2013
- [ROMA 2008] T. Romanko, “Applications Extreme Design: Developing integrated circuits for -55 °C to +250 °C”, *EETimes/Planet Analog Magazine*, 10th November 2008

- [ROSS 2010] C. Rossant, D. Goodman, J. Platkiewicz, and R. Brette, “Automatic fitting of spiking neuron models to electrophysiological recordings”. *Frontiers in Neuroinformatics*, 4(2), 2010
- [RUDO 2005] M. Rudolph and A. Destexhe, “An extended analytic expression for the membrane potential distribution of conductance-based synaptic noise”. *Neural Computation*, 17(11):2301–2315, 2005
- [RUTE 2007] R. Rutenbar, G. Gielen and J. Roychowdhury, “Hierarchical Modeling, Optimization, and Synthesis for System-Level Analog and RF Designs”, *Proceedings of the IEEE*, vol. 95, n°. 3, March 2007
- [SABA 2012] J. Sabarad, S. Kestur, M. Park, D. Dantara, V. Narayanan, Y. Chen, and D. Khosla, “A reconfigurable accelerator for neuromorphic object recognition”. *Proceedings of the Asia and South Pacific Design Automation Conference, ASP-DAC*, pages 813–818, 2012
- [SAIG 2000] S. Saighi, “Circuits et systèmes de modélisation analogique de réseaux de neurones biologiques: application au développement d'outils pour les neurosciences computationnelles, Thèse Université Bordeaux, 2000
- [SAIG 2011] S. Saighi, Y. Bornat, J. Tomas, G. Le Masson and S. Renaud, “A Library of Analog Operators Based on the Hodgkin-Huxley Formalism for the Design of Tunable Real-Time Silicon Neurons”, *IEEE Transactions on Biomedical Circuits and Systems*, vol. 5, pp. 3-19, February 2011
- [SAIG 2015] S Saïghi, CG Mayr, T Serrano-Gotarredona, H Schmidt, G Lecerf, J Tomas, J. Grollier, S. Boyn, A. Vincent, D. Querlioz, S. La Barbera, F. Alibart, D. Vuillaume, O. Bichler, C. Gamrat, B. Linares-Barranco, “Plasticity in memristive devices for spiking neural networks”, *Frontiers in neuroscience* 9, 51, 2015
- [SCHEM 2007] J. Schemmel, D. Bruderle, K. Meier, B. Ostendorf, “Modeling synaptic plasticity within networks of highly accelerated I&F neurons”. In *International Symposium on Circuits and Systems*, pages 3367–3370, 2007
- [SING 2005] R. Singh, *Analog IP re-use: concerns for “digitally-oriented” SoC designers*, *EETIMES* 19/12/2005
- [SHAR 1999] R. Sharp, “High Temperature Electronics-Possibilities and Prospects”, *IEE Colloquium on Advances in Semiconductor Devices*, January 1999, London
- [SORE 2004] M. Sorensen, S. DeWeerth, G. Cymbalyuk, R. Calabrese, “Using a hybrid neural system to reveal regulation of neuronal network activity by an intrinsic current”. *The Journal of Neuroscience*, 24(23):5427–5438, 2004
- [STOR 1997] R. Storn and K. Price, “Differential evolution – a simple and efficient heuristic for global optimization over continuous spaces”. *Journal of Global Optimization*, 11:341–359, 1997
- [SUN 2009] X. Sun, P. Nuzzo, C-C. Wu and A.S. Vincentelli, “Contract-Based System-Level Composition of Analog Circuits”, *Proceedings*

- ACM/IEEE Design Automation Conference, pp. 605-610, San Francisco, US, July 2009
- [SYST 2011] “IEEE Standard for Standard SystemC® Language Reference Manual”,  
www.systemc.org
- [SYST 2016] “SystemC-AMS and Design of Embedded Mixed-Signal Systems”,  
www.systemc-ams.org. Retrieved 2016-08-01.
- [TAYL 2005] A. Taylor, M. Blurton-Jones, SW. Rhee, D. Cribbs, C. Cotman, NL. Jeon, “A microfluidic culture platform for CNS axonal injury”, regeneration and transport, *Nature Methods*, 2, 599 – 605, 2005
- [TIXI 2016] A. Tixier-Mita, S. Ihida, B. Ségard, G. Cathcart, T. Takahashi, H. Fujita, H. Toshiyoshi, “Review on thin-film transistor technology, its applications, and possible new applications to biological cells”, *Japanese Journal of Applied Physics*, 55(4S), 2016
- [TOMA 2006] J. Tomas, Y. Bornat, S. Saighi, T. Levi and S. Renaud, “Design of a modular and mixed neuromimetic ASIC”, *Proceedings ICECS 2006*, pp. 946-949, Nice, France, December 2006
- [TORO 2016] A. Toro-Frias, P. Martin-Iloret, J. Martin-Martinez, R. Castro-Lopez, E. Roca, F. Fernandez, “Reliability Simulation for Analog ICs: Goals, Solutions, and Challenges”, *Integration, the VLSI Journal*, 2016
- [TOUB 2008] J. Touboul, “Bifurcation Analysis of a General Class of Nonlinear Integrate-and-Fire Neurons”, *SIAM J. Appl. Math.* 68(4):1045-1079, 2008
- [UNG 2000] M. Unger, H-P. Chou, T. Thorsen, A. Scherer, S. Quake, “Monolithic Microfabricated Valves and Pumps by Multilayer Soft Lithography”, *Science*, 288, 5463, 113-116, 2000
- [VAN 1928] B. Van Der Pol, “The heartbeat considered as a relaxation oscillation, and an electrical model of the heart”. *Philosophical Magazine*, 6, 763–775, 1928
- [VELA 2012] M. Velasco-Gimenez, R. Castro-Lopez, E. Roca, F. Fernandez, “Systematic generation of performance models of reconfigurable analog circuits”, *Synthesis, Modeling, Analysis and Simulation Methods and Applications to Circuit Design (SMACD) conference*, 2012
- [VERI 1997] VerilogA, Reference Manual, Cadence, 1997
- [VERM 2000] O. Vermesan, J. M. Østby “A High Temperature Sigma Delta Modulator ASIC”, *Proc. 5th International HiTEC Conference*, June 2000
- [VHDL 1997] VHDL, Reference Manual, Mentor Graphics, 1997
- [VOGE 2004] R. Vogelstein, U. Mallik, G. Cauwenberghs, “Silicon spike-based synaptic array and address-event transceiver”. In *International Symposium on Circuits and Systems*, pages 385–388, 2004
- [VSIA 2001a] *Model taxonomy version 2.1 (SLD 2 2.1)*, VSI Alliance™, 2001
- [VSIA 2001b] *Analog/Mixed-Signal VSI Extension Specification Version 2.2*, VSI Alliance™, 2001

- [YAMA 2016] A. Yamada, R. Renault, A. Chikina, B. Venzac, I. Perereo, S. Coscoy, M. Verhusel, M. Parrini, C. Villard, JL. Viovy, S. Descroix, “Transient microfluidic compartmentalization using actionable microfilaments for biochemical assays, cell culture and organs-on-chip”, *Lab on Chip*, 24, 2188-91, November 2016
- [YANG 2003] F. Yang, and M. Paindavoine, “Implementation of an RBF neural network on embedded systems: real-time face tracking and identity verification”. *IEEE Transaction on Neural Networks*, 14(5):1162–1175, 2003
- [WANG 2013] R. Wang, G. Cohen, K. Stiefel, T. Hamilton, J. Tapson, and A. Van Schaik, A., “An FPGA Implementation of a Polychronous Spiking Neural Network with Delay Adaptation”. *Frontiers in Neuroscience*, 7:1–14, 2013
- [WAT 2012] A. Walter, A. Murguialday, M. Spüler, G. Naros, M. Leão, A. Gharabaghi, W. Rosenstiel, N. Birbaumer, and M. Bogdan, “Coupling BCI and cortical stimulation for brain-state-dependent stimulation : methods for spectral estimation in the presence of stimulation after-effects”. *Frontiers in neural circuits*, 6, 2012
- [WILL 1997] M. Willander, H.L. Hartnagel “High-Temperature Electronics”, Chapman & Hall, 1997
- [WUNS 1999] S. Wünsche, Stefan Wünsche, Christoph Clauß, Peter Schwarz, “Electro-Thermal Simulation Using Circuit Coupling”, *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, vol. 5, no. 3, September 1999

# **PRODUCTION SCIENTIFIQUE**

## A1 – International journals

- [14] **Levi T** and Fujii T, Microfluidic neurons: a new way in neuromorphic engineering?, *Micromachines*, 7:146, August 2016
- [13] Joucla S, Ambroise M, **Levi T**, Lafon T, Chauvet P, Saïghi S, Bornat Y, Lewis N, Renaud S and Yvert B, Generation of Locomotor-Like Activity in the Isolated Rat Spinal Cord Using Intraspinal Electrical Microstimulation Driven by a Digital Neuromorphic CPG. *Frontiers in Neurosciences*, 10:67 February 2016
- [12] **Levi T** and Fujii T, Microfluidic device that mimics neurons, *Seisan Kenkyu*, 67:5, 517-519, October 2015
- [11] **Levi T**, Ambroise M, Grassia F, Kohno T and Saighi S, Digital Spiking Neural Network for closed-loop systems, *Seisan Kenkyu*, 67:5, 573-579, October 2015
- [10] Grassia F, **Levi T**, Kohno T and Saighi S, Silicon neuron: digital hardware implementation of the quartic model, *Journal of Artificial Life and Robotics*, Springer, 19:3, 215-219, November 2014
- [9] Ambroise M, **Levi T**, Joucla S, Yvert B and Saïghi S, Real-time biomimetic Central Pattern Generators in an FPGA for hybrid experiments. *Frontiers in Neurosciences*, 7:215, November 2013
- [8] Bonifazi P, Difato F, Massobrio P, Breschi GL, Pasquale V, **Levi T**, Goldin M, Bornat Y, Tedesco M, Bisio M, Kanner S, Galron R, Tessadori J, Taverna S and Chiappalone M (2013) In vitro large-scale experimental and theoretical studies for the realization of bi-directional brain-prostheses. *Frontiers in Neural Circuits*, 7:40, March 2013
- [7] **Levi T**, Lewis N, Tomas J and Renaud S, Application of IP-based Analog Platforms in the design of Neuromimetic Integrated Circuits, *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, 31:11, 1629-1641, November 2012
- [6] Grassia F, **Levi T**, Saighi S and Kohno T, Bifurcation analysis in a silicon neuron, *Journal of Artificial Life and Robotics*, Springer, 17:1, 53-58, October 2012
- [5] Grassia F, Buhry L, **Levi T**, Tomas J, Destexhe A and Saïghi S, Tunable neuromimetic integrated system for emulating cortical neuron models. *Frontiers in Neurosciences*, 5:134, December 2011
- [4] Baccar S, **Levi T**, Dallet D, Qaisar S, Shitikov V and Barbara F, Modeling Methodology for Analog Front-End Circuits Dedicated to High-Temperature Instrumentation and Measurement applications, *IEEE Transactions on Instrumentation and Measurement*, 60, 1555-1564, May 2011
- [3] **Levi T**, Tomas J, Lewis N and Fouillat P, A CMOS Resizing Methodology for Analog Circuits: linear and non-linear applications, *IEEE Journal Design and Test of Computer*, 26, 78-87, Jan-feb 2009
- [2] **Levi T**, Beche JF, Bonnet S and Guillemaud R, IP-based toolbox for digital signal processing reuse: Application to Real-time Spike sorting, *Design&Reuse Articles*, n°21034, July 8<sup>th</sup> 2009
- [1] **Levi T**, Lewis N, Tomas J and Fouillat P, IP-based design for analogue ASICs: A case study, *Design&Reuse Articles*, n°15793, May 7<sup>th</sup> 2007

## A2 – Book chapters

- [5] Ambroise M, **Levi T** and Saïghi S, Biomimetic CPG, Biomimetic technologies Principles and Applications, edited by Dr Trung Dung Ngo, Elsevier, Chapter 15, August 2015
- [4] Baccar S, **Levi T**, Dallet D and Barbara F, Optimizing Models Precision in High Temperature for an Efficient Analogue and Mixed-Signal Circuits Design by Using Modern Behavioral Modeling Technique: an Industrial Case Study, Computational Intelligence in Analog and Mixed-Signal (AMS) and Radio-Frequency (RF) Circuit Design, Springer, Chapter 7, August 2015
- [3] Beche JF, **Levi T**, Charvet G, Billoin O, Rousseau L, Rostaing J.P, Condemine C, Bonnet S, Escola R, Kauffmann T, Yvert B and Guillemaud R, System Architecture for Neural–Electrical Interface and Processing, Integrated Microsystems Electronics, Photonics, and Biotechnology, Iniewski Editor, CRC Press, 133-146, October 2011
- [2] **Levi T**, Méthodologie de réutilisation d’une bibliothèque d’IP-AMS, Editions Universitaires Européennes, January 2011
- [1] **Levi T**, Lewis N, Tomas J, Saighi S, Renaud S, Bornat Y, Alvado L, "Neuromimetic Integrated Circuits", VLSI Circuits for Biomedical Applications, Iniewski Editor, July 2008

## A3 – Patent

- [1] **Levi T**, Beche JF, Bonnet and Escola R, Methods and Devices for processing pulse signals, and in particular Neural Action Potential Signals, European Patent Application EP2389103, filing date: December 12<sup>th</sup> 2008, publication date: November 2011

## B – International conference papers

- [42] Ambroise M, Buccelli S, Grassia F, Pirog A, Bornat Y, Chiappalone M, **Levi T**, "Biomimetic neural network for modifying biological dynamics during hybrid experiments", 22th International Symposium on Artificial Life and Robotics, Beppu, Japan, January 2017
- [41] **Levi T**, Khoystatee F, Saighi S, Ikeuchi Y, "Digital implementation of Hodgkin-Huxley neuron model for neurological diseases studies", 22th International Symposium on Artificial Life and Robotics, Beppu, Japan, January 2017
- [40] Grassia F, **Levi T**, Doukkali E, Kohno T, "Spike pattern recognition using artificial neuron and Spike-Timing-Dependent Plasticity implemented on a multi-core embedded platform", 22th International Symposium on Artificial Life and Robotics, Beppu, Japan, January 2017
- [39] Buccelli S, Tessadori J, Bornat Y, Pasquale V, Ambroise M, **Levi T**, Massobrio P, Chiappalone M, Connecting biological and artificial neural networks, MEA 2016, Reutlingen, Germany, July 2016
- [38] **Levi T**, Biomimetic Spiking Neural Network for Neurological Studies, Neurogune 2016, Bilbao, Spain, June 2016
- [37] **Levi T**, Biomimetic neural network for the new neuromorphic roadmap, Beyond CMOS, Munich, Germany, October 2015



- [36] **Levi T**, Tixier-Mita A, Ségard B-S, Toshiyoshi H, Fujita H, Fujii T, Biomimetic microfluidic neuron for hybrid experiments, MicroTAS 2015, Gyeongju, South Korea, October 2015
- [35] **Levi T**, Araki A, Fujii T, Artificial biomimetic neuron on a microfluidic device, 2015 Bridging Biomedical Worlds, from neural circuitry to neurotechnology, Tokyo, Japan, May 2015
- [34] **Levi T**, Araki A, Fujii T, Microfluidic neuron: a Neuromimetic Approach to Interact with Biological Neurons, IEEE EMBS Micro and Nanotechnology in Medicine conference, Hawaii, US, December 2014
- [33] **Levi T**, Ambroise M, Grassia F, Malot O, Saighi S, Bornat Y, Tomas J, Renaud S, Biomimetic neural networks for hybrid experiments, International Symposium on Neuromorphic and Non-linear Engineering, ISNNE 2014, Tokyo, Japan, February 2014
- [32] Ambroise M, **Levi T**, Saighi S, Biomimetic CPG on FPGA for hybrid experiments, International Symposium on Neuromorphic and Non-linear Engineering, ISNNE 2014, Tokyo, Japan, February 2014
- [31] Baccar S, **Levi T**, Dallet D, Barbara F, Modeling and Simulation of an Instrumentation Amplifier in High Temperature Using a VHDL-AMS Op-Amp Model, NEWCAS 2014, Trois-Rivières, Canada, June 2014
- [30] **Levi T**, Ambroise M, Grassia F, Saighi S, Kohno T, Kinoshita H, Fujii T, Biomimetic CPGs for robotic applications, 19<sup>th</sup> *International Symposium on Artificial Life and Robotics*, pp. 355-358, Beppu, Japan, January 2014
- [29] Grassia F, **Levi T**, Kohno T, Saighi S, Silicon neuron: digital hardware implementation of the quartic model, 19<sup>th</sup> *International Symposium on Artificial Life and Robotics*, pp. 359-362, Beppu, Japan, January 2014
- [28] **Levi T**, Ambroise M, Grassia F, Kohno T, Conception d'un réseau de neurones du cœur de sangsue, *Journées Francophones de la Recherche JFR 2013*, Tokyo, Japon, November 2013
- [27] Bonifazi P, Massobrio P, **Levi T**, Difato F, Breschi G, Pasquale V, Goldin M, Ambroise M, Bornat Y, Tedesco M, Bisio M, Frega M, Tessadori J, Nowak P, Grassia F, Kanner S, Ronit G, Renaud S, Martinoia S, Taverna S, Chiappalone M, In vitro experimental and theoretical studies to restore lost neuronal functions: the Brain Bow experimental framework, *6th International IEEE EMBS Conference on Neural Engineering*, San Diego, US, November 2013
- [26] Joucla S, Ambroise M, **Levi T**, Lafon T, Chauvet P, Rousseau L, Lissorgues G, Saighi S, Bornat Y, Lewis N, Renaud S, Ybert B, Generation of Locomotor-Like Activity in the Isolated Rat Spinal Cord by Electrical Microstimulations Driven by an Artificial CPG, *6th International IEEE EMBS Conference on Neural Engineering*, San Diego, US, November 2013
- [25] Ambroise M, **Levi T**, Saighi S, Leech Heartbeat Neural Network on FPGA, Biomimetic and biohybrid systems, Lecture notes in computer science, Vol. 8064, pp. 347-349, Living Machines 2013, London, UK, July 29 – August 2 2013
- [24] Baccar S, **Levi T**, Dallet D, Barbara F, Modeling and Simulation of a Wheatstone Bridge Pressure Sensor in High Temperature with VHDL-AMS, *19th symposium IMEKO*, Barcelona, Spain, July 2013

- [23] Ambroise M, **Levi T**, Bornat Y, Saighi S, Biorealistic Spiking Neural Network on FPGA, *IEEE CISS 2013*, Baltimore, US, March 2013
- [22] Chiappalone M, Difato F, Breschi G, Pasquale V, Bisio M, Bornat Y, Massobrio P, Levi T, Taverna S, Bonifazi P, Linking biological and artificial neuronal assemblies to restore lost brain functions, *Neuroscience 2012*, New Orleans, US, October 2012
- [21] Baccar S, **Levi T**, Dallet D, Shitikov V, Barbara F, A Validity Study of an Industrial SPICE based Op-amp Macromodel for High-Temperature Simulation, *IEEE I2MTC 2012*, Graz, Austria, May 2012
- [20] Grassia F, **Levi T**, Saighi S, Kohno T, Bifurcation analysis in a silicon neuron, *17<sup>th</sup> International Symposium on Artificial Life and Robotics*, Beppu, Japan, January 2012
- [19] Grassia F, **Levi T**, Tomas J, Renaud S, Saighi S, A Neuromimetic Spiking Neural Network for Simulating Cortical Circuits, *IEEE CISS 2011*, Baltimore, US, March 2011
- [18] Baccar S, **Levi T**, Dallet D, Shitikov V, Barbara F, A Behavioral and Temperature Measurements-Based Modeling of an Operational Amplifier Using VHDL-AMS, *IEEE ICECS 2010*, Athens, Greece, December 12-15 2010
- [17] Saighi S, **Levi T**, Belhadj B, Malot O, Tomas J, Hardware System for Biologically Realistic, Plastic, and Real-time Spiking Neural Network Simulations, *IEEE IJCNN 2010*, Barcelona, Spain, July 18-23 2010
- [16] Baccar S, Quaisar S-M, **Levi T**, Dallet D, Shitikov V, Barbara F, Analog to Digital Converters for High Temperature Applications: The Modeling Approach Issue, *IEEE I2MTC 2010*, Austin, US, May 3-6<sup>th</sup> 2010
- [15] **Levi T**, Kohno T, Silicon Neural Network Circuits for Smart-MEMs Systems, *CMOS Emerging Technologies 2009*, Vancouver, Canada, September 23-25<sup>th</sup> 2009
- [14] Beche J-F, Bonnet S, **Levi T**, Escola R, Noca A, Charvet G, Guillemaud R, Real-Time Adaptive Discrimination Threshold Estimation for Embedded Neural Signals Detection, *IEEE EMBS Neural Engineering 2009*, Antalya, Turkey, April 29<sup>th</sup> - May 2<sup>nd</sup> 2009
- [13] **Levi T**, Kohno T, Réseaux de neurones sur silicium : Conception et applications sur des MEMS, *Journées Francophones de la Recherche JFR 2009*, Tokyo, Japan, November 14<sup>th</sup> 2009
- [12] **Levi T**, Neuromorphic Engineering, *Science Dialogue*, JSPS Quarterly, Yokohama, Japan, August 18<sup>th</sup> 2009
- [11] **Levi T**, Beche J-F, Bonnet S, Guillemaud R, IP-based toolbox for digital signal processing reuse: Application to Real-time Spike sorting, *IP-based Design Conference 2008*, IP 2008, Grenoble, France, December 3-4<sup>th</sup> 2008
- [10] **Levi T**, Lewis N, Tomas J, Fouillat P, IP-based methodology for analog design flow: Application on neuromorphic engineering, *IEEE NEWSCAS-TAISA 2008*, Montreal, Canada, June 22-25<sup>th</sup> 2008

- [9] Beche J-F, **Levi T**, Bonnet S, Escola R, Defontaine A, Guillemaud R, Real-Time Embedded Signal Processing for MEA-based Neurobiological recording Systems, *MEA 2008*, Reutlingen, Germany, May 8-11<sup>th</sup> 2008
- [8] **Levi T**, Beche J-F, Bonnet S, Escola R, Defontaine A, Guillemaud R, Traitement du signal embarqué temps réel pour les systèmes d'enregistrement de signaux neuronaux, *Journées Francophones de la Recherche JFR 2008*, Tokyo, Japon, November 28<sup>th</sup> 2008
- [7] **Levi T**, Tomas J, Lewis N, Fouillat P, Resizing methodology for CMOS analog circuit, *SPIE Microtechnologies for the New Millenium 2007*, Maspalomas, Gran Canaria, Espagne, May 2-4<sup>th</sup> 2007
- [6] **Levi T**, Tomas J, Lewis N, Fouillat P, IP-based design reuse for analogue systems: a case study, *SPIE Microtechnologies for the New Millenium 2007*, Maspalomas, Gran Canaria, Spain, May 2-4<sup>th</sup> 2007
- [5] **Levi T**, Lewis N, Tomas J, Fouillat P, Scaling Guidelines for CMOS Linear Analog Design, *IEEE PRIME 2007*, Bordeaux, France, July 2-5<sup>th</sup> 2007
- [4] **Levi T**, Lewis N, Bornat Y, Destexhe A, Tomas J, An IP-based library for the design of analog Hodgkin Huxley neurons, *Systems, Signal and Devices Conference SSD 2007*, Hammamet, Tunisia, March 19-22<sup>th</sup> 2007
- [3] **Levi T**, Lewis N, Tomas J, Fouillat P, IP-based design for analogue ASICs: A case study, *IP-based SoC Design Conference 2006, IP-SoC 2006*, pp. 135-139, Grenoble, France, December 6-7<sup>th</sup> 2006
- [2] **Levi T**, Lewis N, Tomas J, Fouillat P, Scaling Rules for MOS Analog Design Reuse, *Mixed Design of Integrated Circuits and Systems MIXDES 2006*, pp 378-382, Gdynia, Poland, June 22-24<sup>th</sup> 2006
- [1] Tomas J, Bornat Y, Saighi S, Levi T, Renaud S, Design of a modular and mixed neuromimetic ASIC, *ICECS 2006, 13th IEEE International Conference on Electronics, Circuits and Systems*, pp. 946-949, Nice, France, December 10-13<sup>th</sup> 2006

### C –National conference papers

- [12] Khoystatee F, **Levi T**, Saighi S, "FPGA Implementation of the Hodgkin-Huxley Model for Neurological Disease study", GDR BioComp, Lyon, October 2016
- [11] **Levi T**, " Microfluidic neuron: a new way for neuromorphic research ?", GDR Microfluidique, Paris, France, June 2016
- [10] **Levi T**, NEUROPROTEST: Conception d'une plateforme de test pour les neuroprothèses, Workshop INSIS Electronique à l'interface avec le vivant, Paris, France, June 2016
- [9] **Levi T**, Ambroise M, Saighi S, Digital Biomimetic Spiking Neural Network for closed-loop systems, *GDR MultiElectrode systems for Neuroscience*, Autrans, 5-8 Janvier 2016
- [8] Ambroise M, **Levi T**, Saighi S, Leech heartbeat neural network on FPGA, *Journées NeuroSTIC 2014*, Paris, 1-2 Juillet 2014

- [7] Joucla S, Ambroise M, **Levi T**, Lafon T, Chauvet P, Rousseau L, Lissorgues G, Saighi S, Bornat Y, Lewis N, Renaud S, Yvert B, Generation of Locomotor-Like Activity in the Isolated Rat Spinal Cord by Electrical Microstimulations Driven by an Artificial CPG, *GDR multielectrode systems & signal processing for neuroscience*, Bordeaux, France, Octobre 2013
- [6] Baccar S, **Levi T**, Dallet D, Shitikov V, Barbara F, Etude de la validité d'un macromodèle industriel SPICE d'un amplificateur opérationnel pour une simulation en hautes températures, *JNRDM 2012*, 18-20 Juin 2012, Marseille, France
- [5] Baccar S, **Levi T**, Dallet D, Modélisation Comportementale d'un Amplificateur Opérationnel en Hautes Températures, *GDR SoC-SIP*, Paris, France, Juin 2011
- [4] **Levi T**, La microélectronique pour simuler les neurones, *Conférences CPGE Brizeux*, Quimper, France, 25 février 2011
- [3] **Levi T**, Lewis N, Tomas J, Fouillat P, IP-Based Library for Analog Design Reuse, *GDR SoC-SIP*, Paris, France, 13-15 Juin 2007
- [2] Lewis N, Bornat Y, Alvado L, Lopez C, Daouzli A, **Levi T**, Tomas J, Saighi S, Renaud S, PAX : un outil logiciel / matériel d'investigation pour les neurosciences computationnelles, *NeuroComp, 1ère conférence française de Neurosciences Computationnelles*, 171-174, Pont-à-Mousson, 23-24 octobre 2006
- [1] **Levi T**, Implantation sur Silicium en Technologie CMOS d'un Modèle de Neurones, *Journées Nationales du Réseau Doctoral de Microélectronique, JNRDM 2005*, Paris, France, 10-12 Mai 2005



## CV DETAILLE

<b>I.</b>	<b>CURRICULUM VITAE.....</b>	<b>192</b>
<b>II.</b>	<b>PRODUCTION SCIENTIFIQUE.....</b>	<b>194</b>
<b>III.</b>	<b>ENCADREMENT ET RAYONNEMENT SCIENTIFIQUE.....</b>	<b>194</b>
<b>IV.</b>	<b>RESPONSABILITES SCIENTIFIQUES ET PEDAGOGIQUES.....</b>	<b>197</b>

## I. CURRICULUM VITAE

### Timothée LEVI

Maître de Conférences, 63<sup>ème</sup> section

#### Notice individuelle et contacts

Date et lieu de naissance : 19 mai 1981 à Talence, France  
Situation de famille : Marié, 2 enfants  
Téléphone : 06 48 87 42 52  
E-mail : [timothee.levi@ims-bordeaux.fr](mailto:timothee.levi@ims-bordeaux.fr)  
Etablissement d'affectation : **IUT Bordeaux– Université Bordeaux**  
Département : Génie Electrique et Informatique Industrielle (GEii)  
Contact : Dr. Rachid Malti, chef de département GEii,  
[rachid.malti@ims-bordeaux.fr](mailto:rachid.malti@ims-bordeaux.fr)  
Unité de Recherche d'appartenance : **IMS UMR 5218 CNRS** (Laboratoire de l'Intégration du Matériau au Système), Pôle PSI, Groupe Bio-électronique, Equipe AS2N.  
Adresse : 351 Cours de la Libération, 33405 Talence Cedex  
Téléphone : 05 40 00 27 73  
Contact : Pr. Noëlle Lewis, responsable du groupe Bio-électronique,  
[noelle.lewis@ims-bordeaux.fr](mailto:noelle.lewis@ims-bordeaux.fr)  
Section CNU : 63<sup>ème</sup>  
Grade : MdC, classe normale, 6<sup>ème</sup> échelon depuis le 18/03/2016  
Recrutement à : l'IUT de Bordeaux le 01/10/2009  
Titularisation : 01/10/2010

#### Formation

**2001-2004** : Diplôme d'ingénieur spécialité électronique à l'Ecole Nationale Supérieure d'Electronique, Informatique, Télécommunications, Mathématique et Mécanique de Bordeaux (ENSEIRB-MATMECA), Mention Bien

**2003-2004** : Master Recherche Université Bordeaux 1, spécialité Microélectronique, Mention Bien

**1999-2001** : Classe préparatoires MPSI puis MP au Lycée Montaigne, Bordeaux.

#### Expériences de Recherche

**Du 1er septembre 2013 au 31 aout 2015** : Délégation chercheur CNRS au LIMMS, UMI2820, Université de Tokyo, Japon

**Depuis le 1er octobre 2009 à aujourd'hui** : Maître de Conférences à l'IMS, CNRS UMR5218, Université de Bordeaux, France.

**Du 15 octobre 2008 au 14 octobre 2009**:

JSPS Post-doc fellow à l'Université de Tokyo, IIS, Tokyo, Japan

Superviseur: T. Kohno,

"Silicon neural network circuits for smart-MEMS system"

**Du 2 janvier 2008 au 13 octobre 2008:**

Post-doctorat au sein du laboratoire CEA LETI département Micro-technologies pour la biologie et la santé à Grenoble, France.

Superviseur : R. Guillemaud, JF. Bêche

« Traitement numérique du signal appliqué aux architectures d'enregistrements de signaux neuronaux par des matrices de microélectrodes »

**Du 1<sup>er</sup> octobre 2004 au 4 décembre 2007:** Doctorat d'Electronique au laboratoire IMS - Université Bordeaux 1 (Mention Très Honorable)

Directeurs de Thèse : Mc. Noëlle Lewis, Mc. Jean Tomas et Pr. Pascal Fouillat

« Méthodologie de développement d'une bibliothèque d'IP-AMS en vue de la conception automatisée de systèmes sur puces analogiques et mixtes : application à l'ingénierie des systèmes neuromorphiques »

**Du 1<sup>er</sup> octobre 2004 au 30 septembre 2007:** Moniteur en EEA à l'Université Bordeaux 1 (EEA, Microprocesseurs, Outils de conception analogique sous environnement Cadence)

**Du 2 février au 31 juillet 2004:**

Stage de master recherche au laboratoire IMS, Bordeaux, France

Directeurs: Pr. S. Renaud, Mc. J. Tomas et Mc. S. Saighi

« Implantation sur Silicium en Technologie CMOS d'un modèle de Neurone Biologiquement Réaliste »

**Du 21 juin au 4 septembre 2003:**

Stage de 2<sup>eme</sup> année d'ingénieur au laboratoire Electronic Vision(s) de l'université d'Heidelberg, Allemagne

Directeurs: Pr. K.H. Mayer, Mc. J. Schemmel

"VHDL design of DDR-SDRAM access" – Ce stage est intégré au projet européen SenseMaker en collaboration avec l'Université de Bordeaux (Design and implement electronic architectures that merge sensory information into a representation of the environment)

**Du 21 juin au 2 aout 2002:**

Stage de 1<sup>ere</sup> année d'ingénieur à NIBEC (bio-electronic company) à Belfast, Irlande du Nord

## Thématiques scientifiques

Mes activités de recherche s'inscrivent autour de l'ingénierie des systèmes neuromorphiques et des méthodologies de réutilisation pour les systèmes analogiques VLSI. Ma recherche en ingénierie neuromorphique consiste à concevoir des circuits intégrés analogiques et numériques qui s'inscrivent dans un objectif de bio-compatibilité et d'expériences hybrides. Ma recherche en méthodologie de réutilisation consiste à définir et développer des bases de données à base d'IP-AMS. Ces thématiques seront décrites plus en détails dans la synthèse scientifique.

## Langues Etrangères

**Anglais :** Courant (Lu, écrit, parlé), TOEFL (553), et TOEIC (780)

Plusieurs voyages en GB, Etats-Unis, Eire, séjour de 2 mois à Belfast, Irlande du Nord

**Japonais :** Lu, écrit, parlé. Niveau JLPT2. Séjour de 3 ans cumulés au Japon

**Espagnol :** Lu, écrit, parlé. Connaissances scolaires (8 ans)

**Allemand :** connaissances rudimentaires, séjour de 3 mois en Allemagne à Heidelberg



## II. PRODUCTION SCIENTIFIQUE

### Résumé

Revue internationale : 14 (plus 1 en cours de révision dans Journal of Physiology et une en cours d'écriture sur le projet Brainbow pour **Nature on Biomedical Engineering**, soumission en Mai 2017)

Chapitres de Livre : 5

Brevet : 1

Conférences Internationales : 42

Conférences Nationales : 12

Conférences invitées : 13

Citations : 219

H index : 8

## III. ENCADREMENT ET RAYONNEMENT SCIENTIFIQUE

### Encadrement scientifique

#### • 4 Masters 2 Recherche (M2R):

- M. Blanco, M2R, Université du Pays Basque, San Sebastian, encadrement **T. Lévi 100%**, 2016.
- F. Khoystatee, M2R, ESIEA, Paris, encadrement **T. Lévi 100%**, 2016.
- M. Ambroise, M2R, Université Pierre et Marie Curie, Paris VI, encadrement **T. Lévi 100%**, 2012.
- N. Lebal, M2R, U. Bordeaux 1, co-encadrement N. Lewis 50%, **T. Lévi 50%**, 2011.

#### • 1 thèse en cours:

- F. Khoystatee, U. Bordeaux, co-supervision S. Saïghi (MdC-HDR) 50%, **T. Lévi 50%**, début Oct. 2016, soutenance prévue en octobre 2019

#### • 3 thèses soutenues:

- M. Ambroise, thèse U. Bordeaux, co-dir. S. Saïghi (MdC-HDR) 50%, **T. Lévi 50%**, début Oct. 2012, soutenue le 7 décembre 2015, Mention Très Honorable
- F. Grassia, thèse U. Bordeaux, co-dir. S. Saïghi (MdC-HDR) 50%, **T. Lévi 50%**, début Jan. 2010, soutenue le 7 janvier 2013, Mention Très Honorable
- S. Baccar, thèse en co-tutelle U. Bordeaux 1 et Schlumberger, co-dir. Pr. D. Dallet 50%, **T. Lévi 50%**, début Oct. 2008, soutenue le 14 novembre 2012, Mention Très Honorable

### Rayonnement

#### 1. Prix et distinction

**Sélectionné** par le CNRS pour représenter la France à la conférence **Global Young Scientist Summit (GYSS@one-north)** à Singapour, 2015

**Best paper award** de la conférence internationale AROB 19th, 2014, Beppu, Japan

– **T. LEVI**, M. AMBROISE, F. GRASSIA, S. SAIGHI, T. KOHNO, T. FUJII, Biomimetic CPGs for robotic application

**Best Poster Award** de Nano and Microsystems network (NAMIS), 2009, Toulouse, France, pour l'article :

– **T. LEVI**, T. KOHNO, Silicon neural networks: design and application on MEMS

**Prime d'encadrement doctoral et de recherche (PEDR)** 2013-2017 de l'Université de Bordeaux

### Projet européen BrainBow

**Obtention de la première bourse européenne FET Young Explorer pour le projet BrainBow (Septembre 2011-Juillet 2015), 1 seul dossier accepté sur 97 déposés. Je suis le responsable scientifique pour le CNRS de ce projet.**

Investigateurs : Michela Chiappalone (IIT, Italy), **Timothée Lévi** (CNRS, France), Paolo Bonifazi (Université Tel Aviv, Israel), Paolo Massobrio (Université de Genes, Italie)

<http://www.brainbowproject.eu/>

### Symposium international ISNNE et Research Topic du journal Frontiers (IF : 3.4)

**Organisation et création** de la conférence internationale ISNNE (International Symposium on Neuromorphic and Non-linear Engineering) à Tokyo, Japon, février 2014

<http://www.sat.t.u-tokyo.ac.jp/~kohno/ISNNE2014/>

**Création du Research Topic de Frontiers in Neuroscience** "Closed-loop systems for next-generation neuroprostheses". Je suis Topic éditeur avec Michela Chiappalone (IIT, Italy), Paolo Bonifazi (Université Tel Aviv, Israel) et Paolo Massobrio (Université de Genes, Italie)

<http://journal.frontiersin.org/ResearchTopic/3581>

A ce jour, 14 articles publiés, et 8 articles donc j'ai été l'éditeur.

### Conférences invitées

[12] **Levi T**, "NEUROPROTEST: Conception d'une plateforme de test pour les neuroprothèses", Workshop INSIS Electronique à l'interface avec le vivant, Paris, France, June 2016

[11] **Levi T**, "Biomimetic Neural Network for the new generation of neuroprothesis", ENS Paris, Paris, France, May 2016

[10] **Levi T**, "Digital Biomimetic neural networks for hybrid experiments", UNIC, Paris France, May 2016

[9] **Levi T**, "Biomimetic neural network for the new neuromorphic roadmap", Beyond CMOS, Munich, Germany, October 2015

[8] **Levi T**, "Biomimetic artificial neural network for hybrid experiments", BioElectronics for Medical Engineering, Brainetome, Chinese Academy of Science, Pekin, China, September 23<sup>th</sup>, 2014

[7] **Levi T**, "Postdoctorat à l'étranger", Journée de l'école doctorale, Bordeaux, France, 5 Mars, 2013

[6] **Levi T**, "Neuromorphic engineering", BioElectronics for Medical Engineering, BELEM IP, Bordeaux, April 16<sup>th</sup>, 2013

[5] **Levi T**, "BioElectronic and Microfluidic Neurons", LIMMS Scientific Meeting, Tokyo, Japon, November 26<sup>th</sup>, 2012

[4] **Levi T**, "System-level design methods", BioElectronics for Medical Engineering, BELEM IP, Bordeaux, March 30<sup>th</sup>, 2012

[3] **Levi T**, "La microélectronique pour simuler les neurones", Conférences CPGE Brizeux, Quimper, France, 25 février 2011

[2] **Levi T** and Kohno T, "Silicon Neural Network Circuits for Smart-MEMs Systems", CMOS Emerging Technologies 2009, Vancouver, Canada, September 23-25<sup>th</sup> 2009

[1] **Levi T**, "Neuromorphic Engineering", Science Dialogue, JSPS Quarterly, Yokohama, Japan, August 18<sup>th</sup> 2009

### Séjours sur invitation à l'étranger

- Invitation à l'Université de Tokyo, Japon, pour la création d'un laboratoire en neuromorphique, 10-14 octobre 2016
- Visite de l'Université de Newcastle, Angleterre, 2-3 Juin 2016
- Sélection et Invitation à la conférence Global Young Summit GYSS 2015 à Singapore, 18-23 janvier 2015. <http://www.nrf.gov.sg/gyss@one-north-2015>
- Invitation au laboratoire LIAMA à Pékin, Chine, 22-28 Septembre 2014
- Invitation au laboratoire LIMMS-Université de Tokyo pour une collaboration sur les neurones microfluidiques, Tokyo, Japon, 26-30 Novembre 2012
- Invitation au laboratoire LIMMS-Université de Tokyo pour l'évaluation CNRS, Japon, 29 septembre 2011
- Visite du National Centre for Biomedical Engineering Science, Galway, Irlande, 7-8 Juin 2012
- Visite du Nanotechnology and Integrated BioEngineering Centre, Belfast, Irlande du Nord, 11-12 Juin 2012
- Visite de l'Université de JADE-Wilhemshaven, Allemagne, 14-16 Juin 2011
- Visite de l'Université de Glyndwr, Wrexham, Grande Bretagne, 14-15 Juin 2010
- Post-doctorat au LIMMS-Université de Tokyo, Japon, 01/10/2008 au 30/09/2009

### Chairman dans des congrès internationaux, associate editor et relectures

**Guest associate editor** of Frontiers in Neuroscience

Chairman de la session : "Brain Science", *AROB 17th*, Beppu, Japon, January 19-21, 2012.

Chairman de la session : "Cognitive Science", *AROB 19th*, Beppu, Japon, January 22-24, 2014

Relecteurs pour les revues IEEE Transactions on Circuits and Systems, Frontiers in Cognition, Frontiers in Neuroscience, IEEE Transactions on VLSI, Neurocomputing, Neural computing and Journal of Artificial Life and Robotics.

Relecteurs pour plusieurs conférences internationales.

### Collaboration avec l'Université de Tokyo

Suite à mon post-doctorat effectué à l'Université de Tokyo en 2008-2009, j'ai établi une collaboration avec plusieurs chercheurs et notamment avec le Professeur Takashi Kohno. Celui-ci a été chercheur invité du laboratoire IMS à mon initiative de Novembre à Décembre 2011. Une ANR Blanche a été déposée en collaboration avec le Pr. T. Kohno cette année. J'ai été invité trois fois à l'Université de Tokyo (Septembre 2011, Novembre 2012 et Octobre 2016) pour assister à l'évaluation CNRS et également présenté mes travaux au LIMMS Scientific Meeting. J'ai été en délégation CNRS au LIMMS pour une durée de 2 ans (2013-2015). Je vais participer à la création d'un nouveau laboratoire sur les systèmes neuromorphiques à l'Université de Tokyo en octobre 2016.

## IV. RESPONSABILITES SCIENTIFIQUES ET PEDAGOGIQUES

### 1. Responsabilités scientifiques

- **Co-responsable** du Groupement de Travail (GT) de l'INSIS sur le Neuro-Engineering, avec T. Honegger (LTM), G. Larrieu (LAAS) et F. Alibart (IEMN), 2016
- **Responsable scientifique** pour le CNRS du PEPS BioElectronique, NeuroProtest, 2015
- **Responsable scientifique** pour le CNRS du contrat de recherche européen BrainBow (Linking biological and artificial neuronal assemblies to restore lost brain functions: towards the design of innovative bi-directional neuroprostheses, FP7, FET Young Explorer, 2012-2015), Scientific leader, Principal Investigator. <http://www.brainbowproject.eu/>
- **Responsable scientifique local** du contrat de recherche ANR Blanche HYRENE (Circuits et systèmes intégrés pour l'hybridation de réseaux de neurones artificiels avec la moelle épinière ex vivo, ANR 2011-2014)
- Participation au contrat de recherche européen FACETS-ITN 2009-2014 (Fast Analog Computing with Emergent Transient States, FP7-PEOPLE-ITN-2008-237955). <http://facets.kip.uni-heidelberg.de/>.
- Participation au contrat de recherche européen FACETS 2005-2010 (Fast Analog Computing with Emergent Transient States, FP6, 2004-IST-FETPI 15879). <http://facets.kip.uni-heidelberg.de/>.
- Participation au contrat de recherche européen SenseMaker 2001-2005 ((IST-2001-34712)). [http://www.kip.uni-heidelberg.de/cms/vision/projects/recent\\_projects/the\\_sensemaker\\_project/](http://www.kip.uni-heidelberg.de/cms/vision/projects/recent_projects/the_sensemaker_project/)

### Autres responsabilités (relations internationales et administratives)

- **Responsable des relations internationales** à l'IUT GEII depuis septembre 2010
- **Coordinateur mobilité** à l'Université Bordeaux depuis septembre 2011
- **Membre élu au conseil du département** IUT GEII de 2011 à 2014
- **Membre nommé au comité de sélection** pour le recrutement de MdC en 63<sup>e</sup> section, 2012
- **Responsable des stages à l'étranger** IUT GEII depuis septembre 2010.

### Stage à l'international pour l'IUT GEII

L'IUT GEII de Bordeaux est le **n°1** en France pour les stages à l'étranger. Plus de 33% des étudiants effectuent leur stage à l'international. Par exemple, cette année 35 étudiants sur une promotion de 89 étudiants (en enlevant les étudiants en alternance) sont partis à l'étranger.

Je suis en charge de ces stages à l'étranger depuis 2010 et le nombre d'étudiants à l'étranger est en constante hausse.

Les stages sont effectués :

- En Europe : Angleterre, Ecosse, Irlande du Nord, Irlande, Pays de Galles, Finlande, Allemagne, Espagne, Portugal, Pologne et Roumanie
- En Amérique : Etats-Unis, Canada et Chili
- En Asie : Japon, Chine et Vietnam
- En Océanie : Australie

### Création Groupe International pour l'IUT GEII

Avec mes collègues S. Bouter et JP. Guillet, nous avons créé un groupe (26 étudiants) *2<sup>nd</sup> year International Track* pour les étudiants de l'IUT GEII Bordeaux. Les cours, TD, TP du S3 sont à 55% en anglais ; en outre un stage à l'international de 10 semaines est obligatoire. Je suis le référent de ce groupe auprès des étudiants.

L'objectif est de créer à court terme en collaboration avec l'IUT MP Bordeaux, une licence internationale avec l'Université de Wilhemshaven (Allemagne), Setubal (Portugal) et Newcastle (Angleterre).

### Responsabilités pédagogiques à l'IUT GEII

- Responsable du cours d'informatique industrielle 1<sup>ère</sup> année du Département GEII, 2010-2013
- Responsable des TD d'Electronique Numérique 1<sup>ère</sup> année du Département GEII, 2010-2013
- Responsable des TP de langage VHDL 1<sup>ère</sup> année du Département GEII, 2010-2013
- Responsable des TP de langage C 1<sup>ère</sup> année du Département GEII, 2011-2013
- Responsable des TP automates 1<sup>ère</sup> année du Département GEII, 2011-2013
- Responsable des TD de langage C et microcontrôleurs 1<sup>ère</sup> année du Département GEI, 2011-2013

### Liste des enseignements

- 1ere année IUT GEII : Cours Informatique Industrielle, TD Informatique industrielle, TP VHDL, TP Langage C, TP Automate, PPP (Projet Professionnel Personnel)
- 2eme année IUT GEII : PER (Projet et réalisation)
- Licence Pro SARI : TP Réseaux
- Licence Pro MMM : Cours, TD, TP VHDL
- Cours Erasmus pour les étudiants en thèse sur le biomédical

### Volume horaire et détails des enseignements

Pour la 1<sup>ère</sup> année de DUT GEII, j'ai été responsable de l'informatique industrielle entre 2010 et 2013. L'enseignement de l'informatique industrielle en première année est très varié. Des langages de programmation sont étudiés (C, VHDL, Arduino), des cartes numériques sont utilisées (FPGA, Arduino), les bases de l'algèbre de Boole et tous les composants de l'électronique numérique sont décrits (Bascules, portes logiques, machine à états finis, etc.). J'ai notamment créé et dirigé les cours en amphithéâtre portant sur l'électronique numérique, le langage C, le langage VHDL et les automates. J'ai également créé les TP d'automates et conçus quelques TP de langage VHDL.

Concernant la 2<sup>ème</sup> année de DUT GEII, j'encadre des PER (Projet d'Etude et Réalisation). Les étudiants doivent développer un projet pour chaque semestre (S3 et S4). Ces projets sont pluridisciplinaires utilisant l'électronique analogique, la programmation, et la mécanique. Le sujet du S3 est commun et consiste en la conception d'un robot Sumo. Les meilleurs robots participent chaque année au tournoi de robot Sumo à Nîmes. J'ai développé des nouveaux projets pour le S4 tels qu'un accordéon automatique ou une station domotique.

Je donne également des enseignements en Licence Professionnel SARII sur les TP réseaux. Il s'agit de TP tournants (8 au total) portant sur la supervision, les automates ou les réseaux industriels tels que le réseau CAN, DALI, KNX ou l'étude TCP-IP.

Concernant la Licence Professionnel MMM, je m'occupe du module d'électronique numérique et de l'étude du FPGA. Ce module est divisé en plusieurs cours, TD, TP et un projet sur le langage VHDL.

Le tableau suivant résume les volumes horaires de ces enseignements au département GEII.

Nom du module	Semestre	Cours	TD	TP
Informatique Industrielle :	DUT			
- Electronique Numérique	S1 et S2	5	60	
- Langage C et Projet C				40
- Langage VHDL				30
- Automate				5
- Programmation Arduino				10
Projet d'Etude et Réalisation	DUT S3 et S4			103
Electronique numérique et VHDL	Lic Pro MMM	5	10	20
Réseaux industriels	Lic Pro SARII			32

En moyenne, mon service d'enseignement a été de 300h eq. TD. Par exemple, pour l'année universitaire 2015-2016, mon service fut de 271h eq. TD. Ce service chargé s'explique par un effectif limité au DUT GEII, tous les enseignants-chercheurs effectuent une charge supplémentaire d'heures supplémentaires.

### **Encadrement stages et projets**

- Encadrement de 2 stages d'étudiants de 2ème année IUT. Durée des stages : 2 mois.
- Suivi des étudiants à l'étranger de 2ème année du Département GEII à raison de 6 à 7 par an. Durée des stages : 10 sem.
- Encadrement de projets tuteurés (2 par an)
- Encadrement Tutorat Informatique Industrielle à l'IUT GEII.
- Encadrement de stages en licence professionnelle SARI en alternance (3 par an)

