

# Études des effets non linéaires et de la susceptibilité des systèmes électroniques embarqués

L. Guibert

#### ▶ To cite this version:

L. Guibert. Études des effets non linéaires et de la susceptibilité des systèmes électroniques embarqués. Electromagnétisme. Institut Supérieur de l'Aéronautique et de l'Espace, 2014. Français. NNT : . tel-01122596

### HAL Id: tel-01122596 https://hal.science/tel-01122596

Submitted on 4 Mar 2015

**HAL** is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers. L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



Université de Toulouse



En vue de l'obtention du

## DOCTORAT DE L'UNIVERSITÉ DE TOULOUSE

Délivré par :

Institut Supérieur de l'Aéronautique et de l'Espace (ISAE)

#### Présentée et soutenue par : Laurent GUIBERT

le mardi 16 décembre 2014

Titre :

Études des effets non linéaires et de la susceptibilité des systèmes électroniques embarqués

> École doctorale et discipline ou spécialité : ED AA : Électronique & Mathématiques et leurs interactions

> > Unité de recherche : Équipe d'accueil ISAE-ONERA MOIS

#### Directeur(s) de Thèse :

M. Xavier FERRIERES (directeur de thèse) M. Étienne SICARD (co-directeur de thèse)

Jury:

Mme Geneviève DUCHAMP - Professeur d'Université UFR - Bordeaux (Examinateur)
 Mme Sylvie JARRIX - HDR - Enseignant Chercheur UM2 - Montpellier (Rapporteur)
 M. Moncef KADI - HDR - Enseignant Chercheur ESIGELEC - Rouen (Rapporteur)
 M. Xavier FERRIERES - HDR - Maître de Recherche ONERA - Toulouse (Directeur)
 M. Étienne SICARD - Professeur d'Université INSA - Toulouse (Directeur)
 M. Jean-François BOBO - Directeur de Recherche CNRS - Toulouse (Examinateur)

A tous ceux qui m'ont répété tous les matins, au choix et selon l'humeur du jour : - "Et alors, elle avance, ta thèse?"

- "Et la thèse, quand est-ce que tu la soutiens?"
- "Alors, toujours pas finie cette thèse?"

A tous ceux-là, je leur dis mer.....ci!

## Remerciements

En tant que personnel salarié de l'ONERA, je tiens tout d'abord à remercier mon entreprise qui m'a offert la possibilité de réaliser ces travaux de thèse. Je remercie également Jean-Marc BOUTRY et Florent CHRISTOPHE, Directeur et Directeur-Adjoint du Département ÉlectroMagnétisme et Radar (DEMR) de l'ONERA centre de Toulouse d'avoir accepté ce projet de thèse.

Je remercie Annie CARLES-BAILHÉ Responsable de la formation doctorale et des masters recherche de l'ISAE et Yves GOURINAT Directeur de l'École Doctorale Aéronautique et Astronautique (ED-AA) de l'ISAE d'avoir accepté ma canditure au sein de cette école. Je voudrais remercier également Maryse HERBILLON pour sa grande disponibilité à toutes mes questions d'ordre logistique et administrative.

Mes travaux se sont déroulés au sein de l'unité de Compatibilité ÉlectroMagnétique (CEM) à laquelle j'appartiens, et de ce fait, je tiens aussi à remercier Jean-Philippe PARMANTIER qui est le responsable de cette unité et qui m'a soutenu et encouragé durant toute cette période.

l'implication de l'unité CEM dans le projet SEISME a fortement contribué à l'apport de résultats dans mes travaux de thèse, de ce fait, je tiens à remercier Christian MAROT chef de ce projet d'avoir accepté la participation de l'ONERA.

Dans le domaine des dispositifs hyperfréquences, je remercie Patrick MILLOT de m'avoir fait partagé ses connaissances dans ce domaine. Depuis le projet AGREM avec la DGA, il a contribué à l'amélioration de mes compétences en hyperfréquences qui ont été mis en applications dans cette thèse. J'ajouterais que grâce à lui, j'ai gagné une minute de vie lorsque chaque fois il m'a entrainé dans une de ses longues marches quotidiennes lors d'une pause déjeuner...

Concernant mes encadrants, je remercie tout d'abord Étienne SICARD de m'avoir apporté son aide dans le domaine de la CEM des composants électroniques et pour son accueil au laboratoire de l'INSA de Toulouse lors de certaines phases expérimentales. Je voudrais tout particulièrement remercier Xavier FERRIERES, en tant que principal encadrant; la constance de sa bonne humeur et sa grande capacité à transmettre l'enseignement de ses compétences en Mathématiques Appliquées et en simulations numériques ont grandement contribué à l'aboutissement de mes travaux de thèse.

J'adresse également mes remerciements aux membres du jury, Sylvie JARRIX et Moncef KADI pour avoir acceptés de rapporter sur mes travaux, Geneviève DUCHAMPS pour avoir acceptée le rôle de Présidente et Jean-Francois BOBO pour celui d'Examinateur. Un remerciement tout particulier pour Sylvie JARRIX qui malgré une forte contrainte imposée par la SNCF a tout mis en œuvre pour participer à distance au jury le jour de la soutenance. Je remercie également Paulette FAGOT et Daniel PAPALIA de l'ISAE qui sans leur soutient logistique audiovisuel, la communication à distance avec le membre du jury absent n'aurait pu être établit.

Mon compagnon de route, Thibault VOLPERT, avec lequel j'ai arpenté les couloirs de l'ISAE lors des démarches administratives successives... Je le remercie de m'avoir écouté lors de mes multiples répétitions de soutenance, mais également lors des moments de doute, d'interrogation et de passage à vide...

Et bien évidement, je ne voudrais pas conclure sans une pensée toute particulière pour Josiane ma compagne qui m'a supporté (dans tous les sens du terme!) tout au long de cette période.

# Table des matières

1	Etat de l'art				
	1.1	La susceptibilité des systèmes électroniques embarqués			
		1.1.1	Susceptibilité conduite	22	
		1.1.2	Susceptibilité rayonnée	22	
		1.1.3	Modèle mathématique simplifié du couplage d'onde EM sur le DUT	23	
	1.2	Les m	oyens de mesures et de modélisation de la susceptibilité	30	
		1.2.1	Méthodes de mesures	30	
		1.2.2	Modèles de susceptibilité	36	
	1.3	Les dy	sfonctionnements d'un système électronique	39	
		1.3.1	Les différents systèmes électroniques et leur domaines d'utilisation	39	
		1.3.2	Nature des dysfonctionnements d'une carte	40	
		1.3.3	Comportement d'un composant élémentaire non linéaire face à une		
			agression EM : la diode	41	
		1.3.4	Apparition de fréquences harmoniques en mode rayonnée sur un		
			système électronique soumis à des conditions d'agressions EM	43	
	1.4	Conclu	nsion	44	
2	Mis	e en é	vidence expérimentale des harmoniques et des niveaux de		
2	Mis susc	e en é ceptibi	vidence expérimentale des harmoniques et des niveaux de lité	45	
2	Mis susc 2.1	e en é ceptibi Dispos	evidence expérimentale des harmoniques et des niveaux de lité sitifs et systèmes étudiés	<b>45</b> 45	
2	Mis susc 2.1	e en é ceptibi Dispos 2.1.1	vidence expérimentale des harmoniques et des niveaux de lité sitifs et systèmes étudiés	<b>45</b> 45 45	
2	<b>Mis</b> <b>susc</b> 2.1	e en é ceptibi Dispos 2.1.1 2.1.2	evidence expérimentale des harmoniques et des niveaux de lité sitifs et systèmes étudiés	<b>45</b> 45 45	
2	<b>Mis</b> <b>susc</b> 2.1	e en é ceptibi Dispos 2.1.1 2.1.2	evidence expérimentale des harmoniques et des niveaux de lité         sitifs et systèmes étudiés	<b>45</b> 45 45 49	
2	Mis susc 2.1 2.2	e en é ceptibi Dispos 2.1.1 2.1.2 Étude	evidence expérimentale des harmoniques et des niveaux de lité         sitifs et systèmes étudiés	<b>45</b> 45 45 49 50	
2	Mis susc 2.1 2.2	e en é ceptibi Dispos 2.1.1 2.1.2 Étude 2.2.1	evidence expérimentale des harmoniques et des niveaux de lité         sitifs et systèmes étudiés	<b>45</b> 45 45 49 50	
2	<b>Mis</b> <b>susc</b> 2.1 2.2	e en é ceptibi Dispos 2.1.1 2.1.2 Étude 2.2.1	evidence expérimentale des harmoniques et des niveaux de lité         sitifs et systèmes étudiés	<b>45</b> 45 45 49 50 50	
2	Mis susc 2.1 2.2	<b>e en é</b> <b>ceptibi</b> Dispos 2.1.1 2.1.2 Étude 2.2.1 2.2.2	evidence expérimentale des harmoniques et des niveaux de lité         sitifs et systèmes étudiés	<b>45</b> 45 45 49 50 50 57	
2	Mis susc 2.1 2.2 2.3	e en é ceptibi Dispos 2.1.1 2.1.2 Étude 2.2.1 2.2.2 Discus	evidence expérimentale des harmoniques et des niveaux de lité         sitifs et systèmes étudiés	<ul> <li>45</li> <li>45</li> <li>45</li> <li>49</li> <li>50</li> <li>50</li> <li>57</li> <li>59</li> </ul>	
2	Mis susc 2.1 2.2 2.3	<b>e en é</b> <b>ceptibi</b> Dispos 2.1.1 2.1.2 Étude 2.2.1 2.2.2 Discus 2.3.1	evidence expérimentale des harmoniques et des niveaux de lité         sitifs et systèmes étudiés	<b>45</b> 45 45 49 50 50 57 59 59	
2	Mis susc 2.1 2.2 2.3	<b>e en é</b> <b>ceptibi</b> Dispos 2.1.1 2.1.2 Étude 2.2.1 2.2.2 Discus 2.3.1 2.3.2	evidence expérimentale des harmoniques et des niveaux de lité         sitifs et systèmes étudiés	<b>45</b> 45 45 49 50 50 57 59 59 60	
2	Mis susc 2.1 2.2 2.3	<b>e en é</b> <b>ceptibi</b> Dispos 2.1.1 2.1.2 Étude 2.2.1 2.2.2 Discus 2.3.1 2.3.2 2.3.3	evidence expérimentale des harmoniques et des niveaux de lité         sitifs et systèmes étudiés	<b>45</b> 45 45 50 50 57 59 59 60 62	

3	Pré	esentation d'un outil de modélisation de la susceptibilité d'une carte					
	élec	ctronique 6	55				
	3.1	Equations de Maxwell					
	3.2	onditions aux limites					
	3.3	Schéma de Yee	72				
		3.3.1 Discrétisation du domaine de calcul et position des inconnues 7	72				
		3.3.2 Discrétisation du domaine temporel $]0, T[$	74				
		3.3.3 schéma Leap-Frog ou saute-mouton	74				
		3.3.4 Propriétés du schéma de Yee	75				
	3.4	Introduction de maillages présentant des zones courbes	76				
	3.5	Modèles nécessaires à la modélisation de la suceptibilité	77				
	3.6	Conclusion	30				
4	Ada	aptation de la méthode FDTD pour la simulation du fonctionnement					
	de	cartes électroniques 8	31 20				
	4.1	Prise en compte des pistes par un modèle de fil mince	32				
	4.2	Etudes de modèles de composants non linéaires	52 52				
		4.2.1 Etude d'un modele fonctionnel de diode	52 52				
	4.9	4.2.2 Modelisation numerique d'une carte definissant un E1 logique &	50				
	4.3	Limitation du modele de fil mince pour representer les pistes et introduc-	าก				
		tion d'un modele de plaques minces	12				
		4.5.1 Introduction de generateur et de composants dans une modensation	าว				
		4.2.2 Application de ses nouveous modèles à la simulation de la carte ET.	10 10				
	4.4	4.5.2 Application de ces nouveaux modeles à la simulation de la carte E1 s	20 20				
	4.4	14.4.1 Modéle numérique de composant CMOS	טע 11				
		4.4.2 Simulation d'un inversour $10$	)1 )9				
		$4.4.2  \text{Conclusion} \qquad \qquad 10$	ע 1/1				
	4.5	Conclusion	)4				
5	Mo	délisation de composants fonctionnels 10	)5				
-	5.1	Présentation des composants étudiés	)6				
	5.2	Méthodes de mesures utilisées pour extraire les paramètres électriques					
		pertinents d'un composant $\ldots \ldots \ldots$	)7				
	5.3	Mesure statique $\ldots$	)8				
		5.3.1 Mesures en $I(V)$	)8				
		5.3.2 Mesures impulsionnelles fort courant	13				
	5.4	Mesure en dynamique	17				
		5.4.1 Setup de mesure en $Z(f)$	17				
		5.4.2 Résultats des mesures $Z(f)$ sur les SRAM	18				
		5.4.3 Résultats des mesures $Z(f)$ sur le micro-contrôleur	20				
	5.5	Construction du modèle FDTD	21				
		5.5.1 Modélisation de la capacité $C_{comp}$	21				
	5.6	Conclusion	23				

6	Mo	délisat	ion d'une carte industrielle	125
	6.1	Etude	e de la suceptibilité de la carte inverseur de type 74HC04 lors d'une	
		agress	ion externe	. 126
		6.1.1	configuration	. 126
		6.1.2	Résultats obtenus	. 127
		6.1.3	conclusion	. 131
	6.2	Introd	luction d'un modèle de champ dans le contexte de la chambre réver-	
		bérant	te	. 131
		6.2.1	Modèle de Hill	. 131
		6.2.2	Principe du calcul des champs	. 133
		6.2.3	conclusion	. 133
	6.3	Propo	sition d'une stratégie en deux étapes pour simuler le fonctionnement	
		d'une	carte électronique agressée par une source externe	. 133
		6.3.1	Principe de la stratégie.	. 133
		6.3.2	Résultats numériques et comparaison avec un calcul global	. 134
		6.3.3	Conclusion	. 139
	6.4	Simula	ations sur une carte industrielle proche de celle du projet SEISME	. 139
		6.4.1	Définition de la configuration	. 139
		6.4.2	Simulation numérique	. 140
		6.4.3	Comparaison avec les données expérimentales	. 143
	6.5	Concl	usion	. 147
C	,	•		1.40

#### Conclusion générale et perspectives

149

# Table des figures

1	Analyse CEM des systèmes électroniques embarqués	19
1.1	Couplage d'un champ EM rayonné sur les câbles	22
1.2	Couplage d'un champ EM rayonne sur carte à travers une ouverture sur	0.9
1 0	boitier metallique	23
1.3	Dispersion : front d'onde plane	24
1.4	Representation d'une onde plane	25 26
1.5	Modelisation d'un tronçon d'une ligne de transmission	26
1.6	Couplage électrique sur une piste de circuit imprimé	27
1.7	Couplage magnétique sur une piste de circuit imprimé	28
1.8	Combinaison du couplage électrique et magnétique sur une piste de circuit	
	imprimé	28
1.9	Modélisation d'un tronçon d'une ligne de transmission avec couplage	29
1.10	Méthode en mode conduit BCI (Bulk Current Injection)	30
1.11	Méthode en mode conduit par ligne couplée	31
1.12	Méthode en mode conduit DPI (Direct Power Injection)	31
1.13	Méthode en mode rayonné avec une cellule TEM	32
1.14	Méthode en mode rayonné avec une cellule GTEM	33
1.15	Méthode d'injection en mode rayonné dans une chambre anéchoïque $\ . \ .$	34
1.16	Méthode d'injection en mode rayonné dans une chambre réverbérante	35
1.17	Caractéristiques des principales méthodes de mesure en susceptibilité	35
1.18	Susceptibilite d'un inverseur CMOS	36
1.19	Tensions de seuil de commutation	37
1.20	Modèle de susceptibilité utilisant l'impédance d'entrée du composant	38
1.21	Exemple d'une structure analogique	39
1.22	Exemple d'une structure numérique	40
1.23	Exemple de caractéristique d'une diode sous agression	42
1.24	Principe des harmoniques générées par une diode sous agression	43
2.1	Porte ET à diodes : schéma électrique et table de vérité	46
2.2	Carte électronique 100 mm x 100 mm définissant une porte ET $\ . \ . \ .$	46
2.3	Inverseur CMOS 74HC04 : schéma électrique et table de vérité $\ldots$ .	47
2.4	Carte électronique 100 mm x100 mm : inverseur CMOS 74HC04	47
2.5	Schéma synoptique de la carte D2.1 On du projet SEISME	48

2.6	Carte 100 mm x 100 mm "D2.1 On" du projet SEISME	48
2.7	Préparation de la carte en configuration de test	49
2.8	CRBM du laboratoire de l'ONERA	50
2.9	Dimensions de la CRBM du laboratoire de l'ONERA	51
2.10	Intérieur de la CRBM du laboratoire de l'ONERA	54
2.11	Module du champ électrique en fonction la position du brasseur	54
2.12	Configuration de notre CRBM en mesure de susceptibilité	55
2.13	Utilisation d'un capteur de champ dans la CRBM	56
2.14	Mesures de champ dans la CRBM lors du brassage mécanique	56
2.15	Principe de détection des fréquences harmoniques	57
2.16	Schéma synoptique du système de détection des fréquences harmoniques .	58
2.17	Niveau de susceptibilité de la maquette porte logique ET à diodes	60
2.18	Niveau d'harmonique de rang 2 de la maquette porte logique ET à diodes	60
2.19	Niveau de susceptibilité de la maquette avec l'inverseur $74HC04$	61
2.20	Niveau d'harmonique de rang 2 de la maquette avec l'inverseur $74HC04$ .	61
2.21	Niveau de susceptibilité de la maquette D21_On du projet SEISME	62
2.22	Niveau d'harmonique de rang 2 de la maquette D21_On du projet SEISME	62
3.1	Description des zones de calcul champ total/champ diffracté pour prendre	
	en compte une onde plane	68
3.2	Position des couches PML et des conductivités dans celles-ci.	69
3.3	Localisation des inconnues sur une cellule du maillage cartésien	72
3.4	Position des inconnues en considérant un maillage primal et dual	73
3.5	Coupe d'un maillage différences finies d'un aéronef	73
3.6	Discrétisation temporelle des inconnues.	74
3.7	Disposition des inconnues sur les surfaces primales et duales	76
3.8	Positions des conductivités	77
3.9	Positions des inconnues sur le segment	78
3.10	Jonction entre deux segments	79
4.1	Modèle de type circuit d'une diode élémentaire	83
4.2	Configuration Diode seule.	84
4.3	Fonctionnement de la diode en redressement.	85
4.4	Exemple d'un signal source.	86
4.5	Schéma du circuit ET	86
4.6	Géométrie du circuit ET.	87
4.7	Signal calculé sur le port <i>Vout</i> du circuit ET	88
4.8	Harmoniques présentes dans la simulation dans le cas où il n'y a pas	
	d'agression externe	89
4.9	Signal obtenu sur Vout.	90
4.10	harmoniques présentes dans la simulation.	90
4.11	Signal obtenu sur Vout.	91
4.12	harmoniques présentes dans la simulation.	92
4.13	Carte utilisée dans SEISME et maillage de celle-ci.	93

4.14	Ajout d'un générateur de tension sur une face	94
4.15	Ajout d'une résistance sur une face	95
4.16	Ajout d'une résistance sur une arête	96
4.17	Ajout d'une capacité sur une face.	97
4.18	Ajout d'une diode sur une face	98
4.19	Impédance caractéristique en fonction de $W/h$ et de la nature du substrat	
	pour avoir une propagation optimale	99
4.20	Signal de sortie de la porte ET logique	100
4.21	Schéma d'un composant de type CMOS et caractérisation des niveaux	
	logiques	101
4.22	Géométrie de l'inverseur	102
4.23	Géométrie de l'inverseur	103
4.24	Signal de sortie de l'inverseur	103
51	Brochage du microcontrôleur de PIC33E 1128CP706 en boîtier de type TOFE	2106
5.2	Brochage de la mémoire SRAM AS6C8008-55ZIN en boîtier de type TSOP-	100
0.2	II	107
5.3	Brochage de la mémoire BS62LV8001EIP55 en boîtier de type TSOP-II	107
5.4	Setup expérimental de mesures $I(V)$	109
5.5	SBAM Alliance mesures $I(V)$ entre les pins A0 DO0 et VCC	109
5.6	SRAM Alliance mesures $I(V)$ entre les pins $A0$ , $DQ0$ et $VSS$	110
5.7	Mesure $I(V)$ en mode impulsionnel	110
5.8	Schéma équivalent en statique vu d'une pin de type $Input$ ou $I/O$ de la	
	SRAM Alliance	111
5.9	SRAM Brilliance, mesures $I(V)$ entre les pins $DQ0$ , $A0$ et $VCC$	111
5.10	SRAM Brilliance, mesures $I(V)$ entre les pins $DQ0$ , $A0$ et $VSS$	112
5.11	Schéma équivalent en statique vu d'une pin de type $Input$ ou $I/O$ de la	
	SRAM Brilliance	112
5.12	Setup expérimental de mesures $I(V)$ en mode impulsionnel $\ldots \ldots \ldots$	113
5.13	Mesure $I(V)$ fort courrant en mode impulsionnel	114
5.14	SRAM Brilliance, mesures $I(V)$ en impulsionnel entre la pin DQ0 et VSS	114
5.15	SRAM Alliance, mesures $I(V)$ en impulsionnel entre les pins A0, DQ0 et	
	VCC	115
5.16	SRAM Alliance, mesures $I(V)$ en impulsionnel entre les pins A0, DQ0 et	
	VSS	116
5.17	SRAM Brilliance, mesures $I(V)$ en impulsionnel entre les pins A0, DQ0	
	et VSS	116
5.18	Setup de mesure en $Z(f)$ pour deux bandes de fréquences $\ldots \ldots \ldots$	117
5.19	SRAM Brilliance, $Z(f)$ sur une pin de type Input et I/O de 100 kHz à 3	
	GHz	119
5.20	SRAM Alliance, $Z(f)$ sur une pin de type Input et I/O de 100 $kHz$ à 3	
	GHz	119
5.21	dsPIC33, $Z(f)$ sur deux pins de type I/O de 100 kHz à 3 GHz	120

5.22	SRAM Brilliance : comparaison mesure (courbe en rouge) et simulation	
	de 100 $kHz$ à 3 $GHz$	121
5.23	SRAM Brilliance : modèle de type circuit d'une pin de type I/O intégrant	
	la capacité $C_{comp}$	122
5.24	SRAM Alliance : comparaison mesure (courbe en rouge) et simulation de	
	$100 \ kHz \ a \ 3 \ GHz \qquad \dots \qquad $	122
5.25	SRAM Alliance : modèle de type circuit d'une pin de type I/O intégrant	
	la capacité $C_{comp}$	123
6.1	Schéma de la configuration étudiée	126
6.2	Résultats obtenus pour une agression à 10 $V/m$	128
6.3	Résultats obtenus pour une agression à 1 $kV/m$	129
6.4	Résultats obtenus pour une agression à $4 kV/m$	130
6.5	représentation des ondes dans le modèle de Hill	132
6.6	Comparaison sur les composantes de champ obtenues en 1 et 2 étapes	135
6.7	Comparaison des harmoniques obtenues sur les composantes de champ	
	évaluées en 1 et 2 étapes.	136
6.8	Comparaison entre le signal de sortie calculé en 1 et 2 étapes	137
6.9	Comparaison entre le signal de sortie calculé en 1 et 2 étapes	137
6.10	Comparaison entre le signal de sortie calculé en 1 et 2 étapes	138
6.11	Configuration de la carte.	140
6.12	Signal de sortie de la carte.	141
6.1	Sur-tensions pour différentes configurations	142
6.13	Signal de sortie de la carte en présence d'un champ	143
6.14	SRAM Brilliance, $Z(f)$ entre A0 et VCC (pins 5 et 11) de 500 $MHz$ à 2	
	GHz	144
6.15	SRAM Alliance, $Z(f)$ entre A0 et VCC (pins 5 et 11) de 500 $MHz$ à 2	
	GHz	144
6.16	SRAM Brilliance, niveau d'harmoniques pour les fréquences $1, 1 GHz, 1, 2$	
	$GHz,  1,4 \ GHz$ et $1,6 \ GHz$ (courbes données de gauche à droite et de	
	$\mathrm{haut} \; \mathrm{en} \; \mathrm{bas}) \; . \; \ldots \; \ldots$	145
6.17	SRAM Alliance, niveau d'harmoniques pour les fréquences $1, 1 \ GHz, 1, 2$	
	$GHz,  1,4 \ GHz$ et $1,6 \ GHz$ (courbes données de gauche à droite et de	
	$\mathrm{haut} \; \mathrm{en} \; \mathrm{bas}) \; . \; \ldots \; \ldots$	146
6.18	Mesures d'impédances sur la SRAM Alliance avec l'analyseur de réseau	
	E836B (a) et l'analyseur de réseau E5061B (b) $\ldots \ldots \ldots \ldots \ldots$	147
6.19	Mesures d'impédances sur la SRAM Brilliance avec l'analyseur de réseau	
	E836B (a) et l'analyseur de réseau E5061B (b)	147

# Glossaire

- **CEM** : Compatibilité ElectroMagnétique
- **CRBM** : Chambre Réverbérante à Brassage de Mode
- $\mathbf{DUT}$  : Device Under Test
- $\, \mathbf{DPI}$  : Direct power Injection
- **EM** : ElectroMagnétique
- **EST** : Équipement Sous Test
- $-~{\bf GTEM}$ : Giga Hertz Transverse Electro<br/>Magnetic
- **IB** : Immunity Behavior
- ${\bf IBIS}$  : I/O Buffer Information Specification
- $\mathbf{ICIM}$  : Itegrated Circuit Immunity Model
- $\mathbf{MSRC}$  : Mode Stirrer Reverberating Chamber
- $\mathbf{PCB}$  : Printed Circuit Board
- $\mathbf{PDN}$  : Passive Distribution Network
- SEISME : Simulation de l'Émission et de l'Immunité des Systèmes et des Modules Électroniques
- **SEU** : Single Event Upset
- $\mathbf{TQFP}$  : Thin Quad Flat Package
- **TSOP** : Thin Small Outline Package
- **UTE** : Union Technique de l'Électricité

## Introduction générale

#### Contexte de l'étude

De nos jours, les équipements électroniques occupent une place grandissante dans notre vie quotidienne. En effet, ceux-ci sont de plus en plus présents dans une multitude de secteurs d'activités. Par exemple, dans le domaine du transport, les constructeurs automobile et aéronautique développent des véhicules basés sur des architectures de plus en plus électriques afin de se substituer aux architectures classiques à commandes mécanique. En aéronautique, un bon nombre d'actionneurs hydrauliques ont été remplacés par des actionneurs électriques, comme par exemple, le cas des actionneurs de commandes placés dans la voilure. En ce qui concerne le domaine de l'automobile, la majorité des véhicules récents possèdent, par exemple, une direction assistée d'un actionneur électrique.

Dans le secteur médical, nous trouvons également un grand nombre de dispositifs électroniques qui sont plus ou moins de type embarqués. En effet, actuellement, le suivi médical d'un patient, fait appel à des systèmes électroniques de mesures pour le contrôle de températures, pressions artérielle, taux de glucose, rythme cardiaque... Dans bien des cas, ces systèmes peuvent être autonomes et miniaturisés de façon à être placés au plus près du patient, comme par exemples : les pacemakers ou les prothèses auditives.

Le secteur des communications occupe une place importante dans notre mode de vie actuel, et emploie également un nombre important de dispositifs électroniques répartis dans notre environnement proche, notamment avec le déploiement massif d'Internet et des communications sans fil. Parmi ces systèmes, on trouve des micro-ordinateurs portables, des tablettes et des téléphones portables.

Pour l'ensemble de ces secteurs d'activité où les systèmes électroniques sont fortement développés, il est impératif de veiller à leur bon fonctionnement. Pour cela, il est important d'avoir des informations sur l'environnement ElectroMagnétique (EM) dans lequel ils vont être utilisés. Il faut également s'assurer de la bonne compatibilité inter-systèmes, c'est-à-dire que le fonctionnement d'un système ne perturbe pas le fonctionnement d'un système voisin. A titre d'exemple, dans un véhicule, un dispositif d'électronique de puissance pour actionneur ne doit pas provoquer de dysfonctionnement sur un autre système électronique voisin qui assure une liaison d'informations vitales.

Pour répondre à ces exigences, les industriels fabricants d'équipements électroniques doivent appliquer des règles de conceptions dans le domaine de la Compatibilité ElectroMagnétique (CEM). Ces règles se présentent sous la forme de normes [1] qui permettent de caractériser le bon comportement d'un système électronique embarqué. Les caractérisations principales à maitriser sont le rayonnement et l'immunité EM, qui sont généralement obtenus en mode conduit et rayonné.

#### Problématique

Dans ces travaux de thèse, nous allons nous focaliser sur l'immunité EM des systèmes électroniques en modes rayonnés. On emploie également le terme de susceptibilité EM, qui est plus particulièrement utilisé dans le domaine de la sureté de fonctionnement des systèmes électroniques embarqués.

Pour procéder à la qualification CEM en immunité rayonné d'un dispositif électronique, nous devons répondre à deux contraintes majeures. La première est de garantir une correcte illumination du système sous test selon une norme, et la seconde est de veiller au bon fonctionnement du système au plus près des conditions réelles d'utilisations.

Tout au long de la durée de vie d'un système électronique embarqué, il est généralement nécessaire de procéder à des phases de maintenance. Lors de ces interventions, le remplacement d'un seul composant électronique dans un système critique impose une requalification en CEM complète de l'ensemble. Lorsqu'il n'y a pas de changement de composant, il existe aussi des procédures de contrôle du vieillissement sur ce type de système qui nécessite également cette même étape de requalification CEM.

En termes de temps et de coûts, l'ensemble de ces procédures représente un budget non négligeable pour un fabricant industriel d'équipements électroniques embarqués. Dans le domaine de l'immunité rayonné, nous tentons dans cette thèse de proposer et d'élaborer une méthode de qualification CEM qui permettrait de faciliter les opérations de maintenance et de contrôle en vieillissement [2].

#### Démarche et objectif

Dans la première partie de ce manuscrit, nous proposons un état de l'art sur l'étude de la susceptibilité des systèmes électroniques. Nous présentons en particulier les techniques et les moyens expérimentaux utilisés dans l'industrie afin d'obtenir le niveau de susceptibilité EM d'un système électronique. Ensuite, nous introduisons les méthodes où des modèles équivalents de types circuits qui sont actuellement utilisés dans des outils de simulations numériques pour déterminer le niveau de susceptibilité d'un dispositif électronique. Pour finir cette première partie, nous nous intéressons aux effets non linéaires des systèmes électroniques, et plus particulièrement, lorsqu'ils sont soumis à une agression EM en mode rayonné.

Une deuxième partie plus expérimentale est dédiée à une technique originale de mesure de susceptibilité d'un système électronique. Pour étudier et mettre en œuvre celleci, nous avons développé différentes cartes électroniques avec des niveaux de complexité croissants. Ensuite, nous abordons la description technique d'un dispositif de mesure utilisé en Chambre Réverbérante à Brassage de Modes (CRBM) et nous présentons avec celui-ci des résultats de mesures de susceptibilité sur les différentes cartes électroniques. Ces résultats permettent de mettre en évidence le niveau de susceptibilité en montrant les dégradations fonctionnelles mais également en prenant en compte des comportements non linéaires représentés par l'apparition d'énergie à des fréquences harmoniques autres



FIGURE 1 – Analyse CEM des systèmes électroniques embarqués

que celles appartenant au spectre de la source d'agression. Un objectif de cette voie est de tenter d'établir un lien entre la dégradation fonctionnelle et les niveaux de fréquences harmoniques supplémentaires obtenues.

Dans une troisième partie, nous cherchons à modéliser les expériences menées afin de vérifier si nous retrouvons par la simulation les mêmes constatations obtenues par l'expérience. Pour cela, nous commençons par décrire la méthode numérique utilisée ainsi que les outils de génération de données associés à celle-ci. Pour représenter la carte électronique dans notre espace de simulation, nous devons prendre en compte les niveaux de liaisons qui représentent l'ensemble des pistes de la carte, et les composants qui sont présents sur celle-ci.

Pour pouvoir modéliser un niveau de susceptibilité de la carte, nous devons prendre en compte les aspects fonctionnels de la carte dans notre méthode de simulation. Dans nos modèles de composants actifs, nous avons également introduit la prise en compte du comportement fonctionnel donné par la datasheet du fabricant. Les effets non linéaires générés par les composants électroniques présents sur la carte sont donnés par le rayonnement induit par les courants de commutations des composants en fonctionnements. Ce rayonnement se propageant par les niveaux de liaisons de la carte permet d'être pris naturellement en compte dans la modélisation. Par la suite, lorsque nous appliquons une agression harmonique sur la carte, nous contrôlons de manière simultanée le comportement fonctionnel de la carte et la variation de ce niveau de rayonnement en observant la présence de niveaux de fréquences harmoniques de rang supérieurs à celle de la fréquence d'agression. Dans cette approche, le modèle fonctionnel du composant est défini par une table d'états logiques qui interagit sur les niveaux de tensions en sorties en fonctions des tensions appliquées sur les entrées. Pour parfaire ce modèle, il nous faut introduire des impédances aux niveaux de ces entrées et sorties qui correspondent au composant placé sous condition d'agression.

Le quatrième chapitre de cette thèse est dédié à l'étude d'un dispositif permettant de définir les impédances d'entrée et de sortie d'un composant électronique pour une plage de fréquences. Pour cela, nous utilisons l'outil logiciel IC-EMC [3] mis au point par l'équipe du professeur E. Sicard, à l'INSA Toulouse. Dans ce chapitre, nous allons détailler la procédure pour évaluer les impédances d'un composant sur plusieurs configurations dont en particulier celles d'un micro-contrôleur et de deux mémoires de type SRAM qui interviennent dans la configuration de carte que l'on se propose d'étudier.

Enfin le dernier chapitre est dédié à la comparaison mesure/calcul d'un configuration de carte donnée. Pour cela, on donnera une approche de modèlisation du dispositif CRBM.

En résumé, nous souhaiterions montrer par ces travaux de thèse qu'il serait possible d'envisager de contrôler le niveau d'immunité rayonné d'un équipement électronique dans sa phase de vie par des mesures de niveaux d'harmoniques.

Pour appliquer cette méthode, il faut connaitre en début de vie de l'équipement son niveau de susceptibilité afin de garantir un niveau d'immunité. Cette étape est réalisée lors des phases de qualification CEM de l'équipement, et durant cette phase il serait relativement aisé d'en profiter pour effectuer des mesures supplémentaires de niveaux d'harmoniques qui serviraient ensuite de gabarit de contrôle CEM dans le suivi de maintenance de l'équipement.

Cela pourrait permettre d'éviter une phase de requalification CEM complète de l'équipement suite à une intervention.

# Chapitre 1 Etat de l'art

Dans ce premier chapitre nous allons nous intéresser aux moyens actuels mis en oeuvre pour l'étude de la CEM des équipements électroniques, et plus particulièrement, à la susceptibilité EM des systèmes électroniques embarqués. Afin de parcourir de manière structurée cette thématique, nous délimitons notre périmètre d'étude à la susceptibilité en mode conduit et en mode rayonné. Après avoir donné une définition de ces deux types de susceptibilité, nous décrivons les moyens de mesures qui y sont associés, et les principales méthodes de modélisation utilisées actuellement pour déterminer les niveaux de celles-ci. Plus précisemment, pour caractériser le comportement fonctionnel d'un système électronique soumis à des contraintes EM, nous devons nous intéresser au type d'architecture qui le compose, et aux différentes formes de défaillances pouvant affecter son fonctionnement. Nous montrons ensuite l'importance des composants non linéaires sur la susceptibilité d'un système en proposant l'étude d'une diode placée sous illumination EM.

#### 1.1 La susceptibilité des systèmes électroniques embarqués

Dans cette étude, nous allons dans un premier temps nous intéresser aux différents mécanismes de couplages électromagnétique pouvant propager l'agression, ce qui va induire éventuellement des dysfonctionnements sur les système électroniques embarqués. A bord d'un véhicule tel qu'un avion, un bateau, ou une voiture, les systèmes électroniques embarqués sont dans la majorité des cas logés dans des boitiers métalliques qui sont interconnectés par des câbles. Ces derniers sont dans bien des cas, des voies d'accès pour les agressions EM, dont les perturbations vont dépendre fortement de la nature du blindage des câbles et de la discontinuité de celui-ci au niveau de la transition boîtier/câble. Il faut également parfois tenir compte des voies directes d'accès définies par les ouvertures des boitiers servant par exemple aux contraintes thermiques de l'électronique. Ces dernières mettent en contact directement les cartes et les composants électroniques avec les agressions extérieures EM. On distingue alors plusieurs type de perturbations et donc de susceptibilité pouvant être conduites ou rayonnées. Dans la suite de ce paragraphe, nous allons définir chacun de ces types de susceptibilité et détailler leur mécanisme en étudiant le couplage d'une source EM sur une carte.

#### 1.1.1 Susceptibilité conduite

Dans la configuration présentée sur la figure (1.1) nous avons un équipement électronique qui est alimenté et relié avec un autre équipement via des câbles. Dans la majorité des configurations, les câbles les plus exposés sont généralement blindés, mais face à des agressions EM la moindre discontinuité dans le blindage peut donner lieu à un couplage des champs externes sur les câbles et induire une perturbation. Celle-ci va ensuite se propager jusqu'aux entrées des systèmes électroniques et peut altérer leur fonctionnement. Dans cette situation, nous employons le terme de susceptibilité en mode conduit, car l'agression EM sur l'ensemble du système est véhiculée par les câbles.



figure 1.1: Couplage d'un champ EM rayonné sur les câbles

L'agression EM sur les câbles est caractérisée par un niveau de couplage qui va dépendre de la fréquence de la source d'agression notée aussi champ incident et de la longueur des câbles. La longueur d'onde du champ incident est donnée par la relation suivante :

$$\lambda = \frac{c}{f} \tag{1.1}$$

Où f est la fréquence de l'onde électromagnétique du champ incident et c la vitesse de la lumière dans le vide. Si la longueur des câbles dans la configuration de la figure (1.1) se situe entre  $\lambda/4$  et  $\lambda$  alors le niveau de couplage du champ incident peut devenir important. Ce phénomène peut alors se traduire par l'apparition de tensions induites élevées aux extrémités des câbles connectés sur les entrées des cartes électroniques des équipements et peut donc entrainer des dysfonctionnements, voire parfois des dégradations aux niveaux des composants constituant celles-ci [4].

#### 1.1.2 Susceptibilité rayonnée

Nous employons le terme de susceptibilité ou immunité rayonnée lorsque le champ incident vient directement impacter les cartes électroniques à l'intérieur de boîtiers faisant partie des équipements. Ce phénomène se produit lorsque l'agression arrive sur les cartes, soit par des ouvertures usinées sur les boîtiers ou bien soit par l'utilisation de boîtiers non blindés. Par exemple, une simple fente sur un boîtier métallique est dans bien des cas une voie favorable pour une agression EM.



figure 1.2: Couplage d'un champ EM rayonné sur carte à travers une ouverture sur boîtier métallique

Lorsque le champ incident parvient à entrer dans un boîtier métallique comme présenté sur la figure (1.2), l'onde parcourt un ensemble de trajets dus aux réflections successives sur ses parois métalliques. Ce dernier se comporte comme une cavité pouvant résonner à des valeurs de fréquences qui dépendent des dimensions de celui-ci. Il se produit alors un un régime d'ondes stationnaires à l'intérieur du boîtier. Dans une situation de modes de résonance, sous certaines conditions, le champ interne peut devenir localement supérieur au champ incident extérieur [5].

Toutefois, le niveau d'amplitude de ces résonances est limité par un paramètre appelé coefficient de qualité de la cavité formée par le boîtier. Ce paramètre est caractérisé par les pertes dans le volume intérieur et sur les parois du boîtier. La présence de la carte électronique dans le boîtier vient modifier le phénomène de modes de résonance. Les matériaux et les composants constituants celle-ci absorbent une partie de l'énergie, faisant ainsi baisser le coefficient de qualité du boîtier.

Dans cette étude sur la susceptibilité EM des cartes électroniques, nous considérons que la perturbation provient d'une illumination électromagnétique extérieure. Il apparaît donc nécessaire de s'intéresser au mécanisme de couplage du champ sur la carte. Dans le sous-paragraphe suivant, nous décrivons ce mécanisme sous forme d'un modèle mathématique simplifié qui permet de prendre en compte l'effet d'un champ EM incident sur une piste de carte électronique.

#### Modèle mathématique simplifié du couplage d'onde EM sur le 1.1.3DUT

Dans ce paragraphe nous allons aborder les effets des sources électromagnétiques perturbatrices sur les systèmes en rappelant tout d'abord les propriétés des ondes planes. Ensuite nous nous intéressons aux principaux mécanismes qui accompagnent le couplage de ces ondes sur des lignes de transmission de type PCB (Printed Circuit Board) utilisées dans les cartes électroniques.

#### Onde plane

Généralement, les ondes électromagnétiques sont représentées par les contributions conjointes d'un champ électrique  $\vec{E}$ , d'un champ magnétique  $\vec{H}$  et d'un vecteur de propagation  $\vec{k}$  définissant le sens et la direction de propagation. Nous supposons que l'onde est observée à une distance D suffisante de la source et supérieure à la longueur d'onde pour atteindre une dispersion significative permettant de confondre localement les champs avec une onde plane comme représentée sur la figure (1.3).



figure 1.3: Dispersion : front d'onde plane

Cette hypothèse suppose donc que les vecteurs champs électriques et magnétiques deviennent localement invariants dans un plan perpendiculaire à la direction de propagation, représentée par le vecteur  $\vec{k}$  que nous pouvons associer à la relation vectorielle suivante :

$$\vec{k} = \frac{\vec{E} \wedge \vec{H}}{\|\vec{E} \wedge \vec{H}\|} \tag{1.2}$$

Le champ électrique, le champ magnétique et la direction de propagation forment alors un trièdre. A ces premiers paramètres s'ajoutent l'angle d'incidence  $\Omega$  qu'on repère conformément au système cartésien o, x, y, z de la figure (1.4), et l'angle de polarisation  $\eta$  déterminé par rapport aux vecteurs unitaires  $\vec{u}$  et  $\vec{v}$  comme mentionnés en détail sur la partie droite de la figure.



figure 1.4: Représentation d'une onde plane

Une onde plane se propage selon une polarisation qui est initialement imposée par la source. L'orientation des champs électrique et magnétique varient au cours du temps en effectuant des rotations autour de la direction de propagation  $\vec{k}$ . Cependant la polarisation vue par une cible n'est pas systématiquement celle fixée par la source. En effet, au cours de la propagation, les obstacles rencontrés par l'onde peuvent modifier ce paramètre.

#### Couplage

Afin de parcourir les principaux mécanismes de couplage d'une onde électromagnétique sur une carte électronique, nous allons tout d'abord rappeler la théorie des lignes de transmission [6] [7]. Une carte électronique est constituée d'un ensemble de composants électroniques reliés entre eux par des lignes de transmission constituées de pistes de type PCB (Printed Circuit Board). Pour rappeler le formalisme des équations des lignes de transmission, la figure (1.5) présente le modèle équivalent de type circuit d'un tronçon de ligne noté dz.

Dans lequel :

**R** représente la résistance linéique de la ligne due aux pertes ohmiques dans les conducteurs( $\Omega.m^{-1}$ )

**L** l'inductance linéique  $(H.m^{-1})$ 

C la capacité linéique  $(F.m^{-1})$ 

**G** la conductance linéique de la ligne due aux pertes éventuelles engendrées dans le diélectrique entre les deux conducteurs  $(\Omega^{-1}.m^{-1})$ 



figure 1.5: Modélisation d'un tronçon d'une ligne de transmission

Ces paramètres sont rassemblés dans une impédance linéique série Z et une admittance linéique Y exprimées dans le domaine harmonique sous la forme :

$$\begin{cases} Z = R + jL\omega \\ Y = G + jC\omega \end{cases}$$
(1.3)

Courant et tension sont reliés par un système de deux équations aux dérivées partielles :

$$\begin{cases} \frac{\partial V(z)}{\partial z} + Z.I(z) = 0\\ \frac{\partial I(z)}{\partial z} + Y.V(z) = 0 \end{cases}$$
(1.4)

Ces équations différentielles ont pour solutions générales des expressions dans lesquelles figurent des constantes A et B dépendant des conditions aux limites (charges) :

$$\begin{cases} V(z) = A.e^{-\gamma.z} + B.e^{\gamma.z}\\ I(z) = \frac{V(z)}{Z_c} = \frac{A.e^{-\gamma.z} + B.e^{\gamma.z}}{Z_c} \end{cases}$$
(1.5)

Avec :  $\gamma$  la constante de propagation définie par :

$$\gamma = \sqrt{ZY} = \alpha + j\beta \tag{1.6}$$

 $\alpha$  la constante d'atténuation  $(nepers.m^{-1})$ 

 $\beta$  la constante de phase (radians.m<sup>-1</sup>)

 $\mathbf{Z}_{\mathbf{c}}$  l'impédance caractéristique de la ligne en  $\Omega$  exprimée par le rapport :

$$Z_c = \sqrt{\frac{Z}{Y}} \tag{1.7}$$

Plus précisément, les termes A et B du système d'équations différentielles (1.5) proviennent des conditions aux limites, ils sont fonctions des impédances des sources et des charges connectées aux extrémités de la ligne et également de la perturbation. Dans la situation étudiée, la perturbation résulte du mécanisme de couplage de l'onde électromagnétique sur la ligne.

Pour aborder ce mécanisme de couplage, nous allons nous placer dans la configuration d'une ligne de transmission de type circuit imprimé, c'est-à-dire une piste au dessus d'un plan de masse séparée par un substrat diélectrique. Nous allons décrire le principe du couplage électrique et magnétique et ainsi que la combinaison des deux.

La figure (1.6) illustre le couplage électrique, la composante  $E_x$  du champ électrique entre le conducteur et le plan de masse induit des charges positives et négatives en surface. Ce phénomène se traduit par l'apparition d'un générateur de courant équivalent selon dzet d'intensité I.dz avec I exprimé par la relation (1.8) à partir du champ résultant  $E_x$  et de la capacité linéique C



figure 1.6: Couplage électrique sur une piste de circuit imprimé

$$I = -j\omega C \int_0^h E_x dx \tag{1.8}$$

Pour le couplage magnétique, l'onde électromagnétique incidente impacte ce même circuit avec une direction de propagation normale au plan comme le présente la figure (1.7).



figure 1.7: Couplage magnétique sur une piste de circuit imprimé

La composante du champ magnétique  $H_y$  génère un flux entre le conducteur et le plan de masse qui donne naissance à une force électromotrice selon dz et se traduit par une source de tension V.dz insérée en série sur la ligne qui s'exprime par la relation (1.9) avec  $\mu_0 = 4\pi . e^{-7} (H/m)$ :

$$V = j\omega L\mu_0 \int_0^h H_y.dx \tag{1.9}$$

Dans la majorité des situations, ces deux types de couplage agissent simultanément, la figure (1.8) permet d'illustrer ce mécanisme.



figure 1.8: Combinaison du couplage électrique et magnétique sur une piste de circuit imprimé

Ce mécanisme de couplage avec les composantes électrique et magnétique du champ externe est issu du modèle de TAYLOR [8]. Pour prendre en compte ce modèle dans les équations de ligne de transmission présenté précédemment sur la figure (1.5), nous devons rajouter des termes sources qui représentent le couplage avec le champ extérieur.

La figure (1.9) illustre le modèle d'une ligne de transmission avec les termes sources  $(V \cdot dz, I \cdot dz)$  représentant l'agression EM.



figure 1.9: Modélisation d'un tronçon d'une ligne de transmission avec couplage

Le système d'équation aux dérivées partielles (1.4) peut être alors réécrit :

$$\begin{cases} \frac{\partial V(z)}{\partial z} + Z.I(z) = V = j\omega L\mu_0 \int_0^h H_y.dx\\ \frac{\partial I(z)}{\partial z} + Y.V(z) = I = -j\omega C \int_0^h E_x.dx \end{cases}$$
(1.10)

Les termes  $E_x$  et  $H_y$  représentent le champ excitateur composé du champ incident ajouté au champ réfléchi par le plan de référence, le tout en l'absence de la ligne ou de la piste de liaison victime. Cette situation est le cas d'une ligne au dessus d'un plan de masse, configuration quasi courante dans le PCB d'une carte électronique.

Cette approche de ligne de transmission avec couplage [9] sera reprise dans la suite de notre étude lorsque nous aborderons la modélisation des pistes de carte électronique à l'aide d'un modèle de type fil mince.

#### 1.2 Les moyens de mesures et de modélisation de la susceptibilité

Pour déterminer et caractériser le niveau de susceptibilité EM d'un système électronique, les laboratoires des industriels équipementiers utilisent des moyens de mesures ainsi que des outils de modélisation. Dans ce paragraphe, nous allons donner un ensemble de moyens de mesures et d'outils de modélisation existants, utilisés dans le domaine de la susceptibilité EM des systèmes électroniques embarqués.

#### 1.2.1 Méthodes de mesures

Nous allons présenter dans ce sous paragraphe différentes méthodes de mesures en modes conduit et rayonné. Ces techniques de mesures sont utilisées par les équipementiers afin de répondre à des besoins normatifs en terme de susceptibilité.

Dans les moyens de mesure en mode conduit, nous pouvons citer :

la mesure de type BCI (Bulk Curent Injection) [10] qui consiste en l'injection d'un courant perturbateur sur un câble de liaison reliant un ou plusieurs équipements pouvant être des cartes électroniques. Le courant est injecté sur le câble à l'aide d'une pince d'injection, et une sonde de mesure, également sous forme de pince, est placée au plus près du DUT (Device Under Test) afin de mesurer le courant en entrée de celui-ci. On mesure ainsi la perturbation en entrée du DUT qui va occasionner ou pas un dysfonctionnement de celui-ci. La Figure (1.10) illustre cette méthode qui est largement utilisée pour tester la susceptibilité des équipements électronique à une agression dans une plage de fréquence allant de 150 kHz à 1 GHz. Le niveau de susceptibilité également appelé niveau d'immunité, est obtenu en associant le niveau du courant injecté avec le niveau de dégradation fonctionnelle du DUT, et ce, pour plusieurs valeurs de fréquences de la source d'agression.



figure 1.10: Méthode en mode conduit BCI (Bulk Current Injection)

 une approche qui consiste à utiliser une ligne perturbatrice placée à proximité d'une ligne victime, comme présenté sur la figure (1.11). Cette méthode peut s'appliquer avec des lignes de type filaire ou bien de type PCB. Ce principe d'agression permet d'être utilisé sur un équipement ou sur une carte électronique pour une plage de fréquence allant du kHz au GHz avec des conditions d'adaptation en impédance. le niveau d'immunité du DUT est également obtenu en associant les niveaux de la source d'agression avec les niveaux de dysfonctionnements pour un ensemble de fréquences [11].



figure 1.11: Méthode en mode conduit par ligne couplée

- la méthode de mesure DPI (Direct Power Injection) illustrée sur la figure (1.12) qui est une autre méthode plus particulièrement dédiée à la susceptibilité des composants électroniques. Le système d'injection relativement aisé à mettre en œuvre permet de travailler dans une plage de fréquence allant de 100 kHz à 1 GHz. Celuici permet d'appliquer directement le signal d'agression sur un composant (DUT) en fonctionnement. Pour cela, un circuit passif d'adaptation est utilisé pour injecter l'agression sur une des broches ou "pin" du composant. Ce dernier permet d'appliquer l'agression sur presque tout type de broche, et, il est ainsi possible d'associer l'agression sur un "pin" de type alimentation, ou bien, sur un "pin" de type entrée/sortie. Le niveau d'immunité est obtenu en associant les dégradations fonctionnelles et paramétriques avec les niveaux du signal d'agression en fonction des valeurs de fréquences [13] [14].



figure 1.12: Méthode en mode conduit DPI (Direct Power Injection)

Dans les méthodes de mesures en mode rayonnée, nous trouvons principalement des dispositifs basés sur des enceintes ou cavités EM telles que la cellule TEM, GTEM et la chambre réverbérante.

- Pour le cas de la cellule TEM (Transverse ElectroMagnetic) (figure (1.13)), les mesures s'effectuent en posant le DUT (ou EST) au dessous de l'ouverture d'une cellule en métal, à l'intérieur de laquelle nous trouvons un conducteur médian interne appelé septum. Ce dernier permet, soit la collecte des signaux émis pour le test en émission, soit l'agression du DUT par une onde transverse électromagnétique quasi uniforme pour le test en immunité.

Cette méthode est utilisée dans une bande de fréquences allant du continu jusqu'à 1 GHz. La limite supérieure de la fréquence est fixée par les dimensions de la cellule qui sont choisies de façon à permettre la génération d'un mode TEM à l'intérieur de celle-ci. L'accès direct à la carte (DUT) comme le montre la figure (1.13) permet de surveiller avec facilité les dyfonctionnement de celle-ci durant les mesures en immunité [15].



figure 1.13: Méthode en mode rayonné avec une cellule TEM

- A la différence de la cellule TEM, la GTEM (Giga Hertz Transverse ElectroMagnetic) a une forme pyramidale avec des dimensions plus grandes et comporte des matériaux absorbants sur une partie de la surface des parois intérieures pour s'affranchir de la réflexion des ondes, ainsi qu'un septum terminé par des charges résistives (figure (1.14)). La cellule GTEM présente l'avantage de monter plus haut en fréquence que la cellule TEM, soit au delà de 10 GHz, voire même 18 GHz pour

certaines cellules GTEM. En mode mesure d'immunité, le contrôle des dysfonctionnements sur le DUT est réalisé depuis l'extérieur de la cellule. Cette contrainte impose d'utiliser une liaison avec le DUT qui garantit un découplage EM avec l'intérieur de la cellule [15].



figure 1.14: Méthode en mode rayonné avec une cellule GTEM

- Pour des tests en CEM sur des DUT (ou EST) de plus grande dimensions, les laboratoires de mesures utilisent la chambre anéchoïque. celle-ci permet de réaliser des essais en émission et en immunité rayonnées dans des conditions de quasi-espace libre. Contrairement à la cellule GTEM, des matériaux absorbants sont placés sur toute la surface des parois intérieures de la chambre afin d'éviter l'ensemble des réflexions EM. Le septum est remplacé par des antennes qui fonctionnent en émission ou en réception selon la configuration du test. La figure (1.15) présente une chambre semi-anéchoïque en configuration émission rayonnée. On emploi le terme semi-anéchoïque car dans cet exemple le sol de la chambre est dépourvu de matériaux absorbant. Comme pour la cellule GTEM, en mode immunité le contrôle fonctionnel du DUT se fait depuis l'extérieur de la chambre. La chambre anéchoïque est plutôt dédiée aux tests d'équipements en configuration complète, elle est peu appropriée pour l'étude en susceptibilité des composants électroniques seuls. Par contre, elle offre l'avantage de travailler facilement sur une large plage de fréquence jusqu'à 18 GHz voire plus, avec des niveaux de champs relativement élevés ne dépendant que du type d'antenne et d'amplificateur de puissance utilisés [15].



figure 1.15: Méthode d'injection en mode rayonné dans une chambre anéchoïque

- Il existe en CEM un autre moyen de mesures utilisé par les laboratoires qui est la chambre réverbérante à brassage de mode. Contrairement à la chambre anéchoïque, toutes les parois d'une chambre réverbérante sont métalliques comme une cage de Faraday, et elles sont dépourvues de tout matériaux absorbant. Dans ce dispositif, l'effet recherché est contraire à la chambre anéchoïque, l'objectif est d'obtenir une multitude de réflexions de l'onde EM sur les parois métalliques afin d'illuminer de manière homogéne un objet sous test (DUT). Pour réaliser cet objectif, la chambre réverbérante est équipée de panneaux métalliques en mouvement autour d'un axe, appelés brasseur mécanique. Son rôle, est de créer une multitude de trajets de l'onde EM afin de garantir une homogénéité de l'illumination sur toute la surface du DUT par le biais de sa rotation.

Avec des dimensions de parois grandes devant la longueur d'onde de la fréquence d'utilisation, et un facteur de qualité élevé, la chambre réverbérante à brassage de modes permet de générer un champ électromagnétique statistiquement uniforme et isotrope.

Pour donner une illustration de ce moyen de mesure, la figure (1.16) présente une chambre réverbérante en configuration de test. Lors de tests en immunité rayonné, l'opérateur doit également prévoir un suivi des dysfonctionnements du DUT. Notamment, si celui-ci s'opère depuis l'extérieur de la chambre, il faut que la liaison utilisée garantisse un découplage EM avec l'ambiance interne de la chambre.

Dans la suite de notre étude ce moyen de mesure est utilisé pour le test en immunité de cartes électroniques, et pour cela, il est présenté dans la suite de cette thèse de manière plus détaillée [15].



figure 1.16: Méthode d'injection en mode rayonné dans une chambre réverbérante

Méthode	Nature	Fréquence	Référence	Avantage	Inconvénient
DPI	Conduit	150 kHz – 1 GHz	IEC 62132-4	<ul> <li>Puissance d'injection faible</li> <li>Coût modéré</li> </ul>	<ul> <li>Impédance variable en fonction de la capacité de couplage</li> </ul>
BCI	Conduit	1 MHz – 1 MHz	IEC 62132-3	- Injection sur plusieurs broches	<ul> <li>Nécessite une cage de Faraday</li> <li>Limitation en fréquence</li> <li>Forte puissance d'injection nécessaire</li> <li>Faible couplage du aux pertes magnétiques</li> </ul>
Cage de Faraday - WBFC	Conduit	1 MHz – 1 GHz	IEC 62132-5	- Puissance d'injection faible - Coût modéré	- Dépendance du <i>design</i> du PCB
ТЕМ	Rayonné	1 MHz – 1 GHz	IEC 62132-2	- Coût faible - Espace réduit - Puissance injectée modérée	- Faible couplage champ puce du fait du domaine de fréquence
GTEM	Rayonné	1 MHz – 18 GHz	-	- Coût faible - Espace réduit - Puissance injectée modérée	<ul> <li>Faible couplage champ puce du fait de l'éloignement et du non parallélisme entre la puce et le septum</li> </ul>
LIHA	Rayonné en champ proche	1 MHz – 10 GHz	IEC 62132-6 new proposal	<ul> <li>Puissance injectée modérée</li> </ul>	<ul> <li>Nécessité de connecter la cloche au plan de masse (design de carte spécifique)</li> </ul>
Chambre à brassage de modes	Rayonné	>100 MHz	IEC 62132-7 new proposal	<ul> <li>Rapidité</li> <li>Reproductibilité</li> <li>Champs importants pour des puissances injectées modestes</li> </ul>	<ul> <li>Fréq. &gt; 100 MHz</li> <li>Signaux pulsés non utilisables</li> <li>Peu représentatif des champs ouverts</li> </ul>
IC-stripline	Rayonné	150 kHz – 3 GHz	IEC 62132-8 new proposal	<ul> <li>Puissance injectée modérée</li> <li>Encombrement réduit</li> </ul>	- Format de carte spécifique
Sonde champ proche	Rayonné en champ proche	150 kHz – 1 GHz	IEC 62132-9 new proposal	- Injection de la perturbation localisée	- Forte puissance d'injection nécessaire

figure 1.17: Caractéristiques des principales méthodes de mesure en susceptibilité

Pour résumer les méthodes de mesures en susceptibilité conduite et rayonnée, un tableau récapitulatif est présenté sur la figure (1.17). Il permet de donner une synthèse sur les caractéristiques des principales méthodes. Nous pouvons bien sûr y retrouver les moyens de mesures que nous venons de décrire précédemment, mais également, des
informations sur les avantages et inconvénients de ces méthodes de mesures.

#### 1.2.2 Modèles de susceptibilité

Pour définir un modèle en susceptibilité d'un équipement, d'une carte électronique ou bien d'un composant seul, il faut maîtriser deux paramètres principaux qui sont les conditions d'agressions et les dégradations observées sur le DUT.

Les conditions d'agression sont les paramètres du champ EM incident dont une partie de l'énergie vient se coupler sur le DUT par des voies d'accès telles que :

- les câbles de liaisons et les ouvertures de boîtier pour un équipement;
- la nappe de liaisons et l'ambiance EM interne sur une carte électronique;
- les pistes de carte PCB et l'ambiance EM interne sur un composant.

Les dégradations observées sont les dysfonctionnements observés sur le DUT :

- fonctions plus ou moins remplies pour un équipement ;
- défaillances logicielles et parfois matérielles au niveau d'une carte;
- dérives fugitives et parfois permanentes de paramètres électriques sur un composant.

L'objectif d'un modèle de susceptibilité est d'être capable de fournir des informations sur les éventuelles défaillances d'un système électronique soumis à des conditions d'agressions EM bien déterminées. Pour cela, il est souhaitable dans la mesure du possible d'avoir accès de manière exhaustive à l'état fonctionnel du système en temps réel. [16].

Dans l'exemple de la figure (1.18) les conditions d'agression EM se retrouvent sur le signal en entrée d'un composant de type inverseur logique, et selon les tensions de seuil de commutation du composant présentés sur la figure (1.19), le signal de sortie peut être dégradé et entrainer des dysfonctionnements. Ces tensions de seuils de commutations sont caractérisées par des marges de bruit et lorsque le niveau d'agression n'altère pas le signal d'entrée en dehors de ces marges, le composant fonctionne normalement.



figure 1.18: Susceptibilite d'un inverseur CMOS



figure 1.19: Tensions de seuil de commutation

Dans la zone de commutation la présence de l'agression EM peut engendrer un dysfonctionnement si son niveau de couplage atteint des amplitudes proches des tensions de seuil de commutation :  $V_{oH}$ ,  $V_{iH}$ ,  $V_{iL}$ ,  $V_{oL}$ .

Pour représenter le modèle de susceptibilité d'un composant, il existe dans le domaine de la CEM des composants, le modèle ICIM (Integrated Circuit Immunity Model) issu du groupe de normalisation UTE (Union Technique de l'Électricité) qui est basé sur une approche de type circuit. Celui-ci est construit à partir de générateurs de courant ou de tension et d'éléments passifs tels que résistances, inductances et condensateurs, permettant de caractériser des impédances équivalentes à des entrées ou à des sorties du composant.

Il se présente sous la forme de deux schémas blocs, l'un est appelé PDN (Passive Distribution Network) qui regroupe les éléments passifs, l'autre se nomme IB (Immunity Behavior) qui renseigne sur le comportement en immunité du circuit face à une perturbation, il contient des éléments actifs tels que des générateurs [12].

La figure (1.20) donne un exemple d'un modèle de susceptibilité qui prend en compte l'impédance d'entrée du composant. Le courant noté  $i_a$  induit par l'agression EM vient impacter le niveau de la tension d'entrée  $V_{IN}$  par le biais de l'impédance notée  $Z_{ALPHA}$ . Le niveau de tension de sortie  $V_{OUT}$  peut alors être altéré par la tension  $e = k.i_a$ . Le terme k représente la fonction du composant, donnée par les spécifications du fabriquant qui sont liées aux tensions de seuil de commutation  $V_{oH}, V_{iH}, V_{iL}, V_{oL}$  [13].

Dans la suite de cette thèse, nous verrons que ce modèle de susceptibilité présente des limites, d'une part, lors de la prise en compte de composants complexes, et d'autre part, lors de la prise en compte de niveaux d'agressions EM élevés qui ne peuvent pas être traités de manière linéaire.



figure 1.20: Modèle de susceptibilité utilisant l'impédance d'entrée du composant

## 1.3 Les dysfonctionnements d'un système électronique

Tous les systèmes électroniques renferment des composants de types numérique et analogique. Les caractéristiques de ces composants, traduisant leur fonctionnement, sont dans la majorité des cas non linéaires. En effet, lorsqu'ils sont soumis à une contrainte électromagnétique avec une valeur de fréquence qui est généralement plus élevée que leur propre fréquence de fonctionnement, le phénomène de fonctionnement non linéaire peut être accentué. Cette dernière situation peut se traduire par un dysfonctionnement qui engendre une dégradation fonctionnelle du système. Dans ce paragraphe, nous rappelons, tout d'abord, de manière non exhaustive les différentes familles d'électroniques existantes et le type de dysfonctionnements possibles rencontrés sur celles-ci.

Nous reprenons ensuite, le cas élémentaire du fonctionnement d'une diode en présence d'une agression électromagnétique. Pour cela, nous détaillons de manière analytique, les modifications sur sa caractéristique électrique provoquées par la présence d'un champ incident externe. Nous montrons alors, l'apparition d'harmoniques supplémentaires à celle de la source, qui traduisent d'une part, que nous sommes en présence d'un composant non linéaire et d'autre part, qu'un dysfonctionnement de la diode se produit. Ce dysfonctionnement vient de la modification du point de polarisation de la diode provoqué par la présence du champ externe. Cette modification a un impact direct sur les harmoniques relevées en un point de mesure du champ diffracté par le composant.

#### 1.3.1 Les différents systèmes électroniques et leur domaines d'utilisation

#### Structure analogique

Une structure analogique est constituée de composants électroniques qui sont généralement utilisés dans leur plage de fonctionnement linéaire; c'est-a-dire que le niveau de tension de sortie de la structure est relié à un niveau de tension en entrée par une relation linéaire. Nous pouvons citer comme exemple, le conditionnement d'un capteur de mesure réalisé avec des composants de type amplificateur opérationnel (AOP) (voir figure (1.21).



figure 1.21: Exemple d'une structure analogique

#### Structure numérique

A la différence d'une structure analogique, une structure numérique est constituée de composants électroniques numériques avec des niveaux de tension de sortie binaires qui sont reliés à des gabarits de niveaux de tensions en entrée. Par exemple, nous pouvons reprendre le cas de notre capteur de mesure et y rajouter un composant de type convertisseur analogique numérique, comme présenté sur la figure (1.22). Son rôle est de convertir le niveau de mesure de tension analogique en numérique sous la forme d'un signal électrique représenté par une succession de niveaux de tensions binaires.



figure 1.22: Exemple d'une structure numérique

#### 1.3.2 Nature des dysfonctionnements d'une carte

Dans de nombreux domaines d'utilisation, une carte électronique est généralement constituée de composants de types analogiques et numériques. Le fonctionnement de celleci est généralement assuré par une partie logicielle qui est directement embarquée sur ses composants numériques programmables. Lorsque la carte est soumise à des agressions électromagnétiques, on distingue deux types de défaillances :

- les défaillances logicielles;
- les défaillances matérielles.

#### Défaillance logicielle

Nous employons le terme de défaillance logicielle pour caractériser un dysfonctionnement temporaire ou permanent sans destruction matérielle des composants de la carte. Dans cette situation, il s'agit d'une dégradation de l'intégrité des signaux qui sont véhiculés sur la carte, provoquée par le couplage d'une agression EM. Lorsque le niveau d'énergie de l'agression est suffisamment élevé pour venir altérer le format des signaux, il apparait des dysfonctionnements dus à une mauvaise interprétation des signaux présents sur les entrées des composants de la carte. Généralement, ce phénomène de dysfonctionnement qui impacte le logiciel de la carte disparait lorsque l'agression est interrompue.

#### Défaillance matérielle

Une défaillance matérielle est caractérisée par une dégradation physique d'un ou plusieurs composants de la carte. Ceci entraine dans la majorité des situations, la perte fonctionnelle totale ou partielle de la carte. Ce phénomène est généralement provoqué par une agression de forte puissance. Par exemple, nous pouvons citer le cas d'un impact foudre de type indirect pouvant entrainer par couplage EM sur un câble de liaison, la destruction d'un composant placé au niveau des signaux d'entrées de la carte. Dans cette situation, le couplage sur le câble peut induire une tension suffisamment élevée pour provoquer une dégradation par effet thermique ou par claquage du composant.

#### Plages de fréquences

Dans le domaine de la CEM des équipements et des cartes électroniques, les agressions EM utilisées couvrent une large bande en fréquence. Pour l'étude en immunité conduite dans laquelle l'agression est propagée par les câbles de liaisons inter équipements, la plage de fréquences s'étale du kHz au GHz. En immunité rayonnée, la plage de fréquences part du MHz jusqu'à une vingtaine de GHz. Cette étude concerne le couplage direct de l'agression par rayonnement sur la carte et ses composants, mais également au travers des ouvertures du boîtier d'un équipement. Dans un bon nombre de situation la fréquence d'agression est plus élevée que la fréquence de fonctionnement de la carte électronique ou de l'équipement sous test. La présence d'une telle agression sur une carte électronique peut accentuer les effets non linéaires des caractéristiques électriques des composants de la carte. Pour illustrer ce phénomène, nous allons nous intéresser au comportement d'un composant non linéaire élémentaire tel que la diode, soumis à une agression EM.

## 1.3.3 Comportement d'un composant élémentaire non linéaire face à une agression EM : la diode

#### le Mécanisme de non linéarité d'une diode

La figure 1.23 représente la caractéristique électrique d'une diode à jonction placée sous une agression de type harmonique appelée également CW (Continuous Wave).



figure 1.23: Exemple de caractéristique d'une diode sous agression

Dans la caractéristique directe sur la figure (1.23), c'est-à-dire dans la zone où Vd > 0, nous pouvons écrire l'équation suivante en posant Id = i et Vd = v:

$$i = i_0 [e^{\alpha v} - 1] \tag{1.11}$$

Où :

*i* est le courant direct en (A)  $i_0$  est le courant de saturation en (A) v est la tension directe aux bornes de la diode en (V)et  $\alpha = \frac{q}{\eta k_B T}$ Dans ce dernier terme  $\alpha$ : q est la charge de l'électron en Coulomb (c)  $\eta$  est le facteur d'idéalité de la diode  $k_B$  est la constante de Boltzman  $(JK^{-1})$  T est la température absolue en degré Kelvin (K)Dans la suite de notre calcul, nous considérons la diode

Dans la suite de notre calcul, nous considérons la diode idéale, nous négligeons le courant inverse qui est proche de la valeur du courant de saturation  $i_0$  et nous ne prenons pas en compte la tension inverse pouvant induire un claquage et détruire la diode.

Dans le cas d'une agression par une fréquence harmonique  $f_1$  telle que  $\omega_1 = 2\pi f_1$ , nous pouvons exprimer v(t) de la manière suivante :

$$v(t) = v_0 + v_1 \cos(\omega_1 t) \text{ avec } t \in [0, T/2]$$
 (1.12)

Donc à l'aide de l'équation (1.11) nous exprimons i(t):

$$i(t) = i_0 e^{\alpha v_0} e^{\alpha v_1 \cos(\omega_1 t)} - i_0 \tag{1.13}$$

En utilisant l'expression d'expansion de Sonine [17] suivante :

$$e^{v\cos(\omega t)} = I_0(v) + 2\sum_{k=1}^{\infty} I_k(v)\cos(k\omega t)$$
 (1.14)

Avec le symbole  $I_k$  désignant la fonction de Bessel modifiée d'ordre k, nous obtenons pour l'équation (1.13) :

$$i(t) = i_0 e^{\alpha v_0} [I_0(\alpha v_1) + 2\sum_{k=1}^{\infty} I_k(\alpha v_1) \cos(k\omega_1 t)] - i_0$$
(1.15)

En développant cette expression nous obtenons :

$$i(t) = i_0 e^{\alpha v_0} [I_0(\alpha v_1) + 2I_1(\alpha v_1) \cos(\omega_1 t) + 2I_2(\alpha v_1) \cos(2\omega_1 t) + 2I_3(\alpha v_1) \cos(3\omega_1 t) + \dots] - i_0$$
(1.16)

Ainsi, il est possible de faire apparaître dans cette expression un terme en harmonique 2, c'est-à-dire à la fréquence  $f_2 = 2 f_1$ :

$$i_2(t) = i_0 e^{\alpha v_0} 2 I_2(\alpha v_1) \cos(2\omega_1 t)$$
(1.17)

Et également un terme en harmonique 3 à la fréquence  $f_3 = 3 f_1$ :

$$i_3(t) = i_0 e^{\alpha v_0} 2I_3(\alpha v_1) \cos(3\omega_1 t) \tag{1.18}$$

La présence de l'agression d'un champ fréquentiel sur la diode aurait donc pour effet de modifier la forme de sa caractéristique comme le présente la figure (1.23). Cet impact sur la forme de sa caractéristique peut accentuer la non linéarité de la fonction de la diode et l'ammener dans une zone de polarisation qui dégrade ses performances fonctionnelles. Ce phénomène se traduit par l'apparition de niveaux d'harmoniques  $(2 f_1, 3 f_1)$  comme le présente la figure 1.24. Dans notre étude sur le dysfonctionnement, nous nous intéressons à ces harmoniques.



figure 1.24: Principe des harmoniques générées par une diode sous agression

## 1.3.4 Apparition de fréquences harmoniques en mode rayonnée sur un système électronique soumis à des conditions d'agressions EM

Lorsqu'un système électronique est en fonctionnement, il est possible de mesurer un champ EM généré par celui-ci qui est relié à l'activité fonctionnelle interne des composants électroniques qui sont mis en œuvre. Dans ces mesures de rayonnement, il doit également être possible d'apercevoir des niveaux de fréquences multiples qui sont directement liés aux dysfonctionnement des composants électroniques ayant des caractéristiques électriques non linéaires. De plus, si nous appliquons sur cette même carte une agression EM de type harmonique, il est alors possible de venir perturber le fonctionnement des composants non linéaires et donc d'obtenir dans nos mesures en rayonnement, des signaux contenant des harmoniques traduisant la présence de ces anomalies fonctionnelles. Dans la suite des travaux de cette thèse, nous allons vérifier expérimentalement et numériquement ces observations théoriques.

## 1.4 Conclusion

Dans ce chapitre dédié à l'état de l'art, nous avons tout d'abord introduit des notions sur la susceptibilité EM des systèmes électroniques en décrivant les différents modes d'agression EM qui impactent ces systèmes. Ensuite, nous nous sommes intéressés aux différentes voies qu'une agression EM peut emprunter pour impacter un système électronique. Pour cela, nous avons abordé les différents mécanismes de couplage EM sur les liaisons entre systèmes, mais également sur les liaisons de type PCB des cartes électroniques. Nous avons poursuivi en abordant les principaux moyens de mesures qui existent pour la caractérisation en susceptibilité des équipements électroniques. Nous avons aussi évoqué la modélisation en susceptibilité en parcourant des exemples de modèles existants. Pour finir, nous nous sommes placés au niveau du composant électronique de la carte, et à l'aide d'un exemple simple de composant tel qu'une diode, nous avons tenté de montrer les effets non linéaires générés par celle-ci, lorsqu'elle est soumise à une agression EM de type harmonique. Dans le chapitre suivant, nous allons montrer de façon expérimentale sur des exemples de cartes électroniques plus moins complexes, des mesures en mode rayonné de niveaux d'harmoniques et de susceptibilité. L'objectif de cette démarche est de montrer si dans une étude de susceptibilité, on peut se servir uniquement de la mesure d'harmoniques.

## Chapitre 2

# Mise en évidence expérimentale des harmoniques et des niveaux de susceptibilité

Dans ce chapitre, nous présentons un ensemble d'expérimentations mettant en évidence l'apparition de niveaux d'harmoniques différents de la fréquence fondamentale de la source excitatrice, lors d'un dysfonctionnement du système électronique placé sous illumination par un champ EM. Tout d'abord, nous présentons les différentes maquettes qui ont permis d'élaborer cette étude, ensuite nous décrivons le setup expérimental qui est mis en œuvre, et au final nous commentons les différents résultats de mesures obtenus. Dans les expérimentations réalisées, les maquettes utilisées sont des cartes électroniques de complexité croissante sur lesquelles on va étudier la susceptibilité en mode rayonnée.

### 2.1 Dispositifs et systèmes étudiés

Dans les expériences réalisées, nous avons utilisé trois cartes électroniques. La première, assez simple, est constituée de deux composants non linéaires discrets, la seconde contient un composant intégré et la troisième, plus complexe, renferme un microcontrôleur et une mémoire.

#### 2.1.1 Présentations des maquettes expérimentales

#### Carte 1 : ET logique à diodes

La première carte étudiée définit la fonctionnalité d'un ET logique. Pour réaliser d'une manière simple cette fonction logique, on a utilisé deux diodes suivant le schéma de la figure (2.1). Les pistes sont posées sur un substrat diélectrique de type verre époxy (FR4), dont les caractérirstiques sont  $\varepsilon_r = 3.6$  et  $\sigma = 0$ . Cette carte a été réalisée par une technique de câblage dans le laboratoire pour les besoins de cette thèse. Dans ces conditions, les pistes sont des fils relativement épais (gauge 26, environ 0.4 mm) et la distance inter-piste est grande. Les dimensions des éléments de la carte sont donc exagérement agrandies par rapport à une carte industrielle.



figure 2.1: Porte ET à diodes : schéma électrique et table de vérité

La carte réalisée, d'une dimension de 100 mm par 100 mm présentée sur la figure (2.2) posséde un plan de masse sur une face et les pistes sur l'autre face. Un système de connecteurs de type picot montés sur la face des pistes permet de changer de type de diode. Deux diodes dont les références sont 1N4148 et BAT42 ont un comportement non linéaire qui va particulièrement nous intéresser.



figure 2.2: Carte électronique 100 mm x 100 mm définissant une porte ET

#### Carte 2 : Inverseur logique à circuit intégré

La deuxième configuration étudiée est définie par le même type de support que pour le cas précédent, sur lequel nous avons placé un composant inverseur de type CMOS de la famille 74HC04. Le câblage de la carte est indiqué sur la figure (2.3). Comme pour le cas du ET logique, cette carte a été réalisée au laboratoire pour les besoins de cette thèse et elle ne présente donc pas toutes les caractéristiques dimensionnelles d'une carte industrielle.



figure 2.3: Inverseur CMOS 74HC04 : schéma électrique et table de vérité

Le routage de la carte comprend deux pistes reliées au support du composant au format "dual in line" placé sur la carte de la figure (2.4) offre la possibilité de changer facilement de composant.



figure 2.4: Carte électronique 100 mm x100 mm : inverseur CMOS 74HC04

#### Carte 3 : Micro-contrôleur et mémoire

Pour la troisième et dernière configuration étudiée, nous avons choisi de prendre une carte industrielle proposée et réalisée dans le cadre du projet **SEISME** (Simulation de l'Emission et de l'Immunité des Systèmes et des Modules Electroniques) [18]. Cette carte, architecturée autour d'un micro-contrôleur et d'une mémoire SRAM est représentée par le schéma synoptique de la figure (2.5). Dans la suite de notre étude nous nous sommes intéressés uniquement à la face comprenant les composants micro-contrôleur et mémoire SRAM.



figure 2.5: Schéma synoptique de la carte D2.1 On du projet SEISME

La carte est également au format 100 mm x 100 mm avec un plan de masse accessible depuis les deux faces de celle-ci afin d'être compatible avec les différents dispositifs de mesures (TEM, GTEM et Stripline selon IEC 62132 et IEC 61967). Celui-ci est représenté sur la figure (2.6) par une large piste de métal positionnée tout autour de la carte.



figure 2.6: Carte 100 mm x 100 mm "D2.1 On" du projet SEISME

### 2.1.2 Mise en œuvre des setups expérimentaux pour la détection d'harmoniques

Pour assurer l'illumination EM des cartes DUT en mode rayonné, nous avons placé celles-ci sur un boîtier métallique qui permet de protéger par blindage les zones de la carte que nous ne souhaitons pas voir exposer à l'agression. De plus, ce boîtier contient d'une part, une batterie qui assure l'alimentation électrique des différentes cartes DUT, et d'autre part, une carte d'interface qui gère le fonctionnement du flot de données pour les cartes DUT n°1 et n°2, la carte DUT n°3 intégrant sa propre interface. Ce boîtier est également équipé d'une liaison de commande et de contrôle, réalisée par le bais d'une fibre optique décrite sur la figure (2.7), l'objectif étant d'isoler celle liaison de l'agression EM que subit la carte DUT durant les tests.



figure 2.7: Préparation de la carte en configuration de test

## 2.2 Étude détaillée du dispositif expérimental

Pour réaliser les tests de susceptibilité en mode rayonné, nous utilisons une Chambre Réverbérante à Brassage de Mode(CRBM) [55]. Pour cela, nous allons dans ce paragraphe présenté la CRBM du laboratoire de l'ONERA qui est dédiée aux tests des équipements en immunité rayonnée. Nous commençons par un rappel de quelques éléments fondamentaux théoriques sur les chambres réverbérantes. Puis nous donnons les principales caractéristiques de cette CRBM et nous énumérons les appareils de mesures qui y sont associés. Ensuite, nous abordons les différents setup expérimentaux en expliquant le déroulement des mesures de susceptibilité et des niveaux d'harmoniques rayonnées, pour cela, nous présentons plus en détail le dispositif de mesure qui est mis en œuvre.

## 2.2.1 Présentation de la CRBM (Chambre Réverbérante à Brassage de Mode) utilisée au laboratoire

L'équipe CEM du laboratoire de l'ONERA du Centre de Toulouse a équipé une CRBM pour mener des études en immunité rayonnée sur des équipements électroniques de faible encombrement (30 cm x 30 cm x 30 cm) [4]. Cette chambre réverbérante de forme parallélépipédique est constituée de panneaux multicouches avec un revêtement sur les faces intérieures et extérieures de type métallique, les dimensions intérieures sont de 1,20 m en largeur (l), 2,50 m en Longueur (L), et 1,20 m en hauteur (h). les figures (2.8 et 2.9) donnent un aperçu global de ce dispositif.



figure 2.8: CRBM du laboratoire de l'ONERA



figure 2.9: Dimensions de la CRBM du laboratoire de l'ONERA

Une chambre réverbérante à brassage de mode peut être représentée comme une cavité avec des parois conductrices. Une cavité idéale excitée peut être assimilée à un guide d'onde court-circuité. Au dessus d'une certaine fréquence qui dépend de la géométrie, des modes de propagation transverse électrique TE et transverse magnétique TM peuvent se propager dans le guide, mais comme la cavité est assimilée à un guide d'onde courtcircuité, il s'établit des modes stationnaires à l'intérieur. Pour calculer les fréquences associées aux différents modes de la chambre on utilise la relation suivante :

$$f_{m,n,p} = \frac{c}{2}\sqrt{\frac{m^2}{l^2} + \frac{n^2}{L^2} + \frac{p^2}{h^2}}$$
(2.1)

Les entiers positifs m, n et p définissent le type de modes qui se propagent ; soit TE, TM ou TE + TM. Les termes l, L et h sont les dimensions de la chambre en mètres, c est la vitesse de la lumière dans le vide. Pour qu'un mode de propagation existe, il faut au moins que deux de ces entiers positifs soient non nuls. A partir de la relation (2.1), il est possible d'estimer le nombre N de modes de propagation sur une plage de fréquence  $\Delta f$ , par :

$$N(\Delta f, f_0) = \frac{8\pi l L h f^2}{c^3} \Delta f \tag{2.2}$$

Nous observons que le nombre de modes sur une bande de fréquence augmente rapidement avec la fréquence. Concernant la chambre du laboratoire de l'ONERA avec ses dimensions (l = 1,20 m x L = 2,50 m x h = 1,20 m), soit un volume de 3,60  $m^3$ , nous obtenons avec une fréquence source de 1 GHz et une bande de fréquence de 10 MHz, 33 modes théoriquement excités. Avec les mêmes paramètres à 5 GHz on obtient 837 modes, et à 18 GHz on a 10857 modes.

Dans la relation (2.1), nous remarquons que la variation d'une des dimensions a, b et d de la chambre aura comme influence de décaler la fréquence du mode excité. C'est sur ce principe qu'est réalisé le brassage mécanique.

Dans la relation (2.2), à partir d'une certaine fréquence, le nombre de modes excités devient très grand, et il est alors difficile de les distinguer. En plus de cette quantité importante de modes, s'ajoute un élargissement des raies spectrales dû aux différentes pertes dans la cavité. Dans la réalité, la cavité d'une chambre réverbérante présente des pertes qui sont quantifiées par un facteur de qualité fini. Plusieurs composants de la cavité contribuent aux pertes :

- Les pertes dans les antennes (émission et réception),
- Dans les parois de la cavité ainsi que tous les éléments mécaniques qui la constituent (comme le brasseur mécanique de la chambre) qui ont des pertes dépendantes de la conductivité du métal.
- Les ouvertures d'accès à la chambre qui présentent des pertes dues essentiellement à leur taille et au type de jointure utilisé dans le système de fermeture.
- L'objet sous test (DUT) lui-même, car il absorbe une partie de l'énergie du champ ambiant dans la chambre.

L'ensemble des ces pertes vont participer au facteur de qualité de la chambre, et ce terme joue un rôle essentiel dans les performances d'une CRBM. La présence de ces pertes se traduit par un élargissement des raies du spectre de modes, autrement dit, au lieu d'avoir des fréquences de résonances bien marquées, celles-ci ont une largeur  $\Delta f$  qui dépend du facteur de qualité noté Q et qui est donné par la relation suivante :

$$\Delta f = \frac{f_{m,n,p}}{Q_{m,n,p}} \tag{2.3}$$

A haute fréquence, lorsque le nombre de modes est très grand, il est impossible de distinguer un mode propre de la chambre d'un autre. Ce phénomène de recouvrement permettra à une source monochromatique d'exciter plusieurs modes en même temps.

L'amplitude du champ électrique dans la chambre est une combinaison linéaire des amplitudes des modes excités autour de la fréquence de la source :

$$\|\overrightarrow{E}\| = \sum_{m,n,p} A_{m,n,p} \overrightarrow{e}_{m,n,p}$$
(2.4)

Avec  $A_{m,n,p}$  l'amplitude des modes excités, et  $\overrightarrow{e}_{m,n,p}$ , le champ électrique induit par les modes. A haute fréquence, le nombre de modes excités est grand, de plus, chaque mode excité possède son propre coefficient de qualité qui élargit son spectre. Il est alors très difficile de reconstituer le champ électromagnétique à partir des modes de la chambre, d'autant que la moindre modification du système entraine un décalage des fréquences de résonances excitées. Cet aspect aléatoire de l'amplitude du champ nous dirige plutôt vers une approche statistique qui ne permet pas de remonter à la structure du champ électrique exact, mais qui nous permet de considérer le champ comme une variable aléatoire.

De manière générale, le champ électromagnétique présent dans la chambre excitée par une onde sinusoïdale résulte d'une combinaison de modes propres de résonances, dont les fréquences d'apparitions  $(f_k)$  dépendent uniquement de la géométrie de la chambre. A haute fréquence, chaque mode k excité est associé à un coefficient de qualité  $Q_k$ , dont l'expression est :

$$Q_k = 2\pi \frac{W_k(t)}{W_k(t) - W(t + T_k)}$$
(2.5)

Avec  $W_k(t)$ , l'énergie associée au mode k, et  $T_k$  la période du mode k. Cette bande de fréquence  $\Delta f_k$  est déterminée par le facteur de qualité comme le montre l'équation (2.3). A haute fréquence, sur  $\Delta f_k$ , on excite un nombre de modes N qui peut être estimé par l'expression :

$$N = \frac{8\pi V}{Q\lambda^3} \tag{2.6}$$

Où V est le volume de la chambre et Q le facteur de qualité global de celle-ci.

Le terme Q est donc une forme globale du coefficient de qualité  $Q_k$ , il dépend essentiellement du volume de la chambre et de la fréquence de la source  $f = \frac{1}{\lambda}$ .

Dans le domaine temporel, le coefficient de qualité peut être aussi relié à l'énergie emmagasinée par un système, et son expression générale est de la forme :

$$Q = \frac{U_s}{P_d \Delta_t} \tag{2.7}$$

avec  $U_s$  l'énergie stockée par le système et  $P_d$  la puissance dissipée dans le système pendant  $\Delta_t$ . La chambre peut être comparée à un système pseudo-amorti, par analogie, on assimile la chambre réverbérante à un circuit RLC avec un coefficient d'amortissement lié au facteur de qualité.

Nous pouvons remplacer  $\Delta_t$  de l'expression (2.7) précédente par  $\frac{1}{\omega}$  qui correspond au temps que met la phase pour parcourir un radian. Et nous obtenons l'expression de Q dans le domaine fréquentiel :

$$Q = \omega \frac{U_s}{P_d} \tag{2.8}$$

Ces expressions successives ont permis de relier l'approche modale et l'approche statistique. Nous venons de voir également que l'amplitude du champ EM dans la chambre est dépendante de la fréquence d'excitation et de la position dans celle-ci. Par conséquent, en un point de la chambre, nous avons une amplitude unique de champ EM. Donc en pratique, pour que l'objet sous test (DUT) soit illuminé par tous les niveaux de champ, nous utilisons le principe du brassage mécanique.

La figure (2.10) donne un aperçu de l'intérieur de la CRBM du laboratoire de l'ONERA, de gauche à droite, nous avons les antennes de mesures, un système sous test (DUT) et le brasseur mécanique.



figure 2.10: Intérieur de la CRBM du laboratoire de l'ONERA

Pour illustrer ce phénomène de brassage mécanique, l'ONERA a développé une technique basée sur la thermographie infrarouge [19] qui permet de visualiser un champ EM. le principe est de venir observer l'échauffement d'un film plus ou moins conducteur placé dans la cavité de la chambre à l'aide d'une caméra infrarouge. Lorsque le champ incident à l'intérieur de la chambre vient se coupler sur le film, une génération de courant est induite sur la surface du film et provoque un échauffement de celui-ci. De ce fait, cette technique permet d'avoir une visualisation directe du champ à l'intérieur de la chambre, La figure 2.11 présente des niveaux de champ EM en deux dimensions pour trois positions du brasseur mécanique.



figure 2.11: Module du champ électrique en fonction la position du brasseur

Afin de clore ces rappels théoriques sur la chambre réverbérante, nous allons maintenant nous focaliser sur l'utilisation de la CRBM du laboratoire de l'ONERA pour la mesure de susceptibilité en mode rayonné, La figure (2.12) présente une vue shématique complète de ce dispositif.



figure 2.12: Configuration de notre CRBM en mesure de susceptibilité

L'objet sous test (DUT) placé dans la chambre est illuminé par une antenne d'émission (TX), pour une valeur de fréquence générée en mode CW (Continuous Wave), c'est-à-dire de façon monochromatique. Nous effectuons de manière continue une rotation complète  $(360^{\circ})$  du brasseur mécanique à une vitesse angulaire aux alentours de  $1^{\circ}/s$ . Ce brassage mécanique permet d'obtenir à l'intérieur de la chambre un champ isotrope et homogène sur toute la surface exposée du DUT.

Durant cette phase d'illumination, nous contrôlons en temps réel depuis l'extérieur de la chambre le bon fonctionnement du DUT par le biais d'une liaison de type fibre optique comme le montre la figure (2.12). L'antenne de réception (RX) nous permet durant cette même phase d'illumination de venir mesurer les harmoniques générées à l'intérieur de la chambre. Cette procédure de test que nous venons de décrire provient en partie de la norme DO-160 [1] concernant la CEM des systèmes avioniques.

Pour connaitre, l'allure du champ à l'intérieur de la CRBM pendant le test nous avons la possibilité de placer un capteur de champ à proximité du DUT comme le montre la figure (2.13). Le capteur de champ utilisé est de type trois axes, il est conditionné depuis l'extérieur de la chambre par le biais d'une fibre optique.



figure 2.13: Utilisation d'un capteur de champ dans la CRBM

La figure (2.14) présente des résultats de mesures de niveaux de champ pour différentes positions du capteur dans la CRBM. Ces résultats mettent en évidence l'effet du brassage mécanique qui permet d'obtenir une valeur moyenne et un écart type du champ quasiment constant pour les différentes positions du capteur dans la chambre. Les valeurs mesurées sont le module des composantes x, y, z du champ. Nous pouvons voir également sur la figure (2.14) que lorsque le brasseur est arrêté les valeurs de champs mesurées sont différentes en fonction de la position du capteur dans la chambre.



figure 2.14: Mesures de champ dans la CRBM lors du brassage mécanique

#### 2.2.2 Les différents setup expérimentaux

Pour mesurer le niveau de susceptibilité du système DUT, nous activons son fonctionnement en reproduisant au mieux sa configuration réelle de fonctionnement, et nous relevons de manière quasi temps réel ces dysfonctionnements durant son illumination EM. Pour cela, nous sommes amenés dans bien des cas à préparer le système DUT avant les tests, en lui ajoutant des fonctions logicielles supplémentaires dédiées, et parfois, en implémentant des fonctions matérielles afin de pouvoir communiquer à distance depuis l'extérieur de la CRBM.

Les dysfonctionnements relevés pendant les tests sont généralement des erreurs de données pour les systèmes électroniques numériques, et des erreurs de dérives paramétriques pour les système analogiques. Au final le niveau de susceptibilité est obtenu en associant des dysfonctionnements à des niveaux d'illumination EM.

Dans nos expérimentations, nous cherchons aussi à montrer que l'on peut mesurer cette susceptibilité en s'intéressant aux rayonnements de fréquences harmoniques produites par le système(DUT), lorsqu'il est soumis à une agression EM (ElectroMagnétique) de type CW (Continuous Wave).

Pour cela, nous utilisons un système de détection basé sur le principe général décrit sur la figure (2.15). En fait il s'agit d'illuminer la carte électronique par un champ monochromatique, puis de relever le champ diffracté dans une plage de fréquence allant de celle de la source à au moins deux fois celle-ci. Cela se fait en utilisant une antenne large bande.



figure 2.15: Principe de détection des fréquences harmoniques

Pour réaliser ces mesures le laboratoire de l'ONERA a développé un système basé sur un principe technique du radar bistatique, ce qui signifie que ce système de mesure est doté de deux antennes, l'une en émission (TX), et l'autre en réception (RX). Ce système de mesure a été développé lors d'un précédent projet nommé AGREM (AGRession ÉlectroMagnétique) pour la DGA (Direction Générale de l'Armement), dans mes travaux de thèse ce dispositif a fait l'objet de quelques modifications afin d'améliorer ses performances en terme de dynamique de mesures [20].

La CRBM du laboratoire est équipé de ce système de mesure qui est représenté sur la figure(2.12) par un boîtier placé à gauche de la chambre réverbérante, nommé "Harmonic

Detect System". Le schéma synoptique de la figure (2.16) présente en détail l'architecture de ce dispositif de mesure.



figure 2.16: Schéma synoptique du système de détection des fréquences harmoniques

Il est composé en deux parties, la première, est la chaine d'émission (TX) qui permet de générer le champ incident à l'intérieur de la chambre afin d'illuminer le système DUT, la seconde, qui est la chaine de réception (RX) permet de mesurer les harmoniques d'ordre 2 et 3 présentent dans la chambre.

La chaine d'émission est constituée d'un synthétiseur de fréquences, d'un amplificateur de puissance de classe A de 40 dBm soit 10 W, de filtres passe-bande et passe-bas, d'isolateurs, et se termine sur une antenne large bande de type biconique. L'objectif de cette chaine d'émission est de générer un signal CW dans une plage de fréquence allant de 1 GHz à 2 GHz avec la plus grande pureté spectrale afin de s'affranchir des harmoniques d'ordres supérieurs indésirables générées par le synthétiseur et l'amplificateur de puissance.

La chaine de réception démarre par une antenne large bande de type biconique, suivi de filtres passe-bande et d'isolateurs, se poursuit par un mélangeur relié à une synthétiseur de fréquence et à un amplificateur de type LNA (Low Noise Amplifier) par le biais d'un filtre passe bas et se termine sur un numériseur par le biais d'un autre filtre passe-bande de type cristal. Cette chaine a pour rôle de mesurer uniquement les harmoniques d'ordre 2 et 3 présentes dans la chambre.

Pour atteindre cet objectif, les synthétiseurs de fréquences des deux chaines TX et RX sont synchronisés à l'aide d'un oscillateur ultra stable, et une détection de type hétérodyne est assurée par le mélangeur. Ce principe de mesure permet de détecter les harmoniques de rang 2 et 3 générée par le système DUT lorsque celui-ci est illuminé par le champ incident produit par la fréquence fondamentale de la chaine d'émission TX.

Les niveaux d'harmoniques mesurés sont généralement plus importants lorsqu'un

maximum de champ incident vient se coupler au DUT. Ce cas de figure peut également provoqué une augmentation des dysfonctionnements. Dans le paragraphe qui suit, nous allons présenter des résultats expérimentaux qui illustrent ce phénomène.

### 2.3 Discussion sur les résultats expérimentaux

Dans ce paragraphe nous présentons des résultats de mesures pour les trois configurations de carte présentées en début de ce chapitre. Chacune des cartes a été placée dans la CRBM et soumise à des agressions EM dans la bande de 1 GHz à 2 GHz avec une puissance d'émission constante de 10 W (40 dBm), avec un niveau de champ moyen aux alentours de 600 V/m. Les mesures de susceptibilité ont consisté à relever des dysfonctionnements sur chacune des cartes durant l'exposition au champ. Des mesures de niveaux d'harmoniques ont été également effectués en parallèle avec les mêmes conditions d'exposition au champ.

L'ensemble des résultats de mesures obtenues nous a permis de dresser, à partir des trois configurations étudiées, une première synthèse sur la relation entre la susceptibilité et l'apparition d'harmoniques d'ordre 2.

Pour la première maquette, le critère de susceptibilité consiste à contrôler l'intégrité d'un flot de données qui transite sur la carte. Ce flot est une trame de bit cadencée à la vitesse de 5 Mbit/s durant toute la phase de test, le niveau de tension logique haut peut être ajuster selon le besoin du test. Les bits en erreur sont comptabilisés, ils représentent le niveau de susceptibilité, nous employons le terme Single Event Upset (SEU) car ils sont fugitifs, ils disparaissent lorsque le champ EM présent dans la chambre est arrêté.

Sur la deuxième maquette, le critère de susceptibilité consiste également à contrôler l'intégrité d'un flot de données qui transite sur la carte. Ce flot est une trame de bit cadencée à la vitesse de 5 Mbit/s avec les mêmes possibilités que pour la première maquette. Le niveau de susceptibilité est le nombre de bits en erreur (SEU).

Pour la troisième maquette, un logiciel embarqué dans le micro-contrôleur a été développé spécialement, il permet de gérer un flot de données cadencé 5 Mo/s entre la mémoire SRAM et le micro-contrôleur. Ici, le critère de susceptibilité est fixé par le logiciel du micro-contrôleur qui va vérifier en temps réel durant le test l'intégrité des données véhiculées sur la carte. Le niveau de susceptibilité va consisté à relevées un nombre de paquets d'octets en erreur et le nombre de redémarrage de la carte par contrôle de la fonction "WatchDog" du micro-contrôleur.

#### 2.3.1 Étude sur la première maquette

La première maquette concerne une fonction "ET" à deux entrées réalisée à partir de deux diodes de commutation de type Schottky BAT42. Les mesures effectuées ont conduit aux courbes de susceptibilité et de génération d'harmoniques d'ordre 2, données respectivement par les courbes (2.17) et (2.18). On note sur ces figures un certain accord entre la susceptibilité et la génération d'harmoniques d'ordre 2.



figure 2.17: Niveau de susceptibilité de la maquette porte logique ET à diodes



figure 2.18: Niveau d'harmonique de rang 2 de la maquette porte logique ET à diodes

#### 2.3.2 Étude sur la deuxième maquette

Les résultats obtenus sur la deuxième maquette au niveau de la susceptibilité et de l'apparition d'harmoniques de rang 2 sont données sur les figures (2.19) et (2.20). On

note également sur ces figures une certaine concordance entre susceptibilité et apparition d'harmoniques d'ordre 2. Cette maquette est constituée d'un circuit intégré de type inverseur logique 74HC04.



figure 2.19: Niveau de susceptibilité de la maquette avec l'inverseur 74HC04



figure 2.20: Niveau d'harmonique de rang 2 de la maquette avec l'inverseur 74HC04





figure 2.21: Niveau de susceptibilité de la maquette D21\_On du projet SEISME



figure 2.22: Niveau d'harmonique de rang 2 de la maquette D21\_On du projet SEISME

Les résultats de la troisième maquette sur la susceptibilité et l'apparition d'harmoniques de rang 2 sont données sur les figures (2.21) et (2.22). On note sur ces figures, comme dans les deux autres configurations, même si celle-ci est moins évidente, une concordance entre susceptibilité et apparition d'harmoniques d'ordre 2. Cette maquette concerne la carte électronique plus complexe du projet SEISME, qui est composée d'un micro-contrôleur et d'une mémoire de type SRAM, les mesures présentées ont été effectuées pour deux configurations de cartes avec deux types de mémoires SRAM compatibles pin à pin.

## 2.4 Conclusion

Dans ce chapitre nous avons présenté l'ensemble des moyens expérimentaux mis œuvre pour ces travaux de thèse. La chambre réverbérante du laboratoire munie de son dispositif de détection d'harmoniques nous a permis de présenter des résultats expérimentaux obtenus sur trois configurations de cartes.

Ces résultats montrent qu'il existe un lien entre la susceptibilité d'une carte et les harmoniques d'ordre 2 apparaissant sur les champs diffractés par celle-ci. Pour conforter cette constatation, nous allons maintenant tenter de simuler cet aspect.

## Chapitre 3

# Présentation d'un outil de modélisation de la susceptibilité d'une carte électronique

Dans ce chapitre nous allons nous intéresser à la possibilité de simuler la suceptibilité d'une carte électronique soumise à un champ monochromatique externe. Pour cela, nous allons chercher à simuler le fonctionnement logique de la carte et la modification de celui-ci suite à une agression EM extérieure. Plus précisemment, nous nous focalisons sur les composants non linéaires de la carte pour lesquels nous allons définir des modèles fonctionnels. Pour effectuer ce type de simulation, nous avons le choix entre plusieurs méthodes numériques :

- des méthodes fréquentielles basées essentiellement sur des approches de type équation intégrale [21];
- des méthodes temporelles dont les plus connues sont basées sur la résolution des équations différentielles de Maxwell.

Le problème qui nous intéresse consiste à simuler le fonctionnement d'une carte et donc des sources données par des signaux définis par une suite d'échelons bas et hauts correspondant à une suite d'informations numériques. Ce type de source est fréquentiellement large bande et il est préférable de la traiter en instationnaire. Suite à cette remarque, nous avons orienté le choix de notre outil de simulation dans le domaine temporel.

Il existe plusieurs outils qui peuvent répondre à nos objectifs, comme les méthodes FDTD [22], TLM [23], volumes finis [24][25][26], éléments finis [27][28] ou Galerkin Discontinu [29][30][31]. Chacune de ces méthodes posséde des avantages et des inconvénients. Plus précisemment, les méthodes FDTD et TLM utilisent des maillages structurés cartésiens alors que les autres offrent la possibilité de prendre en compte des éléments plus généraux qui permettent de pouvoir tenir compte plus précisemment des géométries courbes. Pour notre application, les géométries sont plutôt cartésiennes et donc les maillages structurés cartésiens sont largement suffisants pour traiter le problème. Les méthodes qui nous intéressent sont donc les méthodes FDTD et TLM. L'approche FDTD est une méthode très connue, basée sur le schéma de Yee [32] et pour laquelle de nombreuses études sur les composants et circuits ont été menées [33][34]. En ce qui concerne, la méthode TLM, celle-ci est basée sur une approche de type ligne de transmission très proche de la problématique circuit. Toutefois, la littérature existante sur cette méthode est beaucoup moins dense que celle liée à la méthode FDTD. Pour cette raison et du fait de ne pas avoir accés à un solveur TLM, alors que le laboratoire possède un bonne expérience sur l'approche FDTD, nous nous sommes orientés vers cette dernière pour nos simulations et le développement des modèles liés aux composants de notre étude.

Dans ce chapitre qui se veut une présentation assez générale de la méthode FDTD, nous rappelons les équations de Maxwell, puis nous définissons le domaine de calcul utilisé dans l'approximation numériqueet les conditions PML pour tronquer celui-ci. Nous précisons ensuite l'approximation spatiale et temporelle utilisées dans le schéma de Yee, ainsi que les propriétés numériques du schéma telle que la condition de stabilité par exemple. Enfin, nous montrons comment tenir compte de matériaux diélectriques ou parfaitement métalliques ainsi que des structures filaires dans le schéma qui vont servir de base pour approximer nos géométries liées aux cartes électroniques (pistes, substrat, plan de masse, ...).

### 3.1 Equations de Maxwell

Vers 1865, J.C. Maxwell proposa un formalisme mathématique pour décrire les phénomènes électromagnétiques dans un milieu sous formes de quatre grandeurs vectorielles vérifiant quatre équations [36][35]. Les grandeurs vectorielles sont le champ et l'induction électrique définis respectivement par E et D et le champ et l'induction magnétique définis par H et B. Soit un domaine  $\Omega$ , alors les quatres grandeurs vectorielles précédentes vérifient sur  $\Omega \times ]0, T[$ , où T décrit la durée d'observation :

$$\begin{cases} \frac{\partial D(x,t)}{\partial t} + \sigma(x)E(x,t) - \nabla \times H(x,t) = -J_E(x,t) \\ \frac{\partial B(x,t)}{\partial t} + \nabla \times E(x,t) = 0 \\ \nabla \cdot D(x,t) = \rho(x,t) \\ \nabla \cdot B(x,t) = 0 \end{cases}$$
(3.1)

Dans ces équations,  $J_E(x,t)$  et  $\rho(x,t)$  définissent respectivement les densités de courant électrique et de charge dans le domaine  $\Omega$ . On peut écrire aussi que  $J(x,t) = J_E(x,t) + \sigma(x)E(x,t)$ . Les termes J et  $\rho$  jouent le rôle de sources qui vérifient :

$$\frac{\partial \rho}{\partial t} + \nabla \cdot J = 0 \tag{3.2}$$

Si on prend la divergence des deux premières équations du système précédent, on obtient les deux dernières équations du système. On peut donc ramener le système des quatre équations à un système à deux équations. De plus, dans le contexte de nos applications, nous faisons l'hypothèse que le milieu est isotrope et ne posséde pas de matériaux avec des déplacement de charges en interne. On peut alors écrire que :

$$D(x,t) = \varepsilon(x)E(x,t)$$
  

$$B(x,t) = \mu(x)H(x,t)$$
(3.3)

où  $\varepsilon(x)$  et  $\mu(x)$  définissent respectivement la permittivité et la perméabilité du milieu. Dans le cas du vide  $\varepsilon(x) = \varepsilon_0$  et  $\mu(x) = \mu_0$  avec  $\varepsilon_0\mu_0 = 1/c_0^2$  où  $c_0$  est la vitesse de la lumière dans le vide. En tenant compte de tous ces éléments, le système de Maxwell que nous cherchons à résoudre consiste à chercher E(x,t) et  $H(x,t), \forall (x,t) \in \Omega \times ]0, T[$ , vèrifiant :

$$\begin{cases} \frac{\varepsilon \partial E(x,t)}{\partial t} + \sigma(x)E(x,t) - \nabla \times H(x,t) = -J_E(x,t) \\ \mu \frac{\partial H(x,t)}{\partial t} + \nabla \times E(x,t) = 0 \end{cases}$$
(3.4)

Pour poser correctement le problème mathématique, nous imposerons que E(x, t = 0) = H(x, t = 0) = 0 et sur la frontière  $\partial \Omega$  de  $\Omega$ ,  $n \times E(x, t) = 0$  où n normale sortante de la frontière. Comme nous le verrons par le suite cette condition n'est pas contraignante car elle est aussi imposée lorsqu'on utilise les couches PML pour simuler l'infini.

Dans notre problème nous nous intéressons à l'agression de nos cartes électroniques par des champs externes et plus particulièrement par des ondes planes. Dans ce cas, les équations de Maxwell définissent le champ total qui est la somme d'un champ incident avec un champ diffracté par la carte. La prise en compte du champ incident est alors effectué en découpant le domaine de calcul en 2 zones où on calcule le champ total et le champ diffracté comme indiqué sur la figure (3.1). Plus précisemment le champ incident est ajouté ou enlevé autour de la surface de séparation des deux zones.



figure 3.1: Description des zones de calcul champ total/champ diffracté pour prendre en compte une onde plane.

## 3.2 Conditions aux limites

Dans le problème de Maxwell, le champ diffracté s'attenue et s'annule à l'infini suivant la loi de Sommerfeld. Dans les simulations, le domaine de calcul n'est pas infini et nous tronquons celui-ci en posant des conditions aux limites qui simulent l'infini et évitent les réflexions sur sa frontière. Pour cela, la solution actuelle la plus efficace consiste à entourer le domaine de calcul par plusieurs couches absorbantes où les ondes sont absorbées sans réflexion. Ce modèle fut proposé par J.P. Berenger dans les années 90 et pratiquement adopté à l'heure actuelle par tous les développeurs de méthodes numériques pour les équations de Maxwell.

Plus précisemment, la méthode dite PML (Perfectly Matched Layer) consiste, à ajouter aux frontières du domaine de calcul un ensemble de couches définissant un milieu absorbant sans réflexion dans le domaine de calcul pour les ondes électromagnétiques. Pour cela, on définit dans chaque couche une conductivité électrique  $\sigma = (\sigma_x, \sigma_y, \sigma_z)$  et une conductivité magnétique  $\sigma^* = (\sigma_x^*, \sigma_y^*, \sigma_z^*)$  dépendant de la direction des couches et de la distance de la couche à l'interface air/PML comme indiqué sur la figure (3.2).



figure 3.2: Position des couches PML et des conductivités dans celles-ci.

Les conductivités électriques et magnétiques choisies vérifient en plus des conditions d'adaptation pour éviter les réflexions air/PML décrites par :

$$rac{\sigma_x}{arepsilon_0}=rac{\sigma_x^*}{\mu_0},\;rac{\sigma_y}{arepsilon_0}=rac{\sigma_y^*}{\mu_0},\;rac{\sigma_z}{arepsilon_0}=rac{\sigma_z^*}{\mu_0}$$

Il existe plusieurs lois de variation de la conductivité dans les couches PML qui fournissent de bons résultats [37, 38, 39]. Pour nos applications, nous utilisons une loi définie dans l'ouvrage de J.P.Berenger [37].

Le modèle proposé par J.P. Bérenger consiste alors à décomposer les champs en deux composantes que l'on absorbe différemment dans les couches. Les équations de Maxwell sont réécrites dans les couches sous la forme suivante :

$$\begin{split} \varepsilon \frac{\partial E_{xy}}{\partial t} &+ \sigma_y E_{xy} = \frac{\partial H_z}{\partial y} & \varepsilon \frac{\partial E_{yx}}{\partial t} + \sigma_x E_{yx} = -\frac{\partial H_z}{\partial x} \\ \varepsilon \frac{\partial E_{xz}}{\partial t} &+ \sigma_z E_{xz} = -\frac{\partial H_y}{\partial z} & \varepsilon \frac{\partial E_{yz}}{\partial t} + \sigma_z E_{yz} = \frac{\partial H_x}{\partial z} \\ \varepsilon \frac{\partial E_{zx}}{\partial t} &+ \sigma_x E_{zx} = \frac{\partial H_y}{\partial x} & \mu_0 \frac{\partial H_{xy}}{\partial t} + \sigma_y^* H_{xy} = -\frac{\partial E_z}{\partial y} \\ \varepsilon \frac{\partial E_{zy}}{\partial t} &+ \sigma_y E_{zy} = -\frac{\partial H_x}{\partial y} & \mu_0 \frac{\partial H_{xz}}{\partial t} + \sigma_z^* H_{xz} = \frac{\partial E_y}{\partial z} \\ \mu_0 \frac{\partial H_{yz}}{\partial t} &+ \sigma_x^* H_{yx} = \frac{\partial E_z}{\partial x} & \mu_0 \frac{\partial H_{zx}}{\partial t} + \sigma_x^* H_{zx} = -\frac{\partial E_y}{\partial x} \\ \mu_0 \frac{\partial H_{yz}}{\partial t} &+ \sigma_z^* H_{yz} = -\frac{\partial E_z}{\partial z} & \mu_0 \frac{\partial H_{zy}}{\partial t} + \sigma_y^* H_{zy} = \frac{\partial E_y}{\partial x} \end{split}$$

Ce formalisme ne peut être directement programmé tel quel, car il s'avère instable sur des simulations longues. Pour éviter cela, il faut reformuler celui-ci. Dans la suite, nous allons décrire cette nouvelle formulation sur la composante  $E_x$ . Pour les autres composantes de champs électrique et magnétique, les calculs seront identiques à ceux menés sur  $E_x$ .

Dans le domaine fréquentiel, l'équation en  $E_x = E_{xy} + E_{xz}$  s'écrit :

$$j\omega\varepsilon\hat{E}_{xy} + \sigma_y\hat{E}_{xy} = \frac{\partial\hat{H}_z}{\partial y}$$
$$j\omega\varepsilon\hat{E}_{xz} + \sigma_z\hat{E}_{xz} = -\frac{\partial\hat{H}_y}{\partial z}$$

On obtient 2 systèmes identiques pour  $E_y$  et  $E_z$ . On réécrit les deux équations précédentes sous la forme suivante :

$$\begin{cases} (1 + \frac{\sigma_y}{j\omega\varepsilon})j\omega\varepsilon\hat{E}_{xy} = \frac{\partial H_z}{\partial y} \\ (1 + \frac{\sigma_z}{j\omega\varepsilon})j\omega\varepsilon\hat{E}_{xz} = -\frac{\partial \hat{H}_y}{\partial z} \end{cases} \Leftrightarrow \begin{cases} S_y \, j\omega\varepsilon\hat{E}_{xy} = \frac{\partial \hat{H}_z}{\partial y} \\ S_z \, j\omega\varepsilon\hat{E}_{xz} = -\frac{\partial \hat{H}_y}{\partial z} \end{cases} \\ où \begin{cases} S_x = 1 + \frac{\sigma_x}{j\omega\varepsilon} \\ S_y = 1 + \frac{\sigma_y}{j\omega\varepsilon} \\ S_z = 1 + \frac{\sigma_z}{j\omega\varepsilon} \end{cases} \end{cases}$$

La somme des deux équations précédentes donne :  $j\omega\varepsilon(\hat{E}_{xy}+\hat{E}_{xz})=\frac{1}{S_y}\frac{\partial\hat{H}_z}{\partial y}-\frac{1}{S_z}\frac{\partial\hat{H}_y}{\partial z}$ , soit :

$$j\omega\varepsilon\hat{E}_x = \frac{\partial_y}{S_y}\hat{H}_z - \frac{\partial_z}{S_z}\hat{H}_y$$

On peut alors réécrire le précédent système PML de 12 équations proposé par J.P.berenger en un système équivalent de 6 équations :

$$\begin{cases} j\omega\varepsilon\hat{E} - \nabla_S \times \hat{H} = 0\\ j\omega\mu_0\hat{H} + \nabla_S^* \times \hat{E} = 0 \end{cases}$$
(3.5)

où on définit l'opérateur  $(\nabla_S \times)$  par

$$(\nabla_S \times) = \begin{pmatrix} 0 & -\frac{\partial_z}{S_z} & \frac{\partial_y}{S_y} \\ \frac{\partial_z}{S_z} & 0 & -\frac{\partial_x}{S_x} \\ -\frac{\partial_y}{S_y} & \frac{\partial_x}{S_x} & 0 \end{pmatrix}$$

Dans l'équation liée au champs magnétique, l'opérateur  $(\nabla_S^* \times)$  a la même forme que  $(\nabla_S \times)$ , à ceci près que les  $S_i$  deviennent des  $S_i^*$  où  $S_i^* = 1 + \frac{\sigma_i^*}{j\omega\mu_0}$ . Or la condition d'adaptation des milieux PML implique  $\frac{\sigma_i^*}{\mu_0} = \frac{\sigma_i}{\epsilon_0}$ . Il en découle que

$$\begin{split} S_i^* &= S_i \;,\; \forall i = x, y, \text{ ou } z \\ \Rightarrow (\nabla_S^* \times) &= (\nabla_S \times) \end{split}$$

Soient M et N les matrices diagonales telles que :

$$M = S_x S_y S_z N = \begin{pmatrix} S_x & 0 & 0\\ 0 & S_y & 0\\ 0 & 0 & S_z \end{pmatrix} = S_x S_y S_z \begin{pmatrix} \frac{1}{S_y S_z} & 0 & 0\\ 0 & \frac{1}{S_x S_z} & 0\\ 0 & 0 & \frac{1}{S_x S_y} \end{pmatrix}$$

On peut écrire alors

$$(\nabla_S \times) = N(\nabla \times)M$$

On reprend le système (3.5) dans lequel on introduit la re-écriture de  $(\nabla_s \times)$ :

$$\begin{cases} j\omega\varepsilon\hat{E} - N(\nabla\times)M\hat{H} = 0\\ j\omega\mu_0\hat{H} + N(\nabla\times)M\hat{E} = 0 \end{cases}$$

En faisant le changement de variables  $\left\{ \begin{array}{l} \hat{H}'=M\hat{H}\\ \hat{E}'=M\hat{E} \end{array} \right.$  , on obtient :

$$\begin{cases} j\omega\varepsilon M^{-1}\hat{E}' = N(\nabla\times)\hat{H}'\\ j\omega\mu_0 M^{-1}\hat{H}' = -N(\nabla\times)\hat{E}' \end{cases}$$

que l'on peut encore écrire :

$$\begin{cases} j\omega\varepsilon N^{-1}M^{-1}\hat{E}' = (\nabla\times)\hat{H}'\\ j\omega\mu_0 N^{-1}M^{-1}\hat{H}' = -(\nabla\times)\hat{E}' \end{cases}$$
(3.6)

Dans ce système, la première équation s'écrit encore :

$$j\omega\varepsilon \begin{pmatrix} \frac{S_yS_z}{S_x} & 0 & 0\\ 0 & \frac{S_xS_z}{S_y} & 0\\ 0 & 0 & \frac{S_xS_y}{S_z} \end{pmatrix} \hat{E}' = (\nabla\times)\hat{H}'$$

on pose alors :

où

$$\begin{pmatrix}
\hat{D}'_x = \varepsilon \frac{S_z}{S_x} \hat{E}'_x \\
\hat{D}'_y = \varepsilon \frac{S_x}{S_y} \hat{E}'_y \\
\hat{D}'_z = \varepsilon \frac{S_y}{S_z} \hat{E}'_z
\end{pmatrix} \text{ et }
\begin{cases}
\hat{B}'_x = \mu_0 \frac{S_z}{S_x} \hat{H}'_x \\
\hat{B}'_y = \mu_0 \frac{S_x}{S_y} \hat{H}'_y \\
\hat{B}'_z = \mu_0 \frac{S_y}{S_z} \hat{H}'_z
\end{cases}$$
(3.7)

Le système devient :  $\begin{cases} j\omega K_S \hat{D}' = (\nabla \times)\hat{H}' \\ j\omega K_S \hat{B}' = -(\nabla \times)\hat{E}' \end{cases}, \text{ où } K_S = \begin{pmatrix} S_y & 0 & 0 \\ 0 & S_z & 0 \\ 0 & 0 & S_x \end{pmatrix}$ 

En repassant dans le domaine temporel, et compte tenu de la définition des  $S_i$ , on obtient :

$$\begin{cases} \frac{\partial}{\partial t}D' + \frac{1}{\varepsilon}K_{\sigma_1}D' = (\nabla \times)H'\\ \partial_t D' + \frac{1}{\varepsilon}\sigma D' = \varepsilon(\partial_t E' + \frac{1}{\varepsilon}K_{\sigma_2}E')\\ \frac{\partial}{\partial t}B' + \frac{1}{\varepsilon}K_{\sigma_1}B' = -(\nabla \times)E'\\ \partial_t B' + \frac{1}{\varepsilon}\sigma B'_x = \mu_0(\partial_t H' + \frac{1}{\varepsilon}K_{\sigma_2}H') \end{cases}$$
(3.8)  
$$K_{\sigma_1} = \begin{pmatrix} \sigma_y & 0 & 0\\ 0 & \sigma_z & 0\\ 0 & 0 & \sigma_x \end{pmatrix} \quad \text{et} \quad K_{\sigma_2} = \begin{pmatrix} \sigma_z & 0 & 0\\ 0 & \sigma_x & 0\\ 0 & 0 & \sigma_y \end{pmatrix}$$

Dans cette nouvelle expression des champs, on note que E' = E etH' = H en dehors des couches PML et que le système précédent se réduit aux équations de Maxwell. A l'intérieur des couches PML, on peut démontrer que les champs E' et H' s'atténuent suivant une loie exponentielle [40]. Dans nos simulations, la prise en compte d'un domaine infini sera effectuée en utilisant ce formalisme dans lequel la conductivité dans les couches sera évaluée par une progression géométrique comme décrite dans [37].
## 3.3 Schéma de Yee

Dans ce paragraphe, nous allons rappeler la discrétisation du domaine de calcul en espace et en temps pour le schéma de Yee et nous donnons pour le cas 1D le schéma de Maxwell discret. On rappelle ensuite les propriétés du schéma en termes de stabilité et d'erreur numérique.

### 3.3.1 Discrétisation du domaine de calcul et position des inconnues

La résolution du système de Maxwell consiste à définir une approximation en temps et en espace du problème continu. Dans le schéma de Yee, on approxime le domaine de calcul par une grille cartésienne sur laquelle on détermine des inconnues E(x,t) et H(x,t)localisées sur la grille ou maillage comme indiqué sur la figure (3.3).



figure 3.3: Localisation des inconnues sur une cellule du maillage cartésien

Dans cette approximation on peut aussi décrire la position des inconnues comme le centre des cotés d'un maillage primal (pour les E) et dual (pour les H) comme sur la figure (3.4).



figure 3.4: Position des inconnues en considérant un maillage primal et dual.

Les objets sont alors décrits par des maillages en marches d'escalier comme le montre la figure (3.5). Ce type d'approximation est très adaptée pour des structures cartésiennes comme les cartes électroniques.



figure 3.5: Coupe d'un maillage différences finies d'un aéronef.

La définition de la grille est obtenue par une discrétisation spatiale 1D indépendamment dans chaque direction x, y et z avec un pas soit constant, soit variable et dont la taille est donnée par  $dl \leq \frac{\lambda}{n}$  où  $n \geq 10$  et  $\lambda$  est la longueur d'onde minimale du spectre de la source. Dans le cas d'un maillage variable, la différence entre deux pas consécutifs ne doit pas excéder un facteur 1, 2. Ce critére empirique a été établi par l'expérience numérique.

#### **3.3.2** Discrétisation du domaine temporel ]0,T[

Le domaine temporel est discrétisé sous forme d'un ensemble de segments constant de longueur dt qui doit vérifier une condition, comme on le verra par la suite, pour assurer la stabilité du schéma. Les inconnues de champs électriques E et magnétiques H seront décalées d'un demi pas de temps dans le schéma comme le montre la figure (3.6).





#### 3.3.3 schéma Leap-Frog ou saute-mouton

Les approximations spatiale et temporelle décrites précédemment pour le schéma de Yee correspondent à un schéma dit leap-frog ou saute-mouton. Dans ce type de schéma, l'approximation des dérivées est effectuée par un schéma centré. Pour plus de précision, nous allons détailler ce schéma dans le cas des équations de Maxwell en dimension 1. L'écriture en 3D ne pose pas plus de difficultés, mais l'écriture dans le cas 1D est nettement plus simple.

Soit le problème de Maxwell en dimension 1 :

$$\begin{cases} \varepsilon \frac{\partial E}{\partial t} = -\frac{\partial H}{\partial x} \\ \mu \frac{\partial H}{\partial t} = -\frac{\partial E}{\partial x} \end{cases}$$
(3.9)

l'approximation temporelle par le schéma Leap-frog conduit à écrire :

$$\begin{cases} \left(\frac{\partial E}{\partial t}\right)^{n+1/2} = \frac{E^{n+1}-E^n}{\Delta t} + o(\Delta t^2) \\ \left(\frac{\partial H}{\partial t}\right)^n = \frac{H^{n+1/2}-H^{n-1/2}}{\Delta t} + o(\Delta t^2) \end{cases}$$
(3.10)

et l'approximation spatiale :

$$\begin{cases} \left(\frac{\partial E}{\partial x}\right)_{i+1/2} = \frac{E_{i+1} - E_i}{dx} + o(dx^2) \\ \left(\frac{\partial H}{\partial t}\right)_i = \frac{H_{i+1/2} - H_{i-1/2}}{dx} + o(dx^2) \end{cases}$$
(3.11)

ce qui donne pour le schéma discret des équations de Maxwell :

$$\begin{cases} \mu \frac{H_{i+1/2}^{n+1/2} - H_{i+1/2}^{n-1/2}}{dt} = -\frac{E_{i+1}^n - E_i^n}{dx} \\ \varepsilon \frac{E_i^{n+1} - E_i^n}{dt} = -\frac{H_{i+1/2}^{n+1/2} - H_{i-1/2}^{n+1/2}}{dx} \end{cases}$$
(3.12)

L'approximation spatiale et temporelle du schéma de Yee est d'ordre 2. Cette approximation redevient d'ordre 1 en espace lorsque le maillage est à pas variable en espace.

#### 3.3.4 Propriétés du schéma de Yee

L'étude d'un schéma numérique consiste à vérifier si la solution donnée par celui-ci correspond bien à la solution du probléme continu. Pour cela on procède généralement en trois étapes. La première consiste à vérifier que l'approximation du probléme continu, obtenue pour le schéma, converge bien lorsque les pas spatiaux et temporels tendent vers 0, vers le probléme continu. On dit alors que le schéma numérique est consistant.

La deuxième étape consiste à vérifier que l'erreur sur la solution du schéma numérique lorsqu'on commet une erreur sur la source initiale est plus faible que celle-ci. On dit alors que le schéma est stable. Il est à noter que cette propriété est propre au schéma.

Enfin la troisième étape consiste à vérifier que le schéma est convergent, c'est-à-dire que la solution obtenue par le schéma converge vers la solution du problème continu. A l'aide du théoréme de Lax [41], on peut dire qu'un schéma est convergent si et seulement si il est consistant et stable. Pour une méthode numérique, on étudie donc la consistance et la stabilité. Nous allons donc vérifier sous quelles contraintes le schéma de Yee est consistant et stable.

#### Consistance

Le schéma de Yee est obtenu par la discrétisation des dérivées partielles en utilisant un développement de Taylor. On a vu que ces approximation en espace et en temps étaient d'ordre 2 c'est-à-dire en  $o(dx^2 + dt^2)$ . Il est alors évident que le schéma numérique tend vers le probléme continu lorsque dx et dt tendent vers 0 et donc que celui-ci est consistant. **Stabilité** 

On peut montrer que ls schéma de Yee est stable sous la condition précédente :

$$dt \le \frac{1}{\nu} \frac{1}{\sqrt{\frac{1}{dx^2} + \frac{1}{dy^2} + \frac{1}{dz^2}}}$$
(3.13)

avec  $\nu = 1/\sqrt{\varepsilon\mu_0}$ , la vitesse du milieu et dx, dy, dz les pas minimaux suivant les trois directions.

Nous ne détaillerons pas dans ce rapport l'obtention de cette condition que l'on peut trouver dans l'ouvrage de Taflove [22].

Par ailleurs, les erreurs induites par les approximations des opérateurs dérivées du schéma induisent deux phénomènes numériques qu'il est important de connaitre pour l'utilisation de celui-ci. Il s'agit des erreurs numériques de dispersion et de dissipation qui entrainent des modifications sur la propagation du signal physique :

- la dispersion qui est une modification de la vitesse de propagation du signal dans l'espace au cours du temps, conduisant à un déphasage ou décalage de celui-ci;
- la dissipation qui est une atténation de l'amplitude des signaux dans l'espace au cours du temps.

Pour le schéma de Yee, on peut montrer que celui-ci posséde uniquement des erreurs de dispersion [22]. En effet, le choix d'un schéma centré élimine les erreurs de dissipation.

## 3.4 Introduction de maillages présentant des zones courbes

Dans le schéma de Yee, le maillage du domaine de calcul (domaine approximé) est définit par une grille cartésienne où la cellule est un cube voire un parallépipède. Comme on l'a déjà vu, les objets sont donc représentés par des maillages en marches d'escalier. Lorsqu'il y a dans le domaine de calcul des objets courbes, il est alors impossible de les représenter très précisemment. Dans nos cartes électroniques, il peut y avoir des pistes qui ne sont pas forcément dans la direction x, y ou z liée au maillage cartésien. On est donc confronté au même problème que pour les objets courbes. Bien que l'on ait décrit le schéma de Yee sur un maillage cartésien, il est toutefois possible de traiter correctement ce type de géométrie avec ce schéma. Pour cela, il est nécessaire que les déformations courbes du maillage ne soient localisées que dans un plan et que la troisième direction soit une homothétie de ce plan. Dans ces conditions qui est propice aux cartes électroniques, en écrivant le schéma de Yee comme une approche surfaces finies, il est possible de tenir compte de courbures sur maillage structuré. Soit la figure (3.7) qui représente une surface primale et duales du calcul des champs E et H.



figure 3.7: Disposition des inconnues sur les surfaces primales et duales.

En projetant sur la normale  $n^*$  de la surface primale et en intégrant l'équation

$$\mu \frac{\partial H}{\partial t} = -\nabla \times E$$

sur cette surface  $S^\ast$  on trouve

$$\int_{S^*} \mu \frac{\partial H.n^*}{\partial t} ds = -\int_{S^*} (\nabla \times E).n^* ds$$

Ce qui conduit à :

$$\Leftrightarrow \mu \frac{\partial H.n^*}{\partial t} = -\sum_{C^* \in S^*} E\,dl$$

On voit que cette formule correspond directement à la formulation par D.L. de Taylor . Pour cela prenons par exemple  $n^* = n_z$  on obtient alors

$$dx \, dy \, \mu \frac{\partial H_z(i + \frac{1}{2}, j + \frac{1}{2}, k)}{\partial t} =$$

$$-((Ex(i, j, k + \frac{1}{2}) - Ex(i, j + 1, k + \frac{1}{2})) * dx$$

$$+(Ey(i + 1, j, k + \frac{1}{2}) - Ey(i, j, k + \frac{1}{2})) * dy)$$

En utilisant la surface duale, on peut obtenir les champs E de la même nanière. On voit dans cette formulation qu'une des surfaces primale ou duale pourrait être non carrée ou rectangulaire et donc que l'on pourrait avoir un maillage non cartésien pour le calcul des E ou H, ce qui permettrait de tenir compte d'une courbure sur 2 directions.

## 3.5 Modèles nécessaires à la modélisation de la suceptibilité

Dans la géométrie des cartes électroniques, en termes de matériaux, il y a un substrat diélectrique, des pistes ainsi qu'un plan de masse parfaitement métallique. Il est donc nécessaire de retrouver ces matériaux dans la méthode différences finies.

#### Modèles de matériaux

Les matériaux diélectriques sont définis par cellules et représentés par un vecteur permittivité ( $\varepsilon_x, \varepsilon_y, \varepsilon_z$ ) et un vecteur conductivité ( $\sigma_x, \sigma_y, \sigma_z$ ). En ce qui concerne les matériaux parfaitement métalliques, le modèle consiste à imposer  $E \times n$  sur toute la surface métallique avec n la normale à cette surface. Les composantes diélectriques volumiques se calculent en chaque composante de champ électrique.



figure 3.8: Positions des conductivités

Comme illustré sur la figure (3.8), le calcul de la conductivité  $\sigma$  et de la permittivité  $\varepsilon$  en une composante de champs E se fait par le biais de l'intégration sur la surface  $S^*$  dont la normale est définie par n:

$$\int_{S}^{*} \varepsilon_{0} \frac{\partial E}{\partial t} . n \, ds + \int_{S}^{*} \sigma \, E . n \, ds = \int_{S}^{*} \nabla \times H . n \, ds$$

$$\Rightarrow dy^* dy^* \varepsilon_0 \frac{\partial (E.n)}{\partial t} + \sigma_{moy}(E.n) = \int_C^* H \, dl$$

Dans cette expression  $\sigma_{moy}$  est défini pour le matériau diélectrique par  $\sigma_{moy} = dz_1^* dy_1^* \sigma_1 + dz_1^* dy_2^* \sigma_2 + dz_2^* dy_1^* \sigma_3 + dz_2^* dy_2^* \sigma_4$  où  $dy^* = dy_1^* + dy_2^*$  et  $dz^* = dz_1^* + dz_2^*$ . La valeur  $\varepsilon_{moy}$  est donnée quant à elle par :  $\varepsilon_{moy} = dz_1^* dy_1^* \varepsilon_1 + dz_1^* dy_2^* \varepsilon_2 + dz_2^* dy_1^* \varepsilon_3 + dz_2^* dy_2^* \varepsilon_4$ .

#### modèle de fils minces

Dans une première modélisation des cartes, au vue de l'épaisseur des pistes, nous allons approcher celles-ci par des structures filaires localisées au dessus du sbstract diélectrique. On placera ensuite des composants linéaires et des sources sur ces fils pour simuler l'électronique des cartes.

Pour prendre en compte des structures filaires dans le système des équations de Maxwell, on utilise le modèle décrit par R. Holland [42]. Ce modèle consiste à rajouter au système de Maxwell, deux autres équations liées aux structures filaires qui sont définies par un ensemble de segments droits.

$$\left\{ \begin{array}{l} \frac{\partial I}{\partial t} = -\nu^2 \frac{\partial q}{\partial l} + \frac{<\!E\!>}{L} \\ \frac{\partial q}{\partial t} + \sigma \, q = -\frac{\partial I}{\partial l} \end{array} \right.$$

Sur ce système d'équations, on peut rajouter des composants linéaires tels que des résistances, des inductances, des capacités et des générateurs de tension en modifiant la première équation du système par :

$$\partial_t I + \frac{R}{Ldl}I + \frac{M}{Ldl}\partial_t I + \frac{Q_c}{Ldl} + \frac{V}{Ldl} = -\nu^2 \partial_l q + \frac{\langle E \rangle}{L}$$

En termes de discrétisation, chaque segment posséde une inconnue de courant I au centre de celui-ci et deux inconnues de charges  $q_1$  et  $q_2$  à ses deux extrémités, comme décrit par la figure (3.9).



figure 3.9: Positions des inconnues sur le segment.

On peut rajouter des résistances, inductances, capacités et générateurs de tension locaux En discrétisant la première équation sur le courant au temps n dt par un schéma leap-frog en espace et en temps, on obtient :

$$(1+\frac{M}{dl})\frac{I^{n+\frac{1}{2}}-I^{n-\frac{1}{2}}}{dt} + \frac{R}{Ldl}\frac{I^{n+\frac{1}{2}}+I^{n-\frac{1}{2}}}{dt} = -\nu^2\frac{q_2^n-q_1^n}{dl} + \frac{\langle E^n \rangle}{L} - \frac{V^n}{Ldl} - \frac{Q_c^n}{Ldl}$$

Au niveau de la charge sur la capacité, on obtient :

$$\frac{Q_c^{n+1} - Q_c^n}{dt} = I^{n+\frac{1}{2}}$$

Pour le calcul des charges l'équation à résoudre est la suivante :

$$\frac{\partial q}{\partial t} + \sigma \, q = -\frac{\partial I}{\partial l}$$

Le segment possède 2 charges extrémales et il n'y a pas a priori, continuité des charges d'un segment à l'autre. Pour pouvoir résoudre l'équation précédente, il faut ajouter des conditions limites sur les extrémités du segment. Pour cela, nous avons :

 $-\ q=0$ fil rattaché à une plaque métallique

– I = 0 fil en l'air

–  $I = \pm \nu q$  fil adapté à l'infini

Soit la figure (3.10) définissant une jonction entre deux segments.



figure 3.10: Jonction entre deux segments.

En appliquant au niveau de la jonction les conditions limites suivantes : – loi de Kirchoff : IA-IB=0

– égalité des potentiel :  $V_a = V_b$ 

on obtient :

$$\begin{pmatrix} \frac{\partial q a_2^{n+\frac{1}{2}}}{\partial t} + \sigma_a q a_2^{n+\frac{1}{2}} = -\frac{IA - I_a^{n+\frac{1}{2}}}{\frac{d l_a}{2}} \\ \frac{\partial q b_1^{n+\frac{1}{2}}}{\partial t} + \sigma_b q b_2^{n+\frac{1}{2}} = -\frac{I_b^{n+\frac{1}{2}} - IB}{\frac{d l_a}{2}} \end{pmatrix}$$

où IA et IB sont les courants pris aux extrémités de a et b

$$\begin{cases} \frac{dl_a}{2} \left( \frac{qa_2^{n+1} - qa_2^n}{dt} + \sigma_a \frac{qa_2^{n+1} + qa_2^n}{2} \right) = -(IA - I_a^{n+\frac{1}{2}}) \\ \frac{dl_b}{2} \left( \frac{qb_1^{n+1} - qb_1^n}{dt} + \sigma_b \frac{qb_1^{n+1} + qb_1^n}{2} \right) = -(I_b^{n+\frac{1}{2}} - IB) \end{cases}$$

En écrivant que q = CV et  $LC = \frac{1}{\nu}$ , on a  $\nu_a^2 L_a q a_2 = \nu_b^2 L_b q b_1$  et on obtient pour les charges :

$$qa_2 = \frac{dl_a}{2} + \frac{dl_b}{2} \frac{\nu_a^2}{\nu_b^2} \frac{L_a}{L_b}$$
$$qb_1 = \frac{dl_b}{2} \sigma_b + \frac{dl_a}{2} \sigma_a \frac{\nu_b^2}{\nu_a^2} \frac{L_b}{L_b}$$

Dans le modèle de fil mince décrit, nous avons montré comment introduire des éléments de circuit linéaires et des générateurs de tension. Pour traiter les cartes électroniques, il est aussi important de prendre en compte des éléments non linéaires. Pour cela, dans le prochain chapitre, nous allons, tout d'abord, nous intéresser à la diode qui va nous permettre de simuler le fonctionnement d'une carte "ET" logique et tester, ensuite l'influence d'un champ externe sur le fonctionnement de celle-ci.

## 3.6 Conclusion

Dans ce paragraphe, nous avons rappelé le principe de la méthode FDTD connue également sous le nom de schéma de Yee. En particulier nous avons montré comment prendre en compte les matériaux diélectriques et parfaitement conducteur, ainsi que les structures de fils minces qui sont des modèles préliminaires que nous utiliserons dans nos simulations de cartes électroniques.

## Chapitre 4

# Adaptation de la méthode FDTD pour la simulation du fonctionnement de cartes électroniques

## Introduction

Pour modéliser le fonctionnement d'une carte électronique, nous devons avoir des modèles permettant de représenter les différents composants linéaires de celle-ci, mais aussi, des modèles de composants non linéaires tels que les diodes, les transistors ou plus généralement tout composant actif. Dans le chapitre précédent, nous avons détaillé le principe de la méthode numérique choisie pour la simulation de cartes électroniques, ainsi que certains modèles de composants linéaires. Dans ce chapitre, nous allons tout d'abord compléter l'ensemble de ces modèles par l'introduction de modèles de composants non linéaires tels que la diode, et plus généralement un composant de type CMOS. Puis, à l'aide de ces nouveaux modèles, nous étudions numériquement le fonctionnement de cartes électroniques simples, soumises, ou pas, à un champ électromagnétique externe. Dans cette phase, nous mettons en évidence par le modèle numérique, les constatations relevées au niveau expérimental sur le lien existant entre la susceptibilité et l'apparition d'harmoniques de rang 2. Pour finir ce chapitre, nous nous intéressons à un modèle de pistes constitué de plaques minces parfaitement métalliques. En effet, le modèle filaire proposé pour simuler les pistes s'avère peu pertinent dans une configuration de carte réelle, à cause du fait d'une largeur de piste similaire à la distance inter-pistes. Le modèle de pistes basé sur des faces métalliques est ensuite amélioré pour tenir compte des éléments constitutifs introduit dans l'approche filaire.

### 4.1 Prise en compte des pistes par un modèle de fil mince

Avant de s'intéresser au modèle de composant non linéaire, nous allons voir comment définir les paramétres d'un fil équivalent à une piste. En effet, une piste posséde généralement une épaisseur et une largeur, alors qu'un fil n'a qu'un rayon. La difficulté est de considérer un fil qui puisse avoir le même comportement électromagnétique que la piste, et en particulier la même inductance. Pour cela des travaux réalisés à l'ONERA [43], proposaient un modèle dans lequel on attribuait au fil la self de la ligne microruban sur le substract. Le besoin de connaitre le rayon du fil devient alors inutile pour résoudre les équations discrétes du fil car celui-ci sert essentiellement à fournir au modèle numérique une valeur d'inductance. La difficulté de cette approche réside dans le fait de faire un calcul préalable de l'inductance en résolvant 'un ou deux problèmes de Laplace. Une autre approche basée sur la modélisation de fentes minces par une structure filaire, proposée par F. Edelvik [44], définit un rayon équivalent du fil en fonction de l'épaisseur de la fente et de sa largeur. Dans notre approche filaire pour les pistes, nous avons pris en compte ce modèle où le rayon r est donné par :

$$r = \frac{w}{4} exp(-\frac{\pi e}{2w}) \tag{4.1}$$

avec w et e étant respectivement la largeur et l'épaisseur de la piste.

### 4.2 Études de modèles de composants non linéaires

Comme nous l'avons décrit dans le chapitre précédent, une carte posséde un substrat et un plan de masse que nous modélisons par une ou plusieurs couches de matériaux diélectriques et une face parfaitement métallique. Les pistes sur la carte sont quant à elles approchées par des structures filaires dont le rayon est défini par rapport à la largeur et l'épaisseur des pistes. Les composants linéaires sur les pistes sont définis par des éléments de circuit passifs tels que les résistances, inductances et capacités. Dans ce paragraphe, nous nous intéressons plus particulièrement à la prise en compte d'éléments actifs ou composants non linéaires et à leur introduction dans la méthode FDTD.

#### 4.2.1 Étude d'un modèle fonctionnel de diode

Le modèle électrique équivalent à une diode élémentaire peut être représenté par la figure (4.1). Il est constitué d'une source de courant notée  $I_d$ , d'une capacité notée  $C_d$  et d'une résistance série notée  $R_s$ .



figure 4.1: Modèle de type circuit d'une diode élémentaire

La mise en équations de ce modèle électrique fournit les relations suivantes :

$$V = R_s I + V_d = -Edl \tag{4.2}$$

$$I = I_d + C_d \frac{\partial V_d}{\partial t} \tag{4.3}$$

avec :

$$I_d = I_s (e^{\frac{qV_d}{nKT}} - 1)$$
(4.4)

et  $V_d$ , I, respectivement une source de tension externe et le courant d'entrée sur le composant.

Dans la suite, nous considérons que  $R_s = 0$  dans le modèle et on obtient comme système d'équations réprésentatif de la diode :

$$V = V_d = -Edl$$

$$I = I_d + C_d \frac{\partial V_d}{\partial t}$$

$$I_d = I_s (e^{\frac{qV_d}{nKT}} - 1)$$
(4.5)

Pour introduire ce modéle dans l'approche FDTD, nous couplons ces dernières équations avec le système de Maxwell par :

- le calcul du terme  $V_d$  par le champ électrique en utilisant la relation  $E = -\nabla V_d$ , où E est le champ relevé sur la diode;
- l'ajout d'un terme de densité de courant J = I/S sur les équations de Maxwell provenant de la diode :

$$\varepsilon \frac{\partial E}{\partial t} + \frac{I}{S} = \nabla \times H \tag{4.6}$$

où S définit la section de la cellule traversée par le fil supportant la diode.

En utilisant une discrétisation leap-frog en temps sur le système couplé, nous obtenons pour les équations couplées, le schéma suivant à résoudre au niveau de la cellule où est localisée la diode :

$$\varepsilon \frac{E^{n+1}-E^n}{dt} + \frac{I^{n+1/2}}{S} = (\nabla \times H)^{n+1/2}$$

$$I^{n+1/2} = I_s (e^{-\frac{q}{nKT}} \frac{E^{n+1}+E^n}{2} dl - 1) + C_d \frac{E^{n+1}-E^n}{dt} dl$$
(4.7)

La résolution d'un tel système non linéaire s'effectue alors par une méthode de Newton. De nombreux auteurs [45, 46, 47] ont travaillé sur cette approche qui décrit précisemment le fonctionnement de la diode. Toutefois, dans notre approche de modélisation, nous cherchons à simuler le fonctionnement d'un circuit et non uniquement celui d'un composant particulier. C'est pourquoi, nous n'avons pas directement travaillé sur ce modèle non linéaire, mais plutôt sur un modèle simplifié de résistance variable plus adapté aux fils et représentatif du fonctionnement de la diode. Le modèle utilisé est défini comme suit :

$$- \operatorname{si} V_d > 0 \operatorname{alors} R = 0$$

- sinon  $R = \infty$ 

où  $V_d$  est la tension relevée aux bornes a et b de la diode et donnée par  $-\int_a^b E \, dl$ . Dans le modèle précédent, numériquement,  $\infty$  ne pas être considéré et on prendra comme valeur 1.e7.

Afin de vérifier ce modèle, nous avons tout d'abord simulé, le fonctionnement d'une carte définie par deux pistes connectées entre-elles avec une diode et fermées d'un coté par un générateur de tension et de l'autre par une résistance de  $50\Omega$ , comme décrit sur la figure (4.2).



figure 4.2: Configuration Diode seule.

Dans la géométrie étudiée, les pistes sont placée sur un substrat diélectrique et un plan métallique de dimension 100 mm x 100 mm. Les connexions terminales des pistes sont établies entre celles-ci et le plan métallique. Dans notre simulation le diélectrique de 2 mm de hauteur, est constitué de vide. Le générateur de tension est défini par une source sinusoïdale de fréquence 1 GHz, d'amplitude 1 V et de résistance interne 50  $\Omega$ . Le rayon du fil pour simuler une piste de largeur 2,5 mm et d'épaisseur 35  $\mu m$  est pris à 0,55 mm. La figure (4.3) montre le courant mesuré sur la résistance de 50  $\Omega$ . On retrouve comme résultat un courant aux alentours de 10 mA redressé par la diode; ce qui valide notre modèle.



figure 4.3: Fonctionnement de la diode en redressement.

Dans le contexte des cartes électroniques, les signaux sur lesquels on travaille, sont des signaux numériques représentés par une suite de bits 1 ou 0 qui correspondent à une valeur +5V et 0 V. Pour répondre à ce besoin, nous avons adapté nos sources de tensions en introduisant une nouvelle fonction donnée par :

- une tension haute  $V0_{bit}$  représentant le 1 (0 étant représenté par 0V);
- un temps  $t_{bit}$  représentant la durée du bit ;
- un temps de montée  $t_{bitm}$  et de descente  $t_{bitd}$  pour passer respectivement de l'état 0 à 1 et inversement ;
- un nombre de bit *nbbit* qui va définir la séquence périodique que l'on souhaite émettre en entrée et enfin un tableau de *nnbit* de 1 et de 0 représentant la trame numérique.

La figure (4.4) donne un exemple de trame en précisant les paramétres précédents.



figure 4.4: Exemple d'un signal source.

## 4.2.2 Modélisation numérique d'une carte définissant un ET logique

Afin de vérifier le modèle de diode, nous avons aussi simulé le fonctionnement d'un ET logique elaboré à partir de deux diodes cablées sur une carte comme décrit dans le schéma (4.5) et définit par la géométrie (4.6).



figure 4.5: Schéma du circuit ET.



figure 4.6: Géométrie du circuit ET.

Dans cet exemple, nous avons introduit un signal numérique composé d'une suite de 0 et de 1 sur un des ports d'entrée Vin1 et positionné un signal à l'état logique 1 sur l'autre port d'entrée Vin2. En sortie sur le port Vout nous devons alors obtenir un signal équivalent au signal d'entrée du port Vin1. Dans la simulation, nous avons considéré que le niveau logique 1 est représenté par une tension de 5 volts et le niveau logique 0 par une tension nulle. Le choix des éléments pour modèliser les pistes est effectué par des fils de rayon équivalent pris à r = 0.55 mm et une distance au plan de masse d = 2 mm. Le substrat entre le plan de masse et les pistes, est considéré comme étant du vide. Dans le maillage FDTD de la géométrie, les tailles de mailles sont prises égales à 2 mm dans les trois directions de l'espace et des PML sont positionnées sur les bords du domaine de calcul pour simuler un domaine infini. La figure (4.7) repésente le signal obtenu en sortie. On note sur ce résultat que le signal sur Vin1 est bien restitué avec cependant de fortes variations au niveau des transitions. Ce phénomène physique est certainement amplifié dans la simulation à cause de notre modèle de diode. En effet, il y a un changement brutal de résistance qui se traduit par un phénomène de Gibbs lorsque l'approximation numérique de la solution est polynômiale, comme c'est le cas dans l'approche FDTD. Malgrè cela, et au regard de ces résultats, on peut statuer que notre outil de simulation permet de fournir une bonne approximation du fonctionnement de la carte ET logique étudiée.



figure 4.7: Signal calculé sur le port Vout du circuit ET.

On va maintenant s'intéresser à la modification de ce fonctionnement en présence d'un champ électromagnétique externe. Dans notre modèle numérique, le champ externe est introduit sous forme d'une onde plane. Ce modèle n'est pas tout à fait conforme au champ présent dans une chambre réverbérante, mais fournit un premier résultat non majorant. Donc, si l'on arrive à montrer avec cette configuration, qu'un dysfonctionnement de la carte ET fait apparaître des harmoniques de rang 2 par rapport à la fréquence du champ incident, ce phénomème sera aussi présent dans un dispositif de type chambre réverbérante.

Pour cela, nous positionnons dans notre simulation, un point  $P_1(25 \text{ mm}, 25 \text{ mm}, 8 \text{ mm})$  de mesure de champ au dessus de la carte électronique afin de relever les niveaux d'harmoniques générées. Dans une première configuration où il n'y a pas de champ externe, les figures (4.7) et (4.8) montrent respectivement le signal obtenu sur *Vout* et les harmoniques générées. Nous notons sur ces résultats que :

- le signal *Vout* ne présente pas d'anomalies (on peut identifier des niveaux haut et bas stables dans une plage de bruit n'éxcédant pas V0bit/2);
- il n'y a pas l'apparition d'harmoniques.



figure 4.8: Harmoniques présentes dans la simulation dans le cas où il n'y a pas d'agression externe.

Nous appliquons ensuite à notre dispositif, une agression externe de type harmonique avec un signal de forme sinusoïdale de fréquence f = 1,1 GHz et d'amplitude électrique E = 10 V/m. Les figures (4.9) et (4.10) donnent le signal obtenu en *Vout* et les niveaux d'harmoniques générées. On note de nouveau dans cette configuration que :

<sup>-</sup> on peut identifier le signal en *Vout* malgré une légère déformation ;

<sup>–</sup> il n'y a pas l'apparition d'harmoniques de rang supérieur au fondamental.



figure 4.9: Signal obtenu sur Vout.



figure 4.10: harmoniques présentes dans la simulation.

En refaisant la même simulation mais un champ de niveau plus élevé, soit E = 1

kV/m, nous obtenons les résultats fournis par les figures (4.11) et (4.12). Nous observons dans cette configuration un changement notable :

- le signal *Vout* est fortement altéré et il n'est pas possible de distinguer des états logiques stables. En effet, le bruit induit sur les niveaux est supérieur à V0bit/2, ce qui entraine des erreurs logique sur la fonction ET;
- il y a maintenant sur la figure (4.12) apparition d'harmoniques de rang supérieur au fondamental de valeur de fréquence 1,1 GHz, soit à 2,2 GHz et à 3,3 GHz avec une amplitude de quelques V/m.



figure 4.11: Signal obtenu sur Vout.



figure 4.12: harmoniques présentes dans la simulation.

De l'ensemble de ces simulations, nous notons que dans le cas d'une agression externe avec un champ ayant une amplitude suffisamment élevée, on peut provoquer des erreurs sur le fonctionnement de notre carte ET logique. Dans ces conditions, une analyse d'un champ relevé au-dessus de la carte, dans le domaine fréquentiel, fait apparaître des harmoniques autres que le fondamental. Cette particularité que l'on retrouve expérimentalement, est donc appuyée par notre modèle physique numérique. Ceci nous permet de conforter l'idée que la mesure de la susceptibilité d'une carte peut s'effectuer également par la mesure d'harmoniques de rangs supérieurs à celles de la source excitatrice.

# 4.3 Limitation du modèle de fil mince pour représenter les pistes et introduction d'un modèle de plaques minces

Dans la simulation précédente, le choix des structures filaires pour simuler les pistes était justifié par rapport à la taille de celles-ci et leur position dans la carte. En effet, pour mener des mesures expérimentales sur le fonctionnement du ET logique, nous avons développé une carte où les pistes sont très espacées les unes des autres. Dans une carte industrielle, la géométrie des pistes est beaucoup plus complexe. Notamment, celles-ci sont très proches les unes des autres et leur largeur est pratiquement identique à la distance inter-pistes. Le modèle de fil mince qui permettait de limiter le nombre de mailles en ne considérant pas directement le maillage des pistes ne s'impose donc plus, et il est plus commode et plus précis de simuler la piste par une plaque mince maillée, parfaitement métallique reposant sur le substrat.

La prise en compte de faces métalliques pour traiter les pistes, permet d'obtenir aussi des maillages plus faciles à générer. Néanmoins lorsque l'architecture de la carte est complexe, la génération du maillage l'est aussi. C'est pourquoi, afin de faciliter l'obtention de modèles numériques, nous avons développé un outil permettant de générer un maillage différences finies de cartes électroniques à partir d'un fichier CAO produit par les fabricants de PCB. A titre d'exemple, la figure (4.13) montre le maillage FDTD obtenu pour la carte électronique que l'on a choisi d'étudier dans le projet SEISME.



figure 4.13: Carte utilisée dans SEISME et maillage de celle-ci.

L'utilisation de faces pour simuler les pistes va aussi nous obliger à revoir les modèles mis en oeuvre sur les structures filaires et à les adapter au modèle des faces. Ce point particulier va faire l'objet du sous paragraphe suivant.

### 4.3.1 Introduction de générateur et de composants dans une modélisation des pistes par plaques minces parfaitement métalliques.

Dans ce sous-paragraphe, nous nous intéressons aux modèles numériques sur les pistes représentées par des faces, mis en oeuvre pour simuler :

- un générateur de tension;
- une résistance;
- une capacité;
- une diode.

#### Introduction d'un générateur de tension

L'introduction d'un générateur de tension sur une face donnée est défini suivant une direction x, y ou z. En terme de générateur, on se donne la possibilité d'avoir un générateur possédant une résistance interne.

Soit une face S dans un plan engendré par 2 directions u et v, ayant une normale w. On suppose que cette face posséde n mailles dans la direction u et m dans la direction v. On veut imposer une tension  $V_{tens}$  sur cette face dans la direction u, comme décrit dans la figure (4.14).



figure 4.14: Ajout d'un générateur de tension sur une face.

Pour cela on calcule sur chaque maille dans la direction u une composante de champ électrique  $E_u = -V_{tens}/Long$ , où Long défini la longueur de la face dans la direction u. On ajoute ou on impose ensuite, suivant le choix du générateur, cette composante au champ électrique sur chaque arête parallèle à la direction u dans la face. Lorsque le génerateur posséde une résistance interne, on modifie aussi sur cette face la valeur  $\sigma$  de conductivité, comme décrit dans le modèle de l'élément résistif.

#### Introduction d'un élément résistif

L'introduction d'un élément résistif sur une face consiste tout d'abord à répartir celuici sur les arêtes de la face, puis à modifier pour chaque arête la conductivité locale. La répartition de la résistance sur les arêtes de la face dans une direction donnée, s'effectue en utilisant les relations de calcul de résistances en série et en paralléle. Soit la configuration représentée par la figure (4.15) où on a n mailles dans la direction u et m mailles dans la direction v, on obtient sur chaque arête tel que décrit sur la figure, une résistance locale  $R = (m + 1) \times Res/n$  où Res définit la résistance imposée sur la face.



figure 4.15: Ajout d'une résistance sur une face.

Supposons ensuite une arête définie par deux points dont les indices dans le maillage sont (i0, j0, k0) et (i0, j0, k1). L'ajout d'une résistance R sur cette arête correspond à l'ajout d'un terme  $J = -\sigma E$ , où J est la densité de courant définie par J = I/S, avec S représentant la surface de la maille duale orthogonale à l'arête (voir figure (4.16)). En utilisant le fait que E = -RI/dl, où dl est la longueur de l'arête, on obtient  $\sigma = dl/(RS)$ . On peut alors calculer pour chaque arête une conductivité  $\sigma$  locale et résoudre le système de Maxwell :



figure 4.16: Ajout d'une résistance sur une arête.

$$\begin{cases} \varepsilon \frac{\partial E}{\partial t} + \sigma E = \nabla \times H \\ \mu \frac{\partial H}{\partial t} = -\nabla \times E \end{cases}$$
(4.8)

pour tenir compte du modèle de résistance.

#### Introduction d'un élément capacitif

Pour introduire un élément capacitif sur une face, on procéde en deux étapes, comme pour la résistance. La première consiste à ramener à l'aide des régles d'addition de capacités en série et en paralléle, l'élément capacitif sur  $(m + 1) \times n$  arêtes de la face comme cela est décrit sur la figure (4.17). En supposant que n et m soient respectivement le nombre de mailles dans les directions u et v et que la capacité est positionnée suivant la direction u, on obtient sur chaque maille une capacité donnée par :  $C = n C_T/(m + 1)$ , où  $C_T$  représente la valeur de la capacité totale donnée sur la face.



figure 4.17: Ajout d'une capacité sur une face.

Dans une deuxième étape, on modifie localement au niveau de chaque cellule les équations de Maxwell pour tenir compte d'une capacité localisée sur une arête de la cellule. Soit, comme pour la résistance, une arête définie par 2 points dont les indices dans le maillage sont (i0, j0, k0) et (i0, j0, k1), on fait alors apparaître sur l'arête une densité de courant J = -I/S liée à l'ajout du composant. Dans cette dernière expression, S est définie comme pour la résistance et I est le courant sur l'arête lié à l'ajout de la capacité. Ce courant vérifie  $\frac{\partial Q}{\partial t} = I$ , avec Q la charge sur la capacité telle que Q = CV où V = -E dl et dl la longueur de l'arête. On obtient ainsi :

$$C \, dl \frac{\partial E}{\partial t} = J \, S \tag{4.9}$$

Sur la maille où se trouve l'arête, les équations de Maxwell sont données par :

$$\begin{cases} \varepsilon \frac{\partial E}{\partial t} + J = \nabla \times H\\ \mu \frac{\partial H}{\partial t} = -\nabla \times E \end{cases}$$
(4.10)

En remplaçant le terme J par l'équation (4.9), on obtient le système à résoudre :

$$\begin{cases} (\varepsilon + dl C/S) \frac{\partial E}{\partial t} = \nabla \times H \\ \mu \frac{\partial H}{\partial t} = -\nabla \times E \end{cases}$$
(4.11)

L'ajout d'une capacité localisée sur une arête sera donc prise en compte par la modification de la permittivité localement à cet endroit.

#### Introduction d'une Diode

Pour introduire une diode sur une face nous allons supposer que les cellules qui porteront l'élément auront une seule maille dans le sens de traversée de la diode. Dans l'autre direction de la face, on admettra qu'il puisse y avoir plusieurs cellules. L'insertion de la diode sera alors effectuée par l'ajout d'une conductivité nulle (espace vide) qui bloque le passage du courant ou bien d'une conductivité infinie qui simule un conducteur parfait et autorise le passage du courant. Comme pour la résistance, la prise en compte de la diode se fait donc par l'ajout d'un terme  $\sigma E$  local dans les équations de Maxwell, où  $\sigma$  est établi suivant la tension relevée aux borne de la cellule. Pour évaluer cette tension, on utilisera une moyenne  $V_{moy}$  sur l'ensemble des cellules constituant la piste comme indiqué sur la figure (4.18). Si ( $V_{moy} \ll 0$ ) alors  $\sigma = 0$ , sinon  $\sigma = 1.e7$ .



tension Vmoy obtenue par la moyenne sur les 3 aretes de la face

figure 4.18: Ajout d'une diode sur une face.

## 4.3.2 Application de ces nouveaux modèles à la simulation de la carte ET

Afin de vérifier la pertinence des modèles développés pour une piste discrétisée par un ensemble de faces parfaitement métalliques, nous avons reproduit l'exemple précédent de la carte ET logique, maillée uniquement sous forme de faces, et comparé les résultats obtenus avec ce maillage à ceux obtenus avec le maillage filaire.

#### Calcul d'un courant et d'une tension

Afin de pouvoir effectuer les sorties qui nous intéressent, il faut aussi reconsidérer le calcul d'un courant et d'une tension. En ce qui concerne la tension, nous allons nous limiter à des calculs de tension suivant une direction x, y ou z qui sont largement suffisants pour nos applications. Pour cela dans la direction u donnée on définit 2 indices  $l_1$  et  $l_2$ tels que  $l_2 > l_1$ . La tension est alors donnée par  $v(t) = -\sum_{l=l_1}^{l_2} E_l^u(t) d_u(l)$ , où  $E_l^u(t)$  est la composante de champ suivant la direction u à l'indice l et  $d_u(l)$  est la longueur dans la direction u de la maille d'indice l.

Pour le calcul du courant à une position (i, j, k) dans le maillage et suivant le direction i, par exemple, on utilise une circulation des champs magnétiques. Dans notre cas, cela conduit à un courant :  $I(t) = (H_{(i,j,k)}^y(t) - H_{(i,j,k)}^y(t)) * dz_k - (H_{i,j+1,k)}^z - H_{(i,j,k)}^z) * dy_j$ ,

avec  $H_{(i,j,k)}^u$ , la composante de champ magnétique dans la direction u, prise sur la cellule (i, j, k) du maillage et  $(dz_k, dy_j)$  les dimensions dans les directions z et y des mailles k et j. Dans le cas d'un courant sur une face, il faut prendre une circulation de champs H qui entoure cette face sans la toucher.

#### Résultats sur la carte ET

En reprenant la géométrie de la carte ET logique donnée par la figure (4.6), nous avons généré un maillage, différent de celui effectué avec les fils, où les pistes sont approchées par des plans métalliques minces de 2.5mm de largeur et placés sur le substrat à une hauteur h = 0.5mm du plan de sol. Le choix de ces dimensions est lié à une largeur de piste réelle, en accord avec les configurations expérimentales, et à l'assurance d'avoir une propagation du signal sur les pistes. En effet, pour assurer la propagation, il faut que l'impédance caractéristique de la ligne soit en accord avec l'impédance interne du générateur et avec la charge en bout de ligne. Dans notre configuration, nous avons pris une charge à  $50\Omega$  et intégré aux générateurs présents dans le dispositif une résistance interne de  $50\Omega$ . Le substrat est quant à lui, considéré égal au vide. Dans ces conditions, comme l'indique la figure (4.19), pour une largeur de piste de W = 2.5mm, nous devons avoir un rapport W/h égal à 5, où h est la hauteur de la piste par rapport au plan de masse.



figure 4.19: Impédance caractéristique en fonction de W/h et de la nature du substrat pour avoir une propagation optimale.

La figure (4.20) donne le signal sur le port de sortie pour un signal d'entrée de trame périodique égale à 1,1,1,0,1,0 et sans la présence d'un champ externe. Dans ces conditions,

le résultat attendu est bien reproduit, ce qui valide les modèles d'éléments de circuit que nous avons introduit sur une approche plaques minces parfaitement métallique pour les pistes.



figure 4.20: Signal de sortie de la porte ET logique.

## 4.4 Introduction d'un modèle de composant CMOS

Avant d'effectuer des simulations sur des cartes industrielles plus complexes, nous devons proposer un modèle général pour prendre en compte des composants type CMOS, dont la complexité électronique est trop difficile pour être modélisée comme dans le cas de la diode par un ou plusieurs composants discrets (voir figure (4.21).



figure 4.21: Schéma d'un composant de type CMOS et caractérisation des niveaux logiques.

Pour cela, on propose d'utiliser un modèle simplifié par rapport à la figure (4.21), basé sur une table d'états logiques qui fournit le ou les signaux de sortie du composant en fonction du ou des signaux d'entrée sur celui-ci. Plus précisément, en termes de signaux il s'agit de tensions mesurées sur les impédances dépendant du composant étudié.

Dans ce paragraphe, nous allons décrire ce modèle dans l'approche FDTD, puis nous validerons celui-ci dans le contexte d'un inverseur.

#### 4.4.1 Modéle numérique de composant CMOS

Pour modéliser un composant CMOS, à l'endroit où celui-ci est présent, la piste est coupée en 2. On place ensuite à chaque extrémité de cette coupure une face fictive connectée au plan de masse, sur lesquelles on affecte une impédance. Dans notre modèle, on s'est limité pour le moment à un élément capacitif sur la face en entrée du composant CMOS et à un élément résistif sur la face en sortie de celui-ci (voir figure (4.21). On fournit ensuite une tension Vcc et une table logique Out qui donne pour un signal d'entrée  $In \in \{0,1\}$ , le signal de sortie  $Out(In) \in \{0,1\}$  associé. Le fonctionnement de notre modèle consiste alors à mesurer sur la face connectée au plan de masse en entrée du composant, la tension Vin, puis à affecter sur la face en sortie du composant, une tension Vout définie comme suit :

- si Vin < Vcc/2 alors  $Vout = Vcc \times Out(1)$ - si  $Vin \ge Vcc/2$  alors  $Vout = Vcc \times Out(0)$ 



figure 4.22: Géométrie de l'inverseur.

#### 4.4.2 Simulation d'un inverseur

Pour valider le moèle du composant de type CMOS, nous allons nous intéresser à un inverseur de la famille 74HC04. La configuration de la carte étudiée est représentée sur la figure (4.24). On injecte sur le port un signal logique dont la trame périodique est décrite par 0,1,1,0 avec le signal 1 représenté par une tension de 5 V. Au niveau du maillage réalisé, comme pour la configuration de la diode, nous avons des pistes définies par une plaque mince parfaitement métallique de 2,5 mm de largeur et positionnée à 0,5 mm du plan de masse. Dans le modèle d'inverseur, nous avons pris une capacité d'entrée de 10 pF, une résistance de sortie de 10  $\Omega$  et une tension de sortie de Vcc = 5 V. Cette sortie est définie par une table logique telle que si la tension d'entrée est inférieure à Vcc/2 alors on a un signal de sortie égal à 1 sinon un signal égal à 0.



figure 4.23: Géométrie de l'inverseur.

La figure (4.24) représente la sortie de la porte. On note que le résultat est en accord avec la réponse attendue et donc que le modèle proposé décrit bien le fonctionnement du composant CMOS. On espère donc pouvoir utiliser ce type de modèle pour traiter ultérieurement d'autres composants dans une carte industrielle.



figure 4.24: Signal de sortie de l'inverseur.

#### 4.4.3 Conclusion

Dans ce sous-paragraphe, nous avons proposé un modèle général et simplifié d'un composant de type CMOS. On a validé ce modèle dans le contexte d'un inverseur à partir duquel nous allons pouvoir traiter localement une carte électronique plus complexe, comme celle étudiée dans le projet SEISME. La difficulté du modèle numérique CMOS proposé réside dans l'obtention des impédances d'entrée et de sortie du composant. Ce point délicat fait l'objet du chapitre suivant où les caractéristiques du composant sont étudiées et mesurées par un procédé expérimental couplé avec l'utilisation d'un logiciel spécifique aux composants.

## 4.5 Conclusion

Dans ce paragraphe, nous avons présenté une modélisation d'un circuit ET logique et nous avons analysé le fonctionnement de celui-ci par simulation, en présence ou non d'une agression par un champ externe monochromatique. Dans ces simulations, les pistes ont été considérées comme des fils minces sur lesquels nous avons introduit des éléments de circuit passif et actifs (diode). Les résultats de nos simulations montrent que la modélisation numérique permet de constater un lien entre la susceptibilité et l'apparition d'harmoniques 2, comme observé dans l'expérience. Cette premiere approche n'étant pas suffisamment assez précise pour prendre en compte la configuration de carte que l'on souhaite étudier par la suite, on a proposé de décrire les pistes en utilisant des plaques minces parfaitement métalliques pour décrire celles-ci. Nous avons alors introduit les composants linéaires et non linéaires déjà étudiés dans le modèle filaire et vérifié leur validité. Enfin, pour étendre les possibilités de notre similation, nous nous sommes intéressés à un modèle général de composant de type CMOS pour lequel il est crucial de définir des impédances d'entrée et de sortie. Dans le chapitre suivant, nous présentons une méthode pour évaluer ces paramètres.

## Chapitre 5

## Modélisation de composants fonctionnels

## Introduction

Pour pouvoir prendre en compte dans notre modélisation CEM le fonctionnement d'une carte avec des composants plus complexes, nous devons améliorer notre modèle de base de composant actif que nous venons de décrire dans le chapitre précédent. Pour cela, nous allons utiliser la carte électronique du projet SEISME déjà présentée dans le chapitre 2 qui est constituée de circuits intégrés plus complexes. Nous allons nous intéresser uniquement à la face de la carte qui contient le micro-contrôleur et la mémoire. Dans ce chapitre, nous présentons différentes méthodes pour extraire de ces composants les paramètres électriques pertinents que sont les impédances d'entrée et de sortie, afin de compléter notre modèle de composant actif dans l'approche FDTD.

Dans un premier temps, nous présentons en détail les composants à étudier, ensuite, nous décrivons les méthodes de mesures statiques et dynamiques qui sont généralement appliquées sur les composants pour obtenir respectivement les caractéristiques électriques des diodes de protection du composant et les valeurs d'impédances d'entrée et de sortie du composant en fonction de la fréquence Z(f). Dans notre modèle de composant, pour des raisons de complexité, nous négligeons les aspects de protection et nous nous intéresserons essentiellement à la deuxième mesure. Toutefois dans une étude générale d'un composant en CEM, la structure des protections en entrée/sortie est importante, c'est pourquoi, nous présentons dans ce chapitre comment obtenir les caractéristiques de ces protections.

Dans un deuxième temps, à partir des résultats obtenus avec les différentes méthodes de mesures, et à l'aide de l'outil logiciel IC-EMC du domaine de la CEM des composants (www.ic-emc.org) [3], nous établissons les impédances d'entrée et de sortie du microcontrôleur et des mémoires SRAM pour notre modèle FDTD.

## 5.1 Présentation des composants étudiés

La carte développée par l'unité CEM de l'ONERA centre de Toulouse, dans le contexte du projet SEISME, possède sur l'une des deux faces deux composants principaux qui sont un micro-contrôleur 16 bits et une mémoire SRAM de 8 Mbits. Les caractéristiques de ces composants sont les suivantes :

- Le microcontrôleur 16 bits utilisé provient du fabricant MICROCHIP sous la référence dsPIC33FJ128GP706 en boîtier de type TQFP (Thin Quad Flat Package) de 64 pins [48].
- Pour la mémoire SRAM organisée en 1M x 8 bits, nous utilisons deux composants qui sont compatibles pin à pin, l'un provient du fabricant ALLIANCE MEMORY sous la référence AS6C8008-55ZIN [49], l'autre du fabricant BRILLIANCE SEMI-CONDUCTOR sous la référence BS62LV8001EIP55 [50]. Les deux sont encapsulés en boîtier de type TSOP-II (Thin Small Outline Package - Type 2) de 44 pins.

Rappelons que dans le chapitre 2, nous avions obtenu expérimentalement des niveaux de susceptibilité différents sur les deux cartes, l'une étant équipée d'une mémoire SRAM ALLIANCE et l'autre d'une SRAM BRILLIANCE. Les figures (5.1, 5.2, 5.3) suivantes présentent le boîtier du composant avec son brochage (pinout) associé.



figure 5.1: Brochage du microcontrôleur dsPIC33FJ128GP706 en boîtier de type TQFP



figure 5.2: Brochage de la mémoire SRAM AS6C8008-55ZIN en boîtier de type TSOP-II



figure 5.3: Brochage de la mémoire BS62LV8001EIP55 en boîtier de type TSOP-II

## 5.2 Méthodes de mesures utilisées pour extraire les paramètres électriques pertinents d'un composant

Pour pouvoir modéliser le fonctionnement de ces composants en vu d'une démarche CEM, nous avons besoin de paramètres électriques qui d'une part, ne sont pas fournis dans les data sheet des fabricants, et d'autre part, sont renseignés de manière incomplète dans les modèles IBIS de composants fournis également par les fabricants [51]. Pour résoudre ce problème, nous avons recours à des méthodes de mesures complémentaires qui sont de type statique et dynamique. La méthode de mesure statique consiste à obtenir des
valeurs en tension et en courant au niveau d'une pin du boîtier du composant. L'objectif est de caractériser le type de protection que l'on peut rencontrer sur les différents types de pin :

- Une pin de type entrée (Input);
- Une pin de type sortie (Output);
- Une pin de type entrée/sortie (I/O).

Le principe consiste à mesurer un courant en fonction d'une tension I(V), ou l'inverse V(I). Dans nos mesures nous avons utilisé la forme en I(V). La méthode de mesure dynamique s'applique également sur ces types de pins, elle permet d'obtenir des valeurs d'impédance en fonction de la fréquence Z(f). Les valeurs de fréquences utilisées lors de ces mesures sont généralement plus élevées que la fréquence de fonctionnement du composant, cette technique à pour but de connaitre le comportement de celui-ci lorsqu'une contrainte EM de fréquence élevée lui est appliquée.

#### 5.3 Mesure statique

Dans ce paragraphe, nous allons détailler précisemment les deux types de mesures statiques effectuées pour caractériser les protection d'un composant. Pour cela, nous précisons les setup expérimentaux et les résultats obtenus sur deux composants SRAM.

#### **5.3.1** Mesures en I(V)

#### Setup

Pour réaliser les premières mesures, nous avons utilisé le setup expérimental présenté sur la figure (5.4), il s'agit d'un appareil de la marque Keithley 236 (Source-Measure Unit, 110 V/100 mA). Celui-ci permet de réaliser des mesures de courant en fonction de valeurs de tensions générées I(V). Les composants mémoire SRAM à mesurer se présentent en boitiers TSOPII 44. Afin de pouvoir s'adapter à une connectique, les mémoires sont reportés sur des PCB d'adaptation, La connexion entre l'appareil de mesures et le PCB d'adaptation est assurée par des liaisons de type triaxiale et coaxiale.



figure 5.4: Setup expérimental de mesures I(V)

#### Résultats de mesures

Ces mesures ont été effectuées sur deux composants identiques et compatibles pin à pin de deux fabricants différents :

- Pièce 1 : AS6C8008-55ZIN (Dat Code : 0942) de chez Alliance Memory Inc;
- Pièce 2 : BS62LV8001EIP55 (Dat Code : S3890) de chez Brilliance Semiconductor Inc.



figure 5.5: SRAM Alliance, mesures I(V) entre les pins A0, DQ0 et VCC



figure 5.6: SRAM Alliance, mesures I(V) entre les pins A0, DQ0 et VSS

Les mesures des figures (5.5 et 5.6) nous laisse entrevoir des allures caractéristiques du comportement d'une diode polarisée en direct ou en inverse avec une tension de seuil aux alentours de 0,7 V et une résistance  $R_{on}$  en direct inférieure à une dizaine d'ohms, soit  $R_{on} = 6,5 \Omega$  dans le cas de la figure (5.5) et  $R_{on} = 4,8 \Omega$  pour la figure (5.6).

Les mesures de courant obtenues n'excèdent pas 100 mA, ce niveau de courant appliqué sur les broches des SRAM impose des contraintes thermiques relativement importantes aux niveaux des interconnections (bonding) entre le boitier et la puce. Les mesures doivent être effectuées en mode impulsionnel comme le décrit le chronogramme de la figure (5.7). Ce mode de mesure permet d'éviter de détruire le composant par avalanche thermique. Par contre, il peut présenter des difficultés de mesures selon les appareils lorsque la durée de l'impulsion devient trop brève.



figure 5.7: Mesure I(V) en mode impulsionnel

En appliquant une extrapolation linéaire sur les résultats des figures (5.5 et 5.6), il est aisé de déduire de cette approximation, des valeurs de courant en fonction de niveaux de tensions appliqués. Une tension appliquée sur ces pins de VCC + 2 V ou de VSS - 2 V engendre un courant entre 150 et 200 mA. Ces valeurs peuvent entrainer une destruction des diodes de protections sur ces pins par effet thermique. Ces résultats de mesures nous permettent d'établir le schéma équivalent représenté sur la figure 5. Ce schéma concerne la mémoire SRAM du fabriquant Alliance, il est vu depuis une pin de type *Input* ou de type I/O.



figure 5.8: Schéma équivalent en statique vu d'une pin de type Input ou I/O de la SRAM Alliance



figure 5.9: SRAM Brilliance, mesures I(V) entre les pins DQ0, A0 et VCC



figure 5.10: SRAM Brilliance, mesures I(V) entre les pins DQ0, A0 et VSS

Les résultats de mesures effectués sur la SRAM du fabricant Brilliance ne nous permettent pas d'établir un schéma équivalent complet. Nous pouvons seulement déduire des mesures qu'il n'y a qu'une seule diode de protection entre la pin et VSS. Entre VCCet la pin, et de par les mesures obtenues, nous pourrions envisager la présence d'une structure drain et source d'un transistor MOS en Roff. Un schéma équivalent est proposé sur la figure 8, il est vu depuis une pin de type Input ou de type I/O.



figure 5.11: Schéma équivalent en statique vu d'une pin de type Input ou I/O de la SRAM Brilliance

#### 5.3.2 Mesures impulsionnelles fort courant

#### Setup

Afin d'aller plus loin dans la caractéristique I(V) de ces diodes de protection, nous avons eu la possibilité d'utiliser un deuxième moyen de mesure impulsionnel. Ce moyen nous a permis d'atteindre des valeurs de courant jusqu'à un Ampère. La figure (5.12) suivante présente ce dispositif de mesure, il s'agit d'un appareil qui renferme un système permettant de caractériser des semi-conducteurs de type discret, il provient du fabricant Keithley sous la référence 4200-SCS (Semiconductor Characterisation System). Il possède un ensemble de sources de tensions et de courant (Source Measurement Unit) permettant des gammes allant de 200 mV à 200 V en tensions, et de 10 mA à 1 A en courants. Les liaisons entre l'appareil et le DUT sont également assurées par des câbles de type triaxial et coaxial.



figure 5.12: Setup expérimental de mesures I(V) en mode impulsionnel

Ce moyen de mesure expérimental nous a permis de générer les chronogrammes de la figure (5.13).



figure 5.13: Mesure I(V) fort courrant en mode impulsionnel

Cet appareil nous permet d'obtenir des mesures de courants sur des temps relativement cours. Afin de valider l'ensemble de notre setup expérimental, nous avons effectué des mesures dans trois configurations d'impulsion, soit : Ton = 500 ms et Toff = 5 s, ensuite avec Ton = 50 ms et Toff = 1 s, et la dernière avec Ton = 5 ms et Toff = 1 s. La figure (5.14) présente ces résultats de mesures.



figure 5.14: SRAM Brilliance, mesures I(V) en impulsionnel entre la pin DQ0 et VSS

Ces mesures ont été obtenues sur le DUT pièce n°2, il s'agit de la mémoire SRAM de chez Brilliance. Avec un courant limité à 100mA (clamp), nous avons confronté trois mesures :

1. la courbe tracée en bleu sur la figure (5.14) est une mesure obtenue avec le setup

expérimental précédent, avec un rapport cyclique Ton/Toff = 500 ms/5 s = 10%;

- 2. la courbe tracée en rouge sur la figure (5.14) est une mesure obtenue avec le dernier setup expérimental, avec un rapport cyclique Ton/Toff = 50 ms/1 s = 5%;
- 3. la courbe tracée en vert sur la figure (5.14) est également une mesure obtenue avec le dernier setup expérimental, avec un rapport cyclique Ton/Toff = 5 ms/1s = 0, 5%.

Les tracés 2 et 3 permettent de valider la cohérence de ce dernier setup expérimental de mesures avec un facteur dix entre les deux valeurs de rapport cyclique. Le tracé 1 présente un écart par rapport aux tracés 2 et 3, il peut s'expliquer par l'utilisation d'un rapport cyclique de 10% entrainant une dérive sur la mesure par effet thermique. Le dernier tracé en mauve sur la figure (5.14), également réalisé avec un rapport cyclique de 0,5%, montre que l'estimation de la tension pour un courant limité à 200 mA a été sur-évaluée. Dans cette dernière configuration nous avons une tension de seuil aux alentours de 0,8 V avec une valeur de  $R_{on}$  qui se situe autour de 2,3  $\Omega$ .

#### Résultats de mesures en fort courant

Les mesures suivantes concernent : la pièce n°1, mémoire du fabricant Alliance, sur les deux diodes de protection, soit VCC et VSS. La pièce n°2, du fabricant Brilliance, sur la diode de protection VSS. A première vue, l'allure des courbes ne présente pas uniquement un effet de caractéristique de diode polarisée en direct. Un effet thermorésistif apparait également avec une valeur de résistance qui augmente en fonction des points de polarisations :  $R_{on}$  passe de 4,5 à 5,1  $\Omega$  sur la figure (5.15).



figure 5.15: SRAM Alliance, mesures I(V) en impulsionnel entre les pins A0, DQ0 et VCC



 $R_{on}$  passe de 3,1 à 3,4  $\Omega$  sur la figure (5.16).

figure 5.16: SRAM Alliance, mesures  ${\cal I}(V)$  en impulsionnel entre les pins A0, DQ0 et VSS

 $R_{on}$  passe de 1,7 à 2,3  $\Omega$  sur la figure (5.17).



figure 5.17: SRAM Brilliance, mesures I(V) en impulsionnel entre les pins A0, DQ0 et VSS

L'objectif de ces mesures est de mettre évidence le comportement de ces diodes de

protections (appelées également diodes de clamp) face à des agressions EM de fortes amplitudes et de courtes durées n'entrainant pas la destruction du composant par effet thermique, mais pouvant provoquer des dysfonctionnements.

# 5.4 Mesure en dynamique

Dans ce paragraphe, nous nous intéressons aux mesures dynamiques réalisées sur les composants afin d'obtenir les valeurs d'impédances d'entrée et de sortie de ceux-ci. Nous donnons le setup expérimental, ainsi que les courbes d'impédances obtenues à partir des mesures pour les deux types de SRAM et le micro-contrôleur.

#### **5.4.1** Setup de mesure en Z(f)

Le montage de la figure (5.18) présente le dispositif de mesures basé sur un analyseur de réseau vectoriel.



figure 5.18: Setup de mesure en Z(f) pour deux bandes de fréquences

Les appareils présentés sur la figure (5.18) sont des analyseurs de réseaux vectoriels du fabricant Agilent Technologies. En haut à gauche de la figure (5.18), il s'agit d'un ENA Series Network Analyser E5061B qui a permis d'effectuer des mesures dans la bande 100 kHz à 3 GHz. En haut à droite sur la même figure (5.18), il s'agit d'un PNA Network Analyser E8362B qui a permis d'effectuer des mesures dans la bande 10 MHz à 18 GHz.

Seul le port 1 de l'appareil est utilisé, il permet de réaliser des mesures de réflexions noté  $S_{11}$  qui est également appelé paramètre de dispersion. Ces mesures sont effectuées sur les différents types de pins des composants mémoires et du micro-contrôleur. Comme précédemment, ces composants se présentent sous la forme de deux types de boitiers : TSOPII 44 pins et TQFP 64 pins. Afin de pouvoir s'adapter à une connectique, les mémoires et le micro-contrôleur sont reportés sur des PCB d'adaptation présentés sur la figure (5.18). La connexion entre l'appareil de mesures et le PCB d'adaptation est assurée par une liaison coaxiale de type SMA. Avant de réaliser les mesures, l'appareil nécessite une phase de calibration. Celle-ci est effectuée au plus près des pins du composant afin de prendre en compte l'ensemble de la connectique qui se situe entre l'appareil et le composant. Cette technique permet d'obtenir une meilleure qualité des mesures en s'affranchissant des pertes occasionnées par l'ensemble de la connectique.

#### 5.4.2 Résultats des mesures Z(f) sur les SRAM

Les mesures ont été effectuées en mode non polarisé sur deux composants mémoires SRAM compatibles pin à pin des deux fabricants :

- Pièce 1 : AS6C8008-55ZIN, mémoire SRAM du fabricant Alliance Memory;
- Pièce 2 : BS62LV8001EIP55, mémoire SRAM du fabricant Brilliance Semiconductor.

Les mesures obtenues par l'analyseur de réseau vectoriel se présentent au format Touchstone file-S1P, décrit par une fréquence, un module et une phase du paramètre S11. Pour obtenir, l'impédance Z(f) en fonction de la fréquence f à partir de ces données, nous utilisons les relations suivantes :

$$R = S_{11}M\cos(S_{11}A) \tag{5.1}$$

$$X = S_{11}Msin(S_{11}A) (5.2)$$

$$S_{11} = R + jX \tag{5.3}$$

$$Zin(real) = Z_0 \left( \frac{1 - R^2 - X^2}{(1 - R)^2 + X^2} \right)$$
(5.4)

$$Zin(imag) = Z_0 \left( j \frac{2X}{(1-R)^2 + X^2} \right)$$
(5.5)

$$|Zin| = \sqrt{Zin(real)^2 + Zin(imag)^2}$$
(5.6)

Pour obtenir les résultats Z(f) suivants, nous avons utilisé l'outil S Parameter Analysis du logiciel IC-EMC (www.ic-emc.org) qui intègre les relations que nous venons d'énumérer. Cet outil permet de convertir et de visualiser des fichiers de mesures S11 au format Touchstone en un fichier Z(f) qui correspond à une impédance en fonction de la fréquence.



figure 5.19: SRAM Brilliance, Z(f) sur une pin de type Input et I/O de 100 kHz à 3GHz



figure 5.20: SRAM Alliance, Z(f) sur une pin de type Input et I/O de 100 kHz à 3GHz

Les résultats des figures (5.19) et (5.20) nous permettent de mettre en évidence des différences sur le comportement en Z(f) entre ces deux types de mémoires SRAM qui sont compatibles pin à pin.

Ces mesures nous permettent de vérifier la valeur de la capacité  $C_{comp}$  qui est généralement renseignée dans le modèle IBIS du composant, celle-ci englobe toutes les capacités de jonctions au niveau d'une broche (pin) du boîtier du composant. Sur les différents résultats de mesures, des oscillations apparaissent aux fréquences élevées à partir de 300 MHz, elles sont principalement dues aux capacités et inductances parasites de faibles valeurs qui influent à hautes fréquences, et qui proviennent du composant DUT et de la connexion du système de mesure.

#### 5.4.3 Résultats des mesures Z(f) sur le micro-contrôleur

Les mesures ont été effectuées sur le composant de type micro-contrôleur sous la référence :

– Pièce 3 : dsPIC33FJ128GP706, micro-contrôleur du fabricant Microchip.



figure 5.21: dsPIC33, Z(f) sur deux pins de type I/O de 100 kHz à 3 GHz

Pour le micro-contrôleur dsPIC33, nous avons effectué des mesures d'impédance sur des pins de type I/O, celui-ci est constitué majoritaire de ce type de pins qui sont paramétrables par logiciel en fonction de l'application. Dans notre configuration de carte, les pins de I/O du dsPIC33 servent à la gestion des adresses et des données de la mémoire SRAM.

## 5.5 Construction du modèle FDTD

A l'aide de l'outil IC-EMC et à partir des mesures d'impédances, il est possible de définir un circuit équivalent représentatif de l'impédance sur la pin du composant considérée [52]. Dans notre approche FDTD, nous avons simplifié ce modèle par un circuit RC série, dans lequel nous devons déterminer la valeur de la capacité C et de la résistance R. A l'aide de l'outil logiciel IC-EMC, nous pouvons à partir des mesures d'impédance Z(f) que nous venons d'effectuer sur les différents composants obtenir cette valeur de capacité. Ensuite, à partir de celle-ci et des valeurs d'impédance nous pouvons remonter à la résistance R par la relation :

$$Z = \sqrt{R^2 + (\frac{1}{C\omega})^2}$$
(5.7)

Où  $\omega$  représente la pulsation à la fréquence étudiée.

#### 5.5.1 Modélisation de la capacité $C_{comp}$

– Cas de la mémoire SRAM du fabricant BRILLIANCE



figure 5.22: SRAM Brilliance : comparaison mesure (courbe en rouge) et simulation de 100 kHz à 3 GHz



figure 5.23: SRAM Brilliance : modèle de type circuit d'une pin de type I/O intégrant la capacité  $C_{comp}$ 

– Cas de la mémoire SRAM du fabricant ALLIANCE



figure 5.24: SRAM Alliance : comparaison mesure (courbe en rouge) et simulation de 100kHzà 3GHz



figure 5.25: SRAM Alliance : modèle de type circuit d'une pin de type I/O intégrant la capacité  $C_{comp}$ 

Les modèles de type circuit représentés sur les figures (5.23) et (5.25) utilisés dans les simulations à l'aide de l'outil logiciel IC-EMC intègrent des informations fournies par le modèle IBIS du composant, comme par exemple des valeurs d'inductance de quelques nF (L1, L2, L3 et L4) qui représentent les liaisons du boîtier (les pins) et les liaisons de type bonding jusqu'au substrat semi-conducteur du composant (le die).

Les autres éléments du circuit du modèle tels que l'inductance  $L_{sma}$  et la capacité  $C_{sma}$  représentent la liaison du système de mesure, ces éléments ne sont pas mentionnés dans le modèle IBIS du composant, ils sont déduits par approximation.

La corrélation entre les simulations et les mesures est obtenue avec les valeurs de capacité  $C_{comp}$  suivantes :

– 4,5 pF pour la SRAM BRILLIANCE

– 2,5 pF pour la SRAM ALLIANCE

Ces valeurs de capacité seront dans la suite de notre étude prises en compte dans notre modèle de composant FDTD.

### 5.6 Conclusion

Dans ce chapitre, nous avons présenté la méthodologie pour obtenir les paramétres d'entrée et de sortie des composants, afin de compléter le modèle FDTD proposé pour nos simulations de cartes électroniques. Pour montrer le processus, nous nous sommes focalisés sur les deux composantes d'une carte industrielle traitée dans le projet SEISME. Dans le procédé, nous effectuons deux types de mesures, dont une en statique pour caractériser les diodes de protection du composant, et une en dynamique permettant, avec l'utilisation du logiciel IC-EMC, de déterminer, les impédances d'entrée et de sortie du composant. A partir de ces mesures, nous pouvons ensuite compléter le modèle du composant dans l'approche FDTD.

# Chapitre 6

# Modélisation d'une carte industrielle

## Introduction

Après avoir donné et validé un modèle général de composant CMOS dans le chapitre 4, puis montré comment caractériser celui-ci dans le chapitre 5, nous nous intéressons dans ce dernier chapitre à l'utilisation de ce composant pour simuler la susceptibilité d'une partie de la carte électronique utilisée dans le Projet SEISME [18]. Tout d'abord, dans un premier paragraphe, nous reprenons l'étude menée sur le fonctionnement de la porte ET logique en présence d'un champ externe, pour le composant inverseur de type 74HC04. Avec cette étude, nous cherchons à vérifier que les constatations faites entre le fonctionnement de la carte et les harmoniques de rang supérieur au fondamental, sur un modèle numérique filaire, sont toujours vraies sur un modèle numérique définit seulement à partir de faces. Cette étude est réalisée en utilisant une source de type onde plane, alors que notre dispositif de mesure utilise un chambre réverbérante à brassage de modes (CRBM). Pour ce dernier dispositif, la modélisation du champ externe dans la simulation est beaucoup plus complexe et nous obligerait à faire de nombreuses simulations coûteuses en temps de calcul. A ce titre, nous rappelons, dans un deuxième paragraphe, le modèle de Hill [53, 54] pour évaluer en CRBM le champ en un point situé à l'intérieur de celleci. Dans le troisième paragraphe, pour pouvoir simuler notre dispositif CRBM, nous définissons et étudions une stratégie en 2 étapes où on évalue :

- le champ au point de calcul, la tension de sortie du circuit en enlevant la source liée au signal et le composant, ainsi que la tension en entrée du composant;
- le champ au point de calcul et la tension de sortie du circuit en enlevant la source de champ externe et en rajoutant la source de tension relevée à l'étape précédente, sur l'entrée du composant. Dans cette étape on considère à nouveau le signal numérique d'entree, ainsi que le composant non linéaire.

En rajoutant les données obtenues pour chacune de ces étapes, nous obtenons une solution qui n'est pas exactement identique à celle du calcul complet en une étape, mais qui à les mêmes caractéristiques que celui-ci. A savoir, un signal de sortie bruité de la même manière et des harmoniques identiques. On peut donc à partir des constations faites sur le calcul en 2 étapes, obtenir les mêmes informations en terme de susceptibilité que sur le calcul complet. Pour finir le chapitre, dans un dernier paragraphe, en utilisant cette stratégie de calcul en deux étapes, nous simulons la susceptibilité d'une configuration comportant la carte electronique utilisée dans le projet SEISME.

# 6.1 Etude de la suceptibilité de la carte inverseur de type 74HC04 lors d'une agression externe

Avant de travailler sur une carte industrielle, nous allons reprendre les travaux sur la susceptibilité de la carte ET logique suivant l'agression externe, dans la configuration de l'inverseur. Ce que nous souhaitons vérifier dans ce sous paragraphe est que les constations relevées pour un modèle numérique de carte utilisant des fils minces pour représenter les pistes, sont aussi valables dans un modèle numérique utilisant des faces minces parfaitement métalliques pour approcher les pistes.

#### 6.1.1 configuration

La configuration de carte qui nous intéresse est celle de l'inverseur que l'on déjà étudié pour la mise en place du modèle général d'un composant CMOS au chapitre 3.

Dans ce sous paragraphe, nous allons étudier les perturbations engendrées par une onde plane harmonique de fréquence  $f = 1, 1 \ GHz$ , sur le fonctionnement de ce composant. Dans la configuration étudiée, la structure et la source sont schématiquement décrites par la figure (6.1). La géométrie exacte de la carte a déjà été donnée dans le chapitre 4.



figure 6.1: Schéma de la configuration étudiée.

En termes de simulations effectuées sur cette configuration, nous prendrons des champs électriques d'amplitude 10 V/m, 1 kV/m, comme pour la porte ET logique, mais aussi une amplitude de 4 kV/m. En effet, comme nous le verrons dans les simulations, l'agression à 1 kV ne présente pas de susceptibilité. Pour voir apparaître celle-ci, il faut augmenter l'amplitude du champ incident.

#### 6.1.2 Résultats obtenus

Nous avons réalisé plusieurs simulations avec différentes polarités de l'onde incidente, pour différentes amplitudes de champs électriques. Nous présentons ici, uniquement les configurations qui sont les plus perturbatrices ; c'est-à-dire lorsque le champ électrique est paralléle à l'axe x ou aux pistes. La figure (6.2) donne le signal de sortie et les harmoniques générées au point mesure de champ lorsqu'on prend un champ incident d'amplitude 10 V/m. Sur ces résultats nous notons qu'il n'y a pas de susceptibilité, ni d'harmonique de rang supérieur au fondamental dans la mesure du champ. La figure (6.3) donne le signal de sortie et les harmoniques générées au point de mesure de champ lorsqu'on prend cette fois-ci, un champ incident d'amplitude 1 kV/m.

Sur ces derniers résultats, contrairement au cas du ET logique, nous notons que nous n'avons pas d'erreur sur le signal de sortie qui est un peu plus bruité que dans le cas précédent. Ceci peut s'expliquer par le fait que la tension sur le port d'entrée de l'inverseur est certainement plus faible que dans le cas du ET logique. En effet, nous avons ici un maillage dont les cellules ont une taille de 0,5 mm, alors que pour le ET, la taille des mailles était de 2,5 mm, donc 5 fois plus importante. Si nous considérons que c'est le champ incident qui se couple au circuit, nous pouvons en déduire que l'on trouve dans notre configuration des tensions 5 fois plus petites que dans la configuration du ET et par conséquent, moins de perturbations. Cela veut dire en particulier, que si on prenait une amplitude 5 fois plus grande pour le champ externe, on aurait certainement une perturbation dans le fonctionnement de la carte. Un autre aspect de cette simulation est que l'on ne trouve pas non plus d'harmonique de rang 2 au niveau du champ calculé.



figure 6.2: Résultats obtenus pour une agression à 10 V/m.



figure 6.3: Résultats obtenus pour une agression à 1kV/m.

La figure (6.4) donne le signal de sortie et les harmoniques générées au point de mesure de champ lorsqu'on prend un champ incident d'amplitude 4 kV/m.



figure 6.4: Résultats obtenus pour une agression à 4 kV/m.

Sur ces résultats on obtient un dysfonctionnement de la carte, comme on pouvait l'espérer par rapport au résultat de la simulation précédente et de celle de la carte ET logique. On a bien aussi dans ce cas l'apparition d'une harmonique de rang 2 par rapport au fondamental dans la signature fréquentielle du champ calculé.

#### 6.1.3 conclusion

L'ensemble des résultats présentés montrent que, comme dans le cas du modèle numérique filaire, le modèle n'utilisant que des plaques minces parfaitement métalliques pour approcher les pistes montre le même phénoméne liant la susceptibilité d'une carte et l'apparition d'harmoniques de rang supérieur au fondamental dans le champ mesuré.

# 6.2 Introduction d'un modèle de champ dans le contexte de la chambre réverbérante

Dans ce paragraphe, nous allons nous intéresser à l'évaluation des champs dans une chambre réverbérante à brassage de mode. Dans un tel dispositif, la source est difficilement qualifiable puisque le brasseur tourne ou possède du moins différentes positions. En effet, il paraît illusoire de faire un calcul à chaque position du brasseur à cause du temps de calcul que cela entrainerait. Dans ce contexte, des études et des modèles statistiques ont été étudiés. Pour nos besoins, nous ne détaillerons pas tout l'aspect modèlisation lié à la chambre réverbérante, mais nous nous limiterons à la présentation du modèle de Hill. Après quoi, nous décrivons comment obtenir une valeur de champ en un point de la chambre.

#### 6.2.1 Modèle de Hill

Dans le modèle de Hill on suppose que les parois de la chambre réverbérante à brassage de modes sont loin de la source. Celle-ci est alors représentée par une somme d'ondes planes dont les directions et polarisations obéissent à des loies statisques particulières [55][56]. Dans notre cas, nous allons représenter chaque onde plane sous la forme :

$$E(t,x) = (E_{\theta}e_{\theta} + E_{\phi}e_{\phi})sin(\omega(t-k\cdot(x-x0)/c_0) + \varphi)$$

avec k le vecteur unitaire de propagation,  $x_0$  le point de phase nulle,  $c_0$  la vitesse des ondes dans le vide,  $E_{\theta}$  et  $E_{\phi}$  les amplitudes de champs suivant les directions  $\theta$  et  $\phi$ , comme représentées sur la figure (6.5).



figure 6.5: représentation des ondes dans le modèle de Hill.

Dans le modèle, pour calculer les paramétres de chaque onde, on tire aléatoirement suivant une loi uniforme sur  $[0, 2\pi]$  la valeur de  $\phi$ , et une valeur  $z = cos(\theta)$  dans [-1, 1]suivant aussi une loi uniforme. Le vecteur k est alors donné par :

$$k = \left(\begin{array}{c} \sin(\theta)\cos(\phi)\\ \sin(\theta)\sin(\phi)\\ \cos(theta) \end{array}\right)$$

Celui-ci est alors défini par une loi uniforme sur la surface de la sphère unité S. Pour les valeurs  $E_{\theta}$  et  $E_{\phi}$  on a deux valeurs indépendantes suivant deux lois normales de variance  $\sigma^2$  fixée par l'écart type que l'on suppose faire sur les champs incidents. Enfin, pour le paramétre  $\varphi$ , on choisit de prendre une valeur aléatoire suivant une loi uniforme dans l'intervalle  $[0, 2\pi]$ . Pour obtenir un tirage d'une valeur suivant un loi Normale de variance  $\sigma^2$ , il existe des méthodes basées sur le tirage aléatoire de 2 variables suivant des lois uniformes, comme la méthode de Box-Muller [57] ou la méthode Ziggourat [58]. Par exemple, la méthode Box-Muller consiste à tirer deux valeurs x et y indépendamment et uniformément sur [-1, 1], puis à calculer  $S = x^2 + y^2$ . si  $s \ge 1$  ou s = 0, on rejette le tirage et on retire 2 valeurs x et y jusqu'à obtenir un couple (x, y) qui appartiennent à ]0, 1[. On obtient alors deux variables aléatoires normales indépendantes données par :

$$\begin{cases} z_0 = x\sqrt{\frac{-2Log(s)}{s}}\\ z_1 = y\sqrt{\frac{-2Log(s)}{s}} \end{cases}$$

A partir de ces lois normales, pour obtenir des lois Gaussienne de moyenne nulle et de variance  $\sigma^2$ , il suffit de prendre  $Y_0 = z_0/\sigma$  et  $Y_1 = z_1/\sigma$ .

#### 6.2.2 Principe du calcul des champs

Pour évaluer un champ diffracté par un objet dans une chambre réverbérante à brassage de mode, on génére plusieurs sources  $S_i$  de  $n_i = m_{1,i} \times m_{2,i} \times m_{3,i}$  ondes planes obtenues par  $m_{1,i}$  tirages pour la direction de l'onde,  $m_{2,i}$  tirages pour la polarisation et  $m_{3,i}$  tirages pour la phase. On calcule ensuite la variance du champ que l'on souhaite relever sur les différentes simulations pour chaque sources *i*. Lorsque la variance ne varie plus d'une simulation à l'autre, nous en concluons que nous avons convergé vers la valeur du champ représentatif du modèle stochastique d'ondes planes.

#### 6.2.3 conclusion

Dans ce sous-paragraphe, nous avons donné une méthode pour calculer le champ dans une CRBM. Dans ce modèle, nous montrons qu'il faut pour cela effectuer plusieurs simulations avec différents sources. Dans notre cas, cela implique un temps de calcul prohibitif au regard de la durée des signaux numériques envoyés sur les composants. Pour pallier ce problème, nous devons donc chercher une stratégie qui permette de découpler le calcul du champ externe, du calcul de la propagation des signaux sur l'électronique, tout en pouvant reconstituer à partir de ces deux états le problème non linéaire complet que l'on résout actuellement. Le prochain sous-paragraphe présente une stratégie qui permet de réaliser cela.

# 6.3 Proposition d'une stratégie en deux étapes pour simuler le fonctionnement d'une carte électronique agressée par une source externe

Dans ce paragraphe, nous proposons une stratégie intéressante en termes de coûts de calcul pour simuler les champs diffractés par la carte electronique dans le cas où celle-ci est soumise à un test en chambre réverbérante à brassage de modes. Toutefois, pour faciliter les calculs, cette stratégie sera étudiée dans le cas où la source externe est définie par une onde plane. Pour cela, nous reprenons l'exemple de l'inverseur traité dans les mêmes configurations qu'auparavant.

#### 6.3.1 Principe de la stratégie.

Le principe de la méthode proposée pour calculer le champ diffracté par la carte en présence d'une agression externe se définit en deux étapes. Dans la première étape, on évalue, en présence de la source externe, les champs diffractés par la carte électronique, la tension de sortie du circuit ainsi que la tension en entrée de celui-ci. Ce calcul est effectué en imposant un signal d'entrée du circuit à 0 et en supprimant les composants non linéaires de celui-ci. On obtient alors une simulation rapide en raison de la fréquence du champ d'agression par rapport à la durée des signaux numériques. Dans la deuxième étape du calcul, sans prendre en compte la source d'agression externe et en présence du signal d'entrée, des composants non linéaires de la carte, ainsi que d'une source de tension sur l'entrée de ceux-ci, on calcule les mêmes quantités qu'à la première étape. Dans cette étape, la source de tension en entrée des composants non linéaires est la tension relevée sur ceux-ci à la première étape. Pour finaliser on ajoute les champs obtenus par les deux calculs. Cette stratégie que l'on va vérifier dans le cas d'une source de type onde plane est nécessaire pour nos simulations dans le contexte d'une CRBM. En effet, pour modèliser le champ externe à la carte, il est alors nécessaire de faire plusieurs simulations en ondes planes. Notre stratégie en deux étapes limite de manière importante le coût de calcul, en effectuant ces simulations que pour la première étape qui est un problème linéaire. On peut donc combiner l'ensemble des sources ondes planes en une seule et donc réduire encore plus le coût de calcul. Toutefois, le fait de ne pas connaitre le nombre d'ondes planes nécessaires nous obligera quand même à faire plusieurs calculs pour obtenir un champ stable.

#### 6.3.2 Résultats numériques et comparaison avec un calcul global

Pour vérifier la stratégie proposée, nous allons nous intéresser aux configurations déjà traitées avec l'inverseur.

Dans un premier test de vérification, nous allons comparer les résultats déjà obtenus pour un champ externe d'amplitude 4 kV, aux solutions calculées en utilisant notre stratégie à deux étapes. Sur la figure (6.6), on compare les solutions obtenues par les deux approches sur les composantes de champ relevées au point test de mesure.

On note sur cette figure, que certaines composantes sont quasi-identiques, mais que ce n'est le cas pour toutes. On n'obtient donc pas des méthodes de calcul équivalentes en terme de simulation du problème physique. Toutefois, si on compare les spectres fréquentiels de ces composantes de champ, on retrouve les mêmes harmoniques (voir figure (6.7)).

De plus, si on compare les signaux de sortie (6.8), on obtient le même type de perturbations. Donc dans ce cas , si nous considérons chaque approche individuellement, on obtient en terme de susceptibilité les mêmes conclusions.



figure 6.6: Comparaison sur les composantes de champ obtenues en 1 et 2 étapes.



figure 6.7: Comparaison des harmoniques obtenues sur les composantes de champ évaluées en 1 et 2 étapes.



figure 6.8: Comparaison entre le signal de sortie calculé en 1 et 2 étapes.

On peut aller plus loin dans notre analyse. En effet, si on ne compare que le signal de sortie ainsi que le spectre des champs uniquement à l'étape 2 de notre stratégie, on retrouve les mêmes conclusions que précédemment, à savoir les harmoniques et un signal défectueux (voir figures 6.9).



figure 6.9: Comparaison entre le signal de sortie calculé en 1 et 2 étapes.

Dans la suite de nos investigations, on ne s'interessera donc qu'aux sorties de cette deuxième phase.

Nous nous intéressons maintenant à une agression où l'amplitude du champ externe est de 1 kV/m. Concernant l'étape 1 de notre nouvelle stratégie de calcul, nous savons que le problème est linéaire. De ce fait, il existe un facteur direct l'entre l'amplitude du champ externe et l'amplitude des champs et tensions générés. Par conséquent, il n'est pas nécessaire de refaire un calcul pour chacun des niveaux de champ externe investigués. Pour une amplitude de 4 kV/m nous avions un source de tension sur l'entree du composant qui était de 3,4 V, donc pour une amplitude de 1 kV/m, nous aurons une tension de 3,4/4 = 0,85 V. En utilisant cette valeur comme source de tension perturbatrice sur l'entrée du composant, nous obtenons pour la deuxième étape du calcul, les harmoniques et le signal de sortie donnés par la figure (6.10). On note sur cette figure qu'il n'y a pas de susceptibilité, comme cela est montré dans les résultats précédents à 1 kV/m.



figure 6.10: Comparaison entre le signal de sortie calculé en 1 et 2 étapes.

Sur ces résultats, il faut noter aussi que l'on n'a pas la solution au probléme physique. En effet, on ne voit pas les oscillations provenant du champ externe rajouté au signal de sortie. Ce qui est important ici c'est de voir l'apparition d'harmoniques ou pas et un dysfonctionnement sur le signal de sortie.

En ce qui concerne le calcul avec un champ externe d'amplitude de 10 V/m, on retrouvera les mêmes conclusions que pour le cas à 1 kV. En effet, on a mené différentes autres simulations avec différents niveau de tension en entrée du composant non linéaire et on s'est aperçu que celui-ci présentait un dysfonctionnement à partir d'une valeur de tension supérieure à 1,25 V avec un Vcc de 2,5 V, ce qui correspond à un champ aux alentours de 1,5 kV/m.

#### 6.3.3 Conclusion

Dans ce paragraphe, nous avons proposé et validé numériquement dans le cas de l'exemple de l'inverseur, une stratégie en deux étapes pour la simulation du fonctionnement d'une carte électronique agressée par une onde plane externe. La première étape consiste à évaluer les grandeurs observables (champs et signal de sortie) en présence du champ externe, mais sans le signal d'entrée du circuit et sans les composants non linéaires de celui-ci. Dans la deuxième étape, sans l'agression externe, mais avec une source de tension en entrée du composant non linéaire, relevée dans l'étape précédente, on évalue les mêmes grandeurs observables que dans la première étape. On montre alors numériquement que le comportement des observables en terme de susceptibilité, entre la solution donnée par la deuxième étape et le calcul total en une étape est identique. En utilisant cette démarche, nous pourrons traiter beaucoup plus facilement le cas d'une carte plus complexe placée sous test en CRBM.

# 6.4 Simulations sur une carte industrielle proche de celle du projet SEISME

Dans ce paragraphe, nous allons étudier numériquement, une configuration basée sur la carte utilisée dans le projet SEISME et pour laquelle nous possédons des mesures de susceptibilité, d'harmoniques et d'impédances de composants. Dans cette carte, nous allons considérer les deux composants principaux que sont le micro-contrôleur (dsPIC) et la SRAM, avec deux pistes entre chacun d'eux. Ces lignes correspondent aux adresses et données de poids faibles qui représentent un flot de transition conséquent de la carte entre le dsPIC et la SRAM. Dans la configuration étudiée, nous ne considérerons pas exactement le fonctionnement réel des composants de la carte. En effet, pour éviter de devoir programmer une table d'état relativement complexe pour chacun d'eux en fonction de la tension et des impédances d'entrée sur ceux-ci, nous simplifierons leur fonctionnement à un inverseur pour la mémoire et à un générateur de signaux et une mesure de tension pour le micro-contrôleur. A part la table d'état, nous ne modifions ni la géométrie des pistes, ni les impédances d'entrée. Le comportement au niveau de la susceptibilité qui est principalement lié aux valeurs des champs diffractés par la géométrie et aux valeurs des tensions sur les impédances des composants, ne devrait donc pas être fortement modifé. On va donc s'intéresser en terme de susceptibilité à cette nouvelle carte par rapport aux mesures effectuées sur la carte du projet SEISME.

#### 6.4.1 Définition de la configuration

La configuration étudiée est représentée sur la figure (6.11).



figure 6.11: Configuration de la carte.

Dans celle-ci, la largeur des pistes est de 0, 2 mm et les dimensions de la carte sont de 100 mm x 100 mm. La carte possède trois niveaux, dont le premier (z = 0 mm) est le plan de masse, le deuxième (z = 0, 2 mm) correspond à la position d'une piste  $L_2$  et le dernier (z = 0, 4 mm) à la piste  $L_1$  et aux composants. Entre le plan de masse et le dernier niveau, nous avons une couche de diélectrique dont les valeurs caractéristiques sont  $\sigma = 0$ . et  $\varepsilon_r = 3, 6$ , ce qui correspond à un matériau de type verre époxy FR4.

Au niveau du composant correspondant au micro-contrôleur, on dispose sur la broche Vout, un signal (0,1) récursif avec une durée de pulse de 10 ns. Une résistance de 47  $\Omega$ est aussi positionnée sur cette broche. Sur la broche Vin, on relève la tension aux bornes d'une résistance de 47  $\Omega$ . Conformément à ce que l'on avait déjà réalisé pour l'inverseur, concernant la SRAM, on met en place une fonction de type inverseur avec une résistance de 47  $\Omega$  sur le port d'entrée et une capacité en série de 10 pF. Sur le port de sortie du composant on positionne une résistance de 10  $\Omega$ .

#### 6.4.2 Simulation numérique

Nous allons tout d'abord étudier le fonctionnement de notre configuration sans la présence d'un champ électrique extérieur. La figure (6.12) montre la valeur de la tension relevée sur le port d'entrée du composant correspondant au micro-contrôleur, pour

un signal de sortie correspondant à une série de (0,1). On note sur cette figure que le fonctionnement de la mémoire prise comme un inverseur, est bien restitué et donc que la carte fonctionne correctement.



figure 6.12: Signal de sortie de la carte.

Nous nous intéressons ensuite à l'injection d'une source extérieure sur la carte. Dans les expériences qui ont été menées, la source est générée par le dispositif à brassage de modes de la CRBM. Nous avons donné dans cette thèse, un modèle mathématique pour évaluer les champs internes à la CRBM en présence d'un objet. Toutefois, l'évaluation de ce champ et donc de la sur-tension sur le port d'entrée de la mémoire demande un nombre assez important de calculs. Pour éviter cela et ne disposant pas dans l'immédiat d'un tel modèle de champ, nous avons fait quelques hypothèses supplémentaires. La première consiste à considérer que l'amplitude du champ incident est homogéne dans toute la chambre. Dans ce cas, sachant que nous injectons un champ d'amplitude 500  $v/m \pm 100 \, v/m$ , nous obtenons une tension sur le port d'entrée de  $600 \times 4.e - 4 =$ 0,24 V. Cette valeur est certainement exagérée, car on ne tient pas compte de l'objet dans ce calcul de champ. Si on utilise cette valeur de sur-tension sur le port d'entrée de la SRAM, dans une simulation du fonctionnement de la carte à 1,1~GHz, on note une perturbation sur le fonctionnement de la carte qui n'existe pas expérimentalement. Cette valeur de sur-tension est donc certainement trop élevée. Pour vérifier cela, nous avons ensuite décidé d'effectuer des calculs de sur-tension pour différentes configurations d'ondes planes, sans pour autant le faire pour le modèle décrit pour la CRBM. Cependant, chaque configuration est incluse dans le modèle complet en CRBM. Les configurations choisies sont les suivantes :

 $\begin{aligned} &- \operatorname{config.1}: k = (0, 0, -1), E = E_y \\ &- \operatorname{config.2}: k = (0, 0, -1), E = E_x \\ &- \operatorname{config.3}: k = (0, -1, 0), E = E_x \\ &- \operatorname{config.4}: k = (0, -1, 0), E = E_z \\ &- \operatorname{config.5}: k = (-1, 0, 0), E = E_y \\ &- \operatorname{config.6}: k = (-1, 0, 0), E = E_z \end{aligned}$ 

Où k est le vecteur de propagation et E, la polarité du champ électrique. Pour chacune de ces configurations, on trouve une valeur de sur-tension donnée par le tableau (6.1).

configuration	valeur de sur-tension
config.1	0.085 V
config.2	$0.050 \mathrm{~V}$
config.3	$0.015 { m V}$
config.4	$0.015 { m V}$
config.5	$0.075 \ V$
config.6	$0.055 \mathrm{~V}$

table 6.1: Sur-tensions pour différentes configurations

En considérant le pire cas (config.1), nous avons simulé le fonctionnement de la carte à 1, 1 GHz et nous n'avons observé aucune perturbation sur le fonctionnement de celle-ci (voir figure (6.13)); ce qui cohérent avec l'expérience.



figure 6.13: Signal de sortie de la carte en présence d'un champ.

Nous avons ensuite simulé la même configuration à la fréquence de 1,4 GHz. La valeur de sur-tension obtenue est alors plus petite que celle déterminée à 1,1 GHz et on ne trouve pas de perturbation sur le fonctionnement de la carte, contrairement à l'expérience. Il y a donc un défaut dans notre modèle. En fait, si on regarde l'impédance mesurée dans le cas de cette carte, on observe qu'entre 1,1 GHz et 1,4 GHz, celle-ci augmente, alors que dans notre modèle numérique, celle-ci diminue.

En effet, dans notre modèle, pour l'impédance d'entrée, nous avons fixé une résistance mise en série avec une capacité dont les valeurs sont constantes et déterminées à l'aide de mesures allant jusqu'à 1 GHz. Cela entraine forcément sur notre modèle, une impédance plus petite à 1,4 GHz, qu'à 1,1 GHz.

Pour remédier à ce probléme, nous allons modifier arbitrairement la résistance sur la porte d'entrée du composant en fonction de la courbe d'impédance mesurée, afin d'avoir une variation de l'impédance modélisée qui soit plus en accord avec celle mesurée, et donc espérer un meilleur comportement en susceptibilité.

#### 6.4.3 Comparaison avec les données expérimentales

Considérons les deux mémoires SRAM pour lesquelles nous avons effectué des mesures d'impédance. Si on observe ces valeurs sur la plage  $1, 1 \ GHz$  à  $1, 6 \ GHz$  (voir figure (6.14)), nous notons une variation de l'impédance qui à tendance à être plus forte vers  $1, 4 \ GHz$ , fréquence où l'on observe la susceptibilité.


figure 6.14: SRAM Brilliance,  ${\cal Z}(f)$ entre A0 et VCC (pins 5 et 11) de 500MHzà 2GHz



figure 6.15: SRAM Alliance, Z(f) entre A0 et VCC (pins 5 et 11) de 500 MHz à 2 GHz

A partir de ces courbes données par l'outil logiciel IC-EMC, nous pouvons extraire les valeurs d'impédance aux fréquences d'agressions étudiées. Nous avons considéré 4 valeurs fréquentielles données par 1, 1 GHz, 1, 2 GHz, 1, 4 GHz et 1, 6 GHz, pour lesquelles nous avons respectivement, dans le cas de la SRAM Brilliance, les valeurs d'impédances

suivantes : 170  $\Omega$ , 266  $\Omega$ , 688  $\Omega$  et 160  $\Omega$ . Dans le cas de la mémoire SRAM Alliance, pour les mêmes valeurs de fréquences, nous obtenons : 78  $\Omega$ , 94  $\Omega$ , 136  $\Omega$  et 84  $\Omega$ . Dans notre modèle numérique, nous introduisons l'impédance sous forme d'une capacité en série avec une résistance. La valeur de capacité que nous prenons est donnée en considérant le comportement capacitif des courbes d'impédance comme indiqué dans le chapitre 5. Ceci nous conduit pour la SRAM Brillance à une capacité  $C_{comp} = 4,5 \ pF$  et pour la mémoire SRAM Alliance à  $C_{comp} = 2,5 \ pF$ . En ce qui concerne la valeur de résistance, celle-ci est calculée en fonction de l'impédance et des capacités comme indiqué dans le chapitre 5.

En tenant compte des ces paramètres, pour la mémoire Brilliance, nous observons dans nos simulations une susceptibilité aux fréquences  $1, 2 \ GHz$  et  $1, 4 \ GHz$ , et aucune perturbation aux fréquences  $1, 1 \ GHz$  et  $1, 6 \ GHz$  (voir figure (6.16). Ces résultats sont en accord avec ce que l'on obtient expérimentalement excepté pour la fréquence à  $1, 2 \ GHz$ . Nous pouvons donc dire que, dans ce cas, la simulation est assez concluante.



figure 6.16: SRAM Brilliance, niveau d'harmoniques pour les fréquences  $1, 1 \ GHz, 1, 2 \ GHz, 1, 4 \ GHz$  et  $1, 6 \ GHz$  (courbes données de gauche à droite et de haut en bas)

Si on considère maintenant la configuration avec la mémoire Alliance, nous observons par la simulation une susceptibilité aux fréquences  $1, 1 \ GHz$  et  $1, 2 \ GHz$ , alors qu'il n'apparait aucune perturbation aux fréquences  $1, 4 \ GHz$  et  $1, 6 \ GHz$  (6.17).



figure 6.17: SRAM Alliance, niveau d'harmoniques pour les fréquences  $1, 1 \ GHz, 1, 2 \ GHz, 1, 4 \ GHz$  et  $1, 6 \ GHz$  (courbes données de gauche à droite et de haut en bas)

Ces résultats ne sont pas comparables aux mesures expérimentales, où la susceptibilité maximale se situe aux alentours de 1.4GHz. On a l'impression qu'il se produit un décalage sur l'axe des fréquences en terme de susceptibilité dans la simulation. Il est difficile de savoir exactement la raison de cet écart, si ce n'est que les impédances mesurées pour cette configuration présentent des fluctuations importantes selon le setup expérimental (6.18), ce qui n'est pas le cas dans la configuration de la Brilliance (6.19) malgré un léger décalage. Afin d'améliorer ces derniers résultats, une première étape consisterait donc à refaire le setup expérimental sur la mesure d'impédance de cette mémoire Alliance.



figure 6.18: Mesures d'impédances sur la SRAM Alliance avec l'analyseur de réseau E836B (a) et l'analyseur de réseau E5061B (b)



figure 6.19: Mesures d'impédances sur la SRAM Brilliance avec l'analyseur de réseau E836B (a) et l'analyseur de réseau E5061B (b)

## 6.5 Conclusion

Dans ce chapitre, nous avons présenté des résultats de comparaisons mesures/calculs sur une configuration simplifiée d'une carte industrielle. En particulier, nous n'avons considéré que deux pistes sur la carte entre le micro-contrôleur et la mémoire et changé le fonctionnement interne de ces deux composants sans que cela puisse normalement compromettre l'impact sur la susceptibilité. Dans les comparaisons effectuées, nous avons considéré deux configurations de carte équipée, soit d'une mémoire SRAM du fabricant Brilliance, soit d'une mémoire SRAM du fabricant Alliance. Pour la première configuration, nous avons obtenu une bonne corrélation entre les résultats de simulation et des mesures pour ce qui est de la susceptibilité. Dans la deuxième configuration, il y a une différence notable entre la simulation et les mesures pour la susceptibilité, qui se traduit par un décalage sur la fréquence. En analysant les mesures d'impédance effectuées, nous pensons que cette erreur pourrait provenir d'un mauvais setup expérimental utilisé pour l'obtention des valeurs d'impédances qui nous intéressent dans le cas de la mémoire Alliance. Toutefois, dans la simulations nous n'avons pas exactement utilisé la carte réelle avec toutes ses pistes et également, la source de champ appliquée en agression n'est pas complètement représentative de ce que l'on a en CRBM. Ces deux aspects sont aussi des voies d'investigation pour améliorer nos comparaisons mesures/calculs sur la deuxième configuration étudiée.

## Conclusion générale et perspectives

Dans ce travail de thèse, nous nous sommes intéressés à la susceptibilité électromagnétique de cartes électroniques, et plus particulièrement à une méthode originale de mesure rapide et peu coûteuse pour caractériser celle-ci. Cette méthode repose sur l'utilisation d'une CRBM, qui est actuellement un moyen de mesure couramment utilisé chez les industriels, et en la détection d'harmoniques de rang 2 dans la mesure de champs diffractés par la carte, suite à l'agression de celle-ci par une source monochromatique. Cette technique peut être utilisée pour caractériser une carte ou suivre son évolution au cours du temps, en terme de susceptibilité. Pour mener ce travail, nous avons tout d'abord introduit le problème et effectué une étude bibliographique dans laquelle, nous avons défini ce que nous entendons par susceptibilié et détaillé les moyens de mesures et les modèles actuellement utilisés pour caractériser celle-ci. Nous avons ensuite mis en évidence de manière expérimentale, sur trois configurations de cartes, le lien entre la susceptibilié et l'apparition d'harmonique de rang 2 dans le champ mesuré, puis nous avons cherché à vérifier ces résultats par simulations. Pour cela, nous avons présenté la méthode numérique utilisée dans nos simulations et introduit dans cette méthode de nouveaux modèles de composants non linéaires définis par une table d'état et des impédances d'entrée et de sortie. Afin de déterminer ces impédances, nous avons décrit une méthode basée sur des mesures et l'utilisation du logiciel IC-EMC. La mise en oeuvre de ces modèles sur plusieurs configurations de cartes, ont montré la pertinence du modèle numérique pour simuler correctemment la fonctionnalité d'une carte électronique sans la présence d'un champ excitateur. Ensuite, nous avons introduit une source d'agression externe dans nos simulations sous forme d'une onde plane et, nous avons pu aussi observer le lien existant entre le dysfonctionnement de la carte et la présence d'harmonique d'ordre 2 sur des champs mesurés au voisinage de celle-ci. Finalement, nous nous sommes intéressés à une configuration de carte industrielle, pour laquelle nous avons mené des expérimentations et des simulations, permettant ainsi de confronter la mesure et le calcul. Cela nous a obligé à revoir et à améliorer nos modèles de composants non linéaires afin de tenir compte de la variation d'impédance en fonction de la fréquence. On a notamment utilisé l'outil logiciel IC-EMC pour caractériser sous forme d'un circuit simplifié de type RC les impédances d'entrée et de sortie des composants. Les comparaisons mesures/calculs ont été effectuées pour deux configurations de carte où nous avons changé de composant mémoire. Pour la première configuration où nous avons pris une mémoire SRAM du fabricant Brilliance, nous avons obtenu une très bonne similitude au niveau des résultats en terme de susceptibilité entre le calcul et la mesure. Par contre, dans la deuxième configuration avec l'autre composant mémoire SRAM du fabricant Alliance, il apparait une discordance sous forme d'un décalage en fréquence pour le niveau de susceptibilité entre le calcul et la mesure. Après analyse de ces résultats, nous avons constaté que les mesures d'impédance semblent imprécises. En effet, celles-ci ont été effectuées par deux setup d'appareils différents et, il apparait dans la plage de fréquences qui nous intéresse des différences notables sur ces valeurs, alors que ce n'est pas le cas dans la première configuration. On pense donc, que le problème provient d'une valeur d'impédance non satisfaisante dans notre modèle.

Malgré ce dernier point, globalement, nous avons pu montrer que par l'expérience et la simulation il était possible de détecter les dysfonctionnements d'une carte électronique par la seule mesure d'harmoniques d'ordre 2 d'un champ diffracté par la carte en un point. En terme de modélisation, nous avons pu mettre en place un outil qui simule relativement bien le fonctionnement d'un carte électronique et, ce en présence d'une source d'agression monochromatique.

En terme de perspectives à court terme, nous pensons :

- Introduire les impédances d'entrée et de sortie de notre modèle numérique de composant de manière plus précise en tenant réellement compte des circuits équivalents fournis par IC-EMC;
- Introduire un champ réellement représentatif de la CRBM et non une onde plane, en utilisant le modèle mathématique proposé dans la thèse;
- Reprendre la configuration de la carte avec la mémoire SRAM Alliance en utilisant les deux premiers points cités et en complexifiant celle-ci avec plus de pistes.

En terme de perspectives à long terme :

- il serait intéressant d'enrichir le modèle de composant CMOS en lui introduisant sur le plan fonctionnel une table d'état programmable pour augmenter le potentiel des actions du composant. On pense par exemple à un micro-code pour un processeur afin de fournir les signaux de sortie en fonction de ceux reçus en entrée;
- on pourrait envisager de transposer ce que l'on fait au niveau d'une carte, sur un équipement en proposant une stratégie à plusieurs niveaux hiérarchiques.

## Bibliographie

- [1] Environmental Conditions and Test Procedures for Airborne Equipement, RTCA DO-160F, (2007).
- [2] A. C. Ndoye, S. Bendhia, A. Boyer, L. Guillot, B. Vrignon, DERIVES DU SPECTRE D'EMISSION D'UN COMPOSANT MIXTE APRES VIEILLISSEMENT ACCE-LERE, CEM 2008, Paris (2008).
- [3] E. Sicard, A. Boyer, *IC-EMC*, User's Manual Version 2.5, www.ic-emc.org, INSA Toulouse (2011).
- [4] Y. Hurel, Test d'un Équipement en chambre réverbérante à brassage de mode, Conservatoire National des Arts et Métiers, Toulouse (2005).
- [5] P. E. Huc, Modélisation probabiliste du couplage d'un champ électromagnétique stochastique sur un équipement électronique dans un système multi-cavités, Doctorat de l'Université de Toulouse, (Octobre 2004).
- [6] C.R. Paul, Analysis of Multiconductor Transmission Lines, Wiley-Blackwell, (2007).
- [7] F. M. Teshe, M. V. Ianov and T. Karlsson, EMC Analysis Methods and Computational Models, John Wiley & Sons, (1997).
- [8] C.D. TAYLOR, R.S. SATTERWHITE and C.W. HARISSON, The Response of a Terminal Two-Wire Transmission Line excited by a Nonuniform Electromagnetic Field, IEEE Transaction A.P., Vol. AP 13, N°6, pp. 987-989, (1986).
- [9] Sjoerd T. Op 't Land1, Mohamed Ramdani1, Richard Perdriau1, Marco Leone, and M'hamed Drissi, SIMPLE, TAYLOR-BASED WORST-CASE MODEL FOR FIELD-TO-LINE COUPLING, Progress In Electromagnetics Research, Vol. 140, 297–311, (2013).
- [10] F. Lafon, Y. Benlakhouy, F. De Daran, Modélisation d'une pince d'injection pour le test BCI sur ligne de transmission multi conducteur, CEM 2008, Paris (2008).
- [11] S. BAZZOLI, Caractérisation et Simulation de la Susceptibilité des Circuits Intégrés face aux Risques d'Inductions engendrées par des Micro-ondes de Forte Puissance, Thèse de L'UNIVERSITE des SCIENCES et TECHNOLOGIE de LILLE, (2005).
- [12] Mohamed RAMDANI, Étienne SICARD, Sonia BENDHIA, Sébastien CALVET, Stéphane BAFFREAU, Jean-Luc LEVANT, La compatibilité électromagnétique dans les circuits intégrés, TECHNIQUES DE L'INGÉNIEUR, (2004).

- [13] E. LAMOUREUX, ÉTUDE DE LA SUSCEPTIBILITÉ DES CIRCUITS INTÉ-GRÉS NUMÉRIQUES AUX AGRESSIONS HYPER-FRÉQUENCES, Thèse de l'INSA Toulouse, (2006).
- [14] Yin-Cheng Chang, Shawn S. H. Hsu, Member, IEEE, Kang-Chu Peng, Yen-Tang Chang, Chiu-Kuo Chen, Hsu-Chen Cheng, and Da-Chiang Chang, *The Practical Measurement Setup of DPI Method above 1 GHz for ICs*, APEMC, (2013).
- [15] S. ATROUS, Mise en place d'une méthodologie de caractérisation en immunité champ proche de dispositifs électroniques, Thèse de l'Université de Rouen ESIGE-LEC, (2009).
- [16] S. AKUE BOULINGUI, Etude du couplage électromagnétique entre circuits intégrés par émulation du perturbateur - Application en téléphonie 3G, Thèse de l'Université de Toulouse, (2009).
- [17] WILLIAM R. GRETSCH, The Spectrum of Intermodulation Generated in a Semiconductor Diode Junction, Proceeding IEEE, vol. 54, N° 11, (1966).
- [18] C. Marot, Simulation de l'Emission et de l'Immunité des Systèmes et des Modules Electroniques, Projet SEISME, ANNEXE TECHNIQUE, Pilote industriel du projet de coopération : EADS France – Innovation, (2011).
- [19] P. Levesque, J. Grando, F. Issac, M. Nacitas, D. Balageas, Mesures des Champs Electromagnétiques par Thermographie Infrarouge, Journée d'étude SEE surv les capteurs électromagnétiques et leurs applications, (1997).
- [20] P. Millot, L. Guibert, J.P. Parmantier, RT2 : Dispositif de mesure de susceptibilité rayonnée à haute fréquence sur équipements électroniques embarqués, Projet DGA AGREM, France, 2007/2010.
- [21] Gibson, Wilton.C. The method of Moments in Electromagnetic, Chapman & Hall/CRC, (2008).
- [22] A. Taflove, Advances in computational electrodynamics : the finite-difference timedomain, Artech house, Boston, (1998).
- [23] P. Saguet, Analyse numérique en électromagnétisme : la méthode TLM, hermes science publications, Lavoisier, (2012).
- [24] J.P. Cioni, Résolution numérique des équations de Maxwell instationnaires par une méthode de volumes finis, thèse de l'université de nice-sophia antipolis, décembre (1995).
- [25] P. Bonnet, Résolution des équations de Maxwell instationnaires et harmoniques par une technique de volumes finis. Application à des problèmes de compatibilité électromagnétique, PhD thesis, Université Blaise Pascal de Clermont-Ferrand, (1998).
- [26] M. Remaki, Méthodes numériques pour les équations de Maxwell instationnaires en milieu hétérogène, PhD thesis, Ecole nationale des Ponts et Chaussées, (1999).
- [27] X. Ojeda, L. Pichon, Combining the finite element method and a Pade approximation for scattering analysis application to radiated electromagnetic compatibility problems, Journal of Electromagnetic Waves and Applications, 19, Issue 10, pp.1375-1390, (2005).

- [28] S. Pernet, X. Ferrieres, G. Cohen, A High Spatial order Finite Element Method to solve Maxwell's Equations in time domain, IEEE Trans. On Antennas and Propagation, 53, No. 9, pp.2889-2899, (2005).
- [29] J.S. Hesthaven and T. Warburton, Nodal high-order methods on unstructured grids : I. time-domain solution of maxwell's equations, Journal of Computational Physics, 181(1), pp.186-221, (2002).
- [30] S. Pernet, Etude de méthodes d'ordre élevé pour résoudre les équations de Maxwell dans le domaine temporel. Application à la détection et à la compatibilité électromagnétique, PhD thesis, Université Paris dauphine-Paris, (2004).
- [31] C. Durochat Méthode de type galerkin Discontinu en maillage multi-éléments pour la résolution numériques des équations de Maxwell instationnaires, Thèse de l'Université de Nice Sophia-Antipolis, (2013).
- [32] K. S. Yee, "Numerical solution of initial boundary value problems involving Maxwell's equations in isotropic media", IEEE Transactions on Antennas and Propagation, 14, pp.302-307,(1966).
- [33] H. TAKHEDMIT, Modélisation et Conception de Circuits de Réception Complexes pour la Transmission d'Énergie Sans Fil à 2.45 GHz, Thèse de l'Université de Lyon, (2010).
- [34] F. Lacroux, Contribution à la modélisation d'éléments localisés pour les simulations électromagnétiques en transitoire. Application en millimétrique et au transport d'énergie sans fil, Thèse de l'université de Limoges, (2005).
- [35] Maxwell James Clerk, A Dynamical Theory of The Electromagnetic Field, Royal Society Transactions, 155, (1865).
- [36] J.C. Maxwell, A treatise on electricity and magnetism, Clarendom Press, (1873).
- [37] J.P. Berenger, Perfectly Matched Layer (PML) for Computational Electromagnetics, Morgan & Claypool Publishers, Synthesis lectures on computational electromagnetics, Constantine A. Balanis, Series Editor.
- [38] P.A. Mazet, L. Segui and B. Dha, Sur l'existence et l'unicité des solutions pour le système de Maxwell harmonique en présence de couches de Berenger, CRAS, 333 (6): 599-604, (2001).
- [39] A. Modave, A. Kameni, J. Lambrechts, E. Delhez, L. Pichon and C. Geuzaine, An optimum PML for scattering problems in time domain, Eur. Phys. J. Appl. Phys. (2013) 64 :24502.
- [40] S. Laurens, Approximation de Haute Précision des problèmes de diffraction, Thèse de l'Université de Toulouse Paul Sabatier, (2010).
- [41] P. D. Lax, R.D. Richtmyer, Survey of the stability of linear finite difference equations, Comm. Pure Appl. Math., 9, pp.267-293, (1956).
- [42] R. Holland and L. Simpson, Finite-difference analysis of EMP coupling to thin struts and wire, IEEE Trans. Electromagnetic Compat., vol. EMC-23, pp. 88-97, (May 1981).

- [43] J.Grando, F.Issac, M.Lemistre and J.C.Alliot, Stability analysis including wires of arbitrary radius in FD-TD code, in Proc. IEEE Trans. Antennas Propag. Soc. Int. Symposium, Jun. 28-Jul.2, vol.1, pp.18-21, (1993).
- [44] F. Edelvik and T. Weiland, Stable Moddeling of Arbitrary Thins Slots in the Finite-Element Time-Domain Method, Int. J. Numer. Model. 17 :365-383, (2004).
- [45] K.A. Chamberlin, J. D. Morrow and R. J. Luebbers, Frequency-domain and Finitedifference, Time domain solutions to a nonlinearaly-terminated dipole : Theory and Validation, IEEE Trans. On EMC, vol.34, No.4, (1992).
- [46] W. Sui, D.A. Christensen and C.H. Durney, Extending the two-dimensional FDTD method to Hybrid electromagnetic systems with active and passive lumped elements, IEEE Trans on Microwave Theory and Technics, Vol.34, No.4, (1992).
- [47] S.Q. Xio, B.Z. Wang, P. Du and Z.H. Shao, An enhanced FDTD model for complex lumped circuits, PIER 76, 485-495, (2007).
- [48] Data Sheet, dsPIC33FJXXXGPX06/X08/X10 High-Performance, 16-Bit Digital Signal Controllers, Microchip Technology Inc., DS70286C, 2009.
- [49] Data Sheet, 1024K X 8 BIT SUPER LOW POWER CMOS SRAM, AS6C8008, Alliance Memory Inc., DS70286C, JANUARY/2008, V 1.0.
- [50] Data Sheet, Very Low Power CMOS SRAM 1M X 8 bit, BS62LV8001, Brilliance Semiconductor, Inc., DS70286C, Revision 2.4 Oct. 2008.
- [51] www.eda.org/ibis I/O Buffer Information Specification (IBIS) Version 5.0, (August 29, 2008).
- [52] E. Sicard, Wu Jianfei, L. Guibert, S. Serpaud, Signal Integrity using DSPIC and Memory IBIS models, IC-EMC Application note, www.ic-emc.org, (2012).
- [53] D.A. Hill, Electromagnetic theory of reverberation chambers, NIST Technical note 1506, (1998).
- [54] D.A. Hill, Plane wave integral representation for fields in reverberation chambers, IEEE Trans on EMC, Vol.40, N.3, (1998).
- [55] C. Fiachetti, Modèles de champ l'ctromagnétique aléatoire pour le cacul du couplage sur un équipement électronique en chambre réverbérante à brassage de modes et validation expérimentale., Thése de Doctorat de l'université de Limoges, (Novembre 2002).
- [56] B.L. Michielsen, C. Fiachetti, Covariance operators, Green functions and canonical stochastic electromagnetic fields, Radio Science, Vol.40 (2005).
- [57] P.E. Kloeden and E. Platen, Numerical Solutions of Stochastic Differentiel Equations, Springer (1999).
- [58] G. Marsaglia and W. Wan Tsang, The ziggurat method for generating random variables, Journal of Statistical Software, Vol.5, N.8, (2000).

## Liste de mes publications liées à la thèse

• Papier au congrès international : AMPERE 2011 à Toulouse (France) "Method of Susceptibility Measurements and No Linear Effects of an Electronic System", L. Guibert, P. Millot

• Papier au colloque international : CEM 2012 à Rouen (France) "Méthode d'approche de mesure de la susceptibilité d'un système électronique par observation de ses effets non linéaires", L. Guibert, P. Millot

• Papier au congrès européen : EUROEM 2012 à Toulouse (France) "Modeling EM susceptibility of an elementary logic function by a FDTD approach ", L. Guibert, X. Ferrières, E. Sicard

• Papier au workshop international : EMC Compo 2013 à Nara (Japon) "Study of radiated immunity of an electronic system in a reverberating chamber", L. Guibert, P. Millot, X. Ferrières, E. Sicard

• Papier à revue : soumission à Electronics Letters (IEEE), 2014 "A new method for measurement of the susceptibility of an electronic system using induced electromagnetic non linear effects", L. Guibert, P. Millot, X. Ferrières and E. Sicard

• Papier à revue : soumission à PIER Journals, 2014 "A original method for the measurement of the radiated susceptibility of an electronic system using induced electromagnetic non-linear effects", Laurent Guibert, Patrick Millot, Xavier Ferrières and Étienne Sicard

**Titre :** Etude des effets non linéaires et de la susceptibilité des systèmes électroniques embarqués

**Résumé :** Dans le domaine de la Compatibilité ElectroMagnétique (CEM), la connaissance du niveau d'immunité ou de susceptibilité d'un équipement embarqué est un paramètre important à contrôler et à gérer tout au long de sa durée de vie. En particulier, lors des opérations de maintenance de cet équipement, il est important de veiller au maintien de son niveau de susceptibilité pour garantir son fonctionnement. Pour répondre à ce besoin, les travaux de cette thèse proposent une méthode expérimentale originale de contrôle rapide et facile à mettre en œuvre dans le cas d'essais de susceptibilité rayonnée en haute fréquence. Cette méthode est basée sur l'observation de fréquences harmoniques rayonnées par un équipement lorsque celui-ci est soumis une illumination parfaitement monochromatique en haute fréquence. Pour cela, on fait l'hypothèse que l'amplitude de ces fréquences est d'autant plus grande que l'équipement électronique est en dysfonctionnement. Pour vérifier cette hypothèse, un dispositif expérimental adapté à une illumination en CRBM a tout d'abord été développé et étudié afin de mettre en œuvre cette méthode. Ensuite, après avoir mis en évidence sur plusieurs configurations de cartes électronique l'observation d'harmoniques, nous nous sommes intéressés à une modélisation du phénomène physique pour vérifier celui-ci par la simulation. A ce titre, une modélisation FDTD des expériences a été réalisée en 3D et une comparaison mesures/calcul a été effectuée. Ce travail a permis de montrer qu'à partir du modèle théorique des équations de Maxwell, des harmoniques identiques à celles mesurées étaient rayonnées et que la méthode de contrôle de susceptibilité rayonnée que nous proposions était donc tout à fait viable. Concernant la phase de modélisation, nous nous sommes intéressés essentiellement à représenter le fonctionnement du circuit logique et non à entrer finement dans le détail de chaque composant électronique le constituant. Pour les applications retenues, nous avons donc porté notre effort sur la prise en compte d'un signal numérique représenté sous forme d'une suite de bits, ainsi que sur l'introduction dans le modèle FDTD de Maxwell de quelques composants non linéaires comme la diode et un inverseur CMOS. La généralisation du modèle d'inverseur peut s'appliquer sans difficultés à d'autres composants CMOS, comme les mémoires de type SRAM que nous avons étudiées expérimentalement.

**Mots-clés :** Compatibilité électromagnétique, composants électroniques, systèmes non linéaires, CRBM, méthode FDTD, carte électronique

Title : Study of the nonlinear effects and the susceptibility of the electronic systems

**Abstract** In the frame of ElectroMagnetic Compatibility (EMC), the knowledge of EM immunity or susceptibility levels of on-board equipment is an important parameter to control and manage throughout the whole life of equipment. In fact, during maintenance phases of this equipment, it is important to ensure that these levels are maintained in order to guarantee its operation. To meet this need, this thesis proposes to focus on a

novel and easy-to-implement experimental method for a quick diagnosis of equipment EM radiated susceptibility at high frequency. This method is based on the observation of the harmonic frequencies radiated by an equipment device when this one is summitted to a perfectly monochromatic illumination at high frequency. We make the hypothesis that the amplitude of those frequencies increases when the electronic equipment is in a dysfunction state. For this, a experimental method suitable for MSRCs has first been developed and studied to highlight the principle of this method. Then, having observed experimentally the radiation phenomenon of harmonic frequencies on several configurations of electronic cards, we have developed a 3D FDTD model to simulate the phenomenon. With this model, a modeling of the experiments was carried out and comparisons between measurements and calculations were performed. Calculation results coming from FDTD Maxwell's equation models showed trends and functional behaviors identical to those observed in measurements which demonstrated that the proposed control method was fully viable. Regarding the modeling phase, we concentrated on models describing the operation of the logic circuit but we did not to enter into the physical description of each electronic component. Our selected applications have therefore focused on the inclusion in the Maxwell FDTD model of a digital signal represented as a series of bits. as well as the introduction of some components such as a diode and a CMOS inverter. The generalization of the proposed inverter model can be easily extended to other CMOS components such as the SRAM memories we studied in experimental tests.

**Keywords :** Electromagnetic Compatibility, Nonlinear systems, Circuit components, MSRC, FDTD method, Electronic board