



HAL
open science

Gestion dynamique locale de la variabilité et de la consommation dans les architectures MPSoCs

Lionel Vincent

► **To cite this version:**

Lionel Vincent. Gestion dynamique locale de la variabilité et de la consommation dans les architectures MPSoCs . Micro et nanotechnologies/Microélectronique. Université de Montpellier 2, 2013. Français. ⟨NNT : >. ⟨tel-01074808⟩

HAL Id: tel-01074808

<https://hal.science/tel-01074808v1>

Submitted on 15 Oct 2014

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



HAL Authorization

THÈSE

Pour obtenir le grade de
Docteur

Délivré par l'**Université de Montpellier II**

Préparée au sein de l'école doctorale **I2S**
Et de l'unité de recherche **LIRMM**

Spécialité: **Systèmes Automatiques et Microélectroniques**

Présentée par **Lionel VINCENT**

**Gestion dynamique locale de
la variabilité et de la
consommation dans les
architectures MPSoCs**

Soutenue le 12 Décembre 2013 devant le jury composé de

M. Gilles DUCHARME	Pr	I3M, UM2	Président
M. Olivier SENTIEYS	Pr	ENSSAT, UR1	Rapporteur
M. Michel AUGUIN	DR	LEAT, CNRS	Rapporteur
M. Mazen ALAMIR	DR	GIPSA-Lab, CNRS	Examineur
M. Michel ROBERT	Pr	LIRMM, UM2	Examineur
M. Robin WILSON	Ing.	STMicroelectronics	Invité
M. Philippe MAURINE	MdC HDR	LIRMM, UM2	Directeur de thèse
Mme Suzanne LESECQ	HDR	CEA-LETI	Examineur
Mme Édith BEIGNÉ	Ing.	CEA-LETI	Examineur

Remerciements

Cette thèse a été effectuée en collaboration entre deux laboratoires du département Architectures Conception Logiciels Embarqués (DACLE) du CEA-Leti, Grenoble, France ; et le Département de Microélectronique du Laboratoire d'Informatique, Robotique et Microélectronique de Montpellier (LIRMM), France. Les laboratoires d'accueil du CEA sont le Laboratoire Infrastructure et Atelier Logiciel pour Puces (LIALP) et le Laboratoire Intégration Silicium et Architecture Numérique (LISAN).

Je remercie vivement les membres du Jury d'avoir accepté d'évaluer mes travaux de doctorat. Merci aux rapporteurs, M. Michel Auguin, directeur de recherche CNRS à l'Université Nice-Sophia Antipolis ; et M. Olivier Sentieys professeur à l'Université de Rennes 1, pour leurs analyses de mon manuscrit et leurs remarques. J'adresse un merci particulier au Président du Jury de thèse, M. Gilles Ducharme professeur à l'Université de Montpellier 2. Merci également aux examinateurs, M. Mazen Alamir, directeur de recherche CNRS au département Automatique du GIPSA-Lab, Grenoble ; et M. Michel Robert, président de l'Université de Montpellier 2 ; et à Robin Wilson, ingénieur à STMicroelectronics Crolles, membre invité du Jury. Merci pour tout l'intérêt porté à mes travaux.

Je tiens à remercier M. Jean-René Lequepeys et M. Thierry Colette, successivement chef du département DACLE pour leur soutien. Un grand merci également aux chefs de laboratoires M. Vincent Olive (LIALP) et MM. François Bertrand et Fabien Clermidy (LISAN) pour leur confiance. Merci également à Marc Belleville, directeur scientifique du DACLE, pour ses précieux conseils.

J'exprime mes sincères remerciements à M. Philippe Maurine, directeur de thèse, pour son enthousiasme, sa disponibilité et la pertinence remarquable de ses commentaires qui ont permis de faire avancer les discussions et surmonter les difficultés de cette thèse. Je remercie chaleureusement, Mmes Edith Beigné et Suzanne Lesecq, mes deux encadrantes au CEA, qui, de part leur expertise et leur disponibilité, m'ont permis de réaliser cette thèse dans le meilleur environnement possible.

Merci également à tous les membres des laboratoires LIALP et LISAN avec

qui j'ai pu travailler, qui m'ont aidé et conseillé, particulièrement Julien, Diego, Anca, Maxime D., Arnaud, Henri-Pierre, Antoine, Ivan M.P., Pascal, Olivier B., Thomas. Merci aux étourdis du LIALP pour tous les gâteaux et aux têtes-en-l'air du LISAN pour les croissants. Merci à Damien, Maxime L., Warody, les Mathieu, Ivan pour les discussions montagne, rugby, confitures ou champignons du lundi matin. Enfin, merci aux thésards (ou assimilée) Nicolas, Safietou, Ozan, Molka, Victor, Mai, Olesia, Fernando pour votre amitié. Tous ces bons moments passés à vos côtés, ont fait de ces trois années une période inoubliable.

Pour finir, je remercie tous mes amis qui m'ont soutenu. Une pensée toute particulière va à Joël et sa famille pour leur amitié, leur soutien et le coup de pouce qui m'a permis d'arriver jusqu'ici. Un grand merci à toute ma famille pour leur soutien incommensurable. Enfin, je remercie affectueusement ma compagne Yeter d'être à mes côtés, pour sa patience dans les moments difficiles et pour son soutien inconditionnel.

À mes parents, à ma famille.

Introduction : Les tendances de l'électronique embarquée

Contexte et motivations

Le domaine des applications embarquées a beaucoup évolué ces dernières décennies et ce notamment grâce à la forte demande et à la démocratisation des applications mobiles faible coût. Il y a 40 ans le premier téléphone portable commercialisé, le Motorola DynaTAC 8000X [1], pesait près de 800 grammes et avait une autonomie de 60 minutes en communication. Réservé à une élite, il ne possédait qu'une seule fonctionnalité : la téléphonie. Aujourd'hui, les smart-phones, qui intègrent de nombreuses fonctionnalités en sus de la téléphonie (navigation internet, jeux, messagerie électronique, ...), sont devenus des objets de la vie courante. Ces petits ordinateurs miniatures sont capables de fonctionner pendant plusieurs heures malgré une diminution significative de leur taille et de leur poids.

Cette évolution spectaculaire a été possible grâce aux avancées scientifiques dans plusieurs domaines tels que celui de l'énergie (notamment les batteries) ou encore ceux de l'informatique embarquée, de l'électronique radio-fréquence, ..., mais aussi grâce au développement de processeurs adaptés. Ces processeurs sont suffisamment petits et performants tout en étant relativement économes en énergie pour pouvoir être intégrés dans un téléphone, ou plus généralement au sein d'une plateforme mobile. Ces caractéristiques issues d'un compromis entre performances calculatoires et consommation d'énergie, sont sans cesse ajustées au fur et à mesure des progrès technologiques réalisés au travers de divers projets de recherche et développement.

Les projets de recherche et développement en cours, tant chez les industriels que dans le monde académique, laissent entrevoir de prochaines évolutions, comme l'adjonction de nouvelles fonctionnalités (par exemple la réalité augmentée des Google Glass), encore plus gourmandes en calcul et donc en énergie. Il est donc capital de gérer au mieux les dépenses énergétiques de tous les éléments constitutifs des applications mobiles, et donc de minimiser celles des processeurs

ou des systèmes multi-processeurs.

Un besoin croissant en performance de calcul

Le développement de processeurs pour le domaine de l'embarqué est en partie lié aux évolutions de la microélectronique. Historiquement, les technologies de transistor MOSFET (Metal Oxide Semiconductor Field-Effect Transistor) ont été miniaturisées afin d'intégrer plus de fonctionnalités sur une même puce tout en augmentant les performances calculatoires et en réduisant la consommation.

Aujourd'hui toutefois, on tend à atteindre les limites physiques de la miniaturisation des technologies actuellement matures. Si de nombreuses recherches sont en cours pour développer des technologies qui permettront de poursuivre la miniaturisation, leur développement reste long, incertain et extrêmement coûteux. Afin de pouvoir surmonter les limitations actuelles et continuer l'augmentation des performances des processeurs (More Moore), le développement d'architectures distribuées apparaît comme la solution la plus intéressante car de telles architectures permettent de paralléliser la charge de travail sur plusieurs ressources.

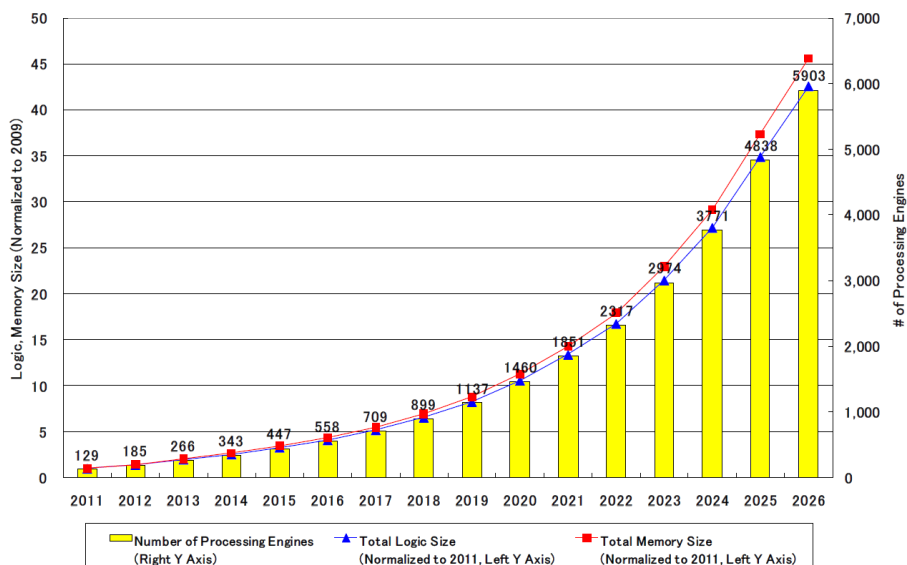


Figure 1 – Tendence des futures évolutions du nombre de cœurs par SoC [2]

De plus, la tendance des applications mobiles à exécuter, en parallèle, des fonctionnalités diverses (More than Moore) conduit les concepteurs à développer des circuits de plus en plus adaptés à une application cible, sous forme de Systèmes sur Puce (SoC). Ces SoCs embarquent un nombre croissant de cœurs de calcul (Multi-Processor SoC, MPSoC), hétérogènes ou non, et tous les éléments nécessaires au fonctionnement du SoC (réseau de communication inter-cœurs, mémoires volatiles ou/et non, interfaces entrées/sorties). Cette tendance est illustrée

par la Figure 1, issue du rapport 2011 de l'ITRS [2], qui prévoit que près de 6000 cœurs seront en moyenne intégrés sur chaque puce en 2026. Ceci représente un défi tant pour les concepteurs de circuits intégrés que pour les programmeurs développant les applications exécutées sur ces plateformes. Enfin, avec l'empilement 3D de plusieurs circuits dans le même boîtier pour limiter la surface de chaque puce et favoriser les rendements de fabrication et l'utilisation de technologies hétérogènes, la gestion de ces véritables super-ordinateurs intégrés croît exponentiellement en terme de complexité.

Diminuer la consommation électrique

Les évolutions antérieures ayant permis d'atteindre de grandes performances calculatoires ont mené à une densité d'intégration de transistors remarquable. Cependant, la puissance dissipée par une porte logique n'a pas diminué aussi rapidement que la densité d'intégration a augmenté. Avec les méthodes de conception actuelles, la densité surfacique d'énergie dans un circuit ne cesse de croître et peut atteindre, et même dépasser, $150W/cm^2$ ce qui équivaut à des densités surfaciques supérieures à celles observées sur des plaques de cuisson. L'accroissement de la densité surfacique de puissance doit donc être maîtrisée et les méthodes de conception repensées afin de limiter les problèmes de vieillissement prématuré. Les limites des capacités de dissipation thermique des circuits intégrés et de leur boîtier est une des principales raisons du développement des techniques de gestion de la puissance consommée (Power Management), en particulier pour les systèmes embarqués qui, de part leur contrainte d'encapsulation, ne peuvent pas être équipés d'un système de refroidissement.

Le second élément qui conduit à minimiser la consommation électrique des circuits est lié plus généralement à leur coût de fonctionnement. La consommation électrique des systèmes intégrés d'un centre de calcul peut en effet représenter jusqu'à 50% du coût de fonctionnement de telles structures. Même pour un consommateur lambda de matériel électronique, le budget énergétique lié à l'utilisation de l'ensemble des systèmes embarqués qui l'entourent devient important. En effet, la consommation d'un système mobile est de l'ordre du Watt pour pouvoir fonctionner sur batterie et on estime que le chiffre de 1000 systèmes embarqués par personne pourrait être atteint en 2020.

Enfin, plus particulièrement pour les applications mobiles, la durée d'utilisation des appareils dépend en partie de la consommation des éléments de calcul embarqués. Ces systèmes se voient donc contraints à un compromis entre performance de calcul et consommation électrique. On distingue deux domaines d'applications des systèmes embarqués pour lesquels le compromis performance/consommation est différent : les systèmes temps réels et les systèmes autonomes. Les systèmes temps réels ont de fortes contraintes de performances afin de fournir un service dans un délai imparti tout en consommant le moins possible. Les systèmes

autonomes, quant à eux, disposent d'un budget énergétique limité et tentent de maximiser leurs performances. De plus, la charge de calcul demandée à un circuit est variable au cours du temps. La gestion performance/consommation n'est donc pas toujours appliquée avec la même pondération. Il semble donc intéressant de pouvoir ajuster les paramètres de fonctionnement de chacun des cœurs du SoC, afin que chacun d'eux travaille à la performance requise tout en minimisant sa consommation, i.e. fonctionne avec le meilleur rendement énergétique possible.

Un compromis performance/consommation affecté par la variabilité

La gestion conjointe des performances et de la consommation d'un MPSoC est rendue complexe par la variabilité qui affecte le circuit. En effet, malgré les développements d'outils [3] ou de techniques de modélisation [4], il devient difficile de déterminer avec précision la consommation et les performances réelles de chacun des cœurs en présence de variabilité.

La variabilité a trois origines principales : les dispersions des procédés de fabrication (P), les variations de tension (V) et les variations de température (T). Chacun de ces éléments présente des répartitions spatiales et des dynamiques temporelles différentes.

Les variations des procédés de fabrication sont dues à des déviations lors de la fabrication du circuit intégré. Ces variations affectent les paramètres physiques des transistors et des interconnexions, et modifient donc le temps de propagation des signaux à travers les portes logiques du circuit. Les performances maximales atteignables, ainsi que la puissance consommée, sont alors différentes du cas nominal (procédés de fabrication Typique). Ces variations, distribuées hétérogènement à travers le wafer (variations inter-die), deviennent également de plus en plus importantes au sein d'une même puce (variations intra-die), et ce en particulier pour les technologies les plus avancées. Ces variations de procédés de fabrication sont temporellement statiques si l'on fait abstraction du vieillissement dont les dynamiques sont de l'ordre de l'année. Ce dernier est donc généralement inclus dans les variations des procédés de fabrication.

Hormis les variations quasi-statiques, un circuit est soumis à des variations environnementales dynamiques à savoir, les variations de tension et de température. Les variations de tension sont principalement des chutes de potentiel par rapport au niveau nominal, causées par des appels de courant. Ces phénomènes sont communément connus sous le nom d'IRdrops en référence à la loi d'Ohm, où R est la résistance et I le courant. L'amplitude des IRdrops peut atteindre 10% de la tension nominale, ce qui peut modifier, suivant la gamme de tension considérée, de plus de 50% la vitesse de propagation des signaux dans le circuit et donc affecter d'autant la fréquence maximale de fonctionnement.

D'un point de vue dynamique, les variations de tension peuvent être regroupées en plusieurs catégories. Dans [5], il est proposé d'identifier trois catégories

d'IRdrops selon les constantes de temps qui les caractérisent. La Figure 2 montre que les variations de la *première catégorie* ont des durées de quelques nanosecondes voire moins. Les variations de *deuxième catégorie* peuvent durer jusqu'à quelques centaines de nanosecondes. Enfin, celles de *troisième catégorie* peuvent durer plusieurs microsecondes. D'un point de vue fonctionnel, on peut assimiler les IRdrops à des perturbations de la tension nominale que le circuit est capable de rejeter naturellement. En effet, si aucune nouvelle perturbation n'apparaît, la tension revient à son niveau de départ au bout d'un certain temps. Il est à noter que ces phénomènes de fluctuations de la tension peuvent aussi se manifester sous forme de dépassements par rapport au niveau nominal, leur amplitude étant généralement moindre.

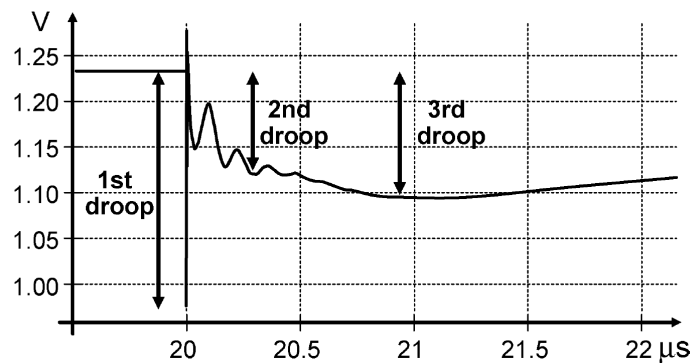


Figure 2 – Les trois catégories d'IRdrops d'après [5]

D'un point de vue spatial, les IRdrops causés par des événements très locaux, se propagent à travers les grilles d'alimentation via les niveaux de métaux. Ils peuvent ainsi perturber une zone du circuit plus ou moins importante. Dans [6], l'analyse des phénomènes de propagation des IRdrops permet de mieux comprendre le rôle de la topologie du circuit sur la répartition spatiale des variations [7]. Même si des solutions technologiques (telles que l'intégration de capacités de découplage passives [8] ou actives [9]) sont aussi intégrées pour limiter leur propagation, il est nécessaire de mesurer ces variations lors du fonctionnement du circuit afin de pouvoir atténuer leurs effets.

Les élévations de température sont directement liées à l'énergie dissipée par le circuit. D'un point de vue énergétique, comme un système électronique ne produit aucun travail mécanique ou chimique, la quasi totalité de l'énergie électrique consommée est transformée en énergie thermique (et en rayonnement électromagnétique). Chaque élément du circuit intégré dissipe donc de la chaleur en fonction de sa consommation électrique. La densité de puissance, liée à la densité d'intégration, influe donc sur l'amplitude des variations de température dans cette zone. Hormis les moyens externes de dissipation thermique (radiateur, water-cooling, ventilateur, ...) la seule solution locale, pour contrôler la température est de li-

imiter la consommation de chacune des ressources.

L'augmentation de température d'un circuit n'est limitée que par les capacités physiques des matériaux à dissiper la chaleur. Par rapport aux IRdrops, les circuits peuvent devenir instables aux élévations de température. En effet, si la capacité du circuit à dissiper la chaleur reste supérieure à la puissance dissipée, la température peut se stabiliser puis revenir à sa valeur initiale lorsque l'activité électrique cesse. Cependant, pour des circuits modernes la puissance statique prend une part importante du budget énergétique global. Or la puissance statique présente une dépendance exponentielle à la température, ce qui peut générer des emballements de la puissance statique dissipée et donc de température, entraînant ainsi des vieillissements prématurés des circuits, voire leur destruction. Les élévations de la température peuvent donc être dangereuses pour l'intégrité du circuit, en plus d'avoir une influence sur les performances et la consommation. La propagation thermique et son évolution temporelle en un point du circuit est assimilée généralement à un système du premier ordre (modélisé par un circuit RC) [10]. La dynamique de l'évolution de la température, dont un exemple est donné sur la Figure 3, dépend exclusivement des capacités de dissipation et de conduction thermique du circuit, ce qui est difficile à modéliser et donc à prévoir lors de la conception.

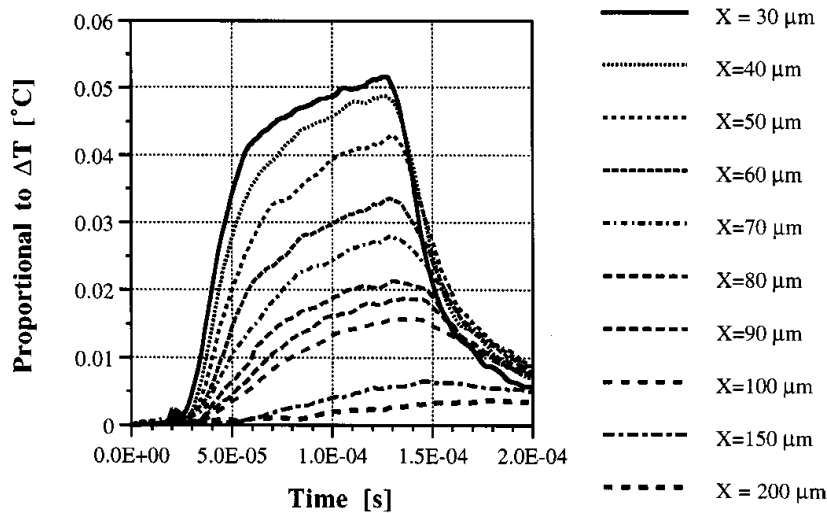


Figure 3 – Évolution temporelle de la température en différents points d'un circuit en fonction de la distance à la source de chaleur [10]

La répartition spatiale des variations de température est fortement liée à la topologie du circuit. Chaque ressource du MPSoC consomme et dissipe une énergie différente, en fonction de sa propre activité électrique. La Figure 4 montre la corrélation spatiale entre puissance consommée (Figure 4a) et la température régnant au sein (Figure 4b) d'un MPSoC. Les capacités de diffusion et de dissipation thermique des matériaux composant le circuit ont pour effet d'étendre la

zone affectée par l'élévation de température au delà de la source elle-même. De même, les différentes sources de dissipation thermique peuvent interagir entre-elles, en créant une couverture thermique complexe. Comme pour les IRdrops, il est très compliqué de prévoir le comportement thermique d'un circuit car il dépend de paramètres divers, certains étant variables et peu prédictibles (tâche, environnement, ...).

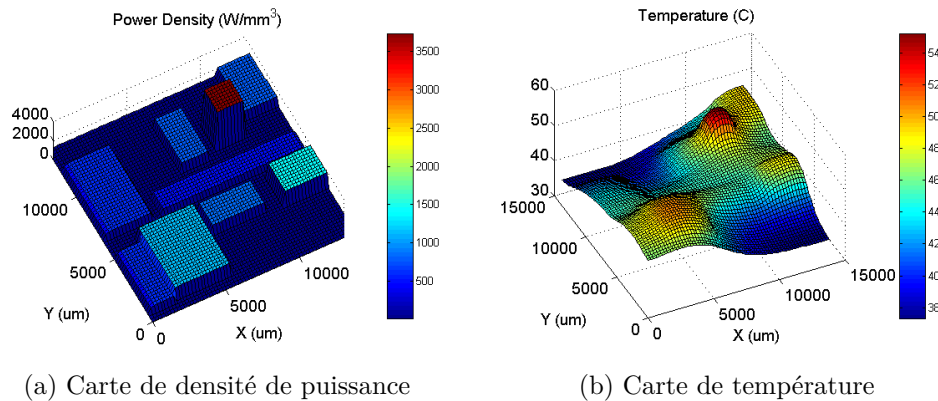


Figure 4 – Corrélation spatiale entre densité de puissance et température [11]

Différents axes de recherche sont menés dans les domaines de la microélectronique afin de limiter les effets de la variabilité. De nouvelles technologies intégrées sont développées et les outils de CAO tentent de prendre en compte les variations statiques et dynamiques lors de la conception. Cependant, ces technologies et outils ne sont pas encore matures et les concepteurs introduisent encore des marges de conception pour garantir que le circuit restera fonctionnel quel que soit son état de variabilité. Ce sur-dimensionnement global des circuits, par des marges de fonctionnement pessimistes, induit inexorablement une sous-exploitation et une moindre efficacité énergétique des MPSoC.

Les leviers technologiques pour l'efficacité énergétique

La recherche d'efficacité énergétique est traitée à tous les niveaux de la chaîne de développement de la microélectronique. Des technologues aux programmeurs, la recherche de la consommation minimale sous contrainte d'un travail à effectuer en un temps donné fait l'objet de multiples recherches [12].

Solutions au niveau technologique

Les transistors MOSFET (*Metal Oxide Semiconductor Field-Effect Transistor*) de type N ou P composant actuellement les circuits intégrés ont évolué au cours du temps et évoluent encore aujourd'hui. Utilisés par paire de manière complémentaire pour former des portes logiques CMOS (*Complementary Metal Oxide*

Semiconductor), ces transistors ont principalement été miniaturisés au fil des évolutions technologiques. On parle également de *scaling* pour désigner les étapes de miniaturisation successives qui ont eu lieu depuis les technologies micrométriques jusqu'aux technologies nanométriques actuelles. Cette miniaturisation des transistors MOSFET semble toutefois atteindre des limites, à la fois physiques mais également économiques. Des travaux visent à définir les prochaines générations de transistors afin de pouvoir poursuivre l'évolution envisagée par l'ITRS. Ces développements représentent de véritables enjeux stratégiques pour le marché du semi-conducteur, et on observe actuellement deux choix de technologies pour la prochaine décennie [13].

La société Intel, par exemple, développe les transistors FinFET (*Fin-shaped Field Effect Transistor*), une technologie qui offre de nouveaux modes de fonctionnement. Ce transistor, souvent décrit comme *tri-gate* ou *3D transistor*, fait sortir le canal du substrat. La grille peut alors entourer, voire enrober, le canal pour un meilleur contrôle électrostatique de ce dernier [14]. Si cette technologie paraît prometteuse en termes de performances et de mise à l'échelle [15], la principale limitation à son développement est l'investissement nécessaire à sa mise en œuvre, tant au niveau technique pour les concepteurs qu'au niveau économique pour le développement de nouvelles lignes de production.

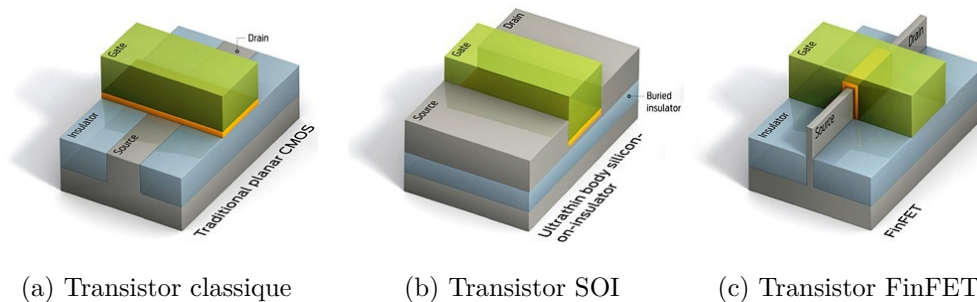


Figure 5 – Différentes technologies de transistor [13]

D'un autre côté, la technologie SOI (Silicon On Insulator), et plus particulièrement la branche FD-SOI (*Fully Depleted SOI*), est une technologie mature, compatible avec les layouts et les lignes de productions de MOSFET. Cela permet un portage quasi-direct d'un circuit MOSFET en FD-SOI à moindre coût. Cette technologie, qui permet également la poursuite de la mise à l'échelle du transistor, est particulièrement bien adaptée aux systèmes basses consommations [16] car les courants de fuite sont limités en isolant le canal du substrat [17]. Toutefois, les très faibles épaisseurs de couches qui composent le transistor FD-SOI, peuvent engendrer de nouvelles sources de variations des procédés de fabrication.

Si ces nouvelles technologies et leurs évolutions futures devraient permettre de répondre au besoin d'efficacité énergétique dans un futur proche, on peut éga-

lement noter que des recherches portent sur le développement de composants sensiblement différents des transistors actuels. Les transistors avec un canal en nano-fils [18], les transistors à base de nanotubes de carbone [19] ou encore en graphène [20] laissent entrevoir des performances remarquables en termes de vitesse, de consommation et d'intégrabilité. Cependant leur maturité et leur viabilité restent à démontrer.

Solutions au niveau logiciel

L'efficacité énergétique d'un système intégré passe aussi par l'optimisation du code qu'il exécute. Les métiers du logiciel embarqué sont certainement aussi divers que les métiers du matériel. C'est pourquoi de nombreuses recherches tentent, à tous les niveaux d'intégration, de rendre les codes plus efficaces et visent à définir des compilateurs tenant compte des spécificités des plateformes matérielles.

En effet, la majorité de l'optimisation d'un code peut être faite durant la phase de compilation. Les compilateurs classiques convertissent le code du programmeur dans le langage machine exécuté par la plateforme matérielle. Ils permettent également une analyse du code pour en simplifier les éléments redondants ou inutiles, en limitant par exemple les boucles. Tout ce travail est réalisé statiquement (off-line) avec le peu d'information sur le matériel auquel a accès, ou sait exploiter, le compilateur [21] [22]. Une optimisation plus poussée du code peut être effectuée si davantage de connaissances de la plateforme matérielle cible sont disponibles et prises en compte par le compilateur.

La compilation dynamique de codes permet de prendre en compte un peu plus d'informations relatives à la plateforme matérielle sur laquelle le code est exécuté afin d'éviter tout travail inutile. Ces méthodes sont utilisées depuis longtemps pour améliorer les performances de calcul [23], mais assez peu pour réduire la consommation. Au plus proche du matériel, on peut citer les recherches sur la génération dynamique de code qui semblent prometteuses pour diminuer la consommation. De petits compilateurs, appelés compilettes, simplifient à la volée, le plus rapidement possible et avec une faible empreinte mémoire, la liste des instructions devant être exécutées [24].

On peut également citer des recherches à des niveaux supérieurs, comme la prise en compte du codage des instructions pour une plateforme dédiée. Par exemple [25] présente la comparaison de plusieurs jeux d'instructions pour un processeur ARM afin de minimiser la consommation. Des recherches sont aussi effectuées pour prendre en compte, dès la conception des logiciels, la consommation liée à l'exécution d'un programme en minimisant les accès mémoire. Mais la consommation relative aux accès mémoire étant très liée à l'architecture de la plateforme matérielle d'exécution, l'optimisation reste difficile à rendre générique.

Solutions au niveau architectural : réduire les marges de conception

La recherche de solutions architecturales, permettant d'augmenter l'efficacité énergétique des systèmes intégrés, a pour avantage d'être quasi-indépendante des technologies considérées et des applications logicielles visées. Le but est d'agir sur le matériel disponible en reconfigurant son fonctionnement selon les contraintes de performances et de consommation. Il s'agit d'ajuster dynamiquement les caractéristiques de la plateforme matérielle de sorte que son fonctionnement soit énergiquement optimal par rapport au travail à exécuter (i.e. le code).

Objectifs et contributions de la thèse

Dans le but d'optimiser l'efficacité énergétique de processeurs multi-cœurs pour le domaine des systèmes embarqués, de grandes améliorations peuvent être attendues de la diminution des marges de fonctionnement. En effet, à cause de l'accroissement des variations des procédés de fabrication intra-die, chacune des unités de calcul qui composent une architecture MPSoC ne peut fonctionner aux mêmes performances maximales. C'est donc l'unité de calcul la moins performante qui définit le fonctionnement global du MPSoC, en bridant de fait toutes les autres ressources. Il semble donc intéressant de chercher une solution architecturale locale, dont la granularité permet à chaque unité de calcul de fonctionner à ses performances maximales. Le but est donc de surveiller dynamiquement et localement la variabilité de chaque unité de calcul afin de réajuster ses paramètres de fonctionnement pour améliorer son efficacité énergétique. Cette solution locale, dupliquée dans toutes les ressources du MPSoC doit, pour être viable, avoir l'impact le plus faible possible sur la surface silicium et l'énergie consommée.

L'objectif de cette thèse est donc de proposer des solutions architecturales bas coût permettant de réduire les marges de conception afin d'améliorer l'efficacité énergétique des MPSoCs. Si la démarche proposée dans ce manuscrit semble applicable aux systèmes temps réels et aux systèmes autonomes, les travaux présentés se concentrent sur la minimisation de la consommation sous contrainte de performance temps réel.

Les contributions principales de ce manuscrit sont :

- le développement d'un système de surveillance des variations locales et dynamiques de la tension et de la température à partir d'un capteur bas coût ;
- la proposition de politiques locales de réajustement des paramètres de fonctionnement de l'unité de calcul considérée suivant les mesures de variabilité pour atteindre l'optimalité énergétique ;
- la présentation d'un bilan énergétique de l'architecture adaptative considérée en fonction de la granularité spatiale du système de surveillance mis en place.

Ces travaux de thèse ont donné lieu à plusieurs publications aux workshops VARI (en 2011 [3] et en 2013 [7]) et dans des conférences internationales (DAC [4], FTFC [5] et CCA [6] en 2012). Une revue (TCAS-I [1]) est également en attente de publication et un dépôt de brevet [8] a été effectué.

Organisation du manuscrit

Le chapitre 1 présente les différentes solutions architecturales qui ont été développées au fil des années afin d'améliorer l'efficacité énergétique des circuits intégrés. Ces techniques, historiquement issues de la gestion des processeurs mono-cœurs, ont ensuite évoluées pour être adaptées aux contraintes particulières des circuits multi-processeurs. Ce chapitre permettra de mettre en évidence que dans le contexte actuel d'augmentation de la variabilité dynamique dans les circuits numériques complexes, les marges de fonctionnement prohibitives généralement introduites afin de garantir le fonctionnement des circuits limitent drastiquement leur efficacité énergétique.

Le chapitre 2 est consacré aux architectures adaptatives. Ces solutions architecturales permettent de prendre en compte la variabilité dynamique et statique afin de réajuster les paramètres de fonctionnement d'un circuit, ou d'une partie de ce circuit, dans le but de s'approcher de l'efficacité énergétique optimale. Les solutions proposées dans l'état de l'art seront présentées, puis nous proposerons une nouvelle solution permettant de palier les limitations des propositions précédentes en prenant en compte directement des mesures locales de tension et de température. L'approche proposée est basée sur l'implémentation locale bas coût d'une boucle de contre-réaction adaptée à une solution DVFS. Des politiques de réadaptation, adaptées à la solution adaptative présentée, seront proposées dans le contexte d'application temps réel.

Dans le chapitre 3, le système de surveillance de la tension et de la température considéré pour le développement de l'architecture adaptative proposée sera présenté. Ce système se base sur un capteur bas coût entièrement numérique et composé de différents oscillateurs en anneau. Après la présentation détaillée de ce capteur, nous proposerons des méthodes permettant d'extraire une estimation de la tension et de la température à partir des mesures d'un capteur. Des simulations permettront de valider ces méthodes et de discuter de l'influences de différents paramètres sur la qualité de l'estimation. Enfin, un méthode de calibration sera proposée afin de pouvoir réaliser des estimations précises en présence de variations intra-die de procédés de fabrication.

Le chapitre 4 est dédié à la validation du système de surveillance de la tension et de la température sur une plateforme matérielle. Les performances temporelles des méthodes proposées ont été évaluées afin de définir les débits maximaux d'estimation atteignables. Cette plateforme matérielle a également permis de valider

la calibration des capteurs, et des mesures de tension et de température ont pu être réalisées. Enfin la dernière partie de ce manuscrit porte sur l'évaluation d'un bilan énergétique de l'architecture adaptative proposée en prenant en compte les réductions de consommation qu'il est possible d'atteindre et le surcoût de consommation associé à l'implémentation de la boucle de contre-réaction.

Table des matières

Remerciements	i
Introduction : Les tendances de l'électronique embarquée	iii
Contexte et motivations	iii
Un besoin croissant en performance de calcul	iv
Diminuer la consommation électrique	v
Un compromis performance/consommation affecté par la variabilité	vi
Les leviers technologiques pour l'efficacité énergétique	ix
Objectifs et contributions de la thèse	xii
Organisation du manuscrit	xiii
Table des matières	xv
1 Évolution des solutions architecturales pour l'efficacité énergétique	1
1.1 Introduction	1
1.2 Les techniques de gestion globale des performances et de la consommation des systèmes mono-processeur	4
1.3 Évolutions vers des techniques de gestion des performances et de la consommation pour les MPSoCs	7
1.4 Problématique de la gestion locale	8
1.5 Synthèse et positionnement du sujet	10
2 Le besoin d'architectures adaptatives locales	13
2.1 Introduction	13
2.2 L'apparition des techniques adaptatives	14
2.3 Proposition d'une architecture AVFS idéale	21
2.4 Architecture considérée	24
2.4.1 Actionneurs	26
2.4.2 Les systèmes de surveillance de la variabilité	28

2.4.3	Contrôle et ajustement local	32
2.5	Politiques de réadaptation locale	36
2.5.1	Actionneur continu de tension	38
2.5.2	Actionneur discret de tension	42
2.6	Synthèse	48
3	Méthode d'estimation de la tension et de la température	49
3.1	Le Multiprobe : un capteur facile à concevoir et intégrer	49
3.2	Estimation de la tension et de la température à base de tests d'hypothèse	54
3.2.1	Les tests d'hypothèse non-paramétriques	54
3.2.2	Utilisation de tests d'hypothèse pour l'estimation de VT	57
3.2.3	Validation par simulation	60
3.3	Leviers de réglages et compromis	66
3.3.1	Limitations des Multiprobes et améliorations	66
3.3.2	Influence des différents paramètres de la méthode	71
3.3.3	Influence de la granularité de la base de modèles	74
3.4	Estimation rapide de la tension	81
3.4.1	Exploitation des différences de dynamiques temporelles entre V et T	82
3.4.2	Complémentarité avec la méthode d'estimation conjointe de VT	83
3.4.3	Validation en simulation	84
3.5	Calibration des Multiprobes	86
3.5.1	Un compromis précision/coût de calibration	86
3.5.2	Proposition d'une méthode de calibration	88
3.6	Conclusion	94
4	Validation sur plateforme matérielle et bilan énergétique	95
4.1	Validation du système de surveillance de la tension et de la température	96
4.1.1	Plateforme de validation : SThorm	96
4.1.2	Performances temporelles des méthodes proposées	98
4.1.3	Mesure de tension et de température sur SThorm	101
4.2	Bilan énergétique	106
4.2.1	Consommation de la boucle AVFS	106
4.2.2	Réductions de consommation atteignables par rapport à un DVFS	110
4.2.3	Bilan énergétique d'une plateforme particulière	124
4.2.4	Discussion sur la granularité	126
4.3	Conclusion	128

5 Bilan et perspectives	129
5.1 Synthèse	129
5.2 Perspectives	131
Bibliographie	135
Bibliographie Personnelle	143
Journaux	143
Conférences	143
Brevet	144
Liste des figures	145
Liste des tableaux	149
Liste des acronymes	151

Chapitre 1

Évolution des solutions architecturales pour l'efficacité énergétique

Ce chapitre présente l'évolution des développements, qui au fil des années, ont été proposés pour gérer le compromis entre performances et consommation des processeurs. Dans un premier temps, ce sont des techniques adaptées aux mono-processeurs qui ont été recherchées. Puis avec l'apparition des architectures distribuées, qui embarquent une multitude de processeurs sur la même puce, le problème s'est complexifié. Aujourd'hui, avec l'accroissement de la variabilité, la gestion de l'efficacité énergétique tend à devenir de plus en plus contrainte par des marges de conception permettant de couvrir des variations aux dynamiques diverses. Cette étude des solutions passées met en évidence que les solutions à développer devront désormais s'adapter rapidement à la variabilité.

1.1 Introduction

Les solutions architecturales permettant d'améliorer l'efficacité des circuits intégrés, consistent à reconfigurer le matériel disponible, pour atteindre les objectifs de performances fixés par l'application exécutée et ce, tout en minimisant la consommation électrique. Autrement dit, les solutions architecturales visent à atteindre le meilleur rapport performance/consommation d'une plateforme matérielle en prenant en compte les contraintes logicielles.

Si le facteur d'amélioration dépend de la technologie considérée et de l'application logicielle sélectionnée, la démarche de développement et d'intégration de solutions architecturales présente l'avantage de pouvoir être décorrélée de ces

éléments. L'objectif est en effet de réajuster dynamiquement les paramètres de fonctionnement du circuit pour atteindre l'efficacité énergétique optimale, en prenant en compte l'état du matériel par des mesures réalisées sur-puce caractérisant son état de procédés de fabrication, de tension et de température (PVT).

Les deux principaux paramètres de fonctionnement d'un processeur sont sa tension d'alimentation V et sa fréquence d'horloge F . La puissance consommée par le processeur, qui dépend de ces deux paramètres, peut être séparée en deux parties : P_{dyn} et P_{stat} . La puissance dynamique P_{dyn} représente la consommation due aux changements d'états des équipotentielles du circuit. La puissance statique P_{stat} est due aux fuites de courant qui apparaissent dès la mise sous tension du circuit. La tension d'alimentation a un effet quadratique sur la puissance dynamique comme le montre l'équation (1.1). Elle a également un effet sur la puissance statique, d'après l'équation (1.2), qui tend, avec les évolutions des technologies, à devenir de plus en plus non-linéaire sur d'importantes gammes de tension. La puissance dynamique est également proportionnelle à la fréquence et la puissance statique est exponentiellement dépendante de la température (par l'intermédiaire de la tension de seuil V_{th}). Les paramètres α , β et γ sont des paramètres caractéristiques de la tâche exécutée et de la plateforme d'exécution.

$$P_{dyn} \propto \alpha \cdot F \cdot V^2 \quad (1.1)$$

$$P_{stat} \propto \beta \cdot V^\gamma \cdot e^{\delta \cdot T} \quad (1.2)$$

Pour exécuter un travail avec la meilleure efficacité énergétique possible, il faut que l'énergie totale consommée soit minimale. Pour une application temps réel, dont la contrainte principale est le respect de la performance, la puissance totale est minimisée si la tension est minimisée. En effet, la fréquence minimale de fonctionnement étant fixée par la contrainte applicative, l'équation (1.1) montre que la puissance dynamique est minimale lorsque V est minimale. De plus, d'après l'équation (1.2) la puissance statique est minimisée lorsque V et T sont minimales. Or, la température T dépend elle-même de la puissance totale dissipée, et donc, au premier ordre, est minimale lorsque V et T sont minimales.

Tout processeur (ou système intégré) est capable d'être opérationnel sur une plage de fonctionnement tension/fréquence (VF) selon des paramètres de conception et la température. La Figure 1.1 représente le domaine de fonctionnement VF , d'un processeur, borné entre les tensions d'alimentation $\{V_{min}, V_{max}\}$.

Sur la Figure 1.1, la courbe supérieure en pointillés représente l'évolution de la fréquence maximale à laquelle un processeur issu d'un lot de fabrication, peut effectivement fonctionner. Cette limite est définie par la vitesse maximale à laquelle peuvent se propager les signaux électriques à travers les chemins du circuit et non pas par les limites fonctionnelles des transistors. Le chemin le plus lent, appelé chemin critique, pour une tension d'alimentation donnée, définit donc la

performance maximale du processeur entier. Similairement, la courbe continue inférieure représente la fréquence maximale à laquelle tous les processeurs du lot de fabrication sont capables de fonctionner. Cette limite tient compte des marges de conception liées aux variations dynamiques de tension et de température pendant le fonctionnement mais aussi des dispersions des procédés de fabrication. La technique de conception consistant à choisir le domaine de fonctionnement pire cas pour tous les processeurs d'un lot de fabrication, est appelée communément méthode des *corners*.

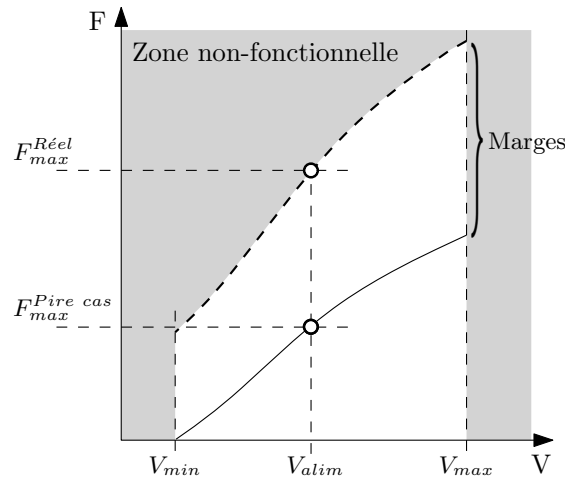


Figure 1.1 – Domaine VF du fonctionnement correct d'un processeur donné et marges de conception

On peut constater qu'entre la limite *Pire cas* et la limite *Réelle*, le processeur considéré peut fonctionner au-delà des spécifications définies lors de sa conception. De plus, la courbe en pointillés (fréquence maximale réelle) représente l'ensemble des points VF d'efficacité énergétique optimale puisque pour une contrainte de fréquence donnée la tension est minimale. Cependant cette limite représente aussi la frontière entre les zones associées à un fonctionnement correct (blanc) et incorrect (gris) du processeur. En conséquence, travailler au voisinage de cette limite est dangereux et peut conduire à des dysfonctionnements fréquents. Dès qu'un aléa de tension ou de température change la vitesse de propagation des signaux, des comportements erronés peuvent apparaître conduisant à d'importantes modifications de performances. Au premier ordre, des fautes temporelles apparaissent lorsque le temps de propagation d'un signal est supérieur à une période d'horloge (violation du temps de setup). Il est alors nécessaire de reprendre la séquence d'instructions depuis le début, ce qui est très coûteux à la fois en terme de performance et d'énergie.

Dans le cas de systèmes temps réel, la contrainte de fonctionnalité est un critère dur, ce qui nécessite de conserver un minimum de marges de conception. Toutefois, la Figure 1.1 illustre qu'il existe un espace de fonctionnement dans

lequel le processeur considéré peut fonctionner de manière fiable et plus efficace que prévue lors de la conception. Les marges de conception laissent donc d'importantes possibilités d'amélioration des performances et de réduction de la consommation. Au fil des générations de circuits, des techniques de gestion des processeurs au niveau architectural ont été développées, dans un premier temps pour les circuits mono-processeur puis plus récemment pour les MPSoCs.

1.2 Les techniques de gestion globale des performances et de la consommation des systèmes mono-processeur

Face au constat relatif à l'introduction des marges de conception, les premières solutions de réduction des marges ont été proposées afin de prendre en compte des phénomènes non modélisés ou difficilement modélisables et donc difficilement simulables. Le développement de ces solutions a été motivé par des soucis économiques de rendement de production des processeurs pour ordinateurs, afin de limiter leur surdimensionnement. Ces premières solutions de gestion de la variabilité étaient globales, c'est-à-dire à l'échelle du circuit entier. Cette section présente les principales évolutions des techniques de gestion de la performance et de la consommation à l'échelle globale d'un circuit mono-processeur.

Les systèmes intégrés fabriqués dans des technologies microniques étaient principalement affectés par des variations globales des procédés de fabrication. En effet, ces circuits étaient moins sensibles aux variations de tension car les niveaux de tension d'alimentation étaient plus élevés. De même, les variations de température étaient moindres, la densité d'intégration et donc de puissance consommée étant moindre. Il était alors intéressant de réduire les marges introduites pour prendre en compte les variations des procédés de fabrication afin d'accroître les performances tout en maintenant des rendements de production acceptables.

La caractérisation de l'état des procédés de fabrication du circuit était réalisée en sortie de fabrication. La Figure 1.2b illustre les différentes fréquences de fonctionnement possibles pour un niveau de tension d'alimentation du circuit V_{alim} , suivant les marges de fonctionnement considérées. $F_{max}^{Réel}$ correspond à la fréquence maximale atteignable sans faute temporelle. $F_{max}^{Pire\ cas}$ est la fréquence d'horloge à laquelle seraient vendus tous les processeurs si on ne rognait pas les marges de procédés de fabrication. La fréquence maximale effective de fonctionnement $F_{max}^{Effectif}$ est obtenue en caractérisant l'état des procédés de fabrication du processeur. La marge correspondante peut généralement être déduite, au premier ordre, d'un oscillateur en anneau intégré dans le circuit [33]. Grâce à cette caractérisation, les rendements de production ont pu être améliorés, en commercialisant un même circuit sous différentes gammes de produit dont la fréquence d'horloge est l'indicateur. Toutefois, cette adaptation reste statique car la fréquence est ajustée pour la durée de vie du circuit. Or, pour agir efficacement sur

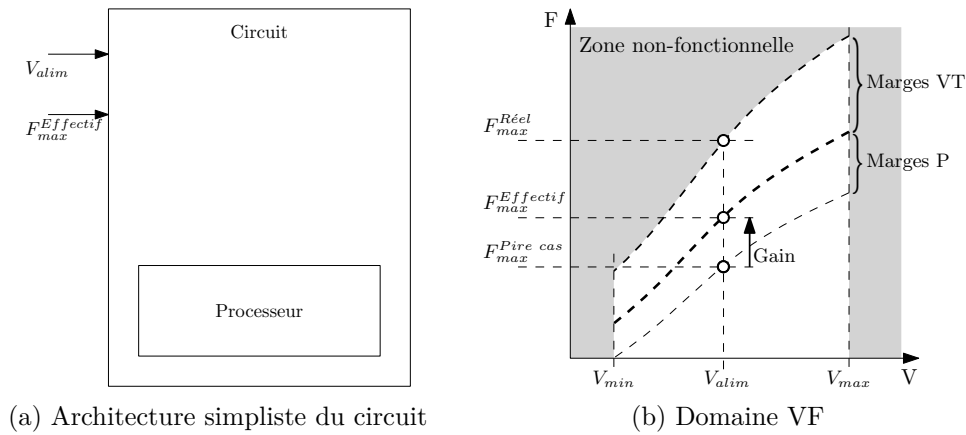


Figure 1.2 – Rognages des marges de conception par caractérisation des procédés de fabrication d’un mono-processeur

la consommation du circuit, l’adaptation doit être dynamique car le besoin en performances évolue au cours du temps suivant l’utilisation faite du processeur.

Les premières techniques de gestion dynamique avaient simplement pour objectif d’ajuster les performances du processeur en changeant la fréquence d’horloge. Le principe du DFS (Dynamic Frequency Scaling) est présenté sur la Figure 1.3. Une fois le cas de procédés de fabrication caractérisé, la fréquence d’horloge peut être réglée librement grâce à un générateur de fréquence d’horloge (*Actionneur F* sur la Figure 1.3a) jusqu’à la valeur maximale $F_{max}^{Effectif}$ en fonction du besoin en performances [34]. Comme le calcul de F_{cible} nécessite des connaissances sur la tâche à effectuer, un capteur de performance est généralement intégré. Cette technique permet de diminuer légèrement la consommation dynamique du processeur par rapport à un fonctionnement statique. Cependant, cela n’améliore pas l’efficacité énergétique puisque la tension V est fixée à V_{alim} . En effet, pour la fréquence d’horloge cible F_{cible} la tension d’alimentation pourrait être diminuée sans aucun effet sur la performance et la fonctionnalité, de sorte que le point de fonctionnement VF atteigne la courbe de fonctionnement effectif (en discontinue gras sur la Figure 1.3b).

Pour améliorer l’efficacité énergétique du circuit il est donc nécessaire d’adapter conjointement la tension d’alimentation et la fréquence d’horloge. La gestion dynamique des paramètres de fonctionnement tension/fréquence est communément connue sous l’appellation DVFS (Dynamic Voltage and Frequency Scaling) [35] et parfois appelée simplement DVS (Dynamic Voltage Scaling). Le but est alors d’adapter les deux paramètres tension V et fréquence F à la fois afin de fonctionner toujours au plus proche de la limite de fréquence maximale effective [36]. On peut voir sur la Figure 1.4a que le DVFS nécessite l’utilisation de deux *actionneurs* pour ajuster les paramètres VF. Comme pour le DFS, une information sur

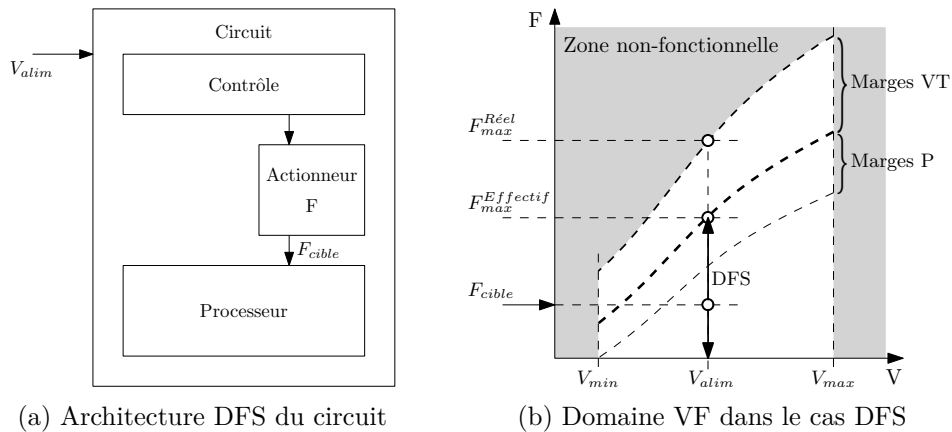


Figure 1.3 – Principe du DFS sur un processeur

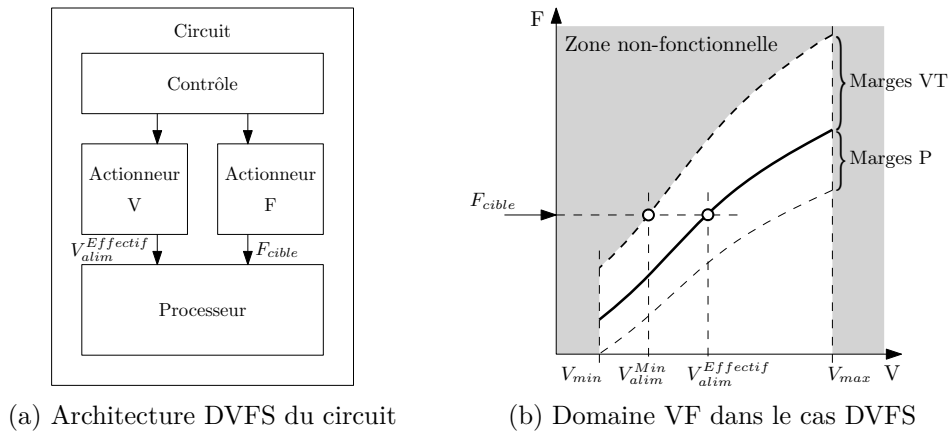


Figure 1.4 – Principe du DVFS sur un processeur

la performance attendue est également nécessaire afin que le contrôleur calcule la fréquence appropriée F_{cible} . Sur la Figure 1.4b la ligne continue épaisse représente l'ensemble des points de fonctionnement effectif obtenu par la caractérisation des procédés de fabrication. La fréquence F_{cible} est fixée par l'application selon la contrainte de performance et la tension $V_{alim}^{Effectif}$ est appliquée pour atteindre la ligne continue épaisse. On remarque cependant que pour la même contrainte de performance, il reste possible de diminuer encore la tension d'alimentation jusqu'à V_{alim}^{Min} en rognant les marges VT. Même si l'efficacité énergétique n'est pas optimale, le DVFS permet une réduction significative de la consommation sous contrainte de performances.

Les limites de performances tendant à être atteintes pour les circuits mono-processeurs, le développement des circuits distribués de type MPSoC s'est généralisé. Pour ces nouveaux circuits, les adaptations statiques, telles que la caracté-

risation globale des procédés de fabrication [37], sont toujours utiles. Cependant de nouvelles solutions dynamiques ont été recherchées afin de prendre en compte la complexité supplémentaire (variations de procédés de fabrication intra-die, variations locales de tension et de température) apportée par la multiplication des ressources.

1.3 Évolutions vers des techniques de gestion des performances et de la consommation pour les MPSoCs

Avec l'apparition des architectures multi-cœurs, et compte tenu de l'efficacité de la technique DVFS, les concepteurs ont voulu naturellement transposer le DVFS aux MPSoC. Les difficultés d'implémentation de cette technique globale, comme le surplus de matériel (duplication des actionneurs dans chaque ressource), ont limité leur mise à l'échelle pour les circuits multi-cœurs. Le portage du DVFS aux architectures multi-cœurs a donc conduit dans un premier temps à une transposition directe du système à l'ensemble du circuit distribué, comme l'illustre la Figure 1.5a. Ceci permet de résoudre le problème de mise à l'échelle en conservant l'intégration des deux actionneurs pour tout le circuit. La contre-partie est une perte d'efficacité énergétique globale puisque la surveillance et l'adaptation des paramètres restent globaux. En effet, à cause des variations des procédés de fabrication intra-die, les performances effectives de chaque cœur sont différentes. Comme illustré sur la Figure 1.5b, l'adaptation des paramètres VF de fonctionnement d'un des cœurs du MPSoC est donc faite de sorte que le « pire » des cœurs (marqué d'un w sur la Figure 1.5a) puisse fonctionner. Par exemple la Figure 1.5b montre que le cœur 9, dont la tension d'alimentation effective pourrait être $V_{alim}^{Core_9}$, est alimenté avec la tension effective qui permet de faire fonctionner tous les cœurs du MPSoC, $V_{alim}^{MPSoC} = \max_i V_{alim}^{Core_i}$. Ceci revient à brider tous les cœurs d'un MPSoC aux performances du "pire" cœur, ce qui n'est bien sûr pas le plus efficace énergétiquement.

Afin de gérer les performances et la consommation des MPSoCs, des solutions ont été proposées au niveau global. L'ordonnancement des tâches sur la performance permet de minimiser les temps morts, pour des objectifs de qualité de services [38] ou d'efficacité énergétique [39]. On peut également citer les algorithmes de migration de tâches qui permettent de minimiser les pics de température pour limiter la consommation statique [40]. Enfin, l'implémentation de différents algorithmes DVFS dans des niveaux supérieurs de contrôle permettent d'améliorer les performances globales [41] tout en réduisant la consommation [42].

On peut également citer les méthodes de mise en veille des ressources non-utilisées du MPSoC. Différents niveaux de mise en veille peuvent être appliqués, de l'extinction complète de la ressource à la simple diminution des paramètres VF. La stratégie d'extinction de la ressource (*power gating*) [43] n'est appliquée que

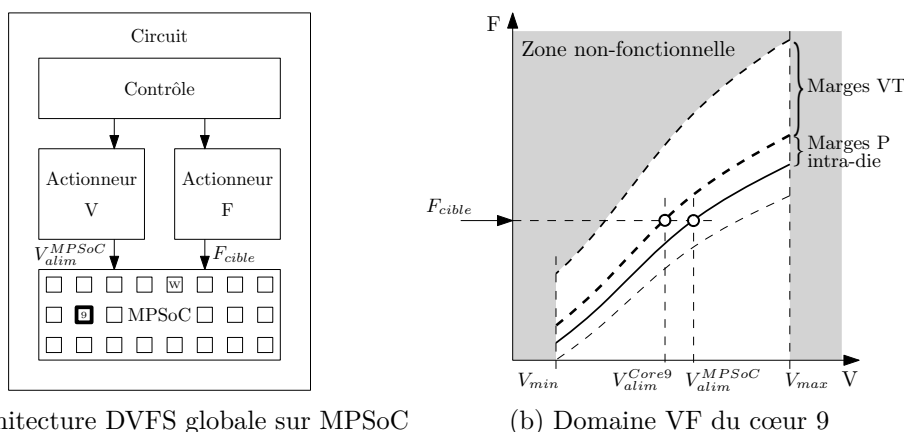


Figure 1.5 – Adaptation globale par DVFS sur un circuit multi-cœur

lors d'applications demandant des mises en veille longues car toutes les données contenues dans les registres sont perdues et la remise en route constitue alors une perte de temps et d'énergie importante. Dans le contexte de stratégie dynamique, on privilégie donc souvent un simple arrêt de l'horloge (*clock gating*) qui permet de conserver les informations contenues dans les registres tout en arrêtant la consommation dynamique des bascules [44]. Dans ce mode, seule la composante statique de la puissance est dissipée puisque la ressource n'a plus aucune activité. Enfin les modes *idles* se contentent simplement de diminuer les paramètres VF à leur niveau minimal de fonctionnalité permettant ainsi un réveil beaucoup plus rapide que pour les autres stratégies. Toutefois, la consommation d'énergie durant la phase de mise en veille est plus importante. Les techniques de gestion globale et de mise en veille se sont beaucoup développées car leur mise en œuvre est peu coûteuse en matériel et facilement implémentable.

L'application des techniques introduites ci-avant ne permet pas d'atteindre l'efficacité énergétique optimale de tout le circuit lorsque l'on considère un multi-processeur. En effet, ces techniques globales ne permettent pas d'optimiser le fonctionnement de chacune des ressources indépendamment. Le fait de ne pas prendre en compte la variabilité locale (P intra-die et VT), de plus en plus importante dans les circuits conçus en technologie avancée, laisse de grandes marges d'amélioration. L'efficacité énergétique optimale d'un circuit multi-cœurs nécessite donc une surveillance et une adaptation locale de chacun des cœurs.

1.4 Problématique de la gestion locale

L'efficacité énergétique globale d'un circuit MPSoC est atteinte si toutes les ressources du circuit sont optimisées pour atteindre leur propre efficacité énergétique selon les contraintes de performances qui leur sont imposées. L'ajout

de techniques de gestion locale semble donc être la voie la plus adaptée pour atteindre l'efficacité énergétique globale des architectures distribuées, car elles cherchent à tirer le meilleur de chacune des ressources en faisant abstraction des stratégies choisies dans les niveaux de gestion supérieurs.

L'optimisation locale de l'énergie consommée est dépendante des tâches que la ressource considérée doit exécuter. La gestion locale est donc mise en œuvre à la granularité temporelle d'une tâche. Une tâche est définie comme un jeu d'instructions assigné à la ressource afin d'y être traité. Toutes les tâches demandent une quantité de travail différente qui dépend, notamment, de la structure matérielle de la ressource. Certains circuits sont composés de blocs matériels optimisés pour un type donné d'opérations alors que d'autres, plus généralistes, peuvent exécuter n'importe quel type d'opérations. La granularité d'une tâche n'est donc pas une constante déterministe, et c'est au moment de la compilation que la charge de travail liée à l'exécution de la tâche sera connue. La charge de travail d'une tâche est définie en nombre de cycles d'horloge afin d'être indépendante de la fréquence d'horloge choisie. En connaissant la charge de travail et la contrainte de performance, qui est une donnée temporelle, on peut déterminer à quelle fréquence d'horloge F_{cible} , la tâche doit être exécutée [45].

Il a été montré que pour optimiser l'énergie consommée durant l'exécution d'une tâche, la ressource doit être utilisée pendant toute la durée qui lui est allouée, de sorte à terminer le travail exactement à la limite de temps (deadline, DL) [45]. Il semble donc préférable de réaliser une tâche à une fréquence plus faible, que de finir le travail avant la limite de temps puis de passer dans un mode de veille. La Figure 1.6 montre que cette proposition n'est vraie que si et seulement si la tension est ajustée en même temps que la fréquence (DVFS, Figure 1.6c). En effet, l'énergie consommée durant la tâche (représentée par la surface grisée) est la même dans le cas DFS (Figure 1.6b) que dans le cas clock gating (Figure 1.6a) car la puissance dynamique est linéairement dépendante de la fréquence alors que la puissance statique reste inchangée. Le DFS présente tout de même l'avantage de minimiser le pic de consommation par rapport au clock gating, ce qui permet de limiter l'apparition de points chauds et les emballements thermiques dus à la puissance statique qui dépend exponentiellement de la température.

L'ajustement conjoint des paramètres VF, suivant la technique DVFS, apparaît donc être la solution la plus efficace pour fonctionner au point d'efficacité énergétique optimale. En effet, l'ajout de la gestion de la tension à la technique DFS permet de diminuer à la fois les puissances dynamique et statique. Si l'on trouve de nombreux travaux sur l'implémentation de différents algorithmes de DVFS dans les niveaux supérieurs de contrôle, ou sur la collaboration des techniques de DVFS avec des modes de mises en veilles [46], peu de travaux se concentrent sur l'efficacité énergétique de l'exécution d'une tâche sur une ressource donnée. Effectivement, comme cela a été évoqué précédemment, la prin-

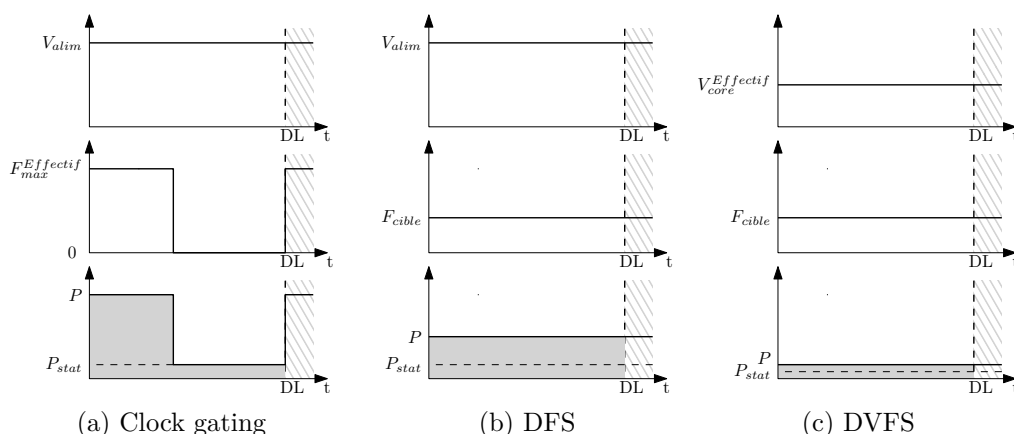


Figure 1.6 – Consommation lors de l'exécution d'une tâche en utilisant les techniques de clock gating, de DFS et de DVFS

La principale difficulté dans l'implémentation locale de technique DVFS, réside dans le surplus de matériel (actionneurs) qu'il est nécessaire de rajouter dans chacune des ressources. De plus, il apparaît nécessaire de surveiller les paramètres de tension, de température et de fréquence maximale de la ressource afin de réduire les marges de fonctionnement dues à l'incertitude sur l'état de la ressource.

C'est dans ce contexte que le travail présenté dans ce manuscrit prend tout son sens. L'objectif est d'améliorer la solution DVFS classique en proposant une implémentation bas coût qui puisse être intégrée localement dans chaque ressource et qui prenne en compte les variations dynamiques de tension et de température afin d'approcher le fonctionnement de chaque ressource d'un MPSoC de son efficacité énergétique optimale.

1.5 Synthèse et positionnement du sujet

Afin de pouvoir optimiser l'efficacité énergétique d'un circuit MPSoC fabriqué dans des technologies avancées, il apparaît indispensable de gérer le compromis performance/consommation de manière locale. Le développement de telles techniques requiert toutefois la résolution de plusieurs problèmes. En premier lieu, les variations locales de tension et de température doivent être connues afin d'en déduire les performances maximales qui peuvent être atteintes. Pour cela, du matériel permettant la surveillance de la variabilité et le réajustement du point de fonctionnement de la ressource doit être intégré dans chaque ressource. Pour atteindre l'efficacité énergétique globale, l'architecture locale doit être pensée, dès la conception du circuit, pour pouvoir s'adapter aux variations locales et dynamiques en incluant un système de surveillance et de gestion de la variabilité dédié.

L'architecture permettant d'optimiser l'efficacité énergétique de chaque ressource ne doit donc pas être seulement dynamique mais elle doit aussi permettre l'adaptation des paramètres de fonctionnement aux variations dynamiques de tension et de température. Dans le chapitre suivant, le travail se concentrera sur la proposition d'une architecture adaptative locale, incluant une solution de surveillance locale bas coût de la variabilité dynamique, et des politiques de réajustement permettant d'adapter le point de fonctionnement pour atteindre l'efficacité énergétique optimale de la ressource.

Chapitre 2

Le besoin d'architectures adaptatives locales

Le chapitre précédent a permis de mettre en évidence que la prise en compte de la variabilité dynamique (tension et température) devient indispensable pour franchir une nouvelle étape dans le développement de processeurs énergétiquement efficaces. Dans ce nouveau chapitre nous présentons les principaux travaux ayant proposé des solutions à ce problème en développant des architectures adaptatives permettant de prendre en compte des mesures de variabilité dynamique pour reconfigurer les paramètres de fonctionnement du circuit. Puis, nous proposons une nouvelle approche ne présentant pas les inconvénients des propositions de la littérature. L'architecture adaptative proposée se veut une solution bas coût, basée sur une amélioration des techniques de gestion locale DVFS. Les différents éléments constitutifs de cette architecture sont détaillés ainsi que les politiques d'ajustement permettant de réduire les marges de fonctionnement.

Cette dernière partie a notamment été inclus dans une publication acceptée au journal TCAS-I [1].

2.1 Introduction

L'introduction des marges de conception permettant de rendre robuste les circuits aux variations PVT, limite leurs performances et réduit leur efficacité énergétique. Pour améliorer le rapport performances de calcul/consommation, ces marges pessimistes de fonctionnement doivent être réduites. Pour cela chacune des ressources d'un MPSoC doit pouvoir travailler au plus proche de son point de fonctionnement optimal tout en restant fonctionnel. Pour atteindre cet objectif, il est nécessaire que chacune des ressources du circuit puisse s'adapt-

ter aux variations qui l'affectent et aux contraintes de performance qui lui sont imposées.

Les architectures adaptatives sont une première étape dans le développement de circuits *intelligents*, « conscients » de leur état physique et de leurs limites de fonctionnement. Cela nécessite dans un premier temps de disposer de capteurs de variabilité afin de mesurer les déviations à la fois spatiales et temporelles auxquelles chacune des ressources du MPSoC est soumise. Cela nécessite également le développement et l'intégration de techniques de surveillance de ces variations et de prise de décisions permettant de réajuster le fonctionnement local de la ressource. Ces techniques doivent être mises en œuvre dès la phase de conception du circuit afin que puisse être implémenté tout le matériel nécessaire à la surveillance de l'environnement de chacune des ressources du MPSoC et à la réadaptation de leurs paramètres de fonctionnement.

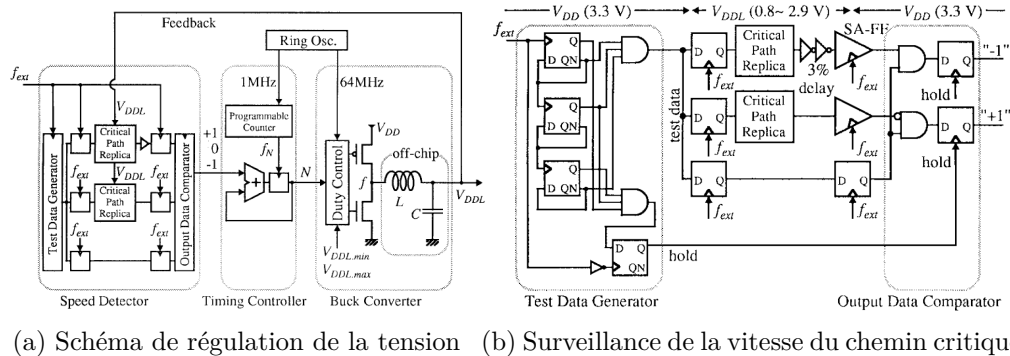
Dans un premier temps, ce chapitre présente les premiers travaux liés au développement d'architectures adaptatives disponibles dans la littérature. Ensuite, il est proposé une architecture adaptative locale, basée sur une implémentation de la technique DVFS dans chaque ressource d'un MPSoC. Cette architecture permet de mesurer et de compenser les variations dynamiques et locales de tension et de température afin d'atteindre le point d'efficacité énergétique optimale. La dernière partie du chapitre présente la politique d'adaptation locale liée à l'architecture proposée.

2.2 L'apparition des techniques adaptatives

Si la gestion dynamique des performances et de la consommation a fait l'objet de très nombreuses recherches, l'apparition de solutions adaptatives dans les circuits numériques est plus récente et remonte à la fin des années 90. L'objectif est déjà à cette époque de limiter la consommation électrique des appareils mobiles comme les ordinateurs portables, les systèmes d'instrumentation mobiles ou encore les systèmes de radio-communications.

En 1998, T. Kuroda a travaillé sur une technique permettant d'ajuster automatiquement la tension d'alimentation d'un processeur à son niveau minimal de fonctionnement [47]. Ce système, représenté à la Figure 2.1a, est composé de trois éléments principaux.

Un convertisseur DC/DC intégré (*Buck converter*) permet de générer la tension V_{DDL} qui est appliquée à la partie régulée du circuit. Ce composant est lui-même alimenté à une tension constante V_{DD} par un générateur externe. Sa consigne est commandée par le *Timing Controller* qui ajuste la fréquence de hachage f du DC/DC via sa sortie $N \in [0, 64]$. Comme N est un entier, pour $V_{DD} = 3,3V$ la résolution de V_{DDL} est de $50mV$. Le filtre LC, nécessaire au lissage de la tension générée, est externe au circuit pour limiter le surplus de surface



(a) Schéma de régulation de la tension (b) Surveillance de la vitesse du chemin critique

Figure 2.1 – Proposition d'auto-adaptation de la tension de Kuroda [47]

nécessaire à l'implémentation de ce convertisseur.

Le *Timing Controller* est un accumulateur qui calcule la valeur courante de N en sommant, à chaque cycle de l'horloge de contrôle f_N , la sortie du capteur de performance *Speed Detector*. Cette sortie ne peut prendre que trois états : +1 si la tension V_{DDL} doit être augmentée, -1 si elle doit être diminuée ou 0 si elle ne doit pas être ajustée.

Le capteur de performance (*Speed Detector*), détaillé à la Figure 2.1b, fournit l'information d'ajustement de la tension en comparant les temps de propagation d'un signal au travers de trois chemins parallèles alimentés à V_{DDL} . Les trois chemins sont compris entre deux étages de bascules qui échantillonnent les entrées et sorties des chemins à f_{ext} , l'horloge de fonctionnement du circuit. Un des chemins sert de référence en connectant directement les deux bascules entrée/sortie. Les deux autres chemins sont composés d'une réplique du chemin critique du circuit et un des deux possède également quelques étages de buffers supplémentaire afin d'ajouter un retard d'environ 3% du temps de propagation du chemin critique. En amont de ces chemins, le *Test Data Generator* produit les données propagées par les trois chemins. La sortie de chacun des chemins est collectée par un comparateur (*Output Data Comparator*) afin de détecter quels chemins ont effectivement transmis les données. Ainsi la tension est ajustée de sorte que le chemin critique transmette correctement les données et que le chemin critique « buffered » soit toujours fautif. Comme les trois chemins sont alimentés par V_{DDL} , les auteurs affirment que la tension se régule automatiquement à son niveau minimal de fonctionnement.

En utilisant, ce système de régulation de la tension d'alimentation, les auteurs montrent qu'il est possible, suivant la fréquence d'horloge considérée, d'atteindre des facteurs de réduction de la consommation supérieurs à 2 comparé à un processeur alimenté entièrement à V_{DD} . L'implémentation de la solution proposée sur un processeur R3900 d'environ 440k transistors a montré que le surcoût de matériel occupe une surface inférieure à 0,5% de la surface du circuit, sans compter l'oc-

cupation du filtre LC externe, nécessaire au convertisseur DC/DC. Cette solution n'est pas présentée par T. Kuroda comme une solution adaptative car les auteurs utilisent ce système pour ajuster le niveau de tension hors-ligne, au démarrage du circuit, afin de compenser les variations de procédés de fabrication inter-die qui sont effectivement les plus « limitantes » pour les performances des circuits en technologie $400nm$. Si les auteurs ne décrivent pas explicitement la possibilité de prendre en compte les variations dynamiques, cette solution pourrait être directement utilisée pour surveiller lors du fonctionnement les limites maximales de fonctionnement du processeur. En ajoutant, un actionneur permettant d'ajuster la fréquence en fonction des contraintes applicatives de la tâche à effectuer, le système serait un candidat potentiel d'architecture adaptative.

Cependant, l'élément permettant la surveillance de ce système (*Speed Detector*) est la principale limitation au développement de cette solution sur des circuits fabriqués en technologies avancées. En effet, l'hypothèse de T. Kuroda est de considérer que le chemin critique du circuit est unique et donc que la surveillance d'une réplique de ce chemin est suffisante. En réalité, le chemin critique des circuits modernes peut évoluer au cours du temps en fonction de l'état PVT courant du circuit. De ce fait, une réplique d'un chemin critique n'est plus une approche suffisante à la surveillance des limites de fonctionnement d'un circuit.

T. Burd, dans [35], présente l'un des premiers travaux abordant explicitement la notion de *processeurs adaptatifs*. Dans cette proposition, le système se compose en réalité d'un ensemble de quatre circuits assemblés de sorte à pouvoir réguler la tension et la fréquence de celui qui est nommée CPU (Figure 2.2a). Les trois autres blocs sont dédiés respectivement à la mémoire, aux entrées/sorties et à la régulation du CPU. Le but de ce système est de faire en sorte que les actionneurs de tension et de fréquence adaptent automatiquement le point de fonctionnement du CPU, de sorte à atteindre la meilleure efficacité énergétique possible.

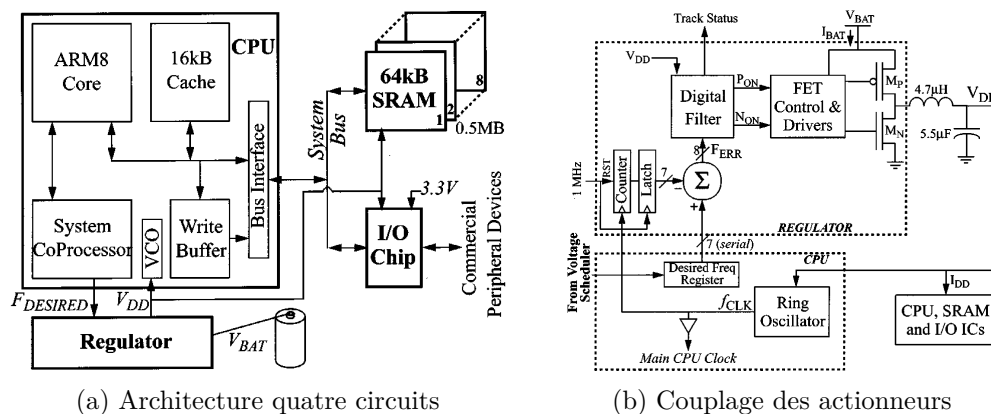


Figure 2.2 – Proposition de processeur adaptatif de Burd [35]

Ce système repose sur un couplage des actionneurs de tension et de fréquence, représenté sur la Figure 2.2b, comme P. Macken [48] l'avait introduit 10 ans plus tôt. L'actionneur de tension est un convertisseur DC/DC dont la sortie est modulée par le régulateur. L'actionneur de fréquence est un simple oscillateur en anneau dont la fréquence est ajustée par la tension. Cette fréquence est alors mesurée par le bloc régulateur, via un compteur, et comparée à une référence pour ajuster la tension via une boucle de contre-réaction. La référence de fréquence, qui représente la contrainte de performance (fréquence cible) que l'on souhaite appliquer au CPU, est fournie par un contrôle de plus haut niveau, l'OS dans le cas présent.

Le processeur opère donc de manière automatique à sa tension minimale de fonctionnement en utilisant l'oscillateur en anneau à la fois comme capteur de performance et comme générateur d'horloge. Pour que ce système fonctionne, tout repose sur le fait que l'oscillateur doit être conçu pour être représentatif du chemin critique du processeur, et ce sur une large gamme de tension. En effet, la fréquence qu'il génère doit se rapprocher autant que possible de la fréquence maximale que peut atteindre le chemin le plus critique, et ce sans dépasser cette limite.

Bien que l'objectif affiché soit d'améliorer l'efficacité énergétique du processeur, l'architecture proposée ne dispose pas de système de surveillance de variabilité à proprement parler. Selon les auteurs, c'est l'oscillateur en anneau qui "*par effet de bord*" permet de capturer les effets de la variabilité sur les performances maximales atteignables. En effet, c'est l'hypothèse selon laquelle la variabilité statique et dynamique est uniformément répartie sur le circuit qui permet de pouvoir considérer que cette solution est adaptative, ce qui est vrai pour la technologie considérée. T. Burd conclut en montrant que, dans la technologie CMOS 0,6 μ m et suivant l'application, 78% d'énergie peut être sauvée par rapport à un système qui n'adapte ni la tension ni la fréquence de fonctionnement, et que des marges d'amélioration sont encore possibles.

Cependant, ce travail repose sur une hypothèse qui n'est plus valide lorsque l'on considère des circuits réalisés dans des technologies avancées. En effet, le chemin critique d'un circuit n'est plus unique et peut évoluer suivant l'état PVT local et courant du circuit. Un unique oscillateur ne peut donc plus être considéré comme une réplique fidèle du chemin critique.

Pour surmonter la limitation des travaux de T. Burd et prendre en compte les variations des procédés de fabrication intra-die, M. Nakai [36] et M. Elgebaly [49] ont proposé d'autres solutions. Ces travaux sont assez similaires, car basés sur la même technique de surveillance de la variabilité. Toutefois, ils se complètent car M. Elgebaly détaille le capteur utilisé alors que M. Nakai décrit plus précisément l'architecture et les gains en consommation.

Pour prendre en compte le fait que le chemin critique n'est plus unique dans

les circuits fabriqués dans les technologies avancées, M. Nakai et M. Elgebaly proposent d'utiliser un émulateur de chemin critique. En plus de l'émulateur, l'architecture adaptative inclut un [49] ou plusieurs [36] cœurs de calcul et des actionneurs tension/fréquence couplés [36] ou non [49]. Contrairement à la solution de T. Burd, l'émulateur de chemin critique est dédié à la surveillance de la variabilité. La Figure 2.3a présente l'architecture de M. Nakai appelé DVFM (Dynamic Voltage and Frequency Management) où l'on trouve l'émulateur de chemin critique dans le bloc *Delay Synthesizer*, l'actionneur de tension DC/DC, l'actionneur de fréquence PLL et l'ensemble de la logique contrôlée. Cet exemple inclut également un compteur de performances pour une gestion matérielle autonome, de sorte à s'affranchir d'un contrôle logiciel de plus haut niveau généralement énergivore.

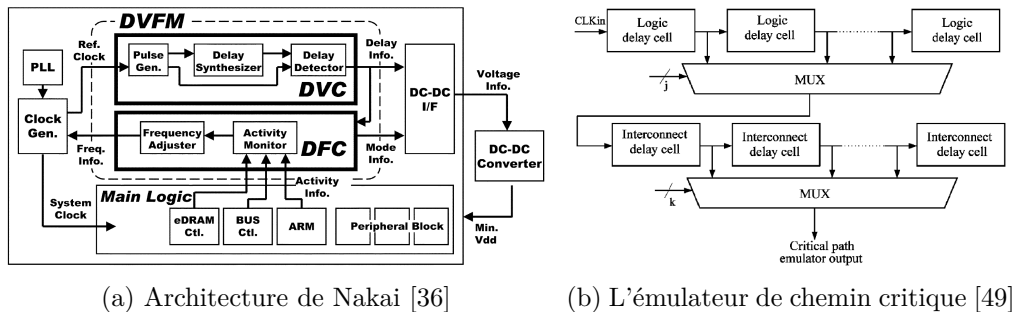


Figure 2.3 – Solution adaptative à base d'émulateur de chemin critique

L'émulateur de chemin critique, présenté sur la Figure 2.3b, est une ligne à retard programmable. M. Nakai l'utilise directement comme ligne à retard, alors que M. Elgebaly en fait un oscillateur en anneau. Le but est de pouvoir reconfigurer, lors du fonctionnement, la ligne à retard de cet émulateur afin qu'elle soit la plus représentative possible du chemin critique actuel. La programmation est faite de sorte que le délai de la ligne soit égal à une période d'horloge, c'est-à-dire, dans le cas de M. Elgebaly, de sorte que la fréquence de l'oscillateur programmable soit égale à la fréquence cible. De plus, la ligne à retard de l'émulateur est composée de différents éléments afin de pouvoir mieux prendre en compte les effets particuliers de la logique et des interconnexions sur les temps de propagation, et ainsi émuler au mieux le chemin critique. Ceci induit un degré de liberté supplémentaire dans la programmation de l'émulateur. L'exploitation de ce degré de liberté requiert la caractérisation, par des méthodes STA (Static Timing Analysis [50]), et le stockage dans des LUTs (Look Up Tables) des données relatives aux chemins les plus critiques afin de prévoir leur comportement en fonction de la fréquence cible.

Le coût en consommation de ces solutions n'est pas décrit mais l'empreinte silicium associée, fournie pour des technologies relativement anciennes ($0,18\mu m$

et $0,13\mu m$), est assez importante ($0,16mm^2$ en technologie $0,13\mu m$ pour la ligne à retard seulement). Des chiffres de gain de consommation sont tout de même avancés, montrant que pour une application avec peu d'accès mémoire et peu de contrainte en fréquence d'exécution, le gain peut atteindre 82% de la consommation totale du circuit par rapport à un système qui n'adapte ni la tension ni la fréquence de fonctionnement.

Cependant, cette approche montre des limites. La taille de l'émulateur est importante ce qui induit une surface supplémentaire trop importante s'il est dupliqué dans chaque ressource d'un MPSoC, d'autant plus que des LUTs sont également nécessaires. En outre, l'effet de la température sur le délai de l'émulateur semble négligé dans ces deux propositions, ce qui induit l'introduction de marges de fonctionnement. Enfin, la principale limitation réside dans le fait que la mesure de variabilité est locale pour une adaptation globale des paramètres de fonctionnement, ce qui n'est plus acceptable pour les technologies avancées. En effet, l'utilisation d'un unique émulateur ne permet pas d'appréhender les variations spatiales qui, ajoutées aux déviations de procédés de fabrication intra-die, font que les chemins critiques obtenus lors de la caractérisation STA ne sont pas ceux espérés.

Pour permettre une surveillance spatiale plus uniforme de la variabilité du circuit, S. Das [51] propose d'instrumenter directement les chemins critiques avec des sondes appelées bascules RAZORII. Les chemins critiques sont identifiés durant la phase de conception du circuit par des méthodes de STA ou SSTA (Statistic Static Timing Analysis) [50]. Les plus critiques sont instrumentés afin de pouvoir surveiller en permanence les marges de fonctionnement quel que soit l'état de variabilité PVT du circuit.

Comme le montre la Figure 2.4, les bascules RAZORII, composées d'un détecteur de transition *TDetector* contrôlé par un détecteur d'horloge *DC generator*, sont placées en parallèle des bascules classiques de sorte à surveiller la transition des données entre deux étages de logique. Ce système permet de signaler si le chemin instrumenté a un délai proche d'une violation temporelle. Les fautes temporelles sont détectées en surveillant les transitions du nœud N de la bascule durant une fenêtre de temps paramétrée. Un signal *ERROR* est généré si la transition des données a encore lieu durant la fenêtre de détection. Ce système permet également d'anticiper les fautes temporelles en ajoutant des marges à la fenêtre de détection. Lorsqu'une marge temporelle devient trop faible la fréquence ou la tension est ajustée.

Dans [52], S. Das décrit le mode de fonctionnement de l'adaptation de la tension, grâce à un DC/DC externe, pour réduire la consommation. La stratégie empirique appliquée est de compter constamment le nombre d'erreurs détectées par les RAZOR et d'échantillonner régulièrement ($750kHz$) cette mesure pour obtenir un taux d'erreur. Ce dernier est comparé à une référence qui détermine

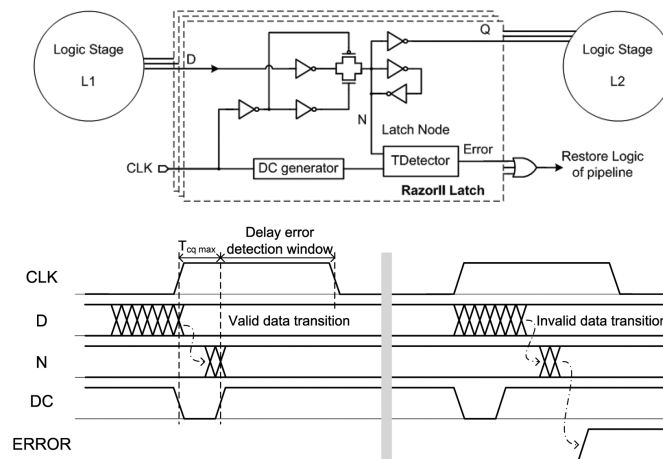


Figure 2.4 – Schéma et chronogramme du principe des bascules RAZORII [51]

le taux acceptable de fautes temporelles. Suivant le signe de la comparaison, la consigne de tension est ajustée de sorte à, respectivement diminuée ou augmentée régulièrement la tension ($1\text{bit}/\text{ms}$, soit $2,75\text{mV}/\text{ms}$).

Dans l'implémentation présentée dans [51], environ 15% des bascules du circuit sont des bascules RAZORII. Le surcoût en surface n'est pas donné mais il est certainement très faible comparé aux solutions précédentes, ce qui en fait une très bonne solution pour une dissémination dans plusieurs ressources d'un MPSoC. Le surcoût en consommation du système de surveillance est de 3%. Cependant celui du système d'adaptation n'est pas donné car un système externe au circuit est utilisé. Les gains en consommation présentés sont relatifs à un système DVS non-adaptatif fonctionnant avec des marges. En effet, le corner dans lequel le circuit testé a été fabriqué a une influence sur l'amplitude des marges que l'architecture proposée permet de réduire. S. Das montre que le gain en consommation peut atteindre 37,5% pour un circuit obtenu dans un cas de procédés de fabrication corner « fast ».

Ces travaux présentent principalement un système de surveillance de la variabilité et la partie contrôle n'est pas réellement approfondie. On peut facilement remarquer que la stratégie décrite plus haut ne peut pas être stable et le point de fonctionnement peut être amené à osciller autour d'un point d'équilibre. Cependant, la principale limitation de cette solution réside dans l'utilisation de capteurs de fonctionnalité. En effet, les bascules RAZOR instrumentent seulement les chemins critiques identifiés par SSTA. Cette technique ne permet donc pas de surveiller la variabilité si les données transitent dans le circuit n'activent pas ces chemins. De plus, il n'est pas possible d'utiliser ces mesures pour renseigner les niveaux de contrôle supérieurs sur la température et la tension régnant dans chaque ressource.

Le manque de prise en compte de la variabilité intra-die représente la li-

mitation de la majorité des travaux ayant proposé des solutions architecturales adaptatives. Or, les variations PVT intra-die deviennent de plus en plus importantes et limitent les performances des circuits produits dans des technologies avancées. La proposition de S. Das permet d'aborder cette limitation même si l'utilisation des seuls capteurs de fonctionnalité pose encore quelques difficultés, qui pourraient être compensées par l'utilisation de capteurs complémentaires.

La limitation commune au développement et à la généralisation des solutions présentées précédemment est leur coût, à la fois en terme de développement du matériel et en terme d'implémentation et/ou d'utilisation dans le contexte d'un MPSoC. Ces propositions, basées sur des conceptions de capteurs particuliers, semblent trop en rupture par rapport aux plateformes développées usuellement et aux flots de conception associés. Une solution très bas coût en matériel, en conception et en utilisation pourrait être mieux acceptée à la fois par les concepteurs de circuits intégrés et les responsables de produits.

Dans la section suivante, une architecture adaptative bas coût est présentée. Les limitations relatives aux coûts de conception et d'intégration sont surmontées par l'utilisation de capteurs, d'actionneurs et l'application de politiques d'ajustement génériques.

2.3 Proposition d'une architecture AVFS idéale

Le concept fondateur de l'architecture adaptative proposée réside dans le fait de décentraliser le maximum de fonctionnalités (action sur le point de fonctionnement, surveillance de la variabilité, décision de ré-adaptation) pour les déporter au plus proche de chaque ressource. Cela permet d'obtenir naturellement un système dédié et optimisé pour la gestion de la ressource en prenant en compte les variations locales.

L'architecture idéale proposée est basée sur l'implémentation locale de la technique DVFS, augmentée d'un système de surveillance de la variabilité environnementale et d'un système de décision de la politique d'ajustement local à appliquer aux actionneurs. Cette architecture locale que l'on nomme AVFS (Adaptive Voltage and Frequency Scaling) peut être définie comme un DVFS adaptatif local [53]. En effet, la technique DVFS ayant fait ses preuves en terme d'efficacité sur des circuits mono-processeur, le premier défi est de la rendre implémentable localement en la mettant à l'échelle d'une ressource d'un MPSoC. Le second challenge est d'améliorer le système DVFS classique par la surveillance dynamique de la variabilité et l'adaptation du fonctionnement de la ressource. La Figure 2.5 montre que l'architecture AVFS proposée reprend les actionneurs de tension et de fréquence, ainsi que l'organe de contrôle local, intégrés dans le DVFS comme le montre la Figure 1.4a. Pour rendre le système DVFS adaptatif, des *capteurs* (carrés noirs sur la Figure 2.5) et un organe d'*ajustement local* sont ajoutés pour

réaliser un système adaptatif, en boucle fermée.

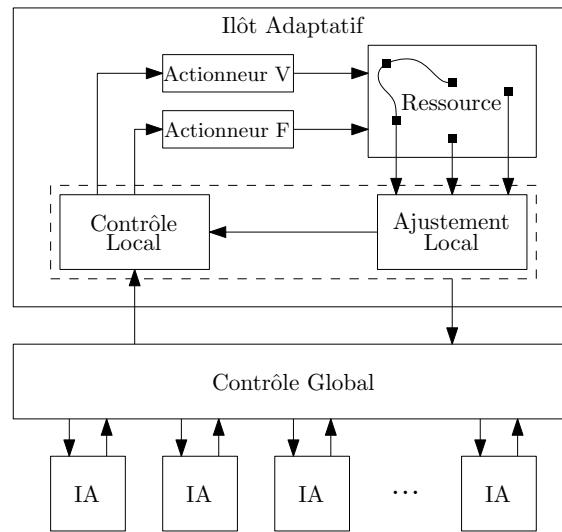


Figure 2.5 – Principaux éléments composant l'architecture adaptative

L'aspect local de la solution adaptative est très important afin de pouvoir réduire au maximum les marges de fonctionnement de chaque ressource. La structure idéale de l'AVFS forme un *îlot adaptatif* permettant d'instrumenter chaque unité de calcul. Dans chaque îlot, l'architecture AVFS est donc composée :

- d'*actionneurs* pour appliquer un point de fonctionnement tension/fréquence à la *ressource* gérée du MPSoC ;
- de *capteurs de variabilité* intégrés dans l'unité de calcul à surveiller (représentés par de petits carrés noirs sur la Figure 2.5), avec éventuellement un système de traitement ou de mise en forme des mesures (non représenté) ;
- d'un système décisionnel, incluant le *Contrôle local* et l'*Ajustement local*, qui prend en compte les contraintes de performances provenant du contrôle global et les mesures de variabilité locale.

L'îlot adaptatif forme donc une bulle locale qui s'intègre dans un schéma de contrôle plus global. La structure globale la plus adaptée à la communication semble être de placer les îlots en étoile autour du *contrôle global*, et que le dialogue entre le *contrôle global* et les îlots se fasse à travers un réseau asynchrone afin que les communications soit indépendantes des performances de chaque ressource.

La *ressource* à laquelle on applique l'architecture adaptative peut avoir une taille plus ou moins importante selon la granularité d'implémentation choisie. Une ressource peut être un cœur ou un groupe de cœurs (cluster) dont la surface occupée est plus ou moins étendue. L'architecture AVFS locale présente l'avantage de pouvoir être mise à l'échelle suivant la granularité de l'îlot adaptatif considéré. Cependant la performance maximale de la ressource est toujours limitée par la pire condition locale de variabilité qui règne en son sein. Donc, plus la

ressource est étendue, plus les disparités PVT au sein de la ressource risquent d'être importantes et moins il est possible d'optimiser l'efficacité énergétique de toute la ressource. En suivant cette logique, et en tenant compte qu'aujourd'hui les circuits sont soumis à des variations intra-die des procédés de fabrication, à des IRdrops locaux et à des gradients importants de température, le découpage le plus fin possible serait donc le plus adapté pour obtenir la meilleure efficacité énergétique de l'îlot. Cependant le matériel nécessaire pour surveiller la variabilité et réajuster les paramètres de fonctionnement doit être implémenté dans chaque ressource et une multiplication excessive des îlots peut conduire à un surplus de matériel très invasif et énergivore. Il est donc certain qu'un compromis doit être trouvé entre efficacité de l'AVFS et le coût de l'adaptation. Ce compromis permet de définir la granularité à laquelle il n'est plus rentable énergétiquement d'implémenter l'architecture. Ce point sera discuté au chapitre 4.

Les *capteurs* doivent être intégrés dans la ressource afin de surveiller uniformément la ressource, ou *a minima* les zones les plus sujettes à la variabilité. Ils doivent permettre de mesurer la variabilité en un point précis du circuit, ce qui implique qu'ils soient suffisamment petits pour avoir une empreinte silicium négligeable. Le but est qu'ils soient capables de mesurer les trois composantes PVT de la variabilité en temps réel et avec la meilleure précision possible. L'idéal serait de disposer de capteurs qui nous renseignent sur l'état des procédés de fabrication sur toute la surface du circuit et sur les évolutions locales de vieillissement tout au long de la vie du circuit intégré. De même, des capteurs de tension et de température permettant d'obtenir une cartographie de l'évolution temporelle et spatiale de la tension et de la température seraient souhaitables.

Les *actionneurs* permettent d'appliquer à la ressource le point de fonctionnement choisi. Les caractéristiques de performances recherchées pour ces actionneurs sont de délivrer une valeur de sortie la plus proche possible de la consigne et ce le plus rapidement possible. De plus, leur consommation en fonctionnement doit être minimisée afin de conserver un bon rendement énergétique. Enfin, la surface occupée par ces actionneurs doit être la plus faible possible afin que la duplication des actionneurs dans chaque ressource ne représente pas un coût surfacique important. Il est à noter que, si la Figure 2.5 présente une structure composée des deux actionneurs que nous considérerons par la suite, le principe de l'AVFS reste identique si d'autres actionneurs sont ajoutés (par exemple un actionneur de tension de substrat).

La partie décisionnelle a pour rôle de fournir aux actionneurs les consignes de paramètres de fonctionnement qui doivent être appliqués à la ressource. Ce calcul est fait en fonction des contraintes de performance liées à la tâche à exécuter et de l'état de variabilité de la ressource. Cette partie est donc composée de deux éléments : le *Contrôle local*, hérité du DVFS, et l'*Ajustement local* qui permet de prendre en considération les mesures locales de variabilité provenant des capteurs.

Cet organe décisionnel a également pour objectif de diffuser les mesures de variabilité locale (notamment la température) vers les niveaux de contrôle globaux. D'un point de vue des performances attendues, le système décisionnel doit être fiable et il doit introduire le moins de retard possible dans la boucle de contrôle.

Le *contrôle local* reçoit, de la part du *contrôle global*, les contraintes de performances relatives à une tâche. Pour calculer la fréquence cible F_{cible} , qui permet de respecter les performances, le *contrôle local* doit connaître le budget temporel dont la ressource dispose pour exécuter la tâche (DL, Deadline) ainsi que la charge de travail que représente cette tâche (WL, Workload). La charge de travail peut être obtenue lors de la compilation, tandis que la contrainte temporelle, liée aux aspects temps réel, est généralement donnée par l'OS (Operating System). Le *contrôle local* choisit également le niveau de tension permettant de fonctionner à la fréquence cible choisie, tout en consommant le moins possible.

Sans information sur l'état actuel de tension et de température de la ressource, les consignes des actionneurs doivent inclure des marges de fonctionnement qui permettent de couvrir toutes les déviations pouvant survenir. Le rôle de l'*ajustement local* est donc de prendre en compte les mesures de variabilité dynamique afin de réajuster les consignes des actionneurs en vue de diminuer les marges de fonctionnement.

Si les bases et les principaux éléments composant une architecture AVFS locale ont été présentés dans cette section, la réalisation de ce projet est en partie limitée par les choix matériels d'implémentation de chaque bloc, en fonction des éléments disponibles ou non. Dans la section suivante, les choix effectués pour réaliser l'architecture considérée sont présentés et argumentés.

2.4 Architecture considérée

Avant de décrire les différents éléments choisis pour constituer notre architecture AVFS locale, il est important de positionner les différents îlots dans une architecture globale qui les gère et les relie entre eux.

L'architecture globale retenue est appelée architecture GALS (Globalement Asynchrone Localement Synchrone). La Figure 2.6 montre qu'elle est particulièrement bien adaptée à la gestion de plusieurs îlots indépendants grâce à sa structure articulée autour d'un réseau sur puce asynchrone. Le développement de ce type d'architecture a notamment été rendu possible par l'apparition de réseaux sur puce (Network-on-Chip, NoC) [54], puis par leur évolution en version asynchrone (Asynchronous Network-on-Chip, ANoC) [55]. L'ANoC permet la communication entre les différentes ressources du MPSoC de manière indépendante. Chaque ressource est connectée à l'ANoC par une interface réseau (Network Interface, NI). Elle dispose de son générateur local d'horloge (GH) qui synchronise tous ses éléments constitutifs. Il est à noter que les éléments de l'îlot qui ne sont pas

inclus dans la ressource mais qui nécessitent une horloge (contrôle, actionneurs) sont synchronisés par une horloge globale.

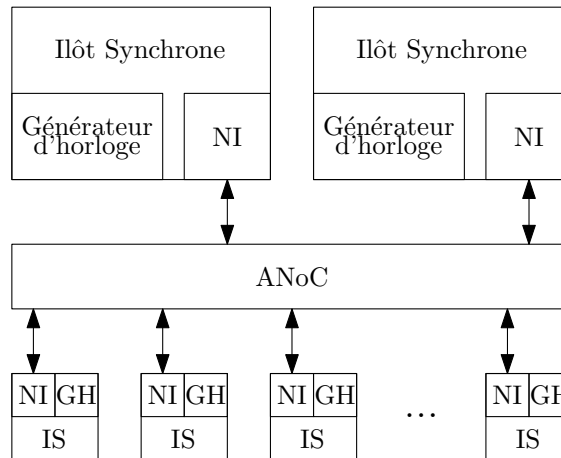


Figure 2.6 – Principe d'une architecture GALS

Pour la réalisation de l'architecture globale choisie, chaque ressource est un îlot tension/fréquence (Voltage/Frequency Island, VFI) de l'architecture GALS. Cependant un des îlots est réservé pour le contrôle global. Toutes les communications entre VFIs ou de VFI à contrôle global se font de manière asynchrone. La Figure 2.7 montre les interactions entre les VFIs et le *contrôle global*. La communication entre un VFI et le *contrôle global* permet, d'une part la diffusion des mesures de variabilité locale vers le *contrôle global*, et d'autre part l'injection des contraintes de performances liées à la tâche à exécuter sur le VFI.

L'avantage d'une communication asynchrone est de pouvoir gérer les performances et la distribution des tâches très efficacement, sans les délais d'attente liés aux différences de performances entre ressources comme c'est le cas pour une architecture globalement synchrone. Dès qu'une ressource est libre ou termine la tâche en cours, le contrôle global peut immédiatement lui affecter une nouvelle tâche. D'autre part, dès que des mesures de variabilité sont disponibles dans une ressource, elles peuvent être immédiatement diffusées vers le contrôle global. La connaissance globale des mesures de variabilité locale peut influencer sur la stratégie d'affectation d'une tâche à une ressource. L'analyse globale de la température peut conduire à privilégier une ressource plutôt qu'une autre pour exécuter une tâche. Ou encore une migration de tâche vers une autre ressource peut être effectuée pour éviter l'apparition d'un point chaud.

La Figure 2.7 présente également le principe de l'architecture adaptative locale proposée. On retrouve les principaux éléments décrits dans la section précédente Figure 2.5. Cependant on peut remarquer l'ajout d'un bloc *Traitement des mesures*, permettant de mettre en forme les mesures brutes des capteurs et d'en extraire des estimations de la tension et la température en différents endroits de

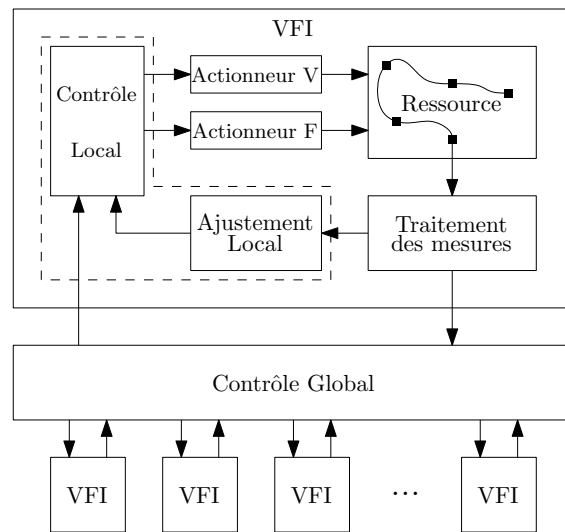


Figure 2.7 – Principaux éléments composant l’architecture AVFS proposée

la ressource. L’introduction de ce bloc est principalement liée à l’utilisation de capteurs spécifiques qui nécessitent une phase de fusion de données afin de pouvoir en exploiter les mesures. Les méthodes de traitement des mesures du capteurs font l’objet d’une des principales contributions de ce manuscrit, développée au chapitre 3. En effet l’extraction des valeurs de tension et de température des mesures du capteur considéré est particulièrement délicate. Il est à noter que ce système, permettant obtenir des valeurs de tension et de température en plusieurs points d’une ressource, vient compléter les différents systèmes de surveillance des performances ou de la variabilité existants, comme la surveillance des chemins critiques par des capteurs de fonctionnalité [56] qui seront décrit plus bas.

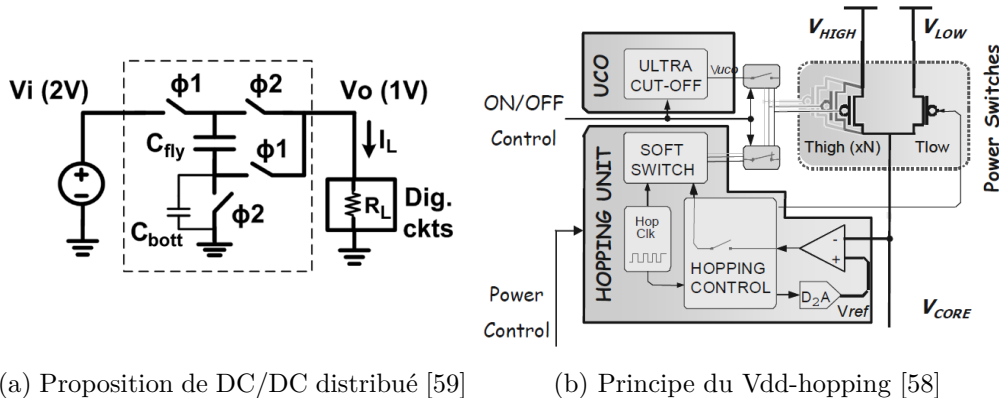
La suite de cette section discute des choix d’actionneurs, de capteurs et du système de contrôle local, qui ont été faits pour être intégrés dans l’architecture AVFS proposée.

2.4.1 Actionneurs

Dans les travaux présentés précédemment ainsi que dans ce travail, les actionneurs considérés sont ceux de tension d’alimentation et de fréquence d’horloge. Comme cela a été décrit, le concept de distribution est indispensable au développement d’une gestion locale permettant d’isoler les îlots les uns des autres et permettant de pouvoir gérer indépendamment les ressources les unes des autres. Les actionneurs locaux de tension et de fréquence permettent de déporter les sources d’alimentation et la génération d’horloge au plus proche de la ressource consommatrice. Pour réaliser ces actionneurs on peut identifier pour chacun d’entre eux plusieurs choix dans la littérature.

Pour ajuster la tension d'alimentation d'un processeur l'actionneur généralement adopté est un convertisseur DC/DC intégré [57]. Ce type d'actionneur a pour principal avantage de pouvoir générer localement, et sur une plage continue, un niveau de tension entre deux limites V_{min} et V_{max} . Ce type d'actionneur possède de bonnes qualités de stabilité et de robustesse à la variabilité grâce à un contrôle en boucle fermée. Le principal inconvénient de cet actionneur est sa taille qui limite drastiquement sa duplication au sein d'un MPSoC, compte tenu qu'un générateur de tension par ressource est nécessaire. De plus, ce type d'actionneur possède un mauvais rendement lorsqu'il fonctionne à basse tension, ce qui est de plus en plus le cas pour les circuits orientés basse consommation.

Une alternative intéressante au convertisseur DC/DC est le système de Vdd-hopping (ou voltage dithering) [58] qui consiste à basculer entre différents niveaux de tension fixés (classiquement deux niveaux sont considérés, V_{high} et V_{low} sur la Figure 2.8b). Techniquement cet actionneur reprend le principe de hachage du convertisseur DC/DC mais avec une fréquence de hachage minimale (un seul changement de tension pour la période considérée) et dont le circuit remplace le filtre RC. L'utilisation de cet actionneur, qui est décrite plus en détail dans la section 2.5, est moins triviale que celle du DC/DC car elle nécessite de changer la consigne de l'actionneur de fréquence en même temps que l'on saute d'un niveau de tension à l'autre. Toutefois, les avantages du système de Vdd-hopping sont, un très faible coût d'intégration, et une dynamique de sortie plus rapide que celle du DC/DC.



(a) Proposition de DC/DC distribué [59]

(b) Principe du Vdd-hopping [58]

Figure 2.8 – Différents choix d'actionneurs de tension

Le système de Vdd-hopping sera donc privilégié dans le cadre de l'architecture proposée. Cependant, la possibilité d'utiliser des convertisseurs DC/DC ne sera pas complètement écartée car les dernières études portant sur la distribution de ces éléments, comme sur la Figure 2.8a, ont montré des évolutions prometteuses en terme d'intégrabilité [59].

Pour ajuster la fréquence d'horloge, les PLLs (Phase Locked-Loop) [60] ont

beaucoup été développées par le passé, notamment pour les applications Radio Fréquence (RF) [61] qui possèdent des contraintes fortes. Ces actionneurs de fréquence, par définition bouclés, sont conçus pour compenser la gigue (jitter en anglais) des oscillateurs et sont robustes à la variabilité. Leurs évolutions en version entièrement numérique [62], comme présenté Figure 2.9a, possèdent d'excellentes qualités de précision et de régularité des signaux oscillants. Cependant, la duplication de ces actionneurs peut être coûteuse même si on peut noter des travaux visant à distribuer des PLLs discrètes [63] permettant de limiter l'occupation silicium pour des réseaux synchrones.

Les FLLs (Frequency Locked-Loop), plus simples, possèdent une meilleure intégrabilité. Une FLL ne garantit pas une gigue aussi faible qu'une PLL, cependant des travaux récents [64] ont montré de très bons résultats avec des précisions suffisantes pour la génération locale d'horloge. De plus, d'un point de vue dynamique la DFLL (FLL discrète), présentée Figure 2.9b, de [64] permet de changer de fréquence de sortie très rapidement (quelques cycles de l'horloge référence). La fréquence peut être ajustée sur une large plage avec une très bonne résolution, ce qui permet de considérer cette plage comme étant quasi-continue. Ses avantages par rapport à la PLL en font l'actionneur de fréquence privilégié pour les applications MPSoC.

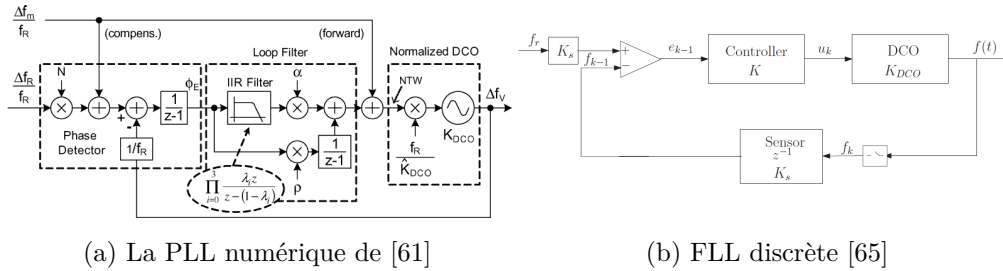


Figure 2.9 – Différents choix d'actionneurs de fréquence

2.4.2 Les systèmes de surveillance de la variabilité

Les capteurs de variabilité, représentés par des carrés noirs sur la Figure 2.7, sont intégrés à même la ressource surveillée. Ces capteurs disposent d'un système de contrôle dédié pour les paramétrer, les activer et transférer leurs mesures afin qu'elles soient traitées. Différentes structures de réseau de communication entre les capteurs et l'organe de *traitement des mesures* sont envisageables. Pour les capteurs de variations de tension et de température le choix s'est porté sur un chaînage des capteurs entre-eux afin de simplifier l'intégration en limitant les fils reliant les capteurs à leur contrôleur et en capitalisant un seul contrôleur pour l'ensemble des capteurs.

Le rôle des capteurs de variabilité intégrés est de surveiller les variations PVT au sein de la ressource. Ils doivent donc être adaptés aux différentes composantes de la variabilité. Aussi, différents types de capteurs sont nécessaires pour permettre le fonctionnement de l'architecture AVFS proposée.

En premier lieu, les variations statiques des procédés de fabrication doivent être caractérisées. Des capteurs dédiés sont généralement utilisés lors de la phase de test du circuit intégré en sortie de fabrication [66] [67]. Du fait de leur taille importante, il est difficile de les dupliquer afin de couvrir la surface du circuit et seuls 1 ou 2 de ces capteurs sont habituellement intégrés dans un circuit. Ces capteurs permettent de déterminer l'état général des procédés de fabrication du circuit intégré (Typical, Fast, Slow) mais ne permettent pas d'appréhender les variations des procédés de fabrication intra-die. Or, ce sont les variations intra-die qui limitent de manière différente le fonctionnement de chaque ressource pour un état de variabilité donné, et donc limitent les gains apportés par les architectures DVFS globales.

Afin de caractériser les limites de fonctionnement effectives de chaque ressource, des capteurs de fonctionnalité, appelés TSM (Timing Slack Monitor) [68] et dont le principe est présenté Figure 2.10, sont utilisés. S'ils sont mis en œuvre au démarrage du circuit, dans une phase de calibration, l'état de tension et de température peut être considéré comme statique (ou constant). La mesure de ces capteurs renseigne alors sur les variations des procédés de fabrication intra-die. Techniquement, les capteurs de fonctionnalité sont de petites sondes instrumentant les chemins identifiés comme étant les plus critiques du circuit intégré pendant la phase de conception.

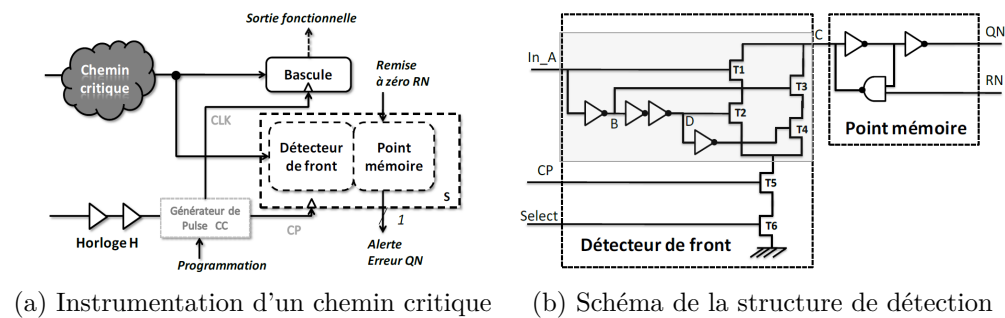


Figure 2.10 – Capteurs de fonctionnalité TSM [56]

Leur mesure permet de connaître la marge temporelle (*Timing Slack*) avant apparition d'une violation de contrainte de setup (i.e. une faute). Un code test, identifié durant la conception du circuit comme activant les chemins critiques, est donc exécuté par la ressource à cet fin. Il est en pratique exécuté consécutivement plusieurs fois, à différentes fréquences d'horloge, jusqu'à ce que les capteurs

détectent un avertissement, i.e. une marge temporelle très faible compte tenu du seuil fixé (marge). La fréquence à laquelle l'avertissement apparaît est enregistrée comme le point de fonctionnement le plus proche de l'optimal pour le niveau de tension considéré.

En réalisant cette calibration pour plusieurs niveaux de tension, on obtient un ensemble de points $\{V, F_{max}\}$ définissant la frontière entre un comportement correct ou fautif du circuit. C'est ensuite un de ces points $\{V, F_{max}\}$ qui est appliqué par défaut à la ressource lors de l'exécution d'une tâche, avant d'être réajusté en fonctionnement suivant les conditions effectives de tension et de température régnant dans la ressource.

Enfin, des capteurs de variabilité dynamique sont nécessaires afin de pouvoir suivre les variations locales de température et de tension apparaissant dans chaque ressource. Afin de pouvoir les dupliquer dans toutes les ressources du MP-SoC, les capteurs de variabilité environnementale doivent être le moins invasifs possible. Comme décrit dans [56] et [68], les capteurs de fonctionnalité possèdent de bonnes caractéristiques d'intégrabilité et leurs limitations, relatives à leur utilisation pour la surveillance dynamique de la variabilité VT, ont été discutées à la fin de la section 2.2. Cependant, leur utilité est incontestable pour définir les limites maximales de fonctionnement lors de phases de calibration du circuit. De plus, ils permettent de détecter des variations dangereuses de tension ou de température, sans pour autant pouvoir les dissocier, en émettant un avertissement signifiant que le chemin critique affecté atteint ses limites de fonctionnement. Hormis ce type de capteurs, on distingue deux classes de capteurs intégrés dans la littérature : les capteurs spécialisés ou non-spécialisés.

Les capteurs spécialisés sont conçus dans le but de délivrer une mesure directe de la variable qu'ils surveillent. Ils fournissent donc une mesure absolue d'une grandeur physique. Par exemple, [69] et [70] ont respectivement proposé un capteur de tension et de température. Ces capteurs présentent l'avantage de fournir des mesures quantitatives précises et ce avec une grande résolution. Ainsi le capteur de température proposé par [71] présente une erreur à $3 \cdot \sigma$ de $\pm 0,15^\circ C$ sur la gamme de fonctionnement $-55^\circ C$ à $125^\circ C$ tandis que le capteur de tension proposé dans [72] mesure des variations de tension avec une résolution de $5mV$. L'inconvénient de ces capteurs est qu'ils sont basés sur l'exploitation de comportements analogiques des transistors [73] [74]. De ce fait, ils produisent une mesure analogique qu'il est nécessaire de convertir en donnée numérique à l'aide d'un convertisseur analogique/numérique (ADC), comme cela est illustré sur les Figures 2.11a et 2.11b. Leur taille (i.e. capteur plus ADC) devient alors un élément rédhibitoire à la duplication non-invasive dans chaque ressource, caractéristique nécessaire pour la surveillance locale de la variabilité.

Notons que l'on trouve aussi des capteurs spécialisés numériques qui offrent de bonne précision. Cependant leur précision est en partie la conséquence d'une

utilisation du capteur dans une gamme de fonctionnement réduite [75] ou de l'utilisation de technologies anciennes qui étaient moins sensibles à la variabilité [76]. Pour les raisons énoncées ci-dessus, les capteurs spécialisés sont implémentés de façon unitaire pour des applications de surveillance globale ou de test.

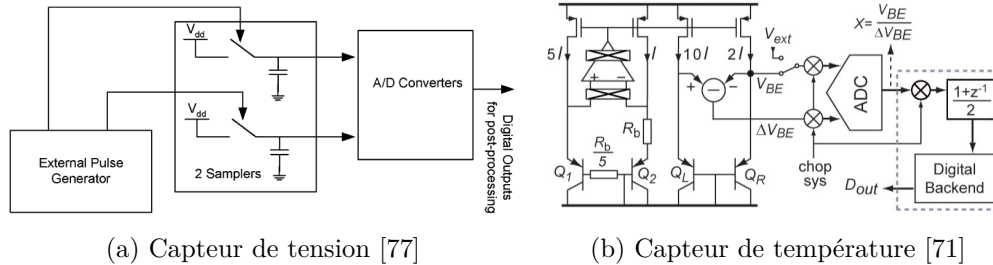


Figure 2.11 – Capteurs de tension et de température nécessitant un ADC

La seconde classe de capteurs intégrés regroupe les capteurs non-spécialisés. Ces derniers produisent des mesures quantitatives dont les valeurs dépendent de l'état PVT de la zone du circuit dans laquelle ils sont placés. L'avantage de ces capteurs est qu'ils sont majoritairement basés sur des structures numériques, comme les oscillateurs en anneau (Ring-Oscillator, ROs). Ils sont donc généralement peu invasifs. Un oscillateur en anneau est une chaîne de portes logiques rebouclée sur elle-même de sorte à osciller. Il se met donc à osciller dès lors qu'il est alimenté et sa fréquence d'oscillation est toujours sa fréquence maximale. Comme les temps de commutation des transistors et de propagation des signaux à travers les portes dépendent de l'état PVT [78], la fréquence d'oscillation d'un RO est une mesure indirecte de la variabilité.

Si les ROs ont été largement utilisés pour la caractérisation des circuits [79] [80] ou des mesures globales de limite de fonctionnement [81] [82], leur utilisation pour surveiller les variations directes de tension ou de température est plus problématique. En effet, la mesure directe de ces capteurs ne fait pas de distinction entre les trois composantes de la variabilité.

La méthode la plus répandue pour isoler les effets de la température ou de la tension sur la fréquence des oscillateurs, consiste, comme illustré à la Figure 2.12b, à exploiter les différences de comportement de deux ROs [83]. Des précisions de quelques degrés et quelques millivolts peuvent être atteintes. Cependant, des approximations physiques et/ou une limitation de la gamme VT de fonctionnement [84] rendent ces capteurs peu fiables. Enfin, le débit de mesure est souvent limité par le temps de mesure et le coût de traitement numérique (calcul) de ces mesures.

Le choix de capteurs de tension et de température correspondant au cahier des charges, n'est donc pas trivial. On peut résumer ce choix à un compromis entre précision (capteur analogique) et intégrabilité (capteur numérique). La principale

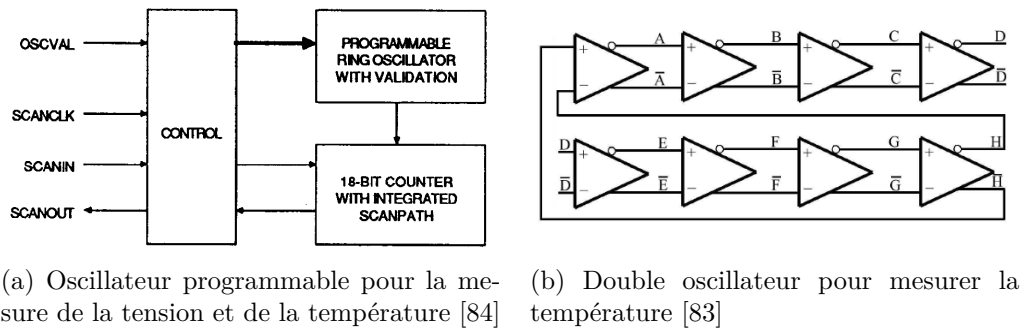


Figure 2.12 – Capteurs de tension et de température basés sur des oscillateurs en anneau

contrainte dans le développement d'une architecture AVFS étant de minimiser l'empreinte silicium des capteurs et leur consommation, le capteur que nous avons adopté est un bloc très bas coût, nommé Multiprobe, développé dans le Laboratoire Intégration Silicium et Architecture Numérique (LISAN) du CEA-Leti. Ce dernier a été spécifiquement conçu pour être intégré dans des architectures AVFS.

Ce capteur est composé d'un ensemble de capteurs non-spécialisés (sept ROs). Il nécessite donc une étape de traitement des mesures pour extraire des sept fréquences mesurées, les valeurs de tension et de température. Le Multiprobe ainsi que la méthode d'estimation de la tension et de la température qui a été spécifiquement développée pour ce capteur, mais dont le principe d'utilisation n'est pas limité à ce capteur, sont présentés au chapitre 3.

2.4.3 Contrôle et ajustement local

La partie décisionnelle de l'architecture adaptative locale proposée est découpée en deux blocs : le *contrôle local* et l'*ajustement local*. Des solutions de contrôle local ont déjà été implémentées aussi bien dans la littérature qu'au CEA. Le bloc d'ajustement local est lui peu développé au jour d'aujourd'hui car les travaux sur les architectures adaptatives sont peu nombreux dans la littérature et ceux liés à l'architecture AVFS choisie sont relativement récents au CEA.

Le contrôle local est hérité des techniques de DVFS et son implémentation peut donc être directement inspirée des travaux existants. Il a pour rôle de choisir le couple de paramètres $\{V_{alim}, F_{cible}\}$ qui seront les consignes des actionneurs, à partir des seules contraintes de performance applicative, i.e. sans connaissance *a priori* de l'état actuel de tension et de température. Ce choix des paramètres de fonctionnement dépend également fortement des actionneurs considérés.

Comme décrit dans la section 2.4.1, le choix de la FLL comme actionneur de fréquence est assez évident, du fait de ses qualités d'intégrabilité, de précision et

de rapidité. Le choix de l'actionneur de tension est moins aisé, et nous considérons donc que les deux actionneurs de tension, DC/DC et Vdd-hopping, peuvent être viables. Deux politiques de contrôle local seront donc à envisager, une pour chacun de ces actionneurs de tension.

Si le convertisseur DC/DC est choisi, cela permet au contrôle local de choisir le couple $\{V_{alim}, F_{cible}\}$ parmi un continuum de valeurs de tension et un ensemble quasi-continu de fréquences. F_{cible} étant calculée en fonction de la charge de travail WL et du budget temporel DL liés à la tâche exécutée, la seule action du contrôle local est alors de déterminer le niveau de tension minimal V_{alim} permettant de fonctionner à la fréquence cible. On voit sur la Figure 2.13, que le choix de V_{alim} requiert la connaissance de la limite de fonctionnement effective de la ressource (courbe noire continue). La limite théorique de fonctionnement (en pointillés sur la Figure 2.13) est quant à elle obtenue lors de la phase de calibration de la ressource en utilisant les capteurs de fonctionnalité. Si le contrôle local n'a pas connaissance de l'état actuel de la tension et de la température de la ressource, la limite effective de fonctionnement est calculée à partir de la limite théorique à laquelle on ajoute des marges de fonctionnement. Dans ce cas, le choix de V_{alim} par le contrôle local est donc fait en considérant une limite de fonctionnement statique incluant les marges de fonctionnement permettant de couvrir les incertitudes de l'état actuel de tension et de température.

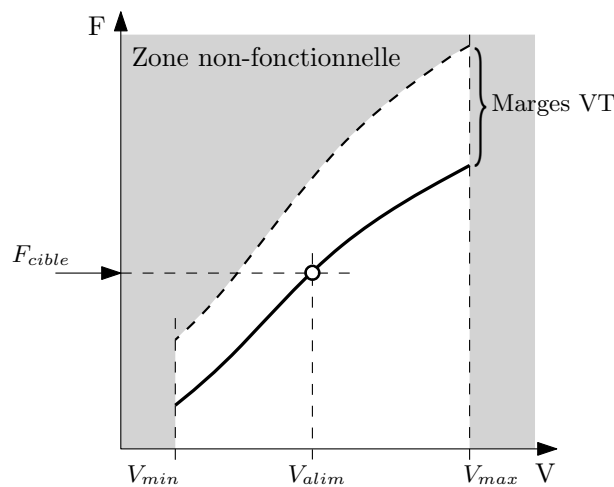


Figure 2.13 – Choix des paramètres $\{V_{alim}, F_{cible}\}$ avec un actionneur de tension continu

Pour un fonctionnement avec un actionneur de tension discret, par exemple de type Vdd-hopping, la tension ne peut pas être ajustée librement. En effet, l'actionneur de Vdd-hopping est un actionneur discret qui ne peut qu'appliquer un seul niveau de tension choisi parmi un nombre limité de valeurs prédéfinies. La Figure 2.14 présente les chronogrammes du déroulement d'une même

tâche en utilisant un actionneur de tension continu (Figure 2.14a) ou discret (Figure 2.14b). Dans les deux cas, le contrôle local détermine que la tâche doit être exécutée avec les paramètres de tension et de fréquence $\{V_{moy}, F_{cible}\}$ afin que les contraintes applicatives de performances soient respectées. Contrairement au cas continu (DC/DC) où $V_{moy} = V_{alim}$, dans le cas de l'actionneur de tension discret le niveau de tension moyen V_{moy} ne peut être atteint qu'en basculant de V_{alim_2} à V_{alim_1} avec un rapport cyclique α . En pratique, comme la contrainte principale est de fonctionner à la fréquence F_{cible} , α est obtenu par l'équation (2.1) :

$$\alpha F_2 + (1 - \alpha)F_1 = F_{cible} \quad (2.1)$$

avec $\alpha \in [0; 1]$. La tension moyenne de fonctionnement de la ressource V_{moy} durant la tâche, est alors :

$$V_{moy} = \alpha V_2 + (1 - \alpha)V_1 \quad (2.2)$$

Il est à noter que l'exécution de la tâche représentée Figure 2.14b, est effectuée selon la séquence recommandée par [45], première partie à tension haute V_2 et seconde partie à tension basse V_1 . Cette séquence permet de garantir que la contrainte forte de temps réel (la tâche doit être terminée avant DL) peut toujours être respectée, même en présence de variations affectant le fonctionnement de la ressource. L'ordre de cette séquence et l'effet associé sur les contraintes de temps réel et d'efficacité énergétique sera discuté à la fin de la section 2.5.2.

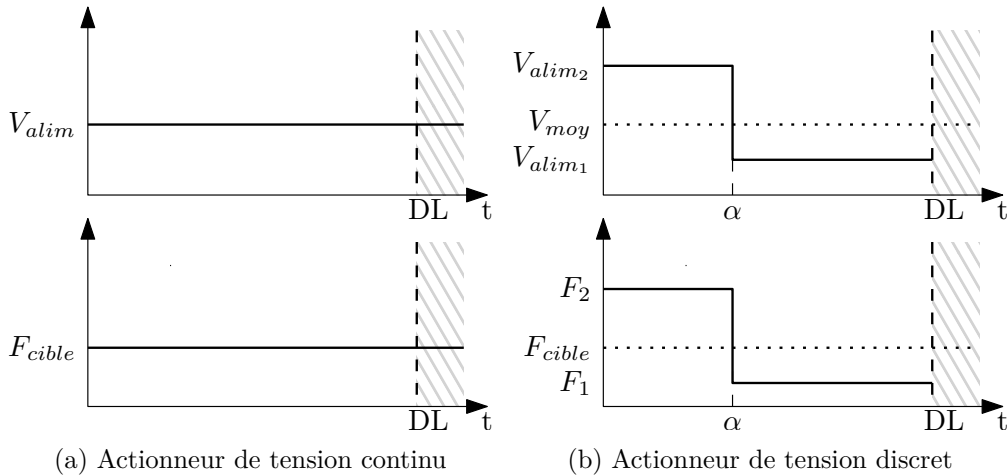


Figure 2.14 – Chronogrammes des paramètres de fonctionnement d'une ressource exécutant une tâche suivant l'actionneur de tension considéré

La Figure 2.15 présente le domaine de fonctionnement VF dans le cas d'un actionneur de tension discret. L'exemple est donné ici pour deux niveaux de tension disponibles V_{alim_1} et V_{alim_2} , mais il est à noter que des niveaux intermédiaires peuvent être ajoutés. Cependant, le fait de disposer de n niveaux de tension dis-

ponibles nécessite de concevoir un circuit avec n grilles d'alimentation, ce qui conduit les concepteurs à minimiser le nombre de niveaux de tension.

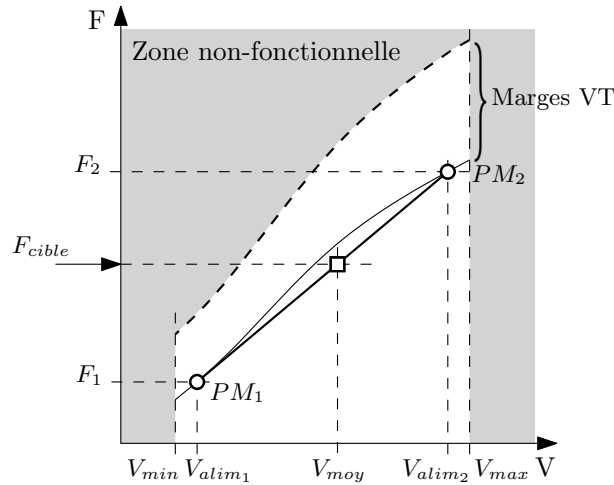


Figure 2.15 – Choix des paramètres $\{V_{moy}, F_{cible}\}$ avec un actionneur de tension discret

Afin de simplifier les notations et de s'abstraire du nombre d'actionneur disponible, la notion de *Power Mode* (PM) a été définie par [85] en associant la puissance consommée par la ressource au point de fonctionnement correspondant. Dans notre cas nous définissons deux PM s, tel que PM_1 corresponde au point de fonctionnement $\{V_{alim_1}, F_1\}$ et PM_2 à $\{V_{alim_2}, F_2\}$. On remarque que la limite de fonctionnement effective est maintenant un segment de droite reliant les deux points PM_1 et PM_2 , puisque par construction la relation entre F_{cible} et V_{moy} est linéaire. Il est à noter que, quel que soit le nombre de PM s considérés il a été montré par [85] que la consommation est minimisée lorsque la tâche est exécutée en utilisant seulement deux des N PM s disponibles, les deux plus proches de F_{cible} .

Comme pour le cas continu, cette limite de fonctionnement doit être obtenue lors de la calibration de la ressource grâce aux capteurs de fonctionnalité. Cependant, cette calibration n'a besoin d'être effectuée que pour les points de fonctionnement effectivement utilisés, i.e. PM_1 et PM_2 pour l'exemple considéré. L'utilisation d'un actionneur discret simplifie donc grandement la calibration de la limite de fonctionnement. Néanmoins, on observe que le segment de droite représentant la limite de fonctionnement effective est en deçà de la courbe continue qui correspond à l'actionneur continu. De ce fait, à rendement et marges identiques, le fonctionnement de la ressource avec un actionneur discret est moins efficace énergétiquement qu'avec un actionneur continu.

Pour les deux politiques de contrôle local présentées, les paramètres de consigne de tension et de fréquence à appliquer aux actionneurs sont déterminés à partir de

données obtenues dans les conditions de variabilité de calibration. Cependant, la variabilité environnementale, au moment de l'exécution de la tâche considérée, ne correspond vraisemblablement pas à la variabilité lors de la calibration. Il est donc nécessaire d'ajuster lors du fonctionnement, grâce à l'organe d'*ajustement local*, les paramètres de consignes VF des actionneurs afin de maintenir la meilleure efficacité énergétique possible et surtout la fonctionnalité du système. Les politiques de réadaptation présentées à la section 2.2 ont montré que les politiques d'ajustement local sont fortement liées à l'architecture adaptative considérée. Dans la section suivante les politiques de réadaptation spécifiques à notre architecture sont présentées.

2.5 Politiques de réadaptation locale

Les politiques de réadaptation locale ont pour rôle de prendre en compte les mesures locales de variabilité environnementale afin d'ajuster les paramètres de fonctionnement VF qui sont appliqués par les actionneurs à la ressource. Le but est de pouvoir réduire les marges statiques VT de fonctionnement (par exemple sur la Figure 2.13) afin de s'approcher au maximum de la limite de fonctionnement théorique (courbe en pointillés sur la Figure 2.13) et donc améliorer l'efficacité énergétique de la ressource.

Pour être le plus efficace possible et réduire au maximum les marges de fonctionnement, les politiques locales d'ajustement doivent être adaptées au matériel de l'architecture (actionneurs, capteurs, ressource). Des exemples de politique de réadaptation, spécifiques au système de surveillance proposé, sont présentés dans cette section, pour différents types d'actionneurs. L'*ajustement local* adapté à l'architecture AVFS proposée dépend des informations locales actuelles de température et de tension provenant des *capteurs* après un *traitement des mesures* brutes. Le rôle des politiques locales d'ajustement est de déterminer quel actionneur doit être ajusté et de quelle amplitude doit être l'ajustement, lorsque de nouvelles mesures de variabilité sont disponibles. Les consignes des *actionneurs* sont alors ajustées par rapport aux valeurs par défaut appliquées par le contrôle local à partir des données obtenues lors de la calibration de la ressource.

D'un point de vue automatique, ces politiques de réadaptation correspondent à des ajustements de la consigne des actionneurs. En effet, les actionneurs sont eux-même des systèmes bouclés dont les consignes sont déterminées par le contrôle local et corrigées par l'ajustement local. La Figure 2.16 montre la boucle supplémentaire formée par l'architecture adaptative proposée. L'objectif est de suivre le point de fonctionnement d'efficacité énergétique optimale $\{V, F\}_{opt}$ en appliquant aux actionneurs la consigne $\{V, F\}_{opt}^{ref}$. Ce point peut être déduit de l'analyse conjointe des mesures de variabilité $\{V, T\}$ et des consignes initiales des paramètres de fonctionnement $\{V, F\}_{calib}^{ref}$. Le principe est donc de calculer, à chaque

nouvel instant de mesure t_m de la variabilité, les valeurs d'ajustement de la tension et de la fréquence $\{\Delta V, \Delta F\}$ à appliquer aux actionneurs par rapport aux valeurs à l'instant précédent t_{m-1} .

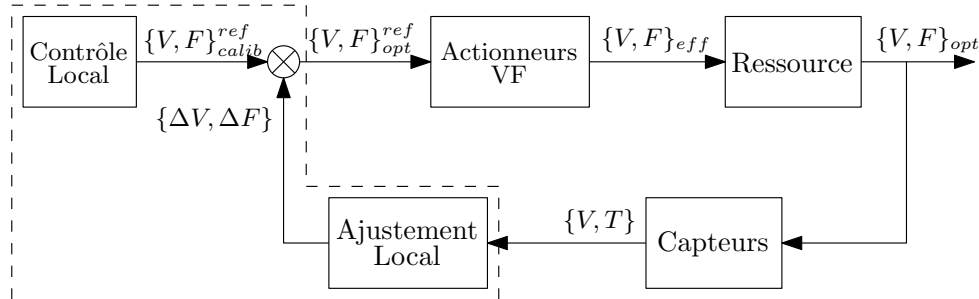


Figure 2.16 – Boucle de contrôle pour le suivi du point de fonctionnement optimal $\{V, F\}_{opt}$

Les variations de tension ou de température n'ont pas les mêmes effets sur la modification de la limite de fonctionnement maximale et donc sur le point de fonctionnement à efficacité énergétique optimale $\{V, F\}_{opt}$. La Figure 2.17a montre qu'une variation de la température ΔT entre deux instants de mesure t_{m-1} et t_m modifie la forme de la limite de fonctionnement. On remarque que pour une tension précise les variations de température n'ont pas d'influence sur la fréquence maximale. Ce point est appelé Point d'Inversion en Température (TIP). En deçà et au delà du TIP, l'effet de la température sur la fréquence est inverse. Suivant la tension de fonctionnement de la ressource, une variation de la température peut donc avoir une conséquence différente. Au delà du TIP, une variation positive de température peut faire basculer le point de fonctionnement dans la zone non-fonctionnelle. À l'inverse, en deçà du TIP la même variation de température éloigne la limite maximale du point de fonctionnement, ce qui réduit l'efficacité énergétique si le point de fonctionnement n'est pas ajusté.

En boucle ouverte, la Figure 2.17b illustre que les IRdrops ont pour effet de déplacer horizontalement le point de fonctionnement dans l'espace VF. Ceci a pour effet de, soit rendre la ressource non-fonctionnelle en cas de chute de tension ($\Delta V_{drop} < 0$) trop importante, soit de baisser l'efficacité énergétique si $\Delta V_{drop} > 0$.

La décision à prendre pour réajuster les consignes des actionneurs dépend de la mesure des capteurs mais aussi de la nature des actionneurs utilisés. Si la FLL s'impose comme l'actionneur de fréquence le plus performant (taille, rapidité, précision), on considère toujours que les deux actionneurs de tension (DC/DC et Vdd-hopping) présentent chacun des avantages et inconvénients qui doivent être pris en compte par les politiques d'adaptation. Dans ce qui suit, nous exposons donc les politiques choisies pour réadapter les consignes en considérant deux couples d'actionneurs différents : FLL et DC/DC, puis FLL et Vdd-hopping.

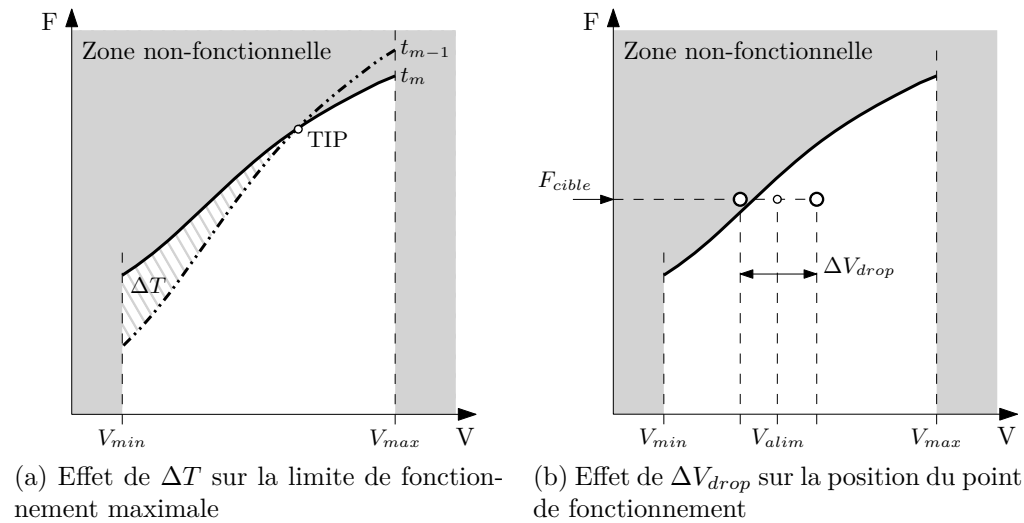


Figure 2.17 – Effet de variations de température ΔT et de tension ΔV_{drop} sur le point de fonctionnement

Afin de se concentrer sur le principe des politiques de réadaptation, nous nous placerons dans le cas idéal où la surveillance de la variabilité et la réadaptation aux variations sont suffisamment fréquentes pour pouvoir considérer que les dynamiques rapides sont capturées. De même, les précisions de mesures et des ajustements des paramètres tension et fréquence sont supposées parfaites (sans erreurs). De ce fait, les concepts de ces politiques seront exposés en considérant qu'aucune marge de fonctionnement n'est nécessaire pour garantir la fonctionnalité du système puisque l'état du système est parfaitement connu à tout moment et l'adaptation est parfaite. La prise en compte des marges réelles de fonctionnement sera discutée au chapitre 4.

2.5.1 Actionneur continu de tension

L'actionneur continu de tension considéré est un convertisseur DC/DC, qui permet de générer n'importe quelle tension d'alimentation sur la gamme de fonctionnement de la ressource $[V_{min}, V_{max}]$. L'actionneur de fréquence conjointement utilisé est quasi-continu (FLL) sa résolution de fréquence étant en effet de $10MHz$ sur une gamme de quelques GHz . En conséquence, le point de fonctionnement tension/fréquence appliqué à la ressource peut-être choisi quasi-librement dans l'espace VF borné par les limites de fonctionnement respectives des actionneurs.

Comme décrit précédemment, les variations de tension ou de température n'ont pas le même effet sur le point de fonctionnement optimal $\{V, F\}_{opt}$. C'est pourquoi il est intéressant de réfléchir à des politiques de réadaptation dédiées à chaque type de variations. Dans un premier temps, la politique de réadaptation à

une variation de température sera décrite avant de présenter celle relative à une variation de tension.

Réadaptation à une variation de température

Une variation de température modifie la forme de la limite maximale de fonctionnement et donc la position du point de fonctionnement optimal $\{V, F\}_{opt}$. En réalité, comme nous considérons les systèmes à contrainte temps réel, l'optimisation de l'efficacité énergétique passe par la minimisation du niveau de tension V_{opt} sous contrainte de performances F_{cible} .

La Figure 2.18 montre qu'une variation de température entre deux instants de mesure t_{m-1} et t_m peut être compensée en ajustant le niveau de tension de $V_{opt}^{t_{m-1}}$ à $V_{opt}^{t_m}$. Dans l'exemple présenté, cet ajustement de la tension du DC/DC permet une diminution de la tension de ΔV pour la même performance F_{cible} , ce qui correspond à une amélioration de l'efficacité énergétique. Il est à noter que pour une fréquence cible au delà du TIP l'ajustement de tension aurait conduit à une baisse de l'efficacité énergétique afin de conserver la fonctionnalité de la ressource.

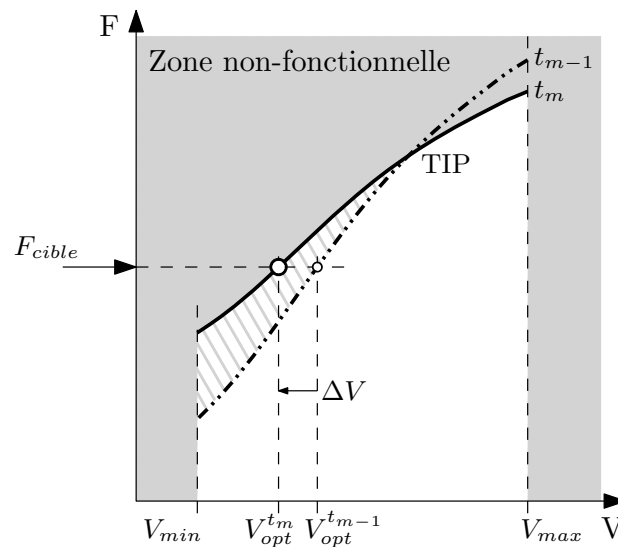


Figure 2.18 – Réadaptation à une variation de température ΔT avec un actionneur continu de tension

La politique de réadaptation à une variation de température est plutôt intuitive. Une variation de température ΔT est contrecarrée par une variation de la tension d'alimentation ΔV . Le rôle de l'ajustement local est alors de calculer la valeur de ΔV qui permet de compenser la variation ΔT pour conserver le point de fonctionnement optimal.

Ce calcul nécessite d'abord de déterminer la limite actuelle de fonctionnement.

Ceci peut être réalisé en connaissant la sensibilité de la fréquence aux variations de température sur la gamme $[V_{min}, V_{max}]$. Cette caractérisation de la sensibilité doit être réalisée durant la phase de conception du circuit, par simulation électrique des chemins critiques de la ressource ou d'un élément représentatif de ces chemins. Nous avons vu dans la section 2.2 que les oscillateurs en anneau ont souvent été utilisés pour émuler le comportement des chemins critiques. Il est donc possible d'obtenir une table des sensibilités de la fréquence aux variations de température et de tension en analysant le comportement de la fréquence d'un RO sous des variations de température et de tension.

Il existe une limitation à l'utilisation d'un actionneur continu de tension. En effet, le calcul de la limite de fonctionnement nécessite le stockage en mémoire de la table des sensibilités et la mise à jour de toutes les fréquences limites pour une gamme de tension importante. Le coût de calcul lié à la mise à jour des fréquences maximales peut être limité en réduisant la gamme de tension mise à jour à la fourchette encadrant la dernière tension de fonctionnement $V_{opt}^{t_m-1}$. Cependant la table des sensibilités doit au moins couvrir l'ensemble de la gamme de tension de fonctionnement, voire également la gamme en température sous peine de devoir introduire des marges pessimistes de fonctionnement. Il apparaît donc difficile d'exploiter le continuum de tension d'un actionneur continu de tension.

Réadaptation à une variation de tension

Une variation de tension ΔV_{drop} a pour effet de changer la fréquence maximale de fonctionnement de la ressource. La politique intuitive pourrait être de réajuster le point de fonctionnement en ajustant directement la tension d'alimentation par le DC/DC. Toutefois, cette solution n'est pas applicable car les variations de tension sont généralement plus rapides que le temps de réponse d'un DC/DC qui est au mieux de l'ordre de la dizaine de microsecondes.

La Figure 2.19 illustre la politique proposée dans le cas d'une variation $\Delta V_{drop} > 0$. Il est proposé dans le cas général, qu'en présence d'une variation de tension ΔV_{drop} , un ajustement de la fréquence de fonctionnement ΔF soit réalisé. Si cette solution permet de conserver une efficacité énergétique optimale puisque le point de fonctionnement reste aussi proche que possible de la limite de fonctionnement, elle modifie toutefois la contrainte de performance en changeant la fréquence cible. Dans l'exemple présenté, l'augmentation de la fréquence aura pour effet d'accélérer l'exécution de la tâche qui sera donc terminée plus tôt que prévue ce qui n'est pas optimal. Cependant, lorsque la variation de tension est stabilisée, et si le délai avant la fin de la tâche est suffisant, le point de fonctionnement peut être ajusté pour revenir à une fréquence plus lente afin de terminer la tâche au plus proche de la limite de temps DL qui lui est impartie.

Dans le cas d'un IRdrop $\Delta V_{drop} < 0$, la fréquence est diminuée afin de conserver un fonctionnement correct, ce qui a pour effet de ralentir l'exécution de la

tâche et peut de conduire à une violation de la limite de temps DL. Si la variation de tension se stabilise avant la fin de la tâche il est possible de réajuster le point de fonctionnement pour terminer l'exécution de la tâche dans le délai imparti.

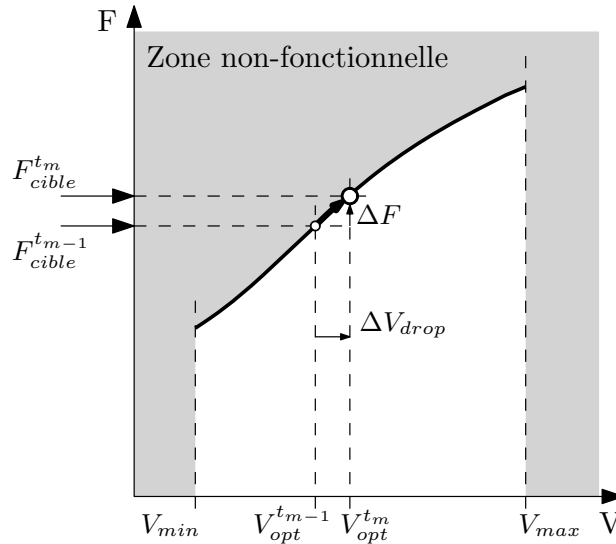


Figure 2.19 – Réadaptation à une variation de tension ΔV_{drop} avec un actionneur continu de tension

Si la politique de réadaptation à une variation de tension est moins intuitive que celle en température, le principe reste très simple. De même que pour une variation de température, la valeur de ΔF calculée par l'ajustement local, est déduite de l'analyse de la sensibilité de la fréquence aux variations de tension.

Les limitations de cette politique sont assez semblables à celle de la politique précédente. En effet, il est nécessaire de stocker une table des sensibilités des fréquences aux variations de tension sur la gamme de température considérée. De plus, l'ensemble des points de fonctionnement qui forment la limite de fonctionnement doivent être connus de l'ajustement local, ou *a minima* la gamme des points qui entourent le point de fonctionnement sur une fourchette de tension qui couvre les variations de tension les plus importantes.

Les limitations de la politique de réadaptation à une variation de tension viennent s'ajouter à celles déjà décrites pour les variations de température. L'utilisation d'un actionneur continu de tension permet de réadapter le fonctionnement de la ressource en appliquant des politiques simples, mais l'ensemble des limitations décrites rend difficile une implémentation bas coût de ces politiques. Un actionneur discret de tension permet de limiter ces difficultés.

2.5.2 Actionneur discret de tension

Dans cette section des politiques de réadaptation sont discutées en considérant un actionneur discret de tension (Vdd-hopping). Le principe du Vdd-hopping est d'exécuter une tâche en deux parties, chacune correspondant à un niveau de tension/fréquence prédéfini (PM). Il est à noter que si l'implémentation du Vdd-hopping la plus simple, celle à deux PMs, est considérée pour les politiques présentées, ces dernières sont directement transposables à l'utilisation d'un actionneur donnant accès à davantage de PMs en considérant, pour une fréquence cible donnée, les deux PMs ayant les fréquences associées les plus proches de F_{cible} .

Dans le cas de l'actionneur continu, les politiques proposées visaient à réajuster le point de fonctionnement $\{V_{alim}, F_{cible}\}$. Dans le cas d'un actionneur discret de tension les performances sont atteintes en sautant d'un point de fonctionnement à un autre. On ne peut donc ni surveiller, ni adapter directement le point de fonctionnement équivalent $\{V_{moy}, F_{cible}\}$. En effet, en exécutant une tâche en « hopping », la ressource n'a que deux possibilités de fonctionnement, soit elle fonctionne au PM_1 soit au PM_2 . Si des variations de tension ou de température apparaissent, elles affectent donc le fonctionnement de la ressource à un de ces deux points de la même manière que nous l'avons décrit précédemment pour un point de fonctionnement $\{V_{alim}, F_{cible}\}$ dans le cas d'un actionneur continu de tension. À un instant de mesure t_m , c'est donc un des PMs qui est surveillé et qui doit être réadapté en cas de variations de tension ou de température. Le but est donc d'ajuster les paramètres des PMs afin qu'ils restent des points de fonctionnement aussi proches que possible de la limite de fonctionnement de la ressource.

Les niveaux de tension des PMs V_{alim_1} et V_{alim_2} sont choisis et fixés lors de la conception du circuit, en fonction de la gamme de tension de fonctionnement qui est visée. Dans l'exemple considéré, la Figure 2.15 montrait que V_{alim_1} et V_{alim_2} sont choisis proches de V_{min} et V_{max} respectivement, tout en conservant une marge de sécurité afin que d'éventuelles variations de tension ne conduisent pas à déplacer les PMs hors des limites de tension de fonctionnement. Comme la tension des PMs ne peut pas être ajustée durant le fonctionnement de la ressource, les politiques de réadaptation conduiront à ajuster la fréquence de fonctionnement du/des PMs affectés par la variation mesurée à l'instant t_m . Il est à noter que l'actionneur de fréquence utilisé est également une FLL, considérée quasi-continue.

Réadaptation à une variation de température

La Figure 2.20 présente la réadaptation des PMs à une variation de température ΔT . On remarque que les limites de fonctionnement correspondantes aux fonctionnements de la ressource utilisant un actionneur continu de tension

sont reportées sur cette figure (courbes en traits fins continue et discontinue). L'ensemble des points $\{V_{moy}, F_{cible}\}$ atteignables en utilisant l'actionneur discret sont représentés par les segments de droite continu et discontinu correspondant respectivement au fonctionnement à la température lors de la mesure à l'instant t_m et t_{m-1} .

Comme on peut le constater, les fréquences maximales associées à chaque PM varient avec la température. Il est proposé d'ajuster la fréquence de fonctionnement des PMs de respectivement ΔF_1 et ΔF_2 de sorte qu'ils soient toujours aussi proche que possible de limite maximale de fonctionnement. Cette modification nécessite également d'ajuster la valeur du rapport cyclique α afin de respecter la contrainte de performance F_{cible} tout en minimisant la tension moyenne de fonctionnement $V_{moy}^{\alpha'}$. Dans l'exemple représenté sur la Figure 2.20, la tension moyenne de fonctionnement peut être diminuée de $\Delta V = V_{moy}^{\alpha} - V_{moy}^{\alpha'}$.

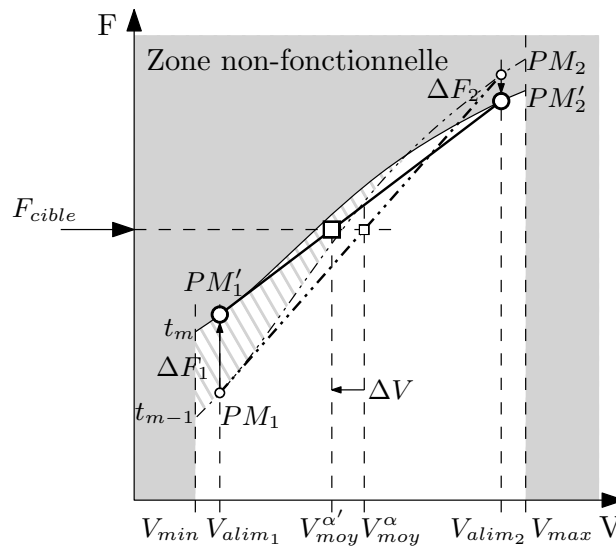


Figure 2.20 – Réadaptation à une variation de température ΔT avec un actionneur discret de tension

Cette politique requiert le calcul des valeurs de ΔF_1 et ΔF_2 , devant être appliquées respectivement aux PM_1 et PM_2 . La connaissance de l'évolution de la fréquence aux tensions des PMs peut être réalisée par le même procédé que pour les politiques présentées précédemment, i.e. avec les sensibilités des fréquences aux variations des températures.

La politique présentée pour l'actionneur discret est un peu plus complexe que celle adoptée pour un DC/DC, car elle nécessite de recalculer α en plus du calcul des ajustements de fréquence. Cependant, seules les sensibilités des fréquences correspondantes aux niveaux de tensions des PMs V_{alim_1} et V_{alim_2} doivent être connues, ce qui permet de limiter la taille de la table à stocker. De plus, pour l'exemple présenté, un unique calcul est nécessaire par PM pour déterminer la

nouvelle fréquence limite.

Réadaptation à une variation de tension

Du fait que le fonctionnement de la ressource est, par construction, binaire, l'apparition d'un IRdrop durant le fonctionnement affecte directement le PM activé. Cette variation de tension a pour effet de modifier la tension du PM, ce qui peut rendre le point non-fonctionnel ou non-optimal en cas de variation respectivement négative ou positive. Il est proposé de compenser une variation de tension d'un PM par l'ajustement de sa fréquence.

La Figure 2.21 montre un exemple de réajustement pour une variation de tension $\Delta V_{drop} > 0$ durant le fonctionnement de la ressource au PM_1 . Dans ce cas, la fréquence du PM_1 doit être ajustée de ΔF_1 afin que le PM reste aussi proche que possible de la limite maximale de fonctionnement. Cet ajustement doit être pris en compte afin de respecter, si possible, la contrainte fréquence cible en ajustant α .

Cependant, nous verrons à la section suivante qu'il n'est pas toujours matériellement possible de respecter toutes les contraintes, en fonction de la nature de la variation et du PM qui est affecté. Dans l'exemple représenté sur la Figure 2.21, la contrainte de performances (F_{cible}) n'est plus compatible avec l'ordre d'exécution de la tâche proposée par [45] (d'abord le PM_2 puis le PM_1), car lors de l'exécution de la tâche au PM_1 il n'est plus possible de réajuster α . Ceci conduit à terminer la tâche avant la limite DL et à fonctionner à une tension moyenne supérieure à celle espérée.

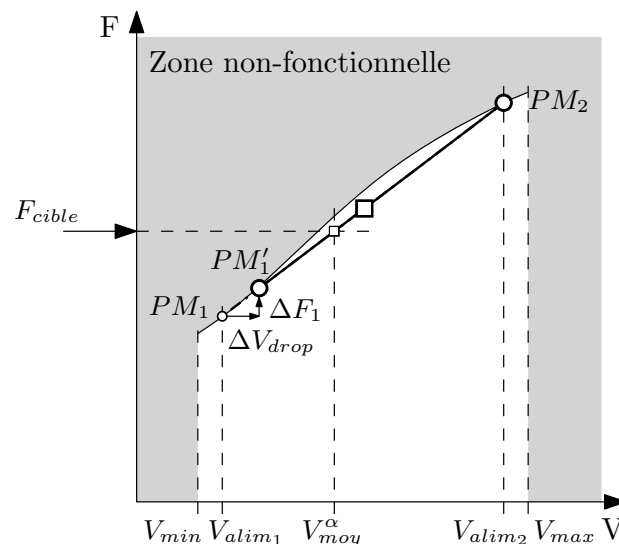


Figure 2.21 – Réadaptation à une variation de tension ΔV_{drop} sur le PM_1 avec un actionneur discret de tension

Le calcul du réajustement ΔF à appliquer au PM affecté par une variation de tension peut être accompli, similairement à la politique de l'actionneur continu, grâce à la connaissance des sensibilités de la fréquence maximale aux variations de tension. L'avantage, par rapport à l'actionneur continu, est que les sensibilités n'ont besoin d'être caractérisées et connues que sur une gamme restreinte de tension. En effet, la tension de fonctionnement de la ressource se limite aux deux tensions V_{alim_1} et V_{alim_2} des PMs et à une gamme de tension autour de chacune des deux tensions V_{alim} afin de couvrir les variations ΔV_{drop} .

L'utilisation d'un actionneur discret présente donc plusieurs avantages par rapport au choix de l'actionneur continu. Le calcul des ajustements étant basé sur la connaissance des sensibilités de la fréquence à des variations de tension et de température, l'actionneur discret de tension permet de limiter à la fois les coûts de caractérisation durant la conception, de stockage des informations en mémoire et de calcul des ajustements lors de chaque nouvelle mesure. De plus, une variation affectant un PM, quelle qu'en soit la source, est contrecarrée par un ajustement de la fréquence, ce qui est plus efficace qu'un ajustement de la tension car le temps de réponse et la précision de la FLL sont meilleurs que ceux d'un DC/DC.

D'un autre côté, les politiques liées à l'actionneur discret sont moins triviales et nécessitent une prise en compte un peu plus complexe des paramètres de fonctionnement de la ressource. Notamment, les ajustements nécessitent en général le calcul de plusieurs valeurs (α , ΔF_1 et ΔF_2) alors que les politiques du DC/DC se contentent d'un seul calcul. Aussi, suivant le PM affecté par une variation, la politique d'ajustement demande parfois d'appliquer des compromis sur les contraintes lors de la décision. C'est ce que présente la section ci-dessous.

Considération du PM affecté

Les politiques d'ajustement développées pour l'actionneur continu et l'actionneur discret de tension ne présentent pas la même approche. Ces différences proviennent du fait que l'utilisation d'un DC/DC présente la possibilité d'ajuster directement le point de fonctionnement cible $\{V_{alim}, F_{cible}\}$ déterminé par le contrôle local, alors que l'utilisation du Vdd-hopping ne permet d'ajuster que deux points de fonctionnement particuliers (PMs) que le contrôle local utilise pour générer artificiellement le point de fonctionnement cible $\{V_{moy}^\alpha, F_{cible}\}$.

Dans le cas de l'actionneur discret la ressource ne fonctionne donc jamais réellement au point de fonctionnement cible $\{V_{moy}^\alpha, F_{cible}\}$ mais à un des deux PMs $\{V_{alim_1}, F_1\}$ ou $\{V_{alim_2}, F_2\}$. L'exécution de la tâche se déroule donc en deux parties, chacune correspondant à un des PMs, pouvant être affectée différemment par la variabilité. Ces spécificités de fonctionnement de l'actionneur discret nécessitent une analyse temporelle de l'exécution d'une tâche afin de décrire les politiques de réadaptation pour les différents cas possibles de variations

de tension affectant un des deux PMs.

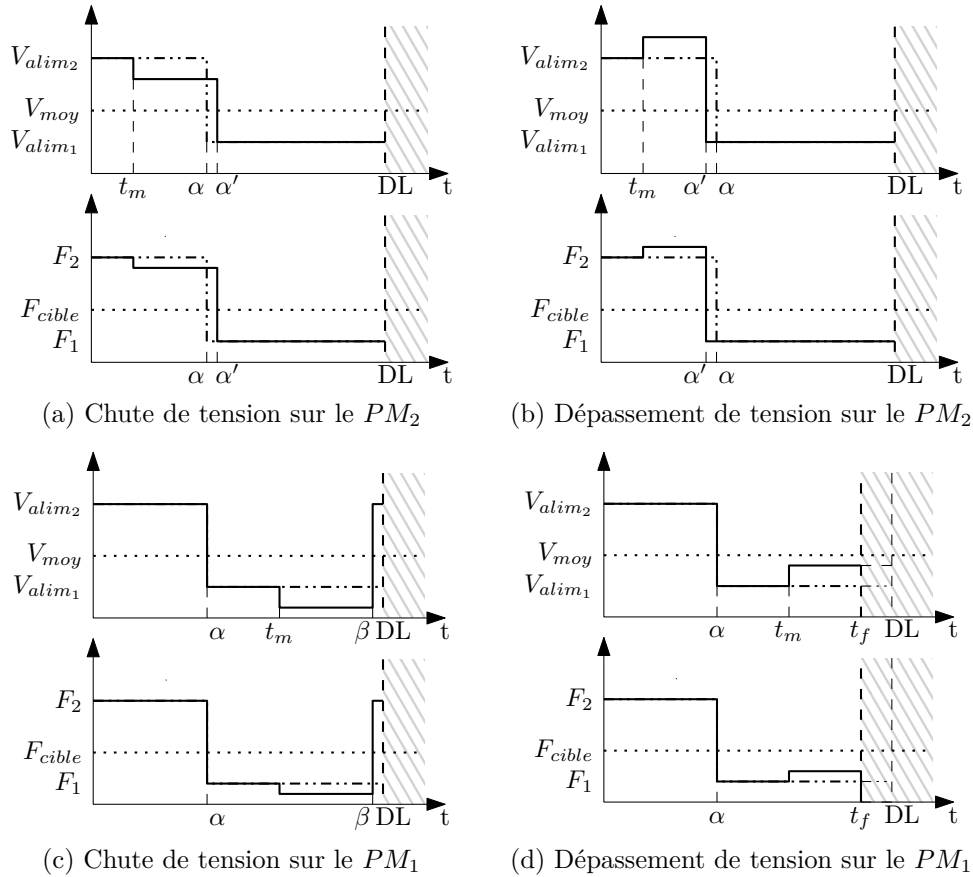


Figure 2.22 – Chronogrammes de l'adaptation des paramètres de fonctionnement d'une ressource à des variations de tension en fonction du PM affecté

Les illustrations de la Figure 2.22 montrent l'évolution temporelle des paramètres de tension et de fréquence d'une ressource exécutant une tâche, pour différents scénarii de variations de tension affectant un des PMs. Il s'agit d'une représentation des paramètres d'un point de vue du contrôle (consigne et mesure), ce qui donne lieu à des simplifications dans le tracé des chronogrammes (temps de réponse des actionneurs nul et mesures des variations échantillonnées). L'exécution d'une tâche en Vdd-hopping, sans variation de tension ou de température, a été décrite à la Figure 2.14b. Le tracé de cette exécution sans perturbation est reporté sur chacune des illustrations de cette section en lignes mixtes. Les lignes continues représentent l'évolution de la tension et de la fréquence en présence d'une variation de tension apparaissant à l'instant t_m .

Les Figures 2.22a et 2.22b décrivent l'effet de la politique de réadaptation si, respectivement, une chute ou un dépassement de tension se produit durant la première partie de l'exécution de la tâche. Dans ces cas, la fréquence F_2 est

respectivement abaissée ou augmentée pour respecter la politique de réadaptation décrite précédemment. Dans ces deux cas, comme la variation de tension apparaît avant le basculement au PM_1 , il est toujours possible de recalculer le rapport cyclique α pour prendre en compte la nouvelle fréquence $F_2 + \Delta F_2$ du PM_2 . De ce fait, il est possible de respecter les deux contraintes décrites dans [45], à savoir celle de temps réel (la tâche doit être terminée avant la limite de temps DL) et celle d'efficacité énergétique (la tâche doit être terminée exactement à la limite de temps DL).

Les Figures 2.22c et 2.22d représentent la même analyse pour une variation ayant lieu durant la seconde partie de l'exécution de la tâche, i.e. durant le temps d'exécution du PM_1 . Dans ce cas il n'est plus possible de changer le rapport cyclique α , puisque le basculement de PM a déjà eu lieu. Dans ces cas, l'application des politiques qui préconisaient d'ajuster la fréquence F_1 du PM_1 , nécessitent une prise en compte spécifique supplémentaire et particulière à chacune des deux situations (chute et dépassement de tension).

La situation la plus critique des deux cas est représentée Figure 2.22c. Il s'agit d'une baisse de la fréquence (induit par une chute de tension) lors de l'exécution de seconde partie de la tâche (dans le PM_1). Dans ce cas, si aucun ajustement n'est réalisé la tâche ne pourra pas être terminée à temps (avant DL) et par conséquent la contrainte forte de temps réel ne pourra pas être respectée. Afin de respecter cette contrainte forte, il est tout de même possible de basculer de nouveau dans le PM_2 à l'instant $\beta.DL$, avec β calculé tel que :

$$\begin{cases} \beta F_2 + (1 - \beta)F_1 = F_{cible} \\ t_m \leq t \leq DL \end{cases} \quad (2.3)$$

En réalité cet ajustement n'est possible que si la tâche est effectivement exécutée suivant la séquence : première partie à PM_2 puis seconde partie à PM_1 , tel qu'il a été préconisé par [45]. En effet, si la séquence inverse avait été choisie (première partie à PM_1 puis seconde partie à PM_2), la baisse de fréquence durant la seconde partie de la séquence (au PM_2 cette fois-ci) n'aurait pas pu donner lieu à un ajustement. Dans ce cas, la contrainte temps réel n'aurait donc pas pu être respectée. C'est pourquoi la séquence d'exécution d'une tâche en Vdd-hopping doit être faite de sorte que la première partie soit effectuée au PM qui a la fréquence haute puis la seconde partie au PM qui a la fréquence basse.

La situation représentée Figure 2.22d est moins critique que la précédente. En effet, dans le cas d'un dépassement de la tension V_1 , la fréquence F_1 peut être ajustée sans mettre en péril la contrainte de temps réel. Cependant, la contrainte d'efficacité énergétique est dégradée car la tâche est terminée à t_f , avant la limite de temps DL, puis la ressource est mise en *clock gating*. Il est à noter que, plutôt que d'ajuster la fréquence F_1 puis la couper à t_f , la fréquence F_1 aurait pu tout aussi bien être conservée à sa valeur initiale jusqu'à DL. Suivant les temps

séparant t_m , t_f et DL, chacun des deux scénarii peut être le moins consommant et donc le plus adapté à l'exécution énergétiquement efficace de la tâche.

Les différentes décisions à prendre en présence de variations de tension et de température mesurées ont été présentées dans un contexte idéal (sans marge de fonctionnement, ni retard de mesure) et pour deux types d'actionneurs de tension. Les valeurs d'ajustement des consignes des actionneurs sont calculées par l'organe d'ajustement local grâce à l'application de ces politiques d'ajustement. Pour ces calculs, les valeurs de sensibilités de la fréquence maximale de fonctionnement aux variations de tension et de température sont caractérisées en conception. Nous avons pu noter que l'utilisation de l'actionneur discret présente plusieurs avantages en limitant les coûts liés à la caractérisation et au stockage des sensibilités, et en permettant un ajustement rapide de la fréquence de fonctionnement. Cependant l'actionneur continu permet l'application de politiques plus intuitives, moins coûteuses en calculs et permettant d'atteindre plus facilement le point de fonctionnement d'efficacité énergétique optimal (hors rendement propre des actionneurs).

2.6 Synthèse

Ce chapitre a permis de poser les bases d'une architecture adaptative répondant à un besoin de gestion locale et dynamique de la variabilité. Contrairement aux travaux précédents, l'architecture proposée permet de prendre en compte séparément les effets de la variabilité tout en se voulant très peu coûteuse et invasive. Basée sur les techniques de DVFS, la proposition adaptative AVFS réalise une boucle de contre-réaction consistant à mesurer la variabilité de la ressource pour réajuster les consignes actionneurs de tension et de fréquence via des politiques de réadaptation locales dédiées. Ces politiques, compatibles avec le contrôle local d'un DVFS classique, ont été présentées en considérant deux possibilités d'implémentation de l'actionneur de tension, chacune des possibilités présentant des avantages et inconvénients d'implémentabilité et de facilité d'utilisation. Afin que les politiques d'ajustement puissent calculer les valeurs d'ajustement des consignes, ΔV et ΔF , à appliquer aux actionneurs il est nécessaire de disposer de moyen de mesure des variations de tension et la température. Le chapitre suivant présente une méthode innovante permettant d'estimer localement la température et la tension d'une ressource à partir de capteurs intégrés très bas coût.

Chapitre 3

Méthode d'estimation de la tension et de la température

Le chapitre 2 a mis en lumière que l'application des politiques de réadaptation proposée requière la connaissance des valeurs effectives de tension et de température de la ressource surveillée. Afin d'effectuer ces mesures lors du fonctionnement du circuit, un capteur spécialement conçu pour satisfaire les contraintes d'intégrabilité et de coût est présenté dans ce chapitre à la section 3.1. Ce capteur, lui-même composé de plusieurs capteurs non-spécialisés, nécessite une phase de traitement des mesures qu'il fournit, afin d'estimer la tension et la température courante de fonctionnement régnant dans la zone du circuit qui l'entoure. Des méthodes de traitement sont définies aux sections 3.2, 3.3 et 3.4 et la précision des mesures qui en résulte est estimée par simulation. Les aspects liés à la calibration de ce capteur, étape nécessaire à l'obtention d'estimations précises, sont également discutés dans ce chapitre, à la section 3.5.

Ce chapitre a donné lieu à plusieurs publications aux workshops VARI (en 2011 [3] et en 2013 [7]), dans des conférences internationales (DAC [4], FTFC [5] et CCA [6] en 2012) et une revue (TCAS-I [1]). Un dépôt de brevet [8] a également été effectué.

3.1 Le Multiprobe : un capteur facile à concevoir et intégrer

Les oscillateurs en anneau (ROs) font sans nul doute partie des éléments numériques les plus faciles à développer et à intégrer. Comme illustré sur la Figure 3.1, un RO est une chaîne d'*étages* dont la sortie est rebouclée sur l'entrée. Chaque étage peut être composé d'une ou plusieurs portes logiques (inverseur,

and, xor, ...) et la chaîne peut comporter plusieurs étages. La conception de l'oscillateur doit tout de même être faite de sorte que la chaîne de portes logiques se comporte comme un inverseur.

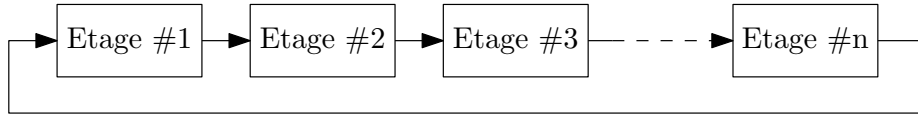


Figure 3.1 – Schéma d'un oscillateur en anneau

La fréquence d'oscillation d'un RO, F_{RO} , dépendant du temps que met le signal pour traverser la chaîne de portes logiques. F_{RO} dépend donc de la longueur de la chaîne de portes, du type de portes qui la constitue, de la tension (V) et de la température (T) et enfin des paramètres des procédés de fabrication (P). Pour un oscillateur donné, la fréquence d'oscillation est donc une image de l'état PVT dans lequel il fonctionne.

Les effets de la variabilité statique (i.e. les dispersions dues aux procédés de fabrication) sur la mesure de la fréquence d'oscillation d'un RO donné étant, par définition, les mêmes d'un instant de mesure un autre, une variation de la fréquence d'un RO ne peut résulter que d'une variation de la tension et/ou de la température, en négligeant la gigue si la durée de mesure est suffisamment courte. On peut donc décrire le lien de dépendance entre la fréquence F_{RO} et l'état (V, T) d'un RO par une fonction f (eq. 3.1), dont l'expression dépend des paramètres de conception et de la qualité des procédés de fabrication :

$$F_{RO} = f(V, T) \quad (3.1)$$

On notera toutefois qu'une mesure de la fréquence d'oscillation d'un seul RO ne permet pas d'isoler la valeur de la tension ni celle de la température, même si la fonction f est parfaitement connue (une équation, deux inconnues).

Afin d'extraire ces valeurs, [84] et [83] ont proposé d'utiliser deux oscillateurs conçus différemment mais intégrés l'un au voisinage de l'autre. Cette proximité spatiale des deux ROs permet alors de faire l'hypothèse selon laquelle ils opèrent dans les mêmes conditions de tension et de température et que leurs paramètres de procédés de fabrication sont identiques. De ce fait, la différence entre leur fréquence d'oscillation est uniquement due à leurs caractéristiques intrinsèques (choix de conception). Pour remonter aux valeurs de tension et de température, il suffit alors de résoudre le système d'équations suivant :

$$\begin{cases} F_{RO_1} = f_1(V, T) \\ F_{RO_2} = f_2(V, T) \end{cases} \quad (3.2)$$

Théoriquement, il apparait possible de résoudre ce système à deux équations et deux inconnues pour obtenir les valeurs de tension et de température qui sont

communes aux deux ROs. En pratique, c'est assez compliqué car cela requiert la connaissance des deux fonctions f_1 et f_2 .

Cette identification, qui doit être réalisée sur puce pour prendre en compte les variations de procédés de fabrication, s'apparente à une caractérisation de chacun des ROs par calibration. L'identification des fonctions f_1 et f_2 par calibration introduit fatalement des erreurs de modélisation qui limiteront la précision de l'estimation. Or, même s'il est possible de concevoir des ROs différents, la différence effective entre les comportements de chacun d'eux sous les mêmes variations (V, T) reste très limitée [3]. De ce fait les fonctions f_1 et f_2 sont très similaires et une petite erreur d'identification de l'une des fonctions peut induire de grosses erreurs d'estimation du couple (V, T) . D'un point de vue de l'analyse numérique ceci signifie que le problème à résoudre est mal conditionné.

Pour améliorer l'estimation du couple (V, T) par une inversion d'un système d'équations semblables à celui de (3.2), le Multiprobe a été proposé [3]. Ce capteur s'appuie sur le même principe de mesure de la tension et de la température que celui discuté dans le paragraphe précédent. Toutefois plusieurs ROs, et non-plus deux, sont considérés afin d'augmenter les différences comportementales entre ROs. Le schéma du Multiprobe est donné Figure 3.2a. C'est un bloc numérique composé de 7 oscillateurs en anneau différents. La chaîne de chacun des ROs est constituée de portes identiques, mais chaque chaîne est différente. La Tableau 3.1 liste les caractéristiques de chaque oscillateur. On peut remarquer qu'ils ont été conçus afin d'avoir tous une fréquence d'oscillation voisine de $F_{RO}^{nom} = 2\text{ GHz}$ dans le cas nominal $(P, V, T) = (TT, 1V, 20^\circ C)$. Cela permet de pouvoir capturer un grand nombre de transitions sans avoir à observer les sorties des ROs trop longtemps.

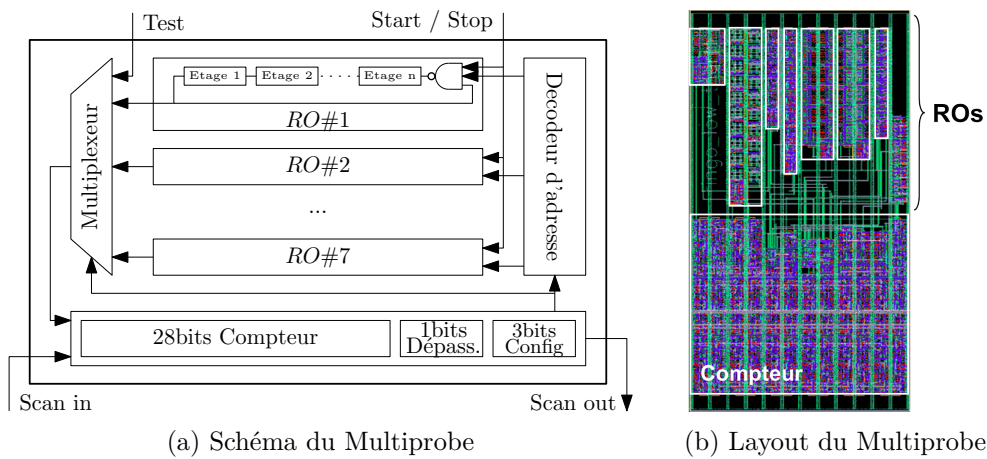


Figure 3.2 – Un capteur de variabilité : le Multiprobe

L'architecture du capteur est telle qu'un seul oscillateur ne peut osciller à la fois, ce qui permet d'éviter les phénomènes de couplages fonctionnels (*locking*)

Tableau 3.1 – Description des 7 oscillateurs composant un Multiprobe

N°	Nom	Description	Nb d'étages	F_{RO}^{nom}
1	RO Inverter	chaîne de buffers standards	13	1,85 GHz
2	RO LowTherm	chaîne d'inverseurs spécialement conçus pour être plus sensibles à la température	2	2,47 GHz
3	RO LongWire	chaîne de double inverseurs standards reliés avec des longs fils	13	2,07 GHz
4	RO Latches	chaîne de bascules D standards polarisées pour effectuer l'opération identité	5	2,10 GHz
5	RO Xor	chaîne de portes OU Exclusif standards polarisées pour effectuer l'opération identité	8	2,00 GHz
6	RO Ncap	chaîne de double inverseurs standards chargés avec des capacités NMOS	6	1,89 GHz
7	RO Pcap	chaîne de double inverseurs standards chargés avec des capacités PMOS	6	1,82 GHz

en anglais) entre ROs [86]. Chaque Multiprobe dispose d'un *Décodeur d'adresse* et d'un *Multiplexeur*. Tous deux sont paramétrés par 3 bits de configuration afin de sélectionner l'oscillateur qui est activé et connecter sa sortie sur l'entrée du compteur de 28 bits capturant les transitions d'états et donc la fréquence d'oscillation moyenne. Un bit est réservé pour détecter un éventuel dépassement du compteur. Le compteur fait donc partie d'un registre de 32 bits qui a une double fonction : soit il sert de compteur et de paramétrage du Multiprobe, soit il officie en tant que registre à décalage pour injecter un nouveau paramétrage (par la broche *Scan in*) et en même temps évacuer les résultats de mesures (par le plot *Scan out*) afin qu'elles soient traitées. En effet, afin de minimiser le nombre de fils ainsi que le surplus de matériel nécessaire au contrôle des Multiprobes, les capteurs sont conçus de sorte à pouvoir être chaînés, au niveau architectural, par leur registre.

La Figure 3.3 montre le schéma de contrôle de plusieurs Multiprobes intégrés dans une ressource. Le paramétrage des capteurs et la récupération des mesures se fait par la chaîne de *scan*, ce qui permet de n'intégrer qu'un seul contrôleur par ressource. Lorsqu'une campagne de mesure est lancée, une commande est

envoyée à l'organe de *configuration* du contrôle. Dans le cas de 8 Multiprobes chaînés les capteurs sont dans un premier temps configurés pour activer un des 7 oscillateurs. Les 3 bits de configuration sont écrits dans un mot de 32 bits, les 29 autres bits étant initialisés à 0. Le mot de 32 bits est ensuite envoyé par le *ser/des* (sérialiseur/désérialiseur) aux 8 Multiprobes par l'exécution successive de 8 séquences *écriture + décalage*. Lorsque cette opération de paramétrage est terminée, tous les capteurs sont activés par le passage de leur entrée *start/stop* à l'état haut. Ce signal est géré par le *générateur d'échelon* et active l'oscillation du RO sélectionné de chaque Multiprobe pendant une durée qu'il est possible de régler. Lorsque l'échelon repasse à l'état bas, la mesure est terminée et le contenu des registres est récupéré par le *ser/des* en exécutant 8 séquences de *décalage + lecture*. Pour minimiser le nombre de décalages, la configuration des oscillateurs devant être activés lors de la prochaine campagne de mesure est faite en même temps que la séquence de lecture, de sorte que la séquence est : *écriture + décalage + lecture*. Si l'on souhaite obtenir toutes les données d'une campagne de mesure, la séquence de paramétrage et d'activation des capteurs doit être répétée 7 fois, une fois par RO.

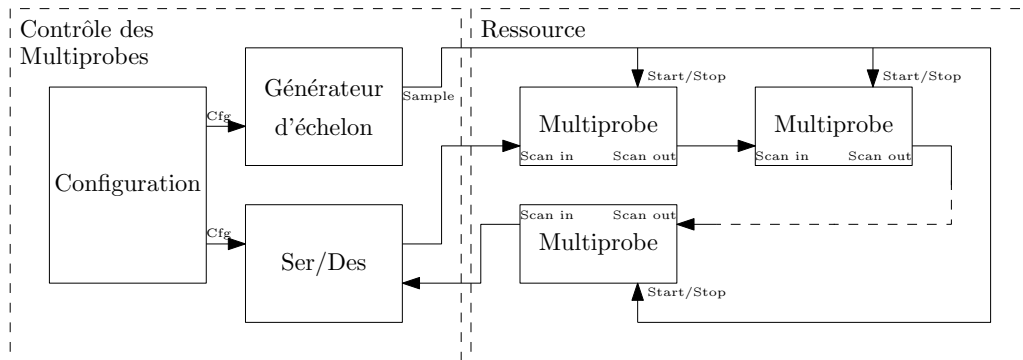


Figure 3.3 – Contrôle des Multiprobes

La multiplication des opérations nécessaires au déroulement d'une campagne de mesure peut potentiellement devenir une limitation de ce capteur. Cependant, les choix de conception qui ont été faits, ont conduit à la réalisation d'un capteur très faible coût. En effet, son intégration est peu invasive du fait de sa petite taille ($450\mu\text{m}^2$ en technologie STMicroelectronics 32nm , Figure 3.2b) et du fait que plusieurs capteurs peuvent être chaînés pour limiter la partie contrôle. Enfin, le Multiprobe est composé de cellules tirées de bibliothèques standards, donc sa conception et son portage dans une autre technologie sont très peu coûteux. Ceci correspond bien au cahier des charges d'une architecture AVFS pour un circuit complexe dans lequel plusieurs capteurs intégrés doivent être déployés dans chaque ressource pour surveiller à grain fin la variabilité tout en limitant le surplus de surface silicium.

La taille réduite du capteur proposé permet de conserver le principe de mesure de variabilité décrit précédemment pour 2 ROs, l'hypothèse étant que tous les ROs d'un Multiprobe sont soumis aux mêmes conditions de fonctionnement de tension et de température. Une campagne de mesure des capteurs renvoie 7 fréquences par Multiprobe, cependant les informations de température et de tension ne sont pas directement disponibles à la lecture de ces mesures brutes. Les différences de comportements entre ROs d'un même Multiprobe doivent donc être exploitées au moyen d'une méthode de fusion de données.

3.2 Estimation de la tension et de la température à base de tests d'hypothèse

La modélisation analytique précise d'un oscillateur étant très complexe et le problème mal conditionné d'un point de vue numérique, la méthode proposée consiste à comparer les mesures du Multiprobe avec un ensemble de modèles correspondant à ce capteur et stockés dans une base de données. Chacun des modèles stocké est également lié à l'état VT lui correspondant. Pour réaliser une comparaison efficace et peu coûteuse entre les mesures et les modèles, il est proposé d'utiliser un test d'hypothèse.

Dans cette section, après une brève présentation de certains tests d'hypothèse, leur utilisation pour estimer la tension et la température de fonctionnement d'un Multiprobe est présentée.

3.2.1 Les tests d'hypothèse non-paramétriques

Il existe de nombreux tests d'hypothèse, dont on distingue principalement deux classes : les tests paramétriques et les tests non-paramétriques. On parle de test paramétrique lorsque l'on fait l'hypothèse que les individus appartenant à une population sont issus d'une loi de distribution paramétrée (par exemple la loi normale). Ces tests permettent de comparer les paramètres de différentes populations afin de tester si elles sont comparables ou non. Ainsi les tests de Student et de Fisher comparent respectivement les moyennes et variances des populations testées.

Contrairement aux tests paramétriques, les tests non-paramétriques ne font aucune supposition sur la loi de distribution des populations traitées [87]. Ces tests permettent de comparer deux populations dont les lois de distributions sont inconnues, afin de tester si elles sont issues de la même loi de distribution. Le critère de comparaison n'est donc pas basé sur les paramètres d'une loi de distribution mais seulement sur l'analyse des données.

Dans le cadre de notre application, le but est de comparer les mesures des RO à des modèles. Il est donc important de s'affranchir des lois de distribution

des données car nous ne disposons d'aucun modèle formel de ces répartitions et ce d'autant plus que cette modélisation pourrait faire intervenir des paramètres liés aux procédés de fabrication.

Dans la classe des tests d'hypothèse non-paramétriques, les tests dit de *goodness-of-fit* semblent tout particulièrement bien adaptés car ils comparent la répartition de deux jeux de données pour tester l'hypothèse selon laquelle ils sont issus de la même loi de distribution. Ces tests demandent une mise en forme spécifique des fonctions de répartitions à comparer. C'est leur CDF (Fonction de Distribution Cumulée), ou CDF empirique pour les échantillons de données, qui est utilisée. La Figure 3.4 montre la représentation de la CDF (en bleu) et d'une CDF empirique (en rouge) dans le cas de la loi normale. L'axe des abscisses représente les valeurs des données x contenues dans l'échantillon X et l'ordonnée la probabilité cumulée tel que $F(x) = \Pr(X \leq x)$.

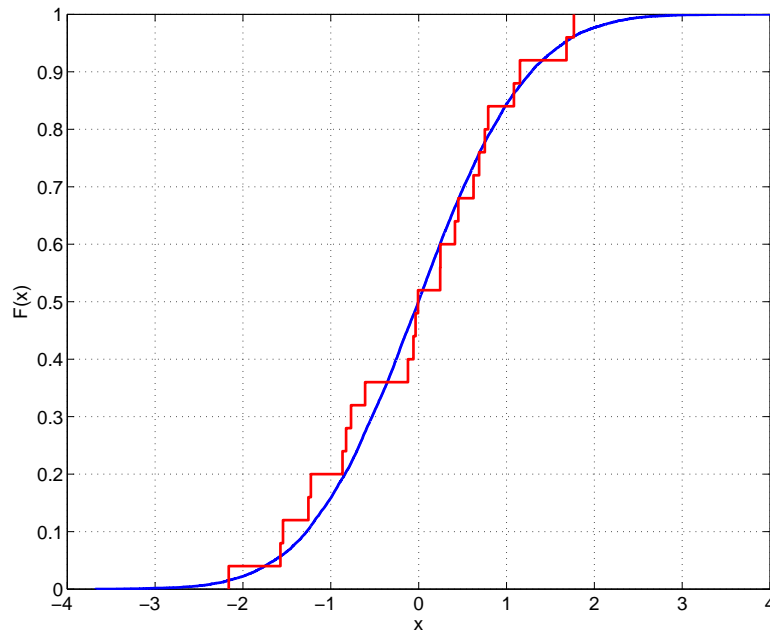


Figure 3.4 – La CDF (en bleu) et une CDF empirique (en rouge) toutes deux issues de la loi normale

Parmi les tests de *goodness-of-fit* non-paramétriques, le test de Kolmogorov-Smirnov et le test de Cramér-von Mises sont sans doute les plus connus. Les deux procédures testent la même hypothèse nulle H_0 , selon laquelle les deux échantillons testés sont issus de la même loi de distribution. Cependant, le critère de comparaison utilisé par chaque test est différent.

Test de Kolmogorov-Smirnov

La version originale du test de Kolmogorov-Smirnov a été établie en 1933 par Andreï Kolmogorov sous le nom plus simple de test de Kolmogorov. Cette version du test est aujourd'hui connue sous le nom de *test de goodness-of-fit de Kolmogorov-Smirnov à un échantillon* à cause de ses similarités avec le test de *goodness-of-fit* à deux échantillons, développé par Vladimir Smirnov en 1939.

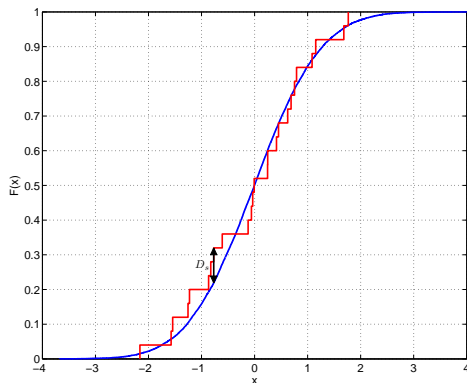
Le test de Kolmogorov-Smirnov à un échantillon compare la CDF empirique F_m d'un l'échantillon à la CDF M_s d'une loi connue. La Figure 3.5a montre que cette comparaison est basée sur la recherche de l'écart maximum D_s entre les deux CDFs. Cette métrique D_s est appelée statistique du test et a pour expression :

$$D_s = \sup_x |F_m(x) - M_s(x)| \quad (3.3)$$

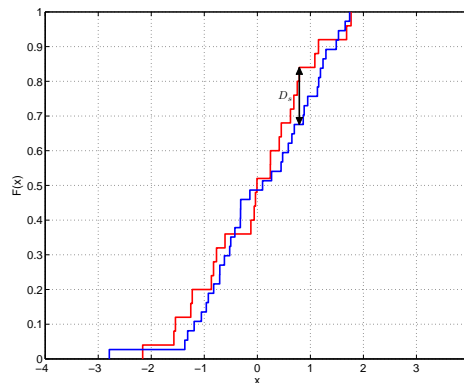
A partir de la statistique D_s , il possible de calculer la probabilité p_s , appelée p-Value, que les deux CDFs testées soient issues de la même loi de distribution :

$$p_s(\lambda) = 2 \sum_{k=1}^{+\infty} (-1)^{k+1} e^{-2k^2\lambda^2} \quad (3.4)$$

avec $\lambda = \sqrt{n} \cdot D_s$ et n la taille de l'échantillon testé.



(a) Test de Kolmogorov-Smirnov à un échantillon



(b) Test de Kolmogorov-Smirnov à deux échantillons

Figure 3.5 – Mesure de la statistique D_s du test de Kolmogorov-Smirnov entre deux CDFs issues de la loi normale

La version à deux échantillons du test de Kolmogorov-Smirnov conserve le même principe en comparant directement deux échantillons de données pour déterminer s'ils sont issus de la même loi de distribution, indépendamment de la connaissance de cette loi. La Figure 3.5b montre le principe de cette version à deux échantillons. Le test recherche toujours la distance maximale D_s entre deux CDFs F_m et M_s , qui sont cette fois toutes deux empiriques, et de taille n_1 et n_2

respectivement. La p-Value correspondante peut être calculée grâce à l'équation (3.4) en prenant $n = \frac{n_1 \cdot n_2}{n_1 + n_2}$.

Test de Cramér-von Mises

Le test de Cramer-von Mises a été suggéré indépendamment par Harald Cramér en 1928 et par Richard Edler von Mises en 1931. Comme pour le test de Kolmogorov-Smirnov, ce test fut d'abord développé dans sa version à un échantillon, puis généralisé en 1962 à deux échantillons par Theodore Wilbur Anderson [88].

Ce test, qui est connu pour être une alternative au test de Kolmogorov-Smirnov, teste la même hypothèse selon la même procédure d'utilisation. Le test de Cramér-von Mises se différencie par le critère utilisé pour générer la statistique D_s . Là où le test de Kolmogorov-Smirnov recherchait la distance maximale entre deux CDFs, le test de Cramér-von Mises calcule l'intégrale de la différence entre les deux CDFs. Dans le cas du test à un échantillon D_s est calculé en prenant en compte la CDF empirique $F_m = \{x_1, \dots, x_n\}$ et la CDF de la distribution de M_s :

$$D_s = \frac{1}{12n} + 2 \sum_{i=1}^n \left[\frac{2i-1}{2n} - M_s(x_i) \right]^2 \quad (3.5)$$

Dans le cas à deux échantillons D_s est calculé en prenant en compte deux CDFs empiriques $F_m = \{x_1, \dots, x_N\}$ et $M_s = \{y_1, \dots, y_M\}$:

$$D_s = \frac{U}{NM(N+M)} - \frac{4NM-1}{6(N+M)} \quad (3.6)$$

avec U tel que :

$$U = N \sum_{i=1}^N (r_i - i)^2 + M \sum_{j=1}^M (s_j - j)^2 \quad (3.7)$$

avec r_i et s_j respectivement les rangs dans l'échantillon combiné de x_i et y_j . Une probabilité que les deux échantillons soient issus de la même loi de distribution est également déduite de la statistique de Cramér-von Mises.

Cependant, -le calcul de la statistique de Cramér-von Mises demande plus de calculs que celle du test de Kolmogorov-Smirnov. C'est pourquoi, dans le contexte de développement de méthodes bas coût, nous privilégierons l'utilisation du test de Kolmogorov-Smirnov.

3.2.2 Utilisation de tests d'hypothèse pour l'estimation de VT

Le test de Kolmogorov-Smirnov (KS) à deux échantillons est particulièrement intéressant pour notre application. En effet, ce test nous offre un moyen de comparer deux jeux de données et de décider si les données qui les composent sont

similaires ou non. Il est alors proposé de détourner quelque peu le test de sa fonction première de comparaison de loi de distribution, pour l'utiliser sous forme d'un outil bas coût de similarité des données.

La méthode proposée est basée sur un ensemble de tests qui permet de comparer un jeu de données acquis lors d'une mesure, à un ensemble de jeux de données modèles pour déterminer quels sont les modèles les plus semblables à la mesure.

La méthode proposée traite les données de chaque Multiprobe indépendamment les uns des autres et permet d'estimer la tension et la température $\{\hat{V}, \hat{T}\}$ de chaque Multiprobe indépendamment, et donc de la zone du circuit qui l'entoure. Le principe, décrit par la Figure 3.6, est d'utiliser une base de modèles contenant plusieurs CDFs M_s dont l'état $\{V, T\}$ correspondant est connu, et les comparer à la CDF F_m correspondant à la mesure. La base de modèles est obtenue lors d'une phase de calibration qui consiste, idéalement, à stocker en mémoire des jeux de mesures du Multiprobe, ou leur CDF, pour plusieurs états $\{V_i, T_j\}$ différents, avec $i \in [1; p]$ et $j \in [1; q]$. Les différentes méthodes de calibration seront discutées à la section 3.5.

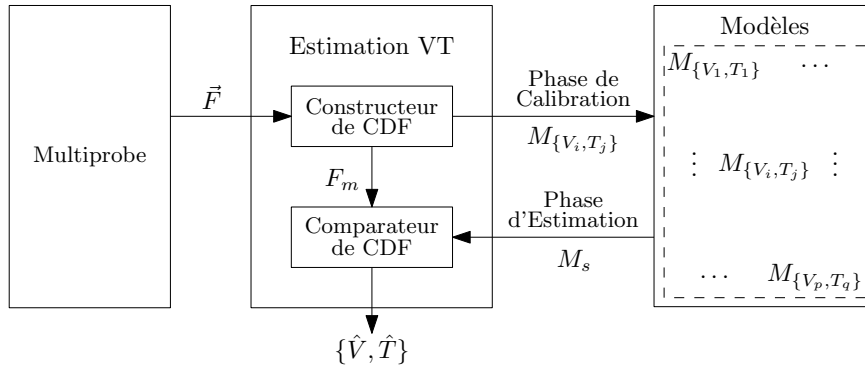


Figure 3.6 – Principe de la méthode d'estimation proposée

Lors d'une phase d'estimation, la base de modèles disponible contient $p \times q$ CDFs, chacune liée à un état $\{V, T\}$ particulier et connu. A chaque campagne de mesures d'un Multiprobe, le capteur retourne un jeu de données \vec{F} contenant les fréquences F_k , avec $k = \{1, \dots, 7\}$, des 7 oscillateurs du Multiprobe. Ce vecteur de mesures est mis en forme par le *Constructeur de CDF* afin d'obtenir la CDF F_m correspondante aux mesures. Le rôle du *Comparateur de CDF* est alors de tester la similarité de F_m avec une des CDFs modèles M_s . En testant une à une toutes les CDFs modèles M_s , $s = \{1, \dots, p \times q\}$, avec la CDF de mesure F_m , il est alors possible de déterminer quels sont les modèles les plus similaires à la mesure actuelle.

En pratique, pour obtenir une estimation exploitable et de bonne qualité, chacun des deux blocs composant la méthode *Estimation VT* (cf. Figure 3.6), effectue plusieurs étapes. La Figure 3.7 présente les différents éléments qui composent la

chaîne de traitement du vecteur de mesure \vec{F} du Multiprobe pour estimer $\{\hat{V}, \hat{T}\}$. Dans un premier temps, afin d'augmenter la puissance¹ du test d'hypothèse, les données brutes F_k sont combinées deux-à-deux pour créer un échantillon $\Delta\vec{F}$ composé de davantage d'éléments. Ainsi, l'échantillon généré contient alors $C_7^2 = 21$ éléments non-redondants au lieu de 7. Il est à noter que nous appliquerons une combinaison par somme deux-à-deux des fréquences. L'influence de ce choix sur les performances du test sera discutée à la section 3.3.2. La construction de la CDF F_m correspondant à l'échantillon $\Delta\vec{F}$ est donc composée de 21 éléments, tout comme les modèles $M_{\{V_i, T_j\}}$ stockés dans la base.

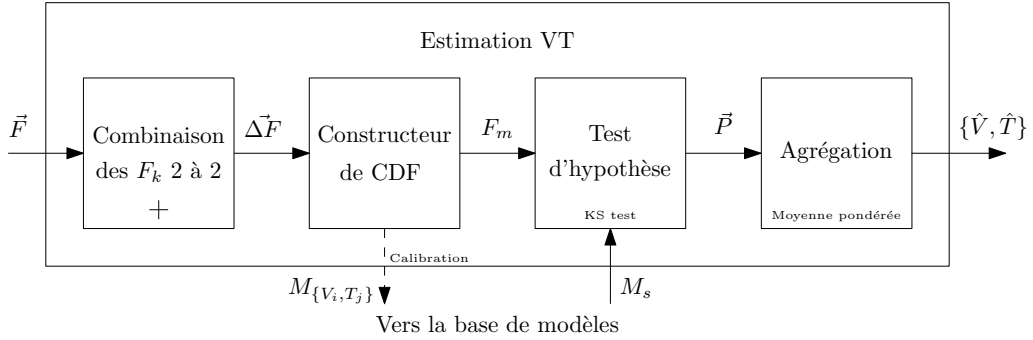


Figure 3.7 – Les différents éléments de la chaîne de la méthode d'estimation

Le test d'hypothèse, par défaut le test de Kolmogorov-Smirnov à deux échantillons, retourne la p-value p_s qui capture l'information contenue dans les échantillons concernant la validité de l'hypothèse voulant que M_s et F_m soient issues de la même loi de distribution. Dans notre cas, cette métrique nous donne une indication sur la probabilité que la mesure et le modèle testé correspondent au même état $\{V, T\}$. La comparaison de F_m avec les s modèles de la base permet d'obtenir un vecteur \vec{P} de p-Values, contenant le résultat p_s correspondant à chaque modèle M_s testé.

L'utilisation classique du test de KS nécessite de fixer un niveau de confiance α permettant de définir à l'aide de la table, la valeur critique du test, i.e. le seuil $c(\alpha)$ à partir duquel l'hypothèse nulle est rejetée avec un niveau de confiance α si :

$$D_s > c(\alpha) \cdot \sqrt{\frac{n_1 + n_2}{n_1 \cdot n_2}} \quad (3.8)$$

Dans notre cas, on s'intéresse plutôt à la probabilité de similarité p_s de la mesure avec le modèle testé. Le but est alors de sélectionner les modèles ayant obtenus les probabilités les plus élevées puisqu'elles correspondent aux états $\{V, T\}$ qui sont probablement les plus proches de l'état de mesure. L'étape d'agrégation consiste donc à sélectionner un sous-ensemble S de modèles contenant les modèles les plus

1. Capacité du test à rejeter l'hypothèse nulle sachant que l'hypothèse nulle est fautive. C'est équivalent à limiter les faux-positifs.

similaires à la mesure. Les modèles conservés sont sélectionnés, tel que $p_s \geq \alpha$, avec $\alpha = 100.(1 - Th)\%$ de la plus grande p-Value, $p_s \in \vec{P}$, où $Th \in [0; 1]$ est un seuil de sélection. Par défaut Th est fixé à 0,99 ce qui signifie que seuls 1% des modèles ayant obtenu les p-Values les plus importantes sont sélectionnés pour construire le sous-ensemble S . L'influence du choix de ce paramètre sur les résultats d'estimation sera présenté à la section 3.3.2. Par ce mode de sélection, on s'assure que l'ensemble $S = \{M_s \mid p_s \geq \alpha\}$ n'est jamais vide. Cependant, on ne garantit pas que les r éléments composants S ont des p-Values importantes, puisque la sélection est basée sur la plus grande p-Values de l'ensemble initial.

Afin de fournir une valeur numérique de l'estimation de la tension et de la température, le couple $\{\hat{V}, \hat{T}\}$ est calculé par l'agrégation des r modèles de S . Par défaut nous calculerons la moyenne des états $\{V_i, T_j\}$ liés aux modèles $M_s \in S$ pondérée par les p-Values p_s correspondantes :

$$\left\{ \begin{array}{l} \hat{V} = \frac{\sum_{l=1}^r (p_{s_l} \cdot V_l)}{\sum p_{s_l}} \\ \hat{T} = \frac{\sum_{l=1}^r (p_{s_l} \cdot T_l)}{\sum p_{s_l}} \end{array} \right., \{V_l, T_l\} = \{V_i, T_j\} \mid M_{\{V_i, T_j\}} \in S \quad (3.9)$$

Il est à noter que le mode de sélection des modèles qui composent S peut être appliqué en remplaçant la métrique p-Value par la statistique du test D_s , lors de la sélection des modèles de S et lors du calcul de la moyenne pondérée. Ceci permet de réduire la charge de calcul nécessaire à l'exécution de chaque test en supprimant le calcul de la p-Value. Cependant l'exponentielle contenue dans le calcul de la p-Value permet d'amplifier les différences entre les p-Values des modèles.

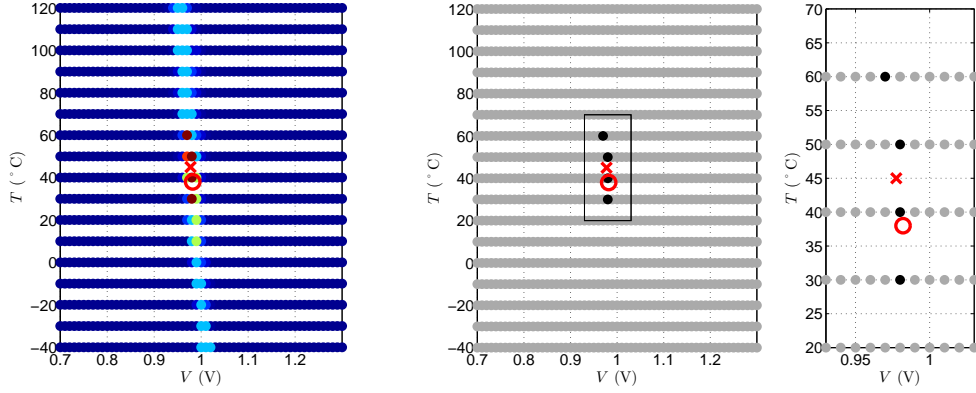
3.2.3 Validation par simulation

La méthode proposée a été validée à l'aide de simulations MATLAB. La base de modèles a été obtenue par simulations électriques ELDO (type SPICE) de chacun des ROs en technologie CMOS 32nm, pour différents états $\{V_i, T_j\}$. La base de modèles utilisée contenait 1037 CDFs obtenues en simulant chaque ROs sur une plage de tension de 0,7V à 1,3V par pas de $\Delta V = 10mV$, et sur une plage de température de $-40^\circ C$ à $120^\circ C$ par pas de $\Delta T = 10^\circ C$.

Exemple d'estimation

La Figure 3.8 représente le résultat d'une estimation de la tension et de la température pour le cas particulier $\{V, T\} = \{0,982V, 38^\circ C\}$ correspondant au cercle rouge et qui n'appartient pas à l'ensemble des modèles. L'estimation obtenue par la méthode proposée est $\{\hat{V}, \hat{T}\} = \{0,977V, 45^\circ C\}$, représentée par la croix rouge. Pour réaliser cette estimation, le jeu de données \vec{F} , considéré comme

la mesure provenant d'un Multiprobe, a été générée en obtenant les 7 fréquences F_k par interpolation linéaire dans le plan VT des fréquences de la base de modèles.



(a) Les p-Values en échelle de couleur (b) En noir les modèles sélectionnés pour l'estimation

Figure 3.8 – Résultat d'une estimation pour $\{V, T\} = \{0,982V, 38^\circ C\}$

La Figure 3.8a montre les résultats des tests de KS entre le jeu de mesures F_m et les modèles $M_{\{V_i, T_j\}}$. Chaque point coloré est placé à la position $\{V_i, T_j\}$ correspondant au modèle testé. La valeur de la p-Value obtenue est représentée par la couleur du point. Les bleus correspondent aux faibles p-Values et les rouge-foncés aux plus grandes. Sur cette figure, on peut observer que les modèles obtenant des fortes p-Values sont répartis dans le plan VT selon un axe quasi-vertical, c'est à dire quasi-parallèle à l'axe des températures. Ceci met en évidence la faible sensibilité des ROs à la température et donc la difficulté rencontrée par le test pour différencier des comportements différents en T pour une valeur de V donnée.

La Figure 3.8b illustre l'étape d'agrégation. Les points noirs représentent les modèles sélectionnés, c'est-à-dire qui appartiennent à S . La croix rouge est alors calculée par la moyenne pondérée (eq. 3.9) des états $\{V_i, T_j\}$ liés à ces modèles, ce qui revient à déterminer le barycentre des quatre points noirs.

Si cet exemple démontre l'efficacité de la méthode pour un cas particulier, il convient de la valider sur toute la gamme de tension et de température considérée.

Validation sur l'ensemble de la gamme VT

Afin de valider la méthode sur l'ensemble de la gamme de fonctionnement VT considérée, une multitude d'estimations $\{V, T\}$ ont été effectuées. Les paramètres de la méthode adoptés dans l'exemple précédent ont été conservés ainsi que la base de modèles (1037 CDFs). De cette façon 38841 cas $\{V, T\}$ différents ont été estimés en faisant varier V de 0,7V à 1,3V par pas de 5mV et T de $-40^\circ C$ à $120^\circ C$ par pas de $0,5^\circ C$. Il est à noter qu'ainsi seuls 1037 cas testés correspondent à des états répertoriés dans la base de modèles, soit 2,7% des estimations.

Pour chaque état $\{V, T\}$ estimé les erreurs d'estimation de la tension $\epsilon_V = V - \hat{V}$ et de température $\epsilon_T = T - \hat{T}$ ont été relevées. La Figure 3.9 donne les histogrammes des erreurs d'estimation de tension (Figure 3.9a) et de température (Figure 3.9b) obtenues lors de cette expérience. Les erreurs d'estimation moyennes μ_ϵ obtenues pour cette expérience de validation globale sont respectivement :

$$\mu_{\epsilon_V} = 2,42mV, \quad \mu_{\epsilon_T} = -0,58^\circ C \quad (3.10)$$

avec des écart-types respectifs de :

$$\sigma_{\epsilon_V} = 5,00mV, \quad \sigma_{\epsilon_T} = 7,46^\circ C \quad (3.11)$$

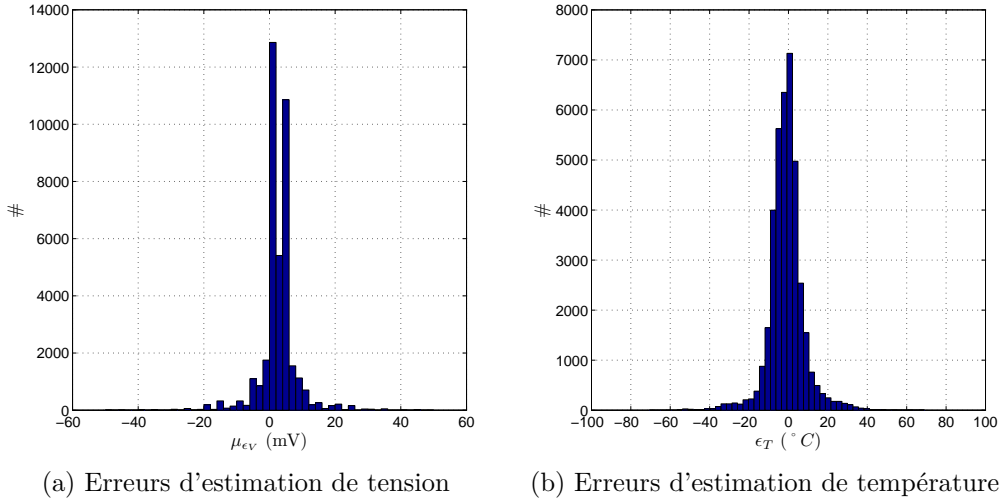


Figure 3.9 – Histogrammes des erreurs d'estimation

Ces erreurs d'estimation devront être prises en compte en tant que marges de fonctionnement lors de l'application des politiques de réajustement afin de prendre en considération les incertitudes sur la mesure de tension et/ou de température. Les marges associées à ces erreurs seront prises en compte sous la forme $\mu + n \cdot \sigma$, avec $n \in \mathbb{N}$ choisi selon le risque que l'on prend que l'erreur maximale apparaisse. Les détails des calculs des marges de fonctionnement sont donnés au chapitre 4. Cependant quelques chiffres peuvent être avancés afin de valider la méthode.

Pour les précisions d'estimation données par (3.10) et (3.11) les marges temporelles, et donc les marges fréquentielles, liées aux incertitudes $\mu + \sigma$ sont toujours inférieures à 3% sur la gamme de tension $[0,7V; 1,3V]$ considérée. A titre de comparaison, les marges de tension introduites lors de la conception d'un système DVFS non-adaptatif sont généralement de 10%, ce qui correspond à des marges temporelles qui peuvent atteindre 52% en considérant la même gamme de tension. Ceci nous permet donc d'être relativement confiants sur la validité de la méthode d'estimation en terme de précision.

Sensibilité des estimations aux IRdrops

À ce stade, les résultats obtenus sont issus de simulations durant lesquelles les variables que l'on cherche à estimer, V et T , sont constantes durant toute la phase de mesure des fréquences des ROs. En réalité, de par la construction du Multiprobe, la phase de mesure nécessite d'acquérir les 7 fréquences F_k séquentiellement. Ainsi une campagne de mesure d'un seul Multiprobe nécessite 277 cycles d'horloge, ce qui correspond à $2,77\mu s$ avec une horloge à $100MHz$. Si la température peut être considérée constante durant cet intervalle de temps, des variations de tension peuvent survenir. Il est donc nécessaire d'évaluer quel est l'effet de ces variations sur l'estimation de l'état $\{V, T\}$.

La durée et les amplitudes des IRdrops pouvant survenir sont très variables. En outre, elles sont fortement corrélées car elles définissent l'appel de courant correspondant à cette variation et donc, suivant la durée, à l'énergie consommée par l'élément responsable de cette variation. Cette consommation étant bornée, plus un IRdrop est violent (grande amplitude) plus il est court et inversement.

De ce fait, suivant la caractéristique de la variation de tension, les effets sur une séquence de mesures ne sont pas les mêmes. Les variations les plus rapides n'affectent en effet que la mesure de fréquence d'un RO, mais elles peuvent le faire de façon prononcée. D'un autre côté, les variations plus lentes peuvent affecter les fréquences de plusieurs ROs, mais avec des amplitudes moindres pour chaque RO affecté.

Afin d'analyser les effets de ces variations sur l'estimation de V et de T , des IRdrops de différentes durées t_{drop} et de différentes amplitudes ΔV_{drop} ont été introduits durant les simulations électriques des ROs. Ces variations ont été appliquées de sorte que la chute de tension représente une forme trapézoïdale par rapport à un état nominal de $\{V_{nom}, T_{nom}\} = \{1, 1V, 25^\circ C\}$ comme représenté sur la Figure 3.10. La méthode d'estimation a ensuite été appliquée pour chaque jeu de fréquences affecté par un type d'IRdrop puis l'estimation correspondante $\{\hat{V}, \hat{T}\}$ a été comparée à l'estimation $\{\hat{V}_{nom}, \hat{T}_{nom}\}$ qui elle n'est pas affectée par une variation de tension pendant la mesure.

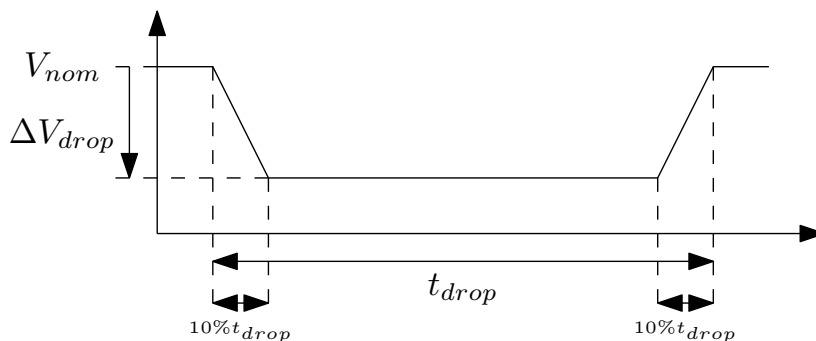


Figure 3.10 – Profil des IRdrops appliqués à V_{nom} durant la mesure des ROs

La première expérience a consisté à vérifier l'effet d'IRdrops, affectant seulement la mesure d'un seul RO pendant le temps de mesure $t_{m_{RO}}$, sur l'estimation de la tension. Dans ce cas, la durée et l'amplitude des IRdrops ont été choisis de sorte que $t_{drop} \leq t_{m_{RO}}$ et $\Delta V_{drop}/V_{nom} \geq 10\%$. En effet l'amplitude de la chute de tension a été choisi de sorte que $\Delta V_{drop} \in [100mV, 500mV]$, alors que $V_{nom} = 1,1V$. Cette variations peut avoir une durée variable $t_{drop} \in [0, 1ns, 10ns]$. La Figure 3.11 présente les erreurs d'estimation de la tension $\epsilon_V = V_{nom} - \hat{V}$ lorsque l'on exécute la méthode avec un jeu de mesures \vec{F} dont seule une des fréquences F_k (ici celle du RO *Ncap*) est affectée par ce type d'IRdrop. Il est à noter que cette figure est représentative des expériences menées en considérant qu'un autre des 7 ROs du Multiprobe est affecté par l'IRdrop en lieu et place du RO *Ncap*.

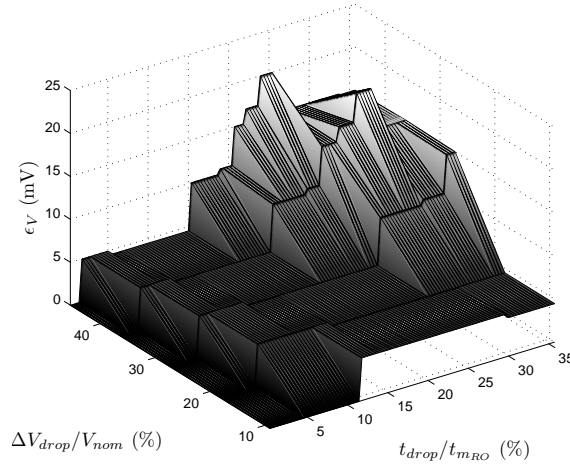
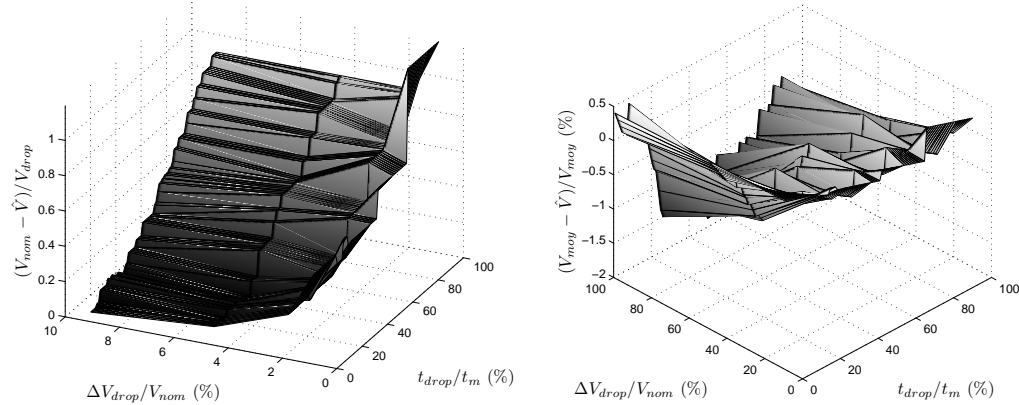


Figure 3.11 – Effet sur l'erreur d'estimation de la tension des IRdrops très rapides, apparaissant lors de la mesure du RO *Ncap*

On remarque que les erreurs d'estimation augmentent surtout pour des IRdrops de fortes amplitudes ($\Delta V_{drop}/V_{nom} \geq 20\%$) et de longues durées ($t_{drop}/t_{m_{RO}} \geq 20\%$). Or l'apparition de telles variations est peu probable dans la pratique car les chutes de courants liées à ces variations représentent des appels d'énergie très importants en quelques cycles d'horloge seulement. Pour des variations plus réalistes, on remarque que l'erreur d'estimation ne dépasse pas $5mV$, ce qui est comparable à l'erreur d'estimation intrinsèque de la méthode. Il est à noter que les estimation de température sont affectées de la même manière et avec des amplitudes relatives identiques. On peut donc conclure que les IRdrops très rapides n'ont aucune influence sur l'erreur d'estimation de la méthode.

La seconde expérience reprend le principe de la première mais en considérant des chutes de tension d'amplitude moins importante $\Delta V_{drop} \in [10mV, 100mV]$, mais avec des durées $t_{drop} \geq 1ns$ pouvant affecter plusieurs ROs lors de la mesure séquentielle. La Figure 3.12a montre l'écart entre la tension V_{nom} et l'estimation

\hat{V} normalisé par l'amplitude de l'IRdrop ΔV_{drop} pour différentes amplitudes de chutes de tension affectant une proportion du temps total de mesure des 7 ROs $t_m = 7 \cdot t_{m_{RO}}$, et donc un certain nombre de RO.



(a) Écart d'estimation relatif à l'amplitude de l'IRdrop ΔV_{drop}

(b) Écart d'estimation relatif à la tension moyenne V_{moy}

Figure 3.12 – Effet de différents IRdrops, affectant plusieurs ROs, sur l'erreur d'estimation de la tension

On constate que l'écart augmente graduellement en fonction de la durée de la chute de tension et tend à atteindre la valeur de l'IRdrop. Il semble donc que la valeur de tension \hat{V} estimée par la méthode soit proche de la tension moyenne V_{moy} appliquée au capteur sur la durée totale de mesure t_m en présence d'IRdrops. C'est d'ailleurs ce que met en évidence la Figure 3.12b qui présente l'écart $V_{moy} - \hat{V}$ normalisé par la tension moyenne V_{moy} . L'écart entre l'estimation \hat{V} et la tension moyenne V_{moy} se limite à quelques pourcents. De ce fait, on peut conclure que l'association du Multiprobe avec la méthode proposée se comporte comme un intégrateur en estimant la tension moyenne durant le temps de la mesure. La méthode d'estimation est donc capable d'interpréter les incohérences de mesure pouvant apparaître lorsqu'une partie des mesures est affectée par des IRdrops alors que l'autre partie ne l'est pas.

La sensibilité de la méthode d'estimation aux IRdrops pouvant intervenir durant une mesure est donc très limitée. Si les IRdrops sont plus rapides que la durée d'une seule mesure, l'estimation n'est pas affectée. Si la durée de la chute de tension est plus importante l'estimation se rapproche de la tension moyenne.

Dans cette section une méthode d'estimation de la tension et de la température a été proposée et son fonctionnement en présence ou non de perturbations du niveau de tension a été validé. Toutefois, les différents paramètres de réglage ont une influence sur la qualité de l'estimation. La section suivante présente les expériences qui ont été menées afin de quantifier l'influence de ces paramètres.

3.3 Leviers de réglages et compromis

Les résultats de validation présentés dans la section précédente ont été obtenus pour un réglage particulier des différents paramètres de la méthode. Par défaut, les fréquences brutes \vec{F} ont été combinées par somme deux-à-deux, le seuil de détection Th a été fixé à 0,9 et la base de modèles contenait 1037 CDFs associées à autant d'états $\{V, T\}$ différents. Dans cette section, nous allons étudier l'influence de ces paramètres sur la précision de l'estimation et le coût de calcul nécessaire pour réaliser l'estimation.

Auparavant, l'influence des choix effectués lors de la conception du capteur sur la précision et le coût de calcul qui va être analysée.

3.3.1 Limitations des Multiprobes et améliorations

Le Multiprobe tel que présenté précédemment et utilisé dans ces premières études a été conçu avant le démarrage des travaux sur la fusion des données qu'il fournit. L'objectif initial de son intégration dans des circuits numériques était de démontrer la viabilité et les capacités d'une architecture adaptative. Cependant, les résultats obtenus avec la méthode d'estimation proposée précédemment ont permis de montrer que certaines améliorations ou modifications pourraient être apportées à ce capteur.

Spécificité du RO *LowTherm*

Le RO appelé *LowTherm* possède de par sa conception un aspect un peu plus analogique que les autres ROs du Multiprobe. En effet, il a été conçu pour être plus sensible aux variations de température que des ROs standards. De ce fait, il possède un comportement particulier par rapport aux 6 autres ROs, qui eux ont des comportements très similaires. De ce fait ce RO est un élément essentiel du Multiprobe, très influent sur la qualité du résultat d'estimation.

Ainsi, l'analyse de la répartition des erreurs d'estimation dans l'espace VT a permis de mettre en évidence que la conception du RO *LowTherm* jouait un rôle essentiel. Les Figures 3.13a et 3.13b illustrent respectivement la répartition dans le plan VT, des erreurs absolues d'estimation de la tension et de la température obtenues lors de la validation globale de la méthode à la section 3.2.3. Sur ces deux figures, on peut constater qu'une zone diagonale allant de $\{1V, -40^{\circ}C\}$ à $\{0, 7V, 120^{\circ}C\}$ est particulièrement sujette aux erreurs d'estimation.

Or cette zone de fortes erreurs correspond aux états $\{V, T\}$ pour lesquels la fréquence du *LowTherm* est proche de la fréquence des autres ROs. La Figure 3.14 montre le lien de similarité des fréquences et cette zone d'erreur. La Figure 3.14a présente la forme des surfaces décrites par les fréquences d'oscillation des 7 ROs d'un Multiprobe dans le cas d'un cas de procédés de fabrication typique et sur la gamme de tension et de température considérée précédemment. La surface la

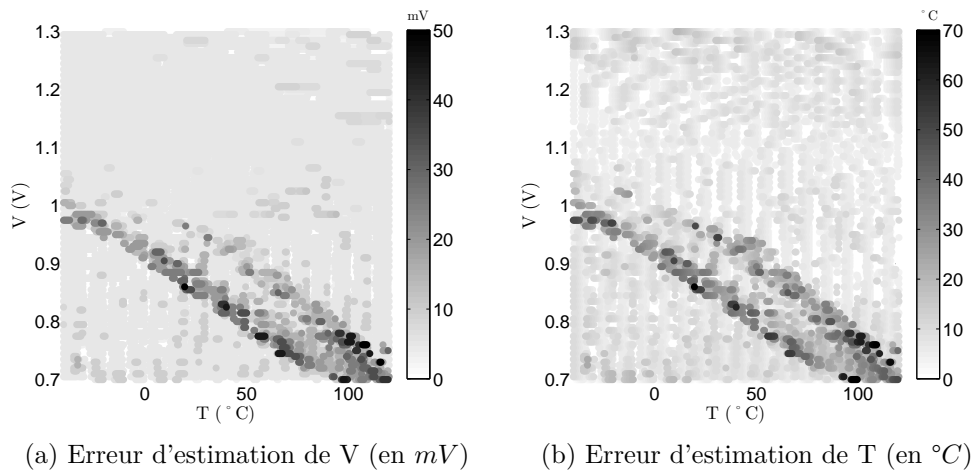


Figure 3.13 – Distribution des valeurs absolues des erreurs d'estimation pour différents cas $\{V, T\}$

plus différenciée, et qui intersecte les autres surfaces représente le comportement du *LowTherm*. Les intersections entre ces surfaces sont illustrées en noir sur la Figure 3.14b.

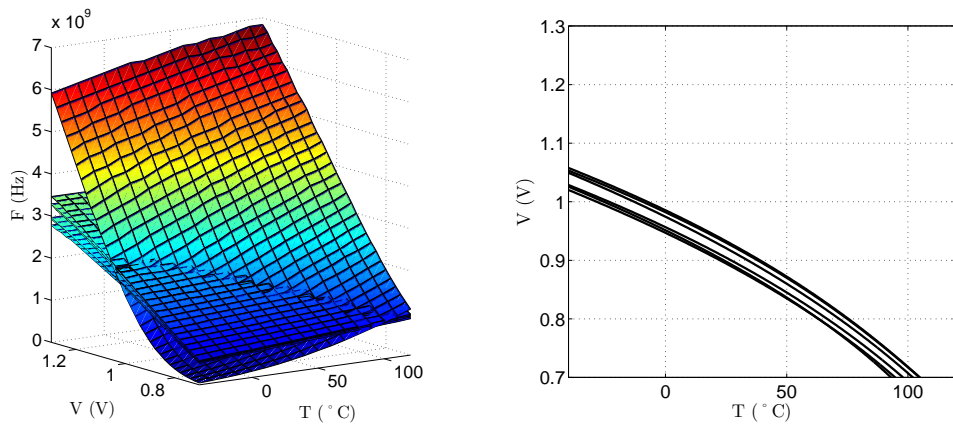


Figure 3.14 – Zones de fortes erreurs d'estimation

Cette analyse permet d'expliquer les zones où la méthode proposée montre des lacunes de précision. En effet, ces zones correspondent à des situations où tous les ROs oscillent à des fréquences très proches. Aussi, il semble possible d'atténuer ce problème de fonctionnement en modifiant les paramètres de conception du RO *LowTherm*. Le but est alors de faire en sorte que la plage de fréquence du

LowTherm n'intersecte pas celles des autres ROs. Modifier la longueur de la chaîne du *LowTherm* permet de changer sa plage d'oscillation tout en conservant son comportement particulier. Comme la fréquence maximale d'oscillation du *LowTherm* sur la gamme VT considérée est déjà proche des limites de stabilité des signaux, il est préférable que la modification à appliquer diminue sa fréquence d'oscillation.

La Figure 3.15 montre la répartition des erreurs d'estimation lorsque l'on double la longueur de la chaîne du *LowTherm*. La fréquence du *LowTherm*, divisée par deux, déplace la zone d'intersection vers une zone de tensions d'alimentation plus élevées. L'amplitude des erreurs d'estimation sur la diagonale allant de $\{1V, -40^{\circ}C\}$ à $\{0, 7V, 120^{\circ}C\}$ est similaire aux autres points considérés. Si les erreurs d'estimation sont plus faibles pour la tension sur toute la gamme VT, il n'en est pas de même pour l'estimation de la température.

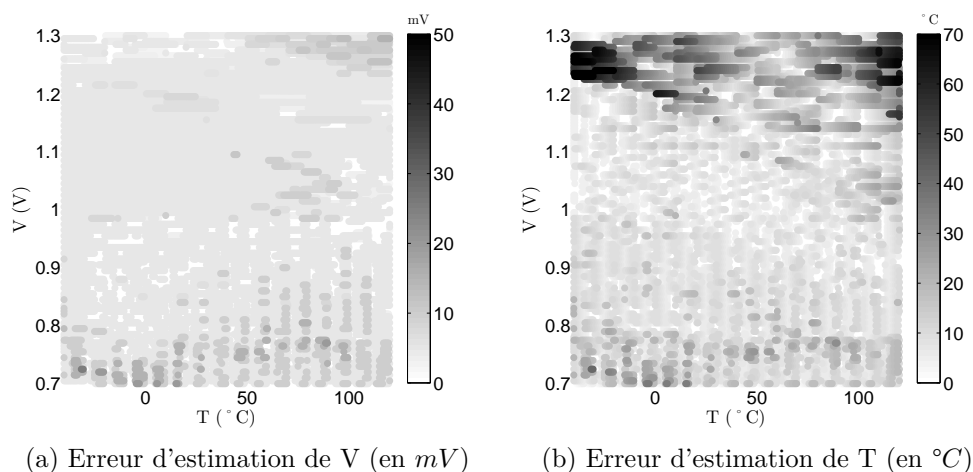


Figure 3.15 – Distribution des valeurs absolues des erreurs d'estimation pour différents cas $\{V, T\}$ avec un *LowTherm* modifié

En suivant le même raisonnement, on pourrait continuer à augmenter la longueur de chaîne du *LowTherm* afin que la zone d'intersection sorte complètement de la gamme VT considérée. Cependant, ceci conduirait à augmenter la surface de silicium de ce RO et donc du Multiprobe. De plus, continuer à diminuer la fréquence de ce RO pourrait mener à des incertitudes importantes sur les mesures réalisées en basse tension, car ce RO oscille déjà très lentement dans cette zone de fonctionnement.

Un compromis entre précision de l'estimation et modification du *LowTherm* peut être de modifier le Multiprobe pour implémenter deux ROs complémentaires de type *LowTherm*. En effet, comme les 6 autres ROs du Multiprobes ont des comportements très similaires il peut être intéressant de remplacer l'un de ces ROs par un nouveau *LowTherm* modifié. De ce fait, la structure du Multiprobe ne

serait pas modifiée et contiendrait toujours 7 ROs, avec 5 ROs aux comportements proches, le *LowTherm* initial et un second *LowTherm*, ce dernier étant modifié de sorte à fournir une fréquence deux fois plus faible que le *LowTherm* initial. La Figure 3.16 présente la répartition des erreurs d'estimation en utilisant la version modifiée du Multiprobe que l'on vient de décrire. Il est à noter que les deux zones de fortes erreurs que l'on pouvait observer sur les Figures 3.13 et 3.15 sont toujours visibles mais que leur amplitude respective est plus faible comparée aux résultats antérieurs.

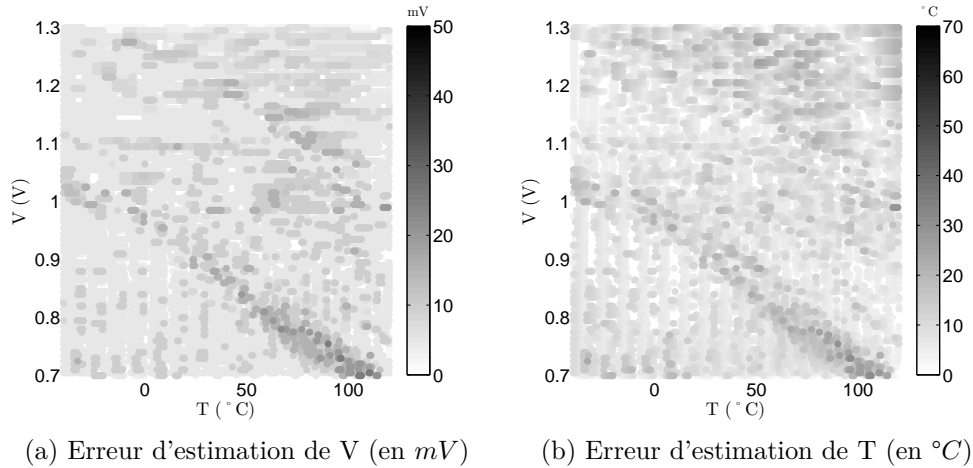


Figure 3.16 – Distribution des erreurs d'estimation absolues pour différents cas $\{V, T\}$ avec deux *LowTherm* complémentaires

Les modifications proposées pour le Multiprobe seront désormais considérées dans le reste de la thèse. Ainsi, les nouvelles erreurs moyennes deviennent :

$$\mu_{\epsilon_V} = 2,72mV, \quad \mu_{\epsilon_T} = -0,92^{\circ}C \quad (3.12)$$

avec des écart-types respectifs de :

$$\sigma_{\epsilon_V} = 4,07mV, \quad \sigma_{\epsilon_T} = 6,22^{\circ}C \quad (3.13)$$

On notera que cette modification du Multiprobe mène à une réduction des écart-types des erreurs d'estimation de V et T, et donc des amplitudes des erreurs maximales. Ceci permet donc de limiter les marges de fonctionnement que l'on introduit dans les politiques de réadaptation.

La modification du Mulltprobe ne pouvant être faite matériellement durant la période de la thèse, nous avons appliqué un traitement des mesures du *LowTherm* existant pour créer un second *LowTherm* virtuel en divisant simplement la mesure du premier par deux. Cette nouvelle mesure vient alors remplacer celle provenant du RO *Latch*.

Taille du compteur

Le compteur qui permet de capturer les oscillations des ROs est par défaut un registre de 28 bits. Le choix de la longueur de ce compteur a été effectué par souci de praticité et de précision. En effet, ce choix a conduit à la conception d'un registre total de 32 bits, dont les mots sont facilement manipulables dans une architecture numérique. De plus, les 28 bits de comptage permettent de pouvoir mesurer les fréquences des ROs avec une grande résolution. En effet, la précision d'une mesure de comptage est de 1 front quelle que soit la valeur mesurée, car la mesure se termine, par nature, toujours entre deux fronts détectables par le compteur. Ceci signifie que la valeur réelle de la fréquence d'un RO ne peut être mesurée avec une précision supérieure qu'un front. Donc plus la durée d'une mesure est longue, plus le compteur se remplit et plus l'incertitude liée à ce front devient négligeable devant la valeur contenue dans le compteur.

Cependant, il faut être conscient qu'une mesure avec une très grande résolution est obtenue au détriment du débit de la mesure. Par exemple, pour un RO oscillant à 1 GHz , il est nécessaire d'attendre environ 268ms pour obtenir la résolution maximale. Or cet ordre de grandeur de temps de mesure ne permet pas de surveiller des variations dynamiques de tension ou de température. Il est donc nécessaire de considérer des mesures moins longues, quitte à perdre en résolution. En outre, cela permet de réduire la taille et la consommation du compteur et donc de gagner en intégrabilité du Multiprobe.

La question est alors de savoir quelle taille de compteur est suffisante pour obtenir une précision de mesure satisfaisante. Un temps de mesure permettant de capturer 100 fronts d'un RO permet d'obtenir une mesure avec une précision de 1%, ce qui semble satisfaisant. Cependant, comme les fréquences d'oscillation varient en fonction de l'état VT que l'on cherche à estimer, l'intervalle de temps de mesure doit être adapté de sorte à pouvoir toujours capturer environ 100 fronts, si l'on veut pouvoir conserver une précision constante de 1% sur toute la gamme de fonctionnement. En pratique, il n'est pas possible d'adapter l'intervalle de temps de chaque mesure pour obtenir une précision constante car, d'une part, cela nécessiterait de régler la durée de la mesure avec une grande résolution et précision, et d'autre part, l'état $\{V, T\}$ actuel n'est pas complètement connu puisque l'on cherche à l'estimer. On peut cependant prévoir grossièrement quelle sera la fréquence de chacun des ROs lors d'une mesure, car la tension du circuit est grossièrement connue. En effet, elle correspond théoriquement à la consigne de l'actionneur de tension. De plus, la fréquence des ROs est nettement plus sensible aux variations de tension qu'à celle de température sur la gamme VT considérée. De ces différents éléments, il semble judicieux d'adapter la durée de la mesure par différents intervalles de référence de la tension d'alimentation de sorte à obtenir un nombre de transitions à l'entrée du compteur à peu près constant et donc une précision également à peu près constante.

Les intervalles de tension ont été choisis afin que la mesure d'un RO en procédés de fabrication Typique, à 20°C , et à la tension médiane de la tranche considérée soit de 100 fronts. Cette règle de découpage a permis d'obtenir une erreur de mesure toujours inférieure à 2% pour le capteur considéré. Ce découpage dépend de l'amplitude de la gamme de fréquence des ROs, ce qui a conduit à découper la gamme de tension des ROs en 5 intervalles, sauf pour les deux ROs *LowTherm* qui bénéficient de 8 tranches. Ceci permet d'obtenir des mesures qui peuvent être contenues dans un compteur de 9 bits, ce qui réduit de 60% la taille du registre.

Dans une future version du Multiprobe, il sera donc intéressant de concevoir un compteur plus petit. Dans l'optique d'une implémentation logicielle du traitement des mesures on peut conserver un compteur de 12 bits afin d'obtenir un registre total de 16 bits. Cependant, l'orientation vers une implémentation matérielle dédiée au traitement des mesures, pousse à adopter une taille de compteur non standard de 9 bits.

3.3.2 Influence des différents paramètres de la méthode

À la section 3.2.3 la méthode d'estimation a été validée en adoptant certaines valeurs pour les paramètres. Nous allons maintenant exposer les expériences menées afin de déterminer l'influence de ces paramètres sur la méthode et d'argumenter les choix retenus pour ces paramètres.

Combinaison des fréquences

Les résultats présentés section 3.2 ont été obtenus en combinant deux-à-deux les 7 fréquences F_k fournies par le Multiprobe avec la fonction somme. Cependant, il est possible d'utiliser d'autres opérateurs mathématiques (par exemple, la différence ou le produit) ainsi que d'autres modes de combinaison (trois à trois, quatre à quatre, ...).

La première expérience menée a pour but de déterminer si le fait de combiner les fréquences améliore la précision de l'estimation par rapport à l'utilisation directe des fréquences brutes d'un Multiprobe. Pour cela, l'expérience de validation globale de la méthode d'estimation présentée à la section 3.2.3 a été répétée en considérant différents modes de combinaison des fréquences (deux-à-deux, trois-à-trois, ...) par la fonction somme.

Le Tableau 3.2 récapitule les erreurs moyennes d'estimation et les écart-types qui ont été obtenus. On remarque que les meilleurs résultats sont obtenus pour le mode de combinaison des fréquences deux à deux. Il est à noter que la tendance est identique pour des expériences réalisées avec des combinaisons utilisant d'autres opérateurs mathématique (différence, produit, ...).

Tableau 3.2 – Influence des modes de combinaison sur les résultats de l'estimation

Somme	Sans combinaisons	2 à 2	3 à 3	4 à 4	5 à 5	6 à 6
μ_{ϵ_V} (mV)	2,54	2,72	2,65	2,28	0,91	-0,95
σ_{ϵ_V} (mV)	10,65	4,07	5,29	8,05	12,81	37,32
μ_{ϵ_T} (°C)	0,10	-0,92	-0,69	-0,11	1,09	3,87
σ_{ϵ_T} (°C)	43,37	6,22	7,65	10,55	15,65	55,96

Tableau 3.3 – Influence des opérateurs mathématiques de combinaison sur les résultats de l'estimation

Combinaison 2 à 2	Somme	Différence	Produit
μ_{ϵ_V} (mV)	2,72	-0,43	2,76
σ_{ϵ_V} (mV)	4,07	13,96	3,36
μ_{ϵ_T} (°C)	-0,92	1,25	-0,93
σ_{ϵ_T} (°C)	6,22	13,16	8,36

Il est également à noter que la combinaison 7 à 7 n'a pas été testée, car elle n'a pas d'intérêt dans le cadre de l'utilisation du test de KS. En effet, cette combinaison revient à sommer toutes les fréquences des ROs pour créer une CDF ne contenant qu'un seul élément. Il est alors impossible pour le test de KS de différencier deux CDFs.

La seconde expérience a eu pour but de déterminer quel opérateur mathématique permet d'obtenir la meilleure précision d'estimation en combinant les fréquences deux-à-deux. De nouveau, l'expérience précédente a été répétée en combinant les fréquences avec les opérateurs somme, différence et produit. Le choix de l'opérateur a été limité à ces trois possibilités afin que le coût de calcul lié à l'opération de combinaison reste le plus faible possible et qu'une éventuelle implémentation matérielle puisse être facilement réalisée. La Tableau 3.3 montre que les erreurs d'estimation sont plus petites lorsque l'opérateur somme est utilisé. Il est à noter que si l'opérateur produit semble également intéressant son exécution et son implémentation sont beaucoup plus coûteuses qu'une simple somme.

Ces expériences justifient notre choix de combiner deux-à-deux les fréquences des ROs par la fonction somme avant de construire la CDF.

Tableau 3.4 – Influence du seuil de sélection Th des modèles sur les résultats de l'estimation

Seuil Th	0,5	0,6	0,7	0,8	0,9	0,97	0,98	0,99
μ_{ϵ_V} (mV)	2,33	2,52	2,51	2,60	2,62	2,62	2,72	2,72
σ_{ϵ_V} (mV)	7,83	5,50	5,52	4,60	4,04	4,04	4,07	4,07
μ_{ϵ_T} (°C)	-0,45	-0,63	-0,60	-0,73	-0,76	-0,76	-0,91	-0,91
σ_{ϵ_T} (°C)	17,13	11,22	11,21	9,05	8,55	8,55	6,22	6,22

Seuil de sélection des modèles

Dans les expérimentations menées précédemment, le seuil de sélection des modèles Th avait été fixé à 0,99. Ce seuil influence le nombre de modèles qui sont sélectionnés pour former le sous-ensemble S permettant de calculer l'estimation de V et de T par moyenne pondérée. Dans les cas, où le test n'arrive pas à déterminer un unique modèle similaire au jeu de données traité, il est intéressant de sélectionner plusieurs modèles (Th plus faible) pour que l'effet de moyenne atténue l'erreur du test. Néanmoins, sélectionner un trop grand nombre de modèles peut conduire à sélectionner des modèles qui ne participent pas à l'atténuation de l'erreur d'estimation voire l'aggravent.

Afin d'analyser l'influence de ce seuil, différentes valeurs Th ont été testées en réalisant, comme lors des expériences précédentes, l'expérience de validation globale consistant à estimer une multitude de cas VT répartis sur la gamme de fonctionnement considérée. La Tableau 3.4 présente les erreurs moyennes d'estimation et leurs écart-types associés pour les différentes valeurs de seuil testées.

De cette expérience, il ressort que la sélection la plus sévère permet de minimiser globalement les erreurs d'estimation. C'est donc le seuil de 0,99 qui sera adopté pour la suite de l'étude.

Agrégation des modèles

L'agrégation est la dernière étape de traitement des données dans la chaîne de la méthode d'estimation. Le choix de la moyenne pondérée pour accomplir cette fonction a été fait suite à l'observation de la répartition des modèles sélectionnés. En effet, comme illustré Figure 3.8a, les probabilités retournées par le test KS sont distribuées spatialement dans le plan VT autour du point $\{V, T\}$ réel et décroissent progressivement lorsque l'on s'éloigne de celui-ci. Il est donc naturel de chercher une fonction permettant de déterminer le barycentre des probabilités, ou dans notre cas celui d'un sous-ensemble S de valeurs.

Des alternatives à la moyenne pondérée pourraient simplifier le calcul de l'es-

timation finale $\{\hat{V}, \hat{T}\}$. Par exemple, dans le cas où le seuil de sélection Th est très sévère, il y a de fortes chances que tous les modèles sélectionnés soient associés à la même p-Value. De ce fait, la pondération de la moyenne par la valeur de probabilité n'est plus utile et une moyenne devient suffisante pour calculer l'estimation avec la même précision qu'une moyenne pondérée. Dans notre cas d'utilisation avec $Th = 0,99$, la moyenne semble suffisante.

Enfin, la fonction du bloc d'*agrégation* la plus économe en terme de calculs, est de déterminer le modèle ayant obtenu la meilleure p-Value. Dans ce cas, l'état $\{V, T\}$ lié à ce modèle est directement interprété comme l'estimation. Cependant, l'unicité de ce maximum n'est pas garantie par le test de KS, ce qui nécessite d'avoir une règle de décision permettant de choisir parmi plusieurs maxima. De plus, ces derniers ne sont pas nécessairement contigus dans l'espace VT, ce qui rajoute potentiellement des sources d'erreurs d'estimation.

3.3.3 Influence de la granularité de la base de modèles

Les expériences précédentes ont permis de fixer les valeurs de certains paramètres de la méthode en déterminant le réglage apportant la meilleure précision d'estimation. Le choix du nombre de modèles utilisés pour estimer la tension et la température est beaucoup moins aisé. En effet, ce paramètre influe à la fois sur la précision de l'estimation, sur la taille mémoire de la base de modèles, et sur le temps nécessaire au calcul d'une estimation (et donc sur le débit maximal d'estimation associé). L'utilisateur est donc face à un compromis entre précision et performances.

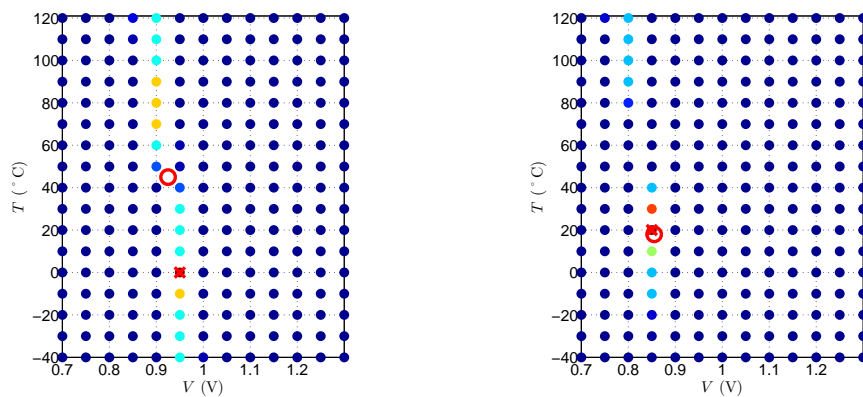
En réalité, plus que le choix du nombre de modèles, il s'agit plutôt du choix de la granularité de la base de modèles, c'est-à-dire les pas ΔV et ΔT avec lesquels la base de modèles est constituée. Comme la base considérée comporte des bornes fixes qui définissent la gamme de fonctionnement, on raisonnera souvent sur le nombre de modèles contenus dans la base.

Effets de la taille de la base de modèles sur la précision de l'estimation

La granularité de la base de modèles a une influence sur la précision d'estimation. En effet, une base contenant un nombre élevé de modèles permet de modéliser plus finement le comportement du Multiprobe sur la gamme de fonctionnement VT considérée. En pratique, moins il y a de modèles dans la base, moins il est probable que la mesure corresponde à un modèle connu. De ce fait, si la granularité est grossière, et compte tenu des choix de construction de la chaîne d'estimation et des paramètres de réglage, des effets indésirables peuvent apparaître lors de l'estimation, pouvant entraîner des erreurs d'estimation importantes.

Par exemple, la Figure 3.17a montre que même si les plus fortes p-Values sont

globalement réparties autour du point $\{V, T\}$ réel (représenté par le cercle rouge), l'estimation retenue correspond in fine au modèle ayant obtenu la plus grande p-Value. Cette p-Value est en réalité relativement faible (dans ce cas, 0,79), ce qui reflète le peu de similarité entre la mesure et le modèle. Notons que, la p-Value (ou la p-Value moyenne) associée aux modèles sélectionnés dans S , peut être interprétée comme un indice de confiance dans le résultat. Sur la Figure 3.17a, on remarque que ce ne sont pas les modèles adjacents au point $\{V, T\}$ réel qui ont obtenu les p-Values le plus fortes. Dans cet exemple, le fait que le cercle rouge soit assez éloigné de tous modèles et que la caractéristique de la figure formée par les plus grandes p-Values soit très axiale produit une estimation très éloignée du cas réel, surtout en température.



(a) Résultat d'une estimation pour $\{V, T\} = \{0,925V, 45^{\circ}C\}$ (b) Résultat d'une estimation pour $\{V, T\} = \{0,855V, 18^{\circ}C\}$

Figure 3.17 – Exemples d'effets dus à la granularité

Sur la Figure 3.17b, il se trouve que le point $\{V, T\}$ réel est très proche d'un modèle stocké dans la base. En outre, un seul modèle est retenu pour calculer l'estimation car les modèles sont éloignés les uns des autres. Dans ce cas, la méthode permet d'obtenir une estimation assez proche de l'état réel et avec une bonne p-Value associée (ici, 0,99), alors que l'utilisation d'une base de modèles avec une granularité plus fine aurait pu mener à une estimation moins précise, d'autres modèles ayant pu obtenir une p-Value importante.

Ces effets particuliers sont plus ou moins présents en fonction de la granularité de la base de modèles. Afin d'en mesurer l'influence sur les résultats globaux d'estimation, l'expérience de validation globale de la méthode a été effectuée pour différentes granularités de la base, en faisant varier $\Delta V \in \{10mV, 20mV, 50mV, 100mV\}$ et $\Delta T \in \{10^{\circ}C, 20^{\circ}C, 40^{\circ}C, 80^{\circ}C\}$. Les Tables 3.5 et 3.6 présentent les erreurs moyennes d'estimation et leur écart-type associé pour respectivement $\Delta T = 10^{\circ}C$ et différents ΔV , et $\Delta V = 10mV$ et différents ΔT . Le nombre de modèles contenus dans la base de modèles utilisée est également reporté.

Tableau 3.5 – Influence de la granularité de la base de modèles sur les résultats d'estimation pour différents ΔV avec $\Delta T = 10^\circ C$

ΔV	10mV	20mV	50mV	100mV
μ_{ϵ_V} (mV)	2,72	2,81	3,32	4,04
σ_{ϵ_V} (mV)	4,07	5,98	15,82	31,32
μ_{ϵ_T} ($^\circ C$)	-0,92	-1,27	-2,79	-7,68
σ_{ϵ_T} ($^\circ C$)	6,22	10,21	25,85	53,12
# de modèles	1037	527	221	119

Tableau 3.6 – Influence de la granularité de la base de modèles sur les résultats d'estimation pour différents ΔT avec $\Delta V = 10mV$

ΔT	10 $^\circ C$	20 $^\circ C$	40 $^\circ C$	80 $^\circ C$
μ_{ϵ_V} (mV)	2,72	2,77	2,90	3,54
σ_{ϵ_V} (mV)	4,07	5,42	7,34	12,05
μ_{ϵ_T} ($^\circ C$)	-0,92	-1,27	-1,3	-2,32
σ_{ϵ_T} ($^\circ C$)	6,22	8,08	11,65	20,66
# de modèles	1037	549	305	183

Finalement la Figure 3.18, récapitule les erreurs d'estimation de tension (Figure 3.18a) et de température (Figure 3.18b), sous la forme $\mu_\epsilon + \sigma_\epsilon$ en fonction de la granularité. On peut remarquer que les erreurs d'estimation sont beaucoup plus sensibles à la granularité ΔV qu'à ΔT . Ceci provient du fait que les ROs sont plus sensibles à la tension qu'à la température. Par conséquent, il semble que la base de modèles doit être construite de sorte à avoir la granularité ΔV la plus fine possible, même si une granularité ΔT moindre est adoptée.

Effets de la taille de la base de modèles sur l'occupation mémoire

La base de modèles doit être stockée dans une mémoire sur puce afin que la méthode d'estimation puisse utiliser efficacement les données qu'elle contient. En considérant que des variations des procédés de fabrication intra-die peuvent affecter différemment les capteurs, chaque Multiprobe doit pouvoir disposer idéalement d'une base de modèles afin que les modèles utilisés par le capteur correspondent parfaitement à son propre état de procédés de fabrication. L'effet des variations des procédés de fabrication sur la précision de l'estimation est discuté à la section 3.5.1 et montre que les variations de procédés de fabrication peuvent avoir de grandes conséquences sur la précision de l'estimation. Cette duplication des bases peut rapidement conduire à une occupation mémoire très importante si

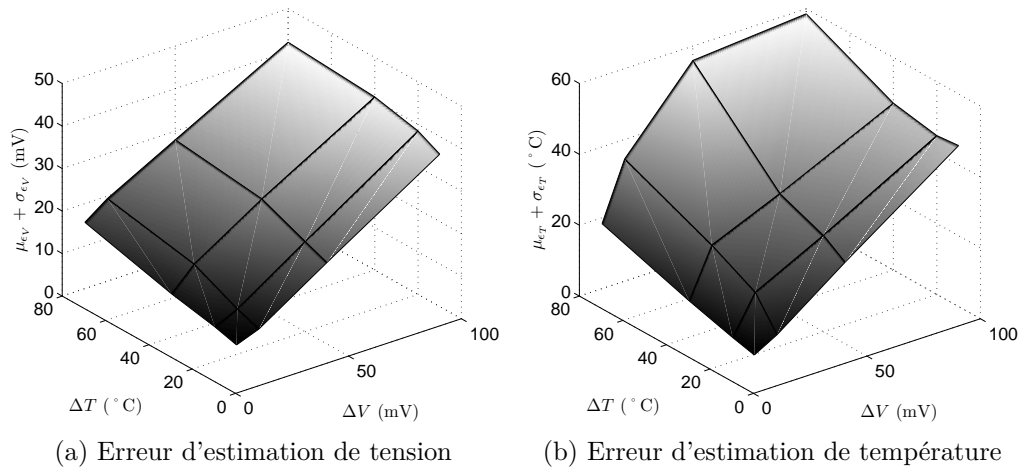


Figure 3.18 – Erreur d'estimation $\mu_\epsilon + \sigma_\epsilon$ en fonction de la granularité de la base

beaucoup de modèles sont utilisés pour chaque Multiprobe. De plus, la mémoire la plus proche de la ressource à surveiller est la plus indiquée pour le stockage des bases, car elle permet de limiter la latence de lecture de chaque modèle et donc d'améliorer la vitesse totale d'estimation. Or, ces mémoires ont souvent des tailles drastiquement limitées du fait de leur coût de production et de l'occupation silicium totale qu'elles peuvent représenter dans le contexte d'un MPSoC qui nécessite de les dupliquer dans chaque ressource.

Il est donc essentiel de limiter l'empreinte mémoire nécessaire au stockage d'une base de modèles. Une solution simple pour réduire la taille de la mémoire relative à la base de modèles est de la construire avec le moins de modèles possible. Cependant, nous avons vu que cette réduction, qui s'apparente à un accroissement de la granularité, se fait au détriment de la précision d'estimation. L'utilisateur doit donc faire un compromis entre précision de l'estimation et taille mémoire de la base de modèles.

On peut également agir directement sur la taille mémoire de chaque modèle stocké pour réduire la taille mémoire de la base de modèles. En effet, à la section 3.2.2, la méthode a été décrite en supposant que chaque modèle est stocké sous la forme d'une CDF. Dans notre cas d'utilisation, les CDFs sont construites à partir des fréquences combinées deux à deux et contiennent donc chacune $C_7^2 = 21$ éléments. En réalité, il est possible de construire une base de modèles en ne stockant en mémoire que les 7 fréquences brutes F_k des ROs, ce qui réduit par 3 le nombre d'éléments stockés pour chaque modèle. Cette modification nécessite d'adapter la chaîne d'estimation décrite à la Figure 3.7 de sorte à obtenir la Figure 3.19. Maintenant, lors de la calibration, les fréquences brutes $\vec{F}_{\{V_i, T_j\}}$ sont stockées directement dans la base. Lors d'une estimation chaque CDF modèle M_s doit être construite en consultant les fréquences \vec{F}_s dans la base puis en les

combinant pour obtenir $\Delta\vec{F}_s$.

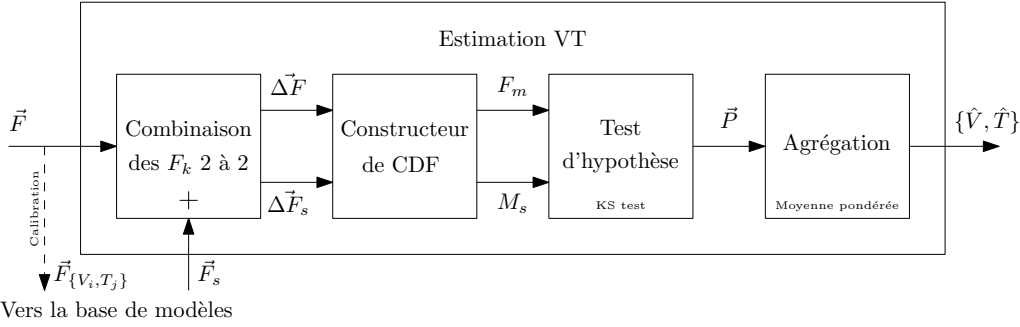


Figure 3.19 – Adaptation de la chaîne de la méthode d’estimation pour réduire l’empreinte mémoire de la base de modèles

Cette adaptation du stockage des modèles permet de diviser quasiment² par trois la taille mémoire nécessaire au stockage d’une base de modèles. Néanmoins, ceci nécessite davantage de calculs lors de la phase d’estimation puisque chaque CDF modèle doit être construite avant chaque test KS. Cependant, ce surplus de temps de calcul peut en partie, voire totalement, être masqué par l’exécution d’une autre étape de calcul de la chaîne d’estimation. Cette limitation est donc une augmentation de latence et non du débit d’estimation.

Effets de la taille de la base de modèles sur le débit maximal d’estimation

Le nombre de modèles stockés dans la base définit le nombre de test de KS qu’il est nécessaire d’exécuter pour obtenir une estimation de la tension et de la température. La granularité de la base influe donc directement sur le temps de calcul nécessaire pour réaliser une estimation et donc sur le débit maximal d’estimation.

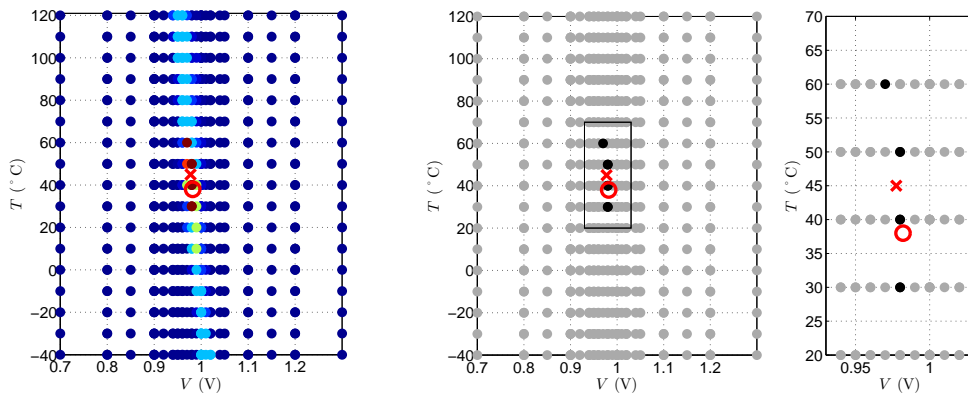
De nouveau un compromis doit être trouvé entre précision et débit maximal de l’estimation. L’évaluation du débit maximal est étudiée au chapitre 4 en considérant une plateforme matérielle particulière pour différentes implémentations possibles de la méthode. Cependant, afin de relâcher le compromis il est possible d’exécuter la méthode de manière itérative. De cette façon, le coût de calcul peut être réduit tout en conservant la précision.

Le principe est d’exécuter itérativement la méthode pour une même estimation, mais en utilisant à chaque fois une base de modèles avec une granularité plus fine. Une première estimation est exécutée avec une base de modèles grossière (par exemple avec $\Delta V_1 = 100mV$ et $\Delta T_1 = 40^\circ C$) et une estimation $\{\hat{V}_1, \hat{T}_1\}$ en est déduite. Lors de l’itération suivante la méthode est exécutée en utilisant une granularité de base de modèles plus fine (par exemple avec $\Delta V_2 = 50mV$ et $\Delta T_2 = 20^\circ C$). Cette seconde itération est réalisée en considérant une fenêtre VT

2. La taille mémoire liée aux étiquettes $\{V_i, T_j\}$ de chaque modèle ne change pas.

de largeur réduite et centrée autour de l'estimation $\{\hat{V}_1, \hat{T}_1\}$ (par exemple avec la fenêtre $V \in [\hat{V}_1 - 5 \times \Delta V_2, \hat{V}_1 + 5 \times \Delta V_2]$ et $T \in [\hat{T}_1 - 8 \times \Delta T_2, \hat{T}_1 + 8 \times \Delta T_2]$) on obtient une nouvelle estimation $\{\hat{V}_2, \hat{T}_2\}$). De la même manière les itérations suivantes peuvent être exécutées pour terminer avec la granularité la plus fine qui permet d'obtenir l'estimation finale $\{\hat{V}, \hat{T}\}$.

La Figure 3.20 illustre le résultat d'une estimation de la tension et de la température en utilisant cette approche dichotomique de l'espace VT. La comparaison avec la Figure 3.8, relative au même cas $\{V, T\}$ estimé, permet de constater que de nombreux modèles n'ont pas été consultés par la méthode bien que le même résultat d'estimation soit obtenu. On notera toutefois que dans cet exemple, la fenêtre couvre toujours la totalité de la gamme T avec la granularité ΔT la plus fine. Ceci permet de prendre en compte le caractère très « vertical » des p-Values obtenues qui peut engendrer des problèmes de convergence des itérations pour les granularités grossières, comme illustré précédemment Figure 3.17a. Seule la granularité ΔV est donc affinée à chaque itération. Sur la Figure 3.20, la largeur de fenêtre est de $\pm 4 \times \Delta V_n$ autour de l'estimation $\{\hat{V}_{n-1}, \hat{T}_{n-1}\}$, avec ΔV_n la granularité en tension de l'itération $n \neq 1$.



(a) Les p-Values en échelle de couleur

(b) En noir les modèles sélectionnés pour l'estimation

Figure 3.20 – Estimation par granularité itérative pour $\{V, T\} = \{0,982V, 38^\circ C\}$. Le résultat est identique à celui obtenu Figure 3.8

Le réglage de la largeur de la fenêtre VT explorée à chaque itération est le paramètre qui permet de sélectionner plus ou moins de modèles et donc de diminuer ou pas le coût de calculs. Une fenêtre trop étroite risque, par les effets de la granularité décrits à la section 3.3.3, de faire diverger l'estimation. La Tableau 3.7 récapitule, pour différentes largeurs de fenêtre, la diminution moyenne du coût de calcul et les différences de précision d'estimation par rapport à l'utilisation de la base de modèles de référence (non-itérative et avec la granularité la plus fine). La précision est globalement conservée jusqu'à des fenêtres de largeur $\pm 6 \times \Delta V_n$. Par

Tableau 3.7 – Influence de la granularité sur les résultats d'estimation pour différents ΔT et $\Delta V = 10mV$

Fenêtre ($\pm n \times \Delta V_n$)	Max	10	6	5	4	3	2
$\mu_{\epsilon_V} + \sigma_{\epsilon_V}$ (mV)	6,79	6,79	6,79	8,09	8,09	9,06	8,97
$\mu_{\epsilon_T} + \sigma_{\epsilon_T}$ (°C)	5,30	5,30	5,30	6,38	6,38	7,30	8,49
Écart de précision V (%)	–	–	–	19,07	19,07	33,39	45,39
Écart de précision T (%)	–	–	–	20,41	20,41	37,78	60,20
Nb moyen de tests KS effectués	1037	829,9	685,9	605,1	521,9	429,8	326,8
Économie de tests (%)	–	20,0	33,9	41,7	49,7	58,6	68,5

exemple, en utilisant une largeur de fenêtre de $\pm 6 \times \Delta V_n$, on peut réduire le coût de calcul de 33,9% tout en conservant la précision d'estimation. On remarque que le nombre moyen de tests KS effectués pour obtenir une estimation n'est pas un entier car la fenêtre n'a pas toujours une largeur de $2n \times \Delta V_n$. En effet, si la fenêtre est centrée exactement sur un modèle de la base, la largeur générée est alors de $(2n + 1) \times \Delta V_n$.

Cette méthode itérative permet de diminuer simplement le coût de calcul de la méthode d'estimation grâce à une gestion efficace des modèles. Dans le contexte d'une implémentation logicielle de la méthode d'estimation, cette gestion de la base de modèles peut facilement être réalisée. Cependant, la difficulté d'implémentation est plus importante pour réaliser un accélérateur matériel. En effet, la gestion des différentes granularités et des lectures des modèles correspondants complexifie le développement d'une solution matérielle dédiée à l'estimation de la tension et de la température.

Dans cette section nous avons analysé l'influence des divers paramètres de réglages de la méthode proposée pour estimer la tension et la température. Ce travail a permis de mettre en évidence que si certains paramètres peuvent être choisis aisément en recherchant l'optimum d'un critère (par exemple la précision, le temps de calcul), d'autres paramètres, et notamment la granularité de la base de modèles, nécessitent de faire un compromis sur ces critères.

Le principal défi dans l'implémentation de la méthode proposée réside dans le choix de la base de modèles utilisée, c'est-à-dire le choix du compromis entre précision et coût de calcul. En effet, la précision de l'estimation est importante pour permettre d'appliquer des politiques de réadaptation avec des marges de fonctionnement les plus faibles possibles. D'un autre côté le coût de calcul lié à une estimation définit le débit maximal d'estimation, qui doit être le plus rapide possible afin de pouvoir surveiller au mieux les variations rapides, notamment

celle de tension.

Au premier ordre, on peut facilement estimer que le débit de la méthode proposée ne suffit pas pour surveiller les variations rapides de tension. En effet, les jeux de données comparés par le test d'hypothèse contiennent 21 éléments (CDF) chacun. Il paraît donc difficile qu'une exécution d'un seul test (avec une implémentation logicielle ou matérielle) puisse être faite en moins de 50 cycles d'horloge en moyenne. De plus, les applications visées par les architectures adaptatives sont des circuits basse consommation qui fonctionnent généralement avec des fréquences d'horloge en dessous du gigahertz. De ce fait, en choisissant une base de modèles en accord avec les recommandations de granularité proposées ($\Delta T = 40^\circ C$ et $\Delta V = 10mV$, soit 305 modèles) il faudrait, d'après le raisonnement optimiste suivi, au moins une quinzaine de microsecondes par estimation avec une horloge de 1 GHz. Cet ordre de grandeur de débit introduit un retard dans la boucle de réadaptation de l'AVFS (voir Figure 2.7), qui ne permet pas de suivre dynamiquement les IRdrops de seconde classe (de l'ordre de la microseconde).

Malgré le fait que la méthode proposée semble bien adaptée à la surveillance de la température et des variations lentes de tension, elle semble montrer des limites de débits pour la surveillance des variations plus rapides. Ces variations rapides de tension peuvent avoir des amplitudes plus importantes que les variations lentes. Ne pas les surveiller nécessite d'introduire des marges de fonctionnement qui réduiraient drastiquement l'efficacité énergétique de l'AVFS. Afin de limiter ces marges, une méthode d'estimation rapide de la tension, complémentaire de la méthode d'estimation de V et de T présentée précédemment, est proposée dans la section suivante.

3.4 Estimation rapide de la tension

Afin de surmonter la limitation de débit d'estimation de la méthode présentée précédemment, il est proposé, dans cette section, de mettre au point une méthode permettant de suivre les variations rapides de la tension. Le but est que cette nouvelle méthode soit complémentaire avec la précédente. Elle doit alors utiliser les mêmes mesures brutes (fréquences), du Multiprobe, mais aussi des informations extraites de la méthode d'estimation de la tension et de la température.

L'idée que nous avons suivie consiste à exploiter les différences de dynamiques temporelles entre les variations de tension et de température. Afin de différencier les deux méthodes d'estimation, nous nommerons *méthode d'estimation conjointe de VT* la méthode présentée à la section 3.2 et *méthode d'estimation rapide de V* la méthode complémentaire présentée ci-après.

3.4.1 Exploitation des différences de dynamiques temporelles entre V et T

Il convient d'abord de définir la gamme de dynamique de tension que l'on souhaite pouvoir suivre avec cette méthode. Il ne s'agit pas de surveiller les variations très rapides de tension (IRdrops de première classe), inférieures à quelques nanosecondes. En effet, ces variations sont liées directement à l'activité du circuit et aux commutations des bascules sur les fronts d'horloge. Il semble donc extrêmement difficile, voire impossible, de surveiller des variations plus rapides qu'une période d'horloge, avec une méthode numérique, dépendant elle-même de la vitesse d'horloge. Les variations de tension que l'on souhaite pouvoir maintenant surveiller sont donc celles de l'ordre de la microseconde et au-delà.

Les dynamiques temporelles des variations de tension et celles des variations de température sont différentes [10]. Les variations de température les plus rapides sont dans le pire des cas de l'ordre de quelques dizaines de microsecondes, ce qui représente l'ordre de grandeur des variations de tension les plus lentes. Il semble donc intéressant de surveiller les variations de tension plus fréquemment que celles de température. L'ajout de la méthode d'estimation rapide de V a donc pour but de créer un système de surveillance à deux vitesses, l'une pour la surveillance de la température (et des variations lentes de tension) et l'autre pour les variations rapides de tension.

Le principe de la méthode proposée est d'utiliser un seul RO pour estimer seulement sa tension de fonctionnement en considérant que sa fréquence d'oscillation n'est pas affectée par des variations de température. En effet, les variations de fréquence d'un RO dont la température ne varie pas sont liées à des variations de tension. Ce principe a été exploité par plusieurs travaux [7] afin de s'affranchir de la dépendance des ROs aux variations de température à défaut de pouvoir les mesurer. La Figure 3.21 illustre que si la température $T_{actuelle}$ est constante durant la mesure de la fréquence $F_{T_{actuelle}}^{RO}$, alors on peut estimer la tension \hat{V} en recherchant dans un sous-ensemble de la base de modèles M_s , appelé $M_{T_{actuelle}}^{RO}$ et contenant les fréquences de ce RO pour la température actuelle $T_{actuelle}$, la fréquence la plus proche de $F_{T_{actuelle}}^{RO}$:

$$\hat{V} = \arg \min_V |F_{T_{actuelle}}^{RO} - M_{T_{actuelle}}^{RO}(V)| \quad (3.14)$$

Cependant, ce principe nécessite de vérifier l'hypothèse selon laquelle la mesure de la fréquence du RO est plus rapide que les variations significatives de température afin que la variation fréquentielle soit liée à une variation de tension. Il a déjà été discuté à la section 3.2.3 du temps nécessaire à l'acquisition des 7 fréquences d'un Multiprobe. La méthode d'estimation rapide de V ne nécessite maintenant que l'acquisition de la fréquence d'un seul RO. De ce fait, une mesure de fréquence peut être obtenue en 85 cycles, soit $0,66\mu s$ avec une horloge à $100MHz$. Cette durée d'acquisition étant très inférieure aux variations

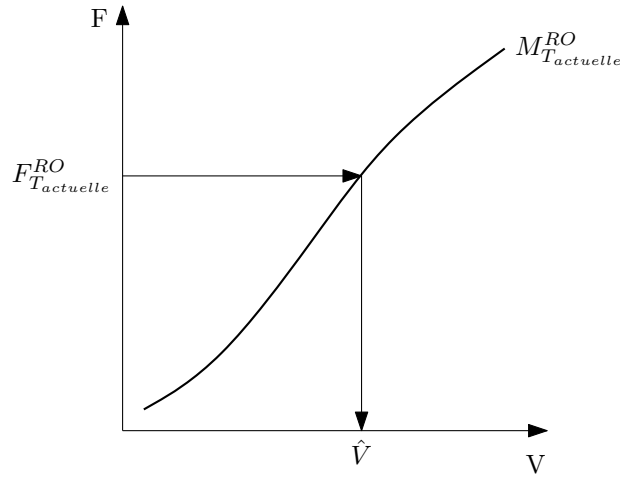


Figure 3.21 – Principe de l'estimation de tension par une mesure seule de $F_{T_{actuelle}}^{RO}$ en connaissant la température $T_{actuelle}$

significatives de température (de l'ordre de quelques dizaines de microsecondes), l'hypothèse de travail semble donc être valide.

L'évolution de la fréquence d'un RO en fonction de sa tension dépend également de sa température. Cela signifie que les fonctions f_{T_1} et f_{T_2} , décrivant respectivement la fréquence d'un RO pour deux températures différentes T_1 et T_2 , sont telles que $F_{T_1}^{RO} = f_{T_1}(V, T_1)$ et $F_{T_2}^{RO} = f_{T_2}(V, T_2)$, sont différentes. Par conséquent, il est nécessaire de connaître la température actuelle pour réaliser une estimation précise de la tension. Ceci peut être effectué en utilisant la complémentarité de cette nouvelle méthode avec la méthode d'estimation conjointe de VT présentée précédemment qui fournit une valeur de T.

3.4.2 Complémentarité avec la méthode d'estimation conjointe de VT

L'utilisation de cette méthode d'estimation rapide de la tension s'intègre parfaitement dans le système de surveillance décrit précédemment. En effet, en plus d'utiliser le même capteur (ou plus précisément un élément de ce capteur, i.e. un RO) et la même base de modèles que la méthode d'estimation conjointe de VT (ou plus précisément un sous-ensemble $M_{T_{actuelle}}^{RO}$ de la base d'origine), la seconde méthode peut utiliser l'estimation de la température actuelle \hat{T} produite par la méthode conjointe. Ainsi la méthode d'estimation rapide dispose de tous les éléments pour réaliser, pendant quelques dizaines de microsecondes, une estimation précise de la tension en considérant que la température actuelle est la dernière température estimée \hat{T} par la méthode conjointe :

$$\hat{V} = \arg \min_V |F_{\hat{T}}^{RO} - M_{\hat{T}}^{RO}(V)| \quad (3.15)$$

Il est à noter que les modèles $M_{\hat{T}}^{RO}$ correspondant à \hat{T} ne sont probablement pas dans la base de modèles d'origine M_s car \hat{T} n'appartient pas forcément à l'ensemble des températures couvertes par M_s . Plusieurs solutions sont alors envisageables pour construire la base de modèles adéquate $M_{\hat{T}}^{RO}$. La première consiste à interpoler linéairement les fréquences du RO pour la température estimée \hat{T} . Cependant, cela peut être assez coûteux en calcul. Du fait de la faible dépendance des fréquences aux variations de température, la seconde solution consiste à sélectionner les modèles $M_{T_{proche}}^{RO}$ correspondant à la température T_{proche} appartenant à l'ensemble des températures de la granularité de la base de modèles d'origine M_s , la plus proche de \hat{T} . L'influence de ce choix sur l'erreur d'estimation sera décrite à la section suivante 3.4.3.

La méthode d'estimation rapide de V ainsi proposée nécessite moins de calculs que la méthode d'estimation conjointe et pourra donc être exécutée plus rapidement. Ceci devrait permettre de surveiller les variations rapides de tension. Comme cette nouvelle méthode nécessite une estimation de la température actuelle, on peut envisager de l'exécuter plusieurs fois entre deux estimations conjointes de VT successives. Cependant, la durée pendant laquelle l'estimation \hat{T} reste valide est limitée par la dynamique de T. Les exécutions de la méthode rapide ne pourront donc être exécutées que sur une durée limitée après la dernière estimation de \hat{T} , c'est-à-dire tant que l'hypothèse que \hat{T} est constant reste valide.

3.4.3 Validation en simulation

Afin de valider la méthode proposée, différentes simulations ont été menées. Le même type d'expériences que celles reportées dans la section 3.2.3 ont été réalisées, afin de déterminer l'erreur d'estimation globale sur la gamme VT considérée.

Dans un premier temps, l'influence du choix de la base de modèles a été analysée afin de déterminer s'il est plus intéressant d'interpoler les fréquences modèles afin d'obtenir la base de modèles $M_{\hat{T}}^{RO}$ correspondant à la température estimée \hat{T} , que d'utiliser directement le sous-ensemble $M_{T_{proche}}^{RO}$ de la base de modèles existante en considérant la température la plus proche de \hat{T} . La distance entre \hat{T} et les températures de la base de modèles d'origine M_s dépend de la granularité en température de la base de modèles d'origine, tout comme la précision de l'interpolation. Afin d'analyser l'influence de la granularité en température, cette expérience a donc été menée en considérant la granularité $\Delta V = 10mV$ et plusieurs granularités ΔT . La Tableau 3.8 présente les erreurs moyennes d'estimation pour les différentes expériences, ainsi que les écart-types associés. On observe que les erreurs sont plus faibles en utilisant la base de modèles interpolée $M_{\hat{T}}^{RO}$. Cependant, la faible différence avec les erreurs obtenues en utilisant la base de la température la plus proche ne justifie pas les calculs supplémentaires que nécessitent l'interpolation. On peut donc conclure qu'il est suffisant d'utiliser la

Tableau 3.8 – Influence de la granularité et du mode de construction de la base de modèles sur les résultats d’estimation rapide de tension pour différents ΔT et $\Delta V = 10mV$

ΔT ($^{\circ}C$)		10	20	40	80
$M_{T_{proche}}^{RO}$	μ_{ϵ_V} (mV)	3, 24	3, 18	3, 23	3, 69
	σ_{ϵ_V} (mV)	3, 94	4, 13	5, 42	8, 28
$M_{\hat{T}}^{RO}$	μ_{ϵ_V} (mV)	3, 00	2, 79	2, 63	2, 73
	σ_{ϵ_V} (mV)	3, 31	3, 47	3, 76	4, 22

Tableau 3.9 – Influence du RO considéré sur les résultats d’estimation rapide de tension

RO	Inverter	LowTherm	LongWire	Latches	Xor	Ncap	Pcap
μ_{ϵ_V} (mV)	3, 24	2, 31	2, 84	2, 56	2, 90	3, 43	3, 80
σ_{ϵ_V} (mV)	3, 94	4, 94	3, 56	3, 30	3, 64	4, 14	4, 60

base de modèles $M_{T_{proche}}^{RO}$ en considérant la température la plus proche de \hat{T} .

La première partie de la validation a été faite en estimant la tension à partir de mesures issues du RO *Inverter*. Il convient de vérifier si l’utilisation d’un RO différent influe sur l’erreur d’estimation. L’expérience d’estimation globale a été réalisée successivement avec des mesures issues des 7 ROs et avec une granularité de $\Delta V = 10mV$ et $\Delta T = 10^{\circ}C$. La Tableau 3.9 montre que tous les ROs, sauf le *LowTherm*, présentent des erreurs moyennes comparables.

Enfin, la dernière expérience a pour but de valider la méthode en présence d’erreurs d’estimation de la température. En effet, comme la méthode d’estimation rapide de V utilise l’estimation de température issue de la méthode d’estimation conjointe, la valeur \hat{T} utilisée peut être entachée d’une erreur. L’expérience d’estimation globale a donc été reconduite en considérant pour chaque cas $\{V, T_i\}$ estimé, que $\hat{T}_i = T_i + \epsilon_{T_i}$ avec ϵ_{T_i} l’erreur d’estimation de température obtenue lors de l’estimation de $\{V, T_i\}$ par la méthode d’estimation conjointe à la section 3.3.1. En utilisant les mesures du RO *Inverter*, l’erreur moyenne d’estimation et l’écart-type associé sont :

$$\mu_{\epsilon_V} = 3, 18mV, \quad \sigma_{\epsilon_V} = 3, 85mV \quad (3.16)$$

Ces résultats sont comparables à ceux obtenus lorsque l’erreur d’estimation de la température n’est pas prise en compte. Cela est dû au fait que les fréquences d’oscillation des ROs sont beaucoup moins sensibles à des variations de température que de tension. De ce fait, même si une erreur d’estimation, ou une dérive plus rapide que prévue de la température, ϵ_T a pour effet de choisir une base de

modèles $M_{T_{proche}+\epsilon_T}^{RO}$ qui n'est pas la plus proche de la température actuelle, ce choix influe peu sur l'estimation de la tension par la méthode proposée.

Cette méthode d'estimation rapide de V , associée à la méthode d'estimation conjointe, permet donc de disposer d'un système de surveillance couvrant une large gamme de variations temporelles de tension et de température, hormis les variations de tension les plus rapides qui ne sont pas mesurables avec une méthode numérique. Cependant, les deux méthodes proposées nécessitent l'utilisation d'une base de modèles, obtenue par calibration, pour fournir des estimations précises. La phase de calibration est une étape pouvant nécessiter, de par son caractère spécifique, des moyens particuliers, et coûteux. Dans la section suivante différentes approches pour la calibration des capteurs seront proposées.

3.5 Calibration des Multiprobes

La base de modèles, contenant la fréquence d'oscillation des ROs pour plusieurs états $\{V, T\}$ différents, est nécessaire au fonctionnement des deux méthodes d'estimation proposées. Cette base de modèles est obtenue lors d'une phase de calibration. Le choix de la méthode employée pour calibrer le capteur a un effet direct sur la qualité des modèles produits et par conséquent sur la précision de l'estimation de la tension et de la température.

La phase de calibration du Multiprobe, si elle est exécutée hors-ligne, possède un coût de calcul qui n'est pas un frein à son implémentation puisqu'elle n'est pas réalisée durant le fonctionnement du circuit. Par contre, il peut être nécessaire de disposer d'éléments matériels spécifiques et donc coûteux en terme d'investissement, de surface silicium et de temps de test. Il est donc important de choisir une méthode de calibration qui minimise les coûts liés au déroulement de cette étape tout en maximisant la qualité des modèles générés pour la base de modèles.

3.5.1 Un compromis précision/coût de calibration

Tout au long des sections précédentes, nous avons pu observer que la précision de l'estimation de la tension et de la température dépend des modèles considérés pour former la base de modèles. La calibration du capteur a donc pour objectif de construire une base contenant des modèles du capteur correspondant autant que possible à son comportement réel, c'est ce que nous appellerons la *qualité* des modèles. Cependant, du fait des contraintes liées aux coûts de cette phase, il est nécessaire de faire un compromis avec la qualité des modèles pour que cette calibration soit viable dans le cadre d'une production de circuits à grande échelle. Afin d'illustrer ce compromis, deux stratégies de calibration vont être présentées, l'une privilégiant la qualité des modèles, l'autre le coût de la calibration.

Dans un cas idéal, la qualité des modèles construits par calibration doit être privilégiée, en faisant abstraction des coûts liés à cette étape. La méthode idéale a pour but de déterminer des modèles correspondants exactement au comportement réel du capteur utilisé, c'est à dire correspondant à l'état de procédés de fabrication particulier de ce capteur. En effet, la qualité de la base de modèles est une image de la prise en compte de l'état de procédés de fabrication réel du capteur.

Le principe de cette calibration, qui a été décrit succinctement à la section 3.2.2, est donc de stocker dans la base de modèles les mesures du Multiprobe pour plusieurs états $\{V_i, T_j\}$ différents et parfaitement connus. Pour être certain que le jeu de mesures obtenu corresponde précisément à l'état $\{V, T\}$ du capteur, il faut être capable de maîtriser les deux paramètres, tension et température.

Pour cela, la tension d'alimentation peut être ajustée avec précision en utilisant un générateur de tension. Si la ressource dans laquelle les capteurs sont intégrés ne dispose pas d'un actionneur de tension local, il est nécessaire d'utiliser un générateur externe. Cependant, dans notre cas d'utilisation, la tension peut être ajustée grâce aux actionneurs locaux de tension. De plus, la tension peut être considérée stable si la phase de calibration est réalisée durant une phase où l'activité calculatoire des ressources du circuit est minimale.

Pour la température, peu de solutions technologiques permettent de maîtriser précisément cette variable à l'échelle d'un circuit. La solution permettant de maîtriser le plus précisément la température d'un circuit consiste à le placer dans une enceinte thermique. De ce fait, la température des capteurs intégrés dans le circuit est également maîtrisée. Comme dans le cas de la tension, l'activité calculatoire du circuit doit être maintenue au niveau minimal afin de limiter les dissipations thermiques du circuit induites par cette activité.

Ce mode de calibration idéal permet d'obtenir une base de modèles très proche du comportement réel des capteurs et peut être envisagé dans une phase de test et de validation. Cependant, le temps et le coût nécessaire à son déroulement ne sont pas compatibles avec la production de circuits en grande quantité car chaque circuit devrait être calibré de cette façon.

Une alternative envisageable, pourrait consister à minimiser le coût de calibration sans tenir compte de la qualité des modèles produits. Dans le cas où l'on ne cherche plus à construire une base de modèles correspondant exactement au cas de procédés de fabrication réel du capteur, il n'est alors plus nécessaire d'acquérir des mesures provenant du capteur lui-même.

De ce fait, on peut obtenir une base de modèles par simulation électrique (SPICE) du capteur. Cette base de modèles correspond alors à un cas de procédés de fabrication particulier choisi pour les simulations électriques (typique par exemple). En réalité, le circuit (et donc les capteurs qui y sont intégrés) ne sera probablement pas fabriqué dans cet état de procédés de fabrication. De ce fait,

Tableau 3.10 – Influence de l'écart entre les états de procédés de fabrication du capteur et de la base de modèles sur les résultats d'estimation de la méthode conjointe

État du capteur	-3σ	-2σ	$-\sigma$	TT	σ	2σ	3σ
μ_{ϵ_V} (mV)	-49,03	-32,06	-14,96	2,72	25,23	46,56	66,79
σ_{ϵ_V} (mV)	15,21	9,89	5,65	4,07	8,44	14,91	22,00
μ_{ϵ_T} (°C)	5,99	3,29	0,65	-0,92	-1,78	-2,37	-2,81
σ_{ϵ_T} (°C)	19,61	12,99	7,56	6,22	8,81	12,04	15,51

pour un état $\{V, T\}$ donné, les fréquences d'oscillation des ROs ne correspondront pas rigoureusement aux modèles.

Afin de quantifier l'influence de l'utilisation d'une base de modèles ne correspondant pas à l'état des procédés de fabrication réel du capteur, plusieurs expériences d'estimation de différents états $\{V, T\}$ sur la gamme VT considérée ont été réalisées avec la méthode d'estimation conjointe. La base de modèles considérée est issue de simulations électriques conduites avec le cas de procédés de fabrication typique et contient 1037 modèles différents correspondant à la granularité la plus fine. L'expérience a été réalisée en considérant différents états de procédés de fabrication du capteur entre le pire cas (Slow Slow, SS) et le meilleur cas (Fast Fast, FF), en considérant que ces cas extrêmes correspondent à des variations des paramètres des transistors de $3 \cdot \sigma$ autour du cas typique. La Tableau 3.10 présente les erreurs d'estimation de la tension et de la température et les écart-types associés pour différents procédés de fabrication du capteur pris entre -3σ (équivalent à SS) et 3σ (équivalent à FF) par pas de σ .

Ces résultats montrent que la moyenne des erreurs d'estimation de tension augmente rapidement lorsque la base de modèles ne correspond pas au cas de procédés de fabrication réel du capteur, ce qui se traduit par un biais dans l'estimation de V. L'effet est moindre pour l'estimation de la température, ce qui s'explique par la faible sensibilité des ROs à la température.

Dans cette section, nous avons pu mettre en évidence que la phase de calibration des capteurs est essentielle pour obtenir des estimations précises de la tension et de la température. Néanmoins, le coût prohibitif d'une calibration idéale n'est pas compatible avec les contraintes de coût et de temps de calibration de circuits produits à grande échelle. Dans la section suivante, une méthode de calibration basée sur un compromis entre coût et précision d'estimation est proposée [7].

3.5.2 Proposition d'une méthode de calibration

Il est possible de trouver un compromis pour limiter le coût de la calibration tout en construisant une base de modèles fidèle au cas de procédés de fabrication

r el du capteur. Il semble donc int ressant de construire la base de mod les   partir de donn es de simulations  lectriques car ces donn es sont obtenues lors de la phase de conception du circuit ce qui permet de r duire significativement le temps et le c ot de calibration. Cependant, suite aux exp riences pr sent es dans la section pr c dente, cette solution n'est int ressante que s'il est effectivement possible de caract riser correctement l' tat de proc d s de fabrication du capteur. La m thode de calibration propos e maintenant est donc r alis e en deux phases : une caract risation de la qualit  des proc d s de fabrication du capteur gr ce   l'acquisition des fr quences d'oscillation des ROs pour un unique  tat $\{V, T\}$ connu ou consid r  comme tel, puis un ajustement de la base de mod les issue de simulations  lectriques TT en utilisant la caract risation pr c dente.

La caract risation des proc d s de fabrication d'un circuit est commun ment r alis e en utilisant des capteurs d di s [89] [37] [33]. La fr quence d'un RO est compar e   des r f rences contenues dans une LUT pour en d duire la qualit  des proc d s de fabrication du circuit (variations inter-die). Peu de ces capteurs  tant impl ment s sur un circuit, il n'est pas possible de capturer les variations locales. Pour appr hender les variations locales pouvant affecter chaque Multiprobe de mani re diff rente, il est n cessaire de mettre au point une m thode de caract risation sp cifique. Pour cela, le principe de la m thode de caract risation par la mesure d'un RO est facilement transposable   la caract risation d'un Multiprobe en calibrant chacun des 7 ROs.

Le principe est de quantifier l' cart entre la fr quence mesur e d'un RO $F_{P_{act}^{RO}\{V_{calib}, T_{calib}\}}^{RO}$ dans l' tat de proc d s de fabrication P_{act}^{RO} que l'on cherche   caract riser et la fr quence th orique $F_{TT\{V_{calib}, T_{calib}\}}^{RO}$ de ce RO dans un  tat de proc d s de fabrication TT. Si ces deux mesures correspondent au m me $\{V_{calib}, T_{calib}\}$, l' cart repr sente alors une image des dispersions des proc d s de fabrication P_{act}^{RO} du RO. Cependant, il est n cessaire de connaitre $\{V_{calib}, T_{calib}\}$ lors de la mesure pour que la comparaison avec le mod le TT correspondant soit possible. En pratique, on peut exploiter la phase de d marrage du circuit. En effet, au d marrage, la temp rature T_{calib} des capteurs peut  tre assimil e   la temp rature de l'environnement du circuit (temp rature de la pi ce par exemple). Un capteur de temp rature analogique externe ou interne au circuit peut fournir cette information. De plus, si la mesure $F_{P_{act}^{RO}\{V_{calib}, T_{calib}\}}^{RO}$ est effectu e lorsque l'activit  du circuit est minimale, par exemple avant les s quences de test, les variations de tension sont limit es et V_{calib} peut  tre assimil e   la tension d'alimentation nominale du circuit V_{nom} .

La Figure 3.22 illustre qu'en utilisant la mesure du RO lors de la calibration $F_{P_{act}^{RO}\{V_{calib}, T_{calib}\}}^{RO}$ et son mod le TT correspondant $F_{TT\{V_{calib}, T_{calib}\}}^{RO}$, on peut calculer un rapport $r_{TT2P_{act}^{RO}}^{RO}$ qui repr sente la d viation entre la qualit  r elle des

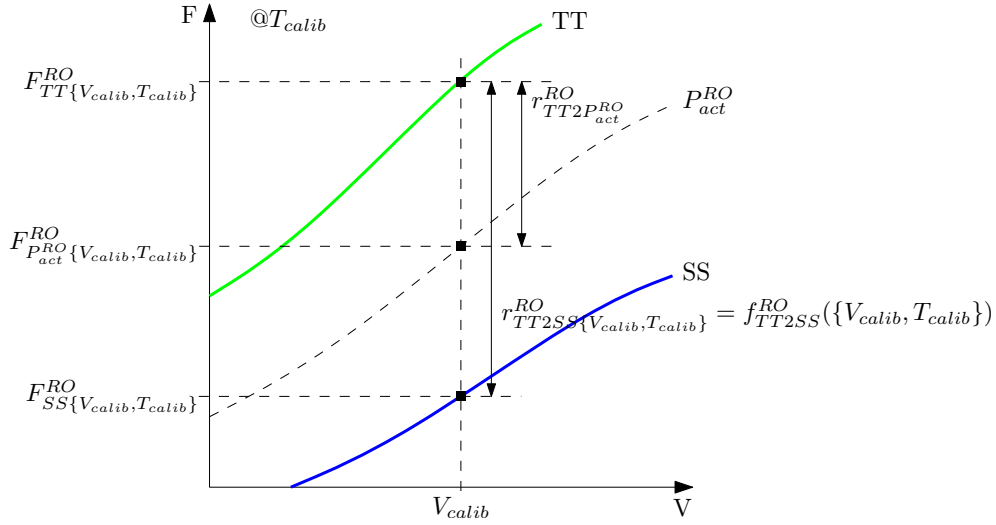


Figure 3.22 – Principe de la génération de la fonction de correction f_{TT2Px}^{RO} avec $Px = SS$ et à la température T_{calib}

procédés de fabrication P_{act}^{RO} (en pointillés) du RO et l'état TT (en vert), tel que :

$$r_{TT2P_{act}^{RO}}^{RO} = \frac{F_{P_{act}^{RO}}^{RO}\{V_{calib}, T_{calib}\}}{F_{TT}^{RO}\{V_{calib}, T_{calib}\}} \quad (3.17)$$

avec $r_{TT2P_{act}^{RO}}^{RO} < 1$ si P_{act}^{RO} est plutôt du type SS ou $r_{TT2P_{act}^{RO}}^{RO} > 1$ s'il est plutôt du type FF. Ce rapport $r_{TT2P_{act}^{RO}}^{RO}$ nous renseigne sur la distance entre l'état P_{act}^{RO} du RO et l'état TT. Cependant pour générer une base de modèles correspondant à l'état de procédés de fabrication du RO, il est également nécessaire de connaître la distance entre l'état réel de procédés de fabrication du RO et l'état extrême Px correspondant (SS ou TT suivant si $r_{TT2P_{act}^{RO}}^{RO}$ est inférieur ou supérieur à 1). Enfin il est aussi nécessaire de savoir comment ajuster la base TT en fonction de la déviation de l'état de procédés de fabrication du RO avec l'état TT et l'extrême correspondant.

Pour cela, il est possible d'utiliser une fonction de correction f_{TT2Px}^{RO} , obtenue lors de la phase de conception du circuit, et contenant les rapports r_{TT2Px}^{RO} entre l'état de procédés de fabrication TT et un l'état de procédés de fabrication extrême Px pour les différents $\{V_i, T_j\}$ de la base de modèles choisie, tel que :

$$r_{TT2Px}^{RO}\{V_i, T_j\} = \frac{F_{Px}^{RO}\{V_i, T_j\}}{F_{TT}^{RO}\{V_i, T_j\}} \quad (3.18)$$

Notons qu'il est nécessaire de réaliser cette caractérisation pour les deux états extrêmes SS et TT afin d'obtenir les deux bases de corrections f_{TT2SS}^{RO} et f_{TT2FF}^{RO} , chacune correspondant à une qualité des procédés de fabrication extrême. Ces fonctions correctives permettent de transformer une base de modèles TT en base

de modèles SS ou FF respectivement, en faisant l'hypothèse que le passage d'un état de procédés de fabrication à l'autre se fait en suivant une homothétie. Il est alors possible de déterminer comment transformer la base de modèles TT en une base correspondant à un état de procédés de fabrication intermédiaire P_{act}^{RO} . En comparant la distance $r_{TT2P_{act}^{RO}}^{RO}$ à la distance maximale correspondante $r_{TT2Px\{V_{calib}, T_{calib}\}}^{RO}$, on obtient un coefficient correcteur c^{RO} , tel que :

$$c^{RO} = \frac{r_{TT2P_{act}^{RO}}^{RO}}{r_{TT2Px\{V_{calib}, T_{calib}\}}^{RO}} \quad (3.19)$$

La Figure 3.22 montre la distance $r_{TT2Px\{V_{calib}, T_{calib}\}}^{RO}$ qui est utilisée pour le calcul de c^{RO} dans le cas de $Px = SS$.

Le coefficient c^{RO} permet d'ajuster les r_{TT2Px}^{RO} contenus dans la fonction f_{TT2SS}^{RO} ou f_{TT2FF}^{RO} afin de créer $f_{TT2P_{act}^{RO}}^{RO} = c^{RO} \cdot f_{TT2Px}^{RO}$. Enfin, cette fonction d'ajustement, qui est une base de données de mêmes dimensions que la base de modèles TT, permet de générer la base de modèles calibrée F_s^{RO} en ajustant pour chaque état modèle $\{V_i, T_j\}$ la fréquence F_{TT}^{RO} du RO, tel que :

$$F_{P_{act}^{RO}\{V_i, T_j\}}^{RO} = F_{TT\{V_i, T_j\}}^{RO} \cdot f_{TT2P_{act}^{RO}}^{RO}(\{V_i, T_j\}) \quad (3.20)$$

La Figure 3.23 illustre la génération de la base de modèles du RO calibré $F_{P_{act}^{RO}}^{RO}$ (en noir) pour une température T_{calib} à partir des données de la base de modèles théorique TT (en vert). La base de modèles de chaque RO est alors stockée en mémoire pour former la base de modèles des 7 ROs F_{base} , contenant tous les \vec{F}_s , et utilisée par les méthodes d'estimation de la tension et de la température.

L'algorithme 1 récapitule les étapes nécessaires à l'exécution de la calibration pour un Multiprobe. La méthode proposée permet de limiter le coût de la phase de calibration en utilisant un unique point de mesure des fréquences des ROs acquis au démarrage du circuit. Cette mesure de chaque RO permet de caractériser la qualité des procédés de fabrication de chacun des ROs en faisant l'hypothèse que l'état $\{V_{calib}, T_{calib}\}$ est stable et connu au démarrage du circuit. L'utilisation de fonctions correctives permet de construire une base de modèles correspondant au cas de procédés de fabrication du capteur. Cette méthode est donc composée de trois éléments principaux, chacun pouvant potentiellement être limitant pour le déploiement de la méthode. Hormis la connaissance précise de l'état $\{V_{calib}, T_{calib}\}$ lors de la mesure de calibration qui a déjà été discutée au début de la section, les deux autres points sont l'obtention des fonctions correctives f_{TT2Px}^{RO} de chaque RO et l'ensemble des calculs nécessaires à l'exécution de la méthode.

Comme nous l'avons discuté au début de la section, le coût de calcul de la phase de calibration n'est pas le point le plus limitant car l'ensemble des calculs de la méthode de calibration peut être effectué hors ligne. Le point important reste l'acquisition de la mesure des ROs au démarrage du circuit ou à un moment

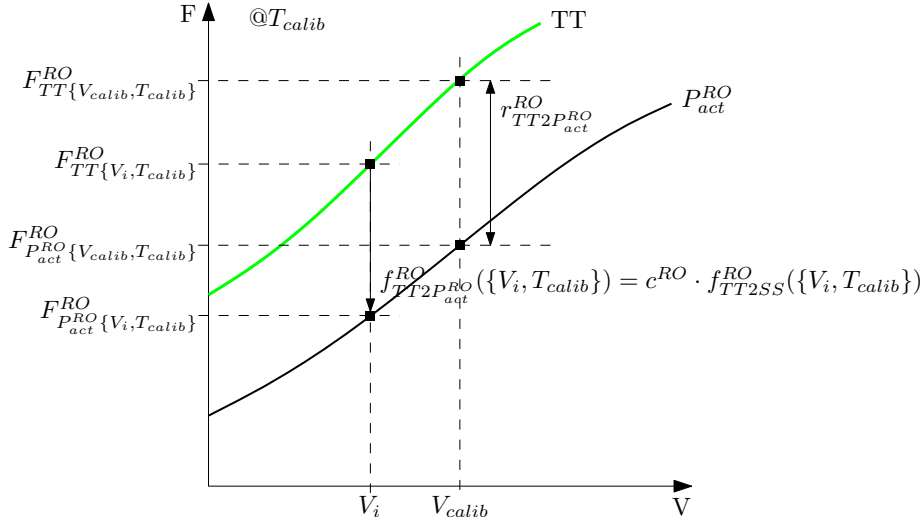


Figure 3.23 – Principe de la transposition des fréquences théorique en TT d'un RO en fréquences correspondant à son cas de procédés de fabrication réel P_{act}^{RO} à la température T_{calib}

Algorithme 1 : Algorithme de calibration d'un Multiprobe

Entrées : $\vec{F}_{\{V_{calib}, T_{calib}\}}$, F_{TT} , f_{TT2SS} , f_{TT2FF}
Sorties : F_{base}
for $RO \leftarrow 1$ **to** 7 **do**
 $F_{P_{act}^{RO}\{V_{calib}, T_{calib}\}} \leftarrow \vec{F}_{\{V_{calib}, T_{calib}\}}(RO)$;
 $F_{TT}^{RO} \leftarrow F_{TT}(RO)$;
 $r_{TT2P_{act}^{RO}}^{RO} \leftarrow F_{P_{act}^{RO}\{V_{calib}, T_{calib}\}}^{RO} / F_{TT}^{RO}\{V_{calib}, T_{calib}\}$;
 if $r_{TT2P_{act}^{RO}}^{RO} > 1$ **then** /* Corner plutôt FF */
 $F_{Px\{V_i, T_j\}}^{RO} \leftarrow F_{FF\{V_i, T_j\}}^{RO}$;
 else if $r_{TT2P_{act}^{RO}}^{RO} < 1$ **then** /* Corner plutôt SS */
 $F_{Px\{V_i, T_j\}}^{RO} \leftarrow F_{SS\{V_i, T_j\}}^{RO}$;
 else /* Corner exactement TT */
 $F_{Px\{V_i, T_j\}}^{RO} \leftarrow F_{TT\{V_i, T_j\}}^{RO}$;
 end
 for $\{V_i, T_j\} \leftarrow 1$ **to** s **do** /* avec $s = p \times q$ le # de modèles */
 $r_{TT2Px\{V_i, T_j\}}^{RO} \leftarrow F_{Px\{V_i, T_j\}}^{RO} / F_{TT}^{RO}\{V_i, T_j\}$;
 $c^{RO} \leftarrow r_{TT2P_{act}^{RO}}^{RO} / r_{TT2Px\{V_{calib}, T_{calib}\}}^{RO}$;
 $f_{TT2P_{act}^{RO}}^{RO} \leftarrow c^{RO} \cdot f_{TT2Px}^{RO}$;
 $F_{P_{act}^{RO}\{V_i, T_j\}}^{RO} \leftarrow F_{TT\{V_i, T_j\}}^{RO} \cdot f_{TT2P_{act}^{RO}}^{RO}(\{V_i, T_j\})$;
 end
 $F_{base}(RO) \leftarrow F_{P_{act}^{RO}}$;
end

où les paramètres V et T sont les plus stables possibles afin de considérer l'état $\{V_{calib}, T_{calib}\}$ connu, quitte à réaliser les calculs de la calibration ultérieurement. Cependant il est à noter que, pour exécuter la calibration, on a jusque là considéré que $F_{TT\{V_{calib}, T_{calib}\}}^{RO}$ et $r_{TT2Px\{V_{calib}, T_{calib}\}}^{RO}$ sont disponibles pour les calculs respectifs de $r_{TT2Px\{V_i, T_j\}}^{RO}$ (eq. 3.18) et de c^{RO} (eq. 3.19). Or, $\{V_{calib}, T_{calib}\}$ ne fait pas forcément partie de la granularité des bases. Dans ce cas, on propose de calculer lors de la calibration les valeurs correspondantes à l'état $\{V_{calib}, T_{calib}\}$ par interpolation linéaire, ce qui ajoute des calculs supplémentaires.

Pour obtenir les fonctions correctives f_{TT2Px}^{RO} de chaque RO, il faut réaliser des simulations électriques de chacun des ROs dans les trois corners FF, TT, et SS et pour tous les états $\{V_i, T_j\}$ souhaités. Le surcoût de simulation est relativement réduit par rapport au temps nécessaire pour effectuer la vérification d'un circuit avant son envoi en fabrication. L'aspect le plus limitant des fonctions correctives est la taille mémoire nécessaire au stockage de ces fonctions sur le circuit sous forme de base. En effet, l'état (même global) de procédés de fabrication du circuit ne peut pas être connu avant la phase de calibration ce qui nécessite de stocker dans la mémoire du circuit les deux bases des fonctions correctives pour prendre en compte les deux éventualités SS ou FF. De plus, la base de modèles F_{TT} des fréquences issues de simulations en TT doit également être disponible en mémoire lors de la calibration. Toutes ces données étant dupliquées pour les 7 ROs représentent approximativement trois fois la taille mémoire de la base modèles qu'elles permettront de générer lors de la calibration. Afin de limiter l'empreinte mémoire, il est à noter que la méthode décrite présente l'ajustement de la base de modèles $F_{P^{RO}}^{RO}$ des 7 ROs d'un Multiprobe en caractérisant l'état de procédés de fabrication act de chacun des ROs. Ceci permet de prendre en compte les variations de procédés de fabrication intra-capteurs. Cependant on peut faire l'hypothèse que la taille d'un capteur ne permet pas d'avoir des variations significatives de procédés de fabrication entre chacun des 7 ROs. Ainsi dans ce cas-là, il est possible d'appliquer une fonction corrective f_{TT2Px}^{nRO} aux n ROs possédant un comportement très proche. Dans notre cas d'utilisation on pourrait appliquer cette simplification à 5 des 7 ROs, afin de diminuer l'espace requis pour les fonctions correctives f_{TT2Px}^{RO} .

Enfin, cette méthode d'estimation est limitée par la qualité des modèles électriques des ROs. En effet, si les modèles électriques ne correspondent pas correctement au comportement réel des ROs, la base de modèles TT et les fonctions correctives généreront une base dont les modèles contiendront une erreur d'autant plus grande qu'ils seront éloignés de l'état $\{V_{calib}, T_{calib}\}$. Pour limiter les effets des erreurs de modélisation sur les erreurs d'estimation, on peut imaginer une méthode de calibration basée sur davantage de points de mesure. Obtenir plusieurs points de calibration à T_{calib} et différentes tensions semble facilement envisageable à faible coût. En effet, la tension peut être changée rapidement

grâce aux actionneurs ce qui permet d'acquérir plusieurs mesures des ROs dans un temps inférieur à celui de variations significatives de température. Par contre, obtenir plusieurs mesures à différentes températures connues paraît plus difficile à réaliser à faible coût. Cependant la faible dépendance des fréquences des ROs aux variations de température permet de considérer que l'effet d'une erreur de modélisation du comportement des ROs devrait être limité.

Dans cette section le compromis entre le coût d'une phase de calibration des capteurs et la qualité de la base de modèles générée a été mis en évidence. Cette analyse a conduit à développer une méthode spécifique de calibration des Multi-probes. La méthode proposée reprend le principe de caractérisation de l'état de procédés de fabrication par analyse de la fréquence d'un RO. Afin de répondre aux contraintes de coût, cette calibration ne nécessite qu'une mesure de la fréquence de chaque RO au démarrage du circuit et un ensemble de données issues de caractérisation des ROs lors de la phase de conception du circuit. La simplicité de cette méthode permet d'envisager de pouvoir re-calibrer les capteurs au cours de la vie du circuit afin de prendre en compte les effets du vieillissement des transistors.

3.6 Conclusion

Ce chapitre a présenté diverses méthodes d'estimation de la tension et de la température de fonctionnement d'un circuit à partir de mesures d'un capteur bas coût. Ce capteur, basé sur un ensemble local de 7 ROs, peut être dupliqué dans un circuit pour une surveillance spatiale uniforme des ressources tout en limitant l'empreinte silicium liée à son implémentation. Il fournit à chaque campagne de mesures un jeu de 7 fréquences, interprété par des méthodes d'estimation afin d'évaluer la tension et la température régnant au voisinage du capteur. Deux méthodes d'estimation complémentaires ont été proposées afin de prendre en compte les dynamiques différentes des variations à surveiller. La première méthode estime conjointement la tension et la température à l'aide de méthodes statistiques, tandis que la seconde estime seulement la tension mais plus rapidement. Différentes analyses ont été menées afin de mettre en évidence les effets de différents paramètres sur les précisions des estimations. Enfin, une méthode de calibration du capteur, alliant faible coût et précision, a été proposée afin de répondre aux contraintes imposées par la production de circuit à grande échelle.

L'ensemble des méthodes proposées dans ce chapitre vont être validées sur une plateforme matérielle afin d'en déduire les débits d'estimation maximaux. Aussi les résultats présentés dans ce chapitre permettront de fixer les marges de fonctionnement permettant de couvrir les incertitudes liées à l'estimation de la tension et de la température. Ainsi, il sera possible de tirer un bilan énergétique de l'utilisation de l'architecture adaptative proposée.

Chapitre 4

Validation sur plateforme matérielle et bilan énergétique

L'ensemble du système de surveillance de la tension et de la température a été validé sur une plateforme matérielle intégrant des Multiprobes. Ce chapitre présente les résultats de cette étape de validation expérimentale. Plus précisément, les performances temporelles des deux méthodes complémentaires d'estimation ainsi que celle de la méthode de calibration ont dans un premier temps été étudiées. Cette étude a permis de définir le débit maximal auquel il est possible de surveiller la tension et la température et ainsi de pouvoir envisager une utilisation viable de l'architecture adaptative proposée afin de réduire les marges de fonctionnement. Des expériences en enceinte thermique régulée ont permis de valider la phase de calibration, et des mesures de tension et de température ont pu être réalisées sur la plateforme matérielle.

Suite à la validation du système de surveillance, un bilan énergétique de la solution proposée a été dressé. Afin d'établir ce bilan, la consommation additionnelle due à l'ajout des blocs de la boucle AVFS a été estimée. Puis, en considérant toutes les marges nécessaires au fonctionnement de la boucle adaptative, les réductions possibles de tension par rapport à une solution DVFS classique ont été calculées. Les réductions de puissance dynamique ont ensuite été estimées en considérant une plateforme matérielle particulière afin de comparer l'efficacité énergétique des solutions DVFS et AVFS. Enfin, la granularité minimale de l'implémentation de l'architecture adaptative proposée permettant d'obtenir un bilan énergétique positif a été étudiée.

Les résultats de ce chapitre ont donné lieu à la publication d'un article dans le journal TCAS-I [1].

4.1 Validation du système de surveillance de la tension et de la température

Dans le chapitre précédent, le système de surveillance de la tension et de la température a été validé en simulation. Cette étape a permis d'estimer la précision de la méthode mais aussi d'identifier les marges de fonctionnement à prendre en compte. Cependant, la validation définitive du système de surveillance doit également être expérimentale afin de déterminer si la solution proposée est viable dans la pratique.

Afin de réaliser cette étape de validation expérimentale, une plateforme matérielle spécifique, appelée SThorm et intégrant les Multiprobes, a été considérée.

4.1.1 Plateforme de validation : SThorm

SThorm est un circuit multi-cœurs, issu du projet *Platform 2012 (P2012)* [34] qui avait pour but de proposer une architecture de calculs intensifs énergétiquement efficace pour de futures applications embarquées telles que la reconnaissance d'images ou la réalité augmentée.

La Figure 4.1 donne une vue haut niveau de cette plateforme. On y voit que ce circuit est basé sur une architecture GALS. Il est composé de 5 îlots indépendants pour une gestion efficace de la consommation et de la variabilité. Sur les 5 îlots, 4 sont des clusters dédiés aux calculs, intégrant chacun 16 processeurs ST-xP70. Le cinquième cluster, appelé *Fabric Controller*, est dédié au contrôle des autres clusters. Les clusters peuvent communiquer entre eux et avec la mémoire à travers les réseaux ANoCs. Toutefois, les communications avec l'extérieur du circuit se font nécessairement via le cluster *Fabric Controller*.

Chacun des 4 clusters de calcul est composé de 2 parties distinctes. La partie calcul *ENCORE16* intègre 16 cœurs ST-xP70 et 8 Multiprobes répartis dans le cluster. La seconde partie (*Cluster Controller, CC*) intègre tous les éléments nécessaires au contrôle de la partie *ENCORE16*. En plus, des actionneurs locaux, le CC contient l'organe de contrôle des Multiprobes du cluster. Cet élément, appelé *CVP (Clock Variability Power)*, permet de configurer les capteurs et de collecter leurs mesures.

SThorm a été fabriqué en technologie STMicroelectronics CMOS 28nm. Il occupe une surface de 26 mm², dont 15,2 mm² sont dédiées aux 4 clusters de calcul. La consommation maximale de SThorm est inférieure à 4W à 1,1V et 125°C. La fréquence maximale de fonctionnement des *ENCORE16* est comprise entre 500MHz et 600MHz suivant la qualité des procédés de fabrication. Ce premier prototype de P2012 a été intégré sur une carte de test, présentée sur la Figure 4.2. Elle comporte différents périphériques et un processeur Cortex A9 ayant le rôle d'hôte pour SThorm.

Cette plateforme de test a été adoptée ici car elle permet d'évaluer les mé-

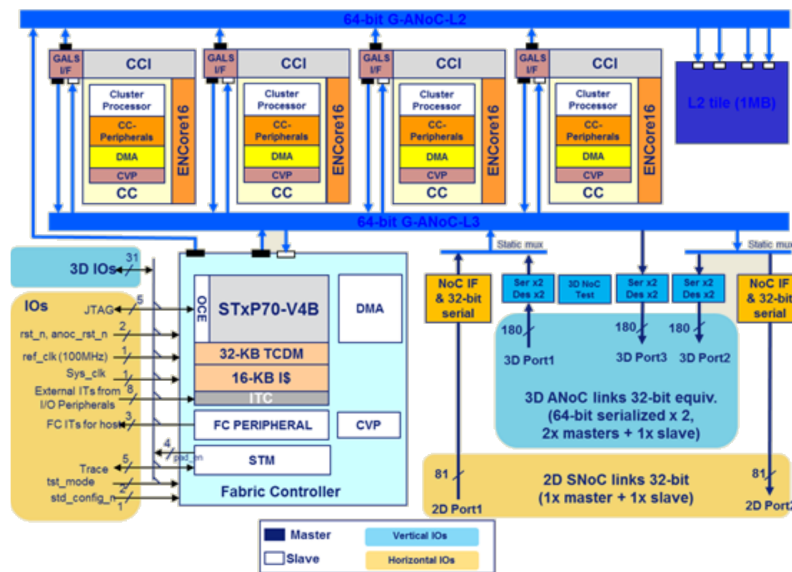


Figure 4.1 – Architecture du circuit SThorm [34]

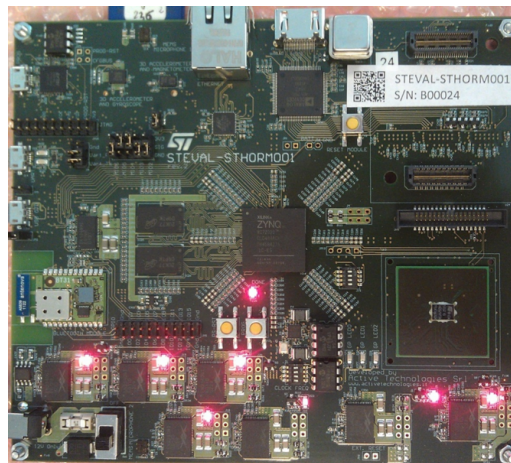


Figure 4.2 – Carte de test de SThorm

thodes proposées dans ce manuscrit puisque des Multiprobes y sont intégrés. En outre, tout le développement logiciel nécessaire au fonctionnement du circuit était disponible. Notons que cette version de SThorm ne correspond pas exactement à un démonstrateur d'architecture adaptative telle qu'elle a été décrite au chapitre 2 car la tension des îlots ne peut pas être ajustée localement. En effet, chaque cluster ne dispose que d'un actionneur de fréquence (une FLL), la tension d'alimentation fournie par un générateur DC/DC externe étant globalement distribuée sur le circuit.

4.1.2 Performances temporelles des méthodes proposées

La première phase de la validation des performances temporelles a consisté à exécuter chacune des trois parties composant le système de surveillance (calibration, estimation conjointe de VT, estimation rapide de V) sur la plateforme SThorm afin d'évaluer le coût du calcul lié à leur exécution respective.

Pour cette expérience, les résultats dépendent des paramètres de réglage des méthodes. En pratique, le nombre de modèles contenus dans la base de modèles est le facteur dominant car il fixe le compromis entre la précision de l'estimation et le coût de calcul. Dans le cas présent, comme la tension d'alimentation du circuit ne peut pas être ajustée, la gamme de tension à surveiller est limitée à $\pm 50mV$ autour de la tension d'alimentation nominale V_{nom} . Notons que les IRdrops les plus rapides peuvent avoir des amplitudes supérieures à la gamme de tension considérée. Cependant, le rôle du système de surveillance proposé n'est pas de mesurer cette classe d'IRdrops, d'une part parce qu'ils sont trop rapides pour pouvoir être capturés par le système proposé et d'autre part car les capteurs de fonctionnalité (TSM [68]) sont dédiés à la surveillance de ces événements très rapides. La gamme de température peut également être limitée à $[0^{\circ}C, 100^{\circ}C]$ en considérant les applications visées par la plateforme considérée. Ceci permet de disposer d'une base de modèles ne comportant que 121 modèles tout en utilisant la granularité la plus fine ($\Delta V = 10mV$ et $\Delta T = 10^{\circ}C$).

Implémentation logicielle

Chacune des méthodes composant le système de surveillance a été exécutée sur un des cœurs d'un des clusters de SThorm. Pour cela, le code correspondant aux trois méthodes (calibration, estimation conjointe de VT, estimation rapide de V) a été écrit en langage C et intégré au « run-time » de SThorm. Un compteur de cycles permet de déterminer le temps que le cœur passe à exécuter chacune des méthodes.

La méthode de calibration nécessite le stockage de la base de modèles issue de simulations électriques en corner typique F_{TT} ainsi que les deux fonctions correctives f_{TT2FF}^{RO} et f_{TT2SS}^{RO} pour chaque RO. Pour la base de modèles considérée, l'ensemble de ces données représente $24ko$ de mémoire. Cependant, comme ces données ne sont nécessaires que lors de la phase de calibration qui se déroule hors ligne, elles n'ont pas besoin d'être chargées dans les mémoires les plus proches des cœurs et dont les capacités de stockages sont limitées. Seule la base de modèles F_s générée lors de la calibration est stockée dans cette mémoire à faible latence. La phase complète de calibration d'un Multiprobe, de la mesure des ROs à la génération de la base de modèles, a été réalisée en $90\mu s$ environ avec une horloge à $500MHz$, ce qui représente en moyenne 371 cycles d'horloge par modèle généré. Ces résultats permettent d'envisager un déploiement léger et peu coûteux de cette méthode de calibration sur un circuit, ainsi que la possibilité de re-calibrer les

capteurs en cours de vie afin de prendre en compte les effets du vieillissement sur la base de modèles.

La méthode d'estimation conjointe de la tension et de la température a été testée avec les paramètres déterminés au chapitre 3 : les mesures de fréquences sont combinées deux-à-deux par somme ; le seuil de sélection des modèles est fixé à 0,99 ; et la base contient 121 modèles avec $\Delta V = 10mV$ et $\Delta T = 10^{\circ}C$. En moyenne, 1150 cycles d'horloge par modèle contenu dans la base de modèles sont nécessaires pour obtenir l'estimation de la tension et de la température d'un Multiprobe. Pour la base de modèles considérée, ceci représente un retard d'estimation de $278\mu s$ entre la fin de la mesure et le résultat de l'estimation avec un cœur opérant à $500MHz$. Ce résultat est bien au-delà des $50\mu s$ de retard permettant de surveiller dynamiquement la température et il semble donc d'autant plus difficile de surveiller les variations de tension.

De même, les performances liées à l'exécution de la méthode d'estimation rapide de V sont en deçà des objectifs fixés. En effet, en moyenne 318 cycles par modèle sont nécessaires, soit plus de $76\mu s$ à $500MHz$ en considérant la base de 121 modèles, ce qui ne permet pas de reconfigurer les paramètres tension/fréquence du circuit en présence de variations de tension de l'ordre de la microseconde.

La solution logicielle de la phase de calibration semble toutefois acceptable, les performances temporelles de cette phase ne représentant pas une contrainte critique. Cependant, il apparaît impossible d'atteindre les débits d'estimation nécessaires à la surveillance dynamique des variations de la tension et de la température avec l'implémentation logicielle des méthodes d'estimation proposées. Afin de surmonter les limitations liées à cette solution logicielle, le développement d'un accélérateur matériel pour l'exécution des méthodes d'estimation a été envisagé.

Implémentation matérielle

Afin de réduire le retard entre la fin de la phase d'acquisition des mesures de fréquences d'un Multiprobe et le résultat de l'estimation associé, il semble nécessaire de développer une solution matérielle. Le développement d'un accélérateur matériel devrait en effet permettre d'augmenter les performances temporelles des méthodes d'estimation mais également de ne plus nécessiter l'utilisation d'un des cœurs de calcul pour l'exécution des estimations.

Cette étude a d'abord été menée pour améliorer les performances temporelles de la méthode d'estimation conjointe de la tension et de la température. Ce travail a fait l'objet d'un stage de 3^e année d'école d'ingénieur (Polytech' Montpellier au CEA) [90]. L'objectif était de concevoir un bloc numérique réalisant l'ensemble des 4 étapes¹ de la chaîne d'estimation décrite à la section 3.3.3 (voir Figure 3.19).

1. Les 4 étapes qui composent la chaîne d'estimation sont la combinaison des fréquences, la construction des CDFs, le test d'hypothèse et l'agrégation

Afin d'optimiser l'efficacité de l'accélérateur matériel en terme de performance temporelle, les paramètres de réglage de la méthode ont été fixés et certaines simplifications ont été adoptées en prenant en compte les spécificités du capteur et de la plateforme considérés :

- les fréquences des ROs sont stockées sur 9 bits, ce qui est conforme à la proposition de la section 3.3.1. Cela permet à la fois de limiter la taille mémoire de la base de modèles, mais aussi d'accélérer le traitement des données ;
- les mesures de fréquences sont additionnées deux-à-deux et un trieur ascendant construit l'échantillon correspondant à la CDF. Suite à l'étape de combinaison, les 21 données de chaque CDF sont codées sur 10 bits ;
- la recherche de la distance maximale D_s entre la CDF mesure et la CDF modèle est réalisée par une fonction optimisée. Cette fonction est une simplification du test de Kolmogorov-Smirnov à deux échantillons, optimisée pour traiter des échantillons de même longueur (21 éléments). La principale simplification réside dans le fait de ne pas utiliser des CDFs au sens strict du terme, mais simplement un tri dans l'ordre croissant des valeurs contenues dans un échantillon ;
- afin d'éviter le coût de calcul supplémentaire dû à l'exponentielle utilisée pour le calcul de la p-Value, la sélection des modèles se fait directement sur les valeurs des distances D_s ;
- la sélection des modèles permettant de calculer l'estimation $\{\hat{V}, \hat{T}\}$ par moyenne pondérée n'est plus effectuée via un seuillage. En effet, on retient les N modèles ayant les plus petites valeurs de D_s , avec $N = 9$ dans notre cas. De plus, ce sont directement les valeurs de D_s qui sont utilisées comme poids pour le calcul de la moyenne pondérée.

Ce bloc matériel a été conçu en VHDL. Il permet d'estimer l'état $\{\hat{V}, \hat{T}\}$ de deux Multiprobes en parallèle, ce qui accélère d'un facteur deux la vitesse d'estimation. Les résultats de synthèse en technologie CMOS 32nm ont montré que ce bloc, présenté sur la Figure 4.3, a une taille équivalente à 9680 portes, ce qui représente 6% d'un cœur xP70. De plus, cet accélérateur permet de réaliser l'estimation conjointe de la tension et de la température de deux Multiprobes en 42 cycles d'horloge en moyenne par modèle. Ceci représente un facteur d'accélération d'environ 27 par rapport à la solution logicielle. Il devient ainsi envisageable d'estimer l'état $\{\hat{V}, \hat{T}\}$ de chaque Multiprobe toutes les $10\mu s$ en considérant une base de 121 modèles et une horloge à $500MHz$.

Par extension, il a été estimé que la méthode d'estimation rapide de la tension peut être exécutée en moyenne avec 2, 3 cycles d'horloge par modèle lorsque l'on implante un accélérateur matériel. De ce fait, l'exécution de cette méthode par l'accélérateur matériel nécessiterait seulement $0,05\mu s$ à $500MHz$ pour une configuration de la base de modèles avec 11 modèles de tension par température.

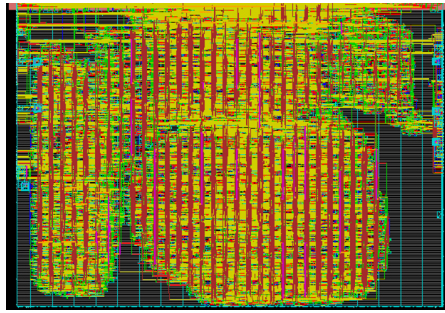


Figure 4.3 – Layout de l’accélérateur matériel permettant l’estimation conjointe de la tension et de la température

Le débit maximal de cette méthode est en réalité limité par le temps de mesure des ROs. Par exemple, sur la plateforme SThorm, 8 Multiprobes sont chaînés. La durée nécessaire au rapatriement des données contenues dans les compteurs vers le CVP n’est en outre pas négligeable devant la durée d’acquisition des mesures. De plus, cette séquence de décalage est cadencée par l’horloge $Freq_{ref}$ générale au circuit dont la fréquence n’est que de $100MHz$. De ce fait, il est nécessaire d’attendre 8×32 cycles de $Freq_{ref}$ pour pouvoir commencer le traitement des données du dernier Multiprobe, alors que la mesure de la fréquence d’un oscillateur ne dure que quelques cycles de $Freq_{ref}$. La période temporelle entre deux estimations rapides de la tension est donc en réalité limitée à $2,8\mu s$ pour la configuration actuelle de la plateforme. Toutefois, cette durée d’estimation pourrait être réduite à $1,2\mu s$ en réduisant le registre du Multiprobe de 32 à 9 bits.

Le développement d’un accélérateur matériel permet donc de surmonter les limitations relatives au débit de mesure imposées par les solutions logicielles. Cette amélioration limite le retard entre l’instant de mesure et l’obtention du résultat de l’estimation. Ces résultats permettent donc d’envisager de suivre dynamiquement les variations de tension et de température, et donc d’appliquer des politiques de réadaptation sans introduire un retard pénalisant au niveau de la boucle de contrôle.

4.1.3 Mesure de tension et de température sur SThorm

Afin de valider qualitativement les méthodes de calibration et d’estimation proposées, des mesures de tension et de température ont été réalisées sur la plateforme SThorm. Dans un premier temps, des tests en enceinte thermique ont permis de valider la phase de calibration, cette dernière permettant de générer les bases de modèles nécessaires aux méthodes d’estimation. Des mesures de température et de tension ont ensuite été effectuées lors du fonctionnement du circuit.

Validation en enceinte thermique

La validation qualitative des méthodes proposées consiste à réaliser des mesures des Multiprobes et à vérifier si les estimations obtenues correspondent effectivement à l'état $\{V, T\}$ courant. L'idéal serait donc de pouvoir mesurer avec un moyen externe la tension et la température des capteurs. En réalité, la réalisation de telles mesures, même en utilisant du matériel de test spécifique, reste très compliquée et extrêmement coûteuse, car le circuit est protégé par différents éléments (résine, package, ...) qui rendent difficile l'accès aux mesures directes. A minima, maîtriser la tension et la température des capteurs, ou plus généralement la tension et la température du circuit, permet d'avoir une mesure indirecte des paramètres que l'on cherche à estimer sans porter atteinte à la structure du circuit. Cependant, la connaissance de ces paramètres se fait avec une précision plus faible que dans le cas d'une mesure directe.

Afin de maîtriser la température du circuit, la carte de test de SThorm a été placée dans une enceinte thermique régulée. Cette enceinte est capable de stabiliser la température à $\pm 0,1^\circ C$ près sur la gamme de $-40^\circ C$ à $150^\circ C$. Ainsi la température de l'enceinte $T_{enceinte}$ a été stabilisée à différentes valeurs ($0^\circ C$, $20^\circ C$, $30^\circ C$, $40^\circ C$ et $60^\circ C$) et 10 mesures des fréquences de chacun des Multiprobes du circuit ont été réalisées. Les mesures sont espacées d'une seconde afin de limiter l'auto-échauffement. Afin de pouvoir considérer que la température de circuit est identique à la température de l'enceinte, un délai de plusieurs minutes d'attente a été respecté entre la stabilisation de la température de l'enceinte et la première mesure des capteurs. De plus, durant cette attente, tout comme durant les mesures des capteurs, l'activité du circuit est restreinte au minimum afin que la consommation, et les dissipations thermiques associées soient minimales. De ce fait, on peut considérer que la température des capteurs au moment de la mesure est approximativement celle régnant dans l'enceinte.

Maîtriser la tension d'alimentation du circuit a été plus problématique. En effet, cela nécessite d'une part de contourner le générateur de la carte pour appliquer au circuit une tension connue et maîtrisée avec un générateur. D'autre part, il faut minimiser la longueur des fils qui, à la tension nominale d'alimentation du circuit $V_{nom} = 1V$, peuvent présenter des pertes statiques de tension et de courant importantes. En réalité, SThorm est alimenté sur la carte par un générateur de tension qui lui est dédié. De ce fait, les perturbations de la tension d'alimentation sont limitées à l'activité de SThorm et non aux éléments qui l'entourent. Comme l'activité durant les mesures des capteurs est limitée et la distance entre le générateur et SThorm est également limitée, on peut considérer que la tension à la sortie du générateur de SThorm est la tension appliquée uniformément au circuit et donc aux capteurs. La tension correspondante aux mesures a donc été mesurée avec un voltmètre à la sortie du générateur de tension de SThorm.

Cette expérience a mené à réaliser 5 jeux de 10 mesures chacun, correspon-

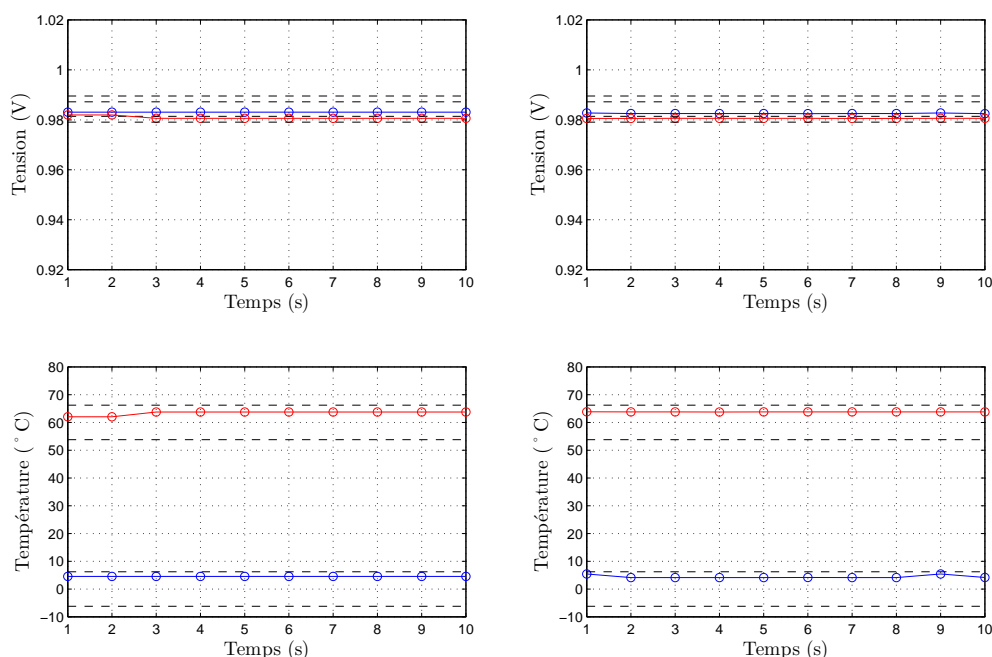
nant à un état $\{V, T\}$ différent. La tension mesurée avec le voltmètre V_{nom} varie également d'un jeu de mesures à l'autre, du fait de la dépendance du courant statique à la température. On dispose donc d'un jeu de mesures pour chacun des 5 états $\{V_{nom}, T_{enceinte}\}$ correspondant aux 5 températures $0^{\circ}C$, $20^{\circ}C$, $30^{\circ}C$, $40^{\circ}C$ et $60^{\circ}C$. Comme cette étape de validation a simplement pour but de vérifier le fonctionnement des méthodes proposées, les données de mesures ne sont pas traitées sur le circuit. Elles sont récupérées dans des fichiers pour être manipulées hors ligne avec Matlab. Le fait de ne pas exécuter les méthodes sur le circuit permet également de respecter l'activité minimale de fonctionnement nécessaire pour garantir la stabilité de la tension et de la température lors de cette expérience. Il est à noter que les jeux de données recueillis peuvent servir à la fois de mesures de calibration en considérant que $\{V_{calib}, T_{calib}\} = \{V_{nom}, T_{enceinte}\}^2$ et de mesures à traiter pour estimer l'état $\{V_{nom}, T_{enceinte}\}$ en le considérant inconnu, comme expliqué ci-après.

Dans un premier temps, les 5 jeux de mesures ont permis de générer des bases de modèles en appliquant la méthode de calibration proposée. Pour chaque jeu de 10 mesures, un des jeux de mesures (correspondant à l'acquisition des 7 ROs des 8 Multiprobes à un instant donné) a été sélectionné pour servir d'unique point de calibration en considérant l'état $\{V_{calib}, T_{calib}\}$ connu. Cette situation correspond en fait au fonctionnement réel de notre système de surveillance au démarrage du circuit. Ceci a permis de construire pour chaque Multiprobe 5 bases de modèles, chacune calibrée avec un point de mesure différent. Dans un second temps, les jeux de mesures ont été interprétés comme des données à estimer. Dans ce cas, une des bases de modèles générées précédemment a été sélectionnée et la méthode d'estimation conjointe de la tension et de la température a été exécutée pour chacun des 10 points de mesure composant un jeu de données.

La Figure 4.4a illustre l'estimation de tension et de température de deux jeux de mesures pour un des 8 Multiprobes du cluster 0. Les courbes rouges représentent l'estimation de $\{V, T\} = \{0,983V, 60^{\circ}C\}$ et celles en bleu l'estimation de $\{V, T\} = \{0,985V, 0^{\circ}C\}$. Dans les deux cas, la même base de modèles a été utilisée, à savoir celle obtenue à partir d'un point de calibration issu du jeu de mesures obtenu à $\{0,983V, 60^{\circ}C\}$.

Les traits en pointillés noirs montrent l'intervalle de confiance dû aux erreurs d'estimation à $1 \cdot \sigma$ autour des valeurs réelles de tension et de température de fonctionnement $\{V_{nom}, T_{enceinte}\}$. On observe que les estimations de l'état $\{0,983V, 60^{\circ}C\}$ (courbes en rouge) sont effectivement contenues dans l'intervalle de confiance. Cela semble naturel puisque la base de modèles a été calibrée au même point $\{V, T\}$ que les données qui sont utilisées pour l'estimation. Les courbes bleues sont également contenues dans l'intervalle de confiance, ce qui

2. Cette hypothèse n'est *a priori* pas exacte, mais en l'absence de moyens de mesures réelles à proximité des Multiprobes, elle permet de valider expérimentalement notre méthodologie.



(a) Estimations avec la base de modèles calibrée à $\{V_{calib}, T_{calib}\} = \{0, 983V, 60^\circ C\}$ (b) Estimations avec de la base de modèles calibrée à $\{V_{calib}, T_{calib}\} = \{0, 985V, 0^\circ C\}$

Figure 4.4 – Estimations conjointes de la tension et de la température de deux jeux de mesures obtenus à $0^\circ C$ (en bleu) et à $60^\circ C$ (en rouge) en utilisant deux bases de modèles différentes

montre que l’erreur de construction de la base de modèles lors de la calibration est très limitée, et ce même si le point $\{V, T\}$ estimé est relativement éloigné du point $\{V_{calib}, T_{calib}\}$.

La Figure 4.4b montre les résultats d’estimation des mêmes données que la figure précédente en utilisant cette fois-ci une base de modèles calibrée à $\{V_{calib}, T_{calib}\} = \{0, 985V, 0^\circ C\}$. Ceci permet de valider la méthode de calibration qui a bien jouée son rôle de caractérisation des procédés de fabrication du Multiprobe quel que soit le point $\{V_{calib}, T_{calib}\}$ utilisé.

Les expériences de cette section semblent montrer que les erreurs d’estimation dues à la calibration sont inférieures aux erreurs d’estimation de la méthode d’estimation elle-même. Cependant, en considérant une gamme de fonctionnement plus large, il se peut que cette erreur devienne plus importante, si les points $\{V, T\}$ estimés sont très éloignés du point $\{V_{calib}, T_{calib}\}$. Les effets de l’erreur d’estimation due à la calibration peuvent être limités en choisissant un point $\{V_{calib}, T_{calib}\}$ de sorte à ce qu’il soit situé au centre de la gamme considérée. Il est également possible de limiter les erreurs de calibration en utilisant une méthode de calibration plus coûteuse, prenant en compte plusieurs points $\{V_{calib}, T_{calib}\}$ pour construire la base de modèles.

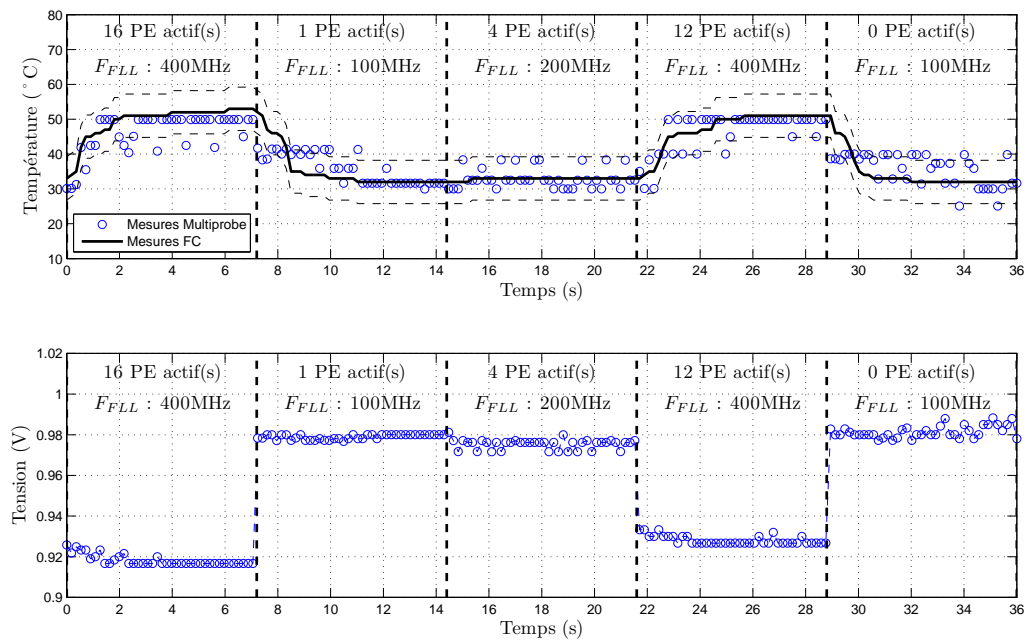


Figure 4.5 – Suivi des évolutions de la température et de la tension obtenu avec un Multiprobe et la méthode d’estimation conjointe; la base de modèles a été obtenue par calibration à $\{V_{calib}, T_{calib}\} = \{0,984V, 30^{\circ}C\}$

Suivi dynamique de variations de tension et de température

Afin d’illustrer les capacités de suivi des variations dynamiques de tension et de température, le système de surveillance a été testé en situation réelle. Pour cela, différents scénarii de calculs ont été exécutés sur le circuit SThorm afin de faire varier l’activité et la consommation du circuit au cours du temps. Un scénario est défini comme l’exécution d’une fonction de calcul majoritairement CPU avec peu d’accès mémoire, sur N PEs de chacun des 4 clusters dont les fréquences des FLLs sont fixées à F_{FLL} . Notons que les scénarii sont exécutés uniformément sur les 4 clusters afin que la répartition des sources de chaleur soit aussi homogène que possible sur le circuit. En effet, les 4 clusters sont localisés chacun dans un « quart » externe de la surface du circuit, tandis que le cluster *Fabric* est placé quasiment au centre. Ce dernier intègre un capteur analogique de température (appelé FC) permettant de connaître la valeur absolue de la température au centre du circuit et donc de valider au premier ordre les mesures des Multiprobes en température aux diffusions spatiales près.

La Figure 4.5 représente les estimations de température et de tension (en bleu) réalisées avec la méthode d’estimation conjointe en utilisant la base de modèles calibrées à $\{V_{calib}, T_{calib}\} = \{0,984V, 30^{\circ}C\}$ grâce aux expériences en enceinte régulée présentées à la section précédente. La courbe noire montre que la température mesurée par le capteur central FC est proche des estimations de

température obtenues avec un Multiprobe. En considérant la température du FC comme référence, les pointillés noirs représentent l'intervalle de confiance à $1 \cdot \sigma$ de la mesure des Multiprobes.

On peut noter que les niveaux de tension sont très sensibles à l'activité du circuit. Ceci illustre les pertes statiques de tension apparaissant entre le générateur externe et le circuit, dues au courant consommé. Ces variations de tension justifient d'autant plus la nécessité de les surveiller, mais aussi la nécessité de disposer d'une méthode d'estimation permettant de séparer les effets de la tension et de la température sur la fréquence.

Les expériences menées sur la plateforme matérielle SThorm permettent donc de valider le système de surveillance dynamique de la tension et de la température. Il est maintenant intéressant d'estimer les réductions des marges de fonctionnement que l'on peut obtenir en utilisant une architecture AVFS à grain fin pour en déduire les réductions de consommation que l'on peut atteindre.

4.2 Bilan énergétique

La validation du système de surveillance de la tension et de la température permet d'envisager l'implémentation des politiques de réadaptation décrites au chapitre 2 en prenant en compte les marges réelles de fonctionnement.

Dans cette section, l'objectif est d'analyser d'un point de vue énergétique l'architecture adaptative proposée afin de vérifier si les gains en consommation atteignables sont effectivement supérieurs à la consommation des blocs assurant l'adaptation. Il s'agit donc de déterminer si la réduction des marges de fonctionnement d'une architecture DVFS permet de justifier l'intégration des blocs spécifiques à l'AVFS.

Dans un contexte temps réel, cette réduction des marges se traduit par des tensions de fonctionnement plus basses et donc par une réduction de la consommation dynamique. Cependant, la consommation additionnelle de la boucle AVFS ainsi que la puissance dynamique économisée dépendent de la granularité spatiale d'implémentation de l'architecture adaptative. Il est donc pertinent de déterminer la taille minimale d'un élément de calcul à partir de laquelle le bilan énergétique devient positif.

4.2.1 Consommation de la boucle AVFS

La première étude qui a été menée afin d'évaluer le bilan énergétique, concerne la consommation additionnelle relative au fonctionnement de la boucle AVFS. En effet, par rapport à un système DVFS, l'architecture AVFS nécessite le fonctionnement de plusieurs éléments supplémentaires : les capteurs de variabilité, le bloc de traitement de leurs mesures pour en déduire l'estimation de la tension et de la température, l'exploitation de ces mesures pour prendre une décision

d'ajustement des consignes des actionneurs de tension et de fréquence et enfin l'application sur les actionneurs des changements de consignes. La consommation de chacun de ces éléments supplémentaires de l'architecture AVFS est discutée ci-dessous.

Utilisation des capteurs

Un des éléments induisant une consommation additionnelle sont les capteurs. Les Multiprobes sont composés de structures numériques (ROs) intégrées dans le circuit et alimentées par le même réseau que le reste du circuit. L'activation de ce capteur, et donc d'un RO, induit une consommation électrique spécifique qui est fonction du RO activé et de l'état $\{V, T\}$ actuel.

La Figure 4.6 montre les consommations nominales à $\{1V, 20^\circ C\}$ (en bleu) et pire cas (en rouge) de chaque RO fabriqué dans un corner TT. Il est à noter que le pire cas de la consommation pour la majorité des ROs apparaît à $\{1, 3V, -40^\circ C\}$, sauf pour le *LowTherm* dont la consommation maximale est atteinte pour $\{1, 3V, 120^\circ C\}$. Cette différence provient du fait que contrairement aux autres ROs le TIP (Temperature Inversion Point) du *LowTherm* n'est pas visible sur la gamme de tension $[0, 7V; 1, 3V]$ considérée. Par conséquent, la fréquence maximale d'oscillation du *LowTherm* est à $\{1, 3V, 120^\circ C\}$ alors que pour les autres ROs c'est à $\{1, 3V, -40^\circ C\}$.

L'énergie consommée par chaque RO dépend de son temps d'activation. Or, comme mentionné à la section 3.3.1, le temps d'activation est adapté en fonction de la tension d'alimentation de sorte que le nombre de fronts comptés soit toujours proche de 100. De ce fait, l'énergie consommée durant une mesure est quasiment constante quel que soit l'état $\{V, T\}$.

Pour simplifier le calcul du bilan énergétique en faisant abstraction de l'état $\{V, T\}$, nous prendrons la consommation du capteur associé au pire cas. Notons que pour les pire cas $\{V, T\}$ considérés, les temps d'activation sont de $28ns$ pour les 6 premiers ROs et de $23ns$ pour le *LowTherm*. Nous considérerons donc qu'une campagne de mesure des 7 ROs (pour une estimation conjointe de la tension et de la température) coûte $E_{MP} = 76.9pJ$ par Multiprobe et $E_{RO_{inv}} = 10.2pJ$ par Multiprobe (pour une estimation rapide de la tension) en utilisant le RO *Inverter*.

Estimation de l'état VT

L'accélérateur matériel de l'estimation conjointe de VT ou de V rapide présenté à la section 4.1.2, consomme de l'énergie à chaque traitement des mesures des Multiprobes.

La consommation d'une estimation conjointe de VT a été estimée en simulation avec PrimePower, un outil inclus dans PrimeTime [91] de Synopsys pour l'analyse temporelle de la consommation. La consommation moyenne de cet accélérateur pour le traitement des données est de $4, 8\mu W$. On en déduit que chaque

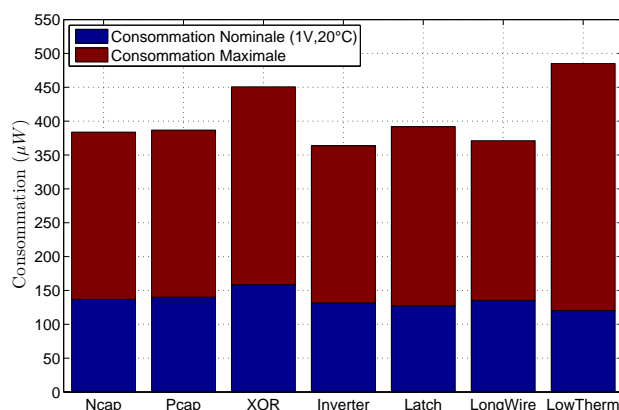


Figure 4.6 – Consommation de chaque RO d’un Multiprobe pour un cas de procédés de fabrication TT

exécution de la méthode coûte $E_{\{\hat{V}, \hat{T}\}} = 48pJ$ pour une estimation en $10\mu s$, avec une base de 121 modèles telle que décrite à la section 4.1.2. Cependant, comme les estimations de l’état $\{V, T\}$ de deux Multiprobes sont simultanées cela équivaut à $2,4\mu W$ par capteur, soit $E_{\{\hat{V}, \hat{T}\}} = 24pJ$.

En extrapolant les résultats obtenus pour l’accélérateur matériel de l’estimation conjointe de VT, on considère que chaque estimation rapide de V par l’accélérateur matériel nécessite $E_{\hat{V}} = 3pJ$.

Éléments de contrôle

Les valeurs de température et de tension estimées sont utilisées par les organes de décision locaux (politique et contrôle), afin de calculer un nouveau point de fonctionnement garantissant la fonctionnalité tout en optimisant la consommation de la ressource surveillée. Ces calculs, ainsi que le contrôle des éléments de la boucle AVFS, sont effectués sur la plateforme matérielle par le CVP (Clock Variability Power). Sur SThorm, même si le CVP ne permet pas d’appliquer des politiques de réadaptation, il intègre déjà toutes les fonctionnalités nécessaires au fonctionnement d’un DVFS. Les simulations ont montré que dans le cas nominal $\{1V, 20^\circ C\}$, le CVP consomme $2,4mW$. On peut donc estimer que le surplus de consommation induit par les politiques de réadaptation sera négligeable devant la consommation actuelle de ce bloc.

Il est à noter que la consommation de ce bloc est continue car il permet également de gérer les actionneurs locaux. L’énergie qu’il consomme n’est donc pas liée à la fréquence de surveillance de la variabilité mais directement à la durée de la tâche considérée.

Toutefois, dans le cadre du bilan énergétique, le CVP n’introduit pas un surplus de consommation puisqu’il est également mis en œuvre dans un système DVFS. On peut donc considérer que le CVP ne participe pas au surplus de

consommation de l'AVFS. Il n'est donc pas nécessaire de le considérer dans le bilan énergétique.

Ajustement des actionneurs

Le fonctionnement des actionneurs n'implique pas de consommation additionnelle non plus car tous les circuits intégrant une solution DVFS locale ont besoin de tels générateurs locaux de tension et de fréquence. Il faut cependant être conscient que leur fonctionnement a un impact non négligeable sur l'énergie totale consommée par un circuit. Par exemple, la FLL considérée consomme environ $1,2mW$ à fréquence maximale et dans un cas nominal $\{1, 1V, 25^\circ C\}$. La consommation des actionneurs de tension est quant à elle souvent rapportée à la consommation totale du circuit. Par exemple, un DC/DC possède dans le meilleur des cas un rendement moyen d'environ 85% tandis qu'on considère qu'un Vdd-hopping a un rendement de 95%. Ceci signifie que respectivement 15% et 5% de la consommation totale d'une ressource est due aux actionneurs de tension.

Si le fonctionnement des actionneurs n'implique pas de consommation additionnelle, dans le cadre d'une comparaison AVFS/DVFS, l'ajustement dynamique des consignes des actionneurs en fonction des variations de tension et de température détectées, peut représenter une source de consommation supplémentaire. En effet, le changement des consignes des actionneurs active quelques chemins, ce qui peut représenter une source de consommation d'énergie. Cependant, on considère que cela représente une énergie négligeable.

Consommation additionnelle totale

L'analyse de la consommation additionnelle induite par l'utilisation des éléments spécifiques à l'AVFS (par rapport à un DVFS) permet de chiffrer le coût de fonctionnement de l'architecture adaptative. Le surcoût énergétique ΔE_{AVFS} induit par la mise en œuvre de l'architecture AVFS durant une tâche de durée $t_{t\grave{a}che}$ est :

$$\Delta E_{AVFS} = \left[(E_{MP} + E_{\{\hat{V}, \hat{T}\}}) \cdot F_{\{\hat{V}, \hat{T}\}} + (E_{RO_{inv}} + E_{\hat{V}}) \cdot F_{\hat{V}} \right] \cdot t_{t\grave{a}che} \cdot N_{MP} \quad (4.1)$$

avec $F_{\{\hat{V}, \hat{T}\}}$ et $F_{\hat{V}}$ respectivement les fréquences d'estimation des méthodes conjointe et rapide de V, $E_{\{\hat{V}, \hat{T}\}}$ et $E_{\hat{V}}$ respectivement l'énergie que coûte l'exécution des méthodes conjointe et rapide de V, E_{MP} et $E_{RO_{inv}}$ respectivement l'énergie que coûte la phase de mesure du Multiprobe (7 ROs) et d'un RO (*Inverter*), et N_{MP} le nombre de Multiprobes implantés dans la ressource surveillée.

À titre d'exemple, sur SThorm, la consommation additionnelle induite par l'exécution des deux méthodes d'estimation (conjointe et V rapide) à leur cadence $F_{\{\hat{V}, \hat{T}\}}$ et $F_{\hat{V}}$ maximale respective durant une tâche de $1ms$ exécutée sur chaque cluster intégrant 8 Multiprobes est de $169nJ$.

Il est à noter que l'utilisation intensive (fréquences d'estimation maximales) du système de surveillance représente la pire des situations dans laquelle les limites de fonctionnement de la ressource sont constamment perturbées et nécessitent un réajustement fréquent. Si ce cas d'utilisation représente la pire des situations, ceci permet en revanche de s'affranchir de la durée de la tâche $t_{t\grave{a}che}$ pour le calcul de la consommation. Le surcoût de consommation de l'AVFS lors de l'utilisation intensive est donc :

$$\Delta P_{AVFS} = \left[(E_{MP} + E_{\{\hat{V}, \hat{T}\}}) \cdot F_{\{\hat{V}, \hat{T}\}} + (E_{RO_{inv}} + E_{\hat{V}}) \cdot F_{\hat{V}} \right] \cdot N_{MP} \quad (4.2)$$

Afin de s'abstraire de la durée de la tâche surveillée, nous considérerons donc que la surconsommation de l'AVFS ΔP_{AVFS} est de $21\mu W$ par Multiprobe.

4.2.2 Réductions de consommation atteignables par rapport à un DVFS

Afin de mettre en balance la consommation additionnelle ΔP_{AVFS} due au fonctionnement de l'AVFS, il convient d'estimer les gains qui peuvent théoriquement être attendus. Cette section présente les réductions de consommation qui pourraient être obtenues en appliquant les politiques de réadaptation présentées au chapitre 2, en comparaison avec une solution DVFS incluant des marges de fonctionnement pessimistes.

Les possibles réductions de consommation sont directement liées aux diminutions des marges de fonctionnement que l'on atteint avec l'AVFS. Dans un contexte temps réel, la réduction de ces marges permet une diminution de la tension d'alimentation et donc une diminution de la consommation dynamique. Il est à noter que les réductions des marges de fonctionnement pourraient aussi permettre d'augmenter la fréquence de fonctionnement à tension constante et donc les performances du circuit, par exemple dans le cadre des systèmes à budget énergétique contraint.

Le principe des politiques de réadaptation a été décrit au chapitre 2 dans un cadre idéal, c'est-à-dire sans prendre en considération les marges de fonctionnement qui garantissent la fonctionnalité du circuit. Afin de pouvoir comparer la solution adaptative à une solution non-adaptative (DVFS), il est nécessaire de prendre en compte ces marges liées aux différentes sources d'incertitudes sur le point de fonctionnement réel de la ressource (erreur d'estimation, résolution des actionneurs, etc.). Après avoir décrit les différentes marges de fonctionnement prises en compte dans l'architecture adaptative proposée, les possibles réductions de tension de fonctionnement seront décrites pour les deux types d'actionneurs de tension (continu ou discret). La réduction de la consommation dynamique associée sera également présentée pour les deux types d'actionneurs.

Marges de fonctionnement considérées

Les politiques de réadaptation présentées au chapitre 2 ont pour objectif d'atteindre le point de fonctionnement d'efficacité énergétique optimale $\{V, F\}_{opt}$ sous contrainte de performance. Ce point, à la limite de l'état fonctionnel du circuit, est dangereux. En effet y opérer est risqué car la moindre déviation des paramètres de fonctionnement peut induire une faute temporelle. Afin de garantir la fonctionnalité du circuit en toute situation, il est nécessaire d'introduire des marges de fonctionnement dans les politiques de réadaptation. Comme identifié sur la Figure 4.7, on peut distinguer trois sources de potentielles déviations qui nécessitent de prendre en compte des marges de fonctionnement :

- les incertitudes sur la limite réelle de fonctionnement du circuit dues aux erreurs d'estimation de la tension et de la température, δV_{estim} et δF_{estim} ;
- l'incertitude sur la limite réelle de fonctionnement du circuit due aux variations dynamiques de tension et de température entre deux estimations consécutives, δF_{TSM} ;
- les incertitudes sur les valeurs réelles de tension et de fréquence appliquées au circuit dues aux imprécisions des actionneurs de tension et de fréquence, δV_{act} et δF_{act} .

Chacune de ces trois sources d'incertitudes peut affecter les marges de tension et de fréquence. La limite de fonctionnement effective $FV_{Effective}$ garantissant la fonctionnalité du circuit est donc déduite de la limite de fonctionnement optimale théorique $FV_{Optimale}$ en prenant en compte les différentes marges de fonctionnement définies ci-dessus.

L'influence de la précision des estimations de tension et de température sur les marges de fonctionnement δV_{estim} et δF_{estim} a été évoquée au chapitre 3. Les résultats d'estimation ont été présentés sous la forme $\mu_\epsilon + n \cdot \sigma_\epsilon$, où $n \cdot \sigma_\epsilon$ est l'erreur maximale que l'on considère pour le calcul des marges, avec n qui représente une image de l'erreur maximale d'estimation considérée, et donc une image de la probabilité que l'erreur maximale se produise. Ces marges dépendent également des paramètres des méthodes d'estimation, en particulier du choix de la granularité de la base de modèles.

Si l'erreur d'estimation de tension peut être directement considérée en tant que marge de tension de fonctionnement (δV_{estim} sur la Figure 4.7), l'erreur d'estimation de température nécessite une transformation afin de déterminer l'incertitude équivalente en terme de fréquence (δF_{estim} sur la Figure 4.7). Pour cela, il est possible de caractériser la sensibilité temporelle des chemins du circuit à des variations de température. Idéalement, cette caractérisation est un travail de simulation du circuit complet ou au moins des chemins les plus critiques afin de déterminer, pour différents niveaux de tension, l'effet de la température sur les temps de propagation des signaux à travers les chemins critiques. Cela permet d'une part de déterminer la fréquence maximale de fonctionnement du circuit

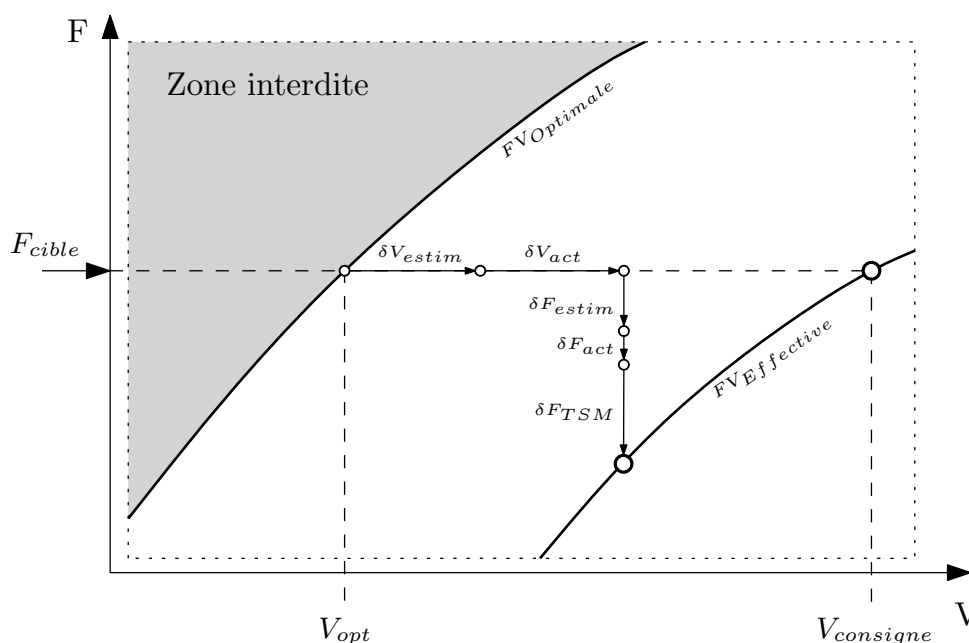
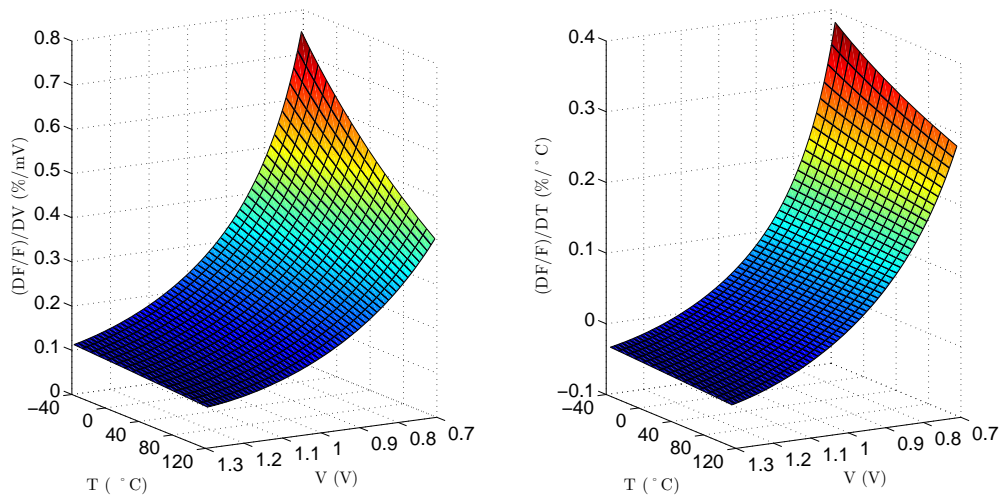


Figure 4.7 – Illustration des marges de fonctionnement de l'AVFS

pour une multitude d'états $\{V, T\}$ différents, et d'autre part de déterminer la sensibilité de la fréquence maximale à des variations de température ou de tension, pour chaque état $\{V, T\}$ simulé.

En réalité, la simulation électrique des chemins les plus critiques peut être longue et fastidieuse pour des circuits complexes ou de taille importante. Une alternative intéressante est de caractériser la fréquence d'un oscillateur en anneau conçu dans la même technologie que le circuit considéré. Dans notre cas, ces simulations ont déjà été effectuées pour les oscillateurs inclus dans le Multiprobe afin de construire la base de modèles. Il est donc aisé d'en déduire la sensibilité de la fréquence de l'oscillateur aux variations de tension et de température, comme présenté à la Figure 4.8. Même si des structures d'oscillateurs plus complexes peuvent permettre de mieux prendre en compte le comportement réel des chemins critiques du circuit, on peut, au premier ordre, considérer que la fréquence d'un oscillateur en anneau est une image de la fréquence maximale de fonctionnement. On peut alors exploiter ces résultats pour analyser la sensibilité relative de la fréquence maximale d'un circuit à des variations de tension ou de température. Ainsi, pour un état $\{V, T\}$ donné, les sensibilités relatives (en %) de la fréquence de fonctionnement par millivolt ou par degré Celsius peuvent être relevées à partir de la Figure 4.8.

A partir de la Figure 4.8b, il est donc possible de convertir les erreurs d'estimation de la température en marge de fréquence δF_{estim} . Comme la sensibilité de la fréquence aux variations de température dépend de l'état $\{V, T\}$ considéré,



(a) Sensibilité relative de la fréquence d'un RO à des variations de tension

(b) Sensibilité relative de la fréquence d'un RO à des variations de température

Figure 4.8 – Analyse de la sensibilité relative de la fréquence maximale d'un circuit par un RO

l'utilisation directe des résultats de la Figure 4.8b nécessite que la marge soit adaptée à chaque état $\{V, T\}$ courant. Cette approche pose deux limitations :

- en premier lieu, il est nécessaire de connaître l'état $\{V, T\}$ actuel pour effectuer le calcul de la marge avec la sensibilité correspondante. Or nous ne disposons que d'une estimation $\{\hat{V}, \hat{T}\}$, entachée d'une erreur ;
- en second lieu, il est nécessaire d'avoir mémorisé l'ensemble des valeurs de sensibilité caractérisées pour chaque état $\{V, T\}$, ce qui augmente les besoins en taille mémoire.

Une alternative à l'utilisation de tables de sensibilités peut être de ne considérer que la « pire » des sensibilités quel que soit l'état $\{V, T\}$ réel. Sur la Figure 4.8b cela correspond à $0,38\%/^{\circ}C$. De ce fait, la marge utilisée est souvent plus pessimiste que nécessaire, et donc l'efficacité énergétique est moindre par rapport à l'utilisation de la sensibilité adaptée à l'état $\{V, T\}$ réel. Néanmoins, une seule valeur de sensibilité doit être stockée et le calcul de la marge à prendre en compte est plus simple et donc moins consommatrice en énergie. À partir des résultats de la méthode d'estimation conjointe, présentés à la section 3.3.3, les marges de tension δV_{estim} et de fréquence $\delta F_{estim}/F$ obtenues en utilisant la pire sensibilité à la température sont présentées au Tableau 4.1 pour deux erreurs maximales d'estimation différentes (i.e. valeurs de n différentes). On notera que la marge de fréquence $\delta F_{estim}/F$ est relative à la fréquence actuelle affectée par la variation de température. De plus comme les erreurs d'estimation obtenues avec la méthode d'estimation rapide de V sont similaires à celles obtenues avec la méthode d'estimation conjointe, la même marge δV_{estim} est utilisée lors des réadaptations

Tableau 4.1 – Marges de fonctionnement dues aux erreurs d'estimation de la tension et de la température

	$\mu_\epsilon + \sigma_\epsilon$	$\mu_\epsilon + 3 \cdot \sigma_\epsilon$
$\delta V_{estim} (mV)$	6,79	14,93
$\delta F_{estim}/F (\%)$	1,83	6,12

associées au suivi rapide de la tension.

Les erreurs d'estimation du type $\mu_\epsilon + n \cdot \sigma_\epsilon$ ont été calculées en prenant en compte les erreurs obtenues lors de la validation en simulation de la méthode au chapitre 3. Si ces résultats d'erreurs sont pertinent pour estimer la précision des estimations, il apparait qu'en pratique, pour le calcul des marges de fonctionnement, certaines erreurs d'estimation sont moins dangereuses pour la fonctionnalité que d'autres. En effet, chaque erreur d'estimation est associée à un état $\{V, T\}$ particulier et dans certains états $\{V, T\}$, l'effet sur la fréquence maximale de l'erreur d'estimation de température peut contrebalancer en partie l'effet de l'erreur d'estimation tension. De ce fait, pour certains états $\{V, T\}$ les effets sur la fréquence des erreurs d'estimation peuvent se compenser et même générer des marges de fonctionnement pessimistes.

Cela signifie que le calcul des marges tel que présenté ci-dessus, réalisé à partir d'erreurs d'estimation pire cas, est donc pessimiste. En effet, la Figure 4.9 montre qu'en fait les erreurs d'estimation de tension et de température de la méthode d'estimation conjointe sont corrélées. Aussi, il est fortement improbable que les erreurs maximales d'estimation de VT apparaissent lors d'une même estimation. La Figure 4.9 montre que la corrélation entre les erreurs d'estimation de tension et de température de tous les cas $\{V, T\}$ estimés est de $-0,83$ (ellipse en trait pointillé). Cependant, on peut remarquer que lorsque l'on prend en compte l'effet de ces erreurs sur la fréquence maximale de fonctionnement (en utilisant les données de sensibilité de la Figure 4.8), seuls les points représentés en rouge nécessitent effectivement la prise en compte de marges de fonctionnement. Dans ce cas, le coefficient de corrélation devient $-0,87$ (ellipse en trait continu), alors que pour les autres cas (en bleu) les erreurs se compensent. Notons que les deux ellipses représentent les erreurs à $\mu_\epsilon + 3 \cdot \sigma_\epsilon$.

En prenant en compte ce lien entre erreur d'estimation de V et de T, il est donc possible de réduire les marges de fonctionnement. Pour l'ensemble des estimations correspondant aux points rouges, les écart-types des erreurs moyennes deviennent :

$$\sigma_{\epsilon_V} = 3,27mV, \quad \sigma_{\epsilon_T} = 5,27^\circ C \quad (4.3)$$

avec des erreurs moyennes respectives de :

$$\mu_{\epsilon_V} = 3,94mV, \quad \mu_{\epsilon_T} = -2,52^\circ C \quad (4.4)$$

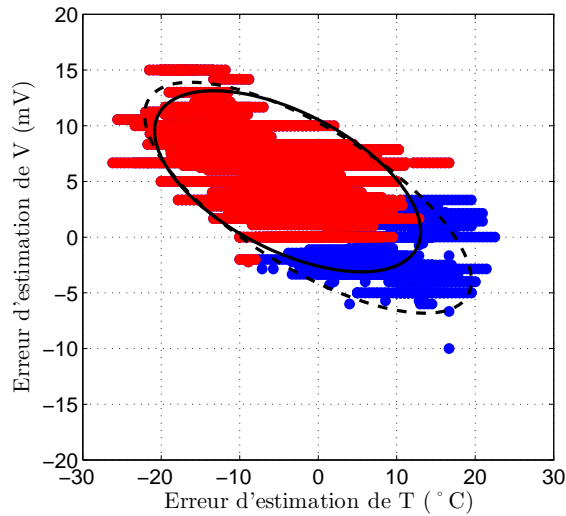


Figure 4.9 – Corrélation des erreurs d’estimation de la tension et de la température

Tableau 4.2 – Marges de fonctionnement dues aux erreurs d’estimation de la tension et de la température en prenant en compte la corrélation des erreurs

	$\mu_{\epsilon} + \sigma_{\epsilon}$	$\mu_{\epsilon} + 3 \cdot \sigma_{\epsilon}$
$\delta V_{estim} (mV)$	7,21	13,76
$\delta F_{estim}/F (\%)$	0,95	4,59

De ce fait, en prenant en compte ces nouvelles erreurs d’estimation et en appliquant les mêmes calculs de marges de fonctionnement que ceux qui ont permis d’obtenir les résultats du Tableau 4.1, le Tableau 4.2 montre que les marges considérées peuvent être réduites. Notons que ces marges correspondent aux erreurs d’estimation obtenues en considérant la gamme de tension $[0.7V; 1.3V]$. Cependant, si l’on considère l’actionneur de tension discret, comme la gamme de tension à surveiller est étroitement répartie autour d’un PM, les erreurs d’estimation considérées et les marges associées peuvent être légèrement différentes de celles présentées dans le Tableau 4.2. Ainsi, la méthode d’estimation peut être optimisée pour la gamme en question afin de limiter les erreurs d’estimation sur certaines gammes de tension.

Les incertitudes δF_{TSM} sur la limite réelle de fonctionnement du circuit sont dues aux variations dynamiques de tension et de température qui peuvent apparaître entre deux estimations consécutives. Ces événements peuvent faire basculer le circuit dans la zone non-fonctionnelle, durant le laps de temps qui sépare deux estimations. Afin de garantir la fonctionnalité du circuit en toutes circonstances, il est donc nécessaire de prendre en compte des marges de fonctionnement lors

de l'application des politiques de réadaptation. En réalité, les débits d'estimation des méthodes proposées ne permettent pas de couvrir les variations de tension les plus dangereuses d'un point de vue de la fonctionnalité, car elles sont extrêmement rapides (quelques nanosecondes) et le système de réadaptation n'a pas le temps de réagir. Pour garantir la fonctionnalité en présence de ces variations de tension très rapides, les marges de fonctionnement seraient quasiment identiques à celles prises en compte lors d'un DVFS et le bilan énergétique ne serait donc probablement pas positif.

En pratique, ces marges ne sont pas prises en compte ici. En effet, le système de surveillance de la tension et de la température proposé s'intègre dans un écosystème qui possède déjà un moyen de surveillance de ces variations rapides de tension grâce aux capteurs de fonctionnalité TSM. Ces capteurs permettent à chaque coup d'horloge de signaler si un chemin critique instrumenté est proche de sa limite de fonctionnement. Ils permettent ainsi de détecter si une variation (de tension ou de température) a pour effet d'approcher la fréquence de fonctionnement de la limite fonctionnelle, avec une marge δF_{TSM} correspondant à 6% de la fréquence [17].

Il faut tout de même noter que, comme cela à déjà été évoqué au chapitre 2, ces capteurs peuvent ne pas détecter une variation de tension ou de température qui pourrait être dangereuse pour la fonctionnalité si les chemins critiques ne sont pas activés par les signaux. Cependant, les techniques de SSTA permettent de choisir lors de la conception les chemins critiques qui seront instrumentés par les capteurs de fonctionnalité de sorte à minimiser la probabilité de non-détection d'une variation de tension ou de température dangereuse. De plus, la prise en compte de l'ensemble des autres marges dans la politique de réadaptation abaisse encore cette probabilité. De ce fait, la marge de fréquence δF_{TSM} décrite au paragraphe précédent semble suffisante et cohérente avec le système de surveillance proposé et les politiques de réadaptation associées.

La dernière source d'incertitude sur le point de fonctionnement tension/fréquence réel provient des actionneurs locaux. En effet, la différence entre la valeur consigne de l'actionneur et la valeur effective de sortie, due à l'imprécision avec laquelle on peut ajuster la valeur de sortie des actionneurs, doit être prise en compte sous forme de marges de tension δV_{act} et de fréquence δF_{act} .

L'actionneur de fréquence considéré est la FLL discrète proposée dans [64]. Cet actionneur possède une très bonne précision car la gigue est limitée par la boucle de contrôle qui régule la sortie. Cependant, du fait que cet actionneur est discret, la fréquence consigne ne peut être atteinte qu'à la résolution de l'actionneur près. Dans notre cas, la résolution de la DFLL est de $10MHz$. On peut donc considérer $\delta F_{act} = 10MHz$.

La marge δV_{act} correspond donc à l'actionneur de tension adopté. Dans le cas de l'utilisation d'un actionneur continu de tension (DC/DC), la différence de

Tableau 4.3 – Récapitulatif des marges de fonctionnement

		DC/DC	Vdd-hopping
δV_{act} (mV)		30	0
δF_{act} (MHz)		10	
$\delta F_{TSM}/F$ (%)		6	
δV_{estim} (mV)	$\mu_\epsilon + \sigma_\epsilon$	7, 21	
	$\mu_\epsilon + 3 \cdot \sigma_\epsilon$	13, 76	
$\delta F_{estim}/F$ (%)	$\mu_\epsilon + \sigma_\epsilon$	0, 95	
	$\mu_\epsilon + 3 \cdot \sigma_\epsilon$	4, 59	

valeur entre la consigne et la sortie, sans perturbation provenant d'IRdrops, est due à des déviations de la régulation. La marge de tension $\delta V_{act}^{DC/DC}$ nécessaire à la prise en compte de ces possibles imprécisions est de $30mV$. Dans le cas d'un actionneur de tension discret (Vdd-hopping), par construction, la tension ne peut pas être ajustée directement. Dans les mêmes hypothèses de stabilité de la tension que pour l'actionneur continu (pas d'IRdrops), les différents niveaux de tension appliqués à la ressource proviennent chacun d'un générateur de tension externe dont la consigne n'est pas ajustée. De ce fait, la marge $\delta V_{act}^{DC/DC}$ prise en compte ci-avant n'est plus nécessaire et on peut considérer que $\delta V_{act}^{Vdd-hopping}$ est nulle. Il est à noter qu'une erreur de calcul de α (voir eq. 2.1) peut influencer sur la valeur moyenne de tension V_{moy} appliquée à la ressource. Cependant, cela n'a d'effet que sur le respect de la contrainte de temps réel (DL) et non pas sur la fonctionnalité. Par conséquent, les erreurs de calculs de α ne nécessitent pas de prise en compte dans le calcul de marges de fonctionnement qui permettent de garantir la fonctionnalité.

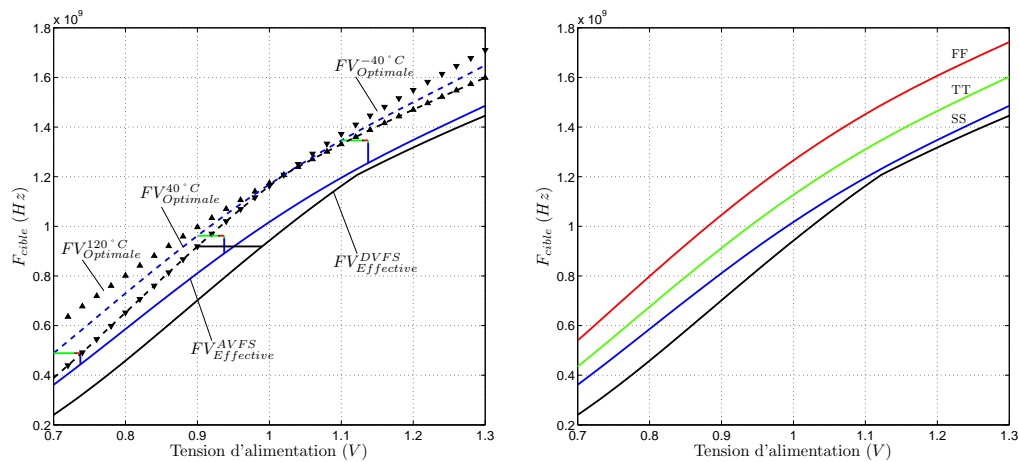
Le Tableau 4.3 récapitule l'ensemble des marges qui doivent être prises en compte afin de garantir la fonctionnalité de la ressource surveillée en fonction de l'actionneur de tension considéré.

Ceci permet de calculer les limites effectives de fonctionnement d'une ressource afin de pouvoir les comparer à celles associées à une solution DVFS incluant des marges de 10% sur la tension. Comme les marges prises en compte pour le calcul de la limite effective de l'AVFS dépendent de l'actionneur de tension considéré, la comparaison des marges a été menée pour les deux types d'actionneurs de tension (discret et continu).

Réductions de la consommation dans le cas d'un actionneur continu de tension

Afin de déterminer l'ordre de grandeur des réductions possibles de la tension d'alimentation d'une ressource en utilisant la solution AVFS par rapport à la solution DVFS, il est nécessaire de calculer les limites de fonctionnement effectives de la ressource pour les deux solutions respectives. La Figure 4.7 a montré comment la limite de fonctionnement effective $FV_{Effective}$ est obtenue à partir de la limite optimale de fonctionnement $FV_{Optimale}$. Afin de déterminer $FV_{Effective}$ grâce aux marges décrites précédemment, il est nécessaire de déterminer la limite théorique $FV_{Optimale}$ en considérant une ressource particulière, dans notre cas un cœur xP-70.

Une analyse temporelle des chemins critiques d'un cœur xP-70 a été menée afin de construire la limite de fonctionnement $FV_{Optimale}$. Pour cela, des simulations électriques des 1000 chemins les plus critiques ont été réalisées pour les trois corners de procédés de fabrication (SS, TT et FF) en considérant différentes valeurs de la tension d'alimentation dans la gamme $[0,7V; 1,3V]$ et différentes valeurs de la température dans la gamme $[-40^{\circ}C; 120^{\circ}C]$. Les courbes représentées avec les triangles noirs sur la Figure 4.10a montrent les limites de fonctionnement optimales obtenues par la simulation des chemins critiques pour le corner SS et deux températures extrêmes $-40^{\circ}C$ et $120^{\circ}C$.



(a) Calcul des limites de fonctionnement effectives du DVFS (noir) et de l'AVFS en procédés de fabrication SS (bleu)

(b) Limites de fonctionnement effectives du DVFS (noir) et de l'AVFS pour les trois corners (SS, TT et FF)

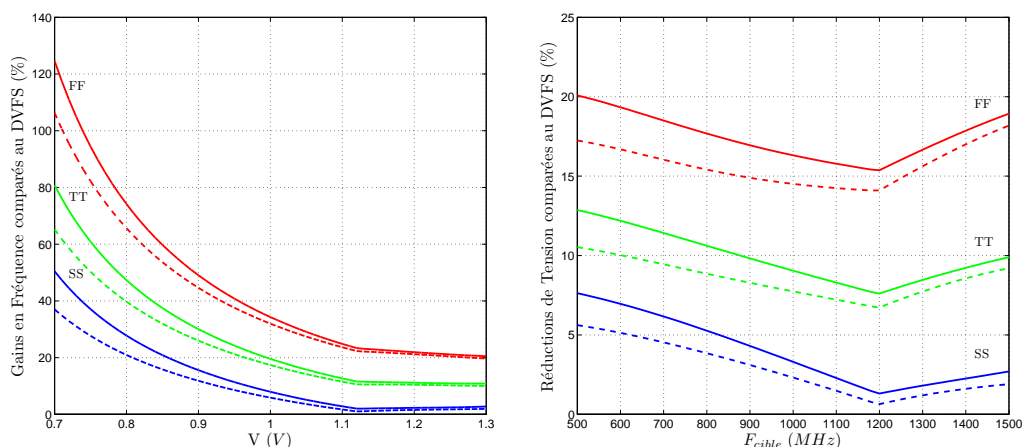
Figure 4.10 – Limites de fonctionnement effectives à $40^{\circ}C$ en utilisant un actionneur continu de tension

La Figure 4.10a illustre également la limite effective de fonctionnement $FV_{Effective}^{DVFS}$ d'un DVFS. Dans ce cas, les marges sont choisies de sorte à prendre en compte les pires conditions de procédés de fabrication, de température et de tension. Cela

correspond à appliquer une marge de tension de 10% (trait noir) à la courbe en pointillés noirs représentant les pires conditions de température pour les limites optimales de fonctionnement $FV_{Optimale}^{120^{\circ}C}$ et $FV_{Optimale}^{-40^{\circ}C}$ en procédés de fabrication SS. La Figure 4.10a montre également comment les marges de fonctionnement reportées au Tableau 4.3 (matérialisées par des traits de couleur verte, rouge et bleue), permettent d'obtenir la limite $FV_{Effective}^{AVFS}$ (en trait bleu continu). Les marges sont appliquées à chaque point composant la limite $FV_{Optimale}^{40^{\circ}C}$ pour la température actuelle $T = 40^{\circ}C$. En appliquant les marges aux limites $FV_{Optimale}$ correspondant aux corners TT et FF, on obtient respectivement les courbes verte et rouge présentées Figure 4.10b pour $T = 40^{\circ}C$.

Les limites effectives de fonctionnement Figure 4.10b permettent d'évaluer, pour une température donnée, soit les réductions de tension, soit le gain en performance que l'on pourrait obtenir en utilisant la solution AVFS à la place d'un DVFS. Les Figures 4.11a et 4.11b présentent ces résultats pour $T = 40^{\circ}C$ et suivant le corner considéré et la marge liée à l'erreur d'estimation considérée ($\mu_{\epsilon} + \sigma_{\epsilon}$ pour le trait continu et $\mu_{\epsilon} + 3 \cdot \sigma_{\epsilon}$ pour le trait en pointillés). On peut voir sur la Figure 4.11a que pour un système dont la tension d'alimentation est limitée à 0,9V, il est possible d'augmenter, suivant les marges considérées, de 26% à 30% les performances d'une ressource fonctionnant à $T = 40^{\circ}C$ dans le cas d'un cas de procédés de fabrication TT. De même, la Figure 4.11b nous indique que la tension d'alimentation d'une ressource devant exécuter une tâche à une fréquence cible de 900MHz peut être réduite entre 3% et 17%. Notons que les réductions de tension présentées dépendent de la température de la ressource. Le Tableau 4.4 présente les « meilleures » (δV_{max}) et moins « bonnes » (δV_{min}) réductions de tension pour différentes températures. La réduction minimale est toujours positive sauf pour les températures les plus hautes ($T = 120^{\circ}C$). En effet, la somme des marges prises en compte pour le calcul de $FV_{Effective}^{AVFS}$ peut parfois être supérieure aux marges du DVFS, et ce plus particulièrement lorsque la température est proche des cas extrêmes ($-40^{\circ}C$ et $120^{\circ}C$) car une portion de $FV_{Optimale}$ (respectivement en deçà et au-dessus du TIP suivant la température) a également servi pour le calcul de $FV_{Effective}^{DVFS}$. Cependant pour le cas de $T = 120^{\circ}C$, l'objectif de l'architecture adaptative proposée étant de limiter la consommation et donc la dissipation de chaleur associée, ce cas extrême de température devrait rarement être atteint.

Si la Figure 4.11a est plutôt adaptée aux systèmes fonctionnant avec un budget énergétique limité, la Figure 4.11b est la plus intéressante pour notre cas d'étude car elle représente les possibilités de diminution de la consommation dynamique. En effet, la puissance dynamique étant quadratiquement dépendante de la tension d'alimentation (voir éq. 1.1), les réductions de tension peuvent être transformées en réductions de puissance dynamique. Pour une tâche et une plateforme donnée le paramètre α de l'équation (1.1), qui définit l'activité et la charge,



(a) Gains potentiels de performance (fréquence maximale) à $T = 40^{\circ}C$ par rapport à une solution DVFS

(b) Réductions potentielles de tension d'alimentation à $T = 40^{\circ}C$ par rapport à une solution DVFS

Figure 4.11 – Gains de performances ou réduction de tension d'alimentation atteignables grâce à la réduction des marges de fonctionnement, dans le cas d'un actionneur de tension continu

Tableau 4.4 – Valeurs extrêmes de réduction de tension d'alimentation en fonction de la température de la ressource

	$-40^{\circ}C$	$0^{\circ}C$	$40^{\circ}C$	$80^{\circ}C$	$120^{\circ}C$
δV_{min} (%)	0,7	1	0,6	0,4	-1,1
δV_{max} (%)	20,1	19,6	20,1	24,4	29

peut être considéré constant. La Figure 4.12 présente les réductions de puissance dynamique à $T = 40^{\circ}C$ associées aux réductions de tension en considérant les marges d'estimation δV_{estim} et δF_{estim} à $3 \cdot \sigma$ en fonction de la fréquence cible. Notons que ces résultats incluent le rendement de l'actionneur de tension car ils sont relatifs à un système DVFS utilisant les mêmes actionneurs que la solution AVFS.

Outre les lignes en pointillés rouges, verts et bleus correspondant respectivement aux corners FF, TT et SS, les courbes de niveau colorées de la Figure 4.12 représentent la densité de probabilité d'obtenir un circuit fabriqué dans un cas de procédés de fabrication intermédiaire. En effet, la répartition des déviations de procédés de fabrication d'un lot de circuit suit une loi normale décentrée, dont le maximum de densité de probabilité est centré sur le cas TT et dont la plage allant de FF à SS couvre 99% des cas. Cette représentation des potentielles réductions de la puissance dynamique permet de prendre en compte l'aspect statistique des

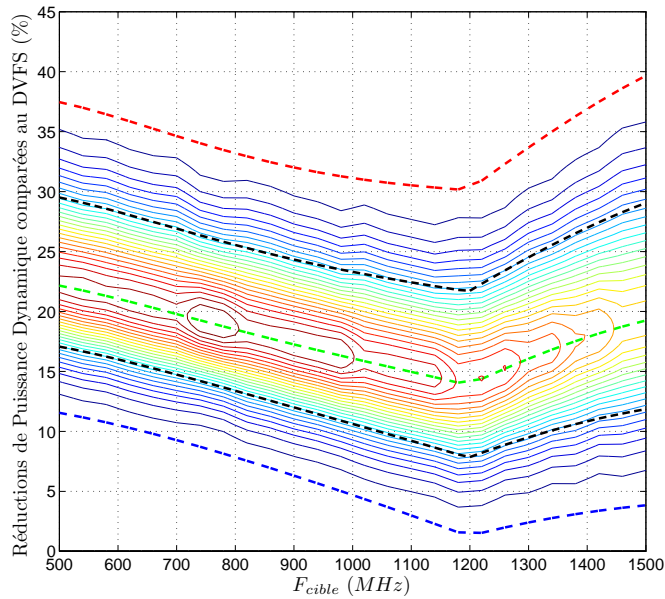


Figure 4.12 – Réductions de puissance dynamique à $T = 40^{\circ}C$ en utilisant un actionneur de tension continu

résultats. Les courbes en pointillés noirs délimitent la région contenant 85% des circuits fabriqués. De ce fait, on peut lire par exemple que pour une tâche nécessitant une fréquence $F_{cible} = 1000MHz$, dans 85% des cas il sera possible de réduire la consommation dynamique de 10,6% à 23,3%.

Les réductions de tension et de consommation dynamique atteignables sont donc largement positives d'un point de vue statistique. Notons néanmoins que pour $T = 120^{\circ}C$ et dans la pire situation (corner SS et fréquence cible maximale), les marges associées au fonctionnement de l'AVFS peuvent mener à une surconsommation de 2% comparé au DVFS. Cette surconsommation, apparaissant dans de rares cas, est relativement négligeable devant les réductions qu'il est possible d'atteindre par ailleurs.

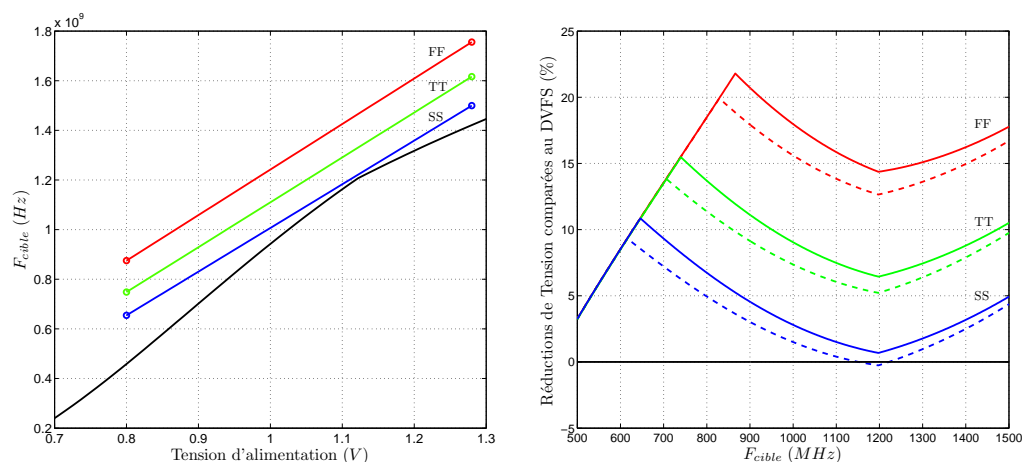
L'analyse présentée dans le cadre de l'utilisation d'un actionneur de tension continu, va maintenant être étendue au cas d'un actionneur de tension discret.

Réductions de la consommation dans le cas d'un actionneur discret de tension

Dans le cas d'un actionneur discret de tension (Vdd-hopping), les réductions de tension et de consommation dynamique atteignables sont différentes de celles ci-avant pour un actionneur continu de tension. En effet, les marges de fonctionnement à appliquer sont différentes (voir Tableau 4.3), et l'obtention de la fréquence cible et de la tension moyenne de fonctionnement associée, par saut d'un point de fonctionnement à un autre, génère un domaine de fonctionnement

tension/fréquence particulier. Afin d'illustrer les résultats obtenus dans le cadre de l'utilisation d'un actionneur discret de tension, nous considérerons un système de Vdd-hopping à deux niveaux de tension, identique à celui décrit au chapitre 2.

La limite de fonctionnement d'un système de Vdd-hopping est un segment de droite entre deux PMs. De ce fait, la réduction potentielle de tension dépendant de la position des PMs. La Figure 4.13a illustre les segments de droites qui matérialisent le domaine des fréquences cibles et tensions moyennes que l'on peut atteindre avec un actionneur discret. Les PMs représentés par les cercles aux extrémités des segments sont obtenus à partir de la limite optimale de fonctionnement $FV_{Optimale}$ à laquelle les marges de fonctionnement associées à l'actionneur discret ont été ajoutées. Les PMs ont été choisis de sorte que des variations de leur niveau de tension $V_1 = 0,8V$ et $V_2 = 1,28V$ puissent être surveillées par les méthodes d'estimation proposées, en conservant la gamme de tension $[0,7; 1,3V]$ pour la base de modèles.



(a) Limites de fonctionnement du Vdd-hopping à $T = 40^{\circ}C$ pour les trois corners SS, TT et FF et du DVFS (noir)

(b) Réductions de la tension moyenne atteignables à $T = 40^{\circ}C$ avec l'AVFS par rapport à une solution DVFS

Figure 4.13 – Limites de fonctionnement et réductions potentielles de tension moyenne à $T = 40^{\circ}C$ en utilisant un actionneur de tension discret

La Figure 4.13b montre les réductions de tension que l'on peut obtenir en utilisant un actionneur discret pour les politiques de réadaptation dédiées à l'AVFS, par rapport à un DVFS. Ces figures correspondent à un fonctionnement à $T = 40^{\circ}C$ et pour différentes marges liées à l'erreur d'estimation ($\mu_{\epsilon} + \sigma_{\epsilon}$ pour les courbes continues et $\mu_{\epsilon} + 3 \cdot \sigma_{\epsilon}$ pour celles en pointillés). On remarque que, dans ce cas, les marges de l'AVFS peuvent être ponctuellement plus importantes que celles du DVFS pour les corner SS, ce qui se traduit par une réduction de la tension négative ($-0,2\%$). La réduction négative la plus importante est atteinte pour la température $T = 120^{\circ}C$ pour les conditions de procédés de fabri-

cation SS et de fréquence cible autour de 1200MHz , cependant elle reste limitée à $-0,4\%$. Les cercles placés aux ruptures de pentes sur la gauche de chaque courbe montrent la position du PM_1 . À leur gauche, la partie de la courbe descendant vers l'origine, représente le fonctionnement de la ressource en deçà du PM_1 . En effet, pour une fréquence cible F_{cible} inférieure à la fréquence du PM_1 , la tension moyenne ne peut pas être inférieure à la tension du PM_1 . Dans ce cas, seule la fréquence peut être ajustée pour diminuer la consommation, ce qui correspond à un fonctionnement de type DFS.

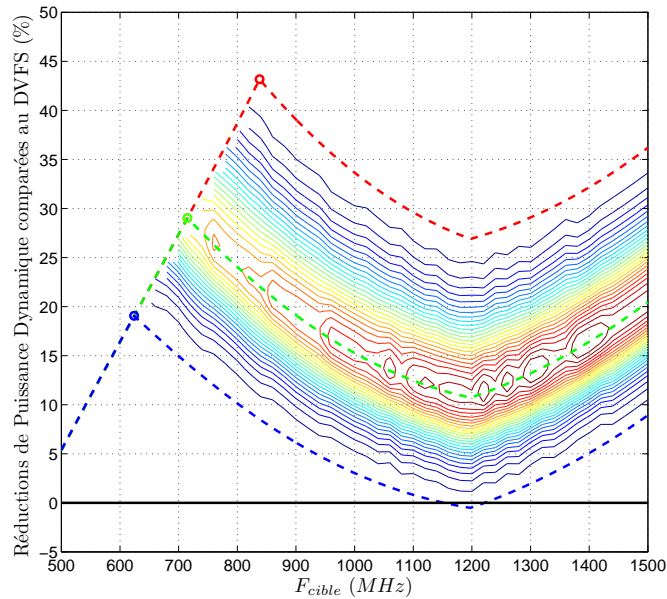


Figure 4.14 – Réductions de puissance dynamique à $T = 40^\circ\text{C}$ par rapport à une solution DVFS en utilisant un actionneur de tension discret

De la même manière que dans le cas de l'actionneur continu de tension, il est possible de transformer une réduction de tension moyenne en une réduction de la consommation dynamique. La Figure 4.14 illustre les réductions de la puissance dynamique obtenues en considérant les marges d'estimation δV_{estim} et δF_{estim} à $3 \cdot \sigma$. A titre de comparaison avec les résultats de l'actionneur continu de tension, pour une tâche nécessitant une fréquence $F_{cible} = 1000\text{MHz}$, dans 85% des cas de procédés de fabrication, il sera possible de réduire la consommation dynamique de 9,4% à 24,1%. On remarque également que la réduction de consommation augmente lorsque la fréquence cible s'approche de la fréquence d'un PM car les PMs sont choisis de sorte à faire partie de la limite de fonctionnement effective de la ressource. Si la réduction maximale de consommation dynamique est plus importante que dans le cas de l'actionneur discret de tension (du fait que les marges δV_{act} sont moins importantes dans le cas de l'actionneur continu de tension), la réduction minimale, qui représente en fait une augmentation de la consommation

par rapport au DVFS, est aussi plus basse. Cependant, comme nous l'avons noté précédemment, ces cas sont rares et la pire surconsommation est limitée à 0,8% à $T = 120^{\circ}C$.

Synthèse

Cette section a permis de mettre en évidence que l'utilisation d'une architecture adaptative permet de diminuer la consommation dynamique d'une ressource par rapport à une solution DVFS, hormis pour quelques rares situations. Cette étude a été menée en comparant l'effet des marges introduites dans chacune des deux solutions AVFS et DVFS sur les fréquences effectives de fonctionnement. Ces réductions de la consommation dynamique, estimées en prenant comme référence une solution DVFS, doivent maintenant être comparés avec la consommation ΔP_{AVFS} des blocs additionnels et spécifiques à l'AVFS, décrite à la section 4.2.1. Pour cela, la section 4.2.3 propose un bilan énergétique appliqué à une plateforme matérielle particulière.

4.2.3 Bilan énergétique d'une plateforme particulière

Afin de finaliser le bilan énergétique de la solution AVFS proposée, il est nécessaire de considérer une plateforme particulière. En effet, les résultats de réduction de la consommation présentés à la section 4.2.2 sont obtenus par comparaison à une solution DVFS. Or, le fonctionnement de l'AVFS représente un coût de consommation constant qui doit être pris en compte dans le bilan énergétique.

La plateforme considérée jusqu'ici était le circuit SThorm et dont les clusters sont constitués des cœurs xP-70. Le fait que les îlots adaptatifs de SThorm aient la granularité d'un cluster rend très difficile la détermination de la consommation associée à un seul des 16 cœurs d'un cluster. De plus, les cœurs xP-70 ne sont pas des composants génériques auxquels on peut aisément se comparer. Afin de proposer un bilan énergétique associé à un élément plus générique, on considère la consommation d'un Digital Signal Processing (DSP). La consommation dynamique du DSP considéré, en procédés de fabrication TT, varie de $30mW$ à $190mW$ sur la gamme de tension $[0.7V; 1.3V]$. Le système de surveillance considéré pour ce bilan est composé de 8 Multiprobes et réalise des estimations de tension et de température aux fréquences $F_{\{\hat{V}, \hat{T}\}}$ et $F_{\hat{V}}$ correspondant aux débits d'estimation maximaux. Le surplus de consommation associé à ce système de surveillance est donc celui décrit à la section 4.2.1 avec $\Delta P_{AVFS} = 169\mu W$.

À partir de tous ces éléments, il est maintenant possible de réaliser un bilan énergétique de la consommation dynamique de la ressource lorsqu'elle est gérée par une architecture AVFS par rapport à sa consommation lorsqu'elle est gérée par un DVFS. Les Figures 4.15a et 4.15b présentent respectivement la réduction

absolue de puissance dynamique sur le DSP considéré en utilisant l'architecture adaptative proposée, pour les trois corners SS, TT, FF et pour une température de $T = 40^{\circ}\text{C}$. Dans le cas de l'actionneur continu de tension, même si pour le corner SS la réduction de consommation est limitée, elle est cependant toujours positive pour une température de fonctionnement de 40°C . En considérant l'actionneur discret de tension, dans de rares situations, le bilan énergétique peut être négatif. Le bilan reste néanmoins positif pour le cas d'utilisation considéré. Ici encore, sur la plage de température considérée, le gain est moindre pour une température de fonctionnement de $T = 120^{\circ}\text{C}$. Cependant, la consommation n'est augmentée dans cette situation que de 2% dans le cas de l'actionneur continu et de 0,2% dans le cas de l'actionneur discret, par rapport à ce que consomme un système DVFS, ce qui est somme toute acceptable compte tenu des gains obtenus dans la majorité des cas d'utilisations.

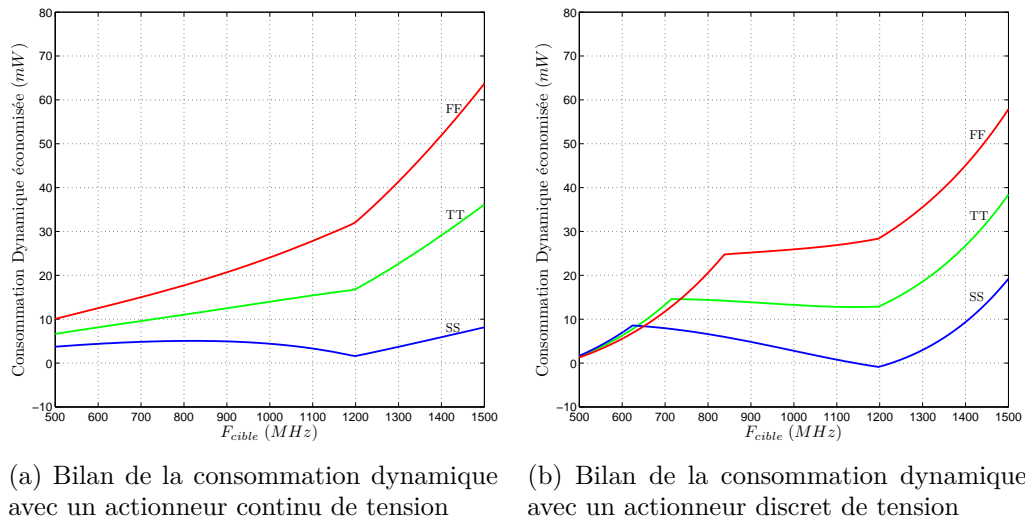


Figure 4.15 – Bilan de la consommation dynamique économisée à $T = 40^{\circ}\text{C}$ avec l'AVFS par rapport à une solution DVFS

Le bilan énergétique de la solution proposée est donc globalement positif pour l'exemple considéré, à quelques cas extrêmes de fonctionnement près. Pour les deux actionneurs de tension considérés, et pour la plateforme étudiée la consommation additionnelle de l'AVFS (même en utilisant le système de surveillance intensivement) reste très faible devant les réductions de consommation dynamique qu'il est possible d'atteindre. Cependant ce bilan dépend de la consommation absolue de la plateforme considérée. En effet, pour un choix d'implémentation du système de surveillance (par exemple 8 Multiprobes) et une technologie donnée, le surplus de consommation de l'AVFS a un coût constant quel que soit la plateforme considérée. Il est donc possible que pour des ressources dont la consommation est

plus faible que celle du DSP, le bilan énergétique devienne défavorable.

La section suivante présente donc une discussion sur la granularité d'implémentation de la solution AVFS.

4.2.4 Discussion sur la granularité

Dans le cas du DSP considérée, le gain en énergie avec l'utilisation de l'AVFS est positif pour les deux types d'actionneur de tension considérés, à quelques rares cas près. Cependant, la granularité spatiale d'implémentation de l'AVFS influence ce bilan.

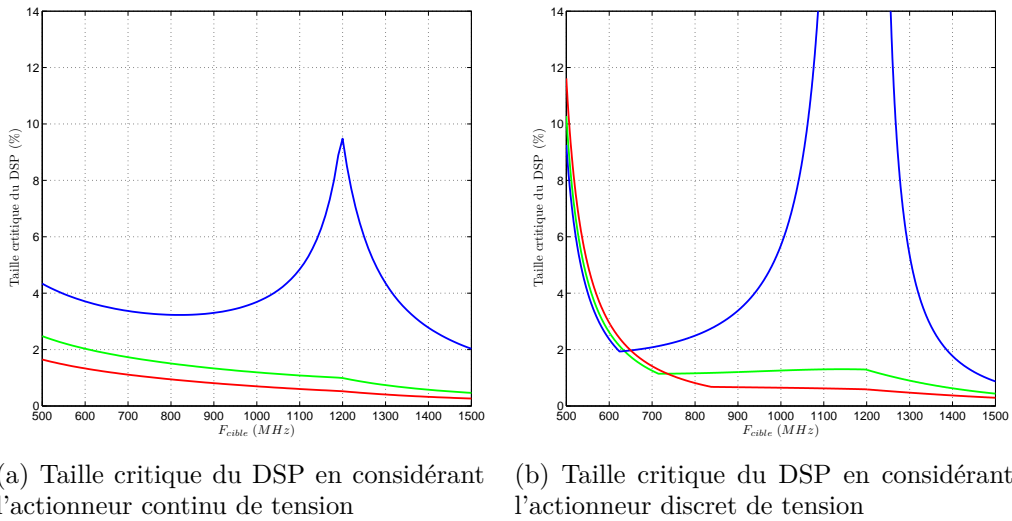
Par granularité spatiale, on entend le rapport entre le nombre de capteurs intégrés et la taille de la ressource surveillée. Si la taille de la ressource diminue (et donc sa consommation) et le nombre de capteurs augmente, la granularité devient plus fine mais le gain énergétique tendra à devenir de plus en plus faible, la consommation due à l'AVFS augmentant par rapport à la réduction potentielle de consommation dynamique. D'un autre côté, si la granularité devient trop grossière la surveillance des variations de tension et de température sera moins uniforme et les marges de fonctionnement à prendre en compte devront être accrues afin de garantir la fonctionnalité de zones du circuit qui ne sont pas surveillées. Ceci aura pour conséquence de diminuer les possibles réductions de consommation. Cette dernière difficulté peut être résolue par l'utilisation de techniques de placement de capteurs, très nombreuses dans la littérature [92] [93]. Elles permettent de placer les capteurs aux points identifiés comme étant les plus critiques du circuit afin de limiter les marges.

Dans cette section, l'analyse se concentre donc sur l'effet de la granularité sur le bilan énergétique, en considérant que le placement des capteurs est tel que les marges ne sont pas affectées par la granularité.

Dans ce cas, l'analyse de la granularité peut être envisagée de deux façons :

- soit on considère une ressource donnée (taille fixe) et sa consommation associée et l'on cherche à partir de combien de capteurs le gain énergétique devient défavorable ;
- soit on considère un système de surveillance donné (nombre de capteurs fixe) et on cherche la taille critique de la ressource à partir de laquelle la réduction de consommation dynamique devient moins importante que le coût de fonctionnement de l'AVFS.

Dans notre cas, l'architecture particulière du système de surveillance (8 Multiprobes chaînés associés à un accélérateur matériel capable de traiter les mesures de 2 Multiprobes en parallèle) détermine la consommation ΔP_{AVFS} , car les fréquences maximales d'estimation $F_{\{\hat{V}, \hat{T}\}}$ et $F_{\hat{V}}$ (qui interviennent dans le calcul de ΔP_{AVFS}) dépendent de l'architecture choisie. De ce fait, l'analyse de la taille critique de la ressource a été retenue, en considérant le système de surveillance à 8 Multiprobes. Les Figures 4.16a et 4.16b montrent la taille critique d'une res-



(a) Taille critique du DSP en considérant l'actionneur continu de tension

(b) Taille critique du DSP en considérant l'actionneur discret de tension

Figure 4.16 – Taille critique d'une ressource en considérant sa consommation dynamique à $T = 40^\circ C$ avec une solution AVFS avec un système de surveillance à 8 Multiprobes par rapport à une solution DVFS

source, relative à la taille du DSP considéré, en fonction de la fréquence cible en considérant les actionneurs continu et discret de tension respectivement. Ces deux figures illustrent les résultats à $T = 40^\circ C$. Ils sont basés sur la comparaison de la consommation totale de la ressource avec un AVFS utilisant un système de surveillance à 8 Multiprobes par rapport à la consommation de la ressource avec un DVFS.

On constate que la taille critique reste limitée à quelques pourcents du DSP considéré. Pour le corner SS, la consommation de la ressource pour une fréquence cible donnée est plus importante que dans les autres corners. Il s'en suit que les réductions de consommation sont moindres. La taille critique de la ressource devient alors plus importante. Dans le cas de l'actionneur discret de tension le gain en consommation peut devenir nul dans le cas SS (voir Figure 4.15b) ce qui peut mener à une taille critique importante. Aussi, la partie gauche de la Figure 4.16b montre l'effet du fonctionnement en DFS sur le bilan énergétique.

Dans cette section, nous avons pu démontrer que l'utilisation de l'architecture adaptative proposée permet globalement d'améliorer l'efficacité énergétique d'une ressource, en comparaison à une solution DVFS à marges fixes. Pour cela, un bilan énergétique a été mené en considérant les différentes sources de consommation additionnelles introduites par le système AVFS et en prenant en compte les potentielles réductions des marges de fonctionnement et de consommation dynamique associées. Le bilan énergétique a été appliqué à une ressource particulière (un DSP) afin d'illustrer les apports de l'AVFS. Les résultats ont été analysés afin

de discuter de la taille critique d'une ressource ayant un profil (activité, topologie) similaire à un DSP.

4.3 Conclusion

Ce chapitre a permis d'illustrer l'efficacité du système de surveillance proposé au chapitre précédent dans le contexte d'une architecture adaptative à grain fin. Tout d'abord les performances temporelles des méthodes d'estimation ont été validées sur une plateforme matérielle intégrant plusieurs Multiprobes. L'utilisation de cette plateforme a également permis de valider la méthode de calibration, ainsi que de réaliser des mesures de tension et de température corrélées avec l'exécution de tâches. Dans un second temps, l'efficacité énergétique de la solution AVFS a été comparée à une solution DVFS. Les réductions de marges de fonctionnement que l'on peut atteindre avec un AVFS ont été converties en réduction de puissance dynamique. Puis un bilan énergétique a été mené en prenant en compte la consommation additionnelle due au fonctionnement de l'AVFS. Les résultats ont montré que l'architecture adaptative proposée permet de réduire significativement la consommation dynamique en surveillant la tension et la température de fonctionnement à l'aide du système proposé.

Chapitre 5

Bilan et perspectives

5.1 Synthèse

Dans un contexte relatif au développement de systèmes embarqués alliant hautes performances et basse consommation, la recherche de l'efficacité énergétique optimale des processeurs est devenue un défi majeur. Les solutions architecturales se sont positionnées durant les dernières décennies comme d'importantes contributrices à ce challenge. Ces solutions, permettant la gestion du compromis performance de calcul/consommation, se sont dans un premier temps développées pour les circuits mono-processeurs et évoluent aujourd'hui pour s'adapter aux contraintes de circuits MPSoC de plus en plus complexes.

Malgré les efforts des différents acteurs académiques et industriels, l'efficacité énergétique des circuits multi-cœurs reste encore limitée aujourd'hui, et ce principalement à cause de l'augmentation de la variabilité intra-die. En effet, les variations dynamiques et locales de tension et de température imposent des limites de fonctionnement différentes à chaque ressource du circuit. De ce fait, les performances maximales de fonctionnement d'une ressource d'un MPSoC sont majoritairement limitées par la prise en compte de marges de fonctionnement permettant de toujours garantir la fonctionnalité de la ressource quelles que soient les variations affectant la ressource.

Pour réduire ces marges prohibitives de fonctionnement, il devient nécessaire de mettre en place des structures d'adaptations locales permettant à chaque ressource d'atteindre son point de fonctionnement optimal. Les architectures adaptatives ont pour objectif de surveiller les limites de fonctionnement d'une ressource afin de réajuster dynamiquement ces paramètres de fonctionnement (tension d'alimentation, fréquence d'horloge). Les solutions adaptatives présentées dans la littérature se concentrent sur la surveillance des chemins critiques car l'efficacité énergétique optimale d'une ressource dont on peut adapter la ten-

sion d'alimentation et la fréquence d'horloge est effectivement atteinte lorsqu'elle opère à la limite de fonctionnalité. Néanmoins, la surveillance seule des chemins critiques n'est pas suffisante pour garantir la fonctionnalité et atteindre l'efficacité énergétique optimale. Le propos de ce manuscrit est d'associer à un système de surveillance des chemins critiques, une architecture adaptative bas coût basée sur la surveillance directe des valeurs locales de tension et de température régnant au sein d'une ressource. Cette architecture, nommée AVFS, est basée sur l'optimisation d'un DVFS par un système de surveillance de la tension et de la température et l'application de politiques de réadaptation des consignes des actionneurs locaux de tension et de fréquence.

Le principal défi dans le développement de cette architecture AVFS réside dans la capacité à pouvoir mesurer localement la tension et la température de fonctionnement en différents points d'une ressource. Pour cela, un capteur numérique, nommé Multiprobe, intégrant un ensemble de plusieurs oscillateurs en anneau, a été proposé. La petite taille et la simplicité de conception de ce capteur en font un élément bas coût entièrement compatible avec les objectifs de l'architecture adaptative proposée. Toutefois, les mesures fournies par ce capteur doivent être traitées pour en extraire une estimation de la tension et de la température locales. Pour cela, une méthode permettant d'estimer conjointement la tension et la température d'un jeu de mesures d'un Multiprobe a été proposée. Les différents paramètres influant sur la précision des résultats d'estimation et sur le coût de calcul de cette méthode ont été discutés. Une seconde méthode a également été présentée afin d'accélérer l'estimation de la tension. Enfin, une méthode de calibration bas coût a été étudiée afin d'obtenir des estimations de qualité en présence de variations de procédés de fabrication intra-die.

Les différentes méthodes composant le système de surveillance proposé ont été implémentées sur une plateforme matérielle. Dans un premier temps, les performances temporelles ont été validées afin de conclure sur la viabilité du système. Les performances de la méthode de calibration ont pu être validées. En outre, cette expérience a mis en évidence qu'un accélérateur matériel est nécessaire pour atteindre des débits d'estimation de la tension et de la température permettant une surveillance dynamique des variations. Un bloc numérique a été proposé et ses performances validées.

Dans un second temps, la plateforme matérielle a permis de valider la méthode de calibration d'un point de vue qualitatif en réalisant des expériences en enceinte thermique régulée. Cette étape de calibration a également permis de générer les bases de modèles correspondant aux capteurs effectivement implantés afin de réaliser des mesures de tension et de température lors de l'exécution de tâches sur la plateforme.

Finalement, et afin de promouvoir les architectures adaptatives à grain-fin, un bilan énergétique a été dressé en prenant comme référence les architectures

DVFS incluant des marges de fonctionnement de 10% de la tension d'alimentation. Pour cela, le surcoût de consommation des éléments supplémentaires constituant la boucle AVFS ont été mis en balance avec les réductions potentielles de consommation dynamique. Les réductions de consommation ont pu être déduites de l'analyse des marges de fonctionnement, permettant des réductions de tension d'alimentation. Les résultats de simulation sur un DSP ont montré l'efficacité de l'architecture adaptative proposée et mis en évidence des réductions de consommation dynamique substantielles.

5.2 Perspectives

Les résultats présentés dans ce manuscrit ont montré que, dans le contexte du développement d'architectures adaptatives à grain fin, le système de surveillance de la tension et de la température proposé permet d'améliorer l'efficacité énergétique des ressources d'un MPSoC. Toutefois, les Multiprobes et les méthodes d'estimation proposées ouvrent également la voie à des travaux sur la gestion des MPSoCs à un plus haut niveau. En effet, les possibilités de mesures locales, notamment de la température, positionnent ce système de surveillance comme un concurrent sérieux aux capteurs de température intégrés existants.

Dans l'écosystème de cette thèse, des travaux sont notamment en cours sur la gestion thermique de la plateforme SThorm en utilisant notamment des stratégies de migration de tâches [94] permettant de limiter les élévations de température du circuit et donc la puissance statique consommée. L'analyse des évolutions de la température rentre également en considération dans la prévision des effets du vieillissement dans des zones du circuit. Ces capteurs sont également pressentis comme des éléments permettant d'estimer la puissance dissipée localement par chaque ressource d'un circuit [95], notamment dans un contexte de sélection de Power Modes énergiquement efficaces [96].

Au delà de ces travaux complémentaires, certaines améliorations et évolutions du système de surveillance et de l'architecture adaptative sont envisageables afin d'augmenter la précision et les performances temporelles d'estimation et de poursuivre l'intégration de ces capteurs dans de futurs circuits.

Une première amélioration concerne les modifications du Multiprobe proposées à la section 3.3. Cela permettrait, d'une part d'augmenter son intégrabilité en diminuant la taille du compteur, et d'autre part de limiter les temps de lecture et d'écriture des données des Multiprobes en diminuant la longueur de la chaîne de scan. La conception des oscillateurs pourrait également être améliorée afin de disposer d'oscillateurs avec des comportements plus différenciés, augmentant ainsi le pouvoir de distinction des tests d'hypothèse embarqués.

À court terme, il serait également intéressant d'implémenter dans un circuit l'accélérateur matériel permettant d'estimer *in situ* la tension et la température

de chaque Multiprobe. La conception de ce bloc étant déjà bien avancée, seule l'étape de placement-routage est nécessaire pour envisager l'intégration sur puce.

La principale limitation des méthodes d'estimation proposées est la taille mémoire nécessaire au stockage des bases de modèles. Nous avons pu observer à la section 3.3.3 que l'occupation mémoire des bases de modèles pouvait être problématique en présence de variations de procédés de fabrication intra-die nécessitant une base de modèles par Multiprobe. Afin de limiter la taille mémoire de ces bases de modèles, il pourrait être envisagé d'identifier une représentation analytique (par exemple un polynôme) des fréquences de chaque RO. De ce fait, la taille mémoire se limiterait aux coefficients des polynômes. Des travaux menés en marges de ceux présentés dans ce manuscrit ont montré qu'un polynôme d'ordre 8 en V et 4 en T permet de modéliser le comportement de la fréquence d'un RO en fonction de la tension et de la température avec une erreur moyenne inférieure à 1%. Cependant, le stockage de bases de modèles sous forme polynomiale nécessite que les modèles testés soient générés à la volée pour alimenter le test d'hypothèse, ce qui représente une phase de calcul supplémentaire et une gestion particulière des modèles dans le cadre de l'accélérateur matériel.

Il est également à noter que le stockage des modèles sous la forme d'un polynôme pourrait être appliqué aux fonctions correctives, nécessaires lors de la calibration, ou encore aux sensibilités de la fréquence aux variations de tension et de température qui sont utilisées lors du calcul des marges de fonctionnement. Nous avons vu que la taille mémoire des fonctions correctives n'est pas critique, cependant le polynôme caractérisant les sensibilités permettrait d'appliquer des marges de fonctionnement adaptées à l'état $\{V, T\}$ courant pour un moindre coût mémoire, contrairement au calcul de marges présenté en section 4.2.2 qui prend en compte seulement le pire cas de sensibilité. Ceci permettrait donc également de réduire plus efficacement les marges de fonctionnement et donc d'obtenir des réductions de consommation dynamique plus importantes.

Nous avons pu analyser à la section 4.1.3 que la phase de calibration proposée pourrait montrer des limites de précision si les gammes de tension et de fréquence considérées pour l'estimation deviennent étendues. Il pourrait alors être intéressant de mettre au point une version avancée de cette méthode de calibration afin de prendre en compte plusieurs points $\{V_{calib}, T_{calib}\}$ pour limiter l'erreur de calibration lors de la construction des modèles sur une large gamme. Enfin, il serait intéressant de valider la méthode avec un moyen de mesure direct des paramètres de tension et de température afin de vérifier si l'auto-échauffement lors des mesures servant à calibrer le capteur est effectivement négligeable.

À plus long terme, un travail sur les politiques de réadaptation pourrait être mené. Tout au long de ce manuscrit, la complémentarité du système de surveillance proposé avec les capteurs de fonctionnalité TSM a été considérée. Cependant la gestion des deux types d'information (estimation de VT et avertis-

sement de violation temporelle) doit être explicitement prise en compte pour la prise de décision lors de l'application des politiques de réadaptation. À la section 2.5, des politiques de réadaptation ont été proposées, mais ce travail mérite d'être approfondi, généralisé puis validé sur une plateforme matérielle.

Des travaux sur l'utilisation et la gestion des capteurs s'inscrivent également dans des perspectives intéressantes. Dans l'ensemble du manuscrit, l'hypothèse selon laquelle les capteurs permettent d'obtenir des valeurs représentatives de la tension et de la température de fonctionnement de la ressource a été posée. Cela nécessite en fait de disposer de capteurs localisés dans les zones les plus représentatives de l'état d'une ressource. Il serait donc intéressant d'étudier l'effet du placement des capteurs sur la connaissance de l'état VT de la ressource et donc sur les marges de fonctionnement. Dans ce cadre, l'étude des corrélations temporelles et spatiales des estimations de plusieurs capteurs pourrait permettre, avec la connaissance de la topologie du circuit, d'estimer des valeurs de tension et de température dans des zones qui ne sont pas couvertes par les capteurs.

Les évolutions technologiques des dernières décennies ont naturellement conduit aux développements d'architectures adaptatives permettant d'améliorer l'efficacité énergétique des circuits intégrés. Ces récentes avancées laissent ainsi entrevoir les évolutions futures vers des circuits *intelligents*, auto-adaptatifs et capables d'atteindre l'efficacité énergétique optimale.

Bibliographie

- [1] M. Cooper, R. W. Dronsuth, C. N. L., A. J. Mikulski, M. J. J., J. F. Mitchell, R. A. Richardson, and J. H. Sangster, "Radio telephone system," US Patent US3 906 166 A, 1975.
- [2] [Online]. Available : <http://www.itrs.net/Links/2011ITRS/2011Chapters/2011SysDrivers.pdf>
- [3] S. Kaiser, I. Materic, and R. Saade, "Esl solutions for low power design," *Computer-Aided Design (ICCAD), 2010 IEEE/ACM International Conference on*, pp. 340–343, 2010.
- [4] N. Julien, J. Laurent, E. Senn, and E. Martin, "Power consumption modeling and characterization of the ti c6201," *Micro, IEEE*, vol. 23, no. 5, pp. 40–49, 2003.
- [5] K. Wong, T. Rahal-Arabi, M. Ma, and G. Taylor, "Enhancing microprocessor immunity to power supply noise with clock-data compensation," *Solid-State Circuits, IEEE Journal of*, vol. 41, pp. 749–758, 2006.
- [6] S. Chitwood and J. Zheng, "IR DROP in High-Speed IC Packages and PCBs," *Printed Circuit Design & Manufacture*, pp. 16–18, 2005.
- [7] Z. Abuhamdeh, V. D'Alessandro, R. Pico, D. Montrone, A. Crouch, and A. Tracy, "Separating temperature effects from ring-oscillator readings to measure true IR-drop on a chip," *Test Conference, 2007. ITC 2007. IEEE International*, pp. 1–10, 2007.
- [8] H. Sanchez, B. Johnstone, D. Roberts, O. Mandhana, B. Melnick, M. Celik, M. Baker, J. Hayden, B. Min, J. Edgerton, and B. White, "Increasing Microprocessor Speed by Massive Application of On-Die High-K MIM Decoupling Capacitors," *Solid-State Circuits Conference, 2006. ISSCC 2006. Digest of Technical Papers. IEEE International*, pp. 2190–2199, 2006.
- [9] S. Pant and D. Blaauw, "Circuit techniques for suppression and measurement of on-chip inductive supply noise," *Solid-State Circuits Conference, 2008. ESSCIRC 2008. 34th European*, pp. 134–137, 2008.
- [10] J. Altet, A. Rubio, E. Schaub, S. Dilhaire, and W. Claeys, "Thermal coupling in integrated circuits : application to thermal testing," *Solid-State Circuits, IEEE Journal of*, vol. 36, pp. 81–91, 2001.

- [11] P. Li, L. Pileggi, M. Asheghi, and R. Chandra, "Efficient full-chip thermal modeling and analysis," *Computer Aided Design, 2004. ICCAD-2004. IEEE/ACM International Conference on*, pp. 319–326, 2004.
- [12] V. Venkatachalam and M. Franz, "Power reduction techniques for microprocessor systems," *ACM Comput. Surv.*, vol. 37, pp. 195–237, 2005.
- [13] K. Ahmed and K. Schuegraf, "Transistor wars," *Spectrum, IEEE*, vol. 48, pp. 50–66, 2011.
- [14] J.-W. Yang and J. Fossum, "On the feasibility of nanoscale triple-gate cmos transistors," *Electron Devices, IEEE Transactions on*, vol. 52, pp. 1159–1164, 2005.
- [15] K. Kuhn, "Cmos scaling for the 22nm node and beyond : Device physics and technology," *VLSI Technology, Systems and Applications (VLSI-TSA), 2011 International Symposium on*, pp. 1–2, 2011.
- [16] J.-P. Noel, O. Thomas, M. Jaud, O. Weber, T. Poiroux, C. Fenouillet-Beranger, P. Rivallin, P. Scheiblin, F. Andrieu, M. Vinet, O. Rozeau, F. Boeuf, O. Faynot, and A. Amara, "Multi- V_T UTBB FDSOI Device Architectures for Low-Power CMOS Circuit," *Electron Devices, IEEE Transactions on*, vol. 58, pp. 2473–2482, 2011.
- [17] E. Beigne, I. Miro-Panades, Y. Thonnart, and L. Alacoque, "A Fine Grain Variation-Aware Dynamic Vdd-Hopping AVFS Architecture on a 32nm GALS MPSoC," *Solid State Circuits Conference, 2013. ESSCIRC 2013. 39th European*, 2013.
- [18] N. Singh, A. Agarwal, L. Bera, T. Y. Liow, R. Yang, S. Rustagi, C. H. Tung, R. Kumar, G.-Q. Lo, N. Balasubramanian, and D. L. Kwong, "High-performance fully depleted silicon nanowire (diameter ≤ 5 nm) gate-all-around cmos devices," *Electron Device Letters, IEEE*, vol. 57, pp. 383–386, 2006.
- [19] P. Avouris, J. Appenzeller, R. Martel, and S. Wind, "Carbon nanotube electronics," *Proceedings of the IEEE*, vol. 91, pp. 1772–1784, 2003.
- [20] M. C. Lemme, T. Echtermeyer, M. Baus, and H. Kurz, "A Graphene Field-Effect Device," *Electron Device Letters, IEEE*, vol. 28, pp. 282–284, 2007.
- [21] V. Bala, E. Duesterwald, and S. Banerjia, "Dynamo : a transparent dynamic optimization system," *Proceedings of the ACM SIGPLAN 2000 conference on Programming language design and implementation*, pp. 1–12, 2000.
- [22] C. Lattner, "Llvm : An infrastructure for multi-stage optimization," Master's thesis, Computer Science Dept., University of Illinois at Urbana-Champaign, 2002.
- [23] D. Bruening, T. Garnett, and S. Amarasinghe, "An infrastructure for adaptive dynamic optimization," *Proceedings of the international symposium on Code generation and optimization : feedback-directed and runtime optimization*, pp. 265–275, 2003.
- [24] K. Brifault and H.-P. Charles, "Efficient data driven run-time code generation," *Proceedings of the 7th workshop on Workshop on languages, compilers, and run-time support for scalable systems*, pp. 1–7, 2004.
- [25] A. Krishnaswamy and R. Gupta, "Profile guided selection of arm and thumb instructions," *Proceedings of the joint conference on Languages, compilers and tools for embedded systems : software and compilers for embedded systems, LCTES/SCOPEs '02*, pp. 56–64, 2002.

- [26] L. Vincent, E. Beigné, L. Alacoque, S. Lesecq, C. Bour, and P. Maurine, "A Fully Integrated 32 nm MultiProbe for Dynamic PVT Measurements within Complex Digital SoC," *2nd European Workshop on CMOS Variability, VARI'11*, 2011.
- [27] L. Vincent, P. Maurine, E. Beigne, S. Lesecq, and J. Mottin, "Temperature and Fast Voltage On-Chip Monitoring using Low-Cost Digital Sensors," *4th European Workshop on CMOS Variability, VARI'13*, 2013.
- [28] L. Vincent, P. Maurine, S. Lesecq, and E. Beigné, "Embedding Statistical Tests for on-chip Dynamic Voltage and Temperature Monitoring," *Design Automation Conference (DAC), 2012 49th ACM/EDAC/IEEE*, pp. 994–999, 2012.
- [29] L. Vincent, P. Maurine, E. Beigné, and S. Lesecq, "Local Environmental Variability Monitoring using Hypothesis Tests," *Faible Tension Faible Consommation (FTFC), 2012 IEEE*, pp. 1–4, 2012.
- [30] L. Vincent, S. Lesecq, P. Maurine, and E. Beigne, "Local Condition Monitoring in integrated circuits using a set of Kolmogorov-Smirnov Tests," *Control Applications (CCA), 2012 IEEE International Conference on*, pp. 646–651, 2012.
- [31] L. Vincent, E. Beigné, S. Lesecq, J. Mottin, D. Coriat, and P. Maurine, "Dynamic Variability Monitoring using Statistical Tests for Energy Efficient Adaptive Architectures," *Circuits and Systems I : Regular Papers, IEEE Transactions on*.
- [32] L. Vincent, P. Maurine, S. Lesecq, and E. Beigné, "Electronic system with embedded sensors, method for estimating an operating physical quantity value and corresponding computer program," US,EP Patent 13/897,743, 2013.
- [33] P. Coll, M. Robert, X. Regnier, and D. Auvergne, "Process characterisation with dynamic test structures," *Electronics Letters*, vol. 29, pp. 1764–1766, 1993.
- [34] D. Melpignano, L. Benini, E. Flamand, B. Jogo, T. Lepley, G. Haugou, F. Clermidy, and D. Dutoit, "Platform 2012, a many-core computing accelerator for embedded SoCs : Performance evaluation of visual analytics applications," *Design Automation Conference (DAC), 2012 49th ACM/EDAC/IEEE*, pp. 1137–1142, 2012.
- [35] T. Burd, T. Pering, A. Stratakos, and R. Brodersen, "A Dynamic Voltage Scaled Microprocessor System," *Solid-State Circuits, IEEE Journal of*, vol. 35, pp. 1571–1580, 2000.
- [36] M. Nakai, S. Akui, K. Seno, T. Meguro, T. Seki, T. Kondo, A. Hashiguchi, H. Kawahara, K. Kumano, and M. Shimura, "Dynamic Voltage and Frequency Management for a Low-Power Embedded Microprocessor," *Solid-State Circuits, IEEE Journal of*, vol. 40, pp. 28–35, 2005.
- [37] F. Klass, A. Jain, G. Hess, and B. Park, "An All-Digital On-Chip Process-Control Monitor for Process-Variability Measurements," *Solid-State Circuits Conference, 2008. ISSCC 2008. Digest of Technical Papers. IEEE International*, pp. 408–409, 2008.
- [38] A. Eiche, D. Chillet, S. Pillement, and O. Sentieys, "Task placement for dynamic and partial reconfigurable architecture," *Design and Architectures for Signal and Image Processing (DASIP), 2010 Conference on*, pp. 228–234, 2010.

- [39] J. Zhuo and C. Chakrabarti, "System-level energy-efficient dynamic task scheduling," *Design Automation Conference, 2005. Proceedings. 42nd*, pp. 628–631, 2005.
- [40] A. Coskun, T. Rosing, K. Whisnant, and K. Gross, "Static and Dynamic Temperature-Aware Scheduling for Multiprocessor SoCs," *Very Large Scale Integration (VLSI) Systems, IEEE Transactions on*, vol. 16, pp. 1127–1140, 2008.
- [41] S. Herbert and D. Marculescu, "Variation-aware dynamic voltage/frequency scaling," *High Performance Computer Architecture, 2009. HPCA 2009. IEEE 15th International Symposium on*, pp. 301–312, feb. 2009.
- [42] D. Puschini, F. Clermidy, P. Benoit, G. Sassatelli, and L. Torres, "Temperature-Aware Distributed Run-Time Optimization on MP-SoC Using Game Theory," *Symposium on VLSI, 2008. ISVLSI '08. IEEE Computer Society Annual*, pp. 375–380, 2008.
- [43] H. Singh, K. Agarwal, D. Sylvester, and K. Nowka, "Enhanced Leakage Reduction Techniques Using Intermediate Strength Power Gating," *Very Large Scale Integration (VLSI) Systems, IEEE Transactions on*, vol. 15, pp. 1215–1224, 2007.
- [44] H. Mahmoodi, V. Tirumalashetty, M. Cooke, and K. Roy, "Ultra Low-Power Clocking Scheme Using Energy Recovery and Clock Gating," *Very Large Scale Integration (VLSI) Systems, IEEE Transactions on*, vol. 17, pp. 33–44, 2009.
- [45] S. Durand, "Reduction of the energy consumption in embedded electronic devices with low control computational cost," Ph.D. dissertation, University of Grenoble (France), 2011.
- [46] K. Bhatti, C. Belleudy, and M. Auguin, "Power Management in Real Time Embedded Systems through Online and Adaptive Interplay of DPM and DVFS Policies," *Embedded and Ubiquitous Computing (EUC), 2010 IEEE/IFIP 8th International Conference on*, pp. 184–191, 2010.
- [47] T. Kuroda, K. Suzuki, S. Mita, T. Fujita, F. Yamane, F. Sano, A. Chiba, Y. Watanabe, K. Matsuda, T. Maeda, T. Sakurai, and T. Furuyama, "Variable supply-voltage scheme for low-power high-speed CMOS digital design," *Solid-State Circuits, IEEE Journal of*, vol. 33, pp. 454–462, 1998.
- [48] P. Macken, M. Degrauwe, M. Van Paemel, and H. Oguey, "A voltage reduction technique for digital systems," *Solid-State Circuits Conference, 1990. Digest of Technical Papers. 37th ISSCC., 1990 IEEE International*, pp. 238–239, 1990.
- [49] M. Elgebaly and M. Sachdev, "Variation-Aware Adaptive Voltage Scaling System," *Very Large Scale Integration (VLSI) Systems, IEEE Transactions on*, vol. 15, pp. 560–571, 2007.
- [50] D. Blaauw, K. Chopra, A. Srivastava, and L. Scheffer, "Statistical Timing Analysis : From Basic Principles to State of the Art," *Computer-Aided Design of Integrated Circuits and Systems, IEEE Transactions on*, vol. 27, pp. 589–607, 2008.
- [51] S. Das, C. Tokunaga, S. Pant, W.-H. Ma, S. Kalaiselvan, K. Lai, D. Bull, and D. Blaauw, "RazorII : In Situ Error Detection and Correction for PVT and SER Tolerance," *Solid-State Circuits, IEEE Journal of*, vol. 44, pp. 32–48, 2009.

- [52] S. Das, D. Roberts, S. Lee, S. Pant, D. Blaauw, T. Austin, K. Flautner, and T. Mudge, "A self-tuning DVS processor using delay-error detection and correction," *Solid-State Circuits, IEEE Journal of*, vol. 41, pp. 792–804, 2006.
- [53] E. Beigne and P. Vivet, "An innovative local adaptive voltage scaling architecture for on-chip variability compensation," *New Circuits and Systems Conference (NEW-CAS), 2011 IEEE 9th International*, pp. 510–513, 2011.
- [54] K. Goossens, J. Dielissen, and A. Radulescu, "Aethereal network on chip : concepts, architectures, and implementations," *Design Test of Computers, IEEE*, vol. 22, pp. 414–421, 2005.
- [55] E. Beigne, F. Clermidy, H. Lhermet, S. Miermont, Y. Thonnart, X.-T. Tran, A. Valentian, D. Varreau, P. Vivet, X. Popon, and H. Lebreton, "An Asynchronous Power Aware and Adaptive NoC Based Circuit," *Solid-State Circuits, IEEE Journal of*, vol. 44, pp. 1167–1177, 2009.
- [56] B. Rebaud, "Evolution vers des architectures de systèmes intégrés auto-adaptatives et tolérantes aux variations technologiques et environnementales," Ph.D. dissertation, Université de Montpellier II, 2009.
- [57] S. Reynolds, "A dc-dc converter for short-channel cmos technologies," *Solid-State Circuits, IEEE Journal of*, vol. 32, no. 1, pp. 111–113, jan 1997.
- [58] E. Beigne, F. Clermidy, S. Miermont, A. Valentian, P. Vivet, S. Barasinski, F. Blisson, N. Kohli, and S. Kumar, "A fully integrated power supply unit for fine grain power management application to embedded Low Voltage SRAMs," *Solid-State Circuits Conference, 2008. ESSCIRC 2008. 34th European*, pp. 138–141, 2008.
- [59] H.-P. Le, S. Sanders, and E. Alon, "Design Techniques for Fully Integrated Switched-Capacitor DC-DC Converters," *Solid-State Circuits, IEEE Journal of*, vol. 46, pp. 2120–2131, 2011.
- [60] J. Maneatis, "Low-jitter process-independent dll and pll based on self-biased techniques," *Solid-State Circuits, IEEE Journal of*, vol. 31, no. 11, pp. 1723–1732, nov 1996.
- [61] R. Staszewski, J. Wallberg, S. Rezeq, C.-M. Hung, O. Eliezer, S. Vemulapalli, C. Fernando, K. Maggio, R. Staszewski, N. Barton, M.-C. Lee, P. Cruise, M. Entezari, K. Muhammad, and D. Leipold, "All-digital PLL and transmitter for mobile phones," *Solid-State Circuits, IEEE Journal of*, vol. 40, pp. 2469–2482, 2005.
- [62] J. Dunning, G. Garcia, J. Lundberg, and E. Nuckolls, "An all-digital phase-locked loop with 50-cycle lock time suitable for high-performance microprocessors," *Solid-State Circuits, IEEE Journal of*, vol. 30, pp. 412–422, 1995.
- [63] M. Javidan, E. Zianbetov, F. Anceau, D. Galayko, A. Kornienko, E. Colinet, G. Scorletti, J. Akre, and J. Juillard, "All-digital PLL array provides reliable distributed clock for SOCs," *Circuits and Systems (ISCAS), 2011 IEEE International Symposium on*, pp. 2589–2592, 2011.
- [64] S. Lesecq, D. Puschini, E. Beigné, P. Vivet, and Y. Akgul, "Low-Cost and Robust Control of a DPLL for Multi-Processor System-on-Chip," *IFAC World Congress*, vol. 18, pp. 1940–1945, 2011.

- [65] C. Albea, D. Puschini, S. Lesecq, and E. Beigne, "Optimal and robust control for a small-area FLL," *Control Automation (MED), 2011 19th Mediterranean Conference on*, pp. 1100–1105, 2011.
- [66] J. S. Panganiban, "A ring oscillator based variation test chip," Ph.D. dissertation, MASSACHUSETTS INSTITUTE OF TECHNOLOGY, 2002.
- [67] M. Nourani and A. Radhakrishnan, "Testing On-Die Process Variation in Nanometer VLSI," *Design Test of Computers, IEEE*, vol. 23, pp. 438–451, 2006.
- [68] B. Rebaud, M. Belleville, E. Beigne, C. Bernard, M. Robert, P. Maurine, and N. Azemard, "Timing slack monitoring under process and environmental variations : Application to a dsp performance optimization," *Microelectronics Journal*, vol. 42, pp. 718 – 732, 2011.
- [69] A. Muhtaroglu, G. Taylor, and T. Rahal-Arabi, "On-die droop detector for analog sensing of power supply noise," *Solid-State Circuits, IEEE Journal of*, vol. 39, pp. 651–660, 2004.
- [70] I. Filanovsky and S. T. Lim, "Temperature sensor applications of diode-connected MOS transistors," *Circuits and Systems, 2002. ISCAS 2002. IEEE International Symposium on*, vol. 2, pp. II–149, 2002.
- [71] K. Souri, Y. Chae, and K. Makinwa, "A CMOS Temperature Sensor With a Voltage-Calibrated Inaccuracy of $\pm 0.15^\circ\text{C}$ (3σ) From -55°C to 125°C ," *Solid-State Circuits, IEEE Journal of*, vol. 48, pp. 292–301, 2013.
- [72] H. Aoki, M. Ikeda, and K. Asada, "On-chip voltage noise monitor for measuring voltage bounce in power supply lines using a digital tester," *Microelectronic Test Structures, 2000. ICMTS 2000. Proceedings of the 2000 International Conference on*, pp. 112–117, 2000.
- [73] A. Bakker and J. Huijsing, "Micropower CMOS temperature sensor with digital output," *Solid-State Circuits, IEEE Journal of*, vol. 31, pp. 933–937, 1996.
- [74] R. McGowen, C. Poirier, C. Bostak, J. Ignowski, M. Millican, W. Parks, and S. Naffziger, "Power and temperature control on a 90-nm Itanium family processor," *Solid-State Circuits, IEEE Journal of*, vol. 41, pp. 229–237, 2006.
- [75] J. Franco, E. Boemo, E. Castillo, and L. Parrilla, "Ring oscillators as thermal sensors in FPGAs : Experiments in low voltage," *Programmable Logic Conference (SPL), 2010 VI Southern*, pp. 133–137, 2010.
- [76] P. Chen, C.-C. Chen, C.-C. Tsai, and W.-F. Lu, "A time-to-digital-converter-based CMOS smart temperature sensor," *Solid-State Circuits, IEEE Journal of*, vol. 40, pp. 1642–1648, 2005.
- [77] E. Alon, V. Stojanovic, and M. Horowitz, "Circuits and techniques for high-resolution measurement of on-chip power supply noise," *Solid-State Circuits, IEEE Journal of*, vol. 40, pp. 820–828, 2005.
- [78] B. Lasbouygues, R. Wilson, N. Azemard, and P. Maurine, "Temperature and Voltage Aware Timing Analysis : Application to Voltage Drops," *Design, Automation Test in Europe Conference Exhibition, 2007. DATE '07*, pp. 1–6, 2007.

- [79] M. Bhushan, A. Gattiker, M. Ketchen, and K. Das, "Ring oscillators for CMOS process tuning and variability control," *Semiconductor Manufacturing, IEEE Transactions on*, vol. 19, pp. 10–18, 2006.
- [80] F. Bruguier, P. Benoit, P. Maurine, and L. Torres, "A New Process Characterization Method for FPGAs Based on Electromagnetic Analysis," *Field Programmable Logic and Applications (FPL), 2011 International Conference on*, pp. 20–23, 2011.
- [81] K. Kang, S.-P. Park, K. Kim, and K. Roy, "On-Chip Variability Sensor Using Phase-Locked Loop for Detecting and Correcting Parametric Timing Failures," *Very Large Scale Integration (VLSI) Systems, IEEE Transactions on*, vol. 18, pp. 270–280, 2010.
- [82] D. Wolpert and P. Ampadu, "A Low-Power Safety Mode for Variation Tolerant Systems-on-Chip," *Defect and Fault Tolerance of VLSI Systems, 2008. DFTVS '08. IEEE International Symposium on*, pp. 33–41, 2008.
- [83] B. Datta and W. Burlison, "Low-power and robust on-chip thermal sensing using differential ring oscillators," *Circuits and Systems, 2007. MWSCAS 2007. 50th Midwest Symposium on*, pp. 29–32, 2007.
- [84] G. Quenot, N. Paris, and B. Zavidovique, "A temperature and voltage measurement cell for VLSI circuits," *Euro ASIC '91*, pp. 334–338, 1991.
- [85] Y. Akgul, D. Puschini, S. Lesecq, I. Miro-Panades, P. Benoit, L. Torres, and E. Beigné, "Power mode selection in embedded systems with performance constraints," *Faible Tension Faible Consommation (FTFC), 2012 IEEE*, pp. 1–4, 2012.
- [86] R. Adler, "A study of locking phenomena in oscillators," *Proceedings of the IEEE*, vol. 61, no. 10, pp. 1380–1385, 1973.
- [87] D. J. Sheskin, *Handbook of Parametric and Nonparametric Statistical Procedures*, 5th ed. Chapman and Hall/CRC, 2003.
- [88] T. W. Anderson, "On the Distribution of the Two-Sample Cramer-von Mises Criterion," *The Annals of Mathematical Statistics*, vol. 33, no. 3, pp. 1148–1159, 1962.
- [89] X. Wang, M. Tehranipoor, and R. Datta, "Path-ro : A novel on-chip critical path delay measurement under process variations," *Computer-Aided Design, 2008. ICCAD 2008. IEEE/ACM International Conference on*, pp. 640–646, 2008.
- [90] D. Coriat, "Réalisation d'une architecture numérique pour système auto-adaptatif," Master's thesis, Ecole Polytechnique Universitaire de Montpellier, 2012.
- [91] [Online]. Available : <http://www.synopsys.com/Tools/Implementation/SignOff/Pages/PrimeTime.aspx>
- [92] S. Reda, R. Cochran, and A. Nowroz, "Improved thermal tracking for processors using hard and soft sensor allocation techniques," *Computers, IEEE Transactions on*, vol. 60, no. 6, pp. 841–851, 2011.
- [93] S. Memik, R. Mukherjee, M. Ni, and J. Long, "Optimizing thermal sensor allocation for microprocessors," *Computer-Aided Design of Integrated Circuits and Systems, IEEE Transactions on*, vol. 27, no. 3, pp. 516–527, 2008.

- [94] M. Becher, S. Bensalem, and F. Pacull, “Icy-Core Framework for Simulating Thermal Effects of Task Migration Algorithms on Multi- and Many-Core Architectures,” *The Ninth International Conference on Systems, ICONS 2014*, 2014, to be published.
- [95] T. Ducroux, G. Haugou, V. Risson, and P. Vivet, “Accurate and Fast Power Annotated Simulation, Application to a Many-Core Architecture,” *Integrated Circuit and System Design. Power and Timing Modeling, Optimization and Simulation*, 2013.
- [96] Y. Akgul, D. Puschini, S. Lesecq, E. Beigne, P. Benoit, and L. Torres, “Methodology for Power Mode selection in FD-SOI circuits with DVFS and Dynamic Body Biasing,” *Integrated Circuit and System Design. Power and Timing Modeling, Optimization and Simulation*, pp. 72–82, 2013.

Bibliographie Personnelle

Journaux

L. Vincent, E. Beigné, S. Lesecq, J. Mottin, D. Coriat, and P. Maurine, “Dynamic Variability Monitoring using Statistical Tests for Energy Efficient Adaptive Architectures,” *Circuits and Systems I : Regular Papers, IEEE Transactions on*, à paraître.

S. Durand, S. Lesecq, E. Beigné, C. Fabre, L. Vincent, and D. Puschini, “Low-cost dynamic voltage and frequency management based upon robust control techniques under thermal constraints,” *Lecture Notes in Computer Science (including subseries Lecture Notes in Artificial Intelligence and Lecture Notes in Bioinformatics)*, vol. 7542, pp. 334–353, 2013.

Conférences

L. Vincent, E. Beigné, L. Alacoque, S. Lesecq, C. Bour, and P. Maurine, “A Fully Integrated 32 nm MultiProbe for Dynamic PVT Measurements within Complex Digital SoC,” *2nd European Workshop on CMOS Variability, VARI’11*, 2011.

L. Vincent, P. Maurine, S. Lesecq, and E. Beigné, “Embedding Statistical Tests for on-chip Dynamic Voltage and Temperature Monitoring,” *Design Automation Conference (DAC), 2012 49th ACM/EDAC/IEEE*, pp. 994–999, 2012.

L. Vincent, P. Maurine, E. Beigné, and S. Lesecq, “Local Environmental Variability Monitoring using Hypothesis Tests,” *Faible Tension Faible Consommation (FTFC), 2012 IEEE*, pp. 1–4, 2012.

L. Vincent, S. Lesecq, P. Maurine, and E. Beigne, “Local Condition Monitoring in integrated circuits using a set of Kolmogorov-Smirnov Tests,” *Control Applications (CCA), 2012 IEEE International Conference on*, pp. 646–651, 2012.

L. Vincent, P. Maurine, E. Beigne, S. Lesecq, and J. Mottin, “Temperature and Fast Voltage On-Chip Monitoring using Low-Cost Digital Sensors,” *4th European Workshop on CMOS Variability, VARI’13*, 2013. **Best Student Paper Award**

Brevet

L. Vincent, P. Maurine, S. Leseq, and E. Beigné, “Electronic system with embedded sensors, method for estimating an operating physical quantity value and corresponding computer program,” US, EP Patent US20130338951 A1, 2013.

Liste des figures

1	Tendance des futures évolutions du nombre de cœurs par SoC [2]	iv
2	Les trois catégories d'IRdrops d'après [5]	vii
3	Évolution temporelle de la température en différents points d'un circuit en fonction de la distance à la source de chaleur [10]	viii
4	Corrélation spatiale entre densité de puissance et température [11]	ix
5	Différentes technologies de transistor [13]	x
1.1	Domaine VF du fonctionnement correct d'un processeur donné et marges de conception	3
1.2	Rognages des marges de conception par caractérisation des procédés de fabrication d'un mono-processeur	5
1.3	Principe du DFS sur un processeur	6
1.4	Principe du DVFS sur un processeur	6
1.5	Adaptation globale par DVFS sur un circuit multi-cœur	8
1.6	Consommation lors de l'exécution d'une tâche en utilisant les techniques de clock gating, de DFS et de DVFS	10
2.1	Proposition d'auto-adaptation de la tension de Kuroda [47]	15
2.2	Proposition de processeur adaptatif de Burd [35]	16
2.3	Solution adaptative à base d'émulateur de chemin critique	18
2.4	Schéma et chronogramme du principe des bascules RAZORII [51]	20
2.5	Principaux éléments composant l'architecture adaptative	22
2.6	Principe d'une architecture GALS	25
2.7	Principaux éléments composant l'architecture AVFS proposée	26
2.8	Différents choix d'actionneurs de tension	27
2.9	Différents choix d'actionneurs de fréquence	28
2.10	Capteurs de fonctionnalité TSM [56]	29
2.11	Capteurs de tension et de température nécessitant un ADC	31
2.12	Capteurs de tension et de température basés sur des oscillateurs en anneau	32
2.13	Choix des paramètres $\{V_{alim}, F_{cible}\}$ avec un actionneur de tension continu	33
2.14	Chronogrammes des paramètres de fonctionnement d'une ressource exécutant une tâche suivant l'actionneur de tension considéré	34
2.15	Choix des paramètres $\{V_{moy}, F_{cible}\}$ avec un actionneur de tension discret	35

2.16	Boucle de contrôle pour le suivi du point de fonctionnement optimal $\{V, F\}_{opt}$	37
2.17	Effet de variations de température ΔT et de tension ΔV_{drop} sur le point de fonctionnement	38
2.18	Réadaptation à une variation de température ΔT avec un actionneur continu de tension	39
2.19	Réadaptation à une variation de tension ΔV_{drop} avec un actionneur continu de tension	41
2.20	Réadaptation à une variation de température ΔT avec un actionneur discret de tension	43
2.21	Réadaptation à une variation de tension ΔV_{drop} sur le PM_1 avec un actionneur discret de tension	44
2.22	Chronogrammes de l'adaptation des paramètres de fonctionnement d'une ressource à des variations de tension en fonction du PM affecté	46
3.1	Schéma d'un oscillateur en anneau	50
3.2	Un capteur de variabilité : le Multiprobe	51
3.3	Contrôle des Multiprobes	53
3.4	La CDF (en bleu) et une CDF empirique (en rouge) toutes deux issues de la loi normale	55
3.5	Mesure de la statistique D_s du test de Kolmogorov-Smirnov entre deux CDFs issues de la loi normale	56
3.6	Principe de la méthode d'estimation proposée	58
3.7	Les différents éléments de la chaîne de la méthode d'estimation	59
3.8	Résultat d'une estimation pour $\{V, T\} = \{0, 982V, 38^\circ C\}$	61
3.9	Histogrammes des erreurs d'estimation	62
3.10	Profil des IRdrops appliqués à V_{nom} durant la mesure des ROs	63
3.11	Effet sur l'erreur d'estimation de la tension des IRdrops très rapides, apparaissant lors de la mesure du RO $Ncap$	64
3.12	Effet de différents IRdrops, affectant plusieurs ROs, sur l'erreur d'estimation de la tension	65
3.13	Distribution des valeurs absolues des erreurs d'estimation pour différents cas $\{V, T\}$	67
3.14	Zones de fortes erreurs d'estimation	67
3.15	Distribution des valeurs absolues des erreurs d'estimation pour différents cas $\{V, T\}$ avec un <i>LowTherm</i> modifié	68
3.16	Distribution des erreurs d'estimation absolues pour différents cas $\{V, T\}$ avec deux <i>LowTherm</i> complémentaires	69
3.17	Exemples d'effets dus à la granularité	75
3.18	Erreur d'estimation $\mu_\epsilon + \sigma_\epsilon$ en fonction de la granularité de la base	77
3.19	Adaptation de la chaîne de la méthode d'estimation pour réduire l'empreinte mémoire de la base de modèles	78
3.20	Estimation par granularité itérative pour $\{V, T\} = \{0, 982V, 38^\circ C\}$. Le résultat est identique à celui obtenu Figure 3.8	79
3.21	Principe de l'estimation de tension par une mesure seule de $F_{T_{actuelle}}^{RO}$ en connaissant la température $T_{actuelle}$	83
3.22	Principe de la génération de la fonction de correction $f_{TT_2Px}^{RO}$ avec $Px = SS$ et à la température T_{calib}	90

3.23	Principe de la transposition des fréquences théorique en TT d'un RO en fréquences correspondant à son cas de procédés de fabrication réel P_{act}^{RO} à la température T_{calib}	92
4.1	Architecture du circuit SThorm [34]	97
4.2	Carte de test de SThorm	97
4.3	Layout de l'accélérateur matériel permettant l'estimation conjointe de la tension et de la température	101
4.4	Estimations conjointes de la tension et de la température de deux jeux de mesures obtenus à $0^{\circ}C$ (en bleu) et à $60^{\circ}C$ (en rouge) en utilisant deux bases de modèles différentes	104
4.5	Suivi des évolutions de la température et de la tension obtenu avec un Multiprobe et la méthode d'estimation conjointe; la base de modèles a été obtenue par calibration à $\{V_{calib}, T_{calib}\} = \{0, 984V, 30^{\circ}C\}$	105
4.6	Consommation de chaque RO d'un Multiprobe pour un cas de procédés de fabrication TT	108
4.7	Illustration des marges de fonctionnement de l'AVFS	112
4.8	Analyse de la sensibilité relative de la fréquence maximale d'un circuit par un RO	113
4.9	Corrélation des erreurs d'estimation de la tension et de la température	115
4.10	Limites de fonctionnement effectives à $40^{\circ}C$ en utilisant un actionneur continu de tension	118
4.11	Gains de performances ou réduction de tension d'alimentation atteignables grâce à la réduction des marges de fonctionnement, dans le cas d'un actionneur de tension continu	120
4.12	Réductions de puissance dynamique à $T = 40^{\circ}C$ en utilisant un actionneur de tension continu	121
4.13	Limites de fonctionnement et réductions potentielles de tension moyenne à $T = 40^{\circ}C$ en utilisant un actionneur de tension discret	122
4.14	Réductions de puissance dynamique à $T = 40^{\circ}C$ par rapport à une solution DVFS en utilisant un actionneur de tension discret	123
4.15	Bilan de la consommation dynamique économisée à $T = 40^{\circ}C$ avec l'AVFS par rapport à une solution DVFS	125
4.16	Taille critique d'une ressource en considérant sa consommation dynamique à $T = 40^{\circ}C$ avec une solution AVFS avec un système de surveillance à 8 Multiprobes par rapport à une solution DVFS	127

Liste des tableaux

3.1	Description des 7 oscillateurs composant un Multiprobe	52
3.2	Influence des modes de combinaison sur les résultats de l'estimation	72
3.3	Influence des opérateurs mathématiques de combinaison sur les résultats de l'estimation	72
3.4	Influence du seuil de sélection Th des modèles sur les résultats de l'estimation	73
3.5	Influence de la granularité de la base de modèles sur les résultats d'estimation pour différents ΔV avec $\Delta T = 10^\circ C$	76
3.6	Influence de la granularité de la base de modèles sur les résultats d'estimation pour différents ΔT avec $\Delta V = 10mV$	76
3.7	Influence de la granularité sur les résultats d'estimation pour différents ΔT et $\Delta V = 10mV$	80
3.8	Influence de la granularité et du mode de construction de la base de modèles sur les résultats d'estimation rapide de tension pour différents ΔT et $\Delta V = 10mV$	85
3.9	Influence du RO considéré sur les résultats d'estimation rapide de tension . .	85
3.10	Influence de l'écart entre les états de procédés de fabrication du capteur et de la base de modèles sur les résultats d'estimation de la méthode conjointe .	88
4.1	Marges de fonctionnement dues aux erreurs d'estimation de la tension et de la température	114
4.2	Marges de fonctionnement dues aux erreurs d'estimation de la tension et de la température en prenant en compte la corrélation des erreurs	115
4.3	Récapitulatif des marges de fonctionnement	117
4.4	Valeurs extrêmes de réduction de tension d'alimentation en fonction de la température de la ressource	120

Liste des acronymes

ADC	Analog to Digital Converter.
ANoC	Asynchronous Network-on-Chip.
AVFS	Adaptive Voltage and Frequency Scaling.
CAO	Conception Assistée par Ordinateur.
CC	Cluster Controller.
CDF	Cumulative Distribution Function.
CEA	Commissariat à l'Énergie Atomique et aux Énergies Alternatives.
CMOS	Complementary Metal Oxide Semiconductor.
CPU	Central Processing Unit.
CVP	Clock Variability Power.
DFLL	Discrete Frequency Locked-Loop.
DFS	Dynamic Frequency Scaling.
DL	Deadline.
DSP	Digital Signal Processing.
DVFM	Dynamic Voltage and Frequency Management.
DVFS	Dynamic Voltage and Frequency Scaling.
DVS	Dynamic Voltage Scaling.
FD-SOI	Fully Depleted SOI.
FF	Fast Fast.
FinFET	Fin-shaped Field Effect Transistor.

FLL	Frequency Locked-Loop.
GALS	Globalement Asynchrone Localement Synchrone.
GH	Générateur d'horloge.
ITRS	International Technology Roadmap for Semiconductors.
KS	Kolmogorov-Smirnov.
LIALP	Laboratoire Infrastructure et Atelier Logiciel pour Puces.
LIRMM	Laboratoire d'Informatique, Robotique et Microélectronique de Montpellier.
LISAN	Laboratoire Intégration Silicium et Architecture Numérique.
LUT	Look Up Table.
MOSFET	Metal Oxide Semiconductor Field-Effect Transistor.
MPSoC	Multi-Processor System on Chip.
NI	Network Interface.
NoC	Network-on-Chip.
OS	Operating System.
PLL	Phase Locked-Loop.
PM	Power Mode.
PVT	Process Voltage Temperature.
RF	Radio Fréquence.
RO	Ring-Oscillator.
SoC	System on Chip.

SOI	Silicon On Insulator.
SS	Slow Slow.
SSTA	Statistic Static Timing Analysis.
STA	Static Timing Analysis.
TIP	Temperature Inversion Point.
TSM	Timing Slack Monitor.
TT	Typic Typic.
VF	Voltage/Frequency.
VFI	Voltage/Frequency Island.
VHDL	VHSIC Hardware Description Language.
VHSIC	Very-High-Speed Integrated Circuits.
VT	Voltage/Temperature.
WL	Workload.

Titre : Gestion dynamique locale de la variabilité et de la consommation dans les architectures MPSoCs

Résumé

Dans le contexte du développement de systèmes embarqués alliant hautes performances et basse consommation, la recherche de l'efficacité énergétique optimale des processeurs est devenue un défi majeur. Les solutions architecturales se sont positionnées durant les dernières décennies comme d'importantes contributrices à ce challenge. Elles évoluent aujourd'hui pour s'adapter aux contraintes de circuits MPSoCs de plus en plus complexes et sensibles aux déviations des procédés de fabrication, aux variations de tension et de température. De grandes améliorations de l'efficacité énergétique peuvent être attendues de la diminution des marges de fonctionnement généralement prises en compte pour garantir la robustesse des circuits à la variabilité. Ce travail s'insère dans une solution architecturale bas-coût nommée AVFS, basée sur une optimisation des techniques de gestion locales DVFS, permettant de réduire les marges de conception afin d'améliorer l'efficacité énergétique des MPSoCs, tout en minimisant l'impact de la solution proposée sur la surface de silicium et l'énergie consommée. Le développement d'un système de surveillance des variations locales et dynamiques de la tension et de la température à partir d'un capteur bas coût a été proposé. Une première méthode permet d'estimer conjointement la tension et la température à l'aide de tests statistiques. Une seconde permet d'accélérer l'estimation de la tension. Enfin, une méthode de calibration associée aux deux méthodes précédentes a été développée. Ce système de surveillance a été validé sur une plateforme matérielle afin d'en démontrer le caractère opérationnel. En prenant en compte les estimées de tension et de température, des politiques visant à réajuster dynamiquement les consignes des actionneurs locaux de tension et de fréquence ont été proposées. Finalement, la consommation additionnelle due à l'intégration des éléments constitutifs de l'architecture AVFS a été évaluée et comparée aux réductions de consommation atteignables grâce aux réductions des marges de fonctionnement. Ces résultats ont montré que la solution AVFS permet de réaliser des gains en consommation substantiels par rapport à une solution DVFS classique.

Mots-Clés : architecture adaptative, AVFS, capteur, MPSoC, PVT, température, variabilité

Title : Local dynamic management of variability and power consumption in MPSoCs Architectures

Abstract

Nowadays, embedded systems requiring high performance and low power, the search for the optimal efficiency of the processors has become a major challenge. Architectural solutions have positioned themselves in recent decades as one of the main contributors to this challenge. These solutions evolve today to be adapted to the constraints of circuits MPSoCs increasingly complex and sensitive to process, voltage and temperature variations. Significant improvements of the energy efficiency can be expected from the reduction of the operating margins generally taken into account to ensure the circuit robustness in presence of variability. This work is part of a low-cost architectural solution called AVFS, based on local DVFS optimization technique, to reduce design margins and improve the energy efficiency of MPSoCs, while minimizing the silicon surface and the energy additional cost. The development of a monitoring system of local and dynamic voltage and temperature variations using a low-cost sensor has been proposed. A first method estimates jointly voltage and temperature using statistical tests. A second one speeds up estimation of the voltage. Finally, a calibration method associated with the two previous methods has been developed. This monitoring system has been validated on a hardware platform to demonstrate its operational nature. Taking into account the estimation of voltage and temperature values, policies to dynamically adjust the set point of the local voltage and frequency actuators have been proposed. Finally, the additional power consumption due to the integration of the components of the architecture AVFS was evaluated and compared with reductions achievable through reductions in operating margins consumption. These results showed that the AVFS solution can achieve substantial power savings compared to conventional DVFS solution.

Key-Words : adaptative architecture, AVFS, MPSoC, PVT, sensor, temperature, variability

Laboratoires : LIRMM - 161 rue Ada, 34392 Montpellier Cedex 5, France
CEA-Leti, Minatec Campus - 17 rue des Martyrs,
38054 Grenoble Cedex 9, France
