



**HAL**  
open science

## Problèmes physicochimiques d'interfaces et évolution des circuits d'interconnexions

J. Bernier

► **To cite this version:**

J. Bernier. Problèmes physicochimiques d'interfaces et évolution des circuits d'interconnexions. Journal de Physique III, 1993, 3 (4), pp.805-814. 10.1051/jp3:1993111 . jpa-00248959

**HAL Id: jpa-00248959**

**<https://hal.science/jpa-00248959v1>**

Submitted on 4 Feb 2008

**HAL** is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Classification  
Physics Abstracts  
81.20L — 68.48

## Problèmes physicochimiques d'interfaces et évolution des circuits d'interconnexions

J. C. Bernier

IPCMS-EHICS, 1 rue Blaise Pascal, 67000 Strasbourg, France

(Reçu le 25 mai 1992, accepté le 27 janvier 1993)

**Résumé.** — L'évolution des fonctions essentielles des circuits d'interconnexion, l'alimentation, la conduction, le refroidissement, l'encapsulation sont passées en revue en termes de performances demandées aux matériaux. Les possibilités apportées dans les nouveaux matériaux et les problèmes physicochimiques rencontrés, notamment dans le cas des couples vitro-céramiques/cuivre sont étudiés.

**Abstract.** — Evolution of the main functions for packaging, interconnecting, powering, protecting and cooling are submitted to a broad overview. Requirements for performing materials are given. The possibilities brought by new materials and physicochemical problems encountered mainly in the glass ceramic/copper substrate technology are discussed.

### 1. Introduction.

L'interconnexion et l'encapsulation sont en microélectronique essentiels pour le développement de l'électronique rapide à haute densité d'intégration [1]. Les substrats céramiques multicouches ont répondu ou répondent à une demande très importante de 1980 à 1990 de miniaturisation, d'augmentation des densités de circuits logiques sur les chips, d'élévation des vitesses de traitement des signaux et l'accompagnant ; de la nécessité d'évacuer des calories résultant d'une élévation des puissances traitées. S'y ajoute une contrainte économique évidente, celle d'une réduction drastique des coûts ! Notre but au cours de cette courte note est d'une part de passer en revue les exigences et fonctions d'un composant d'interconnexion (packaging) et d'autre part d'examiner les solutions retenues en matériaux (substrats et conducteurs métalliques) avec les problèmes physicochimiques qui peuvent être rencontrés et les développements industriels envisageables.

### 2. Les fonctions d'un composant d'interconnexion et d'encapsulation.

Les substrats et ensemble d'encapsulation sont des circuits imprimés un peu particuliers, en trois dimensions, dont on peut distinguer quatre fonctions essentielles :

— la fonction d'interconnexion entre les composants actifs (puces, circuits, chips) et leur alimentation ;

- la fonction de conduction des signaux électriques, le plus rapidement possible ;
  - la fonction de refroidissement des circuits actifs et donc de l'élimination des calories dissipées ;
  - la fonction de support et de protection si nécessaire grâce à des propriétés mécaniques convenables et d'encapsulation hermétique ou protectrice vis-à-vis des signaux radioélectriques.
- Examinons les contraintes et problèmes posés par ces différentes fonctions.

2.1 ALIMENTATION. — L'augmentation constante du nombre de circuits logiques, amené par une intégration de plus en plus grande des circuits sur silicium, peut être résumée sur le tableau I [2].

Tableau I. — Evolution du nombre de circuits logiques par chip.

[Evolution of the number of logical circuits on one chip.]

Année	1970	1975	1980	1985	1990	
Circuits par chip	10	200	$10^3$	$10^4$	$10^5$	$10^6$
Technologie	hybride	MSI	LSI	VLSI	VLSI	ULSI

Parallèlement à ce nombre de circuits, le nombre d'entrées-sorties nécessaires par exemple sur une multicouche céramique ne cesse d'augmenter suivant la règle de Rent :

$$P = K \cdot N^s \quad [3]$$

où  $P$  est le nombre d'entrées-sorties (I/O),  $N$  le nombre de circuits logiques et  $K$  et  $s$  sont des constantes.

La figure 1 résume l'évolution pour la technique CMOS/VLSI [4].

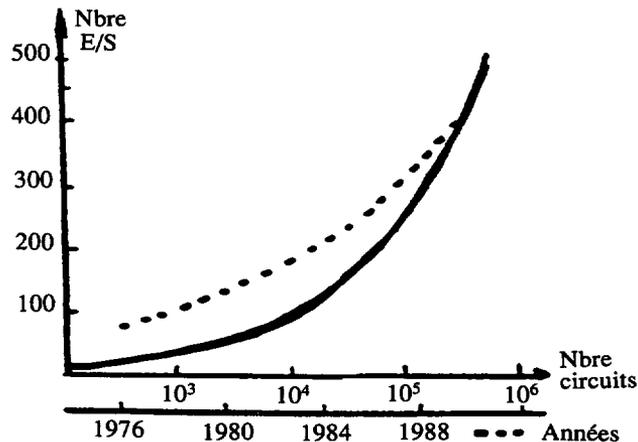


Fig. 1. — Evolution du nombre d'entrées/sorties en fonction du nombre de circuits logiques (—) et en fonction du temps (---).

[Evolution of the number of input/output connections versus the number of logical circuits (—) and versus time (---).]

La conséquence, en est une augmentation globale du nombre de connecteurs (Pin). Pour résoudre les problèmes, les liaisons entre le circuit et le substrat ont évolué et la soudure automatique sur bande (TAB) dérivée de la technologie des supports plastiques, verre polymère et polyimide a fait d'énormes progrès permettant d'atteindre les valeurs supérieures à 500 (I/O).

La caractéristique la plus critique de cette technologie est le différentiel de point en constante linéaire de dilatation entre le silicium ( $3 \times 10^{-6} \text{ K}^{-1}$ ) et le substrat, puisque les dimensions des chips et de leur support croissent avec le nombre de connexions nécessaires si on suit la loi très grossière :

$$S (\text{mm}^2) \# N_c / 10$$

$S$  étant la surface du circuit intégré en  $\text{mm}^2$  et  $N_c$  le nombre de connexions, pour l'arrivée ou sortie du signal on voit que pour 1 000 (I/O) par circuit, on est à  $100 \text{ mm}^2$  ( $10 \times 10 \text{ mm}$ ) qui requiert des coefficients de dilatation très proches du silicium excluant à terme les verres époxy et époxy kevlar.

**2.2 CONDUCTION DES SIGNAUX ÉLECTRIQUES.** — Les hautes densités d'intégration du silicium en microélectronique vont de pair avec l'augmentation des performances exprimées en millions d'instructions par seconde qu'un mini ou microordinateur est capable de traiter. Des valeurs de 40 à 50 Mips seront courantes dans la décennie 90. Le facteur performance qui en découle peut être traduit en « temps de cycle » qui donne le temps total pour exécuter un ensemble d'instructions élémentaires. Pour des valeurs de 50 Mips, ce temps de cycle est de l'ordre de 8 ns, il se partage à peu près équitablement en temps d'accès, de traitement et d'échantillonnage dans le semiconducteur et temps d'entrée, sortie, conduction et bruit dans les conducteurs du substrat. Ainsi on peut dire que le délai requis par les circuits conducteurs dans le bloc packaging ne doit pas excéder 5 ns. Lorsqu'on sait que la lumière parcourt 30 cm

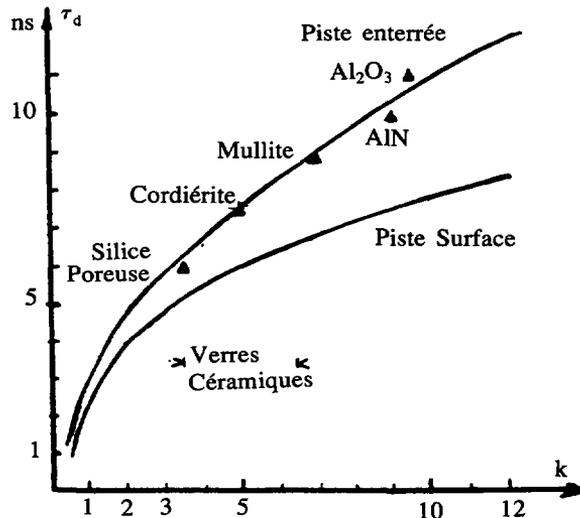


Fig. 2. — Vitesses de transmission en fonction de la constante diélectrique du substrat.

[Delay times versus the dielectric constant  $k$  of the substrate.]

en 1 ns, on voit quelles limites on doit atteindre en conception dans les multicouches. En conséquence :

— la faible résistivité des conducteurs métalliques est un point essentiel, l'or, l'argent, le cuivre sont bien placés comparés au palladium ou tungstène ;

— la faible constante diélectrique est un argument essentiel pour les hautes performances. Le temps de propagation du signal étant directement proportionnel à la racine carré de la

constante diélectrique relative  $T_d = \sqrt{\frac{K}{C}}$  [5] encore faut-il distinguer les liaisons de surface et

les liaisons enterrées. La figure 2 donne la variation approximative des délais de transmission d'une part pour les dépôts conducteurs en surface puisqu'alors la permittivité qui intervient n'est pas la permittivité réelle mais réduite qui dépend de la largeur de la ligne conductrice et de sa géométrie par rapport à l'épaisseur du substrat. D'autre part pour les liaisons internes à l'intérieur du multicouche où intervient la permittivité réelle du diélectrique. Sont données également les places de quelques matériaux déjà utilisés ou en développement.

**2.3 LE REFROIDISSEMENT ET L'ÉVACUATION DES CALORIES.** — L'évacuation des calories du circuit intégré est aussi un point important afin que la température du semiconducteur reste inférieure à 100 °C. Les caractéristiques thermiques du substrat sont bien sûr importantes mais dépendent de façon critique de la façon dont le composant actif est soudé au substrat. Si en effet dans la technique de liaison par fils soudés le chip a sa face à souder vers le haut, la chaleur dissipée par les circuits en contact avec le substrat doit véhiculer à travers ce dernier. Par contre dans la technique de soudure automatique en bande (T.A.B.) ou soudure automatique par collage et refusion (flip/chip), l'évacuation des calories se fait par convection ou contact supérieur avec radiateur ainsi que par les broches de connexions. Dans ce cas, la conductivité thermique de substrat a bien sûr moins d'importance. On peut se rappeler par exemple que la conductivité thermique du silicium est de 150 W/m.K alors que l'alumine est 6 fois plus résistante (25 W/m.K). Les résines époxy 1 000 fois plus résistantes (0,2 W/m.K). Ceci est à

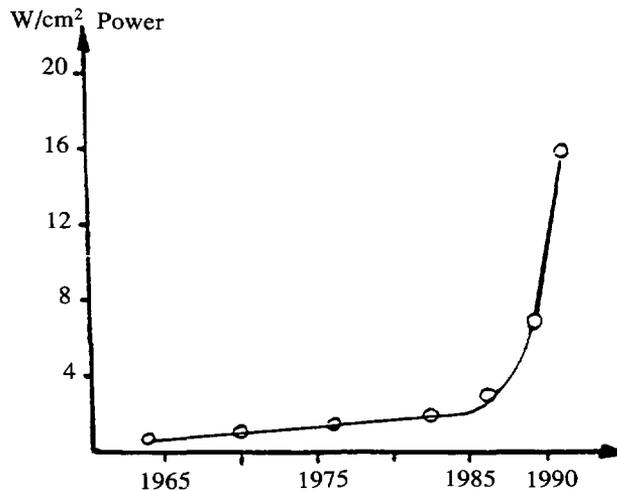


Fig. 3. — Evolution en fonction du temps de la dissipation en puissance thermique des modules utilisés par IBM.

[Evolution of the thermal dissipation of IBM modules *versus* time.]

rapprocher des comparaisons que l'on peut faire entre la technique TAB qui donne une résistance thermique d'interconnexion de  $19^\circ \text{C/W}$  alors que la technique par fils soudés donne  $370^\circ \text{C/W}$ .

Quoi qu'il en soit, l'obtention de substrats avec de bonnes conceptions thermiques, soit intrinsèque (chaleur spécifique et structure), soit extrinsèque (composites ou avec radiateurs métalliques collés) reste un point important qui privilégie par exemple certains matériaux comme BeO ou plus couramment AlN, et qui est indispensable lorsque l'intégration des circuits augmente.

Pour illustrer ces évolutions, la figure 3 donne les variations en  $\text{W/cm}^2$  à dissiper en puissance pour les plus classiques modules multicouches utilisés par la société IBM depuis les années 60 [6].

**2.4 ENCAPSULATION ET PROTECTION.** — Les propriétés mécaniques des substrats entrent peu souvent en considération. En fait, on sait que les substrats d'alumine après frittage ont des résistances de l'ordre de 280 MPA qui sont très largement suffisantes, on considère que des valeurs de l'ordre de 200 MPA sont satisfaisantes. Ce qui reste le plus important est les différences de coefficient de dilatation qui peuvent apporter des contraintes et des fissures, soit sur les liaisons céramiques métal, soit sur les circuits intégrés proprement dit.

L'encapsulation plastique a le désavantage d'être moins hermétique que l'encapsulation céramique mais a fait d'énormes progrès au cours des 20 dernières années. Un des principaux désavantages était la tenue des soudures des alliages d'aluminium et des couches de passivation des semiconducteurs qui réagissaient avec les ions contaminants présents dans les époxy et notamment les ions chlorés [7]. La purification des prépolymères, les progrès faits dans les composés moulés et les liquides d'encapsulation utilisés par exemple en technologie TAB permettent d'obtenir moins de 20 ppm de chlore, soit près de 10 fois moins qu'en 1970 et ont fait passer les durées de vie ( $85^\circ \text{C}/85\%$  humidité) de 100 à 2 000 H [8]. Il reste une différence importante entre les retraits des supports et capots plastiques par rapport au silicium qui prend toute son importance pour les circuits de grande taille ( $> 50 \text{ mm}^2$ ) puisque l'on a typiquement  $20$  à  $30 \times 10^{-6}/\text{K}$  au lieu de  $3 \times 10^{-6}/\text{K}$ . Les contraintes peuvent être réduites en augmentant l'élasticité du polymère.

Tableau II. — *Caractéristiques d'alliages utilisés pour réaliser des couvercles d'encapsulation.*

[Characteristics of alloys for encapsulation covers.]

Matériau	Composition	$d$ ( $\text{g/cm}^3$ )	Conductivité therm. $\text{W m}^{-1} \text{K}$	Coefficient de dilatation $10^{-6} \text{K}^{-1}$
Kovar	FeNiCo	8,16	16,3	4,9
Mo/Cu	85 Mo 15 Cu	5,79	184	6,6
W/Cu	90 W 10 Cu	9,8	212	6,5
Cu	Cu	4,2	395	17
Al	Al	1,65	176	22,3

L'encapsulation métallique par soudure sur dépôt métallique en surface de la céramique ou scellement verre du boîtier apporte une étanchéité meilleure et aussi une protection radioélectrique, notamment dans les domaines hautes fréquences [9]. Le métal utilisé largement, en particulier pour les circuits microondes, a été le Kovar qui est un alliage fer/nickel/cobalt dont la composition a été ajustée pour lui donner un coefficient de dilatation proche de  $5 \times 10^{-6}/K$  celle du verre de scellement. Par contre sa conductivité thermique et son poids ne sont pas très performants. D'autres alliages de Mo/Cu sont utilisés pour une meilleure conductivité, l'aluminium pur lorsque légèreté et prix sont prioritaires, de nouveaux composites aluminium-fibres de carbone sont très prometteurs. Le tableau II résume les propriétés des alliages pour capots d'encapsulation.

### 3. Les matériaux.

Pour l'interconnexion rapide et l'encapsulation haute performance, les critères les plus importants sont :

- la constante diélectrique la plus basse possible ;
- une conduction électrique la meilleure possible.

Tableau III. — *Caractéristiques de divers matériaux pour substrats.*

[Characteristics of different materials for substrates.]

Matériau	Résistance d'isolement $\Omega.cm$	Constante diélectrique	Coef. de dilatation thermique $10^6.K^{-1}$	Conductibilité thermique $W.m^{-1}.K^{-1}$	Flexion MPa	T° de frittage (°C)
Cordiérite dite « haute température »	$10^{14}$	5	2	2,5	200	1 330
Al <sub>2</sub> O <sub>3</sub> 99	$10^{14}$	10	6	29	310	1 900
Al <sub>2</sub> O <sub>3</sub> 96	$10^{14}$	9,3	6,4	25	300	1 500
Vitrocéramique	$10^{15}$	4,6-5,5	2-6	2,0	150	< 1 000
SeO	$10^{14}$	6,5	6,3	300	270	—
AlM	$10^{14}$	9	4,6	150-250	350-400	1 700
SiO <sub>2</sub>	$10^{18}$	3,5	0,5	2	6	1 000
SiC	$> 510^2$	42	3,7	270	450	2 100 = pression
Si <sub>3</sub> N <sub>6</sub>	$> 10$	6	3,0	33	590	—
Résine époxy	$10^{14}$	2-4	25	< 0,5	—	—

En second lieu, compte tenu de très hauts degrés d'intégration et donc des dimensions croissantes des chips, le coefficient de dilatation thermique aussi proche de celui du silicium est un élément important. Enfin, un excellent contrôle dimensionnel est nécessaire attendu des dimensions élevées que peuvent prendre les circuits intégrés.

Les tableaux III et IV donnent les principales propriétés d'usage des matériaux pour substrats et métaux pouvant être utilisés comme conducteurs métalliques [10, 11] en sérigraphie couche épaisse.

Les hautes valeurs des densités d'interconnexions, les vitesses et fréquences d'utilisation, vont conduire à privilégier les techniques de montage de surface (STM) qui entraînent toujours une variation thermique avec des contraintes proportionnelles au différentiel de dilatation thermique puce-substrat. Il y aura donc des compromis à faire entre :

- de faibles constantes diélectriques (cordiérite, silice poreuse) ;
- des coefficients de dilatation proche du silicium (vitrocéramiques) ;
- de bonnes conceptions thermiques (AlN, BeO, Cu) ;
- d'excellentes conductibilités électriques, Au, Cu ;
- des contraintes de prix (Al<sub>2</sub>O<sub>3</sub>, résines, Cu) ;
- des impératifs de fabrication (Al<sub>2</sub>O<sub>3</sub>, W, Pd).

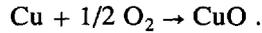
Je voudrais simplement attirer l'attention sur deux contraintes physicochimiques qu'imposent les couples de matériaux actuellement les plus prometteurs, cordiérite/cuivre et vitrocéramiques/cuivre.

Tableau IV. — *Caractéristiques de divers métaux utilisés comme conducteurs métalliques en technologie couches épaisses sérigraphiées.*

[Characteristics of different metals used for screen printed thick film conductors.]

Métal	Point de fusion (°C)	Résistivité électrique ( $\mu\Omega.cm$ )	Coefficient de dilatation thermique ( $10^6.K^{-1}$ )	Conductibilité thermique $W.m^{-1}.K^{-1}$	Densité
Ag	960	1,6	19,7	418	10,5
Au	1 063	2,2	14,2	297	19,3
Cu	1 083	1,7	17,0	393	8,9
Pt	1 552	10,8	11,0	71	12
Pd	1 774	10,6	9	71	21,4
Mo	2 625	5,2	5,0	146	10,2
W	3 415	5,5	4,5	200	19,3
wi	1 495	6,5	13,3	93	8,9
Cr	1 900	20,0	6,3	67	7,2

3.1 ATMOSPHERE DE FRITTAGE. — Le cuivre, contrairement aux métaux précieux tels que l'or, le palladium, s'oxyde dans une atmosphère oxydante suivant la réaction classique :



Le sous-oxyde  $\text{Cu}_2\text{O}$  a également une plage de stabilité dépendant de la pression partielle d'oxygène. Il existe d'autre part un eutectique Cu/O à  $1\ 065^\circ$  [12].

Les couples cordiérites cuivre ou vitrocéramiques/cuivre peuvent se développer grâce à une température de frittage du substrat inférieure à  $1\ 000^\circ$ . On est cependant confronté à une contradiction.

Le frittage du cuivre entre  $400^\circ$  et  $800^\circ$  demande une atmosphère avec une pression partielle d'oxygène faible ( $P_{\text{O}_2} < 10^{-4}$ ) pouvant être obtenue en réglant les pressions partielles de vapeur d'eau.

Le déliantage des solvants et liants organiques des barbotines utilisées pour la mise en forme des multicouches, demande entre  $20^\circ$  et  $450^\circ$  une atmosphère oxydante avec des pressions partielles d'oxygène fortes ( $P_{\text{O}_2} > 10^{-1}$ ) pour brûler les résidus carbonés.

Dans le cas de la cordiérite (ex. sol gel) développée à Strasbourg pour les interconnexions, les travaux de Chardon et Guille ont montré l'influence néfaste des teneurs en carbone résiduel lors d'un mauvais dégourdis sur la densification de la céramique et de sa constante diélectrique (Fig. 4).

Il importera lors du cycle thermique d'opérer à l'air entre  $100^\circ$  et  $350^\circ$  pour évaporer et brûler les composés organiques, de passer ensuite sous atmosphère réductrice ( $\text{H}_2$ ) pour réduire l'oxyde de cuivre et de parfaire le cofrittage entre  $500^\circ$  et  $1\ 000^\circ$  sous atmosphère neutre ( $\text{N}_2$  ou Ar) avec une pression contrôlée de vapeur  $P_{\text{H}_2\text{O}}$ .

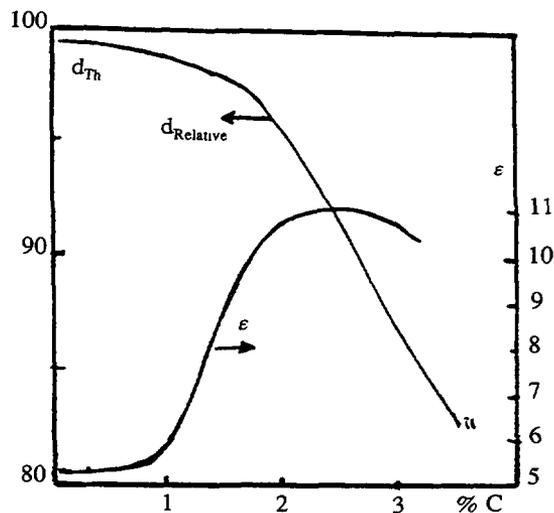
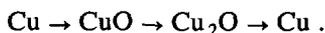


Fig. 4. — Variations de la densité et de la constante diélectrique en fonction du résidu carboné après frittage de substrats en cordiérite.

[Density and dielectric constant *versus* carbon amount remaining after sintering in cordierite substrates.]

3.2 DIFFÉRENTIEL DE RETRAITS. — Lors des opérations physicochimiques, les grains de cuivre de l'encre conductrice subissent les transformations suivantes :



On a donc d'abord augmentation de volume, réduction, puis frittage. Le frittage du métal s'opère entre 500° et 700° alors que celui de la céramique se fait à 950° pour la cordiérite et entre 800° et 900° pour des composites verre céramique (verre + mullite, verre + cordiérite). Il faut donc admettre une tension assez forte entre la couche métallique qui est en traction entre 400° et 700°, puis en compression au-delà de 800°. De plus, les retraits linéaires sont à prendre en compte (Fig. 5), ils sont en effet de l'ordre de 15 à 20 % pour les céramiques et doivent donc, pour l'encre métallique, être ajustés, soit par des granulométries des poudres adaptées, soit par un ajustement des oxydations  $\text{Cu} + \text{Cu}_2\text{O}$  ou encore par un mélange adapté de cuivre + verre, ce dernier étant du type utilisé dans la céramique. Il y a bien sûr des ajustements qui se font au cours du cycle thermique puisque la viscosité de la céramique varie dans le domaine 800°-1 000° et que le cuivre reste, surtout en couche épaisse un métal relativement plastique. C'est cependant un contrôle rigoureux des granulométries, des atmosphères de frittage, des vitesses de montée en températures qui sont nécessaires afin d'éviter des décollements, laminations et déformations.

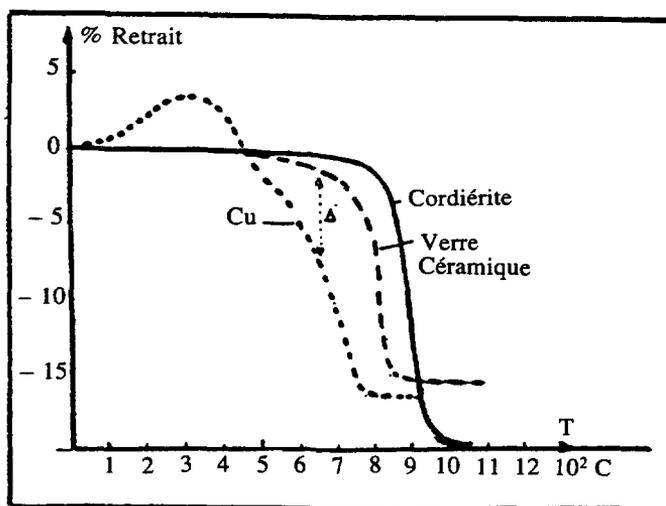


Fig. 5. — Comparaison des retraits observés pendant le frittage d'une encre cuivre et celui d'une cordiérite ainsi que d'un composite verre-céramique (mullite ou cordiérite).

[Comparison of the shrinkage occurring during the sintering of a copper ink and of a cordierite, or of a glass-ceramic (mullite or cordierite) composite.]

#### 4. Conclusions.

Il est probable que pour les circuits multicouches, les substrats alumine co-cuits avec des conducteurs de type tungstène, ont encore une vie riche devant eux. Les évolutions prévisibles ou déjà en cours sont :

— les multicouches céramiques recouvertes en surface d'un circuit couches minces reporté sur un film de polyimide, qui permettent de s'affranchir des difficiles problèmes de barrière de

diffusion et d'adhésion avec chocs thermiques des circuits de surface [13] et réglant les problèmes de distribution avec le circuit céramique support ;

— les composites polyimides renforcés avec des fibres de kevlar ou de quartz possédant une faible constante diélectrique et des coefficients de dilatation adaptables au voisinage de  $4$  à  $5 \times 10^{-6}$  ;

— les circuits en mullite + verre ou AlN si les prix peuvent descendre à des niveaux convenables pour le packaging de moindre performance ;

— les céramiques à forte porosité à partir de solutions colloïdales de silice ou gels de silice avec spodumènes pouvant atteindre 40 à 60 % de porosité et des constantes diélectriques de l'ordre de 1,7 [14] ;

— les ciments mixtes alumineux-polymères (CAC/PVA) tels les MDFC (macro defects free cements) comportant, soit des charges sphères creuses [15], soit des charges de silice et pouvant avoir des valeurs faibles de  $\Sigma \# 5$ . L'avantage de ces produits est une polymérisation séchage à température modérée (100°) évitant un recuit haute température [16, 17].

Quelles que soient ces combinaisons nouvelles, la technologie des vitrocéramiques co-cuites avec des conducteurs en cuivre paraît être celle des années 90. Plusieurs grandes compagnies ont retenu ces solutions aluminées + borosilicates/cuivre (Fujitsu) - mullite et mullite + verres (Hitachi) - cordiérite + verres/cuivre (IBM). Les progrès de fabrication et l'abaissement des coûts doit permettre de généraliser ces types de fabrication.

#### Bibliographie

- [1] POLLACK A., NY Time, *Sc Times Jan 1* (1991) 38.
- [2] TUMMALA R. R., SHAW R. B., *Ceramics Intern.* **13** (1987) 11.
- [3] LANDMAN B. S., RUSSO R. L., *IEEE Trans. Comput. C* **20** (1971) 1465.
- [4] BREGMAN M. F., KOVAC C. A., *Solid State Techn.* **6** (1988) 75.
- [5] DRUDE P., *Theory of optics* Longmans Green and Co NY (1907).
- [6] TUMMALA R. R., ALMED S., *IBM J. Res. Dev.* **9** (1991).
- [7] SIM S. P., LAWSON R. W., *IEEE Rel. Phys. Symp. Proc.* (1979) 103.
- [8] BELANI J., CATHERS C., MALLACHI D., 6th Ann. Int. Electr. Pack. Conf. Proc. (1986) p. 713.
- [9] WILLIAMS C., *Ceram. Bull.* **70** (1991) 714.
- [10] GUILLE J., BERNIER J. C., *L'industrie céramique* **863** (1991) 596.
- [11] CHARDON N., Thèse Univ. Louis Pasteur (1989).
- [12] BERNIER J. C., *Indus. Céramique* n° 819, 9187.
- [13] TUMMALA R. R., *Am. Ceram. Soc. Bull.* **67** (1988) 752.
- [14] YARBROUGH W. A., TURUVEKERE, GURURAJA R. et CROSS L. E., *Ceram. Bull.* **66** (1987) N° 4.
- [15] SLIVA P., CROSS L. E., GURUYA T. R. et SCHEETZ B. E., *Mater. Lett.* **4** (1986) 475.
- [16] KATOOKA N., IGARASHI H., OHSHIMA M., Jpn Patent 35735/87 (1987) ; Europ. Patent Appl. 028087/A 1 (1988).
- [17] YOUNG J. F., *Mat. Res. Soc. Sym. Process* (1991).