

Protections périphériques des composants 1200 V

Florian Chevalier, Pierre Brosselard, D. Tournier, Bertrand Vergne, Nicolas Dheilly, Lionel Dupuy, Grégory Grosset, Dominique Planson

▶ To cite this version:

Florian Chevalier, Pierre Brosselard, D. Tournier, Bertrand Vergne, Nicolas Dheilly, et al.. Protections périphériques des composants 1200 V. 14ème EPF, Jul 2012, Bordeaux, France. 4 p. hal-04560447

HAL Id: hal-04560447 https://hal.science/hal-04560447

Submitted on 26 Apr 2024

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers. L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Protections périphériques des composants 1 200 V

Florian Chevalier^{1,a}, Pierre Brosselard¹, Dominique Tournier¹, Bertrand Vergne², Nicolas Dheilly¹,

Lionel Dupuy³, Grégory Grosset³, Dominique Planson¹

¹ Laboratoire Ampère, INSA de Lyon, 21 avenue Jean Capelle, 69 621 Villeurbanne CEDEX

² Institut Saint-Louis, 5 avenue du Général Cassagnoux, 68 301 Saint-Louis CEDEX

³ Ion Beam Services, avenue Gaston Imbert prolongée, 13 790 Peynier

^a florian.chevalier@insa-lyon.fr

La protection périphérique des composants de puissance est un élément essentiel afin d'atteindre les hautes tensions autorisées par les matériaux dits à grand gap. Différentes solutions ont été envisagées, comme des gravures ou des implantations ioniques autour de la zone active. La gravure est une étape particulière au cours du procédé de fabrication. En revanche, les étapes d'implantation sont souvent nécessaires à la réalisation des zones actives des composants, c'est pourquoi nous avons envisagé de nous en servir pour la protection de ces composants, dans un souci de réduction du nombre d'étapes et de simplification des procédés. La dose est le paramètre à ajuster pour ces zones de protection. Nous allons montrer expérimentalement qu'une dose élevée combinée à une énergie d'implantation élevée sera bien moins efficace qu'une faible dose liée à une énergie d'implantation faible.

INTRODUCTION

Traditionnellement, les composants électroniques sont fabriqués en silicium (Si), présentant un gap de 1,1 eV. Le carbure de silicium (SiC) possède un gap de 3,3 eV, c'est donc un matériau semiconducteur grand gap. Il présente un champ critique élevé ($E_c=2,5$ MV·cm⁻¹), ce qui, combiné à des mobilités du même ordre de grandeur que le Si, va permettre de fabriquer des composants haute tension. De plus, il va présenter une densité intrinsèque de porteurs n_i très faible, autorisant la montée en température des composants. Enfín, la conductivité thermique λ élevée, typique du SiC et comparable à celle du cuivre, va permettre une meilleure évacuation de la chaleur, admettant ainsi une densité de courant plus élevée que pour les composants Si, donc une meilleure compacité des dispositifs.

Cependant, la tenue en tension des composants ne dépend pas que du matériau, mais impose des règles de conception, notamment afin d'éviter la concentration du champ électrique dans la zone active. C'est le rôle de la *protection périphérique* : l'*effet de pointes* entraîne un resserrement des lignes équipotentielles. Or la faible diffusion des dopants dans le SiC empêche la diffusion latérale et favorise le resserrement des lignes équipotentielles, encore plus que dans le Si. Ceci induit localement un champ électrique très élevé provoquant le claquage de la structure en périphérie.

Après avoir présenté les composants sur lesquels nous avons fabriqué et les comportements que nous attendions, nous présenterons les mesures expérimentales, puis des résultats issus de simulations réalisées avec les paramètres réels des composants.

Technologies de protections périphériques

Pour réaliser les protections périphériques, plusieurs procédés sont possibles. Une gravure autour de la zone active, appelée *gravure mesa*, peut s'avérer efficace, mais dépend fortement de la profondeur de gravure. Or les gravures profondes laissent une surface de matériau rugueuse [1]. De plus, une étape du procédé de fabrication doit être consacrée à cette technique.

Dans un souci de simplification des procédés de fabrication, nous avons voulu tester la protection par implantation autour de la zone active. Plusieurs géométries peuvent être imaginées : implantation d'une poche JTE (*Junction Termination Extension*) de largeur importante (100 à 150 μ m, [2]), implantation d'anneaux dont la largeur et l'espacement peuvent varier [2], ou combinaison des deux avec des doses variables. Les mesures et simulations que nous avons faites portent sur l'implantation à différentes doses (entre 2.10¹³ et 3.10¹⁴ cm⁻²).

La combinaison d'une gravure profonde et d'une implantation dans la zone gravée (combinaison mesa-JTE) peut également être très efficace [3].

EXPÉRIMENTATION

Les procédés de fabrication récemment développés entre IBS et le laboratoire Ampère visaient essentiellement des diodes bipolaires p^+ -n- n^+ et des MOSFET. Les diodes nécessitent une implantation p^+ . Les MOS quant à eux, nécessitent deux types d'implantation, p et p^+ pour, respectivement, le caisson portant le canal et le contact ohmique à ce caisson. Nous avons donc imaginé nous servir de ces deux étapes pour la protection périphérique.

De récents travaux ont en effet montré l'efficacité de l'implantation d'anneaux, grâce à la désertion des porteurs apparaissant sous chacun des anneaux [4], indépendamment de la dose implantée [5].



Figure 1 : Diodes PiN protégées par des anneaux de 5 μ m de large espacés de 3 μ m p^+ (a) et p (b)

Par ailleurs, malgré une sensibilité plus grande à la dose implantée, la JTE présente l'avantage d'être plus stable [6] ; de plus, il est facile d'en adapter la taille (en latéral) à la tenue en tension désirée [7], sans pour autant avoir à augmenter la profondeur de jonction.



Figure 2 : Diodes JBS protégées par une JTE p (a) et des anneaux de 5 μ m de large espacés de 3 μ m p^+ (b) et p (c)

Les composants que nous avons mesurés sont des diodes bipolaires PiN (figure 1), dont la zone active est formée par un contact métallique sur une implantation p^+ à 10^{19} cm⁻³ de 200 µm de diamètre. La protection périphérique de ces diodes est assurée par des anneaux p ou p^+ de 5 µm de largeur, espacés de 3 µm.

Des diodes JBS (figure 2) ont été fabriquées, avec la zone active formée d'un contact métallique sur des anneaux p^+ implantés et sur l'épitaxie *n*⁻, protégées par des anneaux p et des anneaux p^+ ayant les mêmes caractéristiques que précédemment, ainsi que des diodes JBS protégées par une JTE p de largeur 400 µm. Cette largeur de JTE a été optimisée pour des diodes 3 300 V. Typiquement, la largeur de JTE pour des diodes 1 200 V est l'ordre de 120 µm.

Les protections qui nous intéresseront ici protègent la jonctions p^+ -n de la périphérie des diodes. En ce qui concerne les MOSFET, la jonction à protéger est celle du caisson p et de l'épitaxie n^- .

Les composants ont été fabriqués par la société IBS. Cette fabrication repose sur sept niveaux lithographiques. Après avoir procédé à une gravure de faible profondeur permettant la définition des motifs d'alignement, deux implantations successives p+ et p ont été réalisées. Ensuite, la gravure locale d'un oxyde déposé a permis le dépôt d'un métal pour contacter l'anode. Afin d'assurer l'encapsulation des composants, une couche épaisse de métal (aluminium) a été réalisée, suivi d'une passivation secondaire.



Mesures expérimentales

Protection par JTE

Figure 3 : Courbe I(V) de diodes JBS de 2 mm² protégées par une JTE de 120 μm implantée à une dose de 10¹³ cm⁻²

La JTE est un moyen de protection efficace pour les composants 1 200 V. En revanche elle est très sensible à la dose, et surtout très encombrante puisqu'elle augmente la largeur occupée par un composant de 200 à 300 μ m en périphérie. La surface occupée par les composants étant plus grande, le coût, dépendant de la surface, pour chacun des composant sera forcément plus élevé ; on comprend donc l'intérêt de réduire cette surface spécifique.

Les courbes présentées sont normalisées par rapport à la simulation « 1D » sur un *wafer* présentant les mêmes caractéristiques que celui utilisé pour la fabrication des dispositifs. La tenue en tension du dispositif est de 1.932 V; nous considérerons donc cette valeur comme référence. Elle a été déterminée en utilisant les coefficients d'ionisation définis par Konstantinov [8]. L'objectif des 1.200 V, avec ce matériau, représente donc 62% de la tenue en tension maximale théorique.

Les mesures ont été opérées, dans ce cas là sur 58 diodes JBS ; la courbe courant-tension présentée est une moyenne sur toutes ces diodes. Pour tous les résultats des courbes expérimentales, les courants mesurés sont plus élevés que ceux obtenus par simulation : ceci est dû aux limites de détection des courants de nos équipements. À cet effet, une SMU Keithley K2410 a été utilisée à la fois comme générateur de tension et comme ampèremètre, pour des mesures allant jusqu'à 400 V. Pour les mesures sous vide, le banc de caractérisation utilisé est PASChAC dont les caractéristiques sont présentées dans une communication dédiée à l'occasion de cette conférence.

Protection par anneaux faiblement dopés

Comme la JTE, des anneaux faiblement dopés d'un type opposé à celui de l'épitaxie, sont aussi un moyen de protection efficace : la figure 4 montre que les 1 200 V sont bien atteints, et on verra par simulation l'écartement des lignes de champ loin de la zone active. Le risque est grand que ces lignes de champ se resserrent dans les espaces entre les anneaux, c'est-à-dire plus proches de la zone active que dans le cas de la JTE. En revanche, l'efficacité de la JTE sera beaucoup plus sensible à la dose implantée.



Figure 4 : Courbe I(V) de diodes JBS de 200 μ m de diamètre protégées par des anneaux peu dopés de 5 μ m de large et espacés de 3 μ m

Dans ce cas, nous avons procédé à la caractérisation de 20 diodes JBS et PiN, puis fait une moyenne des résultats pour tracer la courbe « mesure » de la figure 4.

Protection par anneaux fortement dopés



Figure 5 : Courbe I(V) de diodes JBS de 100 µm de diamètre protégées par des anneaux p⁺ fortement dopés

La courbe « mesure » de la figure 5 présente la caractéristique moyenne en inverse de 20 diodes JBS et PiN. Dans ce cas, où des anneaux fortement dopés sont implantés pour réaliser la protection, la tenue en tension des diodes n'est pas celle escomptée. En effet, l'efficacité est inférieure à 20%.

Analyse des résultats par simulations électriques

Les structures utilisées pour les simulations, basées sur la méthode des éléments finis et réalisées avec le logiciel Sentaurus [9], sont l'anneau p^+ , commun aux deux types de diodes PiN et JBS sur lequel le contact d'anode a été défini, et la terminaison.

En ce qui concerne la protection JTE, on voit sur la figure 3 que la tenue en tension mesurée est du même ordre que ce que nous avons obtenu en simulation, et que l'objectif d'une tenue en tension de 1 200 V est atteint. L'écart entre les valeurs mesurées et simulées peut provenir des incertitudes des procédés technologiques de réalisation, comme nous le développerons plus loin.

En revanche, si l'on compare les courbes des figures 4 et 5, on observe des tendances inverses entre les mesures et les simulations de protection par anneaux faiblement et fortement dopés. En effet, pour des anneaux ayant les mêmes largeurs et les mêmes écartement, et pour des diodes de mêmes dimensions, on mesure une tenue en tension plus élevée pour la protection par anneaux peu dopés, alors que l'on simule une tenue en tension plus élevée pour des anneaux fortement dopés.

Une hypothèse que nous avons émise est une contrainte des procédés technologiques de fabrication. Un masque d'oxyde a été déposé pour réaliser l'implantation. Ce masque est gravé par voie humide localement afin de déterminer les zones implantées. La gravure par voie humide a entraîné une surgravure latérale du masque. Ainsi, il est possible de rencontrer un rapprochement des anneaux, conduisant à la formation d'une zone uniformément dopée.

En conséquence, plutôt que des anneaux, une poche a été implantée.

Dans le cas de la protection par anneaux p^+ , le dispositif présente donc une poche fortement dopée tangente à la zone active. Ainsi, cette dernière est étendue sur toute la largeur occupée par les anneaux. Ce que montre la figure 5 est la tenue en tension d'une diode non protégée (30% d'efficacité) et la protection de cette même diode par des anneaux p^+ . Dans ce dernier cas, on trouve un courant de fuite plus élevé dû directement à l'implantation p^+ , à cause de l'augmentation de la surface active, donc de la capacité de la jonction. Si l'on simule une poche fortement dopée (notée « JTE P+ ») tangente à la zone active, on retrouve dans un premier temps les fuites inhérentes à l'implantation p^+ , puis le claquage du dispositif au même niveau qu'une diode sans protection. Notre hypothèse est donc ici bien confirmée.



Figure 6 : Évolution du potentiel le long d'une JTE faiblement dopée (a) et d'une poche p^+ (b) de 32 μ m chacune



Figure 7 : Répartition du champ électrique le long d'une JTE faiblement dopée (a) et d'une poche p^+ (b) de 32 μ m chacune

Contrairement à ce que l'on observe classiquement sur une JTE (figure 6a), on voit qu'il n'y a aucune chute de potentiel le long de la poche fortement dopée (figure 6b) : ceci illustre d'une part la sensibilité au dopage de la JTE, et d'autre part le prolongement de la zone active de la diode, annihilant l'effet de la protection. Le pic de champ électrique est reporté tout au bout de la jonction (figure 7b), alors qu'une JTE est censée étaler les lignes de champs (figure 7a) afin d'éviter un pic de champ en un endroit.

Bien entendu, les anneaux p ont également subi cette imprécision, ce qui nous a invité à simuler une poche JTE, donc faiblement dopée (présentée sur la figure 6a), de la dimension recouverte par les anneaux, c'est-à-dire 32 µm. Dans ce cas, la tenue en tension sera plus élevée que pour une protection simplement par anneaux, ce qui expliquerait les valeurs exceptionnelles mesurées ! On observe bien la chute de potentiel tout au long de la poche.

CONCLUSION

Différents types de protection ont été envisagés en technologie *planar*, c'est-à-dire sans gravure. Une étape d'implantation p^+ est souvent utilisée dans les procédés de fabrication pour des contacts ohmiques, c'est pourquoi nous avons envisagé de l'utiliser également en protection. Malheureusement, son efficacité n'est *a priori* pas démontrée. En revanche une implantation p^- en forme d'anneaux ou de JTE a prouvé son efficacité. Des travaux sur la profondeur d'implantation seront un bon complément.

Références

- [1] H. Habucka *et al.*, Elsevier MSF 645-648 pp 787-790 (2010)
- [2] Raúl Pérez Rodríguez, Planar edge terminations and related manufacturing process technology for high power 4H-SiC, Doctoral thesis, Universitat Autònoma de Barcelona (2005)
- [3] Pierre Brosselard, Conception, réalisation et caractérisation d'interrupteurs haute tension en SiC, thèse de doctorat, INSA de Lyon (2004)
- [4] Maxime Berthou, Implementation of high voltage silicon carbide rectifiers and switches, thèse de doctorat, INSA de Lyon (2012)
- [5] A. Villamor-Baliarda *et al.*, Microelectronic reliability, 51, pp 1959-1963 (2011)
- [6] C. Ronsisvalle et V. Enea, Microelectronic reliability, 50, pp 1773-1777 (2010)
- [7] A. Mahajan et B.J. Skromme, Solid-State Electronics, 49, pp 945-955 (2005)
- [8] A.O. Konstantinov *et al.*, Applied Physics Letters, 73, pp 1850-1852 (1998)
- [9] Synopsys TCAD Sentaurus, version F-2011.09

REMERCIEMENTS

Nous tenons à remercier la DGA, à l'origine du projet MADASiC dans lequel s'inscrivent ces travaux, pour son support et son soutien dans l'avancement de cette thèse.