



HAL
open science

Simulations et réalisation d'un limiteur de courant en SiC-4H

F Nallet, A Sénès, D Planson, P Godignon, M L Locatelli, C Parnière, J P Chante

► **To cite this version:**

F Nallet, A Sénès, D Planson, P Godignon, M L Locatelli, et al.. Simulations et réalisation d'un limiteur de courant en SiC-4H. Electronique de Puissance du Futur (EPF'2000), Nov 2000, Lille, France. <hal-04515747>

HAL Id: hal-04515747

<https://hal.science/hal-04515747v1>

Submitted on 21 Mar 2024

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



HAL Authorization

Simulations et réalisation d'un limiteur de courant en SiC-4H.

F. Nallet, A. Sénès*, D. Planson, P. Godignon**, M.L. Locatelli, C. Parnière*, J.P. Chante

Centre de Génie Electrique de Lyon (CEGELY)
UPRESA 5005 - INSA de LYON, bât. 21
20, av. A. Einstein - 69621 VILLEURBANNE Cedex
Tel : 04 72 43 82 38 Email : nallet@cegely.insa-lyon.fr

*SCHNEIDER ELECTRIC S.A.
Direction scientifique et technique
Centre de recherche A2, 38050 Grenoble cedex 9

**Centre National de Microélectronique (CNM)
Campus de l'université autonome de Barcelone
08193 Bellaterra, Barcelone, Espagne

Résumé : Cet article expose les premiers résultats obtenus sur la fabrication d'un limiteur de courant 600V en SiC-4H. Les caractéristiques électriques obtenues prouvent la validité du concept développé en simulation. Les R_{ON} mesurés sont d'environ $150 \text{ m}\Omega\cdot\text{cm}^2$ et les densités de courant de saturation atteignent les $200 \text{ A}/\text{cm}^2$ à 100 V. La variation de ces grandeurs suivant la température est également proposée et valide un fonctionnement du dispositif à 300 °C.

1 INTRODUCTION

La filière silicium a engendré nombre de redresseurs et d'interrupteurs largement utilisés en électronique de puissance. Cependant les performances actuelles de ces composants limitent leur champ d'application à des températures de fonctionnement en dessous de 200 °C, et à des compromis résistance série/tenue en tension de plus en plus pénalisants (surface de silicium importante). De nouveaux composants comme le CoolMos™ [1] développé par Siemens (puis par ST Microelectronics [2] et Mitsubishi [3]) sont aux limites physiques du silicium et témoignent d'une maturité du savoir-faire technologique sur silicium.

Nous proposons dans cet article un nouveau type de composant [4] répondant à des exigences particulières : la limitation de courant. Sa fonction le contraint à travailler à haute température du fait de la puissance interne, résultante de la présence conjointe de tension et de courant. La résistance série doit être faible et la densité de courant de limitation la plus élevée possible, suivant le cahier des charges. Ce type de composant a déjà vu des démonstrateurs en silicium [5]. Une conception d'un tel composant est proposée ici, ses performances ont été évaluées par simulation par éléments finis avec DESSIS (outils de ISE) [6]. Des simulations statiques et électrothermiques ont permis d'aboutir à la réalisation de premiers démonstrateurs dont nous présenterons les caractéristiques statiques.

2 STRUCTURE DU COMPOSANT

L'architecture étudiée est basée sur une conduction unipolaire de type électronique. Le courant traverse toute l'épaisseur de la tranche de SiC-4H, soit une couche de type

N^+ ($3 \times 10^{18} \text{ cm}^{-3}/420 \mu\text{m}$) sur laquelle une homoépitaxie de type N ($4 \times 10^{15} \text{ cm}^{-3}/7 \mu\text{m}$) assurera la tenue en tension (600V). La face avant (coté épitaxie) reçoit la partie active du composant détaillée comme suit: une couche P^+ enterrée [7], une couche N^+ dite de "canal", une zone N^+ pour l'ohmicité de contact, une isolation par oxyde, une gravure pour la prise de contact sur la couche P^+ et une métallisation unique connectant ensemble les zones P^+ , N^+ et la "grille" sur la couche d'oxyde. La Figure 1 propose une représentation en coupe de la structure avec la protection périphérique utilisée : protection par anneaux de garde intégrée dans le process.

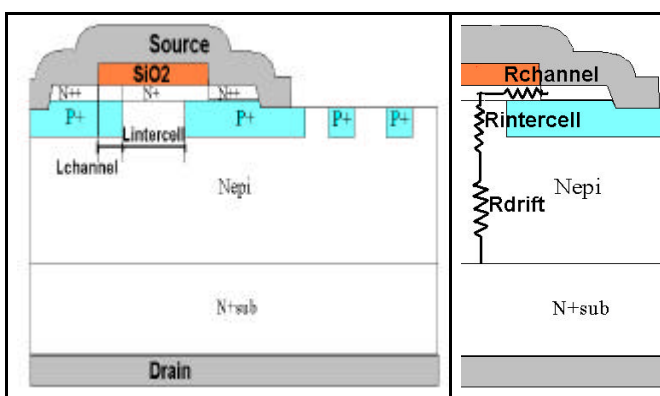


Figure 1: Coupe verticale du limiteur de courant. La partie active et la périphérie (anneaux de garde) sont représentées.

2.1 Fonctionnement

Le limiteur de courant est muni de deux contacts dits de "Source" et de "Drain", une terminologie empruntée à la structure Mosfet. Lors d'une polarisation positive du Drain par rapport à la Source ($V_{DS} > 0$), un courant d'électrons

traverse successivement la couche N^{++} , le canal N, la couche épitaxiée N_{epi} et la couche N^+ de Drain. La résistivité du composant est due à la traversée de ces trois couches et représentée Figure 1 par R_{canal} , $R_{intercell}$, R_{drift} , résistances respectives du canal, de la zone intercellulaire (inter P^+ enterrée), de l'épitaxie N. Le canal est défini comme la zone de recouvrement de type N (N_{canal}) située entre la couche P^+ enterrée et l'oxyde. Lorsque V_{DS} augmente la zone de charge de la jonction P^+/N_{epi} polarisée en inverse s'étale principalement dans la couche N_{epi} . Une autre zone de charge d'espace apparaît dans le canal et est contrôlée par le potentiel de celui-ci par rapport à la couche P^+ enterrée. La tension V_{DS} augmentant, la zone de charge d'espace dans le canal "pinche" de plus en plus le passage des électrons jusqu'à interdire toute augmentation du courant pour la tension $V_{DS}=V_{DSSAT}$. Une fois le canal pincé, le courant est constant vis-à-vis de V_{DS} .

3 SIMULATIONS ELECTRIQUES

Les simulations effectuées sur cette structure ont permis d'estimer le comportement du composant en fonction de ses paramètres technologiques tels que le niveau de dopage du canal, sa profondeur et sa longueur. La prise en compte de l'autoéchauffement du composant est essentielle pour la conception afin de rester dans des limites compatibles avec l'environnement proche du SiC, c'est-à-dire, l'oxyde et les métallisations. Le SiC seul est capable de supporter des températures élevées (1000 °C) tout en gardant ses propriétés semiconductrices.

3.1 Simulation statique isotherme

La Figure 2 présente un exemple de résultat de simulation statique obtenu avec les caractéristiques suivantes: une épitaxie N de $6 \mu\text{m} / 5 \times 10^{15} \text{cm}^{-3}$, un canal N^+ de profondeur (X_{jcanal}) = $0,3 \mu\text{m}$ avec un dopage de surface (N_{canal}) = $2 \times 10^{17} \text{cm}^{-3}$ et une longueur (L_{canal}) = $4 \mu\text{m}$. La résistance spécifique obtenue est de $10 \text{m}\Omega.\text{cm}^2$, la densité de courant de saturation J_{DSSAT} est de 1500A/cm^2 (tension de saturation V_{DSSAT} = 15V). Ce résultat ne tient pas compte des charges à l'interface SiO_2/SiC [8],[9].

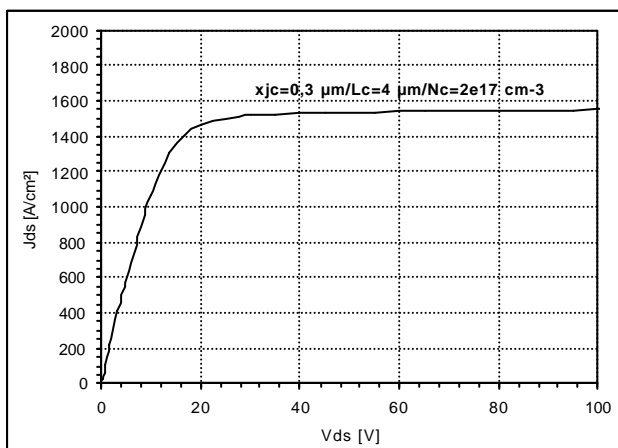


Figure 2: Simulation de la caractéristique statique pour $X_{jcanal}=0,3 \mu\text{m}/L_{canal}=4 \mu\text{m}/N_{canal}=2 \cdot 10^{17} \text{cm}^{-3}$

Le domaine de fonctionnement sera borné en densité de courant par l'évaluation par simulation de la température atteinte dans le composant due à l'autoéchauffement interne. Le recours à des simulations électrothermiques est alors incontournable.

3.2 Simulation électrothermique

En cas de court-circuit par exemple, le composant est limiteur de courant et est contraint de travailler en présence de courant et de tension élevée. La température interne de celui-ci augmente donc dangereusement et peut détruire le composant. Des simulations électrothermiques dans ce cas de figure ont été réalisées tenant compte de l'effet de la température sur la mobilité [10],[11], la conductivité thermique [12],[13] et les coefficients d'ionisation [14]. Les conditions aux limites thermiques utilisées supposent une dissipation uniquement en face arrière par l'intermédiaire d'une plaque de cuivre de 1mm d'épaisseur. Le stress proposé dans la simulation est l'application d'une onde de tension sur le composant, définie par un front montant de 0V à 500V en 1ms puis constante et égale à 500V .

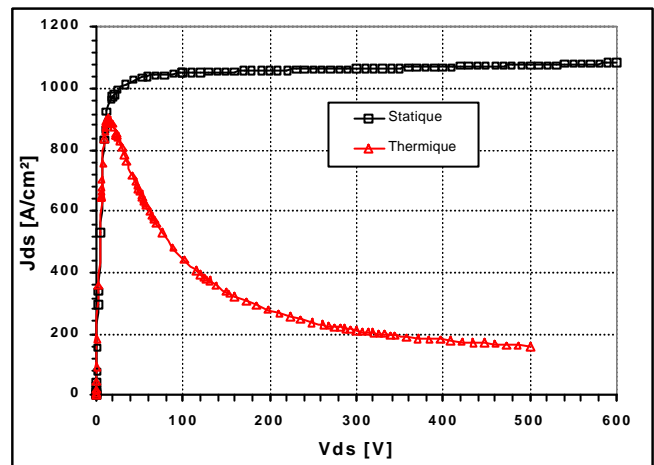


Figure 3: Comparaison entre la caractéristique statique à $T=300\text{K}$ et électrothermique transitoire (V_{DS} varie de 0 à 500V en 1ms puis reste constante). La condition limite thermique utilisée est une plaque de cuivre de 1mm disposée face arrière (aucun échange face avant).

La Figure 3 montre l'influence de la température interne calculée lors de la simulation transitoire comparée à la caractéristique statique à 300K : pour une densité de courant de saturation visée de 1000A/cm^2 en statique, la densité de courant obtenue à 500V est d'environ 200A/cm^2 . L'effet de limitation est donc assisté par la température à travers la décroissance de la mobilité des électrons. Les variations du maximum de température interne, de la densité de courant et de la puissance dissipée en fonction du temps sont représentées Figure 4 et Figure 5. La température atteinte après 20ms est de 900K (625°C), la puissance dissipée est alors proche de 70kW/cm^2 et le composant ne semble pas atteindre le régime d'emballement thermique, avantage indéniable des matériaux à large bande interdite comme le SiC où le

régime intrinsèque apparaît à des températures élevées ($n_i(1000\text{ K})=10^{11}\text{ cm}^{-3}$ pour du SiC-4H).

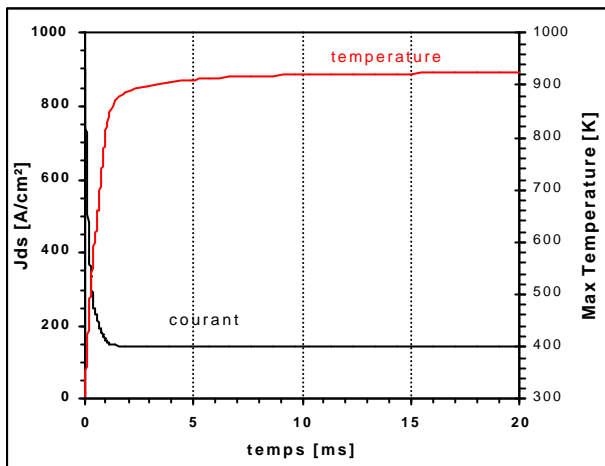


Figure 4: Densité de courant et température interne en fonction du temps. Simulation électrothermique transitoire (V_{DS} varie de 0 à 500 V en 1 ms puis reste égale à 500 V).

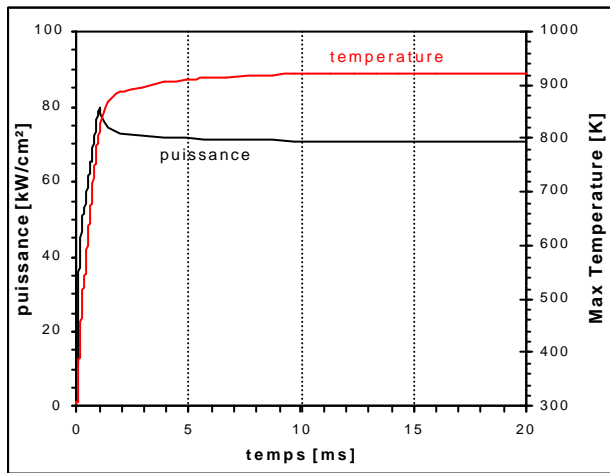


Figure 5: Densité de puissance dissipée et température interne maximale en fonction du temps. Simulation électrothermique transitoire (V_{DS} varie de 0 à 500 V en 1 ms puis reste égale à 500 V).

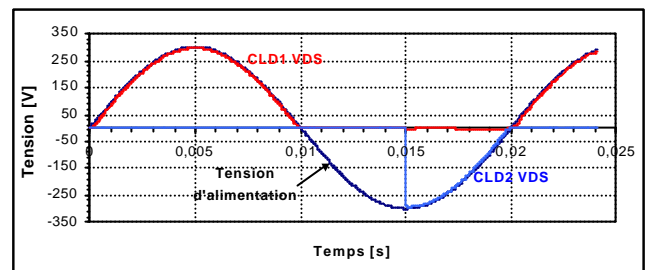
La limitation du courant assistée par une diminution de la mobilité avec la température a déjà été observée expérimentalement dans un interrupteur en phase de court-circuit développé par Siemens [15].

3.3 Simulation électrothermique en "mixed mode"

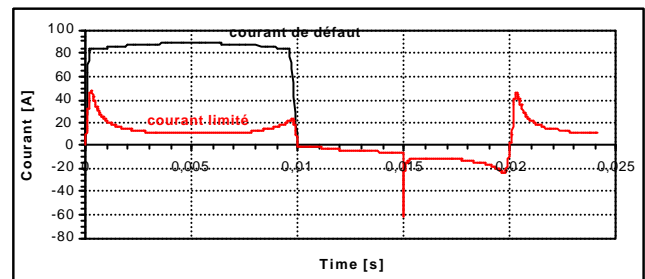
Le composant étudié est, de par sa définition, unidirectionnel : la fonction de limitation du courant est réalisée seulement lorsque V_{DS} est positive. Pour obtenir une efficacité bidirectionnelle, l'utilisation de deux composants connectés en série de façon «têtes-bèches» sera alors nécessaire. Des simulations électrothermiques du composant placé dans un circuit (simulation dite en « mixed mode ») ont été effectuées. Les éléments du circuit autres que le limiteur sont décrits par des modèles Hspice. La structure choisie pour la limitation du courant est

l'association de deux limiteurs identiques à celui simulé sur la Figure 3. La surface est ajustée de façon à obtenir un courant de saturation de 60 A, soit 6 mm^2 de SiC. Le R_{ON} total est de $0,27\ \Omega$ ($2 \times 8\text{ m}\Omega \cdot \text{cm}^2 / 0,06\text{ cm}^2$). Le circuit se compose d'une source de tension 300 V/50 Hz débitant dans une charge uniquement résistive de $50\ \Omega$, le limiteur de courant est placé en série avec la charge. L'absence d'inductance additionnelle place la protection dans un cas très défavorable où le di/dt n'est pas limité. Des courts-circuits sont déclenchés sur les deux alternances de la source de tension ; le courant de défaut est de 90 A.

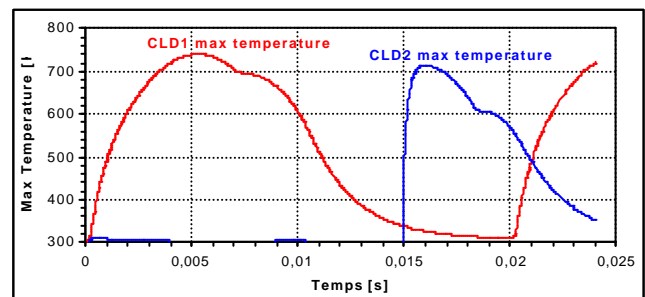
Les Figure 6 illustrent le comportement de la protection série en fonction du temps et des courts-circuits. La température maximale atteinte dans le composant est de 750 K ($475\text{ }^\circ\text{C}$) au plus fort de la limitation ($t=5\text{ ms}$), le courant limité est à cet instant de 10 A. La limitation est assurée successivement par chaque limiteur unidirectionnel. Lorsque l'un des deux sature, l'autre conduit par l'intermédiaire de sa diode interne et offre ainsi une résistivité minimale au passage du courant.



(a)



(b)



(c)

Figure 6 (a), (b) et (c): Simulations en « mixed mode » d'un limiteur bidirectionnel placé entre une charge résistive de 50 W et une alimentation 300 V/50 Hz. Les conditions aux limites thermiques sont celles utilisées pour les simulations électrothermiques du paragraphe 3.2.

4 RÉALISATION ET CARACTÉRISATION STATIQUE

4.1 Etapes technologiques

La réflexion menée sur le process technologique est basée sur une succession d'étapes compatibles avec les équipements standards de la filière silicium : implantation, gravure, oxydation, métallisation. Seule l'étape incontournable du recuit post-implantation est spécifique au SiC et a été réalisée au CEGELY (1700 °C/30 mn) [16]. La couche P a été réalisée par implantation d'aluminium [17],[11] inversée en surface par implantation d'azote pour la réalisation du canal. L'épaisseur de l'oxyde thermique est de 0,9 μm et une couche de Ni (0,2 μm , recuit RTA 800 °C) assure les métallisations des faces arrière et avant. La plaquette de SiC-4H ($4 \times 10^{15} \text{ cm}^{-3}/7 \mu\text{m}$) provient de CREE Research. Une photographie (Figure 7) d'un limiteur prise au microscope optique montre le choix d'une structure hexagonale des cellules et la protection périphérique réalisée avec trois anneaux de gardes intégrés dans les étapes technologiques de la partie active.

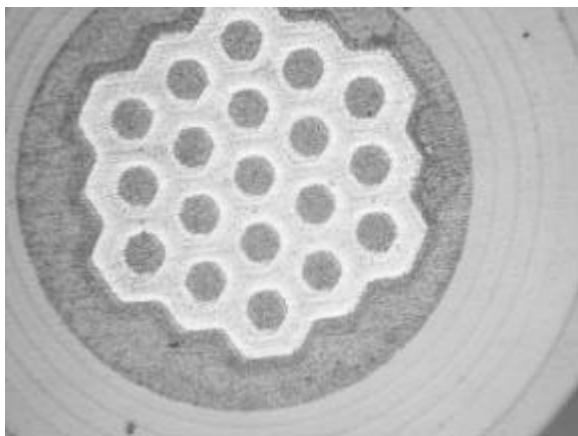


Figure 7 : Photographie d'un limiteur de courant à base de cellules élémentaires hexagonales. La protection par anneaux de gardes est visible en périphérie.

4.2 Mesures statiques à 300 K

La Figure 8 présente quelques caractéristiques expérimentales obtenues. Le R_{ON} mesuré est d'environ 150 $\text{m}\Omega \cdot \text{cm}^2$. Les mesures ont été effectuées à $T=300 \text{ K}$ et montrent un changement de résistivité du composant entre 10 V et 20 V. La densité de courant à $V_{\text{DS}}=50 \text{ V}$ est de 100 A/cm^2 pour la courbe référencée par $L_{\text{canal}}=6 \mu\text{m}/L_{\text{inter}}=8 \mu\text{m}$ de la Figure 8. La saturation observée expérimentalement est beaucoup moins nette que pour les résultats de simulation, cependant la tension de saturation obtenue est proche de celle donnée §2.1 ($V_{\text{DSSAT}}=15 \text{ V}$), ce qui indique que le principe de fonctionnement est bien une saturation par pincement du canal. Il semble que la distance intercellule ($L_{\text{intercell}}$) intervienne à travers un effet JFET parasite, un phénomène qui ne transparait pas dans les simulations mais qui existe dans les démonstrateurs pour des distances de 6 μm et surtout 4 μm . L'extraction de la mobilité dans le canal à partir des caractéristiques statiques conduit à $\mu_n \approx 10 \text{ cm}^2/\text{V} \cdot \text{s}$, ce qui correspond aux valeurs données dans la littérature [18],[11] pour les canaux de

transistor Mosfet sur SiC-4H. Dans notre cas, le canal est préformé et l'altération de sa mobilité est plus à lier à la qualité de la couche N_{canal} /Penterrée qu'à la qualité de l'interface $\text{SiO}_2/\text{SiC-4H}$. En effet, le canal préformé induit un passage du courant plus volumique que surfacique et ainsi moins sensible aux pièges de surface. Les charges fixes (négatives) influent ostensiblement sur le courant dans le canal de par la striction de celui-ci par zone de charge d'espace. La résistance série pâtit également de cette mobilité faible mais reste néanmoins acceptable (150 $\text{m}\Omega \cdot \text{cm}^2$) [19].

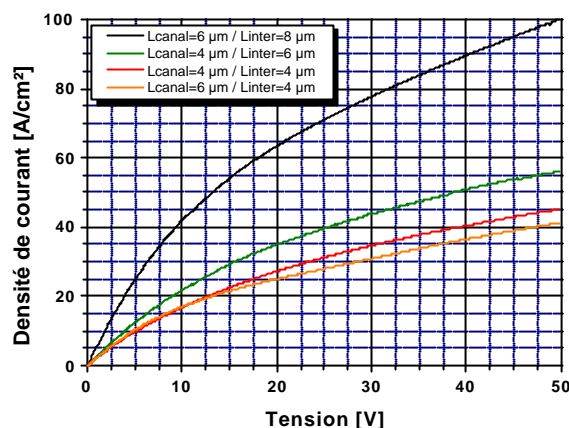


Figure 8 : Caractéristiques statiques expérimentales de limiteurs de courant SiC-4H à $T=300 \text{ K}$. Les différents tracés reflètent les comportements de différents types de motifs suivant leur longueur de canal et leur distance intercellulaire.

4.3 Mesures en températures

Le comportement de motifs limiteur de courant a été évalué en température. Les caractéristiques statiques ainsi obtenues montrent une diminution du courant traversant le composant pour des températures variant de 25 °C à 300 °C avec un pas de 25 °C. La Figure 9 regroupe les résultats correspondant à un motif limiteur de longueur de canal égale à 5 μm et de largeur intercellule de 6 μm .

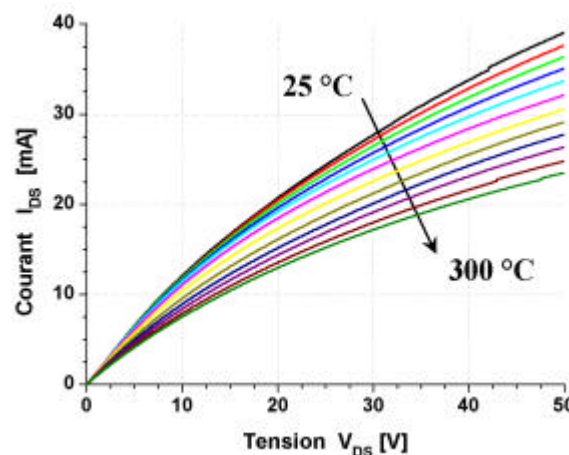


Figure 9 : Caractéristiques statiques pour des températures homogènes de 25 °C à 300 °C (pas de 25 °C).

Ces résultats valident la décroissance du courant en fonction de la mobilité estimée en simulation et un fonctionnement du composant à une température de 300 °C.

En se plaçant, par exemple, à $V_{DS}=50$ V, il est possible de tracer une courbe $I(T)$ et d'en extraire une proportionnalité par rapport à $\mu_N \times n$. En utilisant une variation classique de la mobilité en fonction de la température du type $(T/300)^{-B}$ et une génération thermique d'électrons modélisée par $\exp(-qE_D/(2kT))$, on obtient environ 2 pour B et 95 meV pour E_D . La valeur de B obtenue correspond à ce que l'on peut trouver dans la littérature [10] et les 95 meV sont tout à fait dans la gamme du niveau donneur de l'azote dans le SiC-4H [10],[20]. Le résultat de l'ajustement de la courbe expérimentale $I(T)$ à $V_{DS}=50$ V est proposé Figure 10.

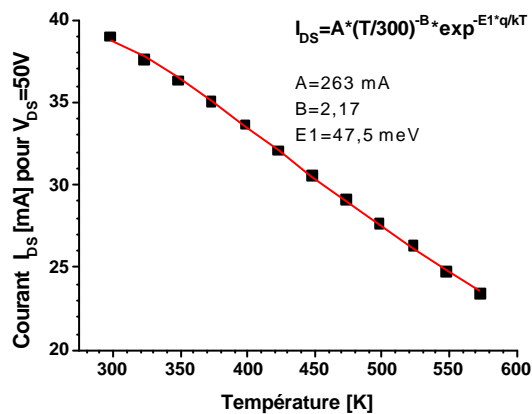


Figure 10: Ajustement de $I(T)$ à $V_{DS}=50$ V suivant $I(T) \propto n(T) \times \mu(T)$.

5 CONCLUSION

Les simulations d'un limiteur de courant en SiC-4H ont montré l'intérêt d'un tel dispositif pour des applications de protection série. L'utilisation de deux limiteurs est alors indispensable pour une efficacité bidirectionnelle. Dans le cadre envisagé (300 V/50 Hz), un limiteur bidirectionnel ayant une densité de courant de saturation de 1000A/cm² avec une résistance spécifique à 100 A/cm² de 8 mΩ.cm² est un excellent candidat.

Un démonstrateur a été réalisé avec l'aide technologique du CNM et a permis de valider la fonction de limitation du dispositif et sa capacité à fonctionner à 300 °C. Les caractéristiques obtenues sont : une densité de courant de saturation de 200 A/cm² avec une résistance spécifique de 150 mΩ.cm², la tension de saturation se situe entre 10 V et 15 V. Il reste donc à améliorer le composant en terme de résistance spécifique et de densité de courant de saturation tout en analysant physiquement les démonstrateurs déjà fabriqués. Le but est d'obtenir une suite d'étapes technologiques fiables et reproductibles pour un contrôle efficace des performances souhaitées.

Remerciements:

Nous remercions Schneider Electric pour son soutien et plus particulièrement A. Sénès pour son suivi et ses indications sur le présent sujet. Merci à P. Godignon et au CNM pour leur contribution technologique.

REFERENCES

- [1] Leo Lorenz, "CoolMos – a new approach toward an idealized power switch", EPE 99.
- [2] M. Saggio, D. Fagone, S. Musumeci, "MdmeshTM : innovative technology for high voltage PowerMOSFETS", ISPSD 2000, May 22-25, Toulouse, France, pp. 65-68, 2000.
- [3] T. Minato, T. Nitta, A. Uenisi, M. Yano, M. Harada, S. Hine, "Which is cooler, Trench or Multi-Epitaxy?", ISPSD 2000, May 22-25, Toulouse, France, pp. 73-76, 2000.
- [4] F. Nallet, A. Sénès, D. Planson, "Electrical And Electrothermal 2D Simulations of a 4H-SiC High Voltage Current Limiting Device for Serial Protection Applications", ISPSD 2000, May 22-25, Toulouse, France, pp. 287-290, 2000.
- [5] J.L. Sanchez, Ph. Leturcq, P. Austin, "Design and Fabrication of New Silicon High Voltage Current Limiting Devices", 8th Int. Symp. on Power Semi. Devices and ICs (ISPSD'96), Hawaii (USA), 20-23 Mai 1996, pp.201-205.
- [6] ISE Integrated Systems Engineering AG, Zurich/CH (1998)
- [7] P.M. Shenoy, B.J. Baliga, "High Voltage Planar 6H-SiC ACCUFET", Materials Science Forum Vols. 264-268 (1998) pp. 993-996, Trans Tech Publications, Switzerland.
- [8] T. Ouisse, "Electron Transport at the SiC/SiO₂ Interface", phys. Stat. Sol. (a) 162, 339 (1997).
- [9] P. Godignon, S. Berberich, E. Morvan, X. Jorda, D. Flores, J. Montserrat, J. Rebollo et L. Ottaviani, "6H-SiC Mosfet Structures for Power Devices Fabrication Process Characterisation", CAS'99, Sinaia, Roumanie.
- [10] M.A. Capano, J.A. Cooper, M.R. Melloch, A. Saxler, W.C. Mitchel, "Ionization Energies and Electron Mobilities in Phosphorus- and Nitrogen-Implanted 4H-SiC", Mater. Sci. Forum, Vol. 338-342, pp. 703-706, 1999.
- [11] T. Troffer, M. Schadt, T. Frank, H. Itoh, G. Pensl, "Doping of SiC by Implantation of Boron and Aluminum", Phys. Stat. Sol. (a) 162, 277 (1997).
- [12] Glen A. Slack, "Thermal Conductivity of Pure and Impure Silicon, SiC, and Diamond", J. Apply. Phys. 35 (12), pp. 3460-66, Dec 1964.
- [13] St.G. Müller, R. Eckstein, "Experimental and Theoretical Analysis of the High Temperature Thermal Conductivity of Monocrystalline SiC", ICSCIII'97 Sweden.
- [14] R. Raghunathan, B. J. Baliga, "Temperature Dependence of Hole Impact Ionization Coefficients in 4H and 6H-SiC", Solid State Electronics, vol 43, pp. 199-211, 1999.

- [15] P. Friedrichs, H. Mitlehner, "SiC Power Devices With Low On-resistance for fast switching applications", ISPSD 2000, May 22 -25, Toulouse, France, pp. 213-216, 2000.
- [16] M. Lazar, L. Ottaviani, M.L. Locatelli, D. Planson, B. Canut et J.P. Chante, "Improved Annealing Process For 6H-SiC p+n Junction Creation by Al implantation", Mater. Sci. Forum 338-342 (1999), 921.
- [17] E. Morvan, P. Godignon, J. Monserrat, J. Fernandez, D. Flores, J. Milan, J.P. Chante, "Montecarlo simulation of ion implantation into SiC-6H single crystal including channeling effect", Mater. Sci. Engin. B46 (1997), 218.
- [18] H. Yano, T. Hirao, T. Kimoto, H. Matsunami, K. Asano, Y. Sugawara, "Anisotropy of Inversion Channel Mobility in 4H- and 6H-SiC Mosfet's on (1 1 -2 0) Face", Mater.Sci.Forum, Vol. 338-342, pp. 1105-1108, 1999.
- [19] S. Ogino, T. Oikawa, K. Ueno, "Channel Doped SiC-MOSFETs", Mater. Sci. Forum, Vol. 338-342, pp. 1101-1104, 1999.
- [20] Pensl G. et al. , "Electrical And Optical Characterisation of SiC", Physica B 185 (1993), pp 265-273.