



HAL
open science

Exploration topologique et optimisation d'un convertisseur isolé 400 V -12 V, 1 W

Etienne Foray, Christian Martin, Bruno Allard, Pascal Bevilacqua

► **To cite this version:**

Etienne Foray, Christian Martin, Bruno Allard, Pascal Bevilacqua. Exploration topologique et optimisation d'un convertisseur isolé 400 V -12 V, 1 W. Symposium de Génie Electrique, Jul 2021, Nantes (France), France. hal-03976213

HAL Id: hal-03976213

<https://hal.science/hal-03976213v1>

Submitted on 6 Feb 2023

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Exploration topologique et optimisation d'un convertisseur isolé 400 V - 12 V, 1 W

Etienne FORAY, Christian MARTIN, Bruno ALLARD, Pascal BEVILACQUA

Université de Lyon, Université Claude Beranrd Lyon 1; Ecole Centrale de Lyon, INSA Lyon, CNRS, Ampère F-29621, Villeurbanne, France

RESUME – Avec la multiplication des bus DC haute-tension (400 V) dans les applications embarquées, type véhicule électrique, naît le besoin d'un convertisseur isolé, local, capable de transformer la haute-tension vers la basse-tension (12 V) avec une faible puissance en sortie (1 W). Le design de ce convertisseur présente plusieurs difficultés, notamment en termes de taille et de rendement. Les solutions basées sur les convertisseurs de type Flyback montrent leurs limites sur ces aspects. Une exploration topologique est menée, et l'architecture 3-niveaux à capacités flottantes est choisie. Une approche est proposée pour le design de l'étage de puissance et du transformateur, et un modèle simplifié des pertes dans le convertisseur est construit. Les résultats de ce modèle permettent de montrer la supériorité de la solution basée sur le 3L-FC Fly-Buck.

Mots-clés – Convertisseur DC/DC isolé, Transformateur planaire, ZVS, Convertisseur multi-niveaux, Topologies de convertisseur

1. INTRODUCTION

Avec la multiplication de l'offre de véhicules électriques, on observe également l'augmentation de la tension de leur batterie. Elle est très souvent autour de 400 V à l'heure actuelle et pourra aller jusqu'à 800 V dans un futur proche [1]. En parallèle, certains petits systèmes ont besoin d'une alimentation directement fournie par la batterie haute-tension, pour des raisons de sécurité notamment (exemple du Pyroswitch [2]). Il y a donc un besoin pour un convertisseur haute tension basse puissance isolé, avec de fortes contraintes sur l'encombrement, et le rendement dues au contexte automobile. La Table 1 présente une partie des spécifications générales du convertisseur :

Tableau 1. Spécifications générales du convertisseur

| Paramètres | Valeurs |
|---------------------|----------------------|
| Tension d'entrée | entre 300 V et 500 V |
| Tension de sortie | 12 V |
| Puissance de sortie | 1 W |
| Isolation | Oui |
| Rendement | $\geq 85\%$ |

Aujourd'hui, la solution utilisée pour les applications basse puissance se basent souvent sur la topologie Flyback et ses dérivées. Certains exemples se rapprochent d'ailleurs de la problématique haute-tension basse-puissance. C'est notamment le cas de certains convertisseurs 'off-line', mais leurs performances ne permettent pas d'être directement utilisables pour cet application. [3, 4, 5] proposent un convertisseur de type Flyback, mais soit le rendement obtenu n'est pas assez élevé ($\leq 75\%$ pour [4, 5]), soit la taille de la solution est trop conséquente (pour [3]). De plus, la tension d'entrée maximale n'est souvent pas assez élevée. Ces limitations sont notamment dues à l'emploi de la topologie Flyback, qui est appréciée pour sa simplicité, mais qui génère un fort stress sur l'interrupteur de puissance et sur le transformateur, ce qui se traduit par un rendement global limité.

La première étape de ces travaux est donc de chercher une topologie alternative plus à-même d'effectuer la conversion haute-tension basse-puissance avec un bon rendement. La topologie 3-level Flying-Capacitor retenue à l'issue de cette exploration est ensuite décrite. La phase de dimensionnement et d'optimisation de l'étage de puissance et du transformateur est présentée. Pour finir, les résultats issus d'un modèle simplifié du convertisseur sont analysés et comparés avec les performances des solutions existantes.

2. EXPLORATION TOPOLOGIQUE

2.1. Difficultés de la conversion haute-tension basse puissance

Pour comprendre comment les différentes topologies candidates ont été choisies et comparées, il faut d'abord souligner pourquoi la conversion haute-tension basse-puissance présente des difficultés, pour le rendement et les aspects liés à l'intégration.

Pour obtenir un bon rendement avec une faible puissance en sortie, il faut que les pertes du convertisseur soient logiquement faibles, voir très faibles. Or, certains types de pertes augmentent lorsque la tension d'entrée du convertisseur augmente, indépendamment de la puissance mise en jeu. Les pertes par commutation par exemple, qui dépendent des capacités parasites des interrupteurs, de la tension à leurs bornes et de la fréquence, peuvent devenir très importantes. Autre exemple, les pertes fer, qui sont dues au flux circulant dans le circuit magnétique du transformateur. Ces pertes sont d'autant plus importantes que la densité du flux est grande, et la quantité de flux est notamment fixée par la tension à laquelle est excité le transformateur (le "volt-second" est parfois utilisé pour quantifier l'excitation du transformateur). Ainsi, ces pertes au sein du matériau magnétiques peuvent également devenir un problème si le design du transformateur n'en tient pas compte. Ces deux exemples de pertes illustrent bien la difficulté de maintenir un bon rendement dans le cas de la conversion haute-tension basse-puissance.

La haute-tension en entrée présente également des défis techniques et technologiques (le coût du convertisseur est une clef pour sa dessémination) concernant les aspects liés à l'intégration de l'étage de puissance. En effet, dans l'optique d'un convertisseur à bas coûts, les technologies actuelles ne permettent pas facilement d'intégrer la partie active du convertisseur, à cause de la haute tension sur les interrupteurs de puissances. Les procédés classiques type Si HV-BCD sont limités en tension (souvent 500/600 V...), et les procédés alternatifs avec les composants grand-gap (type SiC) ne sont pas compatibles en terme de coûts, surtout compte-tenu des faibles puissances en jeu. Réduire le stress en tension sur les composants actifs apparaît donc comme essentiel en vue d'une intégration avec des technologies standard moins coûteuse (type Si), notamment lorsque la tension d'entrée considérée atteindra des valeurs plus élevées (800 V par exemple).

2.2. Critères utilisés

Pour analyser et comparer les différentes structures étudiées pendant la phase d'exploration, certains critères ont été utilisés. Le choix de ces critères a été fait à partir des spécifications du cahier des charges du convertisseur et de l'analyse des difficultés liées à la conversion haute-tension basse puissance. L'exploration topologique s'est basée sur une approche qualitative plutôt que quantitative, car il aurait été difficile de construire une solution optimisée pour chacune des différentes architectures étudiées.

2.2.1. Réduction du "volt-second"

Réduire le volt-second est un moyen de réduire, pour un transformateur donné, les pertes fer. Cela va permettre d'améliorer le compromis qu'il existe entre le rendement et la taille du transformateur. Pour diminuer le volt-second, un convertisseur peut soit réduire la tension d'excitation du transformateur ou bien augmenter la fréquence de découpage (ce sont les principales pistes envisagées ici). L'augmentation de la fréquence de découpage permet en effet d'atténuer les pertes fer en réduisant l'intensité maximale du champ dans le noyau. De plus, des matériaux magnétiques avec de faibles pertes peuvent être employés à haute-fréquence (comme le matériau 3F46 de Ferroxcube par exemple).

2.2.2. Stress en tension sur les interrupteurs

Un des inconvénients de la topologie Flyback est qu'elle impose un stress en tension important sur l'interrupteur de puissance. Pour diminuer le coût des composants actifs employés, améliorer leurs performances et faciliter l'intégration de la partie commande et contrôle, il est important de réduire la tension maximale supportée par les interrupteurs de puissance. C'est donc un autre aspect important à prendre en compte, pour permettre d'utiliser des composants standards (donc moins coûteux) issus des technologies standards Si HV-BCD.

2.2.3. Possibilité de ZVS

Les pertes en commutation peuvent devenir très importantes dans le cas d'un convertisseur haute-tension, car elles grandissent avec le carré de la tension. Pour permettre de réduire ces pertes, différentes méthodes existent et parmi elles, la méthode dite ZVS (Zero Voltage Switching) nécessite de rendre passants les interrupteurs seulement lorsque la tension à leurs bornes est nulle. Toutes les topologies ne permettent pas ce mode de fonctionnement, c'est donc un autre point intéressant à surveiller. La structure Flyback par exemple ne permet pas (dans sa version classique) d'utiliser cette méthode, et même si d'autres méthodes existent pour réduire les pertes par commutation, elles restent difficiles à mettre en œuvre avec cette topologie [6].

2.2.4. Complexité

Pour qu'une solution soit intéressante dans l'optique d'un convertisseur faible puissance et faible coût, elle doit être simple, c'est ce qui a fait la popularité de Flyback. Cette notion de complexité regroupe plusieurs aspects, que ce soit une complexité matérielle (grand nombre de composants passifs difficiles à intégrer ou composants complexes), une complexité dans le contrôle ou une complexité en vue de l'intégration (nombre d'interrupteurs flottants), etc.

2.3. Quelques exemples de structures étudiées

Certaines des structures étudiées sont présentées ici. Leurs principes de base sont décrits et une liste de leurs avantages/inconvénients du point de vue de l'application est dressée.

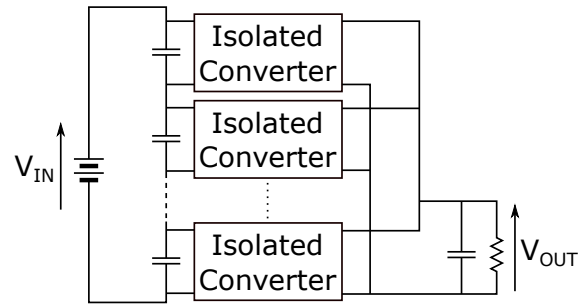


Fig. 1. Arrangement "Input-Series Output-Parallele" de plusieurs convertisseurs

2.3.1. Arrangements ISOP

Les arrangements dits 'ISOP' ou 'SIPO' (Input Series Output Parallel) sont en fait une manière d'assembler plusieurs convertisseurs "briques" de manière à former un convertisseur global présentant de meilleures performances. L'intérêt de cette structure est qu'il permet de répartir la tension d'entrée entre les capacités d'entrée de chaque convertisseur 'brique', comme montré sur la Figure 1. Cette approche est déjà utilisée pour créer des convertisseurs haute-tension [7, 8]. Les sorties des convertisseurs sont ensuite connectées en parallèles, ce qui permet éventuellement de diminuer la puissance gérée par chaque convertisseur. Pour que ce type d'arrangement fonctionne, il faut bien entendu que le convertisseur brique soit isolé, pour permettre de connecter ensemble la sortie des convertisseurs.

L'avantage principale de cette structure est que la tension d'entrée de chaque convertisseur brique est réduite par rapport à la tension d'entrée globale, ce qui permet de réduire le stress en tension des composants du convertisseur 'brique'. Cependant, pour que la répartition de tension fonctionne, il faut que les convertisseurs 'brique' soient synchronisés, ce qui risque de complexifier la mise en œuvre d'une telle structure. [7] offre une revue des différentes méthodes pour s'assurer de la bonne répartition de la tension d'entrée sur les convertisseurs en séries. Une autre limitation de ce type de solution est le transformateur. Chaque convertisseur 'brique' devant être isolé, il faut soit un transformateur par convertisseur, soit un seul convertisseur avec de multiples enroulements. Si le second cas semble plus avantageux en terme d'encombrement, il présente lui aussi des limites, notamment pour la réduction du "volt-second". En effet, même si la tension d'excitation du transformateur est réduite (car la tension d'entrée du convertisseur brique est moindre), la fenêtre de bobinage du transformateur est divisée entre les différents convertisseurs briques et chaque enroulement aura un nombre de tours limité. Ainsi, la réduction du "volt-second" ne sera pas aussi efficace que souhaitée, engendrant des pertes fer plus importantes. Concernant la possibilité d'opérer en ZVS, cela dépend du convertisseur brique : s'il peut fonctionner en ZVS, cela devrait également être le cas pour le convertisseur global.

2.3.2. Convertisseurs à capacités commutées

Les convertisseurs à capacités commutées sont des circuits qui ne se basent pas sur le stockage d'énergie dans des éléments inductifs mais simplement dans des capacités [9, 10]. Cela permet d'obtenir des convertisseurs avec une meilleure densité de puissance, car les capacités possèdent généralement une densité énergétique plus élevée que les éléments inductifs. Ce type de structure est très utilisé pour effectuer un "step-down" de la tension d'un ratio constant (2 : 1, 3 : 1 ; ...). Leur fonctionnement est basé sur la connexion alternée de capacités en séries et en parallèles, d'où leur nom.

Dans le cas de la conversion haute-tension basse puissance, ces circuits sont un bon moyen de réduire la tension d'entrée avec un contrôle simplifié. De plus, selon la structure utilisée, les capacités se partageant la tension d'entrée, il est ainsi possible de réduire le stress en tension des composants utilisés.

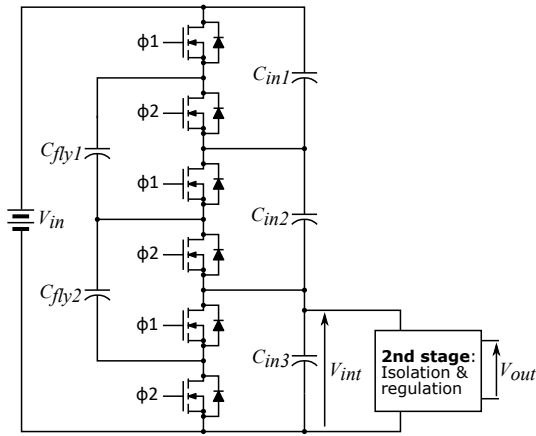


Fig. 2. Exemple d'étage de convertisseur à capacités commutées

C'est le cas pour la structure présentée sur la Figure 2, où la tension maximum sur les composants est divisée par N , N étant le nombre de capacités C_{in} connectées en séries. Toutefois, l'application visée requiert une isolation, ce qui signifie qu'un deuxième étage est nécessaire pour isoler et réguler la tension de sortie. La tension d'entrée de ce 2^{ème} étage est réduite par rapport à la tension en entrée, grâce au 1^{er} étage à capacités commutées. Cela devrait permettre d'obtenir de meilleures performances pour le 2^{ème} étage, car si la tension en entrée est réduite, le stress sur les interrupteurs et sur le transformateur sera également réduit. Pour finir, la possibilité de fonctionner en ZVS va dépendre de l'étage considéré. Pour le second étage, le transformateur devrait permettre d'utiliser ce mode de fonctionnement si la topologie est correctement choisie. Le premier étage en revanche ne pourra pas bénéficier des avantages de la ZVS, l'absence d'élément inductif ne permettant pas les phénomènes de résonance nécessaires à la commutation douce. Cela signifie que le 1^{er} étage comptera nécessairement des pertes par commutation, qui pourront toutefois être limitées en réduisant la fréquence de découpage de cet étage.

2.3.3. Convertisseurs multi-niveaux

Les convertisseurs multi-niveaux, et plus particulièrement ceux à capacités flottantes, sont un bon moyen de construire des convertisseurs haute-tension, car ils permettent de réduire le stress en tensions sur les interrupteurs [11]. Ils sont très utilisés pour créer des onduleurs, car leur structure leur permet de générer différents niveaux de tensions sur le point milieu, d'où leur appellation 'multi-niveaux'. Ils sont également de plus en plus utilisés dans les convertisseurs DC/DC classiques, car ils sont en effet un moyen efficace de réduire le stress sur les interrupteurs mais également sur les composants passifs. Un exemple de convertisseur Buck multi-niveaux est montré sur la Figure 3. Les convertisseurs multi-niveaux à capacités flottantes peuvent être vus comme un hybride entre un circuit inductif classique et un étage à capacités commutées.

La tension présente sur les différentes capacités permet de réduire la tension maximale supportée par les interrupteurs. Plus le nombre de capacités est important, plus cette réduction sera importante. De plus, pour certains modes de commande de l'étage de puissance, l'excursion de tension sur le point milieu est également réduite. Dans le cas d'un convertisseur à 4 niveaux, 2 ca-

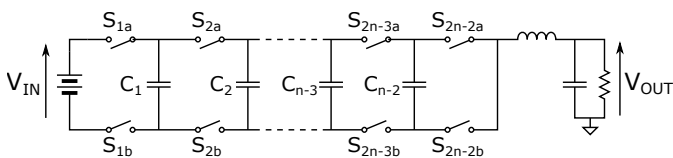


Fig. 3. Convertisseur Buck multi-niveaux

pacités flottantes sont présentes, chargées à $2V_{in}/3$ et $V_{in}/3$. Le stress en tension sur les interrupteurs est alors de $V_{in}/3$ et l'excursion de tension sur le point milieu est également égale à $V_{in}/3$. Cette réduction de l'excursion de tension sur le point milieu se traduit par un volt-second plus faible pour le composant magnétique. De plus, le composant inductif ouvre la possibilité de fonctionner en ZVS pour tous les interrupteurs, permettant ainsi de grandement diminuer les pertes par commutation. L'inconvénient majeur lié à cette topologie est le contrôle de la tension des capacités flottantes. En effet, pour que le convertisseur fonctionne comme prévu, il faut que la tension des capacités flottantes soit proche de celle prédite, sinon un stress plus important risque d'apparaître sur les interrupteurs et le point milieu. Cela pose également la question du démarrage d'un tel étage de puissance, car il faut du temps pour que toutes les capacités atteignent le niveau de charge prévu par la théorie en régime permanent. De plus, durant cette transition, des surtensions peuvent apparaître sur les divers composants de l'étage de puissance.

2.4. Comparaison et choix de la structure

L'étude des différentes topologies qui vient d'être menée peut être résumée par la Figure 4. Selon les critères définis, la topologie la plus adaptée semble être le multi-niveaux à capacités flottantes, car il permet de réduire efficacement le stress sur les interrupteurs et le transformateur, et avec un nombre de composants utilisés réduit. Couplé avec une topologie de type Fly-Buck, le convertisseur hybride ainsi construit permet de garder une solution compacte avec un seul étage. Cependant, l'une des difficultés sera la gestion de la tension des capacités flottantes, mais des solutions ont déjà été proposées pour la réguler [12].

| Topology → | ISOP (input series - output parallel) Arrangement | SuC (Stacked-up-Cap) | Multi Level - Flying Cap |
|-----------------|---|--|---|
| High-efficiency | ✓ | ✓ | ✓ |
| Small-size | ✓ | ✓ | ✓ |
| Integration | ✓ | 1 st stage: ✗ 2 nd stage: ✓ | ✓ |
| Complexity | - Synchro required - Transformer with multiple primaries | - Two-stage solution - Many actives and passives required | - Flying capacitor stability and charging at start-up |

Fig. 4. Résumé de la phase d'exploration des topologies candidates

Pour ce qui est du choix de la structure "d'hybridation" du multi-niveaux, la structure Fly-Buck est choisie pour sa simplicité. Le nombre de niveaux du convertisseur est faible (3-niveaux) pour garder une complexité limitée pour l'étage de puissance.

3. SOLUTION PROPOSÉE : 3L-FC FLY-BUCK

La Figure 5 présente la structure à trois niveaux du Multi-Level Flying-Cap, couplée avec une architecture de type Fly-Buck [13], aussi appelée Asymmetrical Half-Bridge Flyback

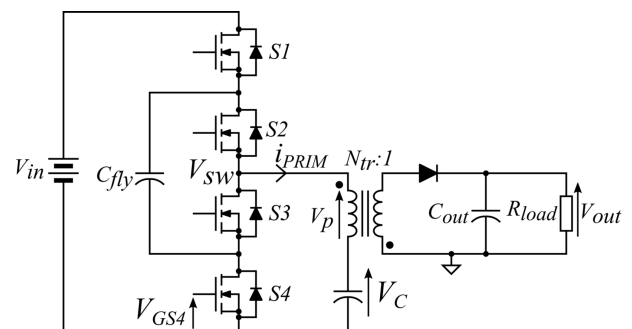


Fig. 5. Etage de puissance pour la topologie 3-Level Flying-Capacitor Fly-Buck

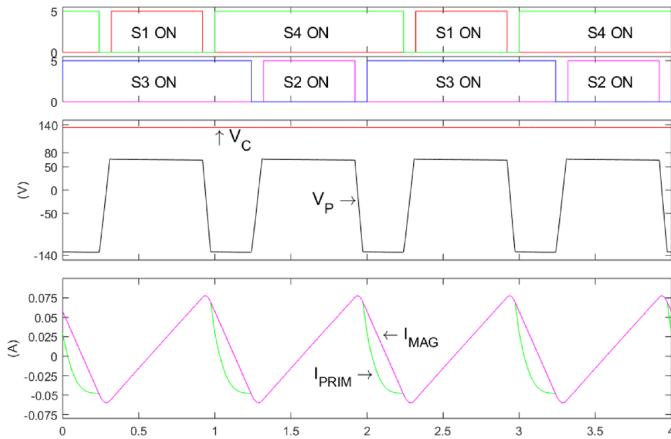


Fig. 6. Principales formes d'ondes simulées au sein du 3L-FC Fly-Buck

[14]. Cette topologie permet de réduire la tension maximale aux bornes des transistors S1 à S4, ainsi que le « volt-second » appliqué au transformateur. Des simulations circuit avec le logiciel Simetrix-Simplis ont permis d'évaluer le courant magnétisant qui circule au primaire (Figure 6). Dans ces simulations, le transformateur a été modélisé avec un modèle classique (résistances au primaire et au secondaire, inductance magnétisante et inductance de fuite au primaire). La capacité primaire-secondaire est également prise en compte. Les MOSFETs ont été modélisés avec les paramètres suivants : résistance de canal, diode body et capacité C_{OSS} qui varie avec la tension V_{DS} . Leurs valeurs sont extraites des caractéristiques des composants utilisés. Les résultats de simulation nous permettent de valider le fonctionnement en commutation douce pour tous les transistors.

Principe de fonctionnement de l'étage de puissance

L'étage de puissance compte quatre interrupteurs de type MOSFET. Les deux couples d'interrupteurs complémentaires (S1/S4 et S2/S3) sont commandés avec un déphasage de 180° . Le transfert de l'énergie au secondaire s'effectue comme pour le Flyback. Lorsque un des transistors du haut (S1 ou S2) est passant, le transformateur stocke de l'énergie. Lorsque les deux transistors du bas sont passants (S3 et S4), la polarisation en inverse du primaire permet au courant de s'écouler au secondaire et de l'énergie est transmise vers la sortie. Le contrôle de la tension de sortie s'effectue en changeant le rapport cyclique des MOSFET S1 et S2. La capacité flottante est chargée à $V_{in}/2$ ce qui permet de réduire l'excursion de tension sur le point milieu V_{SW} et également la tension maximale supportée par les MOSFET.

Tous les transistors utilisés pouvant conduire un courant positif et négatif, le courant primaire i_{prim} alterne entre des valeurs positives et négatives durant la période. Cela permet notamment à tous les MOSFET de fonctionner en condition de ZVS. En effet, juste avant l'allumage d'un des transistors, la tension à ses bornes devient nulle grâce au courant magnétisant qui permet de charger-décharger les capacités parasites.

Un prototype de cette structure a été réalisé, en utilisant des composants discrets. Celui-ci a permis de valider le fonctionnement de la topologie et le choix de la structure. La Figure 7 montre les mesures de rendement effectuées, avec des performances satisfaisantes pour $V_{in} \leq 400 V$. Au-delà, on observe une augmentation des pertes, notamment liées à l'augmentation des courants au primaire ainsi qu'aux pertes fer. Le faible rendement est lié à l'utilisation d'un transformateur non-optimisé.

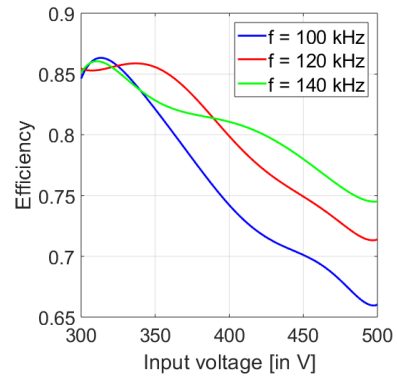


Fig. 7. Mesures expérimentales de rendement du prototype à composants discrets

4. DIMENSIONNEMENT ET OPTIMISATION DU CONVERTISSEUR

4.1. Approche du dimensionnement et de l'optimisation

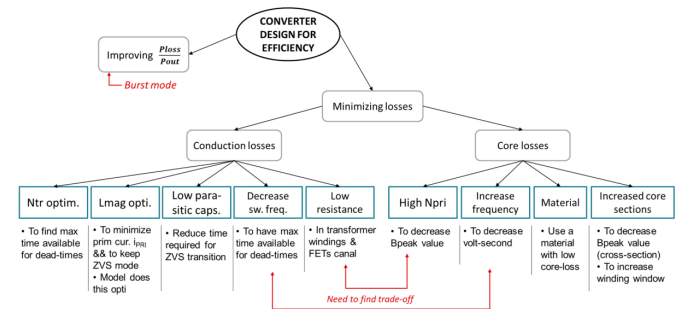


Fig. 8. Approche pour le dimensionnement de l'étage de puissance et du transformateur

Le but de cette phase est de dimensionner l'étage de puissance et le transformateur, pour obtenir le rendement souhaité tout en conservant une solution de taille raisonnable. Pour cela, différentes pistes sont explorées pour permettre de réduire les principaux types de pertes identifiés : les pertes fer et les pertes par conduction. Le résumé de cette approche est présenté sur la Figure 8. Les travaux se sont pour l'instant concentrés sur l'aspect réduction des pertes. Une autre piste qui pourrait être envisagée concerne l'utilisation de divers modes de contrôle de la transmission de puissance (l'exemple du "burst mode" est donné), mais cette approche n'est pas abordée ici.

La Figure 8 montre donc les différents paramètres qui vont influencer les performances du convertisseur. Ces différents paramètres sont rattachés en particulier au dimensionnement de l'étage de puissance et du transformateur. La conception de ces deux éléments est abordée dans la suite de cette section.

4.2. Étage de puissance

4.2.1. Courant primaire et ZVS

Pour réduire les pertes par conduction au sein de l'étage de puissance, il faut diminuer la quantité de courant circulant du côté primaire du transformateur. La tension d'entrée étant élevée et la puissance en sortie faible, il serait raisonnable de penser qu'un faible courant circule du côté primaire du transformateur. Cependant, les formes d'ondes obtenues en simulation (Figure 6) montrent que ce n'est pas forcément le cas, la faute au courant magnétisant (i_{mag}) qui représente une grande partie du courant primaire (i_{prim}), et qui est indépendant de la puissance.

Toutefois, le courant circulant au sein du primaire est également utile pour le mécanisme de ZVS. En effet, lors des phases

de transitions, c'est le courant primaire, égal au courant magnétisant, qui est permis la variation de la tension sur le point milieu V_{SW} et qui charge/décharge l'ensemble des capacités connectées à ce point. Ainsi, une quantité minimale de courant doit circuler pour permettre aux transitions ZVS de s'effectuer normalement.

Ainsi, il est possible de trouver une valeur pour le courant primaire qui minimise les pertes par conduction, tout en conservant le fonctionnement en ZVS des interrupteurs de puissance. L'objectif sera donc de dimensionner les autres paramètres de l'étage de puissance (fréquence, inductance primaire...) pour se rapprocher de cette valeur optimale du courant.

4.2.2. Fréquence de découpage et inductance primaire

La fréquence et l'inductance du primaire du transformateur sont largement responsables de la valeur de i_{prim} . L'inductance primaire correspond à l'inductance magnétisante du transformateur à laquelle s'ajoute l'inductance de fuite, dont la valeur est toutefois supposée faible devant la première. L'hypothèse est donc faite que l'inductance magnétisante est la seule inductance ayant une influence sur la valeur du courant primaire i_{prim} .

Le choix de la fréquence de découpage dépend de nombreux paramètres, dont certains sont liés à la conception du transformateur, comme le choix du matériau magnétique. Ainsi, le but n'est pas ici de trouver une fréquence de découpage unique, mais plutôt d'adapter celle-ci au transformateur utilisé.

Cependant, il est intéressant de noter que la fréquence a un fort impact sur la quantité de courant circulant dans le primaire du transformateur. En effet, il est possible de montrer qu'une augmentation de la fréquence se traduit par une augmentation de la quantité minimum de courant primaire. Cela vient de l'hypothèse que les MOSFET de puissance ($S1, S2, S3, S4$) possèdent un temps de conduction minimum qu'il faut respecter. Ce temps de conduction minimum va contraindre la durée maximale du temps-mort laissé pour la transition ZVS. Si la fréquence augmente, la durée maximale de ce temps-mort diminue. Or, pour réduire le temps-mort et pour continuer à opérer en ZVS, il faut augmenter le courant primaire circulant pendant cette phase. Ainsi, une augmentation de la fréquence se traduira dans les faits par une augmentation du courant primaire.

4.2.3. Interrupteurs de puissance

Pour finir sur les aspects de dimensionnement de l'étage de puissance, les interrupteurs de puissance ($S1, S2, S3, S4$) choisis sont des MOSFET dont la capacité de sortie est faible ($C_{oss} \approx 15 \text{ pF}$), le but étant de pouvoir éventuellement augmenter la fréquence de fonctionnement du convertisseur. Cela se traduit par une résistance de canal plus élevée, mais qui n'impacte pas trop les pertes par conduction, du fait des faibles courants et des temps de conduction assez courts.

4.3. Transformateur

4.3.1. Choix de la technologie

Pour la réalisation du transformateur, le choix s'est porté sur la technologie des transformateurs planaires. Ces derniers sont intéressants du fait de leur importante densité de puissance, leur bon rapport entre volume et aire du noyau magnétique [15, 16]. Leur fabrication est également facilitée, à condition de ne pas imposer des contraintes trop importantes pour la fabrication du PCB. Pour cela, le cas de cette étude se restreint à utiliser des PCB 4 couches.

Par ailleurs, plusieurs géométries et un matériau magnétique sont sélectionnés a priori, sur la base de leur propriétés, pour être comparés. Les géométries retenues sont les références E18/4/10, E22/6/16 et E32/6/20, tous les designs étant réalisés pour un assemblage E+PLT. Pour le matériau, le 3F4 de Ferroxcube est choisi pour sa grande plage de fréquence d'utilisation (de 200 kHz à 2 MHz), ses faibles pertes, et car ses paramètres de Steinmetz (utilisés pour calculer les pertes fer) sont assez bien

connus et documentés sur une grande partie de cette plage de fréquence.

4.3.2. Importance du nombre de tours

Le nombre de tours, notamment pour l'enroulement primaire, est un choix essentiel pour le dimensionnement du transformateur planaire. En effet, ce paramètre impacte à la fois la résistance de l'enroulement, donc les pertes par conduction, et les pertes fer, car il permet de réduire l'intensité du champ magnétique à l'intérieur du noyau. Il faut donc choisir un nombre de tours qui équilibre ces deux types de pertes et permet au convertisseur d'atteindre un bon rendement.

Cependant, trouver analytiquement le nombre optimal de tours s'avère difficile, car de nombreux paramètres rentrent en compte et viennent modifier le compromis. L'un des facteurs qui impacte le plus ce compromis est la fréquence à laquelle opère l'étage de puissance, car la fréquence a également un rôle déterminant à jouer sur les deux types de pertes évoqués plus haut. Elle va modifier les pertes fer, car la fréquence d'excitation du noyau est un des paramètres utilisés pour calculer ces pertes. Elle va également changer à la fois le courant circulant dans le transformateur (comme évoqué précédemment) et la résistivité des enroulements du transformateur, de par les effets de peau et de proximité.

4.3.3. Diminution des capacités parasites

Comme présenté dans la Figure 8, diminuer les capacités parasites est une des pistes pour permettre la réduction des pertes par conduction au sein du convertisseur. Dans le cadre de la conception du transformateur planaire, deux types de capacités sont à prendre en compte pour permettre un bon fonctionnement à haute-fréquence [17].

Le premier type de capacité particulièrement important pour ce dimensionnement est la capacité qui se forme entre les enroulements primaire-secondaire du transformateur $C_{pri-sec}$. Elle est particulièrement importante dans ce cas, car une partie de cette capacité vient s'ajouter à l'ensemble des capacités connectées au point milieu V_{SW} . En cela elle modifie la quantité de courant nécessaire pour effectuer la transition ZVS, comme évoqué précédemment, et elle impacte donc bien les pertes par conduction. Pour diminuer cette capacité, la solution retenue est d'éloigner les enroulements primaires et secondaires : pour un PCB 4 couches, les deux premières seront par exemple pour le primaire, et la dernière pour les enroulements secondaires. De plus, la largeur des pistes secondaires peut-être réduite pour diminuer encore cette capacité, car peu de courant circule au secondaire. La Figure 9 montre la disposition 2D des enroulements sur les 4 couches du PCB.

Le deuxième capacité à laquelle une attention particulière est portée est la capacité de résonance vue par le primaire. Elle fixe, avec l'inductance primaire L_{pri} la fréquence de résonance. C'est la fréquence à partir de laquelle le primaire ne se comporte plus comme une inductance, mais davantage comme une capacité. Si cette fréquence de résonance est trop basse, les pertes dans le transformateur risquent d'augmenter, car le courant primaire ne sera plus transmis au secondaire et sera perdu. Pour que cette fréquence reste éloignée de la fréquence de fonctionnement du convertisseur, il faut réduire la capacité de résonance vue par le primaire. Pour cela, il faut réduire notamment la "self" capacité de l'enroulement primaire, soit la capacité qui se crée entre les enroulements du primaire en vis-à-vis. Pour cela, les enroulements du primaire sont décalés l'un par rapport à l'autre, et ils sont reliés de telle sorte à diminuer la différence de potentielle entre les pistes en regard [18].

4.4. Utilisation d'un modèle de pertes

4.4.1. Motivations

Le but du modèle est d'estimer le rendement du convertisseur pour un grand nombre de designs différents, en prenant en

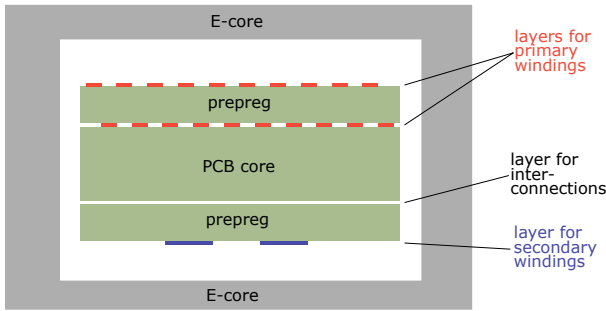


Fig. 9. Vue en coupe des enroulements autour du noyau

compte les pertes par conduction et les pertes fer.

L'intérêt principal de ce modèle est qu'il permet d'évaluer rapidement et simplement l'impact de nombreux paramètres (fréquence, nombre de tours, contraintes sur le PCB, choix du noyau, etc.) sur le rendement. Ainsi, il est possible de se faire une idée des points de dimensionnement les plus intéressants, pour choisir les designs à fabriquer pour effectuer des tests.

De plus, il permet de résoudre certains problèmes difficiles à résoudre analytiquement. Par exemple, trouver la valeur d'inductance maximale autorisée pour garder le fonctionnement en ZVS, notamment lorsque les variations de C_{OSS} vs V_{DS} sont prises en compte. Le modèle peut, en "simulant" plusieurs périodes, déterminer cette valeur en prenant en compte ces variations. Cette démarche conduit à un dimensionnement de l'inductance primaire plus optimisé et à de meilleures performances.

4.4.2. Fonctionnement global

Le modèle prend en entrée divers types de paramètres : les spécifications du convertisseur (tension d'entrée, sortie, puissance ...), des éléments de conception du transformateur (contraintes PCB, noyau, nombre de tours, ...) et d'autres caractéristiques notamment des composants actifs (résistance/capacité des MOSFET, temps de conduction minimum à respecter pour les transistors, ...). La Figure 10 montre de manière simplifiée les différentes étapes suivies par le modèle pour calculer les performances d'un design.

Pour une plage de fréquence donnée (qui dépend notamment du matériau magnétique du noyau), il est possible de calculer la valeur optimale d'inductance primaire, pour minimiser les pertes tout en gardant le fonctionnement en ZVS. À l'issue de cette étape, on obtient les formes d'ondes approchées pour la tension et les courants au primaire.

Les performances du transformateur sont ensuite estimées. La résistance DC des enroulements est calculée, et un facteur constant F_{AC} est appliqué pour prendre en compte les effets de la fréquence. Ce paramètre a été choisi $F_{AC} = 3$ en mesurant divers transformateurs planaires à leur fréquence de fonctionnement optimale. Les pertes fer sont également calculées, en utilisant les formes d'ondes trapézoïdales de la tension primaire, les paramètres de Steinmetz du matériau et la formule de l'iGSE [19].

Ainsi les pertes par conduction dans les enroulements (primaire et secondaire), dans les transistors, et dans la diode du secondaire sont calculées. En ajoutant les pertes fer, une estimation des pertes totales du convertisseur, et donc du rendement global, est obtenue.

5. RÉSULTAT DE LA PHASE DE PRÉ-CONCEPTION

5.1. Présentation des résultats

Les résultats obtenus avec le modèle décrit plus haut sont présentés ici. Les performances de 3 designs, chacun utilisant un noyau différent, sont analysées. Les paramètres importants de ces designs sont résumés dans la Table 2. Les résultats sont donnés pour $V_{in} = 400 V$.

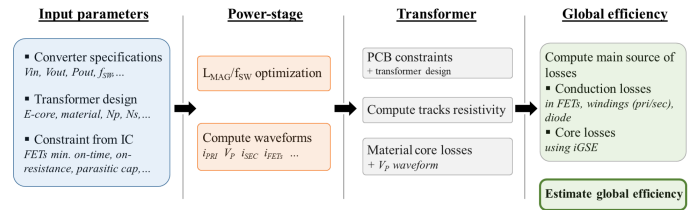


Fig. 10. Flot d'évaluation des performances du circuit

Tableau 2. Designs de transformateur sélectionnés

| E-core géométrie & Matériau | E18/4/10 3F4 | E22/6/16 3F4 | E32/6/20 3F4 |
|-----------------------------|---------------------|---------------------|----------------------|
| Npri-Nsec | Np30–Ns3 | Np24–Ns3 | Np32–Ns4 |
| Résis. DC prim | 3.8 Ω | 2.7 Ω | 4.0 Ω |
| Rendement max. @ Fréquence | 87.7% 600 kHz | 90.2% 600 kHz | 91.9% 400 kHz |
| Empreinte noyau | 1.8 cm ² | 3.5 cm ² | 6.5 cm ² |
| Empreinte noyau+pistes | 4.1 cm ² | 7.3 cm ² | 13.6 cm ² |

Les trois designs sélectionnés permettent tous d'atteindre l'objectif de rendement fixé ($> 85\%$). Augmenter la taille du noyau permet d'améliorer le rendement, mais le prix à payer en terme d'empreinte est très élevé par rapport au gain sur le rendement maximum (+4%). La solution la plus intéressante se basera donc sans doute sur un transformateur utilisant un noyau type E18.

La Figure 11 souligne l'évolution du rendement avec la fréquence pour les 3 designs. Le rendement diminue à haute fréquence, car le courant primaire devient plus important, ce qui augmente les pertes par conduction dans les enroulements et les transistors. À l'inverse, à basse fréquence ce sont les pertes fer qui dominent et font chuter le rendement à cause du volt-second élevé sur le transformateur.

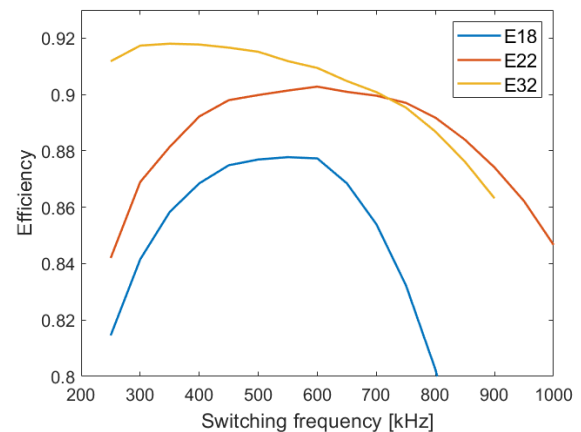


Fig. 11. Évolution du rendement en fonction de la fréquence pour les designs sélectionnés

La Figure 12 montre la répartition des pertes, telle que calculée via le modèle simplifié, à la fréquence optimale du design. Augmenter la taille du noyau permet de diminuer grandement les pertes fer, mais certaines pertes restent constantes, comme pour la diode. Les pertes dans cette dernière sont d'ailleurs assez élevées, ce qui pourrait être corrigé en choisissant une diode avec une chute de tension plus faible ou bien en remplaçant la diode par un MOSFET piloté.

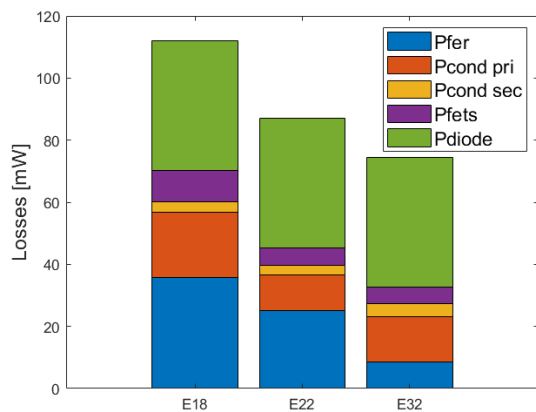


Fig. 12. Estimation des différentes sources des pertes pour les designs sélectionnés

5.2. Comparaison avec les solutions existantes

En comparant les résultats du modèle avec ceux des solutions existantes, et proposées dans [3][4][5], l'intérêt d'utiliser une topologie plus complexe est observé. Le rendement obtenu est bien meilleur, sans doute car la topologie permet de réduire grandement le stress sur le transformateur. Les solutions proposées dans [4][5] sont ainsi limitées en rendement ($\leq 75\%$), tandis que la solution de [3] propose un rendement convenable ($\approx 82\%$) mais présente une taille de solution trop élevée, du fait de la basse fréquence de découpage ($\leq 20 \text{ kHz}$).

Ainsi, il est possible d'utiliser un transformateur de taille comparable (dans le cas du E18) et obtenir un meilleur rendement en utilisant la structure proposée du 3L-FC-FlyBuck plutôt que le Flyback classique.

6. CONCLUSION

Ces travaux se sont intéressés à la conversion haute-tension basse puissance, pour créer un convertisseur 400 V-12 V, 1W. Les limitations de la solution classique Flyback ont conduit à une exploration topologique, pour trouver une structure plus adaptée. La topologie retenue est le 3-level Flying-Capacitor FlyBuck, un rapide prototype avec des composants discrets a montré son intérêt et son bon fonctionnement. Une analyse du dimensionnement de l'étage de puissance et du transformateur amène à privilégier certains designs. Les performances attendus de ces designs sont présentées et comparées aux solutions existantes. Elle prouve l'intérêt du 3L-FC FlyBuck pour améliorer le rendement en utilisant un transformateur de taille réduite.

RÉFÉRENCES

[1] ZVEI, "Voltage classes for electric mobility." [online], 2014. [online].
 [2] M. Koprivsek, "Advanced solutions in over-current protection of hvdc circuit of battery-powered electric vehicle," in *PCIM Europe 2018; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management*, pp. 1–4, June 2018.
 [3] N. Nielsen, "An ultra low-power off-line APDM-based switchmode power supply with very high conversion efficiency," in *APEC 2001. Sixteenth Annual IEEE Applied Power Electronics Conference and Exposition (Cat. No.01CH37181)*, IEEE, 2001.
 [4] P. Alou, O. Garcia, J. Cobos, J. Uceda, and M. Rascon, "Flyback with active clamp : a suitable topology for low power and very wide input voltage range applications," in *APEC. Seventeenth Annual IEEE Applied Power Electronics Conference and Exposition (Cat. No.02CH37335)*, IEEE, 2002.
 [5] S. Zhao, J. Zhang, and Y. Shi, "A low cost low power flyback converter with a simple transformer," in *Proceedings of The 7th International Power Electronics and Motion Control Conference*, IEEE, jun 2012.
 [6] C. Wang, S. Xu, W. Shen, S. Lu, and W. Sun, "A single-switched high-

switching-frequency quasi-resonant flyback converter," *IEEE Transactions on Power Electronics*, vol. 34, pp. 8775–8786, sep 2019.
 [7] T. Meng, C. Li, H. Ben, and J. Zhao, "An input-series flyback auxiliary power supply scheme based on transformer-integration for high-input voltage applications," *IEEE Transactions on Power Electronics*, vol. 31, pp. 6383–6393, sep 2016.
 [8] S. Zong, Q. Zhu, W. Yu, and A. Q. Huang, "Auxiliary power supply for solid state transformer with ultra high voltage capacitive driving," in *2015 IEEE Applied Power Electronics Conference and Exposition (APEC)*, IEEE, mar 2015.
 [9] S. Cheong, S. Chung, and A. Ioinovici, "Development of power electronics converters based on switched-capacitor circuits," in *[Proceedings] 1992 IEEE International Symposium on Circuits and Systems*, IEEE, 1992.
 [10] M. Seeman and S. Sanders, "Analysis and optimization of switched-capacitor DC-DC converters," in *2006 IEEE Workshops on Computers in Power Electronics*, IEEE, 2006.
 [11] T. Meynard and H. Foch, "Multi-level conversion : high voltage choppers and voltage-source inverters," in *PESC '92 Record. 23rd Annual IEEE Power Electronics Specialists Conference*, IEEE.
 [12] E. Abdelhamid, G. Bonanno, L. Corradini, P. Mattavelli, and M. Agostinelli, "Stability properties of the 3-level flying capacitor buck converter under peak or valley current-programmed-control," in *2018 IEEE 19th Workshop on Control and Modeling for Power Electronics (COMPEL)*, IEEE, jun 2018.
 [13] X. Fang and Y. Meng, "Isolated bias power supply for igbt gate drives using the fly-buck converter," in *2015 IEEE Applied Power Electronics Conference and Exposition (APEC)*, pp. 2373–2379, IEEE, March 2015.
 [14] T.-M. Chen and C.-L. Chen, "Analysis and design of asymmetrical half bridge flyback converter," *IEE Proceedings - Electric Power Applications*, vol. 149, no. 6, p. 433, 2002.
 [15] S. Ben-Yaakov, "The benefits of planar magnetics in of power conversion planar magnetics (pm) : The technology that meets the challenges of hf switch and resonant mode power conversion," 2006.
 [16] C. Ropoteanu, P. Svasta, and C. Ionescu, "A comparative simulation analysis of toroid and planar magnetic cores near MHz region," in *2017 IEEE 23rd International Symposium for Design and Technology in Electronic Packaging (SIITME)*, IEEE, oct 2017.
 [17] Z. Ouyang and M. A. E. Andersen, "Overview of planar magnetic technology—fundamental properties," *IEEE Transactions on Power Electronics*, vol. 29, pp. 4888–4900, sep 2014.
 [18] C. K. Lee, Y. P. Su, and S. Y. R. Hui, "Printed spiral winding inductor with wide frequency bandwidth," *IEEE Transactions on Power Electronics*, vol. 26, pp. 2936–2945, oct 2011.
 [19] K. Venkatachalam, C. Sullivan, T. Abdallah, and H. Tacca, "Accurate prediction of ferrite core loss with nonsinusoidal waveforms using only steinmetz parameters," in *2002 IEEE Workshop on Computers in Power Electronics, 2002. Proceedings.*, IEEE.