



**HAL**  
open science

## Macrocellule intégrée pour la mesure de courant avec isolation galvanique en technologie CMOS standard

L. Hébrard, V. Frick, Philippe Poure, F. Braun

► **To cite this version:**

L. Hébrard, V. Frick, Philippe Poure, F. Braun. Macrocellule intégrée pour la mesure de courant avec isolation galvanique en technologie CMOS standard. Journal sur l'enseignement des sciences et technologies de l'information et des systèmes, 2003, 2, pp.007. 10.1051/bib-j3ea:2003607. hal-03565531

**HAL Id: hal-03565531**

**<https://hal.science/hal-03565531v1>**

Submitted on 23 Feb 2022

**HAL** is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

# Macrocellule intégrée pour la mesure de courant avec isolation galvanique en technologie CMOS standard

Luc Hébrard, Vincent Frick, Philippe Poure, Francis Braun

Laboratoire d'Électronique et de Physique des Systèmes Instrumentaux  
Université Louis Pasteur, IN2P3/CNRS  
BP 20 – 23, rue du Loess  
67037 Strasbourg, Cedex

E-mail : hebrard@lepsi.in2p3.fr

## Résumé

*Cet article présente un capteur de courant intégré avec isolation galvanique basé sur la mesure, par des transducteurs à effet Hall, du champ magnétique produit par le courant. Le signal issu des transducteurs est amplifié en mode différentiel afin de rejeter toute perturbation électromagnétique de mode commun. Un rejet quasi-parfait est obtenu grâce à un système d'auto-équilibrage de la chaîne instrumentale intégrée au micro-capteur. Ce dernier présente une résolution de 0,5% sur une bande passante de 1,5kHz pour un courant nominal de 5A rms et peut être vu comme une macrocellule réutilisable dans un système intégré plus complexe dédié à une application en génie électrique.*

## 1. Introduction

De nombreux appareils en génie électrique comportent des capteurs de courant devant assurer une bonne isolation galvanique. D'autre part, les environnements industriels où se trouvent ces appareils sont souvent le siège de perturbations électromagnétiques dont le capteur de courant devra s'affranchir.

Une des méthodes largement utilisée pour mesurer des courants tout en étant isolé du conducteur consiste à employer un transformateur d'intensité [1]. Cependant, un tel dispositif est encombrant, souvent coûteux et sa réponse n'est pas parfaitement linéaire. C'est ainsi que depuis quelques années, des travaux de recherche ont été menés pour mettre au point des capteurs de courant intégrés.

L'article que nous proposons ici s'inscrit dans ce cadre et propose un micro-capteur de courant avec isolation galvanique développé dans une technologie micro-électronique standard de type CMOS. Ce capteur peut ainsi être vu comme une macrocellule ou IP (Intellectual Property), réutilisable dans un système sur puce complexe nécessitant un tel dispositif de mesure.

La mesure de courant avec isolation galvanique requière la mesure du champ magnétique produit par ce courant. Des méthodes basées sur la détection de la vibration du câble à travers lequel passe le courant ou sur la mesure de son échauffement ont été aussi proposées [2] [3]. Cependant, ces méthodes restent marginales et ne s'appliquent que pour des cas très particuliers. Le capteur

proposé ici repose donc sur une mesure précise du champ magnétique produit par le courant à mesurer. Proportionnel à l'intensité du courant, ce champ n'en dépend pas moins de la géométrie de la piste portant ce courant et de l'endroit où est placé l'élément sensible au champ magnétique. Ainsi, dans une seconde partie, l'article décrit la géométrie du capteur et le principe utilisé pour conditionner le signal. Dans une troisième partie, le module sensible au champ magnétique est brièvement décrit. La quatrième partie de l'article présente l'architecture différentielle de la chaîne instrumentale intégrée et ses limitations en terme de compatibilité électromagnétique, i.e. en terme de rejet des perturbations électromagnétiques. La cinquième partie montre comment ces limitations ont été surmontées grâce à un système d'auto-équilibrage de la chaîne instrumentale. Pour finir, la sixième partie traite de la mise en boîtier du capteur et présente les principaux résultats de test des prototypes réalisés. Une conclusion parachève l'article.

## 2. Principe de la mesure et Architecture du capteur

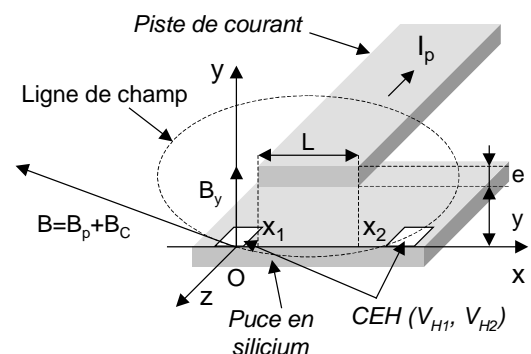


Figure 1. Géométrie du capteur de courant

Dans un capteur de courant basé sur la mesure du champ magnétique produit par ce courant, le problème majeur consiste à s'assurer que le champ mesuré provient exclusivement de ce courant [1]. Il est évident qu'une telle condition ne peut être directement remplie, ne serait ce que par l'omniprésence du champ magnétique terrestre. L'utilisation d'un seul élément sensible au champ magnétique ne donc suffit pas à notre objectif. En revanche, grâce à deux transducteurs magnétiques, il est possible de s'affranchir des champs de mode commun via

une mesure différentielle. Le principe est expliqué par la figure 1 qui présente la géométrie du capteur de courant.

La piste supportant le courant à mesurer est placée entre les deux transducteurs magnétiques. Dans le capteur de courant que nous présentons, ces transducteurs sont des Capteurs à Effet Hall (CEH) [4]. Ils génèrent une tension,  $V_H$ , proportionnelle à la composante du champ magnétique,  $B_y$ , perpendiculaire au plan de la puce de silicium (figure 1). Cette composante dépend du champ total  $\mathbf{B}$  qui existe à l'endroit où se trouve le CEH. Ce champ  $\mathbf{B}$  comporte une composante,  $\mathbf{B}_c$ , générée par le courant à mesurer, et une composante,  $\mathbf{B}_p$ , regroupant l'ensemble des autres champs qui, pour nous, sont des champs parasites.

Ainsi, en sortie du CEH, la tension de Hall s'écrit :

$$V_H = K_H \cdot (B_{c_y} + B_{p_y})$$

où  $B_{c_y}$  et  $B_{p_y}$  représentent respectivement les composantes de  $\mathbf{B}_c$  et de  $\mathbf{B}_p$  perpendiculaires au plan de la puce, et  $K_H$  une constante dépendant du matériaux, de la géométrie et du courant de polarisation du CEH. Le terme  $B_{c_y}$  constitue donc le signal utile !

Avec l'architecture proposée par la figure 1, les composantes utiles des tensions de Hall provenant des deux CEH,  $K_{H1} \cdot B_{c_{y1}}$  et  $K_{H2} \cdot B_{c_{y2}}$ , ont des signes opposés. En revanche, si les CEHs sont suffisamment proches l'un de l'autre et que les sources des champs magnétiques parasites sont suffisamment éloignées, chacun d'eux voit le même champ  $\mathbf{B}_p$ . Cette condition étant supposée remplie, il suffit d'assurer  $K_{H1} = K_{H2} = K_H$  en choisissant deux capteurs magnétiques identiques polarisés dans les mêmes conditions pour que tout champ parasite soit rejeté via la différence des deux tensions de Hall  $V_{H1}$  et  $V_{H2}$ . Le signal utile en sortie des CEHs s'écrit donc :

$$V_{Hdiff} = K_{H1} \cdot (B_{c_{y1}} + B_{p_{y1}}) - K_{H2} \cdot (B_{c_{y2}} + B_{p_{y2}})$$

$$V_{Hdiff} = K_H \cdot (B_{c_{y1}} - B_{c_{y2}}) = K_H \cdot B_{cdiff}$$

et se trouve être directement proportionnel à l'intensité du courant à mesurer.

Avant de parler de la chaîne différentielle d'amplification du signal, il est nécessaire de déterminer l'amplitude du champ magnétique différentiel utile,  $B_{cdiff}$ , ce qui nous permettra de sélectionner le type de transducteur magnétique à utiliser en fonction de la résolution attendue pour le capteur de courant. La figure 2 présente un cas réaliste de simulation par éléments finis avec FLUX2D® de la composante verticale du champ magnétique au niveau de la puce de silicium pour un courant nominal de 5A. La piste de courant est de section rectangulaire,  $500 \times 35 \mu\text{m}^2$ , et se trouve espacée de la puce de silicium de  $75 \mu\text{m}$ . Pour cette simulation, le champ parasite  $\mathbf{B}_p$  est nul !

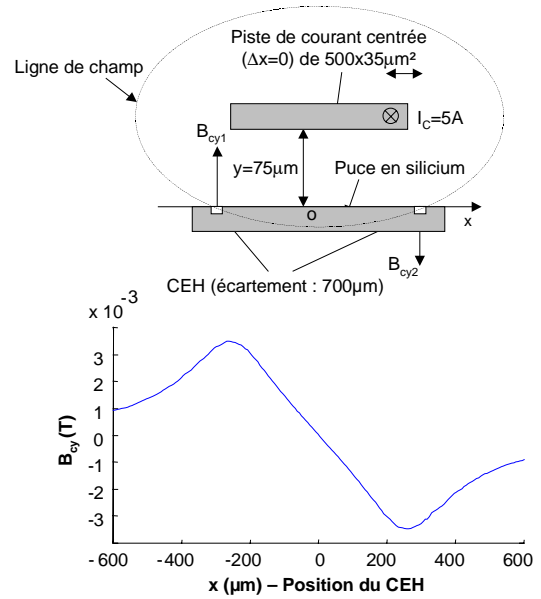


Figure 2. Simulation du champ magnétique au niveau des Capteurs à Effet Hall (CEH)

La courbe montre que le champ auquel est sensible le CEH est symétrique par rapport à l'axe de la piste de courant avec un maximum d'amplitude supérieur à 3mT et situé à  $x = \pm 275 \mu\text{m}$ , i.e. à proximité des bords latéraux de la piste. Ainsi, avec une telle géométrie, il est possible d'atteindre un champ magnétique différentiel utile d'amplitude supérieure à 6mT si les CEHs sont placés exactement sur les positions  $x = \pm 275 \mu\text{m}$  par rapport à l'axe de la piste.

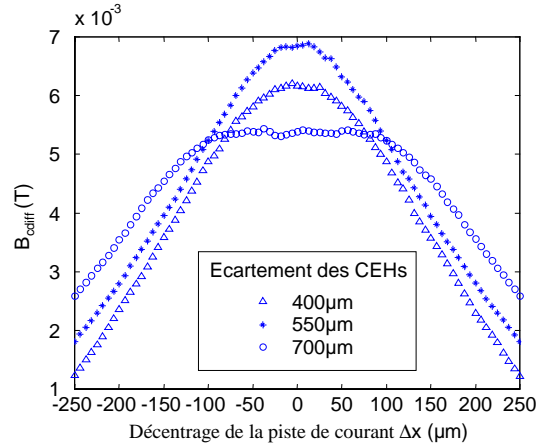


Figure 3. Influence du décentrage de la piste de courant et de l'écartement des CEHs sur le champ utile  $B_{cdiff}$

Cependant, il est judicieux de les écarter un peu plus, en les plaçant par exemple sur les points  $x = \pm 350 \mu\text{m}$ . En effet comme le montre la figure 3, le champ utile  $B_{cdiff}$  est peu affecté par un éventuel décentrage de la piste de courant lorsque les CEHs ont un écartement supérieur à l'écartement optimal  $x = \pm 275 \mu\text{m}$  correspondant au champ  $B_{cdiff}$  maximal que l'on peut obtenir. Bien entendu, en choisissant un écartement supérieur, ce champ  $B_{cdiff}$  maximal est quelque peu réduit. Il faut donc trouver un compromis entre cette réduction et la tolérance acceptable sur le centrage de la piste, tolérance

qui a une certaine importance vis-à-vis de la mise en boîtier du capteur de courant.

Pour le capteur présenté dans cet article, nous avons choisi d'espacer les CEHs de 700 $\mu$ m, ce qui conduit à un champ  $B_{diff}$  de l'ordre de 5mT pour un courant de 5A rms.

### 3. Module de mesure du champ magnétique

Le module sensible au champ magnétique a pour but de transformer le champ mesuré en un signal suffisamment élevé pour son traitement en aval. Il est constitué d'un Capteur magnétique à Effet Hall (CEH), d'un amplificateur de polarisation et d'un pré-amplificateur du signal de Hall.

Les CEHs ont l'énorme avantage de pouvoir être fabriqués directement à partir d'un procédé industriel CMOS, sans qu'aucun post-processing ne soit nécessaire. La fabrication collective des puces, à l'origine du succès de la microélectronique, permet alors de concevoir un microcapteur de courant à bas coût. Cependant, le silicium n'est pas le meilleur matériau pour concevoir des CEHs en raison de la faible mobilité des porteurs dans ce semi-conducteur. La possibilité d'intégrer sur la puce, à proximité du transducteur magnétique, l'électronique de polarisation et de pré-amplification compense en partie ce désavantage par une meilleure immunité du système vis-à-vis du bruit. On peut ainsi obtenir un module de mesure du champ magnétique présentant une assez bonne résolution et une sensibilité suffisante.

En technologie CMOS, un capteur à effet Hall est généralement réalisé à partir d'une résistance Nwell (caisson N) dotée de deux contacts de Hall placés à mi-distance des contacts de polarisation, de part et d'autre du caisson [4]. Sa sensibilité relative au courant de polarisation  $I_{pol}$  s'exprime par :

$$S_I = \frac{1}{I_{pol}} \cdot \frac{\partial V_H}{\partial B_y} = \frac{G \cdot R_H}{t_e}$$

où  $R_H$  représente le coefficient de Hall qui dépend du matériau, notamment de son dopage,  $G$  est un paramètre géométrique tenant compte de l'effet de court-circuit dû aux contacts de Hall et de polarisation [5], et  $t_e$  représente l'épaisseur effective de la plaque, i.e. l'épaisseur sur laquelle circule le courant de polarisation  $I_{pol}$ .

Le CEH que nous avons développé repose sur cette structure conventionnelle, mais il est recouvert d'une grille en poly-silicium à la manière d'un transistor PMOS (figure 4).

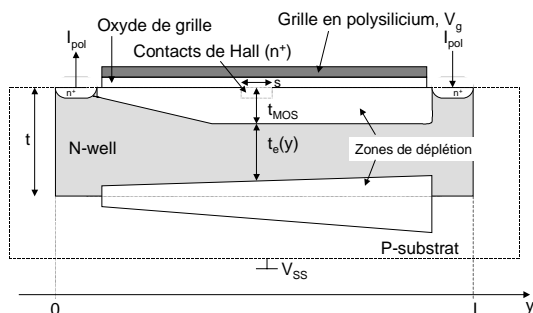


Figure 4. Coupe du capteur à effet Hall

Ainsi, lorsque l'on applique un potentiel  $V_g$  négatif sur la grille (plus exactement,  $V_g$  inférieur au potentiel dans le puits N), une zone de déplétion se crée sous l'oxyde de grille. D'après la théorie simple du transistor MOS [6], cette zone s'étend jusqu'à une épaisseur maximale,  $t_{MOS}$ , atteinte lorsque  $V_g$  devient inférieur à la tension de seuil de la structure MOS. Une autre zone de déplétion existe à l'interface entre le puits N et le substrat P. Cependant son extension du côté du puits N est relativement faible en raison du dopage généralement plus élevé que présente le puits N par rapport au substrat P. Ainsi, l'épaisseur effective du CEH est directement pilotée par le potentiel appliqué sur sa grille. A courant de polarisation donné, la sensibilité du CEH augmentera jusqu'à une valeur limite pour  $V_g < V_{TH}$ . En réalité, une théorie plus poussée montre que pour  $V_g < V_{TH}$ , ce CEH, qui n'est ni plus ni moins qu'une diode MOS à effet tunnel, se met en déplétion profonde entraînant une réduction supplémentaire de  $t_e$  [7]. Ainsi, la sensibilité relative maximale est obtenue lorsque la grille est tout simplement reliée au potentiel le plus bas.

Pour polariser le CEH et pré-amplifier la tension de Hall, nous avons utilisé deux amplificateurs opérationnels de transconductance à compensation Miller (OTA – Operational Transconductance Amplifier). Le premier, monté en suiveur avec le capteur inséré dans son étage de sortie, assure une polarisation  $I_{pol}=1,5mA$  et maintient une masse virtuelle sur un des deux contacts de Hall. La tension de Hall se retrouve donc entièrement sur l'autre contact qui est branché en entrée du pré-amplificateur. Ce dernier est constitué d'un OTA monté en amplificateur non inverseur de gain 100. Le gain de pré-amplification a été limité à cette valeur pour éviter toute saturation de la sortie du pré-amplificateur pouvant être engendrée par l'offset du capteur et des deux OTAs. La figure 5 présente l'architecture au niveau transistor du module complet de mesure du champ magnétique. Les deux OTAs ont été conçu avec un très faible niveau de bruit ramené à l'entrée, au niveau du CEH. La procédure et les points clés de leur conception ont été décrits en détail dans un précédent article [8][9].

Le module complet de mesure du champ magnétique présente une sensibilité de 170mV/T et une résolution de 5,2 $\mu$ T rms sur une bande passante de 1KHz [8].

### 4. Chaîne instrumentale différentielle

Le rejet des perturbations magnétiques de mode commun est assuré par la chaîne instrumentale différentielle qui amplifie la différence des signaux en sortie des deux modules d'entrée, i.e. les deux modules de mesure du champ magnétique. Le bloc diagramme de cette chaîne est présenté à la figure 6. Elle est constituée d'un découplage AC pour la suppression de l'offset du module d'entrée. Ce découplage est réalisé par un simple filtre CR de fréquence de coupure 10Hz afin de laisser passer sans atténuation notable le 50Hz, composante fondamentale du courant à mesurer. Cette fréquence de coupure très basse ne permet pas d'intégrer la capacité qui reste donc externe au circuit intégré. Suit un étage d'adaptation d'impédance réalisé par deux amplificateurs de type OTA bouclés en suiveur (buffers). Cet étage entre sur un amplificateur d'instrumentation conçu autour d'un OTA à compensation

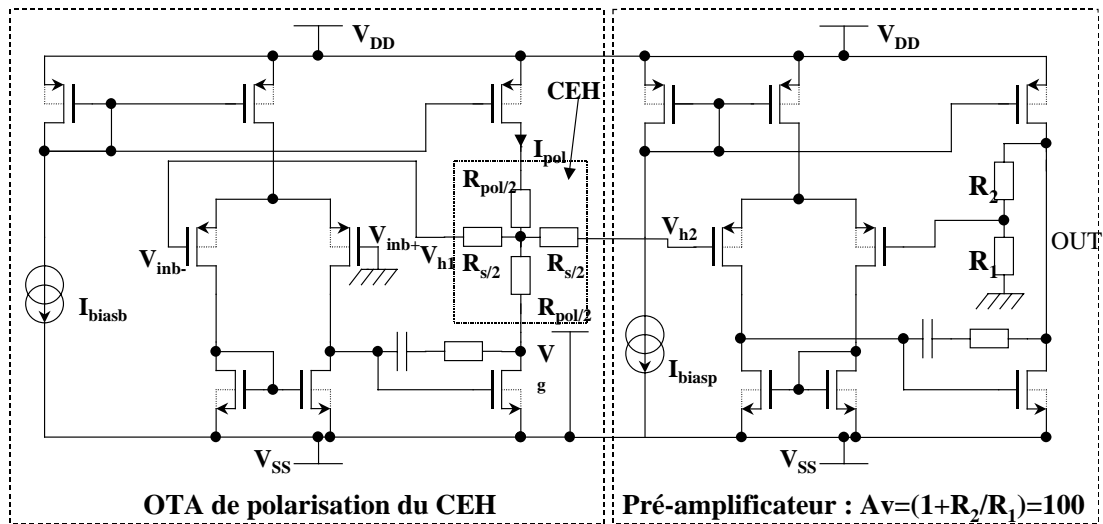


Figure 5. Module de mesure du champ magnétique

Miller entièrement différentiel. Cet OTA comporte en fait deux amplificateurs opérationnels emboîtés, un pour le signal différentiel et un pour stabiliser le mode commun [1]. La bande passante de ce dernier amplificateur est légèrement supérieure à celle de l'amplificateur dédié au signal différentiel pour assurer une bonne stabilité du mode commun sur toute la bande passante du signal différentiel [10]. La chaîne instrumentale se termine par un filtre passe-bas du premier ordre, de fréquence de coupure 1,5KHz. La bande passante est ainsi suffisante pour mesurer le vingtième harmonique d'un courant AC de 50Hz, tout en limitant le niveau de bruit au strict minimum, assurant par la même une bonne résolution au capteur de courant. Ce filtre a aussi une fonction d'anti-repliement avant une éventuelle numérisation du signal.

La tension différentielle en sortie de cette chaîne,  $V_{diff}$  s'écrit donc :

$$V_{diff} = A_a \cdot \left[ S_{I1} \cdot I_{pol1} \cdot A_{p1} \cdot (B_{c_{y1}} + B_{p_y}) - S_{I2} \cdot I_{pol2} \cdot A_{p2} \cdot (B_{c_{y2}} + B_{p_y}) \right]$$

où  $A_a$  représente le gain de l'amplificateur différentiel,  $A_{pi}$ , le gain de pré-amplification du module d'entrée numéro  $i$  ( $i=1$  ou  $2$ ),  $S_{fi}$  la sensibilité relative du CEH

numéro  $i$  et  $I_{poli}$  son courant de polarisation. Le rejet des perturbations électromagnétiques de mode commun,  $B_{p_y}$ , ne sera donc assuré que si la condition suivante est respectée :

$$S_{I1} \cdot I_{pol1} \cdot A_{p1} = S_{I2} \cdot I_{pol2} \cdot A_{p2}$$

En raison des dispersions des paramètres technologiques lors de la fabrication du circuit, il n'est pas possible d'assurer cette condition d'équilibre, même avec deux modules d'entrée parfaitement identiques. Un système d'auto-équilibrage est donc indispensable.

## 5. Système d'auto-équilibrage

L'équilibrage nécessite de générer sur les deux CEHs un champ magnétique parfaitement identique. Ceci peut être facilement réalisé en dessinant une petite bobine autour de chacun des CEHs avec les niveaux de métallisation de la technologie CMOS. La précision de la lithographie et de la gravure du métal assure un champ parfaitement identique pour deux bobines de même forme connectées en série (figure 7). En raison de la petite dimension des CEHs ( $26 \times 50 \mu m^2$  dans notre application), une bobine à deux tours permet de créer un champ de  $500 \mu T$  pour un courant de  $10 mA$ .

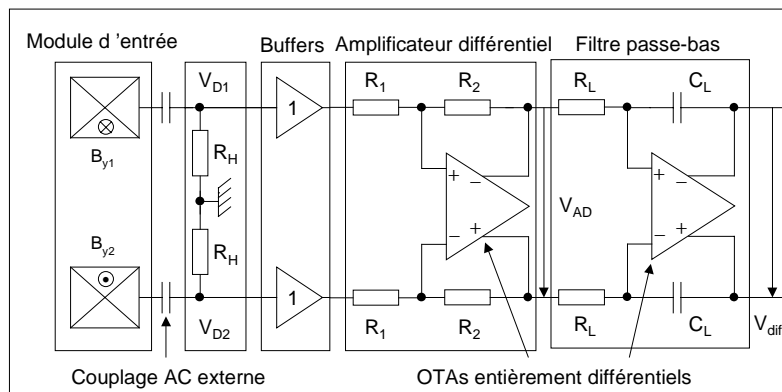


Figure 6. Architecture de la chaîne instrumentale différentielle

Le système d'équilibrage est présenté par la figure 8. Durant la phase d'équilibrage, aucun courant n'est injecté dans la piste. En revanche, un courant périodique de 10mA-c (crête à crête) et de 500Hz crée un champ AC  $B_{\text{éq}}$  de mode commun sur les deux CEHs. Un éventuel déséquilibre de la chaîne instrumentale se traduit alors par un signal résiduel périodique  $V_{\text{dres}}$  en sortie de la chaîne entraînant basculement périodique du comparateur à hystérésis :

$$V_{\text{dres}} = A_a \cdot (S_{I1} \cdot I_{\text{pol}1} \cdot A_{p1} - S_{I2} \cdot I_{\text{pol}2} \cdot A_{p2}) \cdot B_{\text{éq}}$$

Il est nécessaire de choisir un hystérésis suffisamment élevé pour éviter tout basculement aléatoire en sortie du comparateur dû au bruit présent en sortie de la chaîne instrumentale, i.e. en entrée du comparateur. Pour annuler ce signal  $V_{\text{dres}}$ , et donc équilibrer la chaîne, un des deux courants de polarisation des CEHs,  $I_{\text{pol}2}$  par exemple, est légèrement modifié. Pour ceci, une paire de Convertisseur Numérique Analogique (CNA) 8 bits injecte ou retranche un courant de correction dans l'étage de polarisation du CEH numéro 2 (figure 8).

L'automatisation de l'équilibrage est réalisée grâce au bloc numérique de commande des CNAs 8 bits qui, au pas de  $1\mu\text{A}$ , essaye successivement les divers courants de correction ( $2 \times 256$  au total), depuis  $-255\mu\text{A}$  jusqu'à  $255\mu\text{A}$ . L'équilibrage est obtenu lorsque la sortie du comparateur ne bascule plus. A l'inverse, si après avoir passé en revue les  $2 \times 256$  courants de correction,  $V_{\text{dres}}$  bascule toujours, le capteur de courant est considéré comme défectueux. Il est important de noter que l'amplitude de l'hystérésis du comparateur conditionne aussi la précision de l'équilibrage. Pour notre application, cet hystérésis vaut  $\pm 12\text{mV}$ .

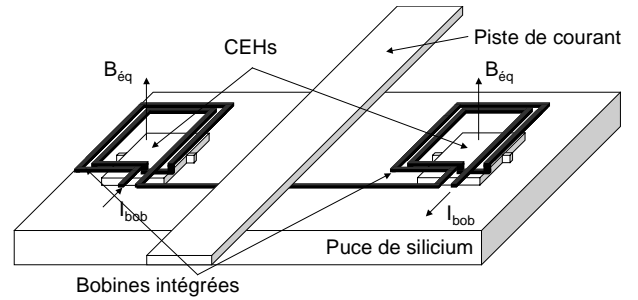


Figure 7. Bobines intégrées

## 6. Mise en boîtier et résultats expérimentaux

Les épaisseurs d'oxyde des technologies CMOS standards ne permettent pas d'assurer une isolation galvanique suffisante, supérieure à 5kV pour les applications courantes en milieu industriel. La solution que nous avons choisie consiste à venir placer une piste métallique sur film flexible isolant de type kapton au dessus de la puce de silicium. Lors de l'encapsulation, cette dernière est maintenue centrée entre les deux CEHs puis une résine est appliquée pour sceller le film (figure 9). Grâce à l'espacement des CEHs de  $\pm 700\mu\text{m}$ , ce centrage n'est pas critique (figure 3), ce qui facilite l'encapsulation. Le film de kapton de  $50\mu\text{m}$  d'épaisseur assure une isolation supérieure à 5kV. La piste métallique de  $500 \times 35\mu\text{m}^2$  de section conduit à un champ magnétique différentiel supérieur à 5mT pour un courant nominal de 5A. D'autre part, en raison de cet écartement des CEHs de  $\pm 700\mu\text{m}$  seulement, les champs extérieurs parasites peuvent être considérés de mode commun et sont donc rejetés par le capteur.

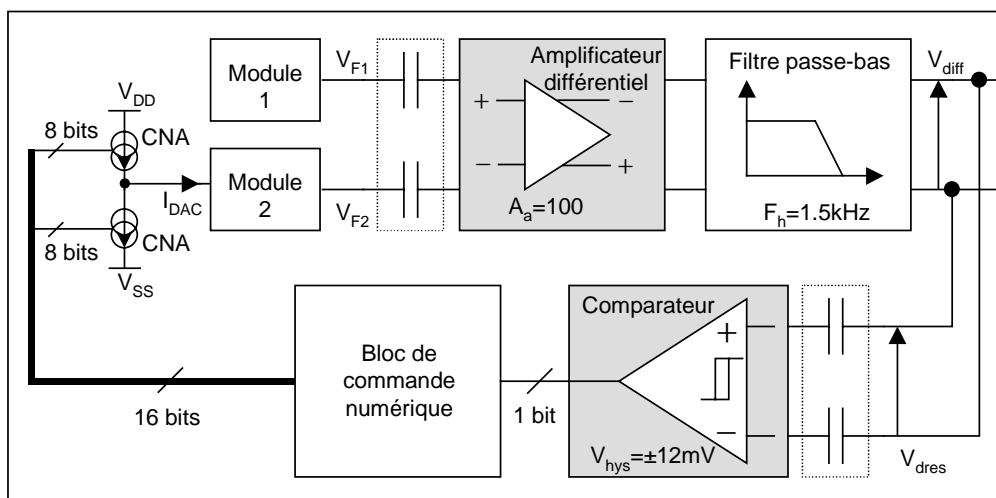


Figure 8. Principe du système d'auto-équilibrage

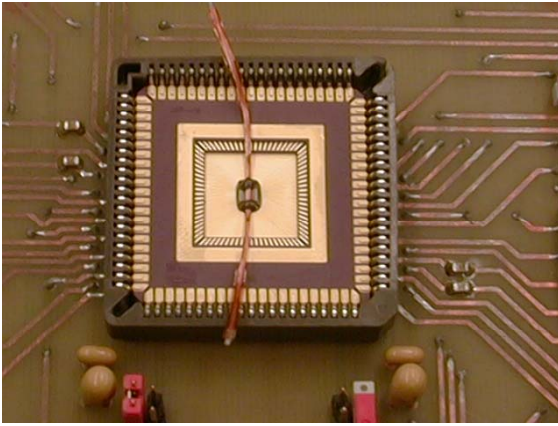


Figure 9. Micro-capteur de courant prototype

La réponse du capteur prototype à un courant alternatif de 50mA et 50Hz (figure 10) montre que sa résolution est inférieure à 1% pour un courant nominal de 5A.

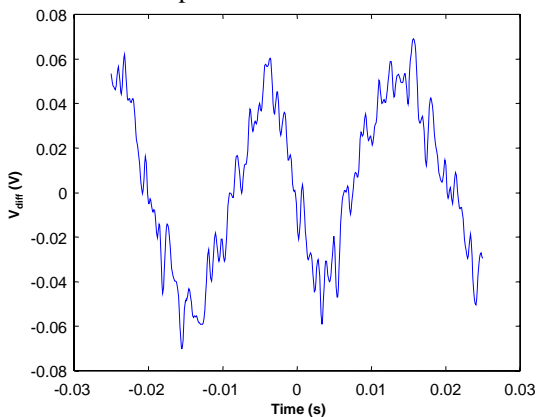


Figure 10. Réponse du capteur à un courant de 50mA

En fait, l'erreur de linéarité (ENL) a été mesurée selon les normes en vigueur dans le domaine du comptage d'énergie (IEC44-1 et IEC1036) et montre que le capteur présente une résolution inférieure à 0,5% pour une gamme de courant s'étendant de 250mA à 5A, ce qui le qualifie en classe 1 selon ces mêmes normes.

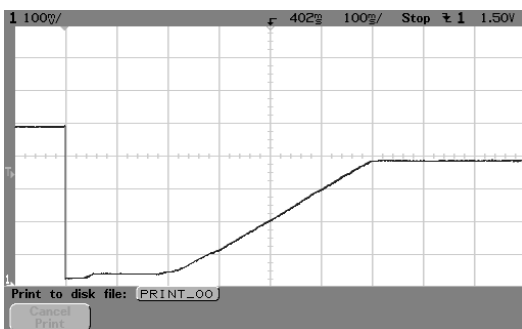


Figure 11. Séquence d'auto-équilibrage

Pour finir, la figure 11 montre une séquence d'auto-équilibrage. Pour ce faire, la tension de polarisation du CEH sur lequel est appliqué le courant de correction a été relevée à l'oscilloscope. Le courant de polarisation initial correspond au niveau horizontal à gauche de l'écran. Pour ce micro-capteur, le courant final de correction est négatif, i.e. que le courant final de polarisation du CEH

« corrigé » est plus faible que le courant initial. Sur les 5 prototypes de micro-capteur montés en boîtier, un seul nécessitait cette phase d'auto-équilibrage, les autres étant dès le départ équilibrés.

## 7. Conclusion

Cet article a présenté un microcapteur de courant avec isolation galvanique. Basé sur une mesure différentielle du champ magnétique produit par le courant, ce capteur assure une très bonne réjection des perturbations électromagnétiques de mode commun grâce à un système d'auto-équilibrage de la chaîne de mesure.

Bien qu'étant en lui même un système complet, ce microcapteur peut être vu comme une cellule réutilisable dans un système sur puce plus complexe dédié à une application dans le domaine du génie électrique.

## Références

- [1] V. Frick, « Etude et réalisation d'un système intégré pour la mesure de courant avec isolation galvanique en milieu industriel », Mémoire de Thèse, ULP, Strasbourg, 2002.
- [2] A.V. Marnishev, S.X. Short, T.W. Kao, B.D. Russell, « Nonintrusive Sensing Techniques for the Discrimination of Energized Electric Cables », IEEE Trans. On Instrumentation and Measurement, vol. 45, n°2, April 1996, pp. 457-461
- [3] J.R. Kinard, T.E. Lipe, C.B. Childers, D.B. Novotny and D.X. Huang, « High-Current Thin-Film Multijunction Thermal Converters and Multiconverter Modules », IEEE Trans. On Instrumentation and Measurement, vol. 46, n°2, April 1997, pp. 391-394
- [4] V. Frick, L. Hébrard, P. Poure and F. Braun, « Design, Characterisation, Performances and Modelling of Magnetic Sensors in Standard CMOS Technology », Proceedings of DCIS'00, pp.700-704.
- [5] H.P. Baltes, R.S. Popovic, « Integrated semiconductor magnetic field sensors », Proceedings of the IEEE, vol. 74, n°8, pp. 1107-1132, Aug. 1986
- [6] S.M. Sze, Physics of Semiconductor Devices, Wiley, New-York, 1981
- [7] J.B. Kammerer, L. Hébrard, V. Frick, P. Poure and F. Braun, « Design and Modelling of a voltage controlled N-well resistor using the MOS tunnelling diode structure », Proceedings of the IEEE ICECS 2002, pp. 1123-1126
- [8] V. Frick, L. Hébrard, P. Poure and F. Braun, « CMOS microsystem front-end for microTesla resolution magnetic field measurement », Proceedings of IEEE ICECS 2001, pp. 129-132
- [9] V. Frick, L. Hébrard, P. Poure and F. Braun, « CMOS microsystem front-end for microTesla resolution magnetic field measurement », Article accepté en Special Issue of IEEE ICECS 2001 in Analog Integrated Circuit and Signal Processing, An International Journal, Kluwer Academic Publisher
- [10] M. Banu, J.M. Khoury, Y. Tsvividis, « Fully differential amplifiers with accurate output balancing », IEEE Journal of Solid State Circuits, vol. 23, pp. 1410-1414, Dec. 1988