

# IEEE EPS France



The world's largest technical professional organization for the advancement of technology

~423 000 membres dans 160 pays  
~120 000 membres étudiants  
~4 200 membres en France



~ 36 chapitres  
~ 2500 membres

**Field of Interest:** Packaging and integration of electrical, electronic, optoelectronic, biological, micromechanical and sensing components ; addressing signal and power delivery, material aspects, thermal and structural design and reliability

EPS Local Chapters

Bangalore  
Beijing  
Benelux  
Bulgaria  
Canada (3)  
France  
Germany  
Hong Kong  
Hungary  
Japan  
Korea  
Malaysia  
Nordic  
Poland  
Romania  
Singapore  
Switzerland  
Taiwan  
United Kingdom & Republic of Ireland  
Ukraine (2)  
United States (10)



IEEE EPS France  → ~ 45 membres

## Activités:

- Invitation de distinguished lectures
- Organisation de conférences
- Organisation de journées techniques



PCB : the last Built to Print Component

Conférence Technique  
5 Décembre 2018, 16h00 à 17h00, Yfféy-Villandry, France



# Evènements

## Evènement 2021 passé



### Webinar

IEEE EPS France is pleased to invite you to the webinar given by

**Candice Thomas,**

Univ. Grenoble Alpes, CEA, LETI, 38000 Grenoble, France

**Topic:** Die-to-Wafer 3D Interconnections Operating at Sub-Kelvin Temperatures for Quantum Computation

*New paper at Electronics System Integration Technology Conference 2021*

#### Abstract:

To reach quantum supremacy, large scale integration of quantum bits through three dimensional (3D) architectures functional at sub-Kelvin temperatures is required. Electrical signals are transferred by 3D interconnects which need to be carefully designed in term of materials and dimensions to optimize the whole system performance. To that end, 20 nm pitch daisy chains with more than 20000 SnAg microbump-based interconnects and more than 2000 direct Cu bond ones have been fabricated with die-to-wafer processes developed on 300 mm Si wafers. Daisy chain resistances have been measured in a liquid nitrogen Dewars and in a He 3 cryostat at the following thermal steps: 300 K, 77 K, 4 K and 400 mK, allowing to extract unitary link resistances to establish preliminary process design kits at these low temperatures. The mechanical and electrical robustness of these interconnects has been validated through the repeatability of the resistance measurements over several thermal cycles.

#### Speaker:

Dr. Candice Thomas received her Ph.D. degree from University Grenoble Alpes, France, in 2016. After spending more than 2 years at Microsoft Quantum Purdue in the USA as a postdoctoral research associate, she joined CEA-LETI in 2019. As part of Quantum Silicon Grenoble team, she is studying 3D integration and cryo-packaging solutions for silicon spin-qubits.

To register: send an email to [jean-charles.rosier@cea.fr](mailto:jean-charles.rosier@cea.fr).

**TUESDAY, MARCH 30, 2021**  
1:30 PM (UTC+01:00) Brussels, Copenhagen, Madrid, Paris

## Evènement 2021 du jour



### Webinar

IEEE EPS France vous invite à un webinaire présenté par

**Cyril BUTTAY,**

Univ. Lyon, CNRS, INSA Lyon, Université Claude Bernard Lyon 1, Ecole Centrale de Lyon, Ampère, UMR5095, 69621 Villeurbanne

**Sujet:** Tour d'horizon des modules de puissance intelligents (smart power modules)

#### Résumé:

Les modules de puissance intelligents contiennent, outre les semi-conducteurs de puissance, des fonctions de pilotage (gate driver), de mesure (courant, température), et de protection. Ces dispositifs sont utilisés dans un grand nombre d'applications grand public ou industrielles, notamment pour le pilotage de moteurs électriques.

Cette présentation aborde les modules de puissance existants sur le marché ou en laboratoire, les différentes fonctions qui les constituent, et les technologies de packaging utilisées pour leur fabrication. Elle constitue un résumé en français d'un rapport de l'European Centre for Power Electronics (ECPE).

#### Présentateur:

Cyril BUTTAY est directeur de recherche CNRS au laboratoire Ampère (Lyon). Il travaille sur le packaging des composants de puissance, notamment à semi-conducteur "grand-gap" (Carbone de Silicium, GaN) pour des applications haute température (>200°C), haute tension (>10kV) ou à haute densité d'intégration. Ses publications sont disponibles sur <https://cv.archives-ouvertes.fr/cyril-buttay>.

Pour vous inscrire: email à [jean-charles.rosier@cea.fr](mailto:jean-charles.rosier@cea.fr).

**Vendredi 8 octobre 2021**  
13:20 (UTC+01:00) Brussels, Copenhagen, Madrid, Paris

## Evènement 2021 à venir



### Webinar

IEEE EPS France is pleased to invite you to the webinar given by

**John Hunt**

Senior Director, Engineering  
Marketing & Technical Promotion  
ASE (US) Inc

**Topic:** Fan Out Packaging and its Diversity

#### Abstract:

Fan Out technology has evolved in recent years as an alternative package answering a growing need for miniaturization in electronics, while also providing improved electrical interconnectivity for more advanced multi-die solutions. This has been accomplished through the integration of a wide variety of wafer and panel level technologies, processes and materials. Fan out has enabled both the miniaturization of low-end packages for mobile applications, as well as the interconnection required for more advanced complex package assemblies. We will review these Fan Out technologies, including Wafer Level Fanout, Panel Level Fanout, and multiple combinations of chip first and chip last solutions. The resulting packaging combinations that evolve from these technologies will only be limited by our imagination, and our creativity in innovating them.

#### Speaker:

John Hunt is Senior Director, Engineering, Marketing & Technical Promotion, at ASE (US) Inc., and provides technical support for the introduction, Engineering, Marketing, and Business Development activities for Advanced Wafer Level and Fan-Out Packaging Technologies at ASE. John has more than 45 years of experience in various areas of manufacturing, assembly and testing of electronic components and systems, with emphasis on the development of new technologies and processes. He has a B.S. from Rutgers and an M.S. from the University of Central Florida.

To register: send an email to [jean-charles.rosier@cea.fr](mailto:jean-charles.rosier@cea.fr).

**TUESDAY, NOVEMBER 30, 2021**  
4:30 PM (UTC-01:00) Brussels, Copenhagen, Madrid, Paris

## Evènement 2022 à venir



### Webinar

IEEE EPS France vous invite à une conférence présentée par

**Stéphane Bernabé**

Univ. Grenoble Alpes, CEA, LETI, 38000 Grenoble, France

**Sujet:** Packaging of Photonic Integrated Circuits : from chip to system/

#### Résumé:

- The demand for optical interconnects
- Photonic Integrated Circuits : the technology
- Packaging of PICs: the fundamentals
- The PIC/CMOS convergence
- Advanced packaging for PICs

#### Présentateur:

Stéphane Bernabé graduated from Ecole Nationale Supérieure de Physique de Strasbourg in 1997. The same year he received an M.Sc. degree in Physics and Photonics engineering from the University Louis Pasteur of Strasbourg. He is currently within LETI's Silicon Photonics Lab, as project leader, focusing on high speed transceivers packaging for telecom and datacenters, and SiPho interposer based many core architectures for High Performance Computing. Stéphane Bernabé contributes as member of the Technical committee and session chairman in conferences ECCTC, ESTC and IMAPS also.

Pour vous inscrire: email à [jean-charles.rosier@cea.fr](mailto:jean-charles.rosier@cea.fr).

**9 mars 2022**  
World Trade Center - J. Place Robert Schuman, Grenoble, France

# EPS Member Benefits



Membership in the IEEE and EPS provides a world of value, including access to the industry's most essential technical information, networking opportunities, career development tools, and many other exclusive benefits.

•Free on-line subscription to [IEEE Transactions on Components, Packaging and Manufacturing Technology](#)

•Discounts on the following publications

- [IEEE Transactions on Semiconductor Manufacturing](#)
- [IEEE Journal on Miniaturization for Air and Space Systems](#)
- [IEEE Transactions on Signal and Power Integrity](#)
- [IEEE Sensors Letters](#)
- [IEEE Transactions on Games](#)
- [IEEE Transactions on Molecular, Biological, and Multi-Scale Communications](#)
- [IEEE Transactions on NanoBioscience](#)
- [IEEE Journal on Photovoltaics](#)
- [IEEE Internet of Things Journal](#)
- [IEEE Transactions on Big Data](#)

•Free subscription to EPS Newsletter

•Free subscription to IEEE Spectrum Magazine

•Discounts on Conference registration





Cyril BUTTAY,

Univ. Lyon, CNRS, INSA Lyon, Université Claude Bernard Lyon 1, Ecole Centrale de Lyon, Ampère,  
UMR5005, 69621 Villeurbanne

## **Sujet: Tour d'horizon des modules de puissance intelligents (*smart power modules*)**

### **Résumé:**

Les modules de puissance intelligents contiennent, outre les semiconducteurs de puissance, des fonctions de pilotage (*gate driver*), de mesure (courant, température), et de protection. Ces dispositifs sont utilisés dans un grand nombre d'applications grand public ou industrielles, notamment pour le pilotage de moteurs électriques.

Cette présentation aborde les modules de puissance existants sur le marché ou en laboratoire, les différentes fonctions qui les constituent, et les technologies de *packaging* utilisées pour leur fabrication. Elle constitue un résumé en Français d'un rapport de l'European Centre for Power Electronics (ECPE).

### **Présentateur :**

Cyril BUTTAY est directeur de recherche CNRS au laboratoire Ampère (Lyon). Il travaille sur le *packaging* des composants de puissance, notamment à semiconducteur "grand-gap" (Carbure de Silicium, GaN) pour des applications haute température (>200°C), haute tension (>10kV) ou à haute densité d'intégration. Ses publications sont disponibles sur <https://cv.archives-ouvertes.fr/cyril-buttay>.

# Tour d'horizon des modules de puissance intelligents (*Smart Power Modules*)

Webinaire IEEE EPS



**Cyril BUTTAY**

Laboratoire Ampère, Lyon, France

- ➊ Introduction
- ➋ Revue des IPM existants
- ➌ Fonctions “intelligentes”
- ➍ Technologies de *Packaging* pour les IPMs
- ➎ Conclusion

# Introduction

## Rapport ECPE sur les “smart power modules”

- Accessible aux *ECPE principal members*
- 200 pages, 300 références
- Non inclus ici : prospective sur le futur des modules intelligents
- <https://www.ecpe.org/>

*Cette présentation est une revue bibliographique, toutes les images et données appartiennent à leurs auteurs respectifs.*





# Qu'est ce qu'un module de puissance intelligent ?

**Module de puissance intelligent ↔ Intelligent Power Module (IPM)**  
**↔ Smart power module**

# Qu'est ce qu'un module de puissance intelligent ?

**Module de puissance intelligent ↔ Intelligent Power Module (IPM)  
↔ Smart power module**

**Les composants suivants ne sont pas considérés comme des IPMs :**

- Un module de puissance standard avec capteur de température ;
- Des dispositifs dont les différents éléments sont simplement assemblés ;
- Des convertisseurs intégrés (par exemple des convertisseurs DC/DC) ;
- Des dispositifs très particuliers comme l'IGCT.

# Qu'est ce qu'un module de puissance intelligent ?

**Module de puissance intelligent ↔ Intelligent Power Module (IPM)**  
**↔ Smart power module**

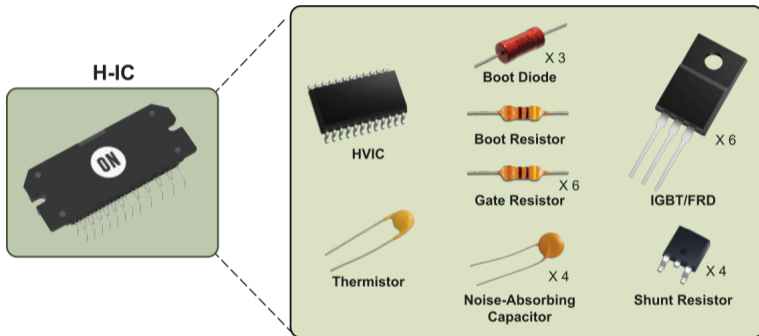
**Les composants suivants ne sont pas considérés comme des IPMs :**

- Un module de puissance standard avec capteur de température ;
- Des dispositifs dont les différents éléments sont simplement assemblés ;
- Des convertisseurs intégrés (par exemple des convertisseurs DC/DC) ;
- Des dispositifs très particuliers comme l'IGCT.

**Les IPM contiennent au moins (dans un même boîtier) :**

- 2 puces de puissance ;
- Tout ou partie du circuit de pilotage ;
- Des fonctions supplémentaires (capteur de température/courant, des protections. . .)

# Exemple d'un IPM



Source : On Semiconductor [1]

IPM typique utilisé pour de la commande de moteur (onduleur 3 phases)

# Revue des IPM existants

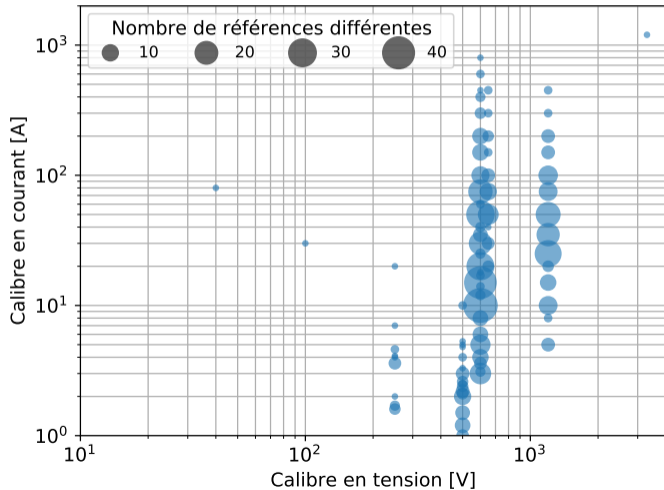
# Offre commerciale d' IPMs



# Offre commerciale d' IPMs



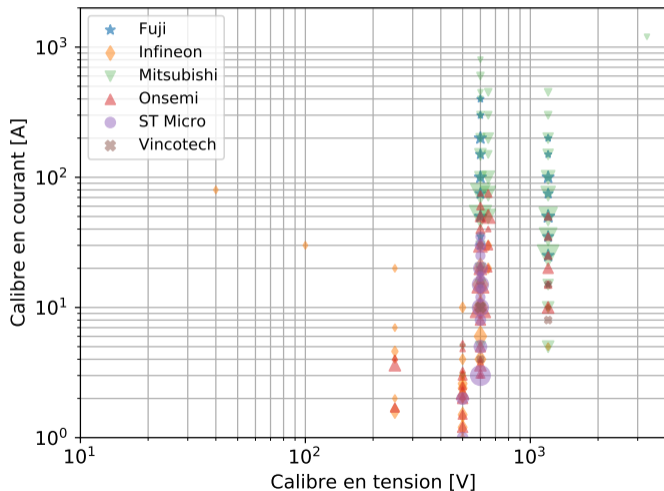
- Calibre tension/courant



# Offre commerciale d' IPMs



- Calibre tension/courant
- Portfolio fabricant

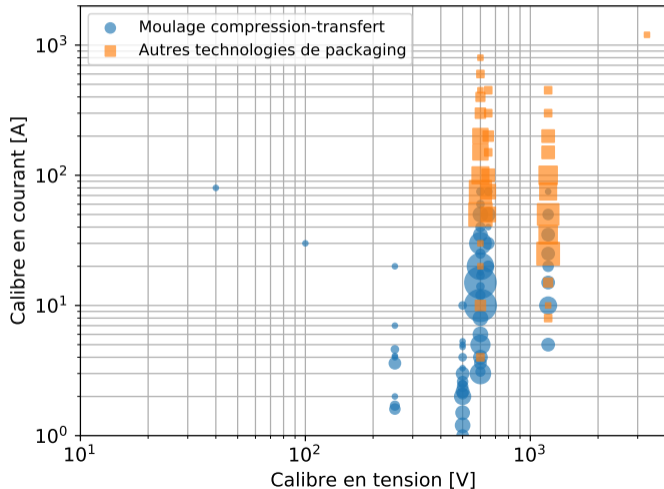




# Offre commerciale d' IPMs



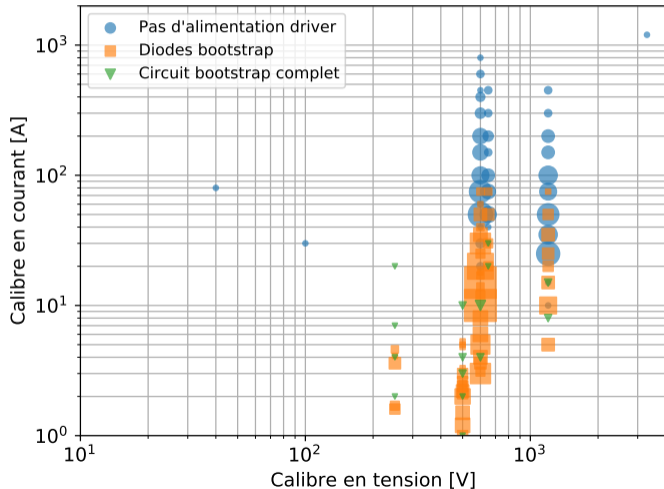
- Calibre tension/courant
- Portfolio fabricant
- Technologies de packaging



# Offre commerciale d' IPMs



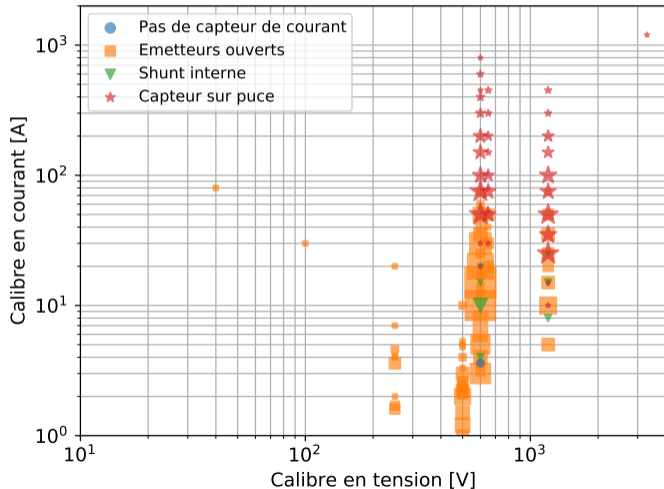
- Calibre tension/courant
- Portfolio fabricant
- Technologies de packaging
- Alim. du circuit de commande



# Offre commerciale d' IPMs



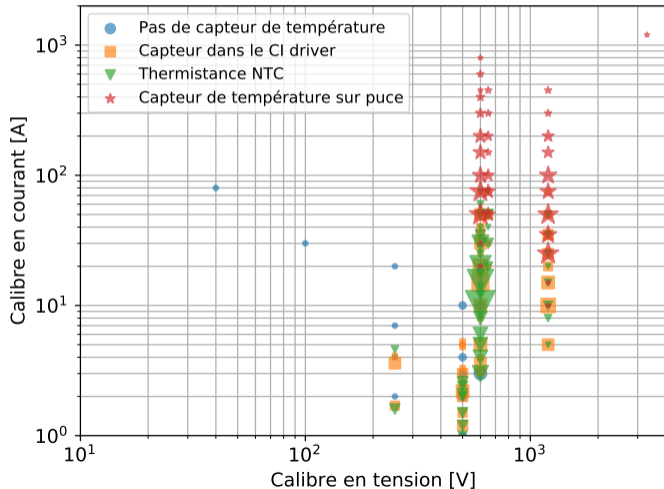
- Calibre tension/courant
- Portfolio fabricant
- Technologies de packaging
- Alim. du circuit de commande
- **Techno. de mesure du courant**



# Offre commerciale d' IPMs



- Calibre tension/courant
- Portfolio fabricant
- Technologies de packaging
- Alim. du circuit de commande
- Techno. de mesure du courant
- **Techno. de mesure de température**



# Offre commerciale d' IPMs



- Calibre tension/courant
- Portfolio fabricant
- Technologies de packaging
- Alim. du circuit de commande
- Techno. de mesure du courant
- Techno. de mesure de température

## → Deux grandes classes d'IPM :

- $< 20$  kVA
- $> 20$  kVA

# Offre commerciale d' IPMs



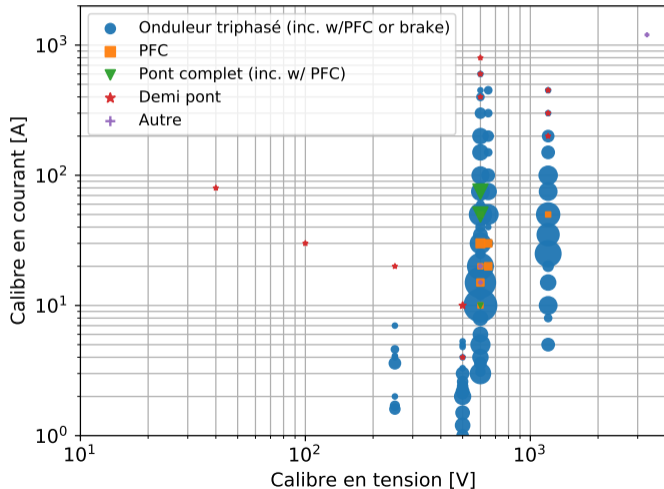
- Calibre tension/courant
- Portfolio fabricant
- Technologies de packaging
- Alim. du circuit de commande
- Techno. de mesure du courant
- Techno. de mesure de température

## • Topologies

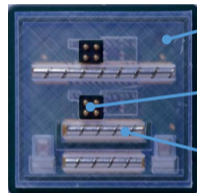
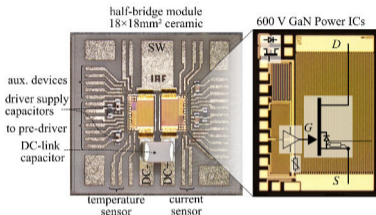
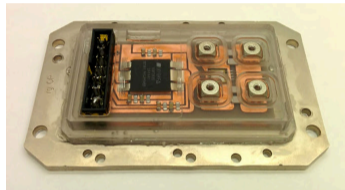
→ Deux grandes classes d'IPM :

- < 20 kVA
- > 20 kVA

→ Surtout onduleurs triphasés



# IPMs dans les laboratoires — Haute fréquence de découpage



Plastic frame

Signal spring connector

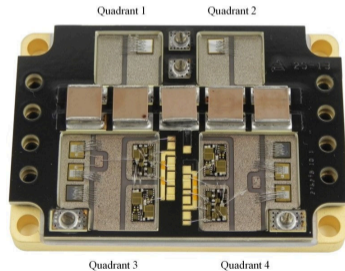
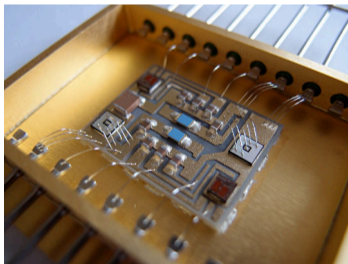
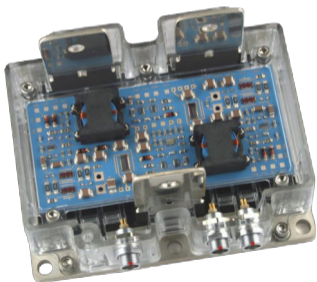
Power spring connector

Source : Jorgensen *et al.* [2]; Moench *et al.* [3]; Marczok *et al.* [4]

- Rapprochement de la puissance et de la commande ;
- Intégration puissance/commande monolithique (pour composants GaN, notamment) ;
- Réduction des inductances parasites ; maîtrise des capacités parasites.

# IPMs dans les laboratoires — Haute Température

- Utilisant des composants de puissance SiC (JFETs), pour  $T_J \geq 250 \text{ }^\circ\text{C}$  ;
- Technologie de packaging unique pour la puissance et la commande ;
- À base de céramique et de résine haute température ;
- Limites : les fonctions d'isolation (encapsulation, isolation alimentation/signal).

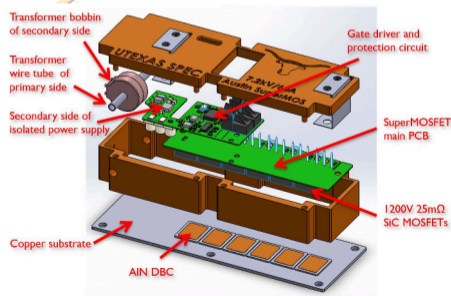
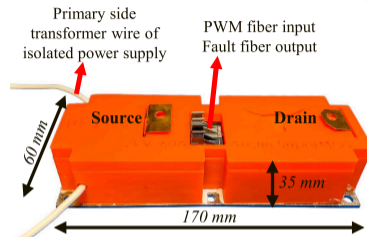


Source : Mc Pherson *et al.* [5] ; El Falahi *et al.* [6] ; Whitaker *et al.* [7]



# IPMs dans les laboratoires – Haute Tension

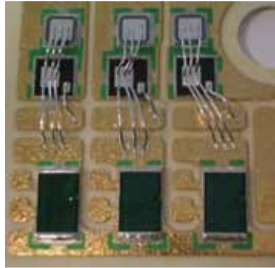
- Également destiné aux composants SiC ;
- Coordination d'isolement des différentes fonctions ;
- “Masque” le recours à des composants exotiques ;
  - Transistors bipolaires ;
  - Super Cascode. . .



Source : Zhang *et al.* [8]

# Fonctions “intelligentes”

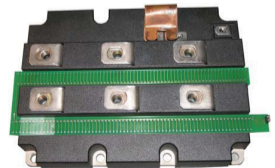
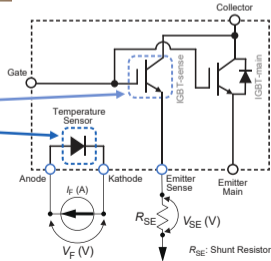
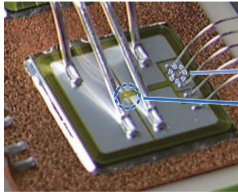
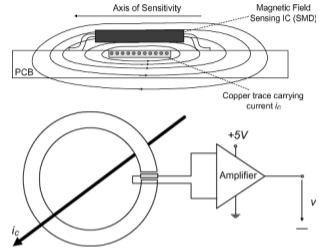
# Mesure de courant – Quelques types de capteurs



← shunts intégrés [9]

Capteurs de champ ouvert et fermés [10] →

IGBT instrumenté [11] sonde Rogowski [12] ↓



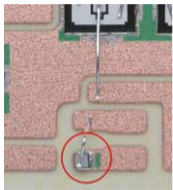
# Résumé de la mesure de courant



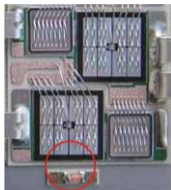
Capteur	Bande passante		Sensitivité	Intégration	Utilisation		Commentaire
	Low	high			Sens.	Prot.	
<b>Loi d'Ohm</b>							
Shunt	DC	10 kHz	T	Bonne	++	++	limité par dissipation de puis.
Résist. parasite	DC	10 kHz	T	Excellente	+	++	faible SNR, fort TCR
MOSFET $R_{DS(on)}$	DC	100 kHz	T, $V_{GS}$	Excellente	+	++	1 <sup>er</sup> quadrant, très haut TCR
<b>Loi de Lenz-Farraday</b>							
Rogowski	10 kHz	100 MHz		OK	-	++	ne sature pas, très rapide
Transformer	10 Hz	10 MHz	$I_{DC}$	Mauvaise	-	+	Sature, mesure directe
Induct. parasite	1 Mhz	100 MHz	T, EMI	Excellente	-	++	Biais causé par la résistance
<b>Capteurs de champ magnétique</b>							
Hall (ouvert)	DC	10 kHz	T, Ext. Field	Bonne	+	-	Lent, sensible aux champs ext.
Hall (fermé)	DC	10 kHz	T	Mauvaise	+	-	Lent, sature
Fluxgate	DC	10 kHz	T, Ext. Field	Bonne	+	-	Lent, sensible aux champs ext.
(X)MR	DC	1 MHz	T, Ext. Field	Bonne	++	-	Sensible aux champs externes
<b>Intégré à la puce de puissance</b>							
Miroir de courant	DC	100 MHz	T	Bonne	+	++	1 <sup>er</sup> quadrant, sensible à T
Désaturation	DC	10 MHz	T, $V_{GE}$	Bonne	-	++	Surtout pour IGBTs, grossier

→ Besoin de capteurs hybrides, Rogowski + capteur de champ prometteur.

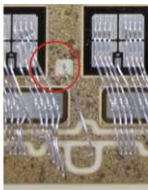
# Mesure de température – quelques types de capteurs



a)



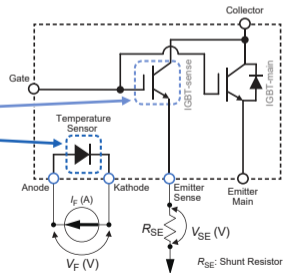
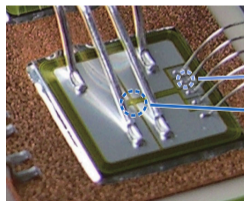
b)



c)

Capteurs de température discrets, avec ou sans isolation électrique [9]

Puce instrumentée [11]



# Résumé de la mesure de température



Capteur	Constante de temps	Mesure	Intégration	Condition. du signal	Commentaire
<b>Capteurs discrets</b>					
RTDs	1-10 s	$T_{case}$	Bonne	Simple	Plus cher que les thermistances
Thermistances	1-10 s	$T_{case}$	Bonne	Simple	Commun dans les IPMs
jonction PN	1-10 s	$T_{case}$	Bonne	Intégrée	Intégré dans circuit de commande
<b>Capteurs intégrés</b>					
PN junctions	10 $\mu$ s	$T_j$	Excellente	Simple	Dans tous les transistors instrumentés
RTDs	10 $\mu$ s	$T_j$	Excellente	Simple	Peut utiliser la couche métal des puces
<b>Paramètres électriques thermo-sensibles (TSEP)</b>					
Ampl. plateau Miller	1 ms	$T_j$	Excellente	Complexe	Sensible au vieillissement ou à la dispersion de paramètre entre puces
Temps de commut.	1 ms	$T_j$	Excellente	Complexe	
Tension sur $L_e$	1 ms	$T_j$	Excellente	Complexe	

- Les capteurs intégrés sont nécessaires pour mesurer  $T_j$
- Les TSEP n'ont pas été démontré hors du laboratoire
  - Ils peuvent être utilisés pour du suivi de dégradation ? (*condition monitoring*)

# Technologies de circuits intégrés

## 3 niveaux de tension pour un circuit de commande :

**LV** : typ. 5 V, pour la logique

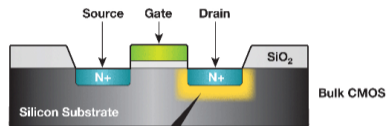
**MV** : typ. 15-20 V, pour le pilotage de grille

**HV** : typ. 650 or 1200 V, tension de bus puissance

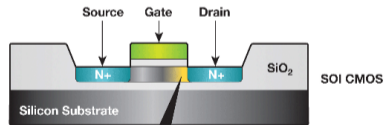
## 2 technologies

**BCD** (Bipolar CMOS DMOS), Si massif, < 150 °C

**SOI** (Silicon On Insulator), supporte > 200 °C

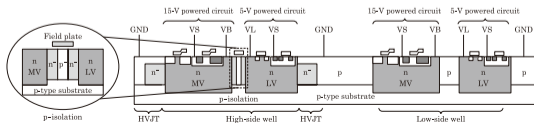
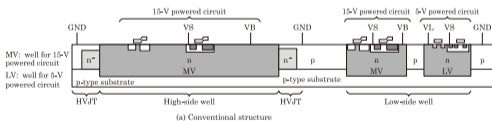


Large area for leakage to Substrate



Small area for leakage

Source : left Jonishi *et al.* [13], top Romanko *et al.* [14]



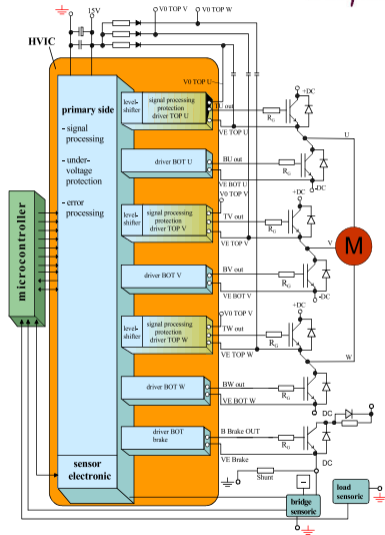
# Fonctions de commande

## Fonctions standard d'un *Driver*

- Isolation signal ;
  - *level shifter*, isolation magnetique, fibre optique ;
- Alimentation ;
  - *bootstrap* uniquement, pas de DC/DC intégré en IPM ;
- *Buffer* de sortie ;
- Protections.

## Fonctions avancées

- Contrôle avancé ;
  - Pilotage de la vitesse de commutation ; *miller clamp* ;
- Suivi de dégradation (pas encore mis en œuvre).



Source : Herzer *et al.* [15]

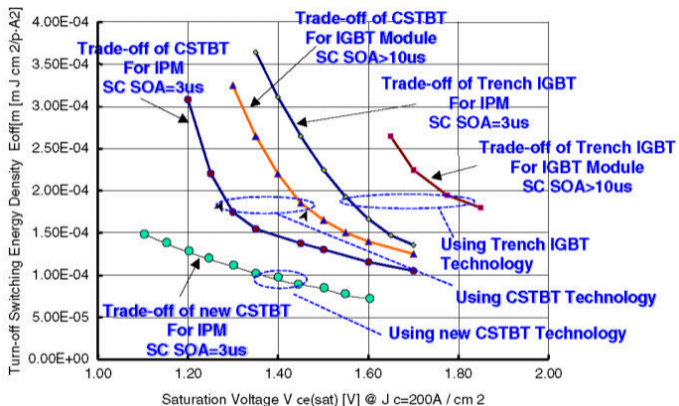


# Appairer la puce de puissance et son *Driver*



## Protections plus rapides grâce à :

- des capteurs sur puce ;
- des composants connus ;
- des parasites connus.



Source : Majumdar *et al.* [16] (2007)

# Appairer la puce de puissance et son *Driver*

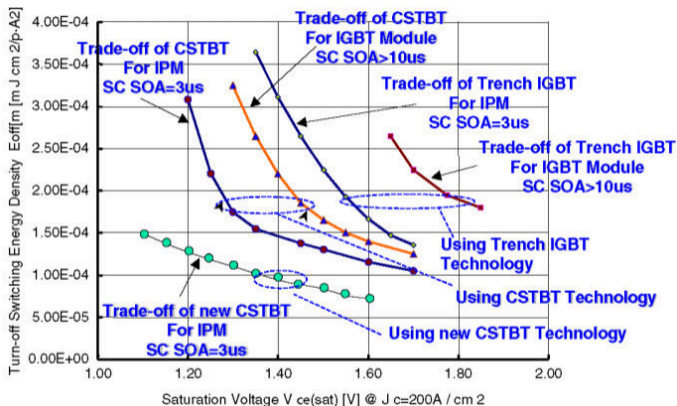


## Protections plus rapides grâce à :

- des capteurs sur puce ;
- des composants connus ;
- des parasites connus.

## Utiliser des composants “faibles” :

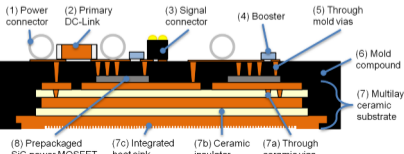
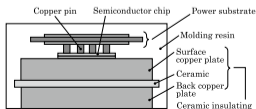
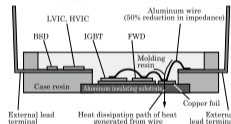
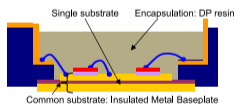
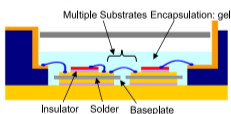
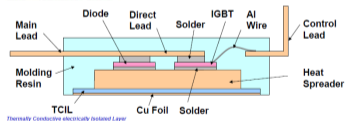
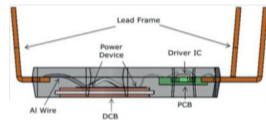
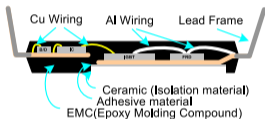
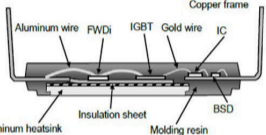
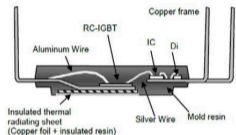
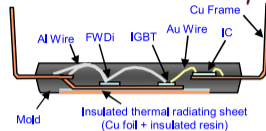
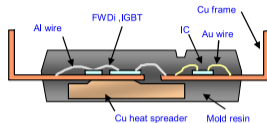
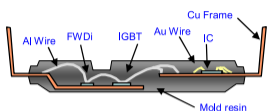
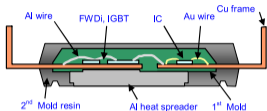
- moins robustes au short-circuit ;
- **mais** plus faibles pertes ;
- même compromis pour les MOSFET SiC.



Source : Majumdar *et al.* [16] (2007)

# Technologies de *Packaging* pour les IPMs

# Les structures de *packaging* existantes

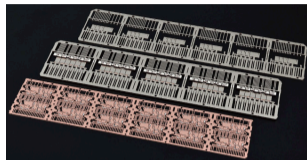


Sources (de gauche à droite, et de haut en bas) : [17, 17, 17, 17, 18, 18, 19, 20, 21, 22, 22, 23, 24, 25]

# Substrats

## *Lead frame*

- Le plus commun en basse puissance ;
- Perf. thermique limitée par le composé d'encapsulation ;
- Parfois insert céramique ou métal pour la thermique.

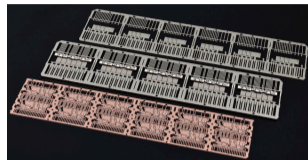


Source : SH Precision Japan,  
<https://shpj.co.jp/>

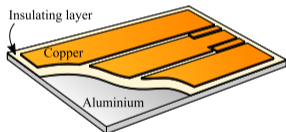
# Substrats

## Lead frame

- Le plus commun en basse puissance ;
- Perf. thermique limitée par le composé d'encapsulation ;
- Parfois insert céramique ou métal pour la thermique.



Source : SH Precision Japan,  
<https://shpj.co.jp/>



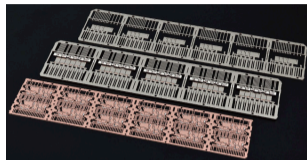
## Substrat métallique isolé & Variantes

- Habituellement conductivité thermique médiocre ;
- Résines chargées-BN démontrées jusqu'à  $20 \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$  ;
- Forte tendance avec du cuivre épais ( $\approx 1 \text{ mm}$  ou plus).

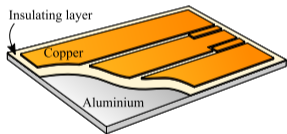
# Substrats

## Lead frame

- Le plus commun en basse puissance ;
- Perf. thermique limitée par le composé d'encapsulation ;
- Parfois insert céramique ou métal pour la thermique.



Source : SH Precision Japan,  
<https://shpj.co.jp/>

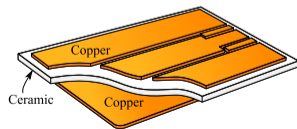


## Substrat métallique isolé & Variantes

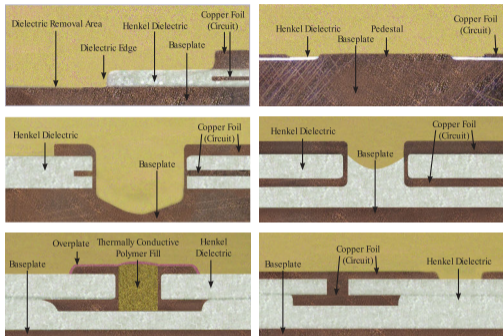
- Habituellement conductivité thermique médiocre ;
- Résines chargées-BN démontrées jusqu'à  $20 \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$  ;
- Forte tendance avec du cuivre épais ( $\approx 1 \text{ mm}$  ou plus).

## Substrats céramiques

- Tendance aux céramiques fines ( $2\text{--}300 \mu\text{m}$ ), avec cuivre épais ;
- $\text{Zr-Al}_2\text{O}_3$ ,  $\text{Si}_3\text{N}_4$  ;
- Structure plus classique seulement en haute tension ( $> 1.7 \text{ kV}$ ).

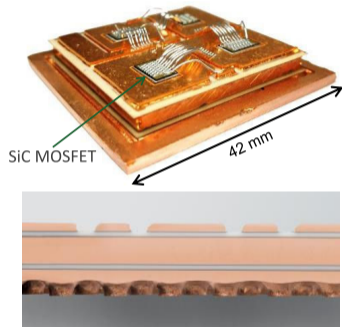


# Substrats – Tendances



Multi-couches et géométrie “3D” pour améliorer la thermique, réduire l’inductance ou bloquer le mode commun [26].

→ Le coefficient de dilatation de ces substrats tend vers celui du cuivre (16.5 ppm/K).



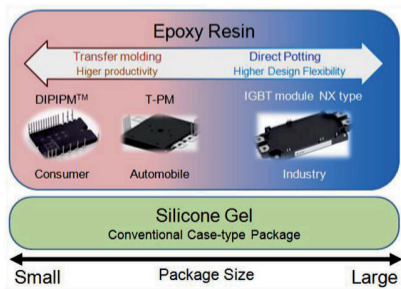
Structure DBC “céramique fine/cuivre épais” [27]



# Encapsulation

- **Beaucoup de candidats**

- *conformal coatings*, encapsulants de volume ;
- Silicone, époxy, polyimide, parylène, cyanate ester, bismaleimide, ciment inorganique. . .



Source : Asada *et al.* [28]

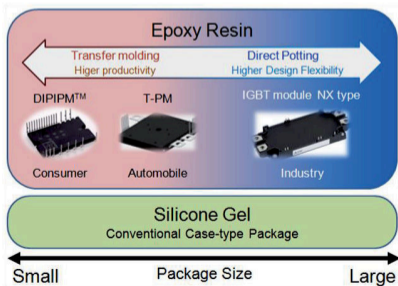
# Encapsulation

- **Beaucoup de candidats**

- *conformal coatings*, encapsulants de volume ;
- Silicone, époxy, polyimide, parylène, cyanate ester, bismaleimide, ciment inorganique. . .

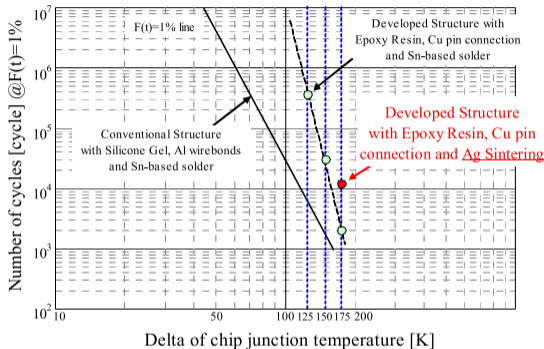
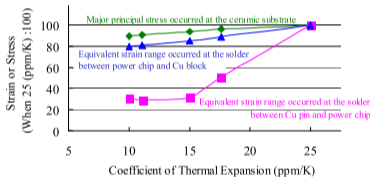
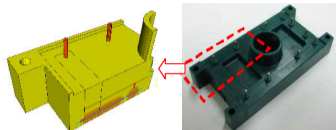
- **L'époxy est le plus prometteur  $\approx 200\text{ }^{\circ}\text{C}$**

- Coefficient de dilatation proche de celui du cuivre ;
- Champ de rupture supérieur aux silicones ;
- Son recyclage reste un problème.



Source : Asada *et al.* [28]

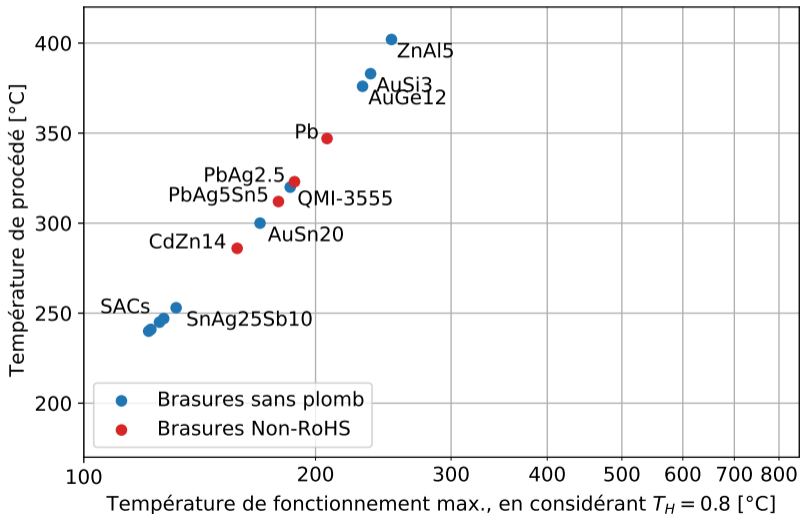
# Encapsulation – tendances



Source : Horio *et al.* [29]

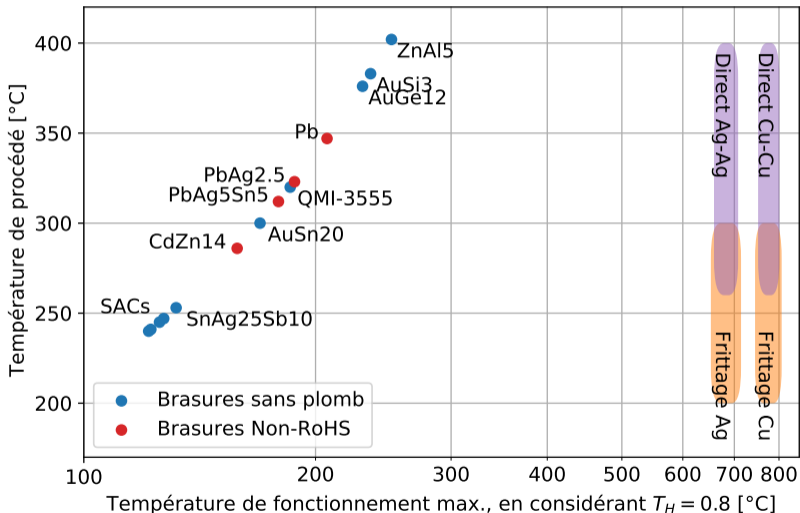
- Coefficient de dilatation proche du cuivre
- Meilleure fiabilité reportée par Fuji and Mitsubishi, mais pas d'analyse par un tiers
  - Peut être que ce n'est vrai que pour des IGBT minces ?
  - Quid de puces plus épaisses/moins compliantes (SiC) ?

# Attache de puce



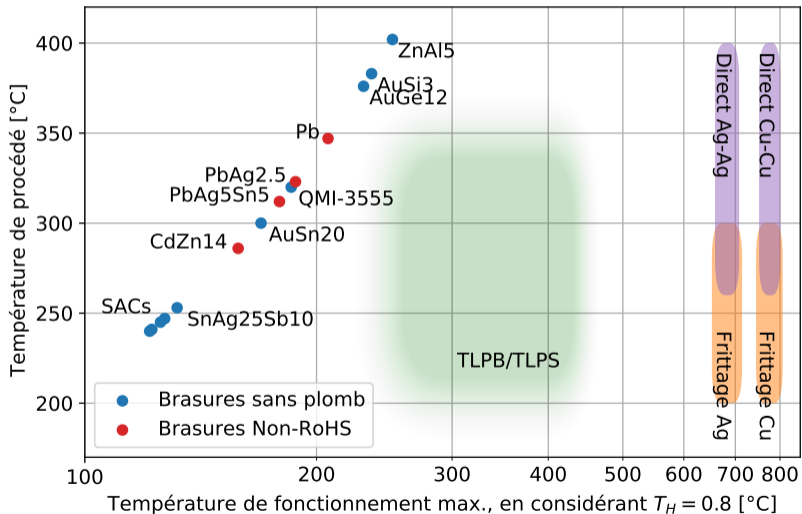
- Peu de brasures Pb-free haute temp.

# Attache de puce



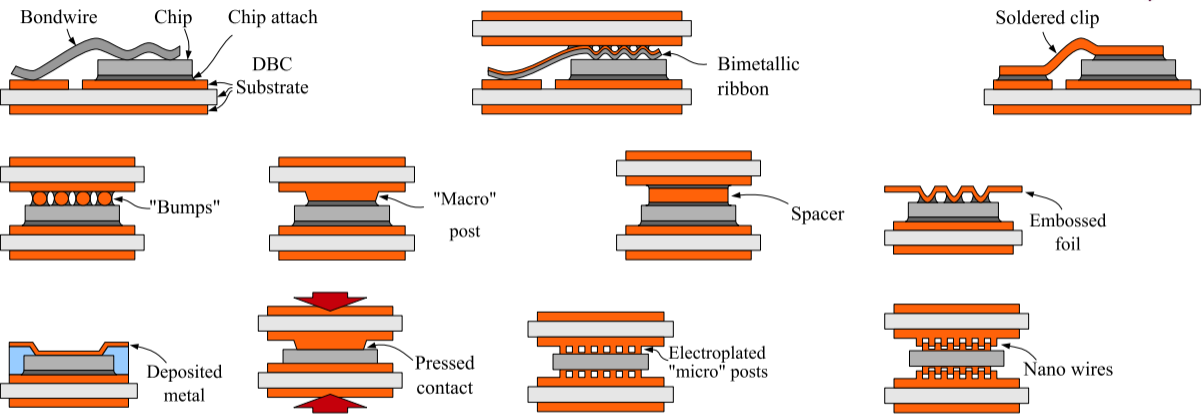
- Peu de brasures Pb-free haute temp.
- Frittage Cu ou Ag excellente alternative

# Attache de puce



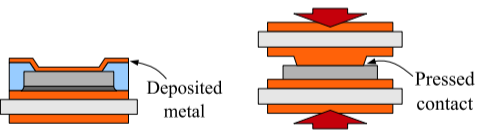
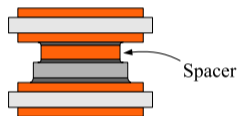
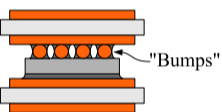
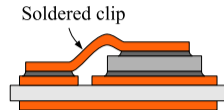
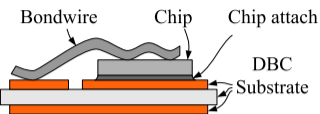
- Peu de brasures Pb-free haute temp.
- Frittage Cu ou Ag excellente alternative
- Et la soudure en phase liquide transitoire (TLPB) ?

# Interconnexions et nouvelles structures



- Beaucoup de variantes dans la littérature scientifique ;

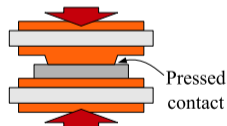
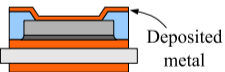
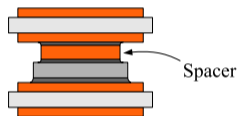
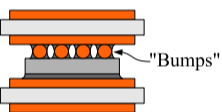
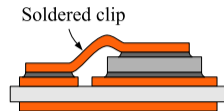
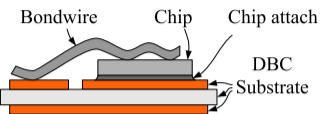
# Interconnexions et nouvelles structures



- Beaucoup de variantes dans la littérature scientifique ;
- Beaucoup moins démontrées à haut TRL



# Interconnexions et nouvelles structures

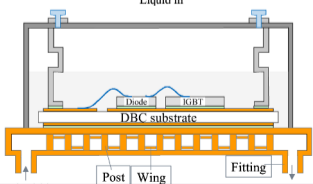
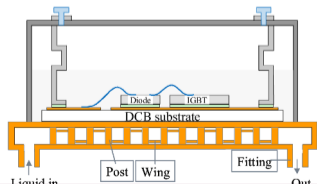
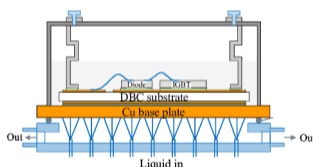
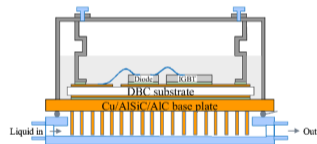
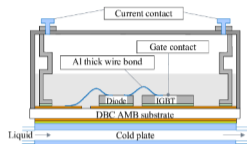
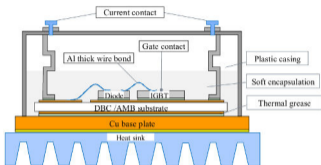


- Beaucoup de variantes dans la littérature scientifique ;
- Beaucoup moins démontrées à haut TRL
- Évolution possible : refroidissement double face (dépend de l'acceptation marché)

# Refroidissement

← Source : Schulz *et al.* [30]

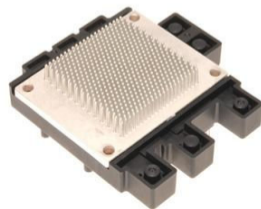
- Beaucoup de solutions possibles
- Besoin d'interfaces standardisées



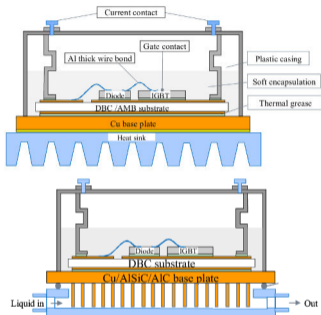
# Refroidissement

← Source : Schulz *et al.* [30]

- Beaucoup de solutions possibles
- Besoin d'interfaces standardisées
- Seules deux configurations populaires :
  - Surface d'échange plate
  - ailettes pour refroidissement liquide direct



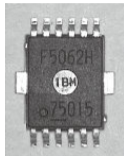
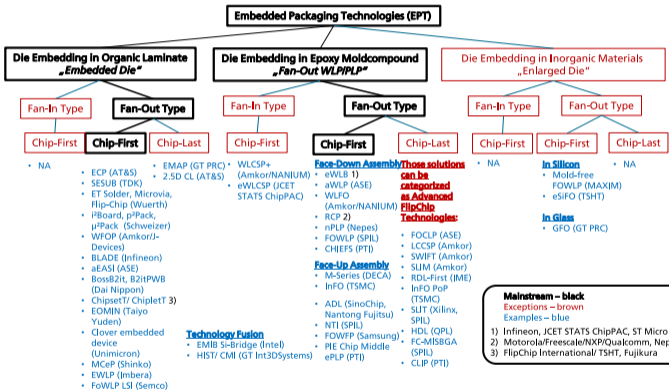
↑ Source : Majumdar *et al.* [31]



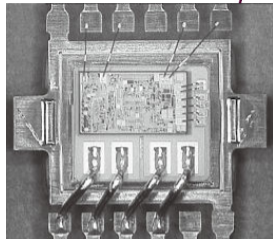
# Intégration hétérogène



## Diversity of Fan-Out Packaging

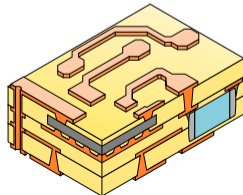


(a) External appearance



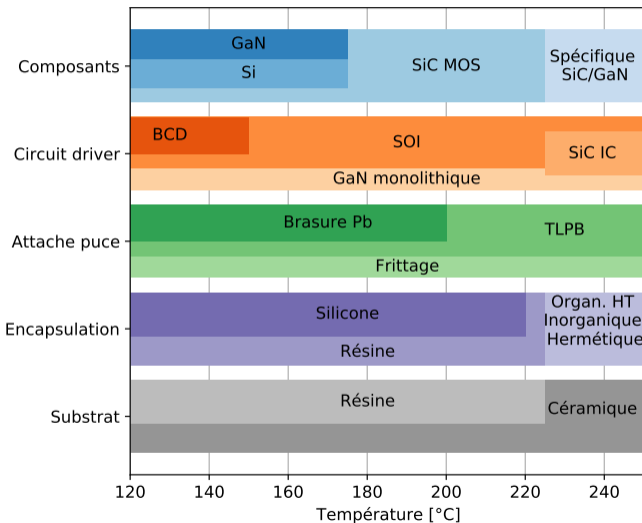
(b) Internal structure

← Fan-out [32], ↑ Chip on chip [33],  
 Enfouissement PCB ↓



# Conclusion

# Résumé des Technologies



## Matériaux

- Changements graduels pour atteindre  $T_j = 200-225 \text{ }^\circ\text{C}$  ;
- Très peu d'IPM SiC sur le marché.

## Structure

- *Packages* Multi-couches :
  - maîtrise des éléments parasites ;
  - meilleure densité d'intégration ;
- Cuivre épais :
  - Coefficient de dilatation élevé ;
  - Couches d'isolation minces.

- Les IPM visent surtout les marchés de masse
  - onduleurs triphasés pour le contrôle moteur, nouvelles topologies pour l'automobile ?
- Fonctions plus avancées (capteurs, alimentations) pour des IPM haut de gamme :
  - Forte puissance/tension, à base de SiC ;
  - Les IPM peuvent “masquer” un composant exotique, protéger les composants “faibles”.
- Tendance au *packaging* “organique” :
  - Substrats SMI, encapsulation époxy, même à forte puissance/tension ;
  - Les futurs IPM peuvent tirer partie des technologies d'intégration hétérogène ;
  - Le recyclage n'est traité nulle part !

- [1] O. Semiconductor, “Motor control solutions flr0101/d,” tech. rep., On Semiconductor, 2014.
- [2] A. B. Jørgensen, T. S. Aunsborg, S. Bęczkowski, C. Uhrenfeldt, and S. Munk-Nielsen, “High-frequency resonant operation of an integrated medium-voltage sic mosfet power module,” *IET Power Electronics*, 2019.
- [3] S. Moench, R. Reiner, P. Waltereit, J. Hueckelheim, D. Meder, R. Quay, O. Ambacher, and I. Kallfass, “A 600v gan-on-si power ic with integrated gate driver, freewheeling diode, temperature and current sensors and auxiliary devices,” in *CIPS 2020; 11th International Conference on Integrated Power Electronics Systems*, pp. 1–6, March 2020.
- [4] C. Marczok, E. Hoene, T. Thomas, A. Meyer, and K. Schmidt, “Low inductive sic mold module with direct cooling,” in *PCIM Europe 2019; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management*, pp. 1–6, May 2019.
- [5] B. McPherson, J. M. Hornberger, J. Bourne, A. B. Lostetter, R. M. Schupbach, R. Shaw, B. Reese, B. Rowden, H. A. Mantooh, S. Ang, J. C. Balda, K. Okumura, and T. Otsuka, “Packaging of High Temperature 50kW SiC Motor Drive Module for Hybrid-Electric Vehicles,” *Advancing Microelectronics*, vol. 37, pp. 20–26, Jan. 2010.
- [6] K. El Falahi, S. Hascoët, C. Buttay, P. Bevilacqua, L. V. Phung, D. Tournier, B. Allard, and D. Planson, “High temperature, Smart Power Module for aircraft actuators,” in *Proceedings of the High Temperature Electronics Network (HiTEN)*, (Oxford, UK), IMAPS, July 2013.



# Bibliographie II



- [7] B. Whitaker, Z. Cole, B. Passmore, D. Martin, T. McNutt, A. Lostetter, M. N. Ericson, S. S. Frank, C. L. Britton, L. D. Marlino, A. Mantooth, M. Francis, R. Lamichhane, P. Shepherd, and M. Glover, "High-temperature sic power module with integrated sic gate drivers for future high-density power electronics applications," in *2014 IEEE Workshop on Wide Bandgap Power Devices and Applications*, pp. 36–40, IEEE, Oct 2014.
- [8] L. Zhang, S. Sen, and A. Q. Huang, "7.2-kv/60-a austin supermos : An intelligent medium-voltage sic power switch," *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 8, pp. 6–15, March 2020.
- [9] A. Wintrich, U. Nicolai, W. Tursky, and T. Reimann, *Application Manual Power Semiconductors*. ISLE Verlag, 2 ed., 2015.
- [10] S. Ziegler, R. C. Woodward, H. H. Lu, and L. J. Borle, "Current sensing techniques : A review," *IEEE Sensors Journal*, vol. 9, pp. 354–376, April 2009.
- [11] F. Electric, "Fuji automobile IGBT module M653 series application manual," tech. rep., Fuji Electric, 2016.
- [12] D. Bortis, J. Biela, and J. W. Kolar, "Active gate control for current balancing of parallel-connected igbt modules in solid-state modulators," *IEEE Transactions on Plasma Science*, vol. 36, pp. 2632–2637, Oct 2008.
- [13] A. JONISHI, M. AKAHANE, and M. YAMAJI, "Hvic technologies for ipm," *FUJI ELECTRIC REVIEW*, vol. 61, no. 4, 2015.
- [14] T. Romanko, "Extreme design : Developing integrated circuits for -55 degc to +250 degc," *EE Times*, 2008.

# Bibliographie III



- [15] R. Herzer, “Integrated gate driver circuit solutions,” in *2010 6th International Conference on Integrated Power Electronics Systems*, pp. 1–10, March 2010.
- [16] G. Majumdar, M. Fukunaga, and T. Ise, “Trends of intelligent power module,” *IEEJ Transactions on Electrical and Electronic Engineering*, vol. 2, no. 2, pp. 143–153, 2007.
- [17] E. Motto, J. Donlon, S. Shirakawa, T. Iwagami, H. Kawafuji, M. Seo, and K. Satou, “Latest Progress in Power Modules for Appliance Inverter Applications,” in *Industry Applications Conference, 2006. 41<sup>st</sup> IAS Annual Meeting. Conference Record of the 2006 IEEE*, vol. 3, pp. 1222–1228, IEEE, 2006.
- [18] P. Jabs and M. Albayrak, “The intelligent power module concept for motor drive inverters,” *Bodo’s Power Systems*, 2019.
- [19] F. S. O. Semiconductor), “An-9070 smart power module motion spm products in spm45h packages,” tech. rep., Fairchild Semiconductor - (On Semiconductor), 2012.
- [20] J. Lee, T. Lee, J. Lee, and D. Chung, “New pfc-integrated intelligent power module for home appliances,” in *PCIM Europe 2019; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management*, pp. 1–5, May 2019.
- [21] E. R. Motto and J. F. Donlon, “Igbt module with user accessible on-chip current and temperature sensors,” in *2012 Twenty-Seventh Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, pp. 176–181, Feb 2012.

# Bibliographie IV



- [22] M. E. Corporation, “7<sup>th</sup> generation igbt module t/t1-series application note – nx type & std type,” tech. rep., Mitsubishi Electric Corporation, 2018.
- [23] S. Tezuka, Y. SUZUKI, and T. SHIRAKAWA, “2nd-generation small ipm series,” *FUJI ELECTRIC REVIEW*, vol. 62, no. 4, pp. 246–250, 2016.
- [24] Y. Nakamata, M. Tachioka, and Y. Ichimura, “Enhanced thermal resistance of molding resin used for all-sic modules,” *Fuji Electric Review*, vol. 62, no. 4, 2016.
- [25] E. Hoene, “On wide band gap semiconductor packaging,” in *ECPE Workshop “Power Module 2.0”*, 2019.
- [26] Bergquist, “Comprehensive selection guide – thermal clad,” tech. rep., Bergquist – Henkel.
- [27] T. Welker, M. Rüssel, R. Herrmann, O. Mathieu, S. Polster, and A. Meyer, “Power system in package based on multilayer ceramic substrates,” in *ECPE Workshop “Advanced Power Packaging – Power Modules 2.0”*, 2019.
- [28] S. Asada, S. Kondo, Y. Kaji, and H. Yoshida, “Resin encapsulation combined with insulated metal baseplate for improving power module reliability,” in *PCIM Europe 2016 ; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management*, pp. 1–5, May 2016.
- [29] M. Horio, Y. Iizuka, Y. Ikeda, E. Mochizuki, and Y. Takahashi, “Ultra compact and high reliable sic mosfet power module with 200 °c operating capability,” in *2012 24th International Symposium on Power Semiconductor Devices and ICs*, pp. 81–84, June 2012.

# Bibliographie V



- [30] J. Schulz-Harder, “Review on Highly Integrated Solutions for Power Electronic Devices,” in *Proceedings of the Conference on Integrated Power electronics Systems (CIPS)*, (Nürnberg), p. 7 p, Mar. 2008.
- [31] G. Majumdar, T. Oi, T. Terashima, S. Idaka, D. Nakajima, and Y. Goto, “Review of integration trends in power electronics systems and devices,” in *CIPS 2016 ; 9th International Conference on Integrated Power Electronics Systems*, pp. 1–10, March 2016.
- [32] R. Aschenbrenner, “Embedding technologies for planar power electronics module,” in *2018 Second International Symposium on 3D Power Electronics Integration and Manufacturing (3D-PEIM)*, 2018.
- [33] Y. Seki, Y. Takahashi, and T. Fujihira, “Fuji electric’s semiconductors : Current status and future outlook,” *Fuji Electric’s Semiconductors : Current Status and Future Outlook 42*, vol. 55, no. 2, p. 42, 2009.

# Merci pour votre attention

Cette étude a été financée par le *ECPE Joint Research Programme*

[cyril.buttay@insa-lyon.fr](mailto:cyril.buttay@insa-lyon.fr)



Université Claude Bernard



Lyon 1

