HAL
open science

Diodes Schottky en Diamant : augmentation du calibre en courant et parallélisation

Gaetan Perez, Juliette Letellier, Aurélien Maréchal, David Eon, Gauthier Chicot, Pierre-Olivier Jeannin, Nicolas C. Rouger

To cite this version:

Gaetan Perez, Juliette Letellier, Aurélien Maréchal, David Eon, Gauthier Chicot, et al.. Diodes Schottky en Diamant : augmentation du calibre en courant et parallélisation. Symposium de Génie Electrique, Université de Lorraine [UL], Jul 2018, Nancy, France. hal-02981846

HAL Id: hal-02981846

https://hal.science/hal-02981846v1

Submitted on 28 Oct 2020

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Diodes Schottky en Diamant : augmentation du calibre en courant et parallélisation

Gaetan Perez[1], Juliette Letellier[2], Aurélien Maréchal[1], David Eon[2], Gauthier Chicot[2], Pierre-Olivier Jeannin[1], Nicolas Rouger[3]

[1]Univ. Grenoble Alpes, CNRS, Grenoble INP*, G2Elab, 38000 Grenoble, France

[2]Univ. Grenoble Alpes, CNRS, Institut Néel, 38042 Grenoble, France

[3]LAPLACE, Université de Toulouse, CNRS, Toulouse, France

RESUME – Cet article présente l'intégration de diodes Schottky en diamant dans des applications d'électronique de puissance et les problématiques liées à leur mise en œuvre. Différentes approches sont étudiées dans le but d'augmenter le calibre en courant des dispositifs. En particulier, la parallélisation et l'entrelacement de diodes Schottky en diamant sont étudiés. Une méthode d'estimation de la température des puces en diamant est discutée. Des modifications de la structure sont proposées et étudiées afin d'améliorer l'intégration des futurs composants en diamant dans des applications d'électronique de puissance.

Mots-clés – Diode Schottky, Diamant monocristallin, parallélisation, intégration monolithique.

1. CONTEXTE ET CONTRIBUTIONS

La montée en courant des diodes Schottky en diamant est nécessaire afin de les intégrer dans des convertisseurs de puissance. De nombreuses diodes Schottky en diamant ont été présentées dans la littérature [1, 2, 3, 4, 5, 6] avec de bonnes performances à la fois à l'état bloqué (tenue en tension au-delà de plusieurs kV, courants de fuite de l'ordre du nA/cm^2 à 1 kV) et à l'état passant (10^3 A/cm^2 à 6 V). Cependant, la montée en courant peut être difficile, d'une part en fonction de la qualité des couches épitaxiées de diamant monocristallin limitant la surface des contacts Schottky, et d'autre part selon la structure des diodes Schottky, lorsqu'elles sont de type latéral ou semi-vertical. Dans cet article, nous étudions plusieurs solutions afin d'augmenter le calibre en courant de diodes Schottky en diamant monocristallin. Tout d'abord, la mise en parallèle de cathodes isolées sur un même échantillon est analysée. Il est montré que cette solution est limitée, selon les dispersions des performances des diodes, mais aussi selon la distribution volumique du courant dans l'échantillon. Alors, la mise en parallèle de plusieurs puces doit être envisagée avec une estimation de la température, nécessaire afin de vérifier la bonne distribution du courant parmi les différentes puces mises en parallèle. Ceci est particulièrement exacerbé par le coefficient négatif (puis positif) en température de la chute de tension à l'état passant [6, 7, 8], pouvant créer des focalisations de courant selon le couplage thermique et les dispersions entre les puces. Une approche complémentaire est proposée, où les diodes ne sont plus mises en parallèle, mais intégrées dans un convertisseur multiphasé parallèle. Cette approche permet d'augmenter le niveau de courant, tout en acceptant des dispersions sur les diodes Schottky. Enfin, des modifications du procédé de fabrication sont proposées. L'ensemble de ces approches s'appuient sur des études théoriques et expérimentales.

2. PARALLELISATION DE DIODES SCHOTTKY EN DIAMANT

2.1. Mise en parallèle à l'échelle de la puce

La montée en courant des diodes Schottky en diamant peut être envisagée par une mise en parallèle à l'échelle de la puce. Ici, le composant de puissance étudié possède une structure semi-verticale décrite dans [2]. Une première couche de diamant fortement dopée ([B] > 5×10^{20}cm^{-3}) d'épaisseur 0.2 μm est épitaxiée sur un substrat monocristallin. La zone de tenue en tension est réalisée par la croissance de diamant faiblement dopée ([B] = 1.5×10^{15}cm^{-3}) d'épaisseur 1.3 μm. Le contact ohmique est constitué d'un empilement de Ti/Pt/Au (30/50/40 nm) et les contacts Schottky d'un empilement de Zr/Pt/Au (30/20/10 nm). Les Figures 1.a) et 1.b) représentent les vues schématiques de dessus et en coupe de la puce en diamant d'une dimension de 4.5×4.5 mm^2. La puce est reportée sur un substrat en alumine sérigraphié (Al_2O_3), les pistes métalliques étant en Ag et l'attache est réalisée en utilisant une colle époxy. Les fils de bonding en Al de diamètre 30 μm permettent de contacter la puce aux pistes métalliques, comme le montre la Figure 1.c).

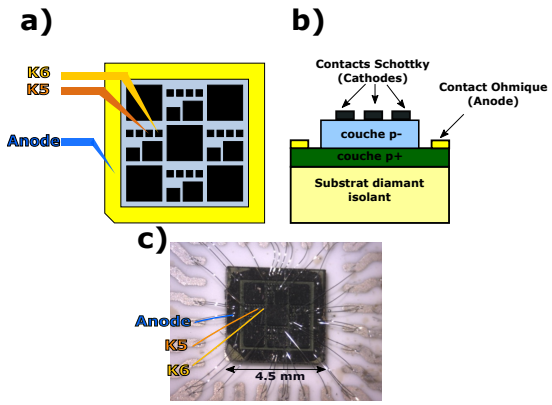


Fig. 1. a) Vue schématique de dessus et b) en coupe de la puce en diamant. c) Photo de la puce en diamant de 4.5×4.5 mm^2 reportée sur un substrat en alumine.

La mise en parallèle consiste donc en la mise en commun de deux cathodes, avec une anode commune par fabrication (cf. Figure 1.a)). Cette méthode permet d'augmenter le calibre en courant pour une même tension de polarisation directe V_F et par conséquent de diminuer la résistance à l'état passant du composant. Le résultat de la mise en parallèle de deux diodes est présenté sur la Figure 2. Cette Figure compare les caractéristiques courant-tension (I-V) statiques des deux diodes (K_5 et K_6) avec leur mise en parallèle ($K_5//K_6$) ainsi que la caractéristique statique attendue pour une parallélisation

idéale (K_5+K_6), tracée à partir des caractéristiques mesurées de K_5 et K_6. Les résistances différentielles, calculées à partir des différentes I-V statiques pour chaque configuration, sont résumées dans le tableau 1. Elles sont estimées à partir des équations 1a, 1b, 1c et 1d, où R_{pC5} et R_{pC6} représentent la résistance de la couche faiblement dopée de la diode K_5 et de la diode K_6 respectivement. En particulier, la résistance commune R_{com} = 12.6 Ω représente 57% de la résistance à l'état passant de K_5 et 55% de la résistance à l'état passant de K_6. Ceci permet de conclure que l'efficacité de la mise en parallèle des contacts de cathode n'est pas aussi élevée qu'attendue. L'hypothèse de départ, qui consiste à considérer les diodes indépendantes, n'est donc pas valide. Lors de la mise en parallèle des diodes, le courant partage un chemin commun dont la résistance n'est pas négligeable par rapport aux résistances des diodes K_5 et K_6 prises indépendamment.

$$R_{K5} = R_{pK5} + R_{com} \quad (1a)$$

$$R_{K5//K6} = \frac{R_{pK5} \times R_{pK6}}{R_{pK5} + R_{pK6}} + R_{com} \quad (1b)$$

$$R_{K5//K6} = \frac{R_{pK5}}{2} + R_{com} \quad (1c)$$

$$R_{com} = 2 \times R_{K5//K6} - R_{K5} \quad (1d)$$

Tableau 1. Résistances différentielles en Ω calculées à partir des I-V statiques pour chaque configuration.

Configuration	K_5	K_6	K_5//K_6	K_5+K_6
Résistance différentielle (Ω)	21.8	22.5	17.1	11

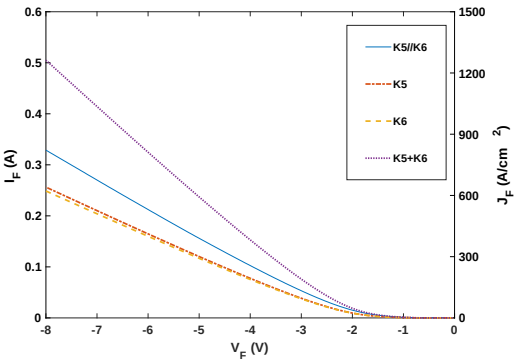


Fig. 2. Caractéristiques statiques des diodes K_5 et K_6 seules, leur mise en parallèle (K_5//K_6) comparées à la caractéristique attendue dans le cas d'une parallélisation idéale (K_5+K_6). Les contacts Schottky ont une surface de 200×200 μm^2.

Pour étudier ce phénomène en détails, des simulations numériques 3D par la méthode des éléments finis ont été mises en œuvre. La base de données du logiciel (Synopsys TCAD Sentaurus) a été renseignée pour prendre en compte les propriétés physiques du diamant. Les détails des modèles utilisés sont donnés dans [9]. La modélisation 3D permet de mettre en évidence la distribution du courant dans la puce. La Figure 3 présente la distribution du courant 2D au niveau de l'interface p/p^+, issue d'une coupe de l'échantillon simulé en 3D, pour le cas de la mise en parallèle de deux cathodes. Il faut noté que pour cette modélisation 3D, seules les épaisseurs des couches de diamant sont respectées, les dimensions latérales étant de 50 × 50 μm^2. On constate que le courant s'épanoui horizontallement dans la couche p^+. C'est dans cette couche que les chemins de courant sont communs entre les diodes. Il peut y avoir un effet de goulot d'étranglement due au changement de section de passage du courant. Cet effet est mis en évidence sur les modélisations 2D. Le choix de la modélisation 2D est motivé par les difficultés de maillage de la structure 3D à l'échelle, principalement à cause des faibles épaisseurs de diamant dopées à modéliser (0.2 μm pour la couche p^+ et 1.3 μm pour la couche p) par rapport aux dimensions de l'échantillon (4.5 × 4.5 mm^2). Ainsi, la structure 2D simulée dans le cas le plus défavorable où les chemins de conduction en communs sont maximisés, présentée sur la Figure 4.a), montre la distribution de la densité de courant. On constate un épanouissement vertical du courant dans la couche p et horizontal dans la couche p^+. La Figure 4.b) représente les caractéristiques I-V statiques simulées. Les tendences observées lors des mesures expérimentales sont bien reproduites de manière qualitative, en particulier, la mise en parallèle des cathodes K1 et K2 est moins efficace qu'attendue.

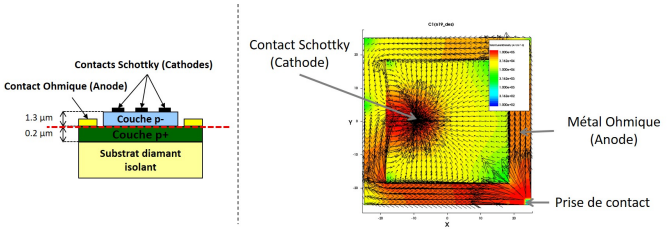


Fig. 3. Vue en coupe schématique du composant modélisé (gauche). Répartition du courant dans la couche p^+ (droite). Cette image est une coupe 2D réalisée à l'interface p^+/p, côté p^+, issue d'une simulation 3D. Dans cette configuration, les cathodes sont mises en parallèle et des conditions aux bords de type Schottky ont été appliquées. Les conditions aux bords de type ohmique sont appliquées sur le métal au niveau de la prise de contact. La modélisation a été effectuée à 300 K.

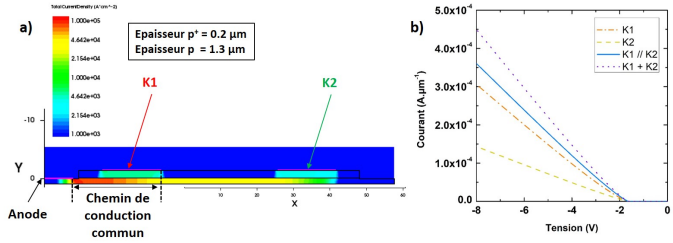


Fig. 4. a) Densité de courant totale dans la structure 2D modélisée avec les e_p^+ = 0.2 μm et e_p = 1.3 μm. Le courant s'épanoui verticalement dans la couche p et horizontalement dans la couche p^+. b) Caractéristiques I-V statiques de la structure modélisée dans les différentes configurations. On constate que le courant issu de la parallélisation (K1//K2) des cathodes K1 et K2 est moindre qu'attendu (K1+K2).

Pour garantir une mise en parallèle efficace, deux possibilités sont envisageables :

— modifier l'épaisseur de la couche de diamant p^+ pour permettre un épanouissement volumique du courant et éviter l'effet de gouleau d'étranglement ;
— isoler les cathodes pour minimiser la part de résistance commune sur la résistance totale.

La dernière possibilité a été réalisé expériementalement et sera présentée dans la partie 2.4. La modification de l'épaisseur de couche p^+ a été envisagée par des modélisations 2D. L'efficacité de la parallélisation des diodes en fonction de l'épaisseur de couche p^+ est présentée sur la Figure 5. Plus l'épaiseur de couche p^+ augmente, plus le ratio $(K1//K2)/(K1 + K2)$ tend vers l'unité, indiquant une mise

en parallèle des diodes efficace. Cependant, cette méthode reste difficile à mettre en œuvre. En effet, la croissance de couches épaisses de diamant monocristallin fortement dopée tend à former de nombreux défauts cristallins (dislocations) qui se propagent dans la couche faiblement dopée et dégradent les propriétés de cette dernière (tenue en tension, courants de fuite et résistance à l'état passant).

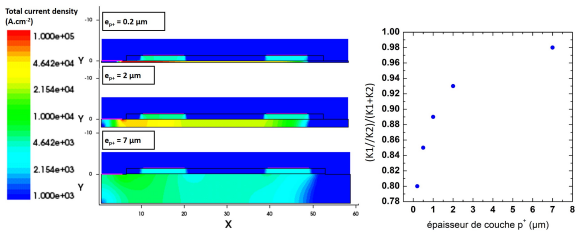


Fig. 5. L'épanouissement du courant dans la couche p^+ est impacté par l'épaisseur de cette dernière. Lorsque l'épaisseur augmente le ratio $(K1//K2)/(K1+K2)$ tend vers l'unité indiquant une mise en parallèle des diodes efficace.

Limiter l'intéraction entre diodes est un enjeux important, nottament en ce qui concerne l'estimation de la température de l'échantillon. En effet, une modification de la chute de tension d'une diode capteur de température par une diode de puissance voisine peut entrainer une erreur sur la mesure de température [8]. La méthode d'estimation de la pempérature de la puce en diamant est discutée dans le paragraphe suivant.

2.2. *Estimation de la température*

Étant donné la taille limitée des substrats en diamant, une parallélisation de plusieurs puces peut être complémentaire à la parallélisation de diodes. Les contraintes de ces deux méthodes sont cependant différentes. Celles de la parallélisation de puces sont principalement dues aux dispersions de performances entre les diodes. Le risque étant une focalisation du courant sur la puce de meilleure qualité. Ce risque est d'autant plus présent étant donné le coefficient de résistivité du diamant d'abord négatif (NTC), puis ensuite positif (PTC), en fonction de la température. Lors d'une différence entre les caractéristiques des diodes, le courant a tendance à se focaliser dans la diode la moins résistive. En effet, l'auto-échauffement de cette diode sera supérieur, due à son courant plus élevé, à celui de la seconde diode en parallèle. Lorsque les diodes sont en NTC, cela va avoir tendance à diminuer d'autant plus la résistivité de la première diode par rapport à la seconde. La focalisation du courant dans la première diode sera donc amplifiée. Ce phénomène, impacté par une différence de température de jonction des diodes, peut être réduit par un couplage thermique visant à équilibrer leur température. Cependant, même avec l'utilisation de ce couplage la température entre les deux puces peut être différente. Une estimation de la température de chaque puce ainsi qu'un contrôle de la température sont donc nécessaires. Comme le montre la Figure 6, plusieurs diodes à anode commune sont disponibles sur la puce en diamant. Ceci permet d'utiliser des diodes de puissance (de plus grande surface en rouge) tout en estimant les températures par l'utilisation du paramètre électrique thermosensible (PETS) des diodes plus petites. Cette estimation est réalisée par l'utilisation de la chute de tension de la diode à un faible courant de polarisation.

Ce paramètre est couramment utilisé dans le domaine de l'électronique de puissance due à sa facilité de calibration [10]. La calibration du PETS de la diode capteur a été présentée dans [8], elle a montré des sensibilités de -1.6 mV/K pour la diode capteur. Ces sensibilités sont du même ordre de grandeur que celles estimées pour des diodes en SiC dans d'autres travaux [11, 12]. Le PETS est utilisé dans ces travaux afin d'estimer l'auto-échauffement d'une diode de puissance durant

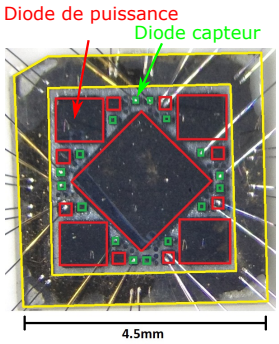
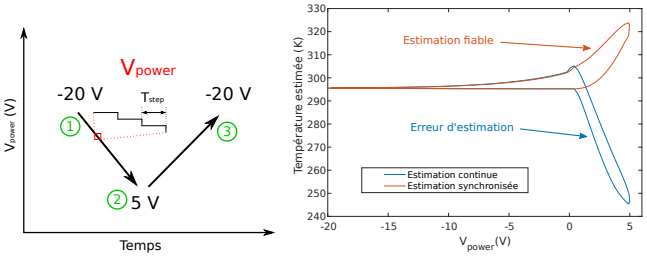


Fig. 6. Image d'un échantillon de diodes Schottky à anode commune en diamant où les diodes de puissance (de grande surface en rouge) et les diodes capteur (petite surface en vert) sont représentées.

l'extraction de sa caractéristique statique. Cette méthode est utilisée pour valider l'estimation de la température lors du fonctionnement des diodes de puissance sur le même substrat.



(a) (b)

Fig. 7. a) Polarisation de la diode de puissance pour induire un auto-échauffement de la puce. b) Estimation de l'auto-échauffement de la puce par le paramètre électrique thermosensible.

Cette estimation ainsi que les conditions de polarisation de la diode de puissance sont présentées sur la Figure 7, à température ambiante (296 K). V_{power}, I_{power}, V_{sense} et I_{sense} sont, respectivement, la tension et le courant de la diode de puissance et de la diode capteur. La diode de puissance est polarisée (cathode à la masse) par une source de tension entre -20 V (diode bloquée) et +5 V (diode passante) puis un retour est fait jusqu'à -20 V (diode bloquée). Une allure en escaliers est utilisée pour cette évolution de tension, la durée de chaque pas (T_{step}) peut être paramétrée pour modifier l'auto-échauffement de la diode de puissance. L'aller-retour sur V_{power} est utilisé pour visualiser l'auto-échauffement de la puce, les pertes à l'état passant de la diode de puissance lors de la phase aller augmentent la température de la puce. Lors de la phase de retour, la diminution des pertes dans la diode diminue progressivement la température de la puce. Un écart de température (profil de température en hystérésis) entre la phase d'aller et de retour de V_{power} est attendu due à l'inertie thermique de la puce en diamant. L'évolution de la température, estimée par la diode capteur durant la totalité de l'essai, est représentée en bleu sur la Figure 7. Elle est tracée en fonction de la tension de polarisation de la diode de puissance. Une erreur d'estimation de la température par le PETS est clairement visible sur le graphique. En effet, lorsque la diode de puissance est passante (V_{power} >0), une augmentation de la température causée par les pertes dans la diode est attendue alors qu'une diminution de la température est estimée. Un chemin de conduction de courant commun entre la diode de puissance et la diode capteur est responsable de ce phénomène, comme nous l'avons montré dans [8]. La forte densité de courant de la diode de puissance modifie donc la condition de polarisation de la diode capteur,

ce qui entraîne l'erreur d'estimation de la température. Cette estimation est cependant correcte pour une faible densité de courant dans la diode de puissance (lorsqu'elle est bloquée par exemple). Il s'agit du même phénomène que celui présenté au paragraphe 2.1, lors de la parallélisation de diodes.

Deux solutions sont donc possibles pour une estimation correcte de la température. La première est une modification de la structure de l'échantillon en diamant. Elle est réalisée dans le but de séparer les lignes de courant entre les diodes de puissance et les diodes capteur dans la puce. Une modification de cette structure est proposée dans la suite de cet article. La deuxième solution est d'estimer la température de la puce uniquement lorsque la densité de courant de la diode de puissance est faible. La Figure 8 montre le schéma de principe de l'utilisation de cette deuxième méthode. L'évolution de la tension V_{power} est identique à celle présentée précédemment, un temps de mesure est cependant ajouté entre chaque pas de l'évolution de V_{power}. Durant ces temps de mesure, la diode de puissance est volontairement polarisée à une faible densité de courant, c'est à cet instant qu'est réalisée l'estimation de température par le PETS. La température est cependant sous estimée avec cette méthode, l'ajout du temps de mesure va permettre à la puce en diamant de se refroidir. Néanmoins, plus le temps de la coupure de la diode de puissance sera court, plus l'estimation de la température sera précise. L'utilisation de cette méthode est présentée par la courbe en rouge sur la Figure 7. Elle représente l'estimation de l'auto-échauffement de la diode de puissance dans les mêmes conditions que l'essai précédent. La synchronisation de la polarisation des deux diodes est réalisée à l'aide d'un Keithley 2636A piloté par un script Matlab, un temps de mesure de 100 ms est utilisé pour cet essai. Ce temps de mesure relativement long, est causé par le temps d'acquisition du Keithley et de la transmission des données à Matlab. Il permet cependant de mettre en évidence le fait que l'estimation de la température par le PETS correspond à l'allure attendue de l'évolution de la température. De plus, la température estimée lorsque la diode de puissance est bloquée ($V_{power} < 0$) correspond à celle estimée précédemment, ce qui valide l'utilisation de cette méthode de mesure.

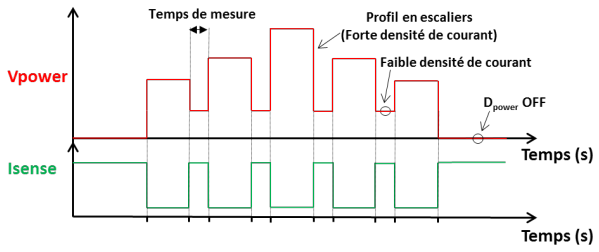


Fig. 8. Schéma de principe de la désynchronisation des diodes pour l'estimation correcte de la température de la puce en diamant.

2.3. *Intégration dans un convertisseur multiphasé parallèle*

L'entrelacement pour l'augmentation du courant total du convertisseur est une alternative à la parallélisation de diodes. Outre les intérêts de ce type de structure tels que la diminution de l'ondulation du courant de sortie ou l'augmentation de la fréquence apparente de sortie du convertisseur [13], cette solution a pour avantage de minimiser l'impact de la dispersion des performances des diodes entrelacées. En effet, dans un convertisseur entrelacé, les diodes des bras en parallèle sont indépendantes contrairement à la parallélisation de diodes. L'impact de la différence entre les diodes est donc moindre dans un convertisseur entrelacé que lors de la parallélisation. Nous avons donc analysé l'utilisation de deux diodes d'un échantillon de diodes Schottky en diamant dans un convertisseur entrelacé. La Figure 9 présente le schéma électrique de l'entrelacement de deux bras réalisé dans ces travaux. L'analyse a été réalisée pour un essai en double impulsion, ce qui explique l'absence de charge dans le convertisseur. Les inductances de sortie du convertisseur n'ont pas été couplées, l'objectif de cette analyse n'est pas d'optimiser la réalisation du convertisseur entrelacé, mais plutôt d'analyser le comportement de deux diodes du même échantillon dans un convertisseur entrelacé.

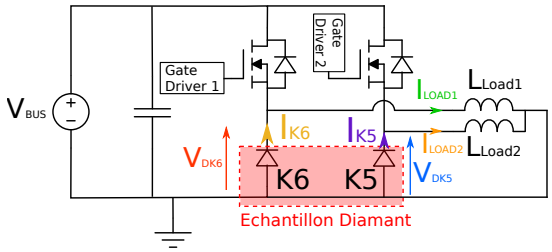
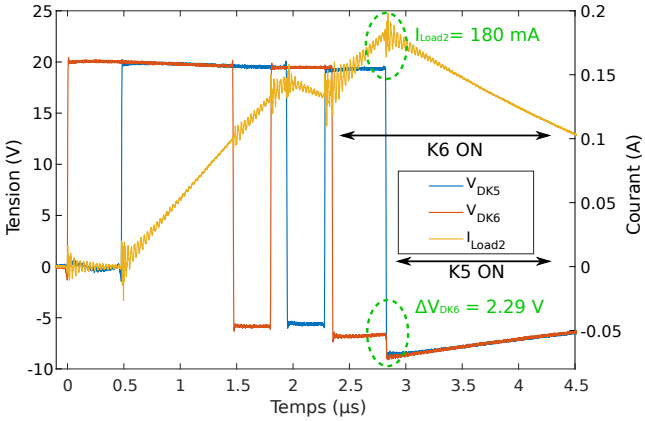


Fig. 9. Schéma du convertisseur entrelacé pour un essai en double impulsion.

Le convertisseur buck entrelacé intégrant une puce en diamant et des MOSFETs Silicium est présenté sur la Figure 10.a). La solution de report de la puce en diamant présentée au paragraphe 2.1, a été choisie pour plusieurs raisons. Tout d'abord, elle permet une modification facile et rapide de l'échantillon en diamant dans le convertisseur. De plus, cette solution nous permet l'analyse du comportement des diodes Schottky en fonction de la température en appliquant une source de chaleur sur la face arrière du substrat Al_2O_3, ce qui permet de concerver le reste du convertisseur à température ambiante. L'impact de la température n'est pas présenté dans cet article. Pour symboliser le déphasage entre les bras du convertisseur lors d'un essai en double impulsion, un retard est imposé au lancement du deuxième bras. Les diodes utilisées pour cet entrelacement sont identiques à celles de la parallélisation présentées au début de l'article. Le graphique de la Figure 10.b) montre les tensions aux bornes des deux diodes (tensions du point milieu de chaque bras) et le courant dans la charge du deuxième bras (I_{Load2}) pour l'essai en double impulsion. Des interactions, non souhaitées, entre les deux diodes sont visibles à la fin de l'essai (cercle vert sur la Figure 10.b)). Lors de la phase de roue libre de la diode K_6 ("K_6 ON" sur la figure), l'amorçage de la diode K_5 modifie la chute de tension de la diode K_6 (ΔV_{DK6}). Ce phénomène est causé, comme lors de la parallélisation, par une impédance commune entre les deux diodes. En effet, lors de l'amorçage de la diode K_5, son courant vient s'ajouter à celui de la diode K_6 dans l'impédance commune, ce qui explique la variation de tension V_{DK6}. Connaissant la valeur du courant de la diode K_5, il est donc possible d'estimer la valeur de l'impédance commune entre les deux diodes. La Figure 11 montre la mesure de l'évolution de la variation de tension aux bornes de la diode K_6 en fonction du courant de la diode K_5 ($I_{K5} = I_{Load2}$ durant la phase de roue libre de K_5). La variation linéaire de cette caractéristique montre bien le caractère résistif de l'interaction entre les diodes. Une résistance commune de 12.6 Ω, déterminée par la pente de la caractéristique, est donc extraite de ces essais. Cette valeur d'impédance commune est identique à celle identifiée lors de la parallélisation de diodes, ce qui valide donc l'estimation.

Des interactions causées par une impédance commune entre les diodes de l'échantillon sont donc visibles lors de leur utilisation dans un convertisseur entrelacé. Pour réduire ce phénomène, deux solutions sont possibles. La première est la modification de la structure de l'échantillon en diamant pour séparer les lignes de courant entre les diodes. La seconde vise à réduire l'impédance traversée par les lignes de courant communes entre les diodes. En effet, mis à part la modification de la chute de tension des diodes, l'impédance commune n'altère pas le fonctionnement global du convertisseur entrelacé. La réduction de l'impédance commune, non pas par la

(a)



(b)

Fig. 10. a) Convertisseur entrelacé réalisé, la diode en diamant est reportée sur un substrat alumine pour son intégration dans le convertisseur. b) Essai en double impulsion des deux bras du convertisseur entrelacé utilisant un bus de tension réduit à 20 V pour conserver les diodes. Seul le courant de charge I_{Load2} est représenté par soucis de clarté.

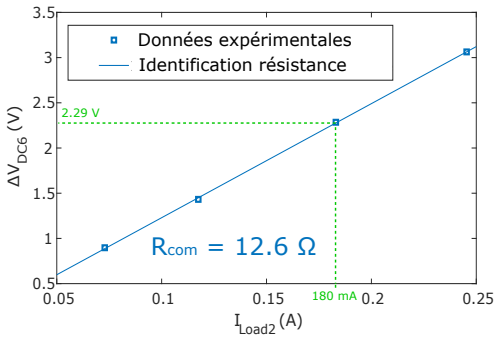


Fig. 11. Extraction de l'impédance commune entre les diodes dans l'échantillon à partir des essais en double impulsion du convertisseur entrelacé.

séparation des lignes de courant, mais par la diminution de la résistivité parcourue par ces lignes communes permettrait de réduire ces phénomènes. L'augmentation de l'épaisseur de la couche p^+ de l'échantillon qui a été proposée dans la première partie de cet article pourrait donc être bénéfique. Cette solution est cependant limitée, comme il a été présenté plus haut. Ainsi, une modification du procédé de fabrication a été mise en œuvre et est présentée dans le paragraphe suivant.

2.4. *Modification du procédé de fabrication et de la conception des diodes*

Afin de répondre aux problématiques présentées dans les paragraphes précèdent, une modification du processus de fabrication des diodes semi-verticales est nécessaire. Il peut être nécessaire de créer des structures avec des diodes isolées électriquement, tout en gardant une bonne conductivité thermique. Ceci est rendu possible grâce à l'utilisation de substrat diamant de type IIb qui s'avère être un excellent isolant électrique mais également un excellent conducteur thermique (22 W/cm.K). Le nouveau design adopté pour les nouveaux échantillons est présenté sur la Figure 12.a). L'isolation des ilots se fait par une gravure profonde RIE. Ainsi, les ilots sont électriquement isolés mais concervent un bon couplage thermique via le substrat diamant. Les étapes de la réalisation du composant sont une adaptation du processus utilisé par Traoré et al. [2]. L'empilement de couches épitaxiées par MPCVD, fourni par DiamFab [1], se compose d'une couche fortement dopée p^+ ([B] > 10^{20} cm^{-3}) d'une épaisseur de 0.6 μm et d'une couche faiblement dopée p ([B] $\approx 10^{15}$ cm^{-3}) d'épaisseur 1.6 μm. Les contacts ohmiques sont formés par dépôt de Ti/Pt/Au (30/50/40 nm) et les contacts Schottky par dépôt de Zr/Pt/Au (20/30/10 nm). La Figure 12.b) présente une photo de l'échantillon fabriqué. Il présente 16 ilots indépendants, comprenant chacun un contact ohmique au centre avec autour 4 contacts Schottky carrés de 200×200 μm^2 et 8 contacts circulaires de 100 μm de diamètre.

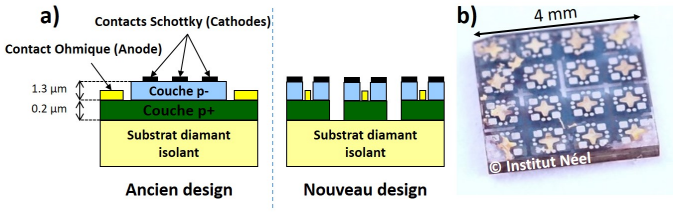


Fig. 12. a) A gauche, l'ancienne architecture utilisée et à droite la nouvelle architecture comprenant des ilots électriquement indépendants. Le substrat en diamant permet de concerver un bon couplage thermique. b) Photo de l'échantillon fabriqué. Le contact ohmique se trouve au centre de chaque ilot (en forme de croix).

Les caractéristiques I-V statiques ont été réalisées sous vide (5×10^{-4} mbar) à l'aide d'un Keithley 2601A. Un Modulab XM MTS a été utilisé pour mesurer la capacité en fonction de la tension (C-V). La Figure 13.a) montre les caractéristiques J-V statiques de 15 diodes de surface S = 200 × 200 μm^2. On constate une forte disparité entre les diodes dont les hauteurs de barrière Schottky varient entre 1.05 eV et 1.51 eV. Les résistances à l'état passsant sont comprises entre 105 Ω et 29 kΩ. Toutes les diodes caractérisées présentent un facteur d'idéalité supérieur à 2. Des mesures complémentaires sont nécessaires pour comprendre l'origine des disparités observées. La Figure 13.b) présente une caractéristique 1/C^2-V mesurée sur une diode Schottky (S = 200 × 200 μm^2), qui permet de calculer le dopage effectif par l'équation 2 ci-dessous :

$$(N_a - N_d) = \frac{2}{q\epsilon_{sc}\epsilon_0 S^2 d(1/C^2)/dV} \tag{2}$$

où q est la charge de l'électron, ϵ_{sc} est la constante diélectrique du diamant, ϵ_0 est la constante diélectrique du vide, S est la suface de la diode. Dans le cas présent, $(N_a - N_d)$ = 5.28×10^{14} cm^{-3}.

1. DiamFab est une startup issue de l'Institut Néel www.diamfab.eu

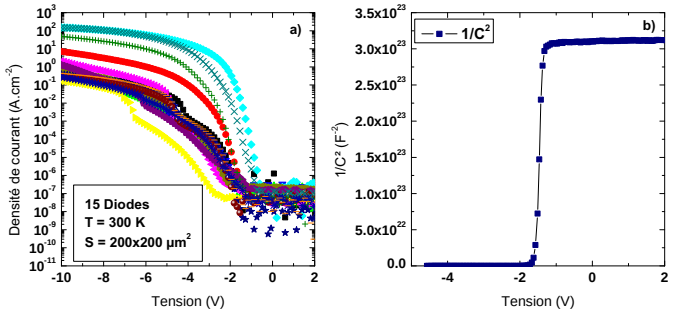


Fig. 13. a) Caractéristiques J-V statiques de 15 diodes Schottky de surface 200×200 μm^2 fabriquées avec la nouvelle architecture (ilots isolés) mesurées sous vide (5×10^{-4} mbar) et à température ambiante. b) Caractéristique 1/C^2-V d'une diode Schottky mettant en évidence le caractère punch-through de l'architecture du nouvel échantillon. Le dopage effectif mesuré est de $(N_a - N_d)$= 5.28×10^{14} cm^{-3}.

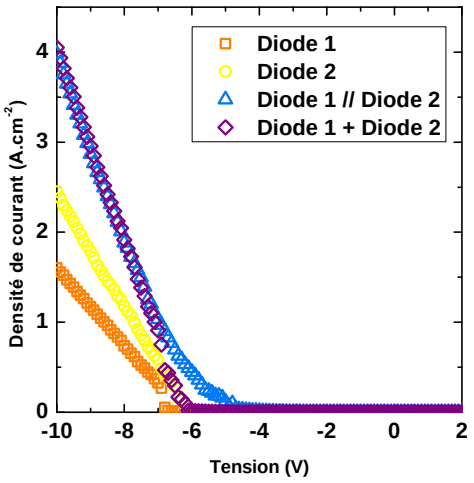


Fig. 14. Caractéristiques J-V des deux diodes individuelles (Diode 1 et Diode 2) et issues de leur parallélisation (Diode 1 // Diode 2). La comparaison avec la somme des courants des diodes 1 et 2 (Diode 1 + Diode 2) permet de se rendre compte de l'efficacité de la mise en parallèle. La surface des diodes caractérisées est de 200×200 μm^2. Les mesures ont été réalisées sous vide (5×10^{-4} mbar) et à température ambiante.

Pour répondre à la problématique d'augmentation du calibre en courant des essais de parallélisations de diodes sur une même puce ont été effectués sur ce nouvel échantillon. La Figure 14 montre la caractéristique J-V de deux diodes de 200×200 μm^2 provenant du même ilot. Leur mise en parallèle (Diode 1 // Diode 2) résulte en une augmentation du courant total. De plus, la somme des courants (Diode 1 + Diode 2) montre que la parallélisation des deux diodes est efficace puisque les deux courants sont égaux. Ces premières mesures permettent de conclure que la modification du procédé de fabrication des diodes Schottky est bénéfique pour l'augmentation du calibre en courant du composant lors de la mise en parallèle de diodes, notamment par la modification du masque de contact ohmique. Cependant, on peut constater que les densités de courant sont relativement faibles. Des analyses complémentaires seront nécessaires pour améliorer les futurs composants de puissance en diamant en vue de leur intégration dans des applications d'électronique de puissance. Concernant la tenue en tension, des mesures préliminaires ont montrées des tensions de claquage de l'ordre de 400 V, correspondant à un champ électrique de 2.4 MV/cm, évalué par des calculs analytiques et des simulations TCAD 1D. Des mesures et simulations TCAD 2D complémentaires seront présentées dans des travaux futurs.

3. CONCLUSIONS

Cet article présente les problématiques liées à la montée en courant de diodes Schottky en diamant. Il est montré que la mise en parallèle de cathodes isolées est limitée par la présence d'une résistance commune. Des simulations 2D ont montré l'impact de l'épaisseur de la couche de diamant fortement dopée sur l'efficacité de la mise en parallèle. En particulier, une solution envisageable pour améliorer l'épanouissement du courant dans le composant serait l'augmentaiton de l'épaisseur de la couche p^+. D'autre part, l'estimation de la température de la puce est un paramètre important. En effet, des focalisations des chemins de courant peuvent entrainer un auto-échauffement de la diode capteur résultant en une mauvaise estimation de la température. Cette estimation est cependant correcte pour des faibles densités de coutant dans la diode de puissance. Une solution est proposée pour estimer la température de manière fiable, où la température est mesurée à l'aide d'un paramètre électrique thermosensible lorsque la diode de puissance est bloquée. La mise en œuvre d'un convertisseur multiphasé parallèle a permis de palier au problème de résistance commune. En effet, cette solution permet d'augmenter le courant tout en acceptant des dispersions sur les diodes Schottky. Pour finir, une modification du procédé de fabrication des diodes a été réalisée. Des mesures I-V statiques sur des diodes Schottky ont montrées une amélioration de l'efficacité de la mise en parallèle. Il reste à mettre en œuvre le nouveau composant dans un convertisseur de puissance et également à réaliser l'étude de sa tenue en tension. Dans l'avenir, il faudra réaliser des composants optimisés en matières de densité de courant à l'état passant (minimisation de R_{on}) et de tenue en tension (terminaison de jonction, faibles courants de fuite). Il faudra également dimensionner l'ensemble du convertisseur de puissance pour le rendre compatible avec un fonctionnement à haute température (packaging haute température et faible impédance, capacité de découplage haute température et haute fréquence, gate drivers adaptés...).

4. REMERCIEMENTS

The research leading to these results has been performed within the GreenDiamond project (http ://www.greendiamond-project.eu/) and received funding from the European Community's Horizon 2020 Program (H2020/2014-2020) under grant agreement n° 640947.
This research is partially funded by French ANR Research Agency under grant ANR-16-CE05-0023 #Diamond-HVDC.

5. RÉFÉRENCES

[1] P.-N. Volpe et al., "Extreme dielectric strength in boron doped homoepitaxial diamond," Applied Physics Letters, vol. 97, no. 22, pp. 223501–223501–3, Nov. 2010.

[2] A. Traoré et al., "Zr/oxidized diamond interface for high power Schottky diodes," Applied Physics Letters, vol. 104, no. 5, p. 052105, Feb. 2014.

[3] V. D. Blank et al., "Power high-voltage and fast response Schottky barrier diamond diodes," Diamond and Related Materials, vol. 57, no. Supplement C, pp. 32–36, Aug. 2015.

[4] V. S. Bormashov et al., "Thin large area vertical Schottky barrier diamond diodes with low on-resistance made by ion-beam assisted lift-off technique," Diamond and Related Materials, vol. 75, pp. 78–84, May 2017.

[5] H. Umezawa et al., "1Ω On-Resistance Diamond Vertical-Schottky Barrier Diode Operated at 250 °C," Applied Physics Express, vol. 6, no. 1, p. 011302, 2013.

[6] R. Monflier et al., "Diamond Schottky diodes operating at 200 °C," in Symposium de Génie Electrique, Grenoble, France, 2016.

[7] A. Traoré, “High power diamond Schottky diode,” Thèse de l’Université de Grenoble, Grenoble, 2015.

[8] G. Perez et al., “Integrated temperature sensor with diamond Schottky diodes using a thermosensitive parameter,” Diamond and Related Materials, vol. 78, p. 83-87, sept. 2017.

[9] A. Maréchal et al., “Model implementation towards the prediction of J(V) characteristics in diamond bipolar device simulations,” Diamond and Related Materials, vol. 43, pp. 34–42, Mar. 2014.

[10] Y. Avenas et al., Temperature Measurement of Power Semiconductor Devices by Thermo-Sensitive Electrical Parameters, IEEE Transactions on Power Electronics, vol. 27, no. 6, p.3081-3092, 2012.

[11] N. Zhang et al., Temperature sensor based on 4H-silicon carbide pn diode operational from 20 °C to 600 °C, Applied Physics Letters, vol. 104, no. 7, p. 073504, 2014.

[12] S. Rao et al., 85 K to 440 K Temperature Sensor Based on a 4H-SiC Schottky Diode, IEEE Sensors Journal, vol. 16, no. 17, pp. 1-1, 2016.

[13] P. Zumel, et al., “Emi reduction by interleaving of power converters,” in IEEE, Applied Power Electronics Conference and Exposition, 2004.