



HAL
open science

Méthodologie de conception d'un amplificateur Doherty GaN double entrée avec gestion numérique de la combinaison vectorielle de puissance

A Courty, Tibault Reveyrand, P Medrel, P Bouysse, J.-M Nébus, G Soubercaze-Pun,
L. Lapierre

► To cite this version:

A Courty, Tibault Reveyrand, P Medrel, P Bouysse, J.-M Nébus, et al.. Méthodologie de conception d'un amplificateur Doherty GaN double entrée avec gestion numérique de la combinaison vectorielle de puissance. 21eme Journées Nationales Micro-ondes (JNM), May 2019, Caen, France. <hal-02191717>

HAL Id: hal-02191717

<https://hal.science/hal-02191717v1>

Submitted on 23 Jul 2019

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



HAL Authorization

Méthodologie de conception d'un amplificateur Doherty GaN double entrée avec gestion numérique de la combinaison vectorielle de puissance

A. Courty¹, T. Reveyrand¹, P. Medrel¹, P. Bouysse¹, J.-M. Nébus¹, G. Soubercaze-Pun², L. Lapierre²

¹XLIM UMR CNRS 7252, 123 av. Albert Thomas, 87060 Limoges Cedex

²Centre National d'Études Spatiales (CNES), 31401 Toulouse, France

alexis.courty@xlim.fr

Résumé — Cet article présente une méthodologie de conception d'amplificateur Doherty à deux entrées. Des mesures de rendement et de gain sont réalisées sur un amplificateur Doherty GaN 20 W fonctionnant en bande S, avec un banc de mesure à deux canaux de génération de signaux, calibré en amplitude et en phase. Les mesures obtenues pour plusieurs lois de commandes montrent des performances en rendement de drain autour de 55% à 6-dB de recul en puissance et autour de 60% à la puissance de saturation (20W) sur une bande allant de 2,1 GHz à 2,6 GHz. L'objectif principal de ces travaux vise à améliorer le compromis rendement-linéarité via l'utilisation de commandes numériques sur un amplificateur double entrée.

1. Introduction

L'amplificateur Doherty (Doherty Power Amplifier : DPA) est une architecture bien connue pour son efficacité énergétique en présence de signaux modulés à fortes variations d'amplitude grâce à son rendement élevé sur un large recul en puissance (6-dB). Cependant, cette architecture souffre d'une limitation en bande passante importante, principalement due à l'inverseur d'impédance utilisé en sortie couplé aux parasites intrinsèques du transistor [1]. Ainsi, de nombreuses stratégies pour la conception de DPA large bande et forte puissance telles que [2] et [3] ont été développées en tirant avantage de la technologie GaN.

L'amélioration des processeurs de signaux numériques ces dernières années a favorisé l'émergence de structures telles que le "Doherty numérique" utilisant une double entrée numérique et apportant des degrés de liberté additionnels en termes d'amélioration du compromis rendement-linéarité sur de larges bandes de fréquences ([4],[5]). Du fait de leur grande flexibilité, ce type d'amplificateur double entrée présente une réelle potentialité pour les futures architectures de télécommunications et leurs contraintes associées.

Cet article propose une étude expérimentale pour identifier les lois de commande en amplitude et en phase des

signaux d'entrée nécessaires pour améliorer les performances en rendement et linéarité. Dans une première partie, la méthodologie de conception d'un prototype amplificateur Doherty 20W en bande S est illustrée. Nous présentons ensuite le banc de mesure double entrée calibré présentant un grand intérêt pour l'optimisation d'amplificateurs haut-rendement à charge modulée. La dernière partie présente enfin les résultats de mesures et met en avant les avantages de ce type d'architectures d'amplificateurs.

2. Amplificateur Doherty prototype

La topologie de l'amplificateur Doherty proposé est illustrée sur la figure 1. Cette partie illustre les étapes principales de la conception et présente ensuite l'amplificateur réalisé.

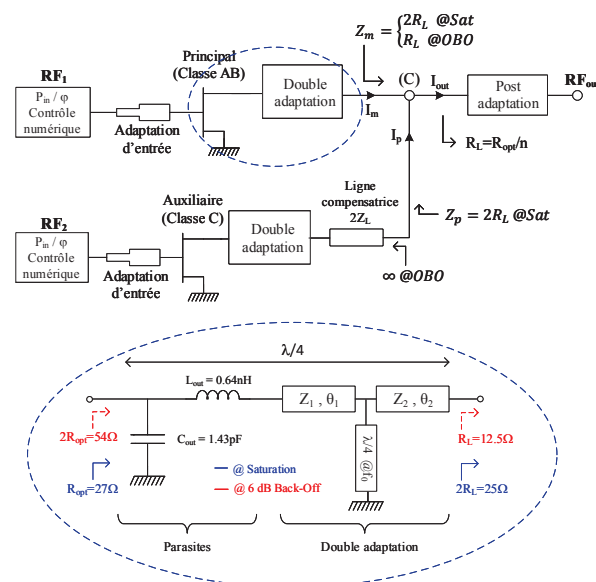


Figure 1. Architecture proposée

2.a. Méthodologie de conception large bande

Le combineur de sortie est l'un des principaux facteurs limitant la bande passante réalisable. L'amplificateur Do-

herty conventionnel utilise une ligne de transmission quart d'onde afin de réaliser la modulation de charge. Cependant, l'inversion d'impédance couplée à l'effet des parasites de sortie des transistors implique une bande de fonctionnement fortement réduite.

Dans le cadre d'une conception large bande, la fonction d'inversion d'impédance doit être réalisée sur une large bande du noeud commun (C) jusqu'au plan intrinsèque des transistors. De plus, des lignes de type série sont à privilégier pour maintenir des facteurs de qualité réduits. L'architecture proposée permet de satisfaire ces contraintes.

Des simulations loadpull harmoniques réalisées sur le modèle du transistor GaN HEMT CGH40010F (fourni par Wolfspeed) permettent de déterminer les impédances optimales à présenter au transistor principal : $2R_{opt}=54\Omega$ à 6-dB de recul en puissance (Output Back Off : OBO) et $R_{opt}=27\Omega$ à pleine puissance. La figure 2 illustre les cycles de charges associés à ces deux niveaux de puissance caractéristiques de l'amplificateur Doherty.

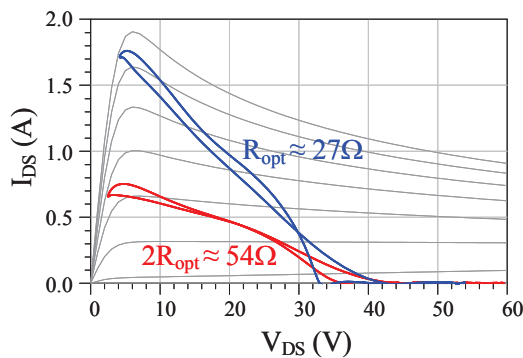


Figure 2. Cycles de charge simulés à 2,5 GHz à 6-dB de recul en puissance (rouge) et à la puissance de saturation (bleu)

Pour obtenir le meilleur fonctionnement sur la bande de fréquences désirée, la valeur de l'impédance au noeud commun R_L est fixée à $R_{opt}/2=12,5\Omega$. Cette impédance basse est assurée par un réseau d'adaptation secondaire (Post Matching Network : PMN) relié à l'accès 50Ω de sortie.

La figure 3 (haut) illustre les variations d'impédances de charge intrinsèques vues par le transistor principal en fonction de la puissance sur la bande de fréquences. Sur une impédance de charge variant de $12,5\Omega$ à 25Ω , le circuit assure une transformation continue réelle vers réelle entre le noeud commun et le plan intrinsèque du transistor. De même, la figure 3 (bas) montre la variation de l'impédance intrinsèque de l'auxiliaire entre le circuit ouvert (lorsqu'il ne conduit pas) et la puissance de saturation (R_{opt}).

A 6-dB d'OBO, une forte impédance doit être présentée par la branche auxiliaire au noeud commun. L'utilisation d'une ligne compensatrice (offset line) s'avère nécessaire afin d'éviter toute fuite de puissance venant du

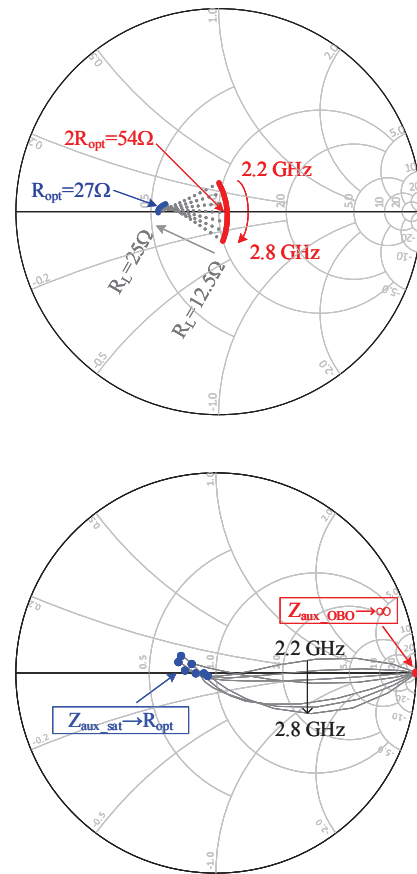


Figure 3. Variation des impédances de charge simulées dans le plan intrinsèque du transistor principal (en haut) et du transistor auxiliaire (en bas)

transistor principal dans la branche auxiliaire.

2.b. Circuit réalisé

Une photographie de l'amplificateur Doherty réalisée est présentée sur la figure 5. L'amplificateur a été réalisé sur le substrat Rogers 4350B. Deux transistors GaN HEMT CGH40010F sont utilisés, le transistor principal est polarisé en classe AB ($V_{GS0} = -2,85V$) avec un courant de repos de 70mA. Le transistor auxiliaire est polarisé en classe C ($V_{GS0} = -6,2V$). Toutes les mesures présentées dans la partie suivante sont réalisées avec un transistor principal polarisé à $V_{DS0} = 26V$ et un transistor auxiliaire à $V_{DS0} = 32V$.

3. Banc de mesure double entrée calibré pour la caractérisation d'amplificateurs multi-voies

Un banc de mesure dédié à la caractérisation de dispositifs non-linéaires multiport présenté plus en détails dans [6], est illustré sur la figure 6. Ce banc est basé sur deux générateurs RF synchronisés. Ces sources sont préalablement étalonnées en amplitude et phase afin d'obtenir les ondes de puissance (module et phase) présentes en entrée du dispositif sous test. Il est possible de contrôler les modules et phases des deux signaux CW issus de ces généra-

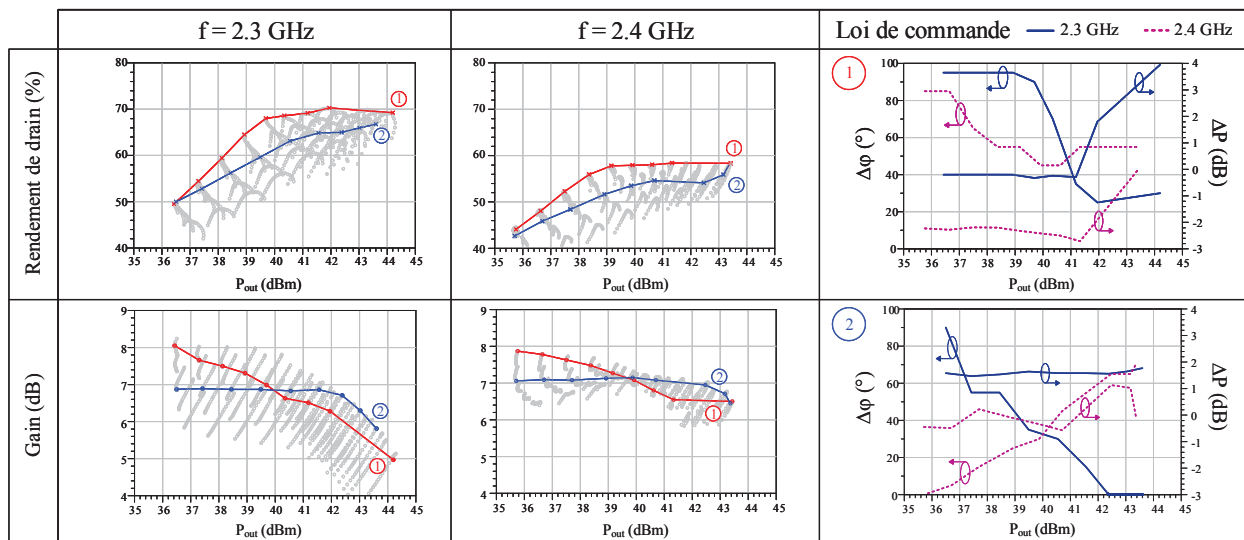


Figure 4. Rendement de drain, gain mesurés à 2,3 GHz et 2,4 GHz et lois de commandes associées en amplitude ΔP et phase $\Delta\varphi$

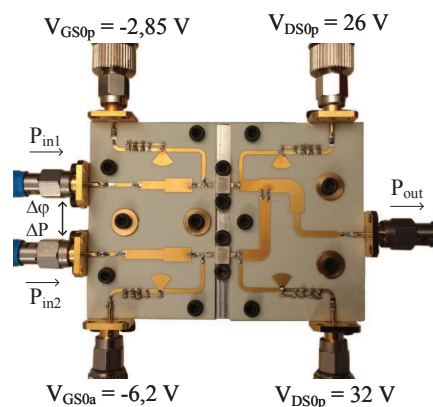


Figure 5. Photo du DPA double entrée

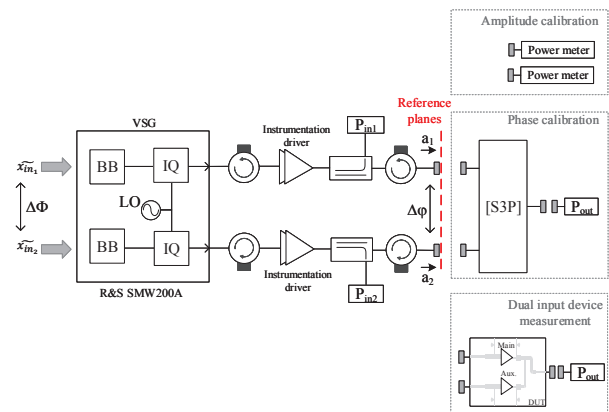


Figure 6. Banc calibré en amplitude et phase pour la mesure d'amplificateurs double entrée

teurs de signaux vectoriel (VSG). La puissance de sortie est mesurée par un wattmètre. Il est alors possible d'obtenir les ondes de puissances d'entrée disponibles (a_1 et a_2) ainsi que l'onde de sortie. On notera par la suite :

$$\Delta P = \frac{|a_2|^2}{|a_1|^2} \quad \text{et} \quad \Delta\varphi = \text{Arg}\left\{\frac{a_2}{a_1}\right\}$$

4. Résultats expérimentaux

La figure 4 illustre l'effet du contrôle numérique de ΔP et $\Delta\varphi$ sur le rendement et le gain pour deux fréquences de fonctionnement avec deux objectifs distincts : le cas n°1 visant à obtenir un rendement optimal et le cas n°2 assurant un gain plat en fonction de la puissance.

Les courbes de rendement obtenues illustrent l'effet de modulation de charge attendu. Pour assurer un rendement optimal en recul de puissance (cas n°1), un profil de phase

décroissant en fonction de la puissance est nécessaire ainsi qu'une augmentation de la puissance injectée dans l'amplificateur à partir d'un certain seuil. Cette augmentation de ΔP permet d'obtenir un recul en puissance plus important en augmentant la puissance de sortie globale de l'amplificateur. Pour le cas n°2, afin d'assurer un gain plat, on constate que la différence de puissance entre les deux voies doit être maintenue à une valeur quasi-constante. Ceci explique la puissance de saturation moins importante que le cas n°1. Ces mesures illustrent donc qu'il est possible de linéariser la courbe de gain au détriment du rendement.

En se basant sur les observations précédentes, la même procédure pour obtenir un rendement maximal peut être étendue sur la bande 2,1-2,6 GHz de manière quasi-statique. Les mesures présentées sur la figure 7 illustrent

de bonnes performances en rendement de drain de l'amplificateur sur une bande de 500 MHz. Un décalage en fréquence de 2,5 GHz à 2,3 GHz est notable par rapport aux simulations réalisées dans la première partie. Les mesures montrent un rendement supérieur à 55% de 38 dBm à 44 dBm de puissance de sortie. L'effet de modulation de charge est clairement visible, menant à un rendement de drain élevé sur 6-dB de puissance de sortie. Les mesures ont montré que la différence de phase appliquée en dessous de 38 dBm n'impactait pas les performances. Ceci met en avant l'efficacité de l'offset line sur la sortie de l'auxiliaire, présentant un circuit ouvert à 6-dB de recul en puissance et évitant ainsi des fuites de courants de l'amplificateur auxiliaire sur la ligne principale.

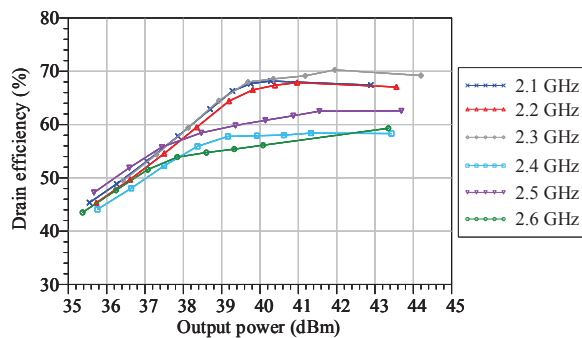


Figure 7. Rendement de drain mesuré entre 2,1 GHz et 2,6 GHz. Pour chaque fréquence, les lois de commandes en $\Delta\varphi$ et ΔP pour un rendement maximal sont appliquées

5. Conclusion

Cet article présente une méthodologie de conception d'amplificateur Doherty double entrée large bande. L'utilisation de circuits d'adaptation de type série permet une inversion d'impédance large bande entre le plan intrinsèque des transistors et le noeud commun. L'architecture double entrée étudiée fournit des degrés de liberté supplémentaires en permettant le contrôle numérique des signaux d'entrée. Les mesures réalisées ont montré que des lois de commande en amplitude et phase appropriées assurent un fonctionnement à haut rendement sur une large bande de fréquences et permettent une meilleure gestion du compromis rendement-linéarité.

Remerciements

Les auteurs souhaitent remercier le Centre National d'Études Spatiales (CNES) pour le support financier apporté à ces travaux.

Références

[1] Y. Komatsuzaki *et al.*, "3.0-3.6 GHz Wideband, over 46% Average Efficiency GaN Doherty Power Amplifier With Frequency Dependency Compensating Circuits," in *IEEE Power Amplifiers for Wireless Radio Appl. Top. Conf.*, January 2017, pp. 22–24.

[2] J. Pang *et al.*, "A Post-Matching Doherty Power Amplifier Employing Low-Order Impedance Inverters for Broadband Applications," *IEEE Trans. on MTT*, vol. 63, no. 12, pp. 4061–4071, December 2015.

[3] R. Giofrè *et al.*, "A Closed-Form Design Technique for Ultra-Wideband Doherty Power Amplifiers," in *IEEE Trans. Microw. Theory Techn.*, vol. 62, no. 12, pp. 3414–3424, December 2014.

[4] A. Piacibello *et al.*, "Dual-Input Driving Strategies for Performance Enhancement of a Doherty Power Amplifier," in *IEEE IMS MTT-S*, June 2018.

[5] C. M. Andersson *et al.*, "A 1-3-GHz Digitally Controlled Dual-RF Input Power-Amplifier Design Based on a Doherty-Outphasing Continuum Analysis," in *IEEE Trans. Microw. Theory Techn.*, vol. 61, no. 10, pp. 3743–3752, October 2013.

[6] T. Reveyrand *et al.*, "Méthode d'étalonnage automatique pour générateurs de signaux vectoriels en configuration multiport," in *Journées Nationales Microondes*, May 2019.