



HAL
open science

Méthodologie de choix de noyaux et comparaison de topologies de bobinages : application aux alimentations à résonance

Benjamin Loyer, Mickael Petit, Bertrand Revol, Eric Labouré

► To cite this version:

Benjamin Loyer, Mickael Petit, Bertrand Revol, Eric Labouré. Méthodologie de choix de noyaux et comparaison de topologies de bobinages : application aux alimentations à résonance. 3ème Symposium de Génie Electrique (SGE 2018), Jul 2018, Nancy, France. hal-01876658v1

HAL Id: hal-01876658

<https://hal.science/hal-01876658v1>

Submitted on 18 Sep 2018 (v1), last revised 28 Oct 2020 (v2)

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Méthodologie de choix de noyaux et comparaison de topologies de bobinages : application aux alimentations à résonance

Benjamin LOYER^{1,2}, Mickaël PETIT², Bertrand REVOL², Eric LABOURÉ¹

(1) GeePS, CNRS UMR8507, Université Paris-Sud, Centrale-Supélec, UPMC, Fr-91192 Gif-Sur-Yvette

(2) SATIE, CNRS UMR8029, Ens Paris-Saclay, CNAM, FR-94235 Cachan

RESUMÉ – Cet article présente la conception d’un transformateur pour un convertisseur DC-DC à résonance haute fréquence, faible puissance (1MHz, 75W, 12V-12V). Son inductance de fuite entre en résonance avec un condensateur mis en série. Différentes techniques de bobinage sont abordées dans le but de minimiser un critère bi-objectif Pertes/Volume tout en contrôlant le flux de fuite. Ces méthodes sont basées sur l’utilisation de fil de Litz traditionnel, son équivalent en PCB ou l’intégration de conducteurs feuillard. Une conception axée sur le produit des aires est présentée, permettant ainsi d’obtenir le transformateur optimal à pot donné. Les techniques de réalisation sont présentées. Une étude théorique sur le R_{AC}/R_{DC} en fonction de l’inductance de fuite est menée.

Mots-clés – transformateur, convertisseur à résonance, effet de peau, effet de proximité, courants de Foucault, feuillard, fil de Litz PCB, inductance de fuite

1. INTRODUCTION

La réalisation d’un convertisseur électronique de plusieurs kVA peut être assurée par l’association (série ou parallèle) de convertisseurs élémentaires de faible puissance. Ces derniers doivent alors être isolés galvaniquement. La réduction du volume occupé par les éléments passifs de filtrage ou les transformateurs de ces convertisseurs nécessite la montée en fréquence de commutation, au prix d’une augmentation des pertes par commutation. Elles peuvent être limitées grâce à l’utilisation de transistors rapides basés sur des technologies GaN, sous réserve de gérer leur conduction inverse. Une seconde voie est l’utilisation de structures résonantes qui permettent aux interrupteurs de changer d’état à tension nulle (ZVS) et/ou à courant nul (ZCS).

Nous étudierons ici un convertisseur élémentaire isolé à résonance série (1MHz, 75W, 12V-12V, Fig 1) [1][2] dans lequel l’inductance de fuite du transformateur est utilisée comme inductance de résonance. Dans le cas d’un fonctionnement ne nécessitant pas de régulation du niveau de tension, l’électronique de commande peut être réalisée pour assurer un fonctionnement à la fréquence de résonance de la structure, indépendamment des variations ou des valeurs des composants [3]. Dans ce mode, la structure fonctionne de manière autonome et à fréquence libre. Les interrupteurs commutent en mode ZCS.

La tension est continue en entrée et en sortie du convertisseur et le courant est de forme quasi-sinusoidal au primaire comme au secondaire du transformateur.

2. CONCEPTION DU TRANSFORMATEUR

Cet article s’appuie sur l’étude d’un convertisseur à résonance. Il traite plus particulièrement du dimensionnement et de la fabrication du transformateur de cette structure. Le but est d’obtenir le meilleur compromis entre compacité et rendement tout en contrôlant l’inductance de fuite. Nous comparons ici di-

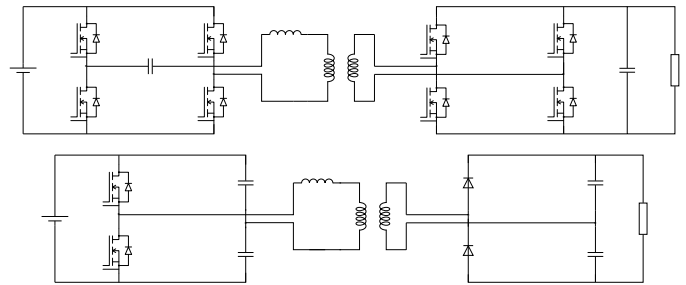


Fig. 1. Convertisseur à résonance série en pont complet et en demi-pont

verses techniques de bobinage du transformateur. La méthode classique basée sur le fil de Litz est alors prise comme référence. Elle est comparée à une technologie d’enroulements à base de conducteurs feuillards ainsi qu’à des bobinages reproduisant le principe des fils de Litz avec des technologies PCB [4].

La partie trois se focalise sur le dimensionnement du transformateur. La partie quatre est dédiée aux différentes technologies de bobinages ainsi qu’à leur fabrication. Enfin, les parties cinq et six sont dédiées aux conclusions et perspectives.

3. DIMENSIONNEMENT DU TRANSFORMATEUR

3.1. Méthode de dimensionnement du transformateur

La conception du transformateur - optimale sous certaines hypothèses développées ci-dessous - se fait en deux étapes considérées indépendantes :

- dans un premier temps, une méthode basée sur le produit des aires est proposée. Elle permet d’obtenir le front de Pareto des transformateurs dans le plan Pertes/Volume. Pour cela, les densités de courant J_{eff} sont considérées uniformes dans les conducteurs. L’induction B est considérée uniforme dans le circuit magnétique. Les effets hautes fréquences sont négligés ;
- dans un second temps, l’accent est mis sur la conception des conducteurs et une manière de bobiner tels que l’hypothèse faite dans la première partie sur la répartition des courants soit la plus juste possible. Il s’agit alors de limiter les effets des courants de Foucault. La technique de bobinage devra aussi permettre le contrôle du flux de fuite.

La méthode du produit des aires [2] est un guide pour le choix du pot magnétique.

L’induction maximale et la densité de courant sont imposés arbitrairement.

Le produit de la section de passage du flux magnétique A_e (1) et de la section de bobinage S_b (2) doit respecter l’équation (3)

(valable pour une alimentation en tension continue et courant sinusoïdal). Ainsi, la puissance que doit faire transiter le transformateur détermine le produit des aires A_e et S_b . Ceci permet de choisir un transformateur parmi les catalogues proposés par les constructeurs.

$$A_e = \frac{U_{DC}}{4.n_1.B_{crete}.f} \quad (1)$$

$$S_b = \frac{2.k_b.n_1.i_{1eff}}{J_{eff}} \quad (2)$$

$$A_e.S_b = \frac{k_b.I_{1eff}.U_{DC}}{2.J_{eff}.B_{crete}.f} \quad (3)$$

Le nombre de spires n_1 est calculé *a posteriori* de manière à obtenir les valeurs d'induction et de densité de courant choisis en respectant (1) et (2). Cette méthode présente l'avantage de fournir un dimensionnement rapide pour un transformateur. Cependant, plutôt que calculer des pertes à partir de J_{eff} et B_{crete} choisis, il serait plus intéressant de remonter à B_{crete} et J_{eff} après avoir calculé les pertes et le volume.

La méthode proposée ici veut répondre à cette problématique. Elle nécessite de connaître le coefficient de remplissage $k_b > 1$ correspondant à la technique de bobinage employée, la fréquence de travail f , la tension d'alimentation du transformateur U_{DC} ainsi que le courant efficace I_{eff} circulant dans les bobinages.

Le matériau magnétique est choisi en fonction de la fréquence de travail, grâce au facteur de mérite dont l'évolution est présentée Fig 2.

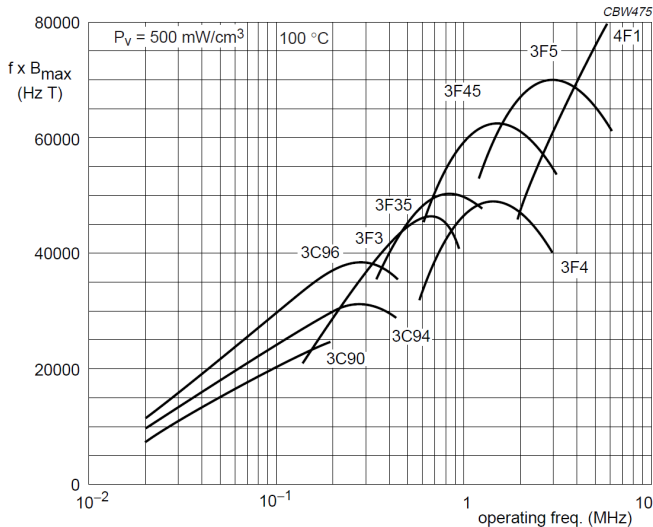


Fig. 2. Facteur de mérite (produit fréquence induction maximum à pertes volumiques fixes) de différents matériaux disponibles chez Ferroxcube

Tous les pots susceptibles d'être utilisés sont pris en compte afin d'obtenir leurs surfaces de bobinage et de passage du flux magnétique ainsi que leurs volumes de fer et de cuivre.

Puis, grâce aux données A_e , S_b connues et à (3), on obtient la valeur du produit $\{J_{eff}.B_{crete}\}$ correspondant à chaque pot.

On peut alors remonter aux valeurs de B_{crete} et J_{eff} correspondant à chaque valeur de n_1 (nombre de spires au primaire) pour chaque pot.

Enfin, à partir de ces valeurs et des volumes de fer et de cuivre, les pertes cuivres DC sont évaluées grâce à (4) et les pertes fer sont estimées en utilisant un modèle détaillé dans la partie suivante.

$$P_{Cu_{DC}} = \rho.\left(\frac{2n_1 I_{eff}}{S_b}\right)^2.V_{Cu} \quad (4)$$

L'ensemble des transformateurs étudiés sont placés dans un plan Perte/Volume selon le nombre de spires et le pot afin de choisir celui qui convient à l'utilisation tel qu'illustré Fig 3.

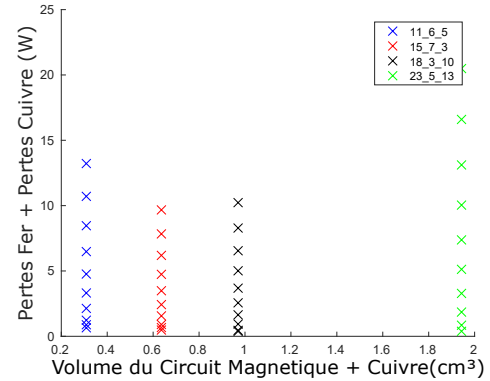


Fig. 3. Ensemble des transformateurs étudiés dans l'exemple du convertisseur à résonance en demi-pont, $U_{DC} = 6V$, $I_{eff} = 13.88A$, pots EPCOS planars en N49. La légende indique la dimension des pots ER étudiés, n_1 variant de 1 à 10. Le rayon des conducteurs est adapté pour que le cuivre occupe toute la fenêtre à un facteur k_b près.

Il est aussi possible de tracer l'évolution des pertes en fonction du nombre de spires pour un pot (Fig 4) :

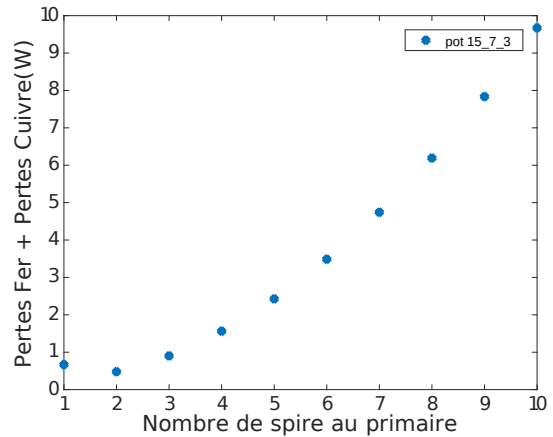


Fig. 4. Évolution des pertes en fonction du nombre de spires au primaire pour un pot ER 15_7_3 (référence B65513J0000R049)

3.2. Modèle de pertes Fer

Étant donné le grand nombre d'évaluation nécessaire, il est important d'avoir un modèle de perte fer relativement simple. Pour cela un modèle comportemental de type Steinmetz modifié est adopté :

$$P_v = (k_1.f^{\alpha_1} + k_2.f^{\alpha_2}).B_{max}^{\beta-\alpha_3}.f \quad (5)$$

Ce modèle doit permettre de rendre compte de l'évolution de la pente des droites de pertes en fonction de l'induction crête avec la fréquence (fig 5).

Les paramètres de ce modèle doivent être adaptés de manière à ce qu'il soit aussi proches que possible des mesures de la documentation technique du matériau choisi (N49 de chez Epcos). Pour cela, différents jeux de paramètres mesurés $[P_v, B_{max}, f]$ ont été extraits du logiciel proposé par Epcos disponible sur leur site internet. Ces mesures sont disponibles pour 80 degrés Celsius (proche de la température de travail souhaité). Pour déterminer les coefficients du modèle, la fonction est passée en loga-

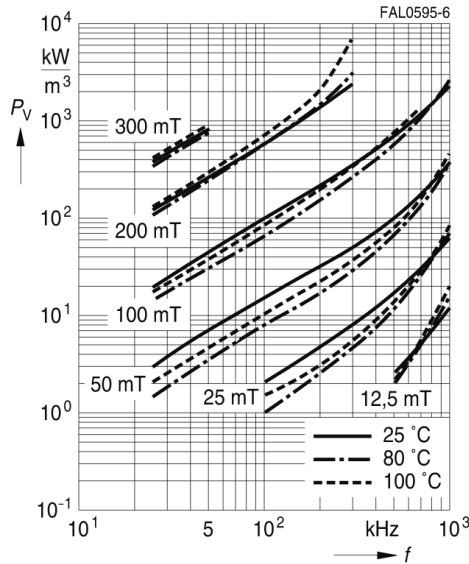


Fig. 5. Évolution des pertes volumiques d'un matériau ferrite en fonction de l'induction crête et de la fréquence avec une induction sinus

rithme :

$$\log(P_v) = \log(k_1 \cdot f^{\alpha_1} + k_2 \cdot f^{\alpha_2}) + (\beta - \alpha_3 \cdot f) \cdot \log(B_{max}) \quad (6)$$

Grâce aux nombreux jeux de paramètres extraits du logiciel d'Epcos, il est possible de tracer à f constant des droites $\log(P_v) = a(f) + b(f) \cdot \log(B_{max})$. Ainsi un faisceau de droites est obtenu, qui correspondent chacune à une fréquence (Fig 6). Par la méthode des moindres carrés, $a(f)$ et $b(f)$ sont trouvés pour chaque fréquence et comme $a(f)$ dépend de 4 paramètres (α_1, α_2, k_1 et k_2) et que des mesures sont disponibles pour 5 fréquences différentes, des valeurs sont déterminées. La procédure est la même pour $b(f)$ et β et α_3 sont déduits.

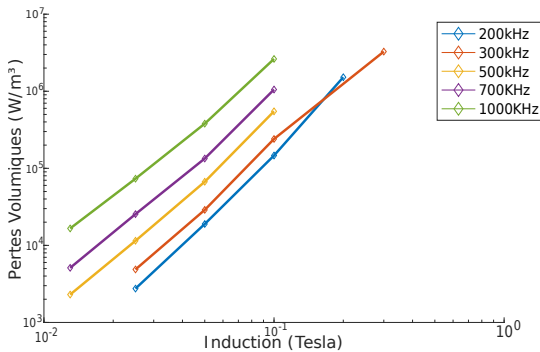


Fig. 6. Pertes volumiques en fonction de Bmax pour plusieurs fréquences

On cherche ensuite à ajuster le modèle avec les points pris sur le logiciel en utilisant les points de départ obtenus précédemment. Pour vérifier la cohérence des résultats obtenus, on trace la figure de mérite que l'on peut comparer à celle fournie par le constructeur (Fig 7).

Les paramètres retenus sont les suivants :

$$\begin{aligned} \alpha_1 &= 0.9704; & \alpha_2 &= 2.948; & \alpha_3 &= 2.904e - 07; \\ \beta_1 &= 2.914; \\ k_1 &= 654.6; & k_2 &= 1.365e - 09; \end{aligned}$$

Le modèle prenant en compte la fréquence, on peut alors étendre la conception du transformateur en ajoutant le paramètre fréquence comme inconnue. Toutefois, dans la suite de cet article, la fréquence ne sera pas considérée comme un paramètre variable et sera fixée à une valeur de 1MHz.

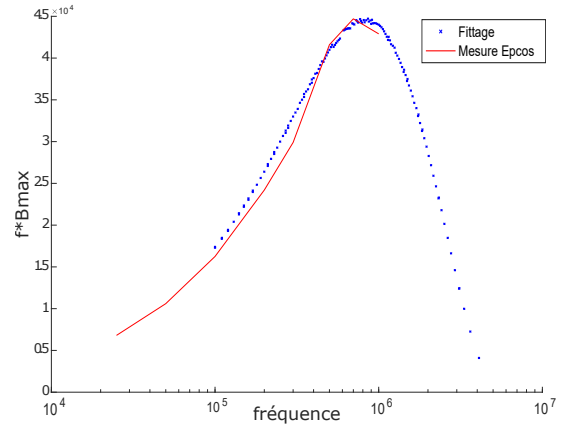


Fig. 7. figure de mérite obtenue par mesure (trait plein rouge) et par le modèle de Steinmetz modifié (croix bleues)

4. MÉTHODE DE RÉALISATION DU BOBINAGE

Pour réaliser les conducteurs, la technologie usuellement utilisée à haute fréquence est celle employant du fil de Litz. Afin de réaliser des convertisseurs moins chers et éventuellement réalisables avec des méthodes standard de fabrication de circuits imprimés, des méthodes alternatives sont proposées. Elles doivent permettre d'obtenir des résultats reproductibles afin de pouvoir paralléliser des convertisseurs.

Ces méthodes doivent permettre de limiter l'augmentation des pertes dans les conducteurs avec la fréquence, tout en offrant la possibilité de gérer le flux de fuite. Il sera montré que ces critères sont antagonistes.

Le transformateur à réaliser est choisi à partir de la figure 3. Il sera formé sur un pot planar B65513J0000R049 en N49 de chez Epcos. Il doit permettre de transférer 13.88 A sous 6V @ 1MHz avec $n_1 = n_2 = 2$ spires, ce nombre de spires correspondant à un minimum de pertes (voir figure 4). À ces fréquences, il est impensable d'utiliser un conducteur plein de section circulaire traditionnelle (l'épaisseur de peau vaut en effet $\delta = 66\mu m$). On utilisera plutôt un conducteur macroscopique constitué d'un ensemble de conducteurs plus fins et isolés électriquement les uns des autres.

4.1. Fil de Litz

Ces conducteurs macroscopiques sont faits d'une multitude de brins - petits devant l'épaisseur de peau à la fréquence considérée - qui sont tressés d'une manière contrôlée. On aurait pu penser dans un premier temps que paralléliser des brins d'une épaisseur inférieure à l'épaisseur de peau serait suffisant pour faire transiter le courant en s'affranchissant des problèmes d'épaisseur de peau. Cela est vrai, cependant ces brins produisent alors un champ magnétique très semblable à celui que crée un conducteur plein. Par conséquent, les effets de proximité impliquent que la répartition du courant n'est pas homogène dans l'ensemble des conducteurs et ressemble à celle d'un conducteur plein. C'est pourquoi on tresse le fil de Litz de manière à ce que tous les brins occupent en moyenne la même place, cela force le courant à être le même dans chaque brin. Ce problème peut se retrouver lorsque l'on essaye d'utiliser des feuillards.

Dans le cas d'un fil de Litz parfaitement conçu, on obtient un conducteur équivalent pour lequel les effets de peau sont négligeables et les effets de proximité sont limités. Son inconvénient est qu'il est compliqué à fabriquer et qu'il est donc coûteux. De plus, le foisonnement occasionné par le torsadage et le taux de remplissage modeste lié au fractionnement en plusieurs brins occasionne une augmentation de la section occupée par les conducteurs (augmentation de k_b).

L'analyse théorique est réalisée avec le logiciel de simulation par éléments finis Femm. Dans la simulation, le primaire est situé dans la partie haute du transformateur et le secondaire dans la partie basse tel qu'illustré figure 8. La couche de FR4 est amincie pour pouvoir mieux remplir la fenêtre de bobinage. L'épaisseur restante sert plus à assurer la charge mécanique qu'à tenir l'isolation (la rigidité électrique du FR4 vaut 20kV/mm). On montre que cette épaisseur permet aussi de gérer le flux de fuite. Afin d'avoir des temps de calculs raisonnables, une méthode d'homogénéisation des conducteurs est utilisée par le logiciel [5]. C'est une méthode qui consiste à utiliser un matériau plein, non conducteur mais avec une perméabilité complexe. Elle permet d'obtenir les mêmes effets extérieurs et les mêmes pertes que si l'on avait fait un maillage plus petit que l'épaisseur de peau.

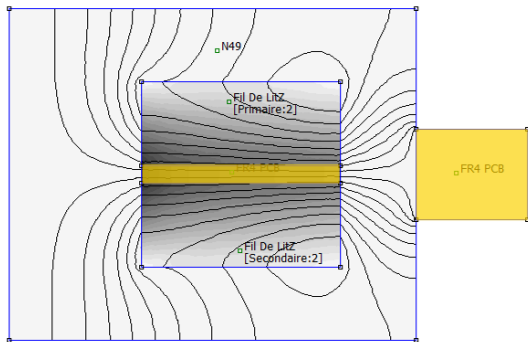


Fig. 8. Vue axisymétrique en coupe du pot avec les bobinages de part et d'autre de l'isolant (en jaune)

Le dimensionnement du fil de Litz est effectué selon [6]. Cette méthode considère que les effets de peau à l'échelle des brins sont rendus négligeables par le choix d'un rayon de brins inférieur à l'épaisseur de peau à la fréquence de travail et que les effets de peau et de proximité à l'échelle d'un ensemble de brins sont rendus négligeables par la méthode de toronnage des conducteurs. Ces effets sont très bien illustrés figures 1 et 2 de [7].

Le phénomène prépondérant sur les pertes est alors l'effet de proximité à l'échelle des brins. L'article [8] montre dans l'appendice I que l'on peut exprimer analytiquement la puissance dissipée dans un brin en fonction de la variation de l'induction. En supposant une induction de forme sinusoïdale dans la fenêtre de bobinage dont la valeur crête peut être déterminée à l'aide du théorème d'ampère, la puissance moyenne dissipée par les effets de proximité dans un brin peut être calculée. Par la suite on peut trouver le rapport entre la résistance équivalente d'un fil de Litz complet à une fréquence f et sa résistance en continu (7).

$$F_r = \frac{R_{AC}}{R_{DC}} = 1 + \frac{(\pi \cdot \omega \cdot \mu_0 \cdot N \cdot n)^2 \cdot d_c^6}{768 \cdot (\rho \cdot b)^2} \quad (7)$$

avec :

- N le nombre de tours
- n le nombre de brin dans une section de fil de Litz
- d_c le diamètre d'un brin
- ρ la résistivité du conducteur utilisé
- b la longueur d'une ligne de fuite dans la fenêtre (la hauteur de la bobine)

On remarque que si la fenêtre de bobinage n'est pas remplie, augmenter d'un facteur k le nombre de brins dans la fenêtre en gardant le même diamètre va augmenter le rapport R_{AC}/R_{DC} de k^2 alors que R_{DC} ne diminuera que d'un facteur k . Il est donc possible d'augmenter les pertes en rajoutant du cuivre ! Cela est dû au fait que l'on augmente la surface de cuivre dans laquelle des courants générant des pertes sont induits.

Un paramètre à prendre en compte est que la réduction du diamètre d'un brin est accompagnée d'une réduction de son épaisseur d'isolant. Cependant ces réductions ne sont pas proportionnelles. Un modèle est présenté dans [8] qui permet d'exprimer le diamètre total d'un brin en fonction du diamètre de conducteur (8). Ce modèle est valable pour des conducteurs fins.

$$d_t = d_r \cdot \alpha \cdot \left(\frac{d_c}{d_r}\right)^\beta \quad (8)$$

avec :

- d_t diamètre total de brin
- d_c diamètre de conducteur
- d_r, α, β paramètres du modèle valant respectivement 79e-6, 1.12, 0.97

Ainsi pour une surface de conducteur $\frac{\pi}{4}d_c^2$, la surface occupée par le brin est $\frac{\pi}{4}d_t^2$, la surface du fil de Litz constituée de ces n brins est $k_{b_{brin}} \cdot n \cdot \frac{\pi}{4} \cdot d_t^2$ et la surface totale occupée par la bobine dans la fenêtre de bobinage vaut $N \cdot k_{b_{pack}} \cdot k_{b_{brin}} \cdot n \cdot \frac{\pi}{4} d_t^2$ avec $k_{b_{brin}} > 1$ le facteur de remplissage des brins dans un pack et $k_{b_{pack}} > 1$ le facteur de remplissage des packs dans la fenêtre. Ceci est illustré figure 9. On obtient alors le rapport entre la surface de cuivre et la surface réelle occupée. C'est l'inverse du rapport entre la résistance DC réelle et celle de conducteurs qui rempliraient parfaitement toute la surface occupée. En utilisant (8) on peut l'exprimer uniquement en fonction du diamètre du conducteur (9).

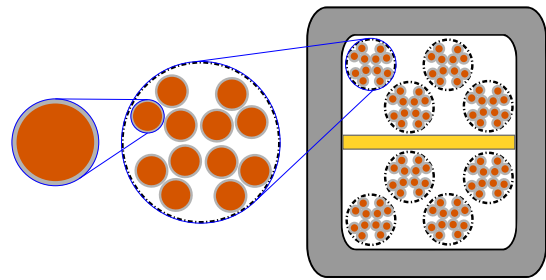


Fig. 9. Surface de cuivre par rapport à la taille de la fenêtre de bobinage pour chaque niveau d'un bobinage en fil de Litz

$$F_{DC} = \frac{S_{occupee}}{S_{Cu_{reelle}}} = \frac{N \cdot k_{b_{pack}} \cdot k_{b_{brin}} \cdot n \cdot d_t^2}{N \cdot n \cdot d_c^2} = \frac{R_{DC_{reelle}}}{R_{DC_{parfait}}} \quad (9)$$

$$F_{DC} = k_{b_{pack}} \cdot k_{b_{brin}} \cdot \alpha^2 \cdot \left(\frac{d_c}{d_r}\right)^{2 \cdot (\beta - 1)} \quad (10)$$

En utilisant (7) et (10) on obtient alors l'expression (11) de la résistance AC du fil de Litz en fonction de la résistance DC qu'on atteindrait dans le meilleur des cas.

$$R_{AC} = F_r \cdot F_{DC} \cdot R_{DC_{parfait}} = F_r \cdot F_{DC} \cdot \frac{N^2 \cdot \rho \cdot l_{moyen}}{S_{bob}} \quad (11)$$

Avec l_{moyen} la longueur moyenne d'une spire et S_{bob} la surface complète de la fenêtre de bobinage.

En effectuant le calcul pour notre système, on obtient la carte suivante présentée dans l'article [7] :

La partie supérieure droite est vide car les conducteurs occupent plus que la fenêtre de bobinage. Le meilleur $R_{ac}/R_{dc_{parfait}}$ qu'il est possible d'obtenir vaut 3,31 pour 9614 brins de diamètres $15\mu m$.

Il est remarquable qu'à nombre de brins ou à diamètre fixé, l'optimum ne remplit pas forcément toute la fenêtre de bobinage. Ce paramètre peut être utilisé pour obtenir un compromis

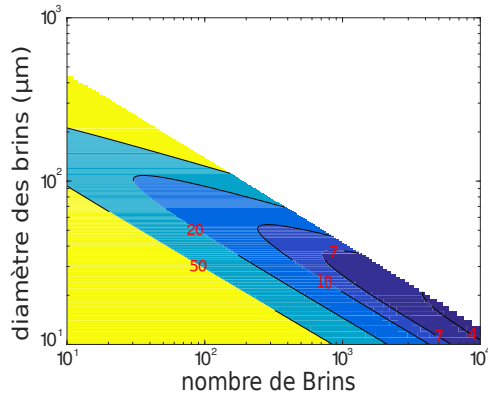


Fig. 10. Resistance AC des fils de LitZ par rapport au cas où toute la fenêtre est remplie de cuivre

sur le coût ou sur l'inductance de fuite.

En considérant que la majorité du flux de fuite est dû au champ magnétique dans l'isolant entre les bobines primaire et secondaire, il est intéressant de tracer l'inductance de fuite -qui augmente avec l'épaisseur d'isolant- en fonction de la résistance -qui augmente avec l'isolant-. Pour cela on utilise (11) avec le fil de Litz le plus performant. L'épaisseur d'isolant interviendra dans S_{bob} . Et l'inductance de fuite est exprimée :

$$W_{mag} = \frac{1}{2} \cdot L_{fuite} \cdot i^2 = \mu_0 \cdot \frac{H^2}{2} \cdot V \quad (12)$$

Avec

$$H = \frac{N \cdot i}{b} ; \quad V = e_{isolant} \cdot b \cdot 2\pi \cdot R_{moyen} \quad (13)$$

d'où

$$L_{fuite} = \mu_0 \cdot N^2 \cdot \frac{e_{isolant} \cdot 2\pi \cdot R_{moyen}}{b} \quad (14)$$

On obtient alors le graphique suivant :

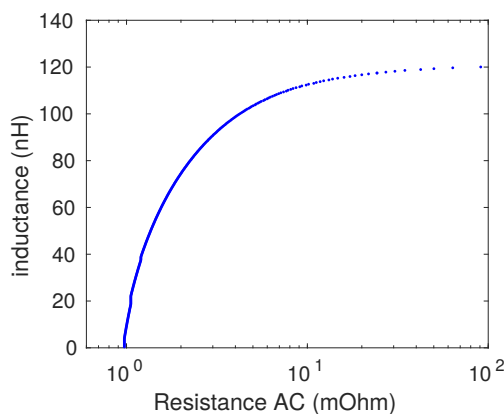


Fig. 11. Évolution de l'inductance de fuite avec la résistance AC lorsque l'épaisseur d'isolant varie de 10µm à 3.29mm. On observe le cas qui minimise R_{ac} pour chaque épaisseur d'isolant.

L'augmentation de l'inductance de fuite, s'accompagne d'une augmentation exponentielle de la résistance. La limite se situe lorsque plus aucun conducteur ne rentre dans la fenêtre de bobinage. Les valeurs d'inductances obtenues sont relativement faibles. Il serait possible de répondre en partie à ce problème en utilisant un matériau magnétique comme isolant [9].

4.2. Feuillards enroulés enterrés dans le PCB

Dans l'optique de diminuer les coûts de fabrication par rapport à un bobinage en fil de Litz, une conception à base de feuillards est proposée. Le bobinage est fabriqué à partir de feuilles de cuivre superposées, isolées que l'on découpe à la forme désirée (Fig 12). Le feuillard est plus fin que l'épaisseur de peau. Il est ensuite enroulé et inséré autour de la jambe centrale d'un pot planar. Le champ de fuite dans la fenêtre de bobinage est parallèle aux feuillards ce qui permet de limiter les pertes par courants de Foucault.

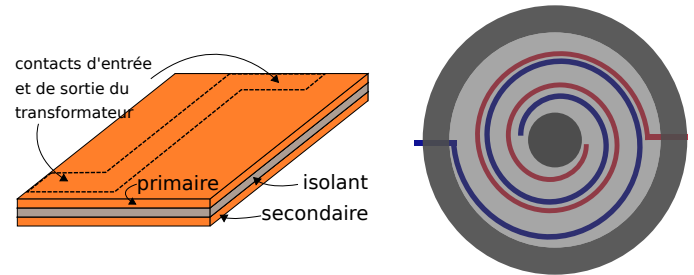


Fig. 12. à gauche : Empilement de feuillards et d'isolant qui sera découpé selon les pointillés puis roulé autour de la jambe centrale du transformateur afin de réaliser le bobinage de l'image de droite.

On remarque que le choix d'un feuillard d'épaisseur inférieure à l'épaisseur de peau nous oblige à paralléliser les conducteurs d'une spire pour ne pas avoir un R_{dc} trop élevé. On reprendra la notion de "brins" pour les conducteurs mis en parallèle au sein d'un même bobinage.

Cette parallélisation peut alors se faire de deux manière dans la fenêtre de bobinage (Fig 13) :

- en alternant au niveau "brin" les couches du primaire et du secondaire, auquel cas le champ magnétique responsable des courants de Foucault est très faible (beaucoup plus que pour du fil de Litz) mais les contraintes d'isolations imposent des épaisseurs d'isolants qui vont grever le facteur de remplissage. Le flux de fuite sera lui aussi diminué et donc l'inductance de fuite aussi ;
- en alternant primaire et secondaire au niveau "spire". Les conducteurs sont alors soumis à des niveaux de champ importants et le fait qu'ils ne soient pas tressés fait que la répartition du courant n'est pas la même dans chaque feuillard ce qui provoque de fortes pertes. Cette solution n'est pas étudiée car des simulations par éléments finis préliminaires ont montré la non-viabilité de cette configuration ;

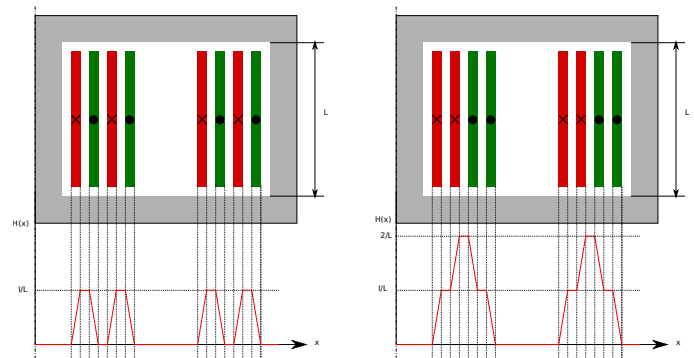


Fig. 13. Composante verticale de \vec{H}_{fuite} dans la fenêtre de bobinage selon la manière dont sont intercalés les feuillards. Il y a deux spires au primaire et au secondaire séparées en deux blocs

De la même manière que pour le Fil de Litz, on peut calculer le rapport R_{AC} / R_{DC} (12).

$$F_r = \frac{R_{AC}}{R_{DC}} = 1 + \left(\frac{\mu_0 \cdot \omega}{6 \cdot \rho}\right)^2 \cdot d^4 \quad (15)$$

Avec d l'épaisseur d'un feuillard.

Il est à noter que dans cette expression le nombre de brin n n'influe pas sur F_r . En effet, ajouter des brin diminue le R_{AC} et le R_{DC} dans les mêmes proportions. Le seul facteur que l'on peut modifier est l'épaisseur des brins.

Il faut ensuite pouvoir exprimer la section de cuivre réelle par rapport au cas où toute la fenêtre de bobinage est remplie. Pour cela on peut exprimer la contrainte que représente la longueur de l'empilement de feuillard qui doit correspondre à la longueur de la fenêtre de bobinage :

$$l \geq \sqrt{k_b} \cdot (2 \cdot N \cdot n \cdot d + (2 \cdot N \cdot n - 1) \cdot e_{iso}) \quad (16)$$

avec :

- l la longueur de la fenêtre de bobinage
- $\sqrt{k_b} > 1$ le coefficient de remplissage linéaire
- N le nombre de spire
- n le nombre de brin par spire
- d l'épaisseur d'un feuillard
- e_{iso} l'épaisseur d'isolant

Ce qui implique :

$$F_{DC} = \frac{S_{occupee}}{S_{Cu_{reelle}}} = \frac{l \cdot b}{2 \cdot N \cdot n \cdot d \cdot b} = \frac{R_{DC_{reelle}}}{R_{DC_{parfait}}} \quad (17)$$

L'équation (15) montre qu'il faut beaucoup de brins très fins pour obtenir le F_r le plus petit possible. D'un autre côté, la contrainte liée à l'isolation de 2.U+1000 volts indique que multiplier les conducteurs va augmenter fortement l'espace occupé par l'isolant ce qui va conduire à l'augmentation de F_{DC} . Les mêmes figures que pour le fil de Litz peuvent être tracées afin de les comparer :

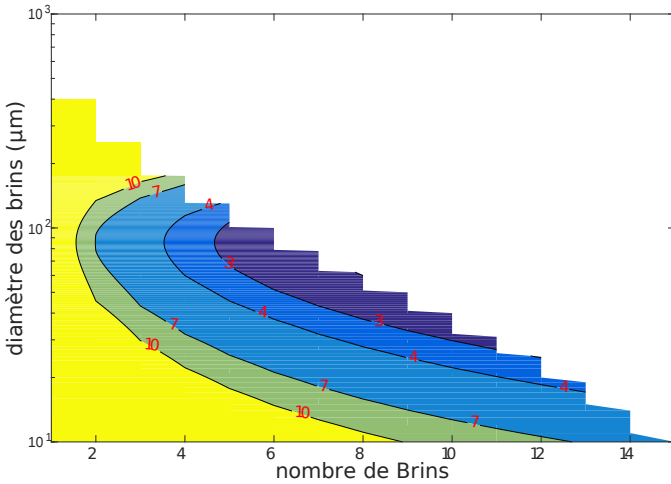


Fig. 14. Résistance AC des feuillets par rapport au cas où toute la fenêtre est remplie de cuivre. Contrairement à ce que la figure pourrait laisser penser, le nombre de brin est discret.

Le facteur total $R_{AC} / R_{DC_{ideal}}$ vaut au mieux 1.95 pour des spires constituées de 8 brins de $61 \mu\text{m}$. Ce facteur peut se comparer directement à celui du fil de Litz puisque la fenêtre de bobinage est la même.

Il est ensuite intéressant de regarder l'évolution de la résistance en valeur absolue avec l'inductance de fuite. Pour cela l'inductance de fuite est exprimée :

$$W_{mag} = \frac{1}{2} \cdot L_{fuite} \cdot i^2 = \mu_0 \cdot \frac{H^2}{2} \cdot (V \cdot N \cdot n) \quad (18)$$

Avec

$$H = \frac{i}{n \cdot b}, \quad V = e_{iso} \cdot b \cdot 2\pi \cdot R_{moyen} \quad (19)$$

d'où

$$L_{fuite} = \frac{\mu_0 \cdot 2\pi \cdot R_{moyen} \cdot e_{iso} \cdot N}{n \cdot b} \quad (20)$$

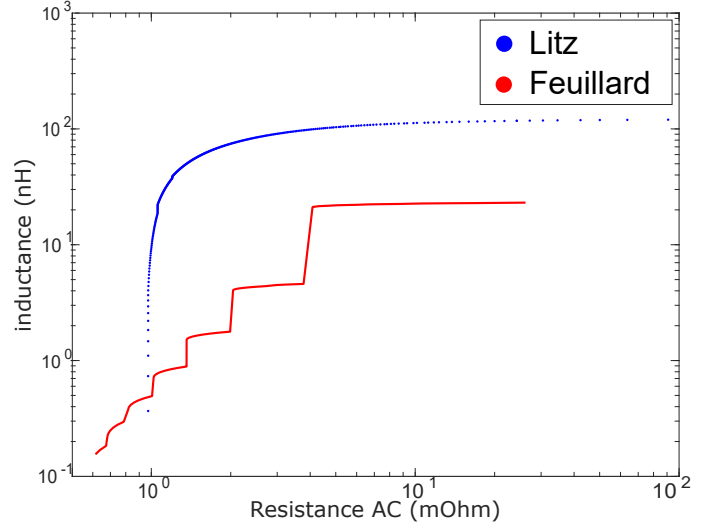


Fig. 15. Inductance de fuite et Résistance AC totale qu'il est possible d'obtenir avec les technologies Litz et feuillard

La technologie feuillard est très performante sur la résistance totale du bobinage. Cependant elle ne permet pas d'obtenir les niveaux de fuite suffisants.

Pour améliorer le flux de fuite, une feuille de matériau magnétique pourrait être roulée entre les conducteurs lors de la fabrication du transformateur et servir d'isolant.

4.3. Fil de Litz PCB - principe

La solution présentée précédemment, bien que moins cher que du fil de Litz ne permet pas d'utiliser des procédés industriels de fabrication de circuit imprimé. Il est alors envisageable de réaliser des fils de Litz sur PCB [4].

Sur un PCB double couche, chaque spire est divisée en brins parallélisés. Leur largeur est de l'ordre de l'épaisseur de peau. Chaque brin tourne autour du rayon moyen d'une spire. Sa position évolue entre le rayon intérieur et le rayon extérieur de la spire. Il change de couche à chaque extrémité. La position moyenne de chaque brin correspond alors à la fibre neutre d'une spire. Le rapport entre le rayon moyen de la spire et le pas de rotation est entier (4 pour l'exemple de la figure 17). Chaque brin embrasse ainsi le même flux et est parcouru par le même courant.

Le bobinage décrit est ensuite encapsulé entre deux couches qui servent à l'isoler de l'extérieur. On obtient finalement un PCB avec 4 épaisseurs de cuivre, qui contient une spire. On peut ensuite assembler plusieurs de ces spires afin de créer un bobinage complet. Il existe 2 variantes : une qui amène le courant du contact de gauche vers le contact de droite et une qui fait l'inverse. Ces deux variantes tournent dans le même sens et doivent être alternées de manière à permettre la connexion entre couches.

La fabrication se fait en 8 étapes, qui sont décrites ci-dessous :

- une couche de prepreg est pressée entre deux couches de cuivre qui formeront la future bobine (1 de Fig 16) ;
- les vias sont insolés puis gravés (uniquement d'un côté) ;
- les trous des vias sont percés au laser jusqu'au cuivre de la couche du dessous ;

- les trous des vias sont remplis par croissance électrolytique pulsée sur sous-couche de Paladium. Un PCB double couche avec des vias pleins est alors obtenu (2 de Fig 16);
- le motif de la spire est obtenu par gravure chimique traditionnelle;
- une couche de cuivre, isolée par du prépreg est de nouveau pressée de chaque coté de l'assemblage (3 de Fig 16). Ces couches serviront à aller chercher les contacts vers la spire;
- les vias des couches externes sont créés par gravure chimique puis optique avant remplissage par croissance électrolytique;
- les reprises de contact vers l'extérieur sont insolées puis gravées chimiquement. L'assemblage définitif est alors obtenu (4 de fig 16).

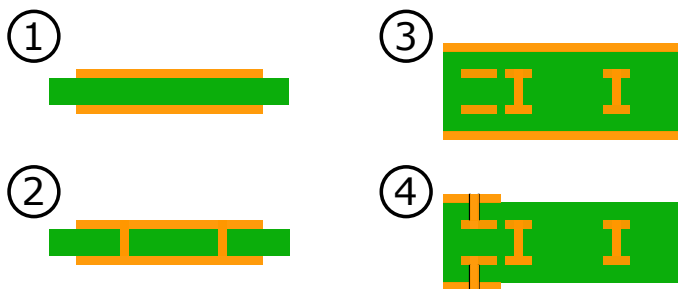


Fig. 16. Etapes du procédé de réalisation du bobinage en fil de Litz PCB

Après découpe du circuit par une machine à commande numérique, on obtient finalement des petits circuits comme ceux de la figure 17

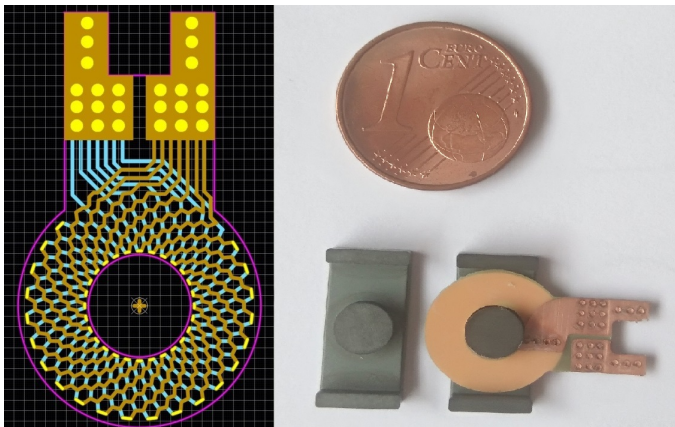


Fig. 17. Design du fil de Litz PCB et pré-réalisation en spire pleine

5. CONCLUSIONS

La réduction des volumes des composants passifs à travers l'augmentation des fréquences de découpages ne se fait pas sans efforts sur les techniques de bobinages. Trois méthodes sont ici exposées et deux sont comparées analytiquement. La méthode traditionnelle des fils de Litz semble pouvoir être surpassée en terme de résistance par une topologie à base de feuillards où primaire et secondaire sont entrelacés. Cependant cette méthode diminue fortement l'inductance de fuite souhaitable pour la réalisation de convertisseurs à résonance.

6. PERSPECTIVES

Cette étude théorique demande à être confirmée par la pratique. Des réalisations sont effectuées qui seront caractérisées

en petit signaux grâce à un pont d'impédance. Elles seront par la suite caractérisées en grands signaux.

La maîtrise des procédés de fabrication permettrait de fabriquer des fils de Litz PCB où primaire et secondaire seraient entrelacés. Cela diminuerait de manière drastique le flux de fuite, ce qui limiterait l'augmentation de résistance en HF. Cette solution ne serait à envisager que dans le cas où l'inductance de fuite souhaitée ne pourrait pas être atteinte avec une autre méthode.

Enfin, le fait d'inclure des matériaux magnétiques pour augmenter l'inductance de fuite doit être étudié.

7. RÉFÉRENCES

- [1] J-P.Ferrieux, J.Perard, et E.Olivier. « Etude des convertisseurs statiques continu-continu à résonance, modélisation dynamique ». Revue de physique appliquée, 1985, vol. 20, no 5, p. 255-268.
- [2] J-P.Ferrieux, F.Forest. « Alimentations à découpage - Convertisseurs à résonance - Principes, Composants, Modélisation », Éd Dunod, juin 2006.
- [3] P.Vinciarelli. « Point of load sine amplitude converters and methods », US Patent App. 11/181,957 in Google Patents, <http://www.google.dj/patents/US20050286271>, dec 2005.
- [4] LOPE, Ignacio, ACERO, Jesus, BURDIO, Jose M., et al. « Design and implementation of PCB inductors with litz-wire structure for conventional-size large-signal domestic induction heating applications », IEEE Transactions on Industry Applications, 2015, vol. 51, no 3, p. 2434-2442.
- [5] D.Meeker, « An improved continuum skin and proximity effect model for hexagonally packed wires », Journal of Computational and Applied Mathematics, ISSN : 0377-0427, Vol : 236, Issue : 18, Page : 4635-4644, 2012
- [6] Sullivan, C. R. "Optimal choice for number of strands in a litz-wire transformer winding." IEEE Trans. Power Electron., vol. 14, no. 2, Mar. 1999, pp. 283-91, doi :10.1109/63.750181.
- [7] Sullivan, C. R. and L. W. Losses. "Analytical model for effects of twisting on litz-wire losses." 2014 IEEE 15th Workshop on Control and Modeling for Power Electronics (COMPEL), 22 June 2014, pp. 1-10, doi :10.1109/COMPEL.2014.6877187.
- [8] Sullivan, C. R. "Computationally efficient winding loss calculation with multiple windings, arbitrary waveforms, and two-dimensional or three-dimensional field geometry." IEEE Trans. Power Electron., vol. 16, no. 1, Jan. 2001, pp. 142-50, doi :10.1109/63.903999.
- [9] TAN, Wenhua, MARGUERON, Xavier, TAYLOR, Laurent, et al. « Leakage inductance analytical calculation for planar components with leakage layers », IEEE Transactions on Power Electronics, 2016, vol. 31, no 6, p. 4462-4473.