

Technique innovante de contacts sur des puces de puissance enfouies dans du PCB : application à un redresseur de courant

Yoann Pascal, Denis Labrousse, Mickael Petit, Stéphane Lefebvre, François Costa

▶ **To cite this version:**

Yoann Pascal, Denis Labrousse, Mickael Petit, Stéphane Lefebvre, François Costa. Technique innovante de contacts sur des puces de puissance enfouies dans du PCB : application à un redresseur de courant. 3ème Symposium de Génie Electrique (SGE 2018), Université de Lorraine [UL], Jul 2018, Nancy, France. hal-01831035v2

HAL Id: hal-01831035
https://hal.science/hal-01831035v2

Submitted on 29 Oct 2020

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Technique innovante de contacts sur des puces de puissance enfouies dans du PCB : application à un redresseur de courant

Yoann Pascal[(1)], Denis Labrousse[(1)], Mickaël Petit[(1)], Stéphane Lefebvre[(1)], François Costa[(2)]
(1) : SATIE, Conservatoire National des Arts et Métiers, Paris 75003, France.
(2) : SATIE, Université Paris Est Créteil, 94000 Créteil, France.

RESUME – Une interface de mousse métallique pressée est utilisée pour connecter la face avant d'une puce de puissance enfouie dans un circuit imprimé. Le procédé technique mis en œuvre est détaillé, des prototypes simples sont réalisés et caractérisés électriquement. Les performances électriques observées pour les composants enfouis avec le procédé proposé sont similaires à celle d'un boitier industriel standard utilisant des fils de bonding tandis que le procédé est aisé et peu coûteux à mettre en œuvre. Un démonstrateur est réalisé sous la forme d'un pont de diodes enfoui et incorporé dans un convertisseur résonnant fonctionnant à 174 kHz et délivrant 25 V-3A. Le principe de report de contact proposé se trouve validé par le bon fonctionnement du convertisseur.

Mots-clés — contact pressé, convertisseur résonnant, enfouissement de puce, enfouissement PCB, intégration PCB, packaging, pont de diodes.

1. INTRODUCTION

Des fils de bondings sont employés dans une très grande majorité des composants discrets et des modules de puissance pour connecter la face avant des puces aux broches. Cette technique, bien qu'économique, maitrisée et mature, présente de réelles limitations. L'inductance rapportée, de l'ordre de la dizaine de nanohenry pour un boitier TO-247, associée aux vitesses de commutations toujours croissantes des composants actifs (Si, SiC, GaN, etc.) engendre des surtensions au blocage obligeant les concepteurs à sur-dimensionner leurs circuits. Par ailleurs, l'extraction de la chaleur dissipée au sein des puces connectées de cette manière n'est généralement possible que par la face arrière, ce qui limite le flux thermique maximal. Enfin, les fils de bondings sont l'un des points faibles limitant la durée de vie des assemblages [1].

De nombreux travaux cherchent des alternatives à cette technique. Le contact direct de la face avant au boitier (technique « flip-chip ») est commun en électronique de signal mais inadaptée pour les composants d'électronique de puissance, à technologie très généralement verticale (exception faite des transistors GaN). Dans [2], un circuit imprimé flexible (Printed Circuit Board, PCB) est fritté sur la face avant des puces de puissance, remplaçant ainsi les fils de bondings. Dans [3] comme dans certains boitiers industriels, les fils de bondings sont remplacés par des rubans de cuivre ou d'aluminium. Dans [4], des ressorts métalliques sont utilisés comme contacts pour réaliser un boitier de type « press-pack ».

Enfouir les puces au sein du PCB pourrait résoudre au moins partie des inconvénients listés ci-dessus : l'utilisation de radiateurs sur les deux faces du PCB améliorerait le refroidissement tandis que les inductances parasites pourraient être réduites, en particulier via une diminution des distances inter-composants [5]. Enfin, les techniques de l'industrie du PCB sont bien maitrisées, ce qui devrait se répercuter sur leur durée de vie, permettant *in fine* de précisément estimer *ex ante* la durée de vie d'un équipement.

La technique d'enfouissement la plus courante [6–11] consiste à braser a face arrière de la puce sur un PCB, à noyer l'ensemble dans du prepreg, à percer le prepreg au niveau des contacts existants sur la face supérieure de la puce de manière à exposer ceux-ci à l'air libre, à pulvériser une couche d'accroche

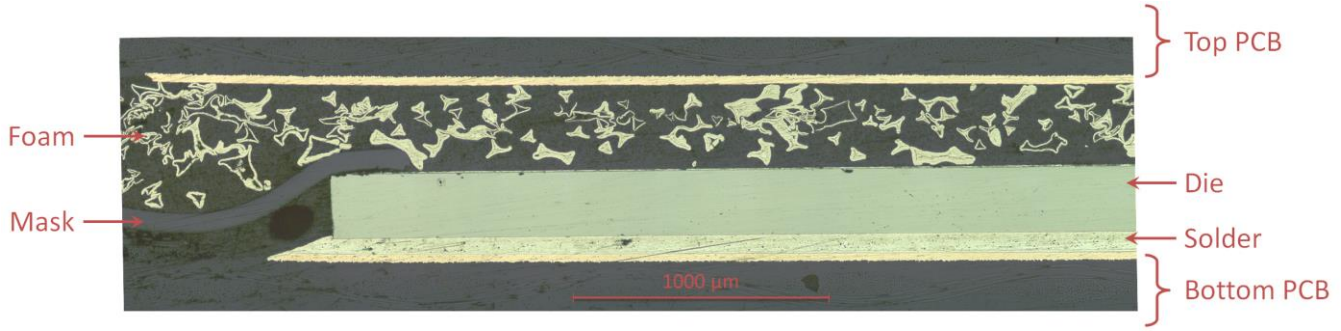


Fig. 1. Coupe métallographique partielle d'un prototype. La puce mesure 254 µm d'épaisseur et 6,5 mm de long.

sur l'ensemble de l'assemblage, puis à remplir les excavations par électrodéposition de cuivre. Diverses variantes de ce procédé ont été proposées, utilisant brasure ou frittage, perçant mécaniquement ou par laser le prepreg, etc. L'inconvénient majeur de cette technique de packaging réside dans sa complexité et son coût de mise en œuvre, dus principalement au caractère non-standard des dispositifs de pulvérisation cathodique dans les chaines de fabrication PCB classiques.

Cet article décrit une autre méthode permettant la connexion d'une face avant de puce à son boitier, en utilisant une interface en mousse métallique pressée. Notre étude se bornera aux applications en électronique de puissance dans le cadre de l'enfouissement PCB – même si le procédé proposé n'est pas intrinsèquement limité à ce champ d'application. Des résultats préliminaires ont été publiés [12, 13].

La section 2 décrit le procédé de fabrication ; la section 3 détaille la caractérisation électrique des prototypes. La section 4 décrit l'enfouissement d'un pont de diodes monophasé et son utilisation dans un convertisseur résonant. Enfin, la section 5 conclue le papier.

2. Description du procede de reprise de contact

Le procédé d'intégration (détaillé dans [13]) est simple, il ne compte que trois étapes principales.

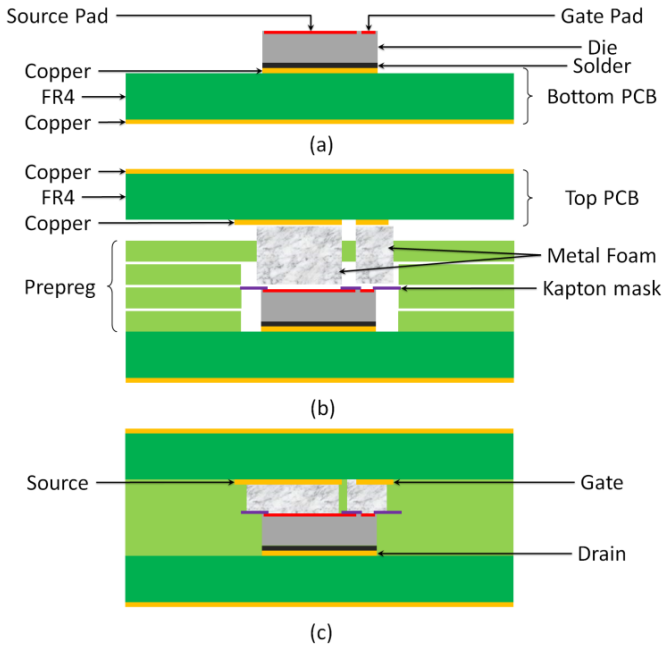


Fig. 2. Etapes du procédé de prise de contact de face avant par mousse métallique pressée, cas d'une puce de MOSFET. (a) : la puce est brasée sur le bottom PCB ; (b) : des couches de prepreg, le masque de kapton et des morceau de mousse sont positionnés ; (c) l'ensemble est laminé, la résine eopxy polymérise et noie la mousse.

La puce à enfouir est tout d'abord brasée (ou pourrait être frittée) sur un « bottom PCB » (Fig. 2a). Un empilement comprenant :

- le « bottom PCB » (et la puce) ;
- des couches de prépreg ;
- un masque de polyimide (kapton), percé d'un orifice au-dessus de chacun des contacts de la face supérieure de la puce ;
- un morceau de mousse métallique par contact de face supérieure de la puce ;
- un « top PCB » ;

est ensuite préparé (Fig. 2b). L'empilement est ensuite laminé en suivant les profils de pression et température requis par le prepreg (Fig. 2c).

Pour peu que le masque de polyimide soit précisément positionné au-dessus de la puce, i.e. que les trous du masque soient alignés avec les contacts de la face avant de la puce, des morceaux de mousse plus grands que les pads peuvent être utilisés sans risque de court-circuiter des pads adjacents ou les anneaux de garde : le masque s'interpose entre la mousse et la puce (Fig. 2c). Ceci simplifie grandement la mise en œuvre du procédé dans la mesure où, jusqu'à l'étape de pressage et de polymérisation de l'époxy, les morceaux de mousse ne sont pas solidaires du reste de l'assemblage – bien qu'ils soient grossièrement positionnés par la couche de prepreg supérieure (Fig. 2b).

Pour des puces en électronique de puissance, dont les pads ont des dimensions de l'ordre de quelques centaines de micromètres à plusieurs millimètres, la précision requise sur le positionnement du masque est de l'ordre de 10 à 100 µm, ce qui est accessible sur une chaine d'assemblage PCB standard.

L'assemblage finalement obtenu est compact et rigide, la résine époxy polymérisée ayant noyé la mousse, qui assure le contact thermique et électrique entre la face avant de la puce et le « top PCB ».

Une coupe métallographique d'une diode enfouie est donnée en Fig. 1. La puce mesure ici 4,2 mm, le trou dans le masque 3 mm et le morceau de mousse 5,5 mm. Le masque protège effectivement le pourtour de la puce de tout contact avec la mousse.

3. Caracterisation de diodes enfouies

3.1. Introduction

Cet article vise à montrer la faisabilité de ce nouveau procédé d'enfouissement ; de manière à ne pas avoir à réaliser de contact de petites dimensions, il se limitera à l'enfouissement de diodes PIN 18 A – 65 V mesurant 4,2 mm × 6,5mm × 0,25 mm.

De la mousse de nickel à pores ouverts [14] est utilisée. Son épaisseur et porosité sont de 1,4 mm et 96 % avant pressage et d'environ 300 µm et 80 % après pressage, respectivement. Le diamètre moyen des pores de la mousse avant pressage est de 350 µm. Les « top » et « bottom » PCB sont constitués d'un substrat époxy FR4 et de feuilles de cuivres laminées de 35 µm. Le prepreg, produit par Panasonic, porte la référence R-1650V ($T_g = 173$ °C, $CTE_z = 44$ ppm · K^{-1}). De la crème à braser RoHS CIF $Sn_{96.5}Ag_3Cu_{0.5}$ (ref. F42240) est utilisée. Sa température de fusion, de 217 °C, est suffisamment élevée pour empêcher la refusion du matériau au cours de la phase de pressage (90 minutes à 190 °C pour le prepreg utilisé ici).

Les prototypes sont caractérisés électriquement ; les résultats sont comparés à ceux obtenus avec les mêmes puces packagées dans un boitier standard (PQFN 23, avec fils de bonding), utilisé comme référence.

3.2. Caractéristique statique

Les caractéristiques statiques de nos prototypes sont mesurées à l'aide d'un traceur de caractéristiques Keysight B1505A. La résistance série de l'assemblage (définie comme la dérivée de la caractéristique statique à $I_f = 10$ A) en est extraite – cf. Fig. 3

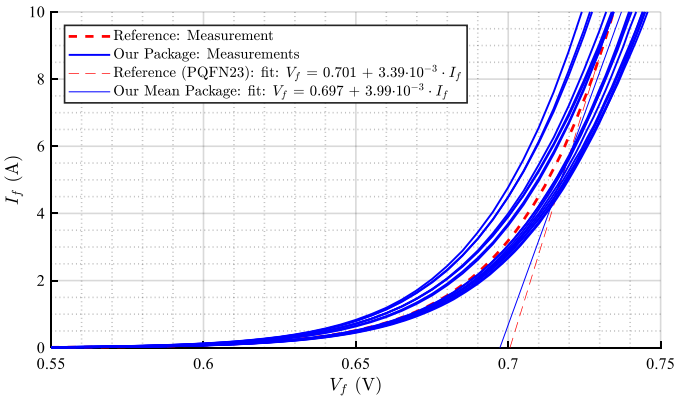


Fig. 3. Caractéristiques statiques et modèle linéaire de quelques prototypes et de la référence.

L'histogramme des résistances R_s de nos 59 prototypes est donné en Fig. 4. La résistance moyenne des composants du premier mode de l'histogramme ($2\ \text{m}\Omega < R_s < 6\ \text{m}\Omega$) est de 4,1 mΩ, ce qui est proche de la résistance de la référence (3,3 mΩ). La différence s'explique par la dispersion des caractéristiques des puces, par la différence de résistance des brasures et des contacts de face avant (mousse pressée vs. bondings). De plus, en dépit de la mise en œuvre d'une mesure Kelvin, l'épaisseur de cuivre (35 µm pour notre prototype, 1,4 mm pour la référence) du support (leadframe du PQFN *vs.* PCB) influence la résistance dynamique mesurée – en faveur de la référence. Ces résultats montrent que les performances du procédé proposé sont proches de celles du boitier standard, qui utilise six fils de bonding en aluminium de 300 µm de diamètre, chacun étant connecté à la puce en deux points distincts. L'écart type des résistances des composants du premier mode de l'histogramme n'est que de 470 µΩ, ce qui montre une bonne reproductibilité du procédé.

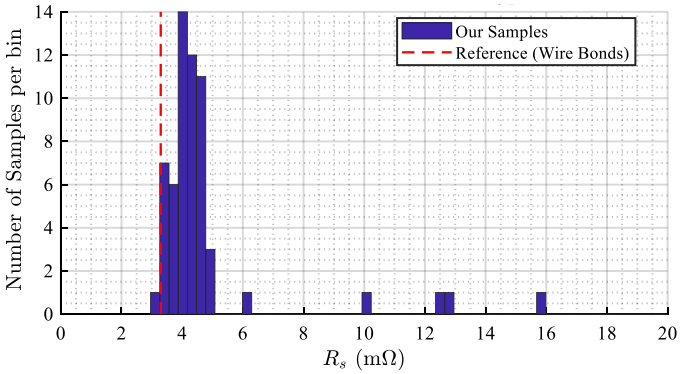


Fig. 4. Histogramme des résistances série de nos 59 prototypes et de la référence.

3.3. *Caractéristique inverse*

La présence de mousse métallique au-dessus des anneaux de garde, maintenue à quelques dizaines de micromètres de la surface de la puce par le masque de polyimide, crée une équipotentielle qui pourrait dégrader la fiabilité tout comme la tenue en tension du composant. Néanmoins, la mesure de la caractéristique inverse de nos prototypes montre que le procédé d'enfouissement proposé ne dégrade pas la tenue en tension des puces.

Par ailleurs, le procédé « Power OverLay », développé par GE et Shinko Electric Indus., présente une structure similaire sans que ne semble se poser de problème de tenue en tension [15, 16].

3.4. *Impédance dynamique AC*

Les caractéristiques magnétiques du nickel employé dans nos prototypes pourraient se traduire, lors des commutations, par d'importants courants induits, sources de pertes. Les impédances AC (impédance en petit signal vs. fréquence) d'un prototype et de la référence sont mesurées à l'aide du dispositif schématisé en Fig. 5 : la jonction du DUT est polarisée par un courant constant I_{dc} et un stimulus AC est superposé à cette polarisation par un VNA E5061b, utilisé en mesure d'impédance, en mode Gain-Phase/shunt [17]. L'impédance Z_D de la diode, localement définie comme le ratio de l'amplitude de la tension AC et du courant AC auxquels est soumis le composant, est alors donnée par (1) :

$$Z_D = \frac{Z_0}{2} \cdot \frac{\Lambda}{1-\Lambda}, \qquad \Lambda = \frac{V_T}{V_R}, \qquad Z_0 = 50\ \Omega \qquad (1)$$

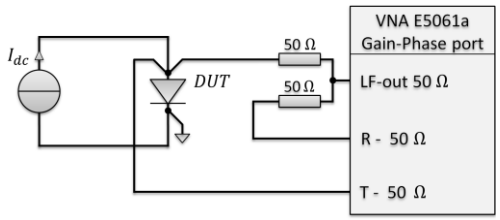


Fig. 5. Mesure de l'impédance dynamique AC : circuit de test.

Les résultats (Fig. 6) montrent des courbes plates jusqu'à au moins 1 MHz, preuve que le caractère magnétique du nickel n'est pas source de pertes accrues.

A l'opposé, la distribution de courant au sein de la mousse devrait suivre la structure complexe et aléatoire de cette dernière. In fine, la mousse pourrait se comporter comme du fil de Litz, engendrant par suite moins de pertes AC qu'un bloc de métal solide [4].

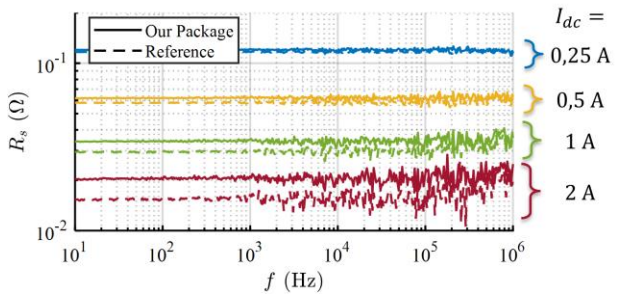


Fig. 6. Mesure de l'impédance dynamique AC pour différents courants de polarisation I_{dc}.

4. Mise en œuvre : enfouissement d'un pont redresseur

4.1. *Description du prototype*

De manière à tester les performances du procédé dans une application concrète, un pont de diodes, ou pont de Graetz [18, 19], enfoui est réalisé. Le routage du circuit, son schéma structurel et une vue en coupe schématisée sont donnés en Fig. 7. Les diodes D1 et D2 sont brasées sur le PCB inférieur (en rouge sur le routage) tandis que D3 et D4 sont brasées sur le PCB supérieur.

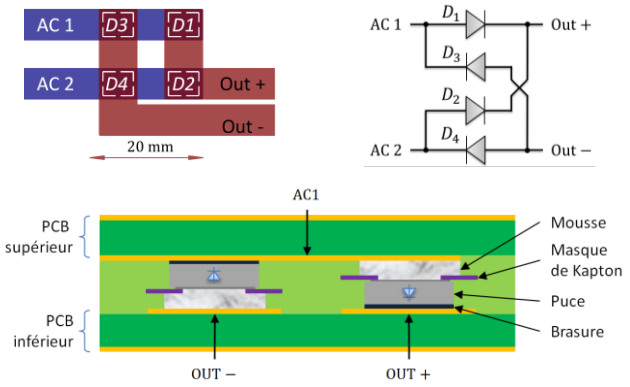


Fig. 7. Routage (haut, gauche), schéma structurel (haut, droite) et schéma en coupe via D1 & D3 (bas) du pont de diodes enfoui.

Les mêmes diodes PIN, prepreg, PCB et mousse que dans la section précédente sont utilisés. Les dimensions externes de l'assemblage final sont 15 mm × 18 mm × 1,46 mm. Des plans de cuivre couvrent les deux faces externes du prototype.

Les caractéristiques statiques des diodes sont très similaires à celle mesurées dans le cas des prototypes simples (cf. section 3.2).

4.2. *Convertisseur résonnant*

Le pont de diodes réalisé est placé au sein d'un convertisseur résonnant LC-série [18] dont le schéma est donné en Fig. 8 et dont les paramètres principaux sont regroupés dans la Table 1. La topologie résonnante a été choisie de manière à assurer des commutations douces et ainsi à minimiser les pertes par commutation dans les diodes (le temps de recouvrement inverse mesuré vaut :

$$t_{rr} = 65\ \text{ns} \quad @I_f = 2\ \text{A},\ V_r = -30\ \text{V},\ \frac{di}{dt} = 250\ \text{A}\cdot\mu\text{s}^{-1} \tag{2}$$

Une carte d'évaluation GS66508T-EVBHB (GaN-System) a été employée comme cellule de commutation, elle intègre son propre découplage (condensateur MKP 10 µF/700 V et céramiques 4×100 nF/1 kV/X7R). Le condensateur de découplage C_{O1} est soudé au plus près de la sortie du pont de diodes afin de minimiser l'inductance de maille ; le condensateur C_{O2} filtre les ondulations de fréquence $2f_{res}$.

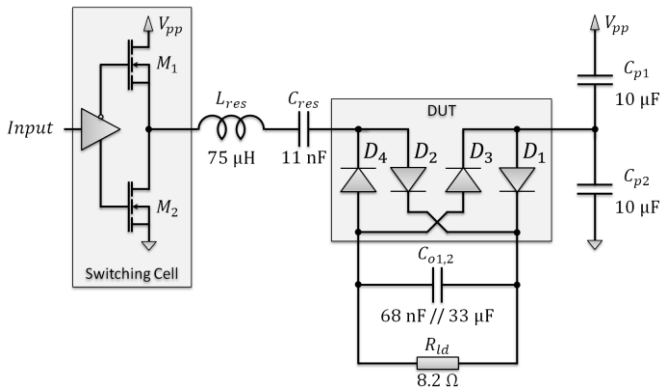


Fig. 8. Schéma du convertisseur mis en œuvre.

Table 1. Paramètres du convertisseur étudié.

Symbole	Paramètre	Valeur	Unité
V_{pp}	Tension d'entrée	64.0	V
V_{out}	Tension de sortie DC	25.1	V
I_{out}	Courant de sortie DC	3.05	A
P_{out}	Puissance de sortie	76.5	W
f_{res}	Fréquence de résonnance	174.2	kHz
L_{res}	Inductance résonnante	75	µH
C_{res}	Capacité résonnante (polypropylène, pleine feuille métallique : KP)	11	nF
M_1, M_2	Cellule de découpage GS66508T-EVBHB	30 A – 650 V	
$C_{p1,2}$	Condensateurs pour point milieu (MKP)	10	µF
C_{01}	Capacité de découplage de sortie (X7R)	68	nF
C_{02}	Capacité de filtrage de sortie (aluminium)	33	µF
$D_1 - D_4$	Pont de diodes enfoui		

4.3. *Simulation*

Le schéma donné en Fig. 8 est simulé à l'aide du logiciel LTSpice IV. Des inductances parasites de 5 nH et 10 nH (estimée par une simulation Ansys/Q3D 2016.1) ont été ajoutées en série avec le drain de M1 et en sortie du pont de diodes enfoui, respectivement. Les ESR des condensateurs $C_{O1,2}$ sont de 4 mΩ et 30 mΩ ; l'ESL de C_{O1} est négligée, celle de C_{O2} est de 20 nH. L'ESR totale de L_{res}, C_{res}, $C_{p1,2}$ et du câblage est de 1,4 Ω. Une capacité parallèle de 68 pF donne à L_{res} sa fréquence de résonnance propre de 2,2 MHz. Les valeurs des éléments parasites, à l'exception des inductances des mailles de commutations, ont été extraites de mesures réalisées avec un analyseur d'impédance Keysight E4990a (étalonnage S/O/L, temps d'intégration « 3 »). Des résistances d'équilibrage de 10 kΩ, déjà présentes sur le prototype, sont ajoutées en parallèle de $C_{p1,2}$.

Les résultats de simulation, conformes aux attentes théoriques [18], sont donnés en Fig. 9.

4.4. *Mesures*

Diverses tensions et courants observés sur le prototype à l'aide d'un oscilloscope Tektronix DPO2014c, de bande passante 100 MHz, sont donnés en Fig. 9. La tension de sortie du demi-pont de découpage a été mesurée à l'aide d'une sonde passive 1:10 P3010 (bande-passante de 100 MHz), les tensions d'entrée et sortie du pont de diodes par une sonde différentielle P5205 (100 MHz) et le courant résonnant par une sonde TCP202 (50 MHz).

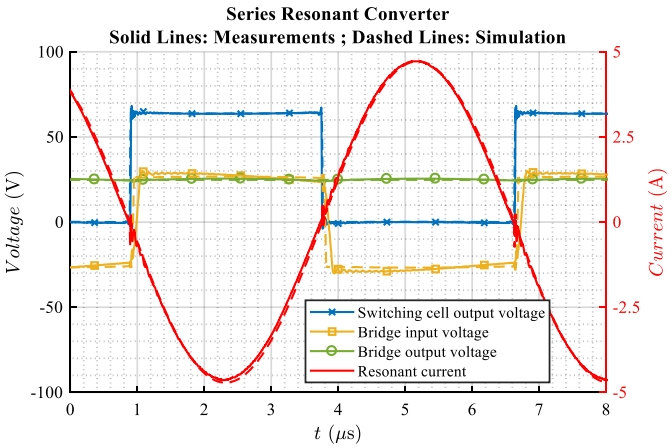


Fig. 9. Tensions et courant mesurés au sein du convertisseur. Lignes continues : mesures ; lignes pointillées : simulation SPICE.

Nonobstant la chute de tension, attendue, au sein des diodes, les formes d'ondes obtenues sont conformes aux attentes.

L'inductance étant utilisée très en deçà de son courant de saturation ($I_{sat} = 50$ A) et le coefficient de qualité effectif du circuit résonant

$$Q_{eff} = \frac{\pi^2}{8R_{ld}}\sqrt{\frac{L_{res}}{C_{res}}} \approx 12 \qquad (3)$$

étant relativement élevé, le courant résonant est peu distordu ($THD < 0{,}5$ %, harmoniques 2 et 3 à -51 dBc). Le pont de diodes enfoui opère correctement. En particulier, les oscillations sur sa tension d'entrée sont de faible amplitude (2,3 V càc). Ceci dénote une inductance de maille minimale, permise en particulier par l'architecture planaire. La tension d'entrée du pont de diodes commute en moins de 100 ns. Du fait de la tension de seuil (≈ 710 mV) des diodes PIN employées, les pertes dans le pont de diodes sont d'environ 5 W ; un radiateur permet de limiter l'échauffement des jonctions à environ 30 K.

5. Conclusions & perspectives

Cet article propose un nouveau procédé de réalisation de contact de face avant de puce en utilisant de la mousse métallique pressée. A priori destiné à l'électronique de puissance dans le cadre de l'enfouissement PCB, le procédé est économique et simple à mettre en œuvre – en particulier comparé aux procédés classiques d'enfouissement PCB. Les prototypes réalisés montrent la bonne maitrise d'un procédé affichant des performances électriques proches de celles observées sur un boitier industriel basé sur des fils de bondings.

Un pont de diodes est enfoui dans du PCB en utilisant la technique proposée. Le composant ainsi réalisé est ensuite placé au sein d'un convertisseur résonant, démontrant la viabilité du procédé dans un cas pratique.

Les prochains travaux porteront sur l'enfouissement d'éléments actifs complexes de l'électronique de puissance : les transistors [13, 18]. De futures études devront également s'intéresser à la stabilité vis-à-vis de la température, du temps et de l'humidité des prototypes, ainsi qu'à leur fiabilité et robustesse.

6. Remerciements

Ces travaux ont été réalisés dans le cadre du projet ANR HIT-TEMS soutenu par l'Agence Nationale de Recherche ANR-15-CE05-0010.

7. References

[1] C. Durand, M. Klingler, D. Coutellier and H. Naceur, "Power cycling reliability of power module: a survey," *IEEE Trans. on Device and Materials Rel.,* vol. 16, no. 1, pp. 80-97, March 2016.

[2] T. Stockmeier, P. Beckedahl, C. Göbl and T. Malzer, "SKiN: double side sintering technology for new packages," in *Proc. of Int. Symp. on Power Semiconductor Devices and ICs*, p. 324-327, Sept. 2011.

[3] N. Marenco, M. Kontek, W. Reinert, J. Lingner et M.-H. Poech, «Copper ribbon bonding for power electronics applications,» chez *Europ. Microelectronics Packaging Conf. (EMPC)*, Grenoble, Fr., 2013.

[4] N. Zhu, H. A. Mantooth, D. Xu, M. Chen and M. D. Glover, "A Solution to Press-Pack Packaging of SiC MOSFETS," *IEEE Trans. Indus. Electron.,* vol. 64, no. 10, pp. 8224-8234, Oct. 2017.

[5] K. Wang, Z. Qi, F. Li, L. Wang and X. Yang, "Review of State-of-the-Art Integration Technologies in Power Electronic Systems," *Power Electron. & Applications, IEEE Trans. on.*, vol. 2, no. 4, pp. 292-305, 2017.

[6] T. Gottwald and C. Roessle, "P2 Pack - the paradigm shift in interconnect technology," in *Proc. of PCIM*, 2014.

[7] D. J. Kearney, S. Kicin, E. Bianda and A. Krivd, "PCB-embedded semiconductors for low-voltage power electronic applications," *IEEE trans. components, packaging and manufacturing tech.,* vol. 7, no. 3, pp. 387-395, 2017.

[8] G. Regnat, P.-O. Jeannin, J. Ewanchuk, D. Frey, S. Mollov and J.-P. Ferrieux, "Optimized power modules for silicon carbide MOSFET," in *Energy Conversion Cong. and Exposition* , Sept. 2016.

[9] D. Manessis, L. Boettcher, A. Ostmann, K. D. Lang and S. Whalley, "Development of advanced power modules for electric vehicle applications," in *European Microelectron. Packaging Conf.*, pp. 1-6, Sept. 2015.

[10] J. Wyss, «analysis of pcb embedded power semiconductors for a 30 kw boost pfc converter,» *European Conf. on Power Electron. and App.*, 2016.

[11] A. B. Sharma, D. Paul, M. Kreck, Y. Rahmoun, P. Anders, M. Gruber and T. Huesgen, "PCB embedded power package with reinforced top-side chip contacts," *Proc of Electron. Syst.-Integration Technology Conf.,* Dec. 2016.

[12] Y. Pascal, A. Abdedaim, D. Labrousse, M. Petit, S. Lefebvre and F. Costa, ""Using Laminated Metal Foam as the Top-Side Contact of a PCB-Embedded Power Die," *IEEE Electron Device Letters,* vol. 38, no. 10, 2017.

[13] Y. Pascal, D. Labrousse, M. Petit, S. Lefebvre and F. Costa, "PCB-Embedding of Power Dies using Pressed Metal Foam," in *Power Conversion, Intelligent Motion (PCIM)*, Nuremberg, 2018.

[14] Recemat BV, "Data sheet Nickel Foam," July 2015. [Online]. Available: http://www.recemat.nl/eng/datasheets/datasheet_nickel.pdf . [Accessed 06 2017].

[15] Liang Yin, et al. «POL-kw Modules for High Power Applications,» chez *Electron. Components & Tech. Conf.*, 2017.

[16] Power Sources Manufacturer Association, «Current Developments in 3D Power Packaging with Focus on Embedded Substrate Technologies,» 2015.

[17] Keysight Tech., "Performing Impedance Analysis withr the E5061B ENA Vector Network Analyze," 2018.

[18] Mohan, Undeland and Robbins, Power Electronics, Wiley, 2003, 3rd ed..

[19] L. Graetz, «Electrochemisches Verfahren, um Wechselströme in Gleichströme zu verwandeln,» *Annalen der Physik und Chemie, 3rd series,* vol. 62, p. 323–327, 1897.

[20] A. Ostmann, L. Boettcher, D. Manessis, S. Karaszkiewicz and K.-D. Lang, "Power modules with embedded components," in *European Microelectron. Packaging Conf.*, Sept. 2013.