



**HAL**  
open science

## Evaluation de la fiabilité d'une Technologie SiGe 0,25 $\mu$ m pour applications spatiales

Charles Robin, Stéphane Rochette, Simon Desgrez, Jean Luc Muraro,  
Dominique Langrez, Jean-Luc Roux, Maurizio Cirillo, Laurent Escotte,  
Olivier Llopis, Jacques Graffeuil

### ► To cite this version:

Charles Robin, Stéphane Rochette, Simon Desgrez, Jean Luc Muraro, Dominique Langrez, et al.. Evaluation de la fiabilité d'une Technologie SiGe 0,25 $\mu$ m pour applications spatiales. Journées Nationales Micro-ondes, May 2017, Saint-Malo, France. hal-01542541

**HAL Id: hal-01542541**

**<https://hal.science/hal-01542541v1>**

Submitted on 19 Jun 2017

**HAL** is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

## Evaluation de la fiabilité d'une Technologie SiGe 0,25µm pour applications spatiales

C Robin<sup>1</sup>, S Rochette<sup>1</sup>, S Desgrez<sup>1</sup>, JL Muraro<sup>1</sup>, D Langrez<sup>1</sup>, JL Roux<sup>2</sup>, M Cirillo<sup>3</sup>, L Escotte<sup>4</sup>, O Llopis<sup>4</sup>, J Graffeuil<sup>4</sup>

<sup>1</sup> Thales Alenia Space, 26 Av. Jean François Champollion, 31100 Toulouse

<sup>2</sup> CNES Toulouse, 18 Av. Edouard Belin, 31055 Toulouse

<sup>3</sup> IHP GmbH Leibniz-Institut für innovative Mikroelektronik Im Technologiepark 25 15236 Frankfurt (Oder) Germany

<sup>4</sup> LAAS-CNRS et Université de Toulouse (UPS) F-31031, Toulouse, France

[Charles.Robin@thalesaleniaspace.com](mailto:Charles.Robin@thalesaleniaspace.com)

**Résumé** – Cet article présente une évaluation de la fiabilité de la technologie SiGe SGB25 de la fonderie européenne IHP. Nous proposons ici une méthodologie permettant d'adresser les exigences liées aux contraintes spatiales. Pour cela des véhicules de test spécifiques ont été conçus. Ces véhicules de test seront ensuite introduits dans différentes files d'essais de vieillissement dont le but est de définir une aire de sécurité de fonctionnement en termes de contraintes électriques statiques et dynamiques. Nous attacherons une attention toute particulière à l'influence des modes de dégradation sur les performances en bruit.

### 1. Introduction

Depuis plusieurs années, les technologies SiGe BiCMOS s'affirment de manière croissante comme une alternative crédible aux solutions traditionnelles à base d'Arséniure de Gallium pour les applications microondes. L'offre fonderie globale est riche et soutenue par des marchés de masse liés en particulier à la téléphonie mobile et aux applications multimédias. En Europe, on peut citer parmi les acteurs majeurs du domaine : AMS, IHP, INFINEON, NXP, STMICROELECTRONICS.

Dans ce contexte fortement concurrentiel, des efforts substantiels en termes de développements technologiques et de stratégies de design des circuits ont permis d'améliorer sensiblement la performance RF intrinsèque sur ces filières (montée en fréquence, bruit, linéarité et rendement en puissance.....) afin de répondre positivement aux enjeux proposés par les systèmes de communication de demain. A cela s'ajoute une capacité d'intégration inégalée et la possibilité naturelle liée à la partie CMOS d'associer la chaîne RF et le bloc numérique de commande sur la même puce, offrant ainsi une solution de type « System on Chip » définitivement discriminante pour les applications visées exigeant à la fois performance, flexibilité et miniaturisation.

Ces qualités fortement attractives ont été rapidement identifiées dans la perspective du développement des prochaines générations de systèmes Telecom Spatiaux.

Compte tenu du challenge auquel doivent faire face les équipements bord en termes de performances électriques, poids, taille, robustesse dans un environnement extrêmement contraint (température, radiations, ...), une solution intégrée SiGe apparaît prometteuse pour nombre de blocs fonctionnels parmi lesquels :

- Synthèse de fréquence : la performance RF intrinsèque du transistor bipolaire, notamment en bruit de phase, couplée à la capacité de synthèse des fonctions digitales en logique CMOS fait de la technologie SiGe le candidat idéal pour développer la solution complète incluant la boucle à verrouillage de phase sur une puce unique à taille ultra réduite.

- Chaîne de réception : l'approche « System on Chip » avec un facteur d'intégration incomparable est envisageable sur cette technologie qui a démontré des performances RF compétitives sur l'ensemble des fonctions requises : synthèse et transposition de fréquence, amplification et contrôle de gain.

- Amplificateurs de canaux : l'augmentation sensible du facteur de mérite IP3/PDC de la fonction amplificatrice jusqu'aux bandes millimétriques combinée à la proposition de solutions élégantes de rationalisation des interfaces de commande pour la fonction de gain RF, par intégration efficace du bloc numérique de conversion série/ parallèle, rendent la solution SiGe très compétitive pour ce besoin.

- Réseaux formateurs de faisceaux pour antennes actives : le nombre croissant (plusieurs milliers) de noeuds de contrôle amplitude / phase requis à court et moyen terme pour ce type de système induisant une nécessaire rationalisation des interfaces de commande (typiquement 16 bits par noeud) font de la technologie SiGe un candidat très prometteur.

Les travaux réalisés dans le cadre de cette étude ont pour objectif de compléter les connaissances sur la technologie SiGe et d'établir un domaine d'utilisation pour les applications télécom spatiales. Il s'agit en effet d'aborder les problématiques de fiabilité en analysant les données connues [1] et en testant des circuits simples permettant d'intervenir au niveau des cellules de base.

## 2. Véhicules de test

Cette évaluation préliminaire de la fiabilité repose en partie sur les standards du spatial existants et appliqués sur les technologies III-V (GaAs, GaN). Le principe repose sur le test de cellules élémentaires (transistor, résistance, capacité) facilement mesurables qui permettront une compréhension plus aisée des modes de dégradation. Le circuit d'évaluation MMIC (Monolithic Microwave Integrated Circuit), comporte : un amplificateur émetteur commun comprenant un transistor unitaire ainsi qu'un transistor isolé et des éléments passifs. La nature de ce véhicule de test qui ne reprend pas une topologie typique des technologies à base de silicium est singulier.

Nous nous focaliserons dans le cadre de cet article sur les résultats obtenus sur les transistors. 15 véhicules de tests en micro-boîtiers ont été développés pour cette étude.

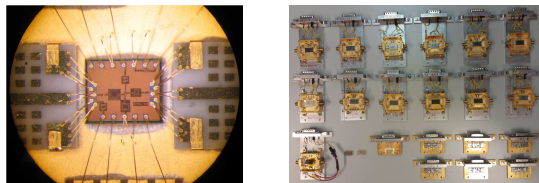


Figure 1. Véhicules de test (mise en boîtier et vue d'ensemble).

La filière SGB25 permet de choisir parmi trois types de transistor. Vu les exigences de performances demandées à l'amplificateur, le choix s'est porté sur le type de transistor haute fréquence et faible tension de claquage. Les principales limites qui caractérisent ces transistors sont le  $V_{V_{ce0}}$  à 2.4V et un courant maximum de 40mA pour une aire d'émetteur de  $11.3\mu\text{m}^2$  (i.e.  $32 \times (0.42 \times 0.84)\mu\text{m}^2$ ).

## 3. Plan de test et facteurs d'accélération des mécanismes

Cette évaluation comprend trois groupes de test. Le premier (Figure 2) composé de trois files de test sous vieillissement électrique statique a pour but de déterminer les lois de vieillissement en température notamment.

1 - 168h à 23°C	2 - 168h à -10°C
SN : DC1-1, 1-2 & 1-3 $V_{CB} = 3V, I_C = 50mA$	SN : DC4-1, 4-2 & 4-3 $V_{CB} = 3V, I_C = 50mA$
SN : DC2-1, 2-2 & 2-3 $V_{CB} = 3.5V, I_C = 70mA$	SN : DC5-1, 5-2 & 5-3 $V_{CB} = 3.5V, I_C = 70mA$
SN : DC3-1, 3-2 & 3-3 $V_{CB} = 3.5V, I_C = 50mA$	SN : DC6-1, 6-2 & 6-3 $V_{CB} = 3.5V, I_C = 50mA$
<b>3 - 1000 hrs à -20°C</b>	
SN: DC2-1, 2-2 & 2-3; $V_{CC} = 2.64V, I_C = 20mA$	
SN: DC3-1, 3-2 & 3-3; $V_{CC} = 3.1V, I_C = 20mA$	

Figure 2. Plan de test du groupe 1, aux trois températures 23°C, -10°C, et -20°C.

Pour cela les conditions de test de ce groupe se divisent en trois conditions de polarisations ([3V ; 50mA], [3.5V ; 70mA] et [3.5V ; 50mA]) et deux températures (23°C, -10°C). Chacune des six conditions de test comprend trois dispositifs (« Serial Number » (SN)), un test de 1000 heures à -20°C avec des contraintes électriques proches des limites de la filière [2] a permis d'évaluer le composant dans des conditions potentiellement nominales, tout en appliquant la température de limite basse spatiale. A noter que les tensions  $V_{CC}$  de 2.64V et 3.1V correspondent respectivement à des tensions  $V_{CB}$  de 1.5V et 2V.

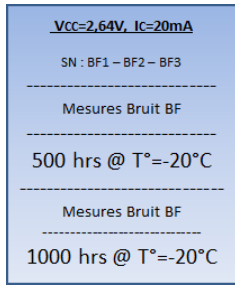
Le second groupe de test (Figure 3) prend en compte la contrainte dynamique ce qui rend compte d'un mode de fonctionnement opérationnel. Ce groupe se divise en quatre files de test différenciées par les polarisations appliquées. La première correspond à la polarisation nominale définie lors de la conception de l'amplificateur. Pour chaque polarisation, nous appliquons des tests sous contraintes dynamiques graduelles (Tx+ydBc <-> étape x soumis à y dB de compression) afin de définir une aire de fonctionnement sûre (SOA) RF. Un essai de 1000 heures à des conditions de test définies grâce aux trois premières files évalue la frontière de cette SOA. A notre connaissance, de tels types de tests n'ont pas encore été rapportés dans la littérature.

1 - $V_{CC}=1.5V, I_C=30mA$ step de 48h ou 64h	2 - $V_{CC}=2.4V, I_C=40mA$ step de 48h ou 64h	3 - $V_{CC}=2.4V, I_C=30mA$ step de 48h ou 64h
SN : RF1 - RF2 - RF4 - RF14 - RF15	SN : RF6 - RF7 - RF8	SN : RF9 - RF10
Mesures NF & Bruit Phase		
TO T1-5dBc_48h T2+0.5dBc_48h T3+1.5dBc_64h T4+3dBc_48h T5+5dBc_48h T6+7 dBc_70h T7+9dBc_48h Mesures NF & Bruit Phase T8+11dBc_68h	TO T1-5dBc-> NA T2+0.5dBc_48h T3+1.5dBc_63h T4+3dBc_48h T5+5dBc_48h T6+7dBc_64h T7+9dBc_48h	TO T1-5dBc-> NA T2+0.5dBc-> NA T3+1.5dBc_66h T4+3dBc_48h T5+5dBc_66h T6+7 dBc_48h T7+9dBc_48h
Mesures NF & Bruit Phase		
<b>4 - 1000 hrs à 25°C</b>		
SN: RF11 - RF12 - RF13 $V_{CC}=1.5V, I_C=30mA, 7dBc$		
Mesures: NF & Bruit de Phase (à T0 et à T1+1000h)		

Figure 3. Plan de test du groupe 2, sous contraintes dynamique.

Trois étapes de mesure des performances en bruit complètent l'évaluation des dégradations observées lors des essais à polarisation nominale. Des mesures après chaque étape sont réalisées afin de suivre les dégradations éventuelles des performances de l'amplificateur telles que les paramètres statiques, les paramètres dynamiques linéaires et non-linéaires.

Enfin, un troisième groupe (Figure 4), dont l'objectif est d'étudier l'évolution des performances en bruit BF (1000h à -20°C,  $V_{CE}=2.64V, I_C=20mA$ ) comprend une file de test appliquée sur le transistor isolé.



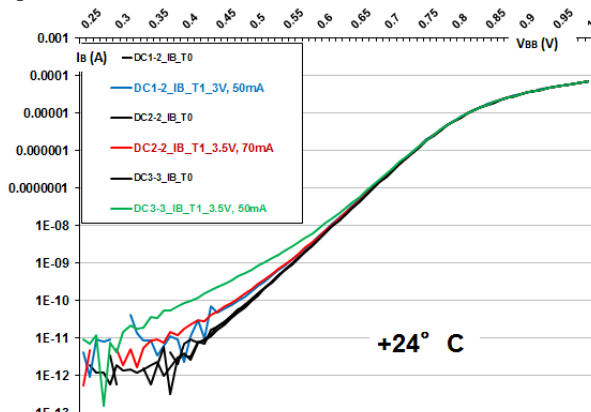
**Figure 4 : Plan de test du groupe 3.**

Cette file est réalisée sur trois véhicules de test (BF1, BF2, BF3).

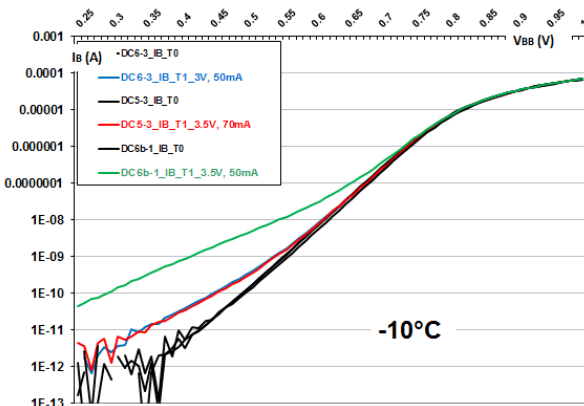
## 4. Résultats

### 4.a. Groupe 1, tests en température

Les dégradations sont typiquement évaluées en observant les variations en pourcentage du courant de base  $I_B$  lorsque l'on trace la courbe de Gummel-plot [3]. Les dégradations de ce paramètre sont représentées pour les deux files (+24°C et -10°C), Figure 5 et Figure 6. Pour une même contrainte, un seul échantillon est représenté sur les trois testés.



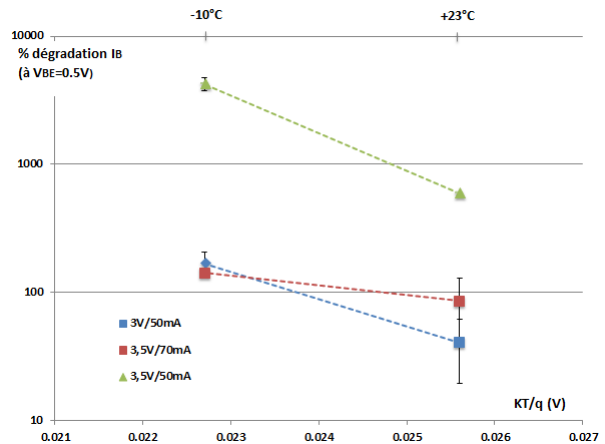
**Figure 5 : Variation du courant  $I_B$  à +24°C en fonction de la contrainte électrique.**



**Figure 6 : Variation du courant  $I_B$  à -10°C en fonction de la contrainte électrique.**

Pour les mêmes contraintes électriques, la dégradation du courant  $I_B$  est plus importante pour la température à -10°C. Et pour une même température, les dégradations aux contraintes électriques [3V ; 50mA] et [3.5V ; 70mA] sont semblables. La contrainte [3.5V ; 50mA] est toujours la plus sévère dans les deux cas. Une synthèse de ces résultats est donnée Figure 7, et met en

évidence une énergie d'activation négative (les dégradations sont plus importantes à froid).



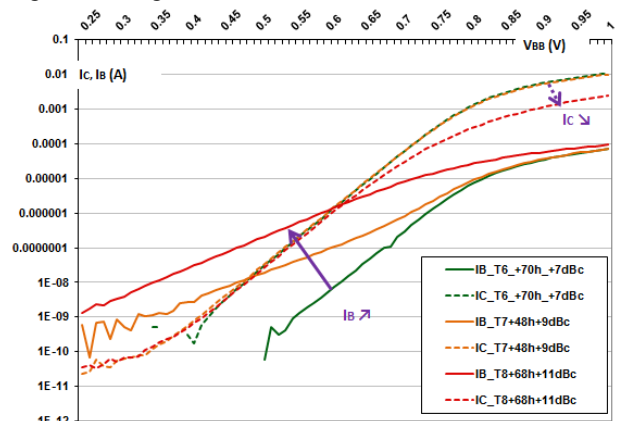
**Figure 7 : Dégradation du courant de base en % en fonction de la température.**

Chaque point est la moyenne des trois échantillons. Les points considérés sont relevés à  $V_{BB}=0.5V$ . L'écart type montre la dispersion d'une population. Il est également remarquable d'observer que l'augmentation du courant de base est plus important sous [3.5V ; 50mA] que sous [3.5V ; 70mA]. Les paramètres dynamiques, quant à eux, ne montrent pas de variation significative.

Les contraintes appliquées à la file 3 pendant 1000 heures n'ont généré aucune variation des paramètres mesurés.

### 4.b. Groupe 2, contraintes dynamiques

L'évolution des paramètres statiques de la file 1 (polarisation nominale) du groupe 2 est représentée Figure 8 et Figure 9 :



**Figure 8 : Evolution de  $I_C$  et  $I_B$ , sous contraintes dynamiques (Gummel-plot).**

L'évolution du courant  $I_B$  à  $V_{BB}=0.6V$  est très significative en fonction de la contrainte dynamique : augmentation d'un facteur 16 après l'étape à 9dBc, et d'un facteur 225 après l'étape à 11dBc. Le courant  $I_C$  du tracé Gummel-plot diminue également après l'étape à 11dBc. Nous ne notons aucune évolution des paramètres pendant les étapes précédentes, c'est à dire pendant les tests sous 0.5, 1, 1.5, 3, 5 et 7dB de compression.

Les premières dégradations du courant  $I_B$  du Gummel-plot sur les files de test 2 et 3 ont été observées à partir de 7dBc.

Le graphique suivant (Figure 9) montre les caractéristiques de sortie de l'amplificateur  $I_C(V_{CC})$  pour  $I_B=300\mu A$ . Les diminutions de  $I_{C(sat)}$  après les étapes de 9dBc et 11dBc sont respectivement de 8% et 61%, alors que le gain linéaire ne diminue que de 0.3dB après l'étape à 11dBc.

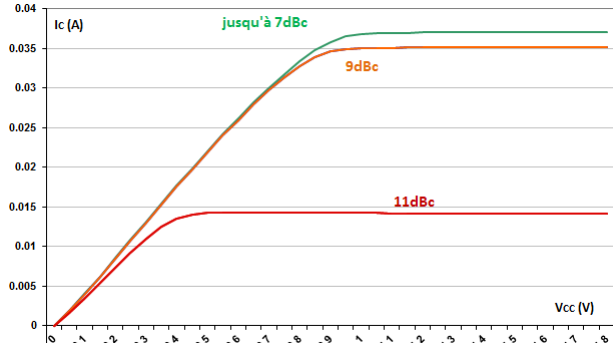


Figure 9 : Evolution de  $I_C$ , sous contraintes dynamiques (caractéristique de sortie  $I_C(V_{CC})$  à  $I_B=300\mu A$ ).

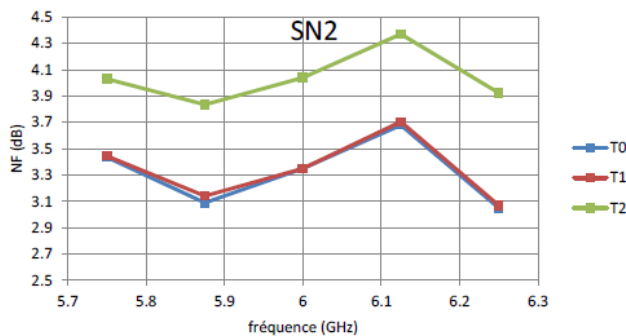


Figure 10 : Facteur de bruit d'un amplificateur avant les contraintes dynamiques (T0) et après les contraintes à 9dBc (T1) et 11dBc (T2).

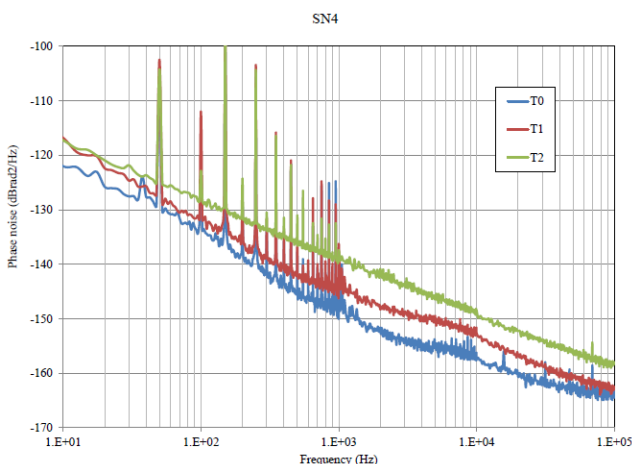


Figure 11 : Bruit de phase résiduel d'un amplificateur avant les contraintes dynamiques (T0) et après les contraintes à 9dBc (T1) et 11dBc (T2).

Ces mesures de bruit, Figure 10 et Figure 11, attestent des évolutions des performances dynamiques sans pour autant avoir perdu les fonctions opérationnelles de l'amplificateur. Elles montrent également que le bruit de phase résiduel est un bon indicateur pour évaluer les variations des paramètres électriques.

La file 4 n'a provoqué aucune variation des paramètres mesurés jusqu'à 500 heures. Cependant les mesures à 1000 heures ont montré une augmentation de 153% sur le courant  $I_B$  du Gummel-plot. Afin de définir une SOA, des tests sous contraintes dynamiques complémentaires sont en cours à 3dBc et 4dBc.

#### 4.c. Groupe 3, mesures de bruit BF

Au niveau du groupe 3 les contraintes appliquées n'ont pas eu de conséquences sur la mesure de bruit BF de 10Hz à 10KHz (Figure 12).

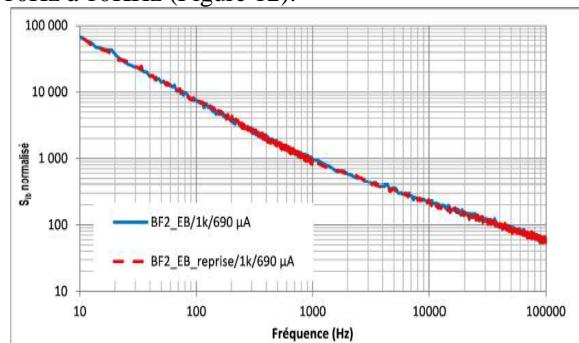


Figure 12. Performances en bruit BF du transistor isolé, avant le test longue durée et après 500h.

## 5. Conclusion

Cette article présente des premiers résultats prometteurs d'une évaluation spatiale d'une filière SiGe. Ce travail novateur inclut des tests sous contraintes dynamiques, ainsi que l'évolution des paramètres de bruit (facteur de bruit, bruit de phase résiduel et bruit basse fréquence) sous différentes conditions de stress. Ces résultats confirment que le SiGe est un candidat sérieux pour les équipements spatiaux.

## Références

- [1] G.G. Fischer and G Sasso, "Ageing and thermal recovery of advanced SiGe heterojunction bipolar transistors under long-term mixed-mode and reverse stress conditions," *Microelectronics Reliability* 55 (2015), pp. 498-507 (2015).
- [2] D. Knoll et al., "A flexible, low-cost, high performance SiGe:C BiCMOS process with a one-mask HBT module," *Digest. International Electron Devices Meeting*, San Francisco, CA, USA, 2002, pp. 783-786. doi: 10.1109/IEDM.2002.1175955
- [3] Gang Zhang, J. D. Cressler, Guofu Niu and A. J. Joseph, "A new "mixed-mode" reliability degradation mechanism in advanced Si and SiGe bipolar transistors," in *IEEE Transactions on Electron Devices*, vol. 49, no. 12, pp. 2151-2156, Dec 2002. doi: 10.1109/TED.2002.805566