

Étude en simulation et conception d'un transistor bipolaire (BJT) 10 kV en 4H-SiC

Beverley CHOUCOUTOU^{1,2,a}, Luong Viêt PHUNG², Pierre BROSELARD³, Michel MERMET-GUYENNET¹, Dominique PLANSON²

¹ITE Supergrid Institute, 130 rue Léon Blum, 69100 Villeurbanne

²Laboratoire Ampère, Université de Lyon, INSA Lyon, 69621 Villeurbanne cedex

³CALY Technologies, 56 Boulevard Niels Bohr, 69100 Villeurbanne

^abeverley.choucoutou@insa-lyon.fr

RESUME – Ce papier présente les premiers résultats obtenus en simulation sur l'étude d'un transistor bipolaire de puissance en carbure de silicium (SiC). L'objectif est de concevoir un interrupteur de puissance haute tension et fort courant pour des applications de transformateurs MVDC à rendement élevé. Nous étudions notamment l'influence de la structure et des paramètres géométriques de la base sur la tenue en tension et le gain en émetteur commun du composant. Se plaçant dans un contexte de réalisation industrielle, ces composants devront être optimisés pour tenir des tensions d'au moins 10 kV, tout en limitant les pertes en commutation, en conduction et à la commande.

Mots-clés— BJT, convertisseurs HVDC, SiC-4H, 10 kV.

1. OBJET DE L'ETUDE

Pour répondre aux besoins des futurs réseaux de transport d'électricité par courant continu, de nouvelles topologies de convertisseurs moyenne (MVDC) et haute tension (HVDC) doivent être étudiées. Pour ces applications d'électronique de puissance, le carbure de silicium est un matériau intéressant pour ses propriétés physiques permettant de travailler à plus hautes tension et température tout en limitant les pertes.

Si les acteurs industriels ont permis ces dernières années le développement de transistors MOSFET en SiC, c'est vers le transistor à jonction bipolaire (BJT) que se tourne notre étude, ce dernier étant potentiellement plus fiable à long terme grâce à l'absence d'oxyde de grille. L'objectif est de concevoir un composant ayant une tension d'avalanche de 10 kV. Plusieurs contributions ont montré la faisabilité du BJT haute tension [1] [2] mais son utilisation dans un contexte industriel demeure limitée. L'étude en simulation de différentes structures, en accord avec la réalité des processus de réalisation technologique, permet de déterminer les caractéristiques électriques envisageables.

2. STRUCTURE ETUDIEE

La structure du transistor bipolaire retenue est constituée d'une couche d'épitaxie n⁻ d'une épaisseur de 100 μm pour un dopage de l'ordre de 7.10¹⁴ cm⁻³ sur laquelle se trouve une couche qui formera la base p du transistor, d'une épaisseur de 2 μm et dopée à 1.10¹⁷ cm⁻³ (Fig. 1). Enfin, l'émetteur est formé par une couche n⁺ d'épaisseur de 2 μm dopée à 1.10¹⁹ cm⁻³. Les

performances électriques statiques peuvent être envisagées par des simulations par éléments finis avec SDeviceTM [3].

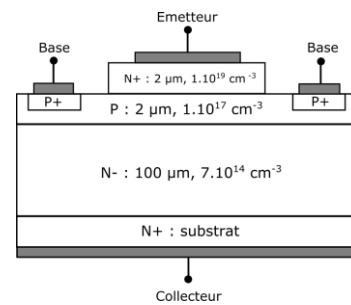


Fig.1 vue en coupe schématique de la partie active de la structure du transistor bipolaire étudiée

3. TENUE EN TENSION AU BLOCAGE

3.1. Tension de claquage V_{CBO}

Dans un premier temps, nous avons étudié la tenue en tension du transistor bipolaire entre le collecteur et la base, l'émetteur étant laissé flottant. La tension d'avalanche obtenue est V_{CBO} . Elle correspond au maximum atteignable et est similaire à celle d'une diode PiN de même couche n⁻. Lors du blocage, le champ électrique s'étale au niveau de la zone « intrinsèque » faiblement dopée. En fixant l'épaisseur de cette couche à 100 μm pour un dopage de 7.10¹⁴ cm⁻³, la tension d'avalanche V_{CBO} obtenue est de 12,8 kV (fig. 2).

3.2. Tension de claquage V_{CEO}

La tenue en tension critique pour le transistor bipolaire est celle en polarisation V_{CEO} . Le transistor est polarisé entre collecteur et émetteur alors que le potentiel de base est flottant. L'amplification du courant de fuite due à l'effet transistor peut mener à un départ anticipé en avalanche. Les composants en SiC présentent de faibles courants de fuite grâce à la faible concentration en porteurs intrinsèque. Une base épaisse et fortement dopée va permettre d'augmenter cette tenue en tension jusqu'à V_{CBO} , en contrepartie d'un gain en courant h_{FE} plus faible. En travaillant avec une base de 2 μm et d'un niveau de dopage p de 1.10¹⁷ cm⁻³, nous pouvons espérer une tenue en tension de 10,5 kV, supérieure aux 10 kV exigés et nous laissant une marge nécessaire à la phase de réalisation. Nous travaillons

également sur d'autres structures pour augmenter cette marge et ainsi pallier les éventuels défauts de processus et de matériau qui pourraient diminuer cette valeur sur les composants que nous obtiendrons après réalisation.

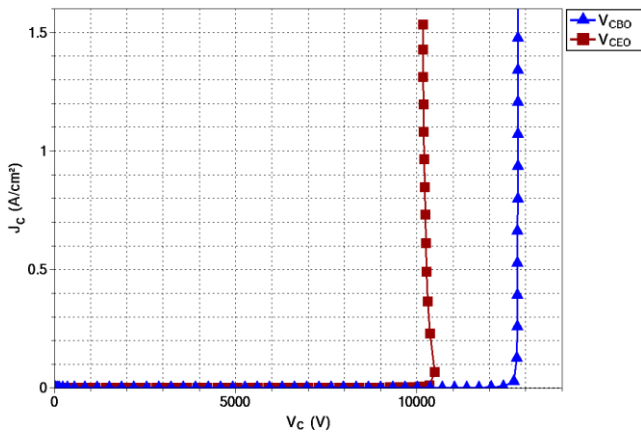


Fig.2 densité de courant de collecteur J_c en fonction de la tension de collecteur V_c au blocage (V_{cbo} et V_{ceo})

4. CARACTERISTIQUES STATIQUES EN CONDUCTION

4.1. Courbes de gain

La figure 3 montre le tracé de courbes de gain en courant h_{FE} en fonction de la densité de courant collecteur J_c en échelle semi-logarithmique, pour différentes valeurs de tension collecteur-émetteur V_{CE} . Le gain en courant h_{FE} maximum relevé est de 60. Cependant, cette valeur dépendra fortement des durées de vie des porteurs que nous avons fixées dans nos modèles à $\tau_e = 500$ ns pour les électrons et $\tau_h = 100$ ns pour les trous. Ces valeurs dépendront des traitements appliqués à la surface de la structure ainsi que de la qualité cristalline des couches épitaxiées. Travailler à ce gain maximum implique d'avoir de faibles densités de courant (jusqu'à 40 A.cm⁻²) si l'on souhaite polariser le composant à faible V_{CE} (5 V). De meilleures densités de courant peuvent être atteintes en portant V_{CE} au-delà de 10 V. Ces valeurs respectent l'ordre de grandeur de celles que l'on peut trouver dans la littérature [2] (ici, 30 A.cm⁻² à $V_{CE} = 4$ V pour $h_{FE} = 20$).

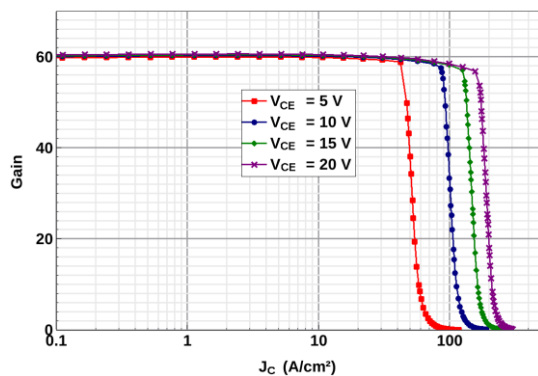


Fig.3 courbes de gain en émetteur commun en fonction de la densité de courant collecteur J_c pour différentes tensions collecteur-émetteur V_{CE}

4.2. Réseau de Kellog

La figure 4 montre la densité de courant collecteur J_c en fonction de la tension de collecteur V_c pour différents courants de base. Pour des courants de base élevés, la limite de quasi-saturation est augmentée. Nous pouvons obtenir pour $V_{CE} = 10$ V une densité de courant de plus de 90 A.cm⁻², soit une résistance spécifique de 108 mΩ.cm². Il s'agit d'un résultat de simulation mais cette valeur est plus optimiste que celles que

l'on trouve dans la littérature pour des BJT en SiC ayant une tenue en tension de 10 kV [2] [4] (ici, respectivement 130 et 110 mΩ.cm²).

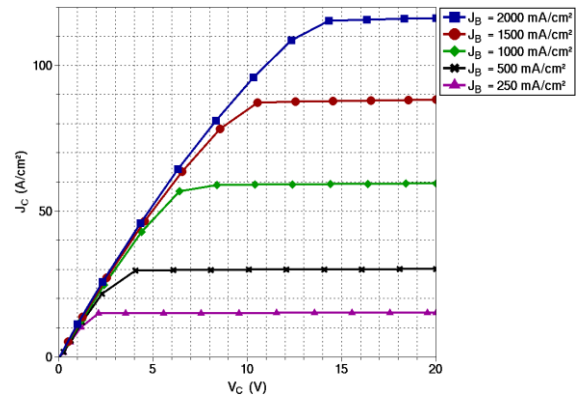


Fig.4 réseau de Kellog : densité de courant collecteur J_c en fonction de la tension de collecteur V_c pour différents courants de base J_b

5. CONCLUSION ET PERSPECTIVES DE L'ETUDE

Ce papier montre les premiers résultats de simulation obtenus sur l'étude d'un transistor bipolaire de puissance destiné à être développé industriellement et utilisé dans des convertisseurs MVDC. Les paramètres fixés permettent de tenir plus de 10 kV et d'obtenir des caractéristiques statiques intéressantes en conduction.

Une caractérisation dynamique avec étude des capacités sera effectuée prochainement. Nous pourrions ensuite reprendre l'étude du gain et des caractéristiques en conduction en prenant en compte les états d'interface entre le semi-conducteur et l'oxyde de passivation au niveau de la base [5] [6], ainsi que les défauts de matériau dus aux gravures ioniques [7]. Nous étudierons ensuite la protection périphérique du composant qui permet de tenir effectivement la tension d'avalanche théorique [8]. Une étude sera menée afin de prévoir l'évolution des caractéristiques électriques avec la température.

6. REFERENCES

- [1] H. Miyake, T. Okuda, H. Niwa, T. Kimoto, J. Suda, "21-kV SiC BJTs With Space-Modulated Junction Termination Extension," *IEEE Electron Dev. Lett.* 33(11), pp.1598-1600, 2012.
- [2] Q. Zhang, R. Callanan, A. Agarwal, A. Burk, M. O'Loughlin, J. Palmour, and C. Scozzie, "10 kV, 10 A bipolar junction transistors and Darlington transistors on 4H-SiC," *Mater. Sci. Forum*, vol. 645-648, pp. 1025-1028, 2010.
- [3] Synopsys, *Sentaurus Device User Guide*, Version A-2007.12, December 2007
- [4] S. Sundaresan, S. Jeliakov, B. Grummel, R. Singh, "10 kV SiC BJTs - Static, switching and reliability characteristics," in *Power Semiconductor Devices and ICs (ISPSD), 2013 25th International Symposium on*, pp.303-306, 2013
- [5] C. Sun, Y. Zhang, X. Deng, B. Zhang, "High current gain 4H-SiC BJT for limiting surface states effect," in *Solid-State and Integrated Circuit Technology (ICSICT), IEEE International Conference*, pp.1-3, 2014.
- [6] H. Miyake, T. Kimoto, J. Suda, "Improvement of Current Gain in 4H-SiC BJTs by Surface Passivation With Deposited Oxides Nitrided in N₂O or NO," in *Electron Device Letters, IEEE*, vol.32, no.3, pp.285-287, 2011.
- [7] K. Kawahara, G. Alfieri, T. Hiyoshi, G. Pensl, T. Kimoto, "Effects of Thermal Oxidation on Deep Levels Generated by Ion Implantation into n-type and p-type 4H-SiC," in *Mater. Sci. Forum*, vol. 645-648, pp. 651-654, 2010
- [8] A. Salemi, H. Elahipanah, G. Malm, C.-M. Zetterling, M. Ostling, "Area- and efficiency-optimized junction termination for a 5.6 kV SiC BJT process with low ON-resistance," in *Power Semiconductor Devices & IC's (ISPSD), 2015 IEEE 27th International Symposium*, pp.249-252, 2015.