

Module onduleur de puissance : Modélisation 3D, Estimation des éléments parasites, établissement d'un modèle électrique

Hocine DAOU^(1,2), François COSTA^(2,4), Mickael PETIT⁽²⁾, Eric LABOURE⁽³⁾, Dominique LHOTELLIER⁽¹⁾

⁽¹⁾Institut du Véhicule Décarboné et Communicant et de sa Mobilité (Vedecom), 77 rue des Chantiers, Versailles, France

⁽²⁾SATIE, ENS Cachan - CNAM - Université de Cergy Pontoise - CNRS UMR 8029, Fr-94230 Cachan

⁽³⁾Laboratoire Génie Electrique et Electronique de Paris (GEEPS), CNRS UMR8507 – Centrale Supélec - UPSud - UPMC, FR-91192 Gif sur Yvette

⁽⁴⁾Université Paris Est Créteil

RESUME -Ce papier traite de la méthode d'extraction par éléments finis des éléments parasites d'un module de puissance en partant de sa géométrie. Notre démarche consiste à effectuer l'estimation de la matrice des éléments parasites et la prise en compte des effets de peau et de proximité. Ces derniers contribuent, en plus de leur influence sur le comportement CEM, à augmenter les pertes dans les conducteurs imprimés. Cette approche nous conduit à proposer un modèle électrique du convertisseur étudié, ceci permet l'étude de son comportement lors des commutations.

Mots-clés—IGBT, bras d'onduleur, modélisation 3D, stray inductance, modèles électriques

1. INTRODUCTION

La tendance actuelle dans le domaine du véhicule électrique est d'intégrer des modules de puissance de plus en plus puissants dans des volumes de plus en plus réduits. Les fronts de courant et de tension génèrent des perturbations vers l'extérieur ou au sein même du convertisseur. Il est donc indispensable de maîtriser ces contraintes, car outre les problèmes d'interaction, ces perturbations sont à l'origine de pertes supplémentaires dans le module. Connaître la structure interne du module permet en revanche de modéliser finement la structure pour simuler chacune de ses phases de commutation avec précision [1]. Dans notre étude, l'accès à la structure interne d'un bras de module onduleur issu du marché, nous a permis d'estimer et de localiser les inductances parasites de chaque maille de commutation du module. Cette étape est primordiale si l'on veut intégrer des fonctions de découplage capacitives au plus près des éléments parasites les plus gênants dans le module. L'enjeu est alors dans une phase ultérieure de retour sur conception, l'optimisation de l'emplacement des puces et de la forme du routage afin de minimiser cette inductance [2], le but étant d'améliorer les performances du module en commutation [3]. Plusieurs travaux ont été effectués dans ce sens [3-6]. Les méthodes employées supposent que les couplages entre les composants internes du module peuvent être négligés. Dans ce papier, l'inductance de maille est estimée pour les états on-off d'un bras d'onduleur fonctionnant en hacheur. Nous prenons en compte le couplage entre les éléments internes du module. L'extraction des éléments parasites a été faite avec le logiciel Ansys®-Q3D®. Les puces IGBT et diodes ont été modélisées avec le logiciel Simplorer®.

Le modèle électrique établi nous renseigne sur le comportement électrique de la structure. La validation expérimentale est en cours de réalisation. Dans la première partie de ce travail, seule la modélisation 3D du bras d'onduleur est présentée. Dans ce qui suit, la distribution des inductances parasites dans le module est présentée. La seconde partie est consacrée au modèle électrique de la structure étudiée. On donnera dans la dernière section quelques résultats de simulation.

2. PRESENTATION DU MODULE

Le module de puissance (650V-450A) d'Infineon est destiné à l'alimentation des moteurs des véhicules électriques et hybrides.

La géométrie 3D d'une phase de ce module est saisie sur le logiciel Ansys®-Designer-Modeler® (Fig. 1), elle est ensuite maillée puis exportée sur Q3D®. Le calcul de la matrice parasite sur Q3D® nous a permis d'établir un modèle circuit complet du module.

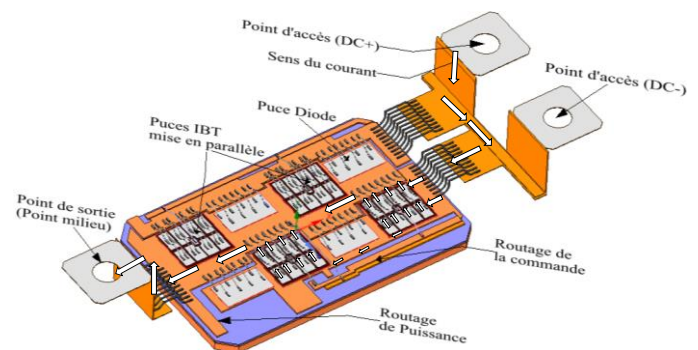


Fig.1 Modélisation géométrique 3D du bras d'onduleur

3. ESTIMATION DES INDUCTANCES PARASITES

D'une manière générale, dans un module de puissance, l'inductance de maille est classée en trois catégories : [7]

1. inductance parasite des conducteurs imprimés,
2. inductance parasite due aux fils de bonding,
3. inductance parasite des connections au bus DC et au point de sortie.

La démarche suivie nous a permis d'estimer la répartition des éléments parasites dans une maille de commutation de la

structure étudiée. En fait, les inductances et mutuelles parasites sont représentées par une matrice $[L_{ij}]$ définie par rapport aux points d'accès que nous avons fixés, correspondant à l'accès aux semi-conducteurs de puissance (voir les figures 1 et 2). Quelques-uns de nos résultats sont présentés ci-dessous :

Tableau 1. Estimation des éléments parasites d'une maille de commutation

Élément parasite	Wire Bondings	Routage	Connectiques $L_{DC+} + L_{point_milieu}$
Inductance parasite	12 nH	14nH	17nH
Résistance parasite	~1000 $\mu\Omega$		~18 $\mu\Omega$

Ainsi, l'inductance totale d'une maille de commutation est estimée à 45.25 nH. Cet outil méthodologique ayant été mis en place, l'optimisation de la forme de la connectique, le positionnement des composants ainsi que la forme du routage sont parmi les perspectives de ce travail.

4. MODELISATION ELECTRIQUE DU MODULE

L'information sur la manière dont les éléments parasites sont distribués dans le convertisseur nous a permis de modéliser finement le bras d'onduleur étudié. Les inductances et résistances parasites inter-puces et entre puces et connectiques ont été prises en compte dans le modèle (Fig. 2). Une source de courant continu joue le rôle de la charge.

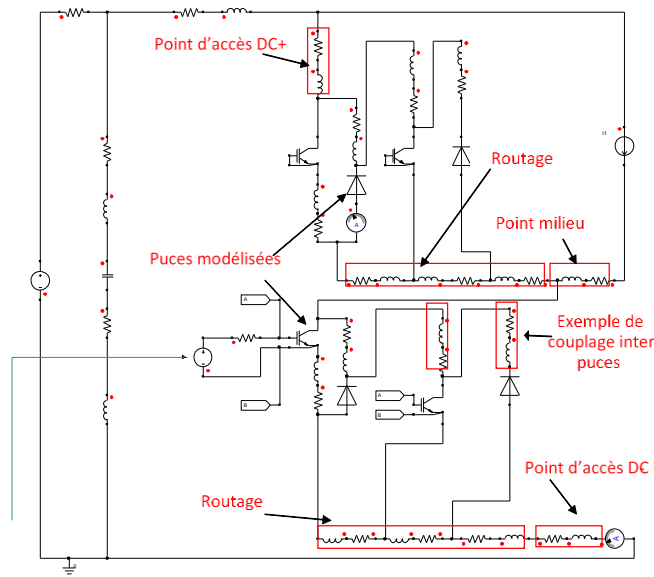


Fig.2 Modèle électrique d'un bras de l'onduleur étudié

Le tableau ci-dessous précise quelques paramètres de simulation.

Tableau 2. Quelques paramètres du modèle électrique

R_g (résistance de grille)	Condensateur	IGBT/Diode	Fréquence de découpage
3 Ω	C=350 μ F, L=30nH	Modélisation Simplorer	15kHz

Quel que soit le point de fonctionnement (I, V, R_g), les résultats de simulation nous permettent d'estimer l'influence des parasites sur le comportement du hacheur. A titre d'exemple, pour un point de fonctionnement (200A, 450V, 3 Ω), la Fig. 3 nous indique le niveau de la surtension sur une puce IGBT au moment de son blocage.

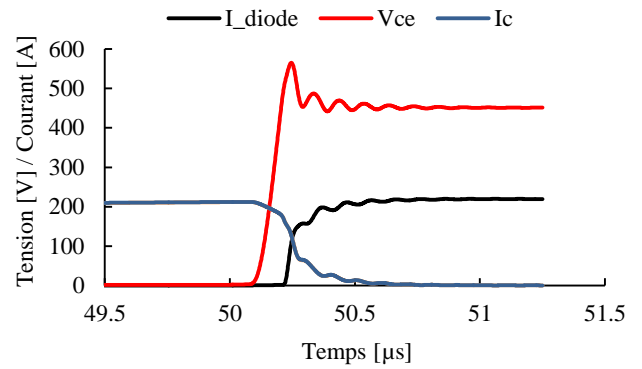


Fig.3 Courbes de courant et de tension au blocage

Pour le point de fonctionnement choisi, et pour la topologie étudiée, on estime qu'au moment du blocage des semiconducteurs, la surtension aux bornes d'une puce IGBT est de 25% supérieure à la tension nominale. Cette surtension augmente avec le courant commuté. En étalant l'étude sur plusieurs points de fonctionnement, la minimisation des inductances des mailles apparait comme l'une de nos priorités. Un banc d'essais reprenant la topologie étudiée est en cours de réalisation, nos résultats de simulation seront donc confrontés aux résultats expérimentaux.

5. CONCLUSION

La simulation 3D de la structure étudiée nous permet d'établir une distribution détaillée des éléments parasites en son sein. Ceci nous a permis d'estimer avec précision l'inductance de maille totale du module. Afin de minimiser ce paramètre, notre travail consistera donc ultérieurement et en premier lieu à optimiser le positionnement des puces, la forme du routage et des connectiques. Un banc d'essais est en cours d'étude afin de valider les modèles des puces ainsi que les résultats de simulation. Notre objectif consistera ensuite à intégrer des fonctions de découplage capacitives au plus près des éléments parasites prédominants dans le module.

6. REFERENCES

- [1] L. Popova, R. Juntunen, T. Musikka, M. Lohtander, P. Silventoinen, O. Pyrhonen, and J. Pyrhonen, « Stray inductance estimation with detailed model of the IGBT module », 2013 15th Eur. Conf. Power Electron. Appl. EPE 2013, pp. 1–8, 2013.
- [2] S. Li, L. M. Tolbert, F. Wang, and F. Z. Peng, « P-cell and N-cell based IGBT module: Layout design, parasitic extraction, and experimental verification » *Conf. Proc. - IEEE Appl. Power Electron. Conf. Expo. - APEC*, pp. 372–378, 2011.
- [3] E. Rondon-Pinilla, « Conception de convertisseurs électroniques de puissance à faible impact électromagnétique intégrant de nouvelles technologies d'interrupteurs à semi-conducteurs, » Thèse de l'Ecole Centrale de Lyon, 2014.
- [4] F. Zare and G. F. Ledwich, « Reduced layer planar busbar for voltage source inverters », *IEEE Trans. Power Electron.*, vol. 17, no. 4, pp. 508–516, 2002.
- [5] JM. Guichon, J. Aimé, JL. Schanen, C. Martin, J. Roudet, Y. Le Folch., M. Arpillière and R. Pasterczyk, « Busbar Design: How to Spare Nanohenries », *IAS Annu. Meet. IEEE Ind. Appl. Soc.*, vol. 4, pp. 1865–1869, 2006.
- [6] H. Wen and W. Xiao, « Design and optimization of laminated busbar to reduce transient voltage spike », *IEEE Int. Symp. Ind. Electron.*, pp. 1478–1483, 2012.
- [7] D. Medaule, Y. Arita and Y. Yu, « Latest Technology Improvements of Mitsubishi IGBT Modules » *IEE Colloq. New Dev. Power Semicond. Devices*, vol. 1, pp. 1/5–5/5, 1999.