



**HAL**  
open science

## **Module onduleur de puissance : Modélisation 3D, Estimation des éléments parasites, établissement d'un modèle électrique**

Hocine Daou, François Costa, Mickael Petit, Eric Labouré, Menouar  
Ameziani, Dominique Lhotellier

### ► To cite this version:

Hocine Daou, François Costa, Mickael Petit, Eric Labouré, Menouar Ameziani, et al.. Module onduleur de puissance : Modélisation 3D, Estimation des éléments parasites, établissement d'un modèle électrique. 2nd Symposium de Génie Électrique (SGE 2016), Jun 2016, Grenoble, France. hal-01361654

**HAL Id: hal-01361654**

**<https://hal.science/hal-01361654v1>**

Submitted on 7 Sep 2016

**HAL** is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

# Module onduleur de puissance : Modélisation 3D, Estimation des éléments parasites, établissement d'un modèle électrique

Hocine DAOU<sup>(1,2)</sup>, François COSTA<sup>(2,5)</sup>, Mickael PETIT<sup>(2,3)</sup>, Eric LABOURE<sup>(4)</sup>, Menouar AMEZIANI<sup>(1)</sup>, Dominique LHOTELLIER<sup>(1)</sup>

<sup>(1)</sup> Institut du Véhicule Décarboné et Communicant et de sa Mobilité (Vedecom), 77 rue des Chantiers, Versailles, France

<sup>(2)</sup> SATIE, ENS Cachan - <sup>(3)</sup> CNAM - CNRS UMR 8029, Fr-94230 Cachan

<sup>(4)</sup> Laboratoire Génie Electrique et Electronique de Paris (GEEPS), CNRS UMR8507 – Centrale Supélec - UPSud - UPMC, FR-91192 Gif sur Yvette

<sup>(5)</sup> Université Paris Est Créteil, ESPE, Fr-93000 St Denis

**RESUME** -Cet article traite d'une méthode d'extraction par éléments finis des éléments parasites L-R-C d'un module de puissance en partant de sa géométrie. Notre démarche consiste à effectuer l'estimation de la matrice des éléments parasites résistifs et inductifs, et la prise en compte des effets de peau et de proximité. Ces derniers contribuent, en plus de leur influence sur le comportement CEM, à augmenter les pertes dans les conducteurs du module. Cette approche nous conduit à proposer un modèle électrique pour le convertisseur étudié, permettant l'étude de son comportement lors des commutations. L'évaluation expérimentale a été faite en confrontant le comportement du modèle à un point de fonctionnement donné avec des essais expérimentaux. Celui-ci s'avère globalement satisfaisant ; une stratégie de découplage intelligente et/ou l'optimisation des emplacements des composants sont parmi les perspectives de ce travail, et ce, pour réduire au maximum les éléments parasites présents au sein du module.

*Mots-clés*—IGBT, modélisation 3D, inductance parasite, modèles électriques, double impulsion

## 1. INTRODUCTION

La tendance actuelle dans le domaine du véhicule électrique est d'intégrer des modules de puissance de plus en plus puissants dans des volumes de plus en plus réduits. Les fronts de courant et de tension génèrent des perturbations vers l'extérieur ou au sein même du convertisseur. Il est donc indispensable de maîtriser ces contraintes, car outre les problèmes d'interaction, ces perturbations sont à l'origine de pertes supplémentaires dans le module.

Connaitre la structure interne du module permet en revanche de modéliser finement la structure pour simuler chacune de ses phases de commutation avec précision [1]. Dans notre étude, l'accès à la structure interne d'un bras de module onduleur issu du marché, nous a permis de localiser et d'estimer les inductances parasites de chaque maille de commutation du module. Cette étape est primordiale si l'on veut intégrer des fonctions de découplage capacitif au plus près des éléments parasites les plus perturbants dans le module.

L'enjeu est alors durant la prochaine étape de nos travaux, l'optimisation de l'emplacement des puces et de la forme du routage afin de minimiser cette inductance [2], le but étant d'améliorer les performances du module en commutation [3].

Plusieurs travaux ont été effectués dans ce sens [3-6]. Les méthodes employées supposent que les couplages entre les composants internes du module peuvent être négligés.

Dans cet article, l'inductance de maille est estimée pour les états on-off d'un bras d'onduleur fonctionnant en hacheur. Nous prenons en compte le couplage par mutuelle inductance entre les éléments internes du module.

L'extraction des éléments parasites a été obtenue avec le logiciel Ansys®- Q3D®. Les puces IGBT et diodes ont été modélisées avec le logiciel Simplorer®. Le câblage adapté à la forte puissance et à la charge inductive utilisée sont en cours de caractérisation et de modélisation, le condensateur du bus DC est par contre caractérisé et modélisé, pour une première approche, par un circuit RLC série.

Le modèle électrique établi nous renseigne sur le comportement électrique de la structure ; sa confrontation avec des analyses expérimentales nous a permis d'évaluer son comportement aux commutations.

Dans la première partie de ce travail, seule la modélisation 3D du bras d'onduleur est présentée. Par la suite, la distribution des inductances parasites dans le module est présentée. La seconde partie est consacrée au modèle électrique original établi de la structure étudiée ; il s'agit d'une « co-simulation » Q3D®-Simplorer® permettant une meilleure maîtrise de tous les modèles développés dans le cadre de ce travail. En effet, à chaque pas de calcul, et aux différentes étapes de commutation du module, les estimations des parasites en éléments finis effectués sur Q3D® sont envoyées en temps réel sur Simplorer®. Ensuite, sur ce dernier, on a élaboré un algorithme qui fait l'association de chaque matrice de parasites exportée avec la phase de commutation qui lui convient.

La structure simulée est complétée ensuite par un modèle simplifié du condensateur du bus DC considéré dans nos expérimentations. Il sera question dans la seconde partie de cet article de la présentation détaillée du banc de test dédié à l'étude du régime dynamique du module. La stratégie de commande mise en œuvre tout en justifiant le choix du point de fonctionnement retenu sont ensuite présentés. Une comparaison préliminaire entre le modèle original simulé et les résultats

expérimentaux permet de mettre en évidence les imperfections des modèles.

L'analyse des résultats permet d'identifier les perspectives possibles pour ce travail et les améliorations à apporter éventuellement aux modèles à la vue de l'ensemble des résultats présentés dans cet article.

## 2. PRESENTATION DU MODULE ETUDIE

Le module de puissance FS400R07A1E3 (650V-400A), d'Infineon est destiné à l'alimentation des moteurs des véhicules électriques et hybrides.

La figure 1 présente une modélisation 3D d'un tiers du module étudié où sont présentées les 4 puces d'IGBT et leurs diodes antiparallèles.

Les pistes de cuivre les reliant entre elles sont également modélisées.

La géométrie 3D d'une phase de ce module est saisie sur le logiciel Ansys®-Designer-Modeler® (Fig. 1), elle est ensuite maillée puis exportée sur Q3D®. Le calcul de la matrice des parasites sur Q3D® nous permet d'établir un modèle circuit simplifié du module (figure 2).

Le modèle de la figure 4 est réalisé avec une procédure de co-simulation Simplorer®- Q3D®, et ce, dans le but d'exploiter rigoureusement tous les éléments parasite de chaque maille de commutation.

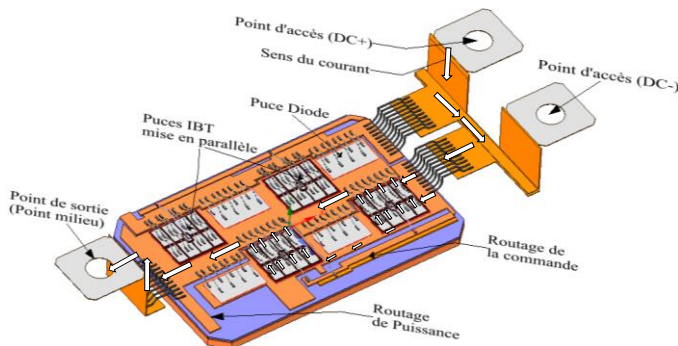


Fig.1 Modélisation géométrique 3D du bras d'onduleur

## 3. ESTIMATION DES INDUCTANCES PARASITES

D'une manière générale, dans un module de puissance, l'inductance de maille est classée en trois catégories : [7]

1. inductance parasite des conducteurs,
2. inductance parasite due aux fils de bonding,
3. inductance parasite des connections au bus DC et aux points de sortie.

La démarche suivie nous a permis d'estimer la répartition des éléments parasites dans une maille de commutation de la structure étudiée. Les inductances et mutuelles parasites sont représentées par une matrice  $[L_{ij}]$  ; Les  $i*j$  éléments de chaque matrice sont calculés par rapport aux « i » points d'accès, que nous avons judicieusement fixés, correspondant à l'accès aux semi-conducteurs de puissance (voir les figures 1 et 2). Quelques résultats sont présentés ci-dessous (tableau 1) :

Tableau 1. Estimation des éléments parasites d'une maille de commutation

Élément parasite	Wire Bondings	Routage	Connectiques $L_{DC+}+L_{point\_milieu}$
Inductance parasite	12 nH	14nH	17nH
Résistance parasite	~1000 $\mu\Omega$		~18 $\mu\Omega$

Ainsi, l'inductance totale d'une maille de commutation est estimée à 45,25 nH.

Un banc de test dont l'objectif est d'évaluer par des mesures expérimentales les matrices estimées par éléments finis sous Q3D® est en cours d'élaboration. Nos premiers résultats montrent que dans le cas le plus défavorable :

$$L_{ij(Q3D)} = \pm 1.08 L_{ij(mesures)}.$$

L'estimation des éléments parasites faite sur Q3D® est globalement satisfaisante. Des mesures approfondies sont en cours de réalisation afin de vérifier ces résultats.

## 4. MODELISATION ELECTRIQUE DU MODULE

L'information sur la manière dont les éléments parasites sont distribués dans le convertisseur nous a permis de modéliser globalement (Fig. 2) ainsi que finement (Fig. 4) le bras d'onduleur étudié.

Dans un cas comme dans l'autre, les diodes antiparallèles ont été modélisées séparément des puces IGBT, ceci dans le but de prendre en compte tous les éléments parasites qui se trouvent naturellement entre chaque puce IGBT et sa diode antiparallèle.

Il est à noter que les essais ont été effectués à la température ambiante et qu'elle a été considérée ainsi constante pour toutes les simulations. Ceci pour deux raisons :

1. La température est un paramètre qui intervient dans plusieurs variables des modèles des puces IGBT. Le fait de transformer ce paramètre en variable rend notre étude complexe et contraignante pour le simulateur notamment en termes de temps de calcul.

2. La prise en compte de l'évolution de la température entrainera systématiquement la modélisation de l'environnement thermique de chaque puce et du module, ainsi que leurs différents couplages. Cette modélisation n'est possible que pour une puce, en considérant le flux thermique unidimensionnel et donc pour des temps courts [8], ceci ne convient pas à nos objectifs actuels.

### 4.1. Modèle simplifié

Dans ce modèle (Fig. 2), les inductances et résistances parasites inter-puces et entre puces et connectiques ont été prises en compte. Une source de courant continu joue le rôle de la charge. La valeur de la capacité du condensateur DC est prise de la feuille de spécification du constructeur, sa résistance et inductance série ont été également fournies. [9]

Le tableau ci-dessous précise quelques paramètres de simulation.

Tableau 2. Quelques paramètres du modèle électrique

Rg (résistance de grille)	Condensateur[9]	IGBT/Diode	Fréquence de découpage
3 $\Omega$	$C_{dclink}=300\mu F \pm 10\%$ , $L_{dclink}=30nH$ , $R_{dclink}=1m\Omega$	Modélisation Simplorer®	15kHz

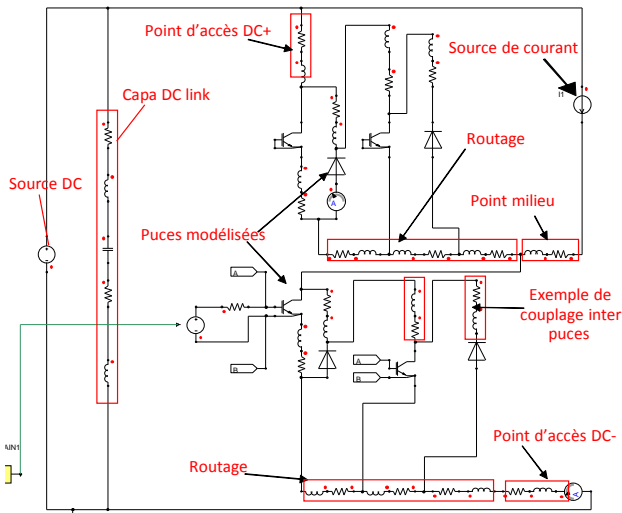


Fig.2 Modèle électrique simplifié du bras de l'onduleur étudié

Quel que soit le point de fonctionnement ( $I$ ,  $V$ ,  $R_g$ ), ce modèle simplifié permet de nous renseigner sur l'influence des éléments parasites sur le comportement du hacheur. A titre d'exemple, pour un point de fonctionnement donné (200A, 450V, 3Ω), la Fig. 3 nous indique le niveau de la surtension sur une puce IGBT au moment de son blocage.

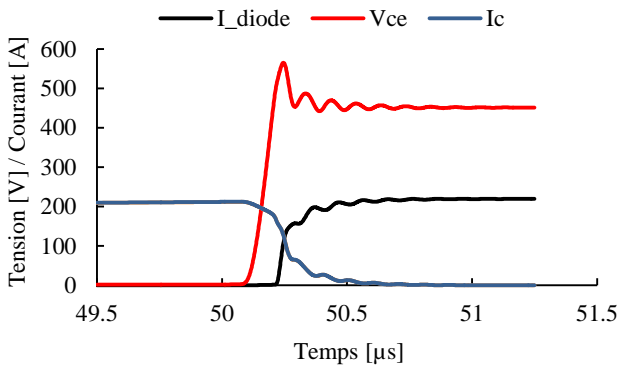


Fig.3 Exemple d'évolution des grandeurs électriques dues au hacheur série simulé ( $I_c$  courant haché en entrée du hacheur,  $V_{ce}$  tension hachée en sortie du hacheur)

Pour le point de fonctionnement choisi, et pour la topologie étudiée, on estime qu'au moment du blocage des semiconducteurs, la surtension aux bornes d'une puce IGBT est de 25% par rapport à la tension nominale. Cette surtension augmente avec le courant commuté.

#### 4.2. Modèle optimisé

Dans ce modèle, plusieurs améliorations ont été apportées. En vue de se rapprocher au mieux du fonctionnement réel de la structure étudiée, la charge inductive employée est modélisée, pour une première approche, non par une source de courant idéale, mais par une inductance  $L_{s, ch}$  en série avec une résistance  $R_{s, ch}$ . Ces deux valeurs sont tirées des données du fabricant. Le condensateur du bus DC est modélisé, pour une première approche, par un circuit LRC série.

Chaque puce d'IGBT dans le module est composée de huit cellules mises en parallèle, chaque cellule est donc modélisée séparément tout en prenant en compte les éventuels résistances

et inductances parasites existant entre chaque cellule et une autre.

La figure ci-dessous présente le modèle élaboré.

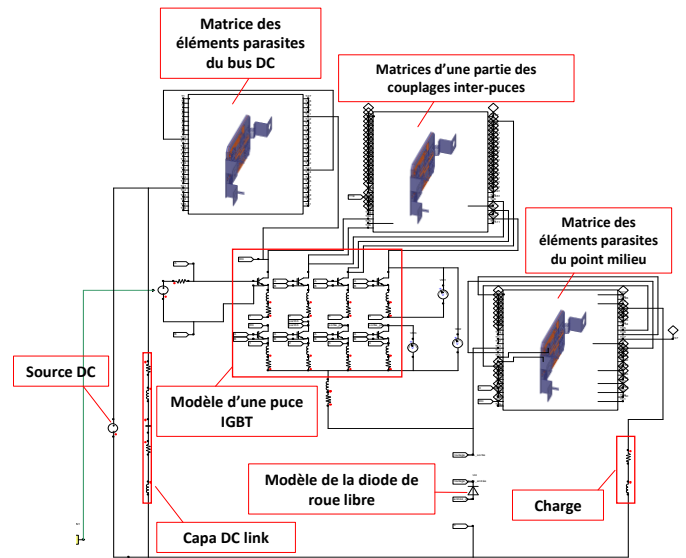


Fig.4 Modèle électrique affiné d'un bras de l'onduleur étudié (Co-simulation Ansys®)

#### 4.3. Le modèle du condensateur du bus DC

Le condensateur considéré dans l'étude est issu d'une technologie à film métallisé [9], les différents phénomènes physiques présents inévitablement dans ce type de structure nous ramènent à réaliser un modèle électrique simplifié du condensateur en question (Fig. 5). La capacité ( $C$ ) du condensateur est donc en série avec une résistance parasite ( $R_s$ ) et une inductance parasite ( $L_s$ ).

En effet, du point de vue interne et en haute fréquence, les métallisations sont le siège de répartition de courant non homogène à cause de l'effet de peau et/ou des courants induits, influant sur les pertes dans le composant.

Ce phénomène est modélisé par ( $R_s$ ). D'autre part, le courant traversant le condensateur génère un champ magnétique et/ou électromagnétique qui risque de se coupler avec des composants présents dans l'environnement du condensateur. L'inductance parasite ( $L_s$ ) représente donc ce phénomène.

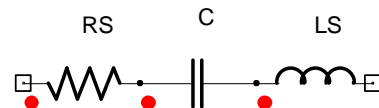


Fig.5 Modèle électrique simplifié du condensateur

L'impédance du condensateur est donnée par l'équation suivante

$$Z_{(\omega=2\pi f)} = R_s + j\omega(L_s - \frac{1}{C\omega}) \quad (1)$$

Avec un analyseur d'impédance, une mesure d'impédance du condensateur en fonction de la fréquence a été réalisée. À partir de cette mesure et la détermination de la première fréquence de résonance ( $\omega_0$ ), il nous est possible de calculer  $R_s$  et  $L_s$  tel que :

$$R_s = |Z|_{(\omega=\omega_0)} \quad (2)$$

$$L_s = \frac{1}{\omega_0^2 * C} \quad (3)$$

Les figures 6 et 7 montrent une confrontation du modèle du condensateur avec la mesure effectuée.

En fonction de la fréquence, on remarque que le modèle représente clairement le comportement capacitif du condensateur jusqu'à la première fréquence de résonance correspondant à 56 kHz. En hautes fréquences le modèle nécessite des améliorations.

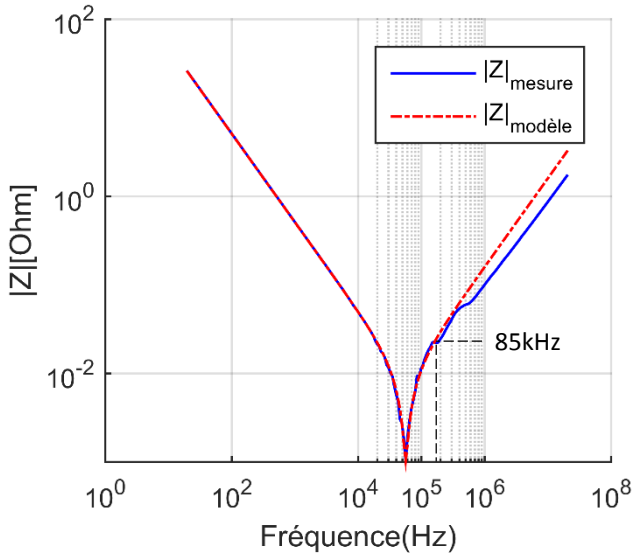


Fig.6 Mesure de l'impédance du condensateur du bus DC en fréquentielle

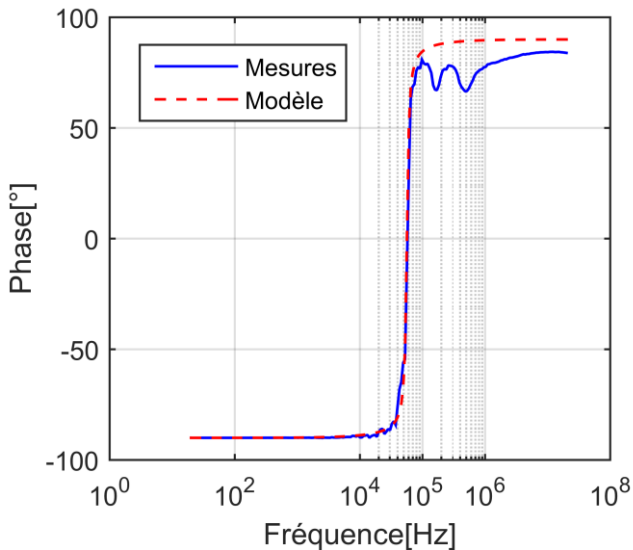


Fig.7 Mesure de la phase du condensateur du bus DC en fréquentielle

La courbe de phase confirme qu'à partir de 85kHz le modèle ne suit pas les mesures à l'impédancemètre, il convient donc de l'optimiser afin de bien estimer la spécificité de la caractéristique en hautes fréquences du condensateur étudié.

## 5. VALIDATION DES MODELES

Afin de confronter notre modélisation à des mesures expérimentales, un banc d'essai a été mis en place. Ce dernier permettra d'évaluer les réponses temporelles des modèles d'un point de vu électrique. Par la suite, nous confronterons simulation et mesures expérimentales

### 5.1. Présentation du banc expérimental

Un bras de l'onduleur considéré dans notre étude est exploité en hacheur série. Ce banc est dédié à l'évaluation à l'ouverture et à la fermeture du courant Ice et de la tension Vce.

La figure ci-dessous présente le synoptique du dispositif mis en œuvre :

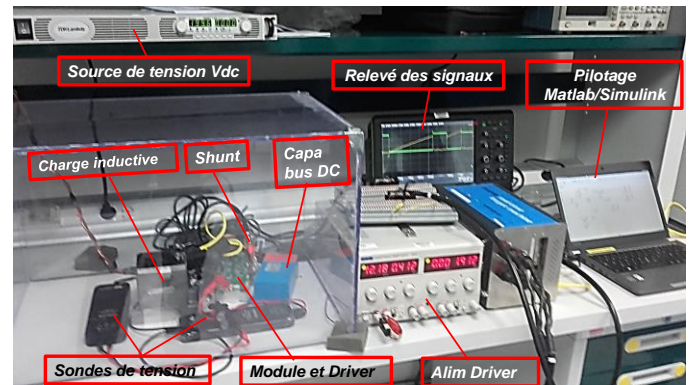


Fig.8 Synoptique du dispositif du banc de test

La source de tension est une TDK 450V, 5A. Cette tension, de même que les tensions grille-émetteur et collecteur-émetteur sont mesurées à l'aide de sondes différentielles TEKTRONIX. Tous les signaux sont visualisés à l'aide d'un oscilloscope de type LECROY. Le courant du collecteur est mesuré à travers une résistance shunt coaxiale intégrée au bus bar. Enfin, les ordres de commande du générateur de double impulsions sont pilotés via une interface Matlab/Simulink

Les valeurs de la résistance de grille pour les commutations à l'ouverture et à la fermeture sont prises tel que :

$$Rg_{on} = Rg_{off} = 3\Omega$$

Dans ces conditions, les mesures ont été faites à Ic=60A sous V<sub>DC</sub>=170V à température ambiante. Pour ce courant, l'utilisation d'une commande à double impulsion permet de reproduire d'une manière simple le fonctionnement dynamique de la cellule de commutation. Elle permet de faire monter le courant jusqu'à la valeur Ice voulue.

La charge utilisée est une inductance L<sub>ch0</sub> (124μH), modélisée en première approximation par une résistance Rs<sub>ch</sub> (24mΩ) en série avec une inductance LS<sub>ch</sub>= L<sub>ch0</sub>.

Le choix d'une faible inductance ainsi que le recours à une commande en double impulsion nous a permis de garantir une durée de conduction faible par rapport à la constante de temps thermique de nos puces, ceci évitera par conséquent leur auto échauffement. Ce type de commande permet en effet de supprimer le besoin au recours à un système de refroidissement contraignant, l'analyse dynamique du module étudié sans se préoccuper des différents aspects thermiques pouvant influencer sur le comportement en commutation du module, est ainsi devenue possible.

### 5.2. Présentation de la commande

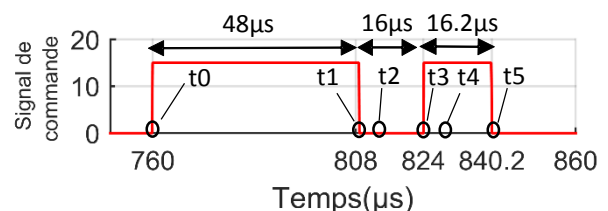


Fig.9 Commande double impulsion

La figure 9 présente les formes d'onde de la commande retenue.

En considérant en première approximation que la charge est purement inductive, les séquences de fonctionnement du hacheur sont comme suit :

-A  $t = t_0$ , les IGBTs sont fermés ( $I_{ce} = 0$  A), en appliquant la tension  $V_{GE} > V_{th}$ , le courant  $I_{ce}$  va croître linéairement jusqu'à  $I_{ce} = 60$  A selon l'équation  $I_c = E/L S_{ch}$

-A  $t = t_1$ , Les IGBTs sont bloqués, apparaît à leurs bornes la tension  $V_{DC}$  à laquelle vient s'ajouter une surtension due à l'énergie stockée dans la maille de commutation. Apparaît également un courant de queue que les IGBTs doivent évacuer.

-A  $t = t_2$ , le courant de queue a disparu, le courant  $I_{ce} = I_{ch}$  au niveau de la charge va alors circuler en roue libre entre la charge et les diodes. Il va décroître lentement entre  $t_2$  et  $t_3$  à cause de la résistance parasite de la charge et à la chute de tension à l'état passant des IGBTs. Il faut donc essayer de maintenir une faible décroissance de  $I_{ce}$  entre  $t_2$  et  $t_3$ .

-A  $t = t_3$ , les IGBTs sont amorcés, la tension à leurs bornes est égale à 0, il apparaît un courant de recouvrement des diodes durant la phase précédente ; d'où la surintensité aux bornes des IGBTs à  $t = t_3$ . Ce pic de courant sur  $I_{ce}$  va disparaître à  $t = t_4$ . Une fois le courant de recouvrement des diodes disparu, le courant  $I_{ce}$  va croître jusqu'à ce que la commande de la fermeture des IGBTs soit envoyée à  $t = t_5$ .

## 6. COMPARAISON

Les modèles physiques développés doivent permettre la modélisation de structures complexes de l'électronique de puissance. L'objectif est double ;

1. Analyser l'influence des éléments parasites sur la surtension/surintensité aux commutations d'un module de puissance et développer ensuite une stratégie de découplage intelligente afin de les minimiser.
2. Réaliser une étude en amont d'une structure innovante de l'intégration 3D comportant des éléments de découplage en son sein.

La figure 10 ci-dessous montre une comparaison entre les simulations et les mesures à la fermeture et à l'ouverture.

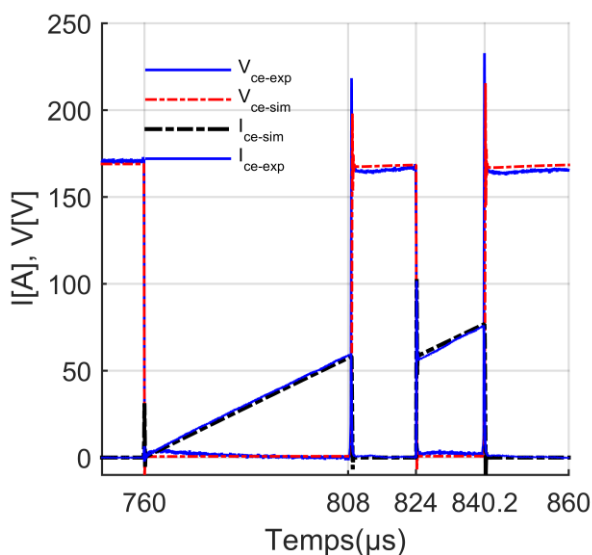


Fig.10 Comparasion simulation/mesure à l'ouverture et à la fermeture

On remarque un accord globalement acceptable entre les formes d'ondes simulées et les mesures. Le nombre important de modèles à prendre en compte dans le cas de la co-simulation rend la simulation lourde en temps de calcul. Cependant, en

analysant séparément le comportement à l'amorçage (Fig. 11), et au blocage (Fig. 12), on peut dégager quelques informations concernant la pertinence de nos modèles ; les tensions aux moments du blocage ( $t = t_1$ , et  $t = t_5$ ) sont beaucoup plus amorties en expérimental qu'en simulation.

A l'amorçage, les courants simulés présentent moins d'oscillations.

### 6.1. Comportement à l'amorçage

La figure ci-dessous présente le comportement du modèle à l'amorçage. En régime statique le comportement du modèle est globalement convaincant. En régime dynamique, la surintensité est relativement bien estimée par le modèle. On remarque cependant un régime transitoire différent de celui qui est constaté en mesures.

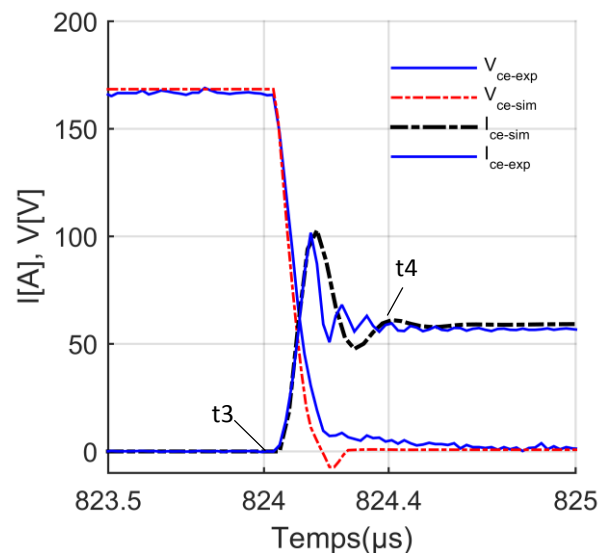


Fig.11 Comparaison simulation/mesure à l'amorçage

### 6.2. Comportement au blocage

La figure ci-dessous présente le comportement du modèle au blocage. En régime statique le comportement du modèle est relativement satisfaisant. En régime dynamique, la surtension estimée par le modèle est inférieure à celle constatée en mesures (220V au lieu de 240V). On remarque cependant un régime transitoire beaucoup plus amorti en expérimental qu'en simulation.

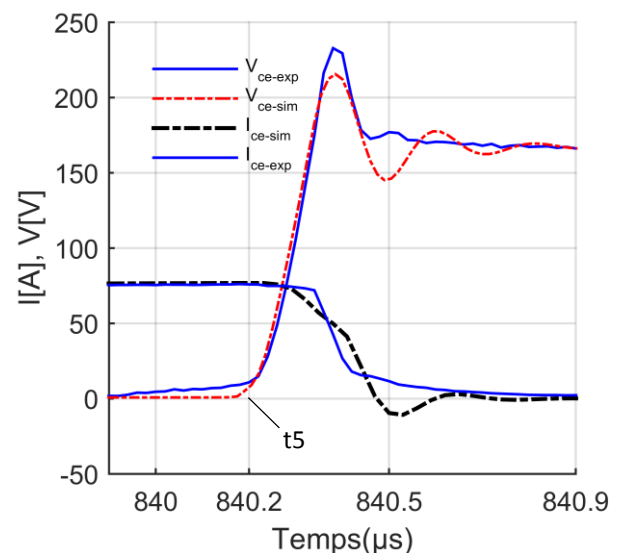


Fig.12 Comparaison simulation/mesure au blocage

## 7. CONCLUSIONS ET PERSPECTIVES

La simulation 3D de la structure étudiée nous permet d'établir une distribution détaillée des éléments parasites au sein du module. Ceci nous a permis d'estimer avec précision l'inductance de maille totale du module

Les réponses des modèles en régime statique sont globalement acceptables, il sera néanmoins nécessaire de modéliser plus finement le condensateur du bus DC, et la prise en compte des modèles détaillés de la charge et du câblage.

En régime dynamique, les modèles présentent, notamment pour les réponses en tension, un comportement oscillatoire qu'il faut analyser et corriger.

Le tableau ci-dessous récapitule les résultats de simulation en régime statique ( $t_0 < t < t_1$ ), et en régime dynamique (régime des surtensions à  $t = t_1$ , et le régime des surintensités à  $t = t_0$ ).

Tableau 3. Récapitulatif des résultats de simulation

Grandeur	Régime statique (Valeur max à $t_0 < t < t_1$ )		Surtension (à $t = t_1$ ) Sursintensité (à $t = t_0$ )	
	Simulation	Mesures	Simulation	Mesures
Vce[V]	170	170	220	240
Ice[A]	61	60	31	8

## 8. REFERENCES

- [1] L. Popova, R. Juntunen, T. Musikka, M. Lohtander, P. Silventoinen, O. Pyrhonen, and J. Pyrhonen, "Stray inductance estimation with detailed model of the IGBT module," *2013 15th Eur. Conf. Power Electron. Appl. EPE 2013*, pp. 1–8, 2013.
- [2] S. Li, L. M. Tolbert, F. Wang, and F. Z. Peng, "P-cell and N-cell based IGBT module: Layout design, parasitic extraction, and experimental verification," *Conf. Proc. - IEEE Appl. Power Electron. Conf. Expo. - APEC*, pp. 372–378, 2011.
- [3] E. Rondon-Pinilla, "Conception de convertisseurs électroniques de puissance à faible impact électromagnétique intégrant de nouvelles technologies d'interrupteurs à semi-conducteurs," Ecole Centrale de Lyon, 2014.
- [4] F. Zare and G. F. Ledwich, "Reduced layer planar busbar for voltage source inverters," *IEEE Trans. Power Electron.*, vol. 17, no. 4, pp. 508–516, 2002.
- [5] M. Guichon, J. Aimé, J.L. Schanen, C. Martin, J. Roudet, Y. Le Folch., M. Arpillière and R. Pasterczyk, « Busbar Design: How to Spare Nanohenries », *IAS Annu. Meet. (IEEE Ind. Appl. Soc.)*, vol. 4, pp. 1865–1869, 2006.
- [6] H. Wen and W. Xiao, "Design and optimization of laminated busbar to reduce transient voltage spike," *IEEE Int. Symp. Ind. Electron.*, pp. 1478–1483, 2012.
- [7] Y. Y. D. Medaule, Y. Arita, "Latest Technology Improvements of Mitsubishi IGBT Modules," *IEE Colloq. New Dev. Power Semicond. Devices*, vol. 1, pp. 1/5–5/5, 1999.
- [8] A. Ammous, K. Ammous, H. Morel, B. Allard, D. Bergogne, F. Sellami, and J. P. Chante, "Electrothermal modeling of IGBT's: application to short-circuit conditions," *IEEE Trans. Power Electron.*, vol. 15, no. 4, pp. 778–790, 2000.
- [9] Epcos Product Applications, "Film Capacitors," *PCC Power Capacitor Chip for 650-VR Semiconductor Modules in e-Mobility Applications*, 2014. [Online]. Available: [www.epcos.com](http://www.epcos.com).