Mécanismes de claquage de diodes bipolaires en SiC - Impact du milieu isolant en surface

L. Wei^{1,2}, M.-L. Locatelli^{1,2}, B. Vergne³, P. Bidan^{1,2}, S. Diaham^{1,2}, G. Grosset⁴, L. Dupuy⁴, D. Tournier⁵

¹Université de Toulouse; UPS ; INPT; LAPLACE (Laboratoire Plasma et Conversion d'Energie);

118 route de Narbonne, F-31062 Toulouse cedex 9, France

²CNRS; LAPLACE; F-31062 Toulouse, France

³Institut franco-allemand de recherches de Saint-Louis, 5 rue du Général Cassagnou, 68300 Saint-Louis

⁴Ion Beam Services, Rue G. Imbert prolongée, Z.I. Peynier Rousset 13790 Peynier, France

⁵Université de Lyon, CNRS, Laboratoire Ampère, INSA-LYON, F-69622, France

RESUME – Une étude de diodes bipolaires en SiC-4H protégées par poche est présentée, afin d'analyser le rôle de l'environnement isolant sur les mécanismes de claquage. Simulation et expérience montrent une tension de claquage V_{BR} améliorée par la présence d'un film polyimide de passivation. Les résultats expérimentaux (V_{BRmax} = 3000 V avec polyimide) ne sont pas dépendants du milieu ambiant considéré (vide secondaire ou azote à 1 atm). La localisation du lieu de claquage par une électroluminescence visible en bord de poche est manifeste d'un claquage par ionisation par impact dans le SiC, comme le prédit la simulation.

Mots-clés—SiC, champ électrique, rupture, isolant, avalanche

1. INTRODUCTION

Protéger la périphérie de la zone active est essentiel pour l'obtention d'un composant (CP) à semi-conducteur 'Haute Tension' [1]. Une attention particulière doit être portée au cas des semi-conducteurs à grand gap, qui possèdent un champ électrique critique E_C, environ dix fois supérieur à celui du silicium (Si) dans le cas du carbure de silicium (SiC). Cette spécificité entraîne l'existence de niveaux de champ électrique E nouveaux au sein des structures par rapport à l'existant. De plus, de tels E_C autorisent la conception de CPs supportant des tensions unitaires (par puce) jusque-là inégalées [2], et augmentent encore la contrainte électrique sur l'environnement isolant proche de la puce. Des architectures destinées à réduire les renforcements de champ, et des matériaux de passivation et d'encapsulation à forte rigidité diélectrique E_{BR} , doivent être recherchés, pour permettre à l'ensemble de fonctionner avec des performances maximales (états passant et bloqué).

Ce papier est focalisé sur la compréhension du comportement de diodes bipolaires P⁺N⁻N⁺ en SiC-4H, au voisinage de leur tension de claquage (V_{BR}). Ces CPs sont protégés en périphérie par extension de terminaison de jonction ('JTE'), et recouverts d'un film de dioxyde de silicium (SiO₂), surmonté d'un dépôt de polyimide (PI), et d'un milieu ambiant isolant. La protection 'JTE', réalisée dans le semi-conducteur, consiste à entourer la jonction à protéger par une zone dopée (poche), de façon à étaler latéralement la zone de charge d'espace développée sous polarisation inverse. De nombreux travaux [3] ont montré l'efficacité de la protection 'JTE' pour les CPs en SiC, ainsi que sa sensibilité à la dose implantée. L'effet de la couche de passivation secondaire en PI, et de la nature du milieu environnant sur les mécanismes en jeu au moment du claquage est en revanche peu analysé, et son étude est l'objectif de nos travaux. L'impact de la présence ou non du film PI sur la distribution de E dans toute la structure, dans le cas ici d'une poche sur-dopée, est d'abord étudié par simulation. Ensuite, les résultats de simulation sont confrontés à l'expérience, pour deux milieux ambiants.

2. ETUDE EN SIMULATION PAR ELEMENTS FINIS

Le logiciel SENTAURUS permet de prendre en compte l'ensemble de la structure étudiée (SiC, électrode métal, isolants) pour calculer le champ E sous polarisation. La structure de la diode P⁺ N N⁺ simulée est présentée en Fig. 1, donnant ses principaux paramètres. Le milieu environnant (air) est dans ce cas un isolant de permittivité relative ε_r égale à 1.



Fig. 1 Structure P⁺NN⁺ en 4H-SiC simulée avec : épitaxie N⁻ (épaisseur=40 μ m, dopage=10¹⁵ cm⁻³, émetteur P⁺ implanté (profondeur jonction=1,2 μ m, dopage maximal=10¹⁸ cm⁻³, largeur=250 μ m), poche 'JTE' P⁻ implantée (profondeur jonction=0,9 μ m, dose=1,24 × 10¹³ cm⁻², L_{JTE} =400 μ m), passivant SiO₂ (épaisseur =1,5 μ m), passivant PI (épaisseur =0 ou 13 μ m), marge latérale épitaxie M_x = 1000 μ m, marge verticale air M_y = 250 μ m.

Pour une polarisation donnée, les équations de continuité des courants sont résolues à chaque nœud de maillage dans SiC seul, avec prise en compte des porteurs générés par ionisation par impact [4]. L'équation de Poisson est résolue quant à elle dans toute la structure. La tension pour laquelle apparaît le claquage par avalanche dans SiC, peut être déterminée par cette méthode (notée V_{BR-SiC}). En revanche, les mécanismes de rupture autres, tels que ceux pouvant intervenir dans les isolants, ne sont pas modélisés. Seules les distributions du potentiel et de E peuvent être déterminées.

La Fig. 2 montre les distributions latérales de E pour différentes profondeurs lorsque la tension appliquée correspond à V_{BR-SiC} . Dans ce cas sans PI, V_{BR-SiC} = 2950 V. La courbe

bleue correspond au profil latéral donnant la valeur la plus élevée de E dans SiC. Ce maximum (proche de 3 MV/cm) se situe à la courbure de jonction en bord de poche en dessous de la surface du SiC (X = 650 μ m, Y = 0,5 μ m). Cette zone correspond à la zone de génération du courant par avalanche.



Fig. 2 Distributions latérales de E à différentes altitudes, sous polarisation égale à $V_{BR-SiC} = 2950V$ pour la diode sans PI.

La Fig. 2 montre aussi les profils de E au-dessus de SiC, dans SiO₂ (Y= - 0,05 μ m) et le milieu ambiant (Y= - 1,55 μ m). Avec PI, les résultats (non présentés) conduisent aux mêmes allures avec des champs dans les isolants plus faibles, ainsi qu'à une valeur plus élevée de V_{BR-SiC} = 3560 V. Dans les deux cas, les maxima de E sous V_{BR-SiC}, se situent au droit du bord de poche. Comparées aux valeurs de E_{BR} connues pour ces milieux, les valeurs simulées restent inférieures ou proches (E_{BR-SiO2} > 8 MV/cm [5], E_{BR-PI} > 3 MV/cm [6]), sauf pour le milieu ambiant. En effet, pour l'azote à Pa (30 kV/cm < E_{BR} < 300 kV/cm pour des distances inter-électrodes > 10 μ m [7]), E calculé dépasse E_{BR} sur plusieurs dizaines de μ m.

3. ETUDE EXPERIMENTALE

Les puces avec et sans PI ont été réalisées sur une même plaque en 4H-SiC de 4''. Le banc expérimental [8] a permis la mesure des caractéristiques inverses, à 20 °C, sous vide (à $5x10^{-6}$ bar) ou sous azote (à Pa = 1 bar). Le courant de fuite I est mesuré en fonction de la tension appliquée V, laquelle est augmentée de façon automatique (rampe dV/dt = 10V/s) ou manuelle, jusqu'à la tension de claquage V_{BR}.

La Fig. 3 représente les mesures typiques de I en fonction de V en mode automatique (I limité à 2 μ A), pour les diodes avec PI et sans PI. Les courants de fuite sont très faibles (densité de courant < 20 μ A/cm²) jusqu'à la tension V_{BR}, de valeur moyenne V_{BR-moy} = 2320 V et 1900 V respectivement avec et sans PI, avec une dispersion plus grande en présence de PI. Le mécanisme de claquage en jeu n'entraîne pas de dégradation du CP. Comme en simulation, V_{BR} est supérieure avec dépôt de PI. Lorsque V est appliquée en mode manuel, en attendant que les sur-courants temporaires observés disparaissent (I limite < 10 μ A), V_{BR} peut atteindre des niveaux plus élevés, (jusqu'à 3000 V selon plusieurs essais sur puces avec PI). Les causes de ce phénomène, à analyser plus en détail, peuvent contribuer à l'écart par rapport à la simulation.

Sous polarisation égale à V_{BR} , un ou plusieurs points lumineux sont observés, comme on peut le voir à gauche sur la Fig. 4. La localisation concorde bien avec le bord de la JTE, qui est la zone du pic de champ trouvé en simulation (cf. Fig. 2) pour le dopage de la poche utilisé pour cette étude. Ces électroluminescences correspondent bien au claquage par avalanche du SiC, selon la littérature [8], [9].

Enfin, les mesures sous Pa d'azote indiquent un comportement et des V_{BR} similaires, semblant montrer que la valeur de E_{BR} associée au milieu n'est pas un paramètre critique pertinent pour la conception.

Des tests électriques supplémentaires au voisinage de V_{BR} , et des analyses complémentaires nous permettront de compléter nos conclusions quant à la nature des phénomènes observés, et les paramètres dimensionnant la tenue en tension des CPs.



Fig. 3 Caractéristiques I(V) en inverse sous vide de diodes avec et sans PI (Section émetteur $p^+ = 0.926 \text{ mm}^2$, $L_{JTE} = 400 \text{ }\mu\text{m}$).



Fig. 4 Point électroluminescent observé pour une diode avec PI : $V=V_{BR}=$ 2877 V, $I=I_{lim}=10 \ \mu$ A. (Diamètre de l'électrode = 460 μ m, $L_{JTE}=$ 400 μ m).

4. References

- [1] B.J. Baliga, "Modern Power Devices", New York, 3rd ed., Wiley, 1987
- [2] H. Niwa, G. Feng, J. Suda and T. Kimoto, "Breakdown Characteristics of 12-20 kV-class 4H-SiC PiN Diodes with Improved 4H-SiC PiN Diodes with Improved Junction Termination Structures", Materials Science Forum vol 338-342, p. 1387-1390, 2012.
- [3] R. Pérez, D. Tournier, P. T. Amador, P. Godignon, N. Mestres, J. Millan, «Planar Edge Termination Design and Technology Considerations for 1.7-kV 4H-SiC PiN Diodes», IEEE Transactions on Electron Devices, vol. 52, no. 10, 2005
- [4] A. O. Konstantinov, Q. Wahab, N. Nordell, and U. Lindefelt. «Ionization rates and critical fields in 4H silicon carbide». Applied Physics Letters, 71(1):90-92, 1997.
- [5] L. Wei, M. L. Locatelli, S. Diaham, C. D. Pham, G. Grosset, L. Dupuy, «Dielectric properties of SiO₂ film deposited by PECVD TEOS at high temperature», conférence SGE, Cachan, 8-10 juillet 2014
- [6] S. Diaham, S. Zelmat, M. L. Locatelli, S. Dinculescu, M. Decup and T. Lebey, «Dielectric breakdown of polyimide films: Area, thickness and temperature dependence», IEEE Transactions on Dielectrics and Electrical Insulation Vol. 17, No. 1; February 2010.
- [7] R. Papular, «Phénomènes Electriques dans les Gaz», Dunod, Paris, 1963
- [8] J.-Y. Jiang, H.-C. Hsu, K.-W.Chu, C.-F. Huang, IEEE Transactions on electron devices, vol. 55, no. 8, 2015
- [9] P.G. Muzykov, A.V. Bolotnikov, T.S. Sudarshan, Solid-State Electronics, vol. 53, pp14–17, 2009