



HAL
open science

Dimensionnement des éléments passifs d'un convertisseur cascadé en vue de l'intégration d'organes de stockage au réseau

Alexis Mahe, Jean-Christophe Olivier, Azeddine Houari, Mohamed Machmoum,
Jérôme Deniaud

► To cite this version:

Alexis Mahe, Jean-Christophe Olivier, Azeddine Houari, Mohamed Machmoum, Jérôme Deniaud. Dimensionnement des éléments passifs d'un convertisseur cascadé en vue de l'intégration d'organes de stockage au réseau. Symposium de Genie Electrique, Jun 2016, Grenoble, France. <hal-01361606>

HAL Id: hal-01361606

<https://hal.science/hal-01361606v1>

Submitted on 7 Sep 2016

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



HAL Authorization

Dimensionnement des éléments passifs d'un convertisseur cascadié en vue de l'intégration d'organes de stockage au réseau

Alexis MAHE^{1,2}, Jean-Christophe OLIVIER¹, Azeddine HOUARI¹, Mohamed MACHMOUM¹, Jérôme DENIAUD²

¹IREENA, Institut de Recherche en Energie Electrique de Nantes Atlantique - Saint-Nazaire, France

²COMECA Power - Le Mans, France

alexis.mahe@univ-nantes.fr

RESUME – Nous présentons dans ce papier une méthode de dimensionnement des éléments passifs d'un convertisseur multi-niveaux de topologie ponts complets cascadiés. Ce convertisseur est assemblé en étoile et intègre des batteries de stockage chimique. La topologie présente une bonne tolérance aux défauts et permet une montée en tension plus facile. Les éléments passifs du convertisseur, tels que les inductances de ligne et les condensateurs de bus continu sont quantifiés de manière générique en fonction du nombre de modules. Les modèles de dimensionnement, couplés à une fonction objectif, permettent de mettre en place un algorithme de dimensionnement optimal du convertisseur multi-niveau, permettant de choisir le nombre de niveaux en optimisant un rapport coût/volume/performance moins restrictif comparé à une approche classique.

Mots-clés – Convertisseurs multi-niveau, stockage stationnaire, modularité, convertisseur relié au réseau, smart grid

1. INTRODUCTION

Les sources d'énergie électrique renouvelable vouées à se développer à moyen terme sont le photovoltaïque et l'éolien. Or, il se trouve que ces modes de production sont par nature décentralisés, puisque leur implantation est intimement liée à la disponibilité de la ressource. S'ajoute à cela la nature intermittente de la ressource qui rend difficile toute prédiction de la production à moyen terme. Le déploiement de nouvelles infrastructures de réseaux électriques doit donc intégrer en amont cette nature intermittente des énergies renouvelables, par une gestion intelligente de l'énergie et par l'intégration de nouveaux systèmes de stockages. Ainsi, l'énergie électrique produite pourra être stockée en période de faible consommation ou de surproduction, et pourra être réinjectée sur le réseau à la demande.

La structure modulaire cascadiée associée à des solutions de stockage a déjà été utilisée dans un concept de *flying-batteries*, pour le prototypage rapide de pilotage de moteurs [1]. Plus récemment, cette structure a été développée dans des applications de stockage reliée au réseau [2], la problématique d'interconnexion modules-batteries a été en partie traitée par [3], pour des applications de charge rapide de véhicule électrique.

L'étude en cours contribue à la mise en œuvre d'une solution générique et extensible de convertisseur multi-niveaux, permettant l'interconnexion directe à des réseaux moyenne tension. La montée en tension du convertisseur et l'interconnexion directe au réseau permet de supprimer le transformateur abaisseur, coûteux et volumineux. Cette structure de conversion offre un contrôle du flux d'énergie de chaque batterie et propose, grâce à ses degrés de liberté, plusieurs stratégies de tolérances aux défauts d'interrupteurs[4]. Les applications visées sont le lissage de puissance (l'écrêtage, et le déplacement de pics de consommation), qui requièrent des absorptions et injections de courants sinusoïdaux sur le réseau moyenne tension, et la charge de batteries électrochimiques.

Ce travail propose une méthodologie de dimensionnement des éléments passifs du convertisseur (inductances, radiateurs et condensateurs de bus), en fonction de la technologie de l'interrupteur et du nombre de niveaux permis par celui-ci. Ces éléments font partie des variables d'optimisation coût/volume/performance du convertisseur : dans le cas de l'inductance de filtrage par exemple, le modèle présenté permet de fixer non seulement la valeur de self, mais aussi les dimensions et volumes des différents matériaux (et donc le coût, mais aussi le rendement).

Ce papier s'articule de la manière suivante : la topologie de conversion et l'environnement du système seront présentés en partie 2. Puis les éléments à dimensionner et leurs modèles seront détaillés en partie 3. La partie 4 présentera les objectifs de l'optimisation. Les résultats obtenus en fonction des dimensionnements sont analysés en partie 5, détaillant les tendances observées et les limites des modèles. Une conclusion de ce travail de dimensionnement est donnée partie 6.

2. DESCRIPTION DU SYSTÈME

Le premier objectif de notre travail est de définir une topologie de convertisseur adaptée à notre problématique de connexion directe de systèmes de stockage sur un réseau de moyenne tension, en vue de proposer une fonctionnalité de lissage de puissance. Pour cette étude, nous considérons un réseau 5.5 kV à 50 Hz, avec une puissance visée de 500 kW.

La topologie retenue dans cette étude est le convertisseur cascadié à ponts complets, assemblé en étoile. chaque module est interfacé avec une batterie par l'intermédiaire d'un bras de pont fonctionnant en Buck-Boost réversible. La figure 1 illustre l'assemblage en cascade de modules bipolaires, assemblé en simple étoile et relié au réseau par l'intermédiaire d'inductances série.

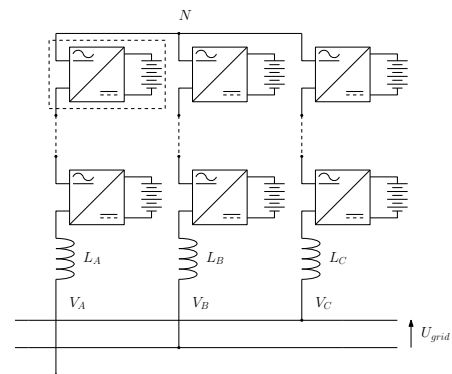


Fig. 1. Topologie convertisseur cascadié en étoile étudiée

Les principales caractéristiques de cette topologie sont :

- Un courant continu et uniforme par branche.
- L'absence de bus DC commun : les capacités sont distribuées dans chacun des modules.
- Un comportement prévisible en cas de défaillance d'un transistor de puissance [4].
- Une extensibilité facile à un nombre de niveaux supérieurs.

En revanche, cette topologie implique d'utiliser un grand nombre de *sous-modules* isolés entre eux, rendant alors relativement délicate leur mise en œuvre et leur intégration. L'idée est donc de réaliser ces modules à l'aide de structures d'onduleur triphasé à MOSFET ou IGBT, existant en monolithique de manière standard dans l'industrie. La figure 2 présente un synoptique du sous-module envisagé.

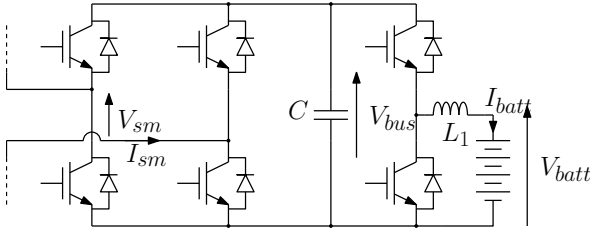


Fig. 2. Synoptique du module envisagé

L'équation (1) donne la relation entre nombre m de modules, la valeur de la tension de leur bus continu V_{bus} et la tension entre phases du réseau U_{grid} à laquelle il conviendra d'ajouter une marge afin d'assurer la commandabilité de l'ensemble [5].

$$m V_{bus} > \frac{\sqrt{2}}{r \sqrt{3}} U_{grid} \quad (1)$$

Le module élémentaire étant un pont complet permettant d'obtenir 3 niveaux de tension différents en sortie : $V_{sm} = V_{bus}$, $V_{sm} = -V_{bus}$ et $V_{sm} = 0$. Le nombre final de niveaux en sortie du convertisseur est donné par l'équation (2) :

$$N = 2m + 1 \quad (2)$$

3. DIMENSIONNEMENT DES ÉLÉMENTS PASSIFS

Dans cette partie, nous allons détailler les modèles utilisés pour évaluer les volumes, les coûts et les pertes des différents éléments en essayant en particulier de mettre en évidence l'influence du nombre m de modules sur le volume et le coût des éléments dimensionnés.

3.1. Dimensionnement des selfs

La stratégie de modulation proposée est celle à porteuses entrelacées, qui permet d'augmenter la fréquence apparente [6], côté réseau, tout en permettant un dimensionnement du bus DC raisonnable, contrairement à la modulation à porteuses décalées. La fréquence de commutation vue par le filtre de sortie est alors donnée par l'équation (3) :

$$f_{app} = 2m f_{sw} \quad (3)$$

Les inductances de filtrages sont placées à deux points dans ce convertisseur : dans chaque module à l'interconnexion avec les batteries (figure 2) et à l'interconnexion avec le réseau (figure 1). La valeur en mH de ces inductances est une valeur d'entrée du modèle de dimensionnement décrit plus bas. L'équation (4) permet d'évaluer l'ondulation de courant au point de connexion au réseau et à la batterie :

$$\Delta I = \frac{V_{bus}}{4L f} \quad (4)$$

avec :

- pour ΔI côté réseau : $L = L_A$ et $f = f_{app}$.
- pour ΔI côté batterie : $L = L_1$ et $f = f_{sw}$.

L'ondulation de courant affecte la durée de vie de la batterie et des condensateurs de bus DC, en plus d'être responsables de pertes par effet joule supplémentaires. Elle détermine une variable intermédiaire du dimensionnement, I_{rated} :

$$I_{rated} = \max(\Delta I + I(t)) \quad (5)$$

On se propose de dimensionner les inductances de filtrage selon une forme classique de circuit magnétique en double "E" (voir figure 3). Pour ne pas atteindre la saturation magnétique ni la densité de courant maximale, le dimensionnement de l'inductance se réduit à l'aire du bobinage A_e et l'aire du circuit magnétique A_w (équation 6)[7] [8] :

$$A_e A_w = \frac{L I_{rated}^2}{B_{max} J_{max} k_w} \quad (6)$$

avec :

- B_{max} l'induction maximale dans le fer.
- J_{max} la densité de courant maximale dans le cuivre.
- k_w le coefficient de remplissage des bobinages.

On en déduit la longueur caractéristique unique a (figure 3) par la relation (7) :

$$a = \left(\frac{2}{3} A_e A_w \right)^{\frac{1}{4}} = \left(\frac{2}{3} \frac{L I_{rated}^2}{B_{max} J_{max} k_w} \right)^{\frac{1}{4}} \quad (7)$$

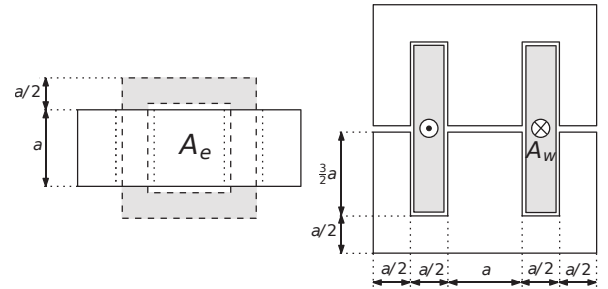


Fig. 3. Géométrie de l'inductance de lissage considérée [7], basée sur la longueur caractéristique a .

Le volume occupé par la self est déterminé par les dimensions extérieures de l'ensemble (figure 3), soit :

$$V_{self} = 24.a^3 \quad (8)$$

De (4), (3), (7) et (8) on déduit :

$$V_{self\ grid} = 24. \left(\frac{1}{6 \Delta I . f_{app} B_{max} J_{max} k_w} V_{bus} I_{rated}^2 \right)^{\frac{3}{4}} \quad (9)$$

On peut alors caractériser la sensibilité du volume de l'inductance vis à vis du nombre m de modules :

$$V_{self\ grid} = 24. \left(\frac{1}{3\sqrt{6} \Delta I r f_{sw} B_{max} J_{max} k_w m^2} U_{grid} I_{rated}^2 \right)^{\frac{3}{4}} \quad (10)$$

$$V_{self\ buck} = 24. \left(\frac{1}{3\sqrt{6} \Delta I r f_{sw} B_{max} J_{max} k_w m} U_{grid} I_{rated}^2 \right)^{\frac{3}{4}} \quad (11)$$

L'inductance d'interconnexion au réseau bénéficie de deux manières de l'augmentation du nombre de niveaux : la diminution de la tension du bus continu, et l'augmentation de la fréquence apparente en sortie.

Les modèles de coûts des inductances suivent la même tendance, puisqu'ils sont indexés sur les volumes de matières premières. Ce dimensionnement géométrique permet aussi de déduire le nombre de tours du bobinage n_{tours} , la résistance série R_w de l'inductance et ainsi les pertes cuivres :

$$n_{tours} = \frac{A_w J_{max} k_w}{I_{rated}} \quad (12)$$

$$R_w = \rho_{co} \frac{6.a.n_{tours}^2}{k_w A_w} \quad (13)$$

$$P_{cuivres} = R_w \left(\frac{\Delta I^2}{12} + I^2 \right) \quad (14)$$

Les pertes fer sont déduites à partir de l'équation de Steinmetz suivante, qui correspond ici à un noyau en Ferrite Metglas 2605SA1 [9]

$$P_{fer} = 0.412.V_{fer} \cdot \left(\frac{f_{app}}{1000} \right)^{(1.51)} \cdot \left(\frac{B_{max} \cdot \Delta I}{I_{rated}} \right)^{(1.74)} \quad (15)$$

Ces pertes seront additionnées aux pertes dues aux semi-conducteurs, évalués dans la partie suivante, afin d'avoir une image plus précise du rendement final du convertisseur.

3.2. Evaluation des pertes des semi-conducteurs

Pour le panel de transistors (IGBT et MOSFET) considérés, les performances en conduction et commutation sont extraites, pour calculer les pertes en fonction de la fréquence de commutation et du nombre de modules.

Les données extraites des documentations constructeurs sont :

- La tension maximale ; le bus DC est imposé au moins 30% inférieur à cette limite.
- Le courant maximal : sont retenus uniquement les composants supportant un courant supérieur à 80A (limite considérée pour I_{rated}).
- V_{CEsat} ou R_{ON} suivant la technologie de l'interrupteur.
- V_F la tension de la diode antiparallèle, dans le cas des IGBT (le MOS est censé être utilisé en redresseur actif).
- R_{Thj-c} qui impactera le circuit thermique équivalent.
- E_{on} et E_{off} les pertes par commutations, lorsqu'elles sont indiquées ; elles sont linaérisées avec la tension de bus effective.
- t_{on} et t_{off} lorsque les pertes par commutation ne sont pas fournies.
- t_{jMAX} La température de travail maximale de la jonction.
- Et enfin, le coût de l'ensemble des 6 interrupteurs, à titre comparatif.

Les pertes totales sont calculées en tenant compte des pertes par conduction transistor P_{cond} et par diode P_{diode} , ainsi que les pertes par commutation P_{sw} :

$$P_{cond} = V_{CEsat} I_{rated} + R_{ON} \left(I_{rated} + \frac{\Delta I^2}{12} \right) \quad (16)$$

$$P_{diode} = V_F \cdot I_{rated} + R_{ON} \cdot \left(I_{rated} + \frac{\Delta I^2}{12} \right) \quad (17)$$

$$P_{sw} = (E_{on} + E_{off}) \cdot f_{sw} \quad (18)$$

3.3. Choix du dissipateur thermique

A partir des pertes calculées dans la partie précédente, un dissipateur thermique est choisi au plus juste à partir de la résistance thermique voulue. Une corrélation statistique avec les données du marché (figure 4) permet d'associer un coût et un volume dans une gamme de dissipateurs thermiques en aluminium extrudé à convection forcée.

Le modèle associant résistance thermique R_{th} et coût C_{rad} du dissipateur thermique est présenté à l'équation (19), celui associant R_{th} et son volume total V_{rad} à l'équation (20) :

$$C_{rad} = 26 R_{th}^{(-\frac{2}{3})} \quad (19)$$

$$V_{rad} = 4.31 \cdot 10^{-3} e^{-8.63 R_{th}} \quad (20)$$

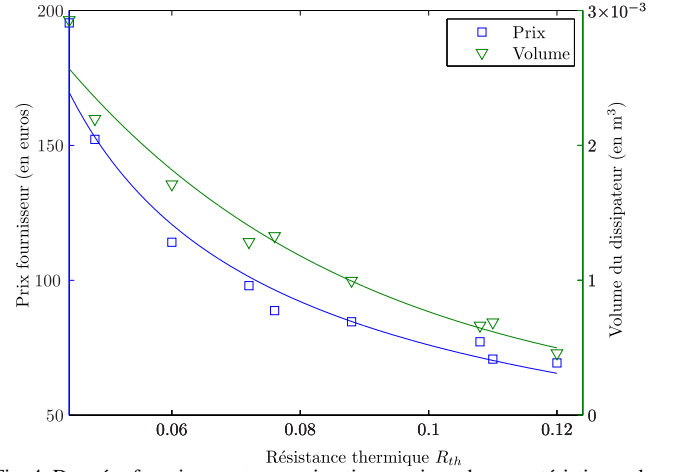


Fig. 4. Données fournisseur et approximation continue des caractéristiques des dissipateurs thermiques

3.4. Dimensionnement du bus DC

Les condensateurs du bus DC doivent assurer une tension constante à $\pm 5\%$ de la valeur nominale de la tension, pour assurer la commandabilité et la qualité de l'onde. Dans cette gamme de puissance, grâce au travail en moyenne tension, le courant efficace du bus continu est suffisamment faible pour qu'il ne soit pas une contrainte thermique de dimensionnement des condensateurs. Le profil de courant présenté figure 5 comporte une forte composante 100Hz qui est dimensionnant pour le bus continu.

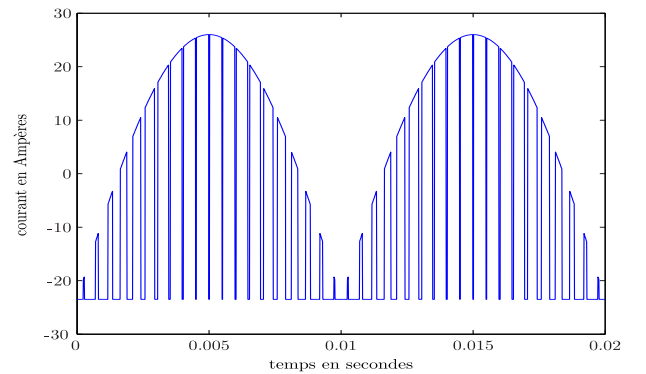


Fig. 5. Profil courant vu par le bus DC

On considère un modèle électrique simplifié (voir figure 6). En négligeant l'influence de la fréquence de commutation (hypothèse vérifiée par simulation) et les pertes, on peut évaluer la variation crête à crête de la tension de bus DC de manière analytique, selon l'équation (22) :

$$I_c = I_{ond} - I_{DC} = I \cdot \sqrt{2} \cdot r \cdot \sin^2(2\pi f_{grid} t) - \frac{I \cdot \sqrt{2} \cdot r}{2} \quad (21)$$

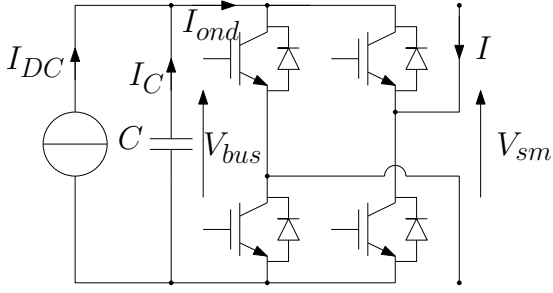


Fig. 6. modèle considéré pour dimensionner le bus DC

$$\Delta V = \frac{1}{C_{bus}} \int_0^{\frac{T}{8}} I_c(t) dt = \frac{I\sqrt{2}r}{8\pi \cdot f_{grid} \cdot C_{bus}} \quad (22)$$

avec :

- ΔV l'ondulation crête crête en Volts
- C_{bus} la valeur en farads du bus DC
- I la valeur efficace du courant de ligne en Ampères
- r la profondeur de modulation, généralement $r < 0.90$.

On a alors une manière simple de dimensionner le bus DC (23) :

$$C_{bus} = \frac{I\sqrt{2}r}{8\pi \cdot f_{grid} \cdot \Delta V} \quad (23)$$

Pour l'application d'onduleur à MLI, la technologie privilégiée en basse tension est généralement celle des condensateurs à électrolytes aluminium. Ceux-ci présentent des tendances de prix et de volumes variant linéairement en fonction de leur capacité et au carré de leur tension de service, comme présenté en équations (24) et (25) :

$$C_{capa} = k_{cout_{capa}} \cdot C_{bus} \cdot V_{bus}^2 \quad (24)$$

$$V_{capa} = k_{vol_{capa}} \cdot C_{bus} \cdot V_{bus}^2 \quad (25)$$

le critère de commandabilité $|\frac{\Delta V}{V_{bus}}| < 5\%$ est relatif et dépend de la valeur du bus DC, et donc du nombre m de modules. De (23) on déduit alors $C_{bus} \propto m$. De plus on a $V_{bus} \propto \frac{1}{m}$; de (24) et (25), on déduit alors (26) et (27) :

$$C_{capa} = k_{cout_{capa}} \cdot \frac{10 \cdot S_{rated}}{3m \cdot \pi \cdot f_{grid}} \quad (26)$$

$$V_{capa} = k_{vol_{capa}} \cdot \frac{10 \cdot S_{rated}}{3m \cdot \pi \cdot f_{grid}} \quad (27)$$

Ces équations concernent le bus DC d'un seul module dans l'ensemble du convertisseur, d'un point de vue global on a $3m$ modules, le produit CV^2 et donc le coût et le volume de condensateurs est indépendant du nombre m de modules.

4. OBJECTIFS DE L'OPTIMISATION

L'objectif de l'optimisation est de minimiser les pertes et le volume global du convertisseur tout en garantissant les performances recherchées, sans aucun *a priori* sur le nombre de niveaux ou la technologie de transistors à utiliser. Cette optimisation repose sur l'ensemble des modèles présentés précédemment. Les liens de causalité entre les modèles sont présentés figure 7. Les paramètres utilisés sont résumés en table 1.

Seuls les résultats de l'optimisation volume/pertes seront présentés, le coût étant évalué à titre indicatif.

Afin de mettre en évidence les tendances et compromis, l'algorithme génétique multi-objectif intégré à MATLAB (*gamultiobj*) est utilisé. Les résultats sont ainsi présentables sous forme de fronts de Pareto.

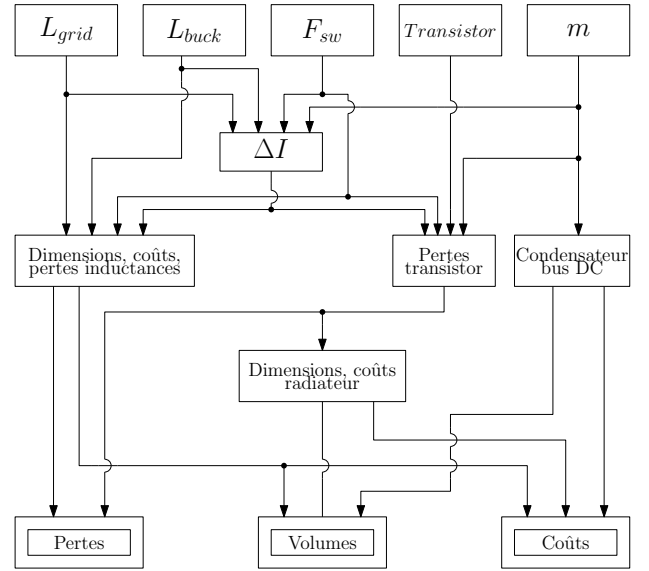


Fig. 7. Liens de causalité entre les données d'entrée, les différents modèles et les fonctions objectives

Le front est créé par la mise en concurrence de 2 indices normalisés k_{volume} et k_{pertes} à minimiser et définis comme suit :

$$k_{volume} = e^{\left(\frac{V_{total} - V_{max}}{V_{max}}\right)} \quad (28)$$

$$k_{pertes} = e^{\left(\frac{P_{total} - P_{max}}{P_{max}}\right)} \quad (29)$$

avec :

$$V_{total} = m \cdot (2 \cdot V_{rad} + V_{capa} + V_{selfbuck}) + V_{selfgrid} \quad (30)$$

$$P_{total} = m \cdot (P_{sw} + P_{cond} + P_{selfbuck}) + P_{selfgrid} \quad (31)$$

Un facteur de marge est ajoutée au volume du dissipateur pour représenter le volume occupé par les circuits imprimés, l'interconnexion entre les modules... et s'assurer que les flux d'air ne soient pas perturbés.

Certaines grandeurs ne font pas partie de la fonction objectif mais sont discriminantes si elles sont dépassées, il s'agit de :

- Les ondulations de courant $\Delta I_{gridMAX}$ et $\Delta I_{buckMAX}$.
- La température de jonction des transistors, si le radiateur nécessaire pour évacuer les pertes est hors gamme.
- La tension de fonctionnement des transistors, qui doit être de 30% supérieure à V_{bus} .

Dans le cas où au moins l'un des critères n'est pas respecté, le dimensionnement testé est rejeté en augmentant artificiellement le résultat de k_{volume} et k_{pertes} .

5. RÉSULTATS

L'algorithme est utilisé pour les transistors suivants :

- 1 module bras IGBT 1700V : SKM 100GB125DN.
- 2 IGBT discrets 1200V (package TO 247) parallélisés par interrupteur : STGW40M120DF3.
- 2 MOS discrets 800V (package SOT 227) parallélisés par interrupteur : IXFN 60N80P.
- 1 MOSFET discrets 600V (package PLUS 264) par interrupteur : IXFB110N60P3.
- 1 IGBT discret 650V (package TO 264) par interrupteur : IXXK160N65C4.

Les résultats rendement-volumes toutes technologies confondues (figure 8) indiquent avant tout une très forte segmentation des performances par la technologie de l'interrupteur.

Paramètres globaux

U_{grid}	Tension entre phases du réseau	5500	V
S_{rated}	Puissance apparente totale triphasée	500	kVA
$\Delta I_{gridMAX}$	Ondulation maximale sur le réseau	20	%
$\Delta I_{buckMAX}$	Ondulation maximale sur la batterie	5	%
f_{grid}	Fréquence du réseau	50	Hz
r	rapport de modulation	0,9	
Dimensionnement des inductances			
B_{max}	Induction maximale dans le fer	1,2	Tesla
J_{max}	Densité de courant maximale	5	$A.mm^{-2}$
k_w	Coefficient de remplissage des bobinages	0,3	
ρ_{co}	Résistivité du cuivre	17.10^{-9}	$\Omega.m$
K_{self}	Facteur de correction du coût	8	
Dimensionnement des condensateurs			
$k_{prixcapa}$	Facteur de coût	0,2	$C^{-1}V^{-2}$
$k_{volcapa}$	Facteur de volume	$3,4.10^{-6}$	$m^3.C^{-1}V^{-2}$
Données d'entrée de l'optimisation			
Nom	Valeur minimale	Valeur maximale	Unité
L_{grid}	10^{-6}	10^{-1}	H
L_{buck}	10^{-6}	10^{-1}	H
f_{sw}	1000	5000	Hz
m	1	15	

Tableau 1. Paramètres utilisés

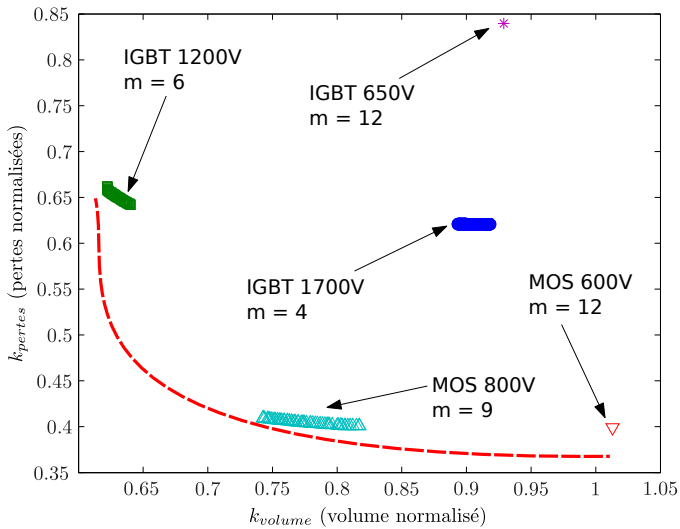


Fig. 8. Fronts de Pareto pour toutes les technologies étudiées

Les dimensionnements basés sur des IGBT 1700V et 650V ne présentent pas d'intérêt comparativement aux MOSFETs et IGBT 1200V : ils ne se situent pas dans le front de Pareto. Pour les IGBT 650V, cela s'explique par leur mise en concurrence avec les MOSFETs de même calibre de tension, ayant de bien meilleures performances (pertes par conduction et par commutation) dans la gamme de courant considérée. Les IGBT 1700V, bien que permettant un fonctionnement à un nombre réduit de modules, et donc un volume inférieur, sont désavantagés par leurs fortes pertes qui obligent à dimensionner le dissipateur en conséquence. De plus la fréquence apparente en sortie est bien inférieure, ce qui aboutit à un filtrage plus volumineux. Les résultats détaillés pour les 3 technologies se situant dans le front de Pareto (IGBT 1200V, MOS 800V et MOS 600V) sont disponibles en table 2 (le coût estimé est mentionné à titre indicatif). Le détail de répartition des volumes est présenté figure 9, et le détail des pertes figure 10. Pour les 3 dimensionnements

optimaux, on a une fréquence apparente en sortie du même ordre de grandeur (entre 20 et 24 kHz). En termes de volume total, on constate une tendance linéaire au nombre de modules, malgré un volume de condensateurs indépendant de celui-ci.

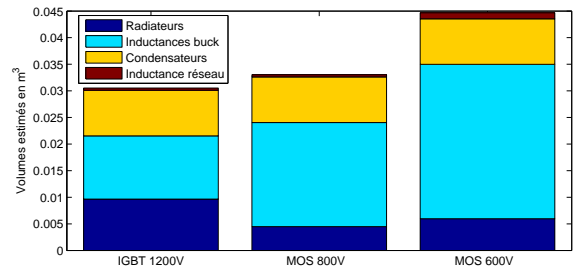


Fig. 9. Répartition des volumes

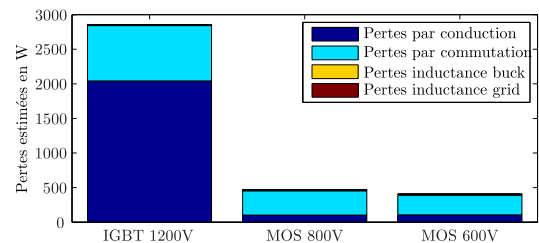


Fig. 10. Répartition des pertes

Le réel compromis semble être entre le dimensionnement à base d'IGBT 1200V et celui à base de MOSFET 800V, avec un rapport 6 entre les pertes totales, un réel argument pour l'application de stockage envisagée. Par contraste les MOSFET 600V apportent peu (0,04 % de gain en rendement, soit 14% de pertes en moins) pour une augmentation significative de volume. Le nombre de modules total en jeu (respectivement 6, 9 et 12 par phases) peut aussi être un facteur de décision.

Technologie	IGBT 1200V	MOS 800V	MOS 600V
nombre de modules	6	9	12
tension de bus	786 V	524 V	393 V
coût estimé	12439 €	19826 €	25568 €
volume estimé	0,054 m ³	0,075 m ³	0,101 m ³
f_{sw}	2,04 kHz	1,21 kHz	1,01 kHz
f_{app}	24,48 kHz	21,78 kHz	24,24 kHz
Pertes totales	2850 W	466 W	400 W
Rendement	98,29 %	99,72 %	99,76 %

Tableau 2. Résultats de dimensionnements optimaux pour 3 technologies différentes

Le résultats de dimensionnement ont été confrontés par simulation ; la tension de ligne et les tensions et courants de bus sont présentés figure 11. Les critères de qualité, $\Delta I_{grid} < 20\%$ crête à crête et $|\frac{\Delta V_{bus}}{V_{bus}}| < 5\%$ sont bien respectés. Le courant de sortie, présentant des nœuds d'ondulation à chaque changement de niveau, est présenté figure 12.

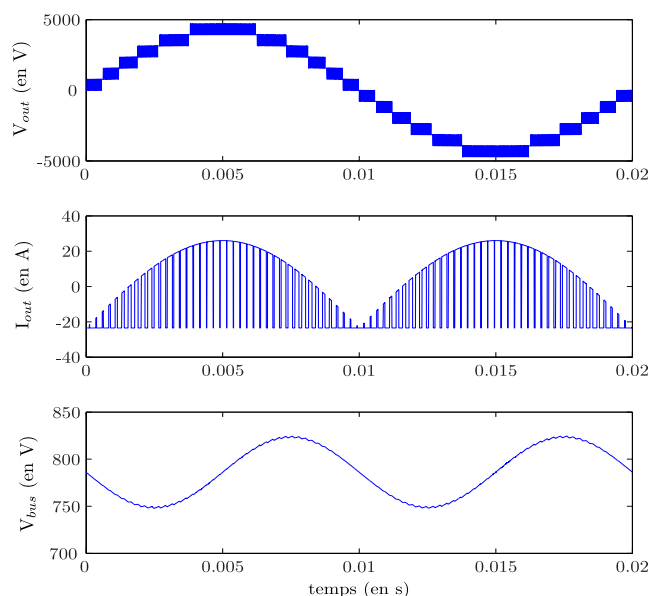


Fig. 11. Formes d'ondes pour un dimensionnement optimisé m=6 (IGBT 1200V)

6. CONCLUSION

Dans ce papier nous avons présenté une méthode analytique de dimensionnement optimal volume/prix/performance d'une solution de stockage stationnaire à batteries reposant sur la structure de convertisseur à ponts cascades. Les modèles de dimensionnement ont été présentés et l'influence du nombre de niveaux a été mise en évidence. Ces modèles ont été appliqués à un algorithme bi-objectif cherchant à minimiser le volume et les pertes totales du convertisseur. Bien que les résultats mettent en évidence une très forte segmentation des optimums de dimensionnement rendement/encombrement en fonction des technologies utilisées, l'outil permet de constater facilement et rapidement l'effet des performances de l'interrupteur sur le dimensionnement des autres composants du convertisseur. Les dimensionnements optimaux déduits de l'outil ont été confrontés par simulation pour validation.

Les résultats favorisent les dimensionnement comportant un grand nombre modules ($m > 6$), amenant à s'intéresser aux techniques de contrôle distribuées [10], afin que l'accroissement

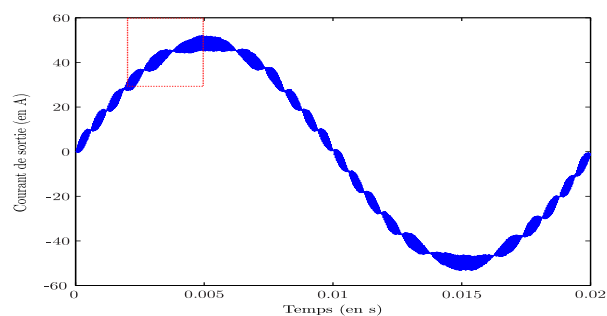


Fig. 12. Courant de sortie pour un dimensionnement optimisé m=6 (IGBT 1200V)

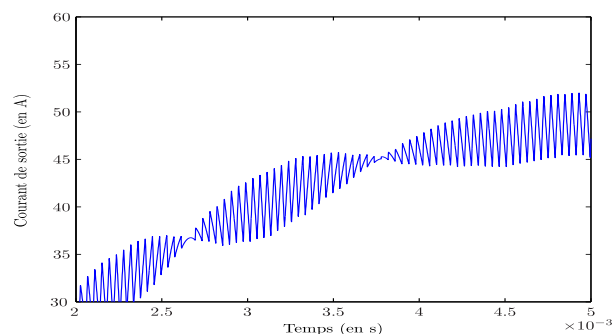


Fig. 13. Vue détaillée du courant de sortie pour un dimensionnement optimisé m=6 (IGBT 1200V)

de la complexité de la commande ne soit pas un frein au développement de cette structure.

7. RÉFÉRENCES

- [1] H. Ertl, J. W. Kolar, and F. C. Zach, "Analysis of a multilevel multicell switch-mode power amplifier employing the "flying-battery" concept," *IEEE Transactions on Industrial Electronics*, vol. 49, no. 4, pp. 816–823, 2002.
- [2] L. Maharjan, *Study of a battery energy storage system based on a multilevel cascade PWM converter with star configuration*. PhD thesis, Tokyo Institute of Technology, 2010.
- [3] M. Vasiladiotis, *Modular multilevel converters with integrated batteries energy storage*. PhD thesis, Ecole Polytechnique Federale de Lausanne, 2014.
- [4] P. Lezana, J. Pou, T. a. Meynard, J. Rodriguez, S. Ceballos, and F. Richardeau, "Survey on fault operation on multilevel inverters," *IEEE Transactions on Industrial Electronics*, vol. 57, no. 7, pp. 2207–2218, 2010.
- [5] F. Labrique, G. Séguier, and R. Bausière, *Les convertisseurs de l'électronique de puissance : la conversion continu-alternatif. Volume 4. Les convertisseurs de l'électronique de puissance*, Tec et doc, 1995.
- [6] T. a. Meynard, M. Nahrstaedt, and R. Jakob, "Evolution des structures de conversion," *3E.I.*, 2004.
- [7] S. Trieste, S. Hmam, J.-C. Olivier, S. Bourguet, and L. Loron, "Technoeconomic optimization of a supercapacitor-based energy storage unit chain : Application on the first quick charge plug-in ferry," *Applied Energy*, vol. 153, pp. 3–14, 2015.
- [8] N. M. Tore M.Undeland, Jon Lode, Robert Nilssen, William P.Robbins, "A Single-Pass Design Method For High-Frequency Inductors," *IEEE Industry Applications Magazine*, no. October, 1996.
- [9] Powerlite Inductor Cores, Metglass Technical Bulletin, PLC 05092011 ; 2011.
- [10] P. C. Loh, D. G. Holmes, and T. a. Lipo, "Synchronisation of distributed PWM cascaded multilevel inverters with minimal harmonic distortion and common mode voltage," *Power Electronics Specialist Conference, 2003. PESC '03. 2003 IEEE 34th Annual*, vol. 1, no. 1, pp. 177 – 182 vol.1, 2003.