



HAL
open science

Conception, réalisation et test d'une maquette de convertisseur Modulaire Multiniveaux

François Gruson, Riad Kadri, Frédéric Colas, Xavier Guillaud, Philippe Delarue, Marta Bergé Garcia, Sebastien Denetiere, Tarek Ould Bachir

► To cite this version:

François Gruson, Riad Kadri, Frédéric Colas, Xavier Guillaud, Philippe Delarue, et al.. Conception, réalisation et test d'une maquette de convertisseur Modulaire Multiniveaux. Symposium de Genie Electrique, Jun 2016, Grenoble, France. hal-01361583

HAL Id: hal-01361583

<https://hal.science/hal-01361583>

Submitted on 7 Sep 2016

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Conception, réalisation et test d'un convertisseur Modulaire Multiniveau

François Gruson¹, Riad Kadri¹, Frédéric Colas¹, Xavier Guillaud¹, Philippe Delarue¹, Marta Bergé², Sebastien Denetiere³, Tarek Ould Bachir⁴

¹ Univ. Lille, Centrale Lille, Arts et Metiers ParisTech, HEI, EA 2697 - L2EP - Laboratoire d'Electrotechnique et d'Electronique de Puissance, F-59000 Lille, France; ² Cinergia, Carrer del Pintor Roig i Soler, 10, 08916 Badalona, Barcelona, Espagne ; ³ RTE - Centre National d'Expertise Réseaux - Département Postes, 92919 La défense ; ⁴ Opal RT Technologies 1751 Richardson, suite 2525 Montréal, Québec, H3K 1G6, Canada

RESUME - Le Convertisseur Modulaire Multiniveaux (MMC) est une structure d'électronique de puissance utilisée dans des applications de variation de vitesse des machines électrique haute tension mais aussi des applications de transport de l'électricité à très haute tension et courant continu. La structure MMC présente beaucoup d'avantages tels que sa modularité, l'absence de bus DC haute tension et une fréquence de commutation très faible étant donnée le grand nombre de SM. Elle présente aussi des inconvénients comme la complexité de modélisation [2] et de contrôle [3] dû au grand nombre de semi-conducteurs à contrôler. Cet article a pour objectifs de présenter le dimensionnement d'un convertisseur MMC de laboratoire ainsi que son système de contrôle, le plus réaliste possible d'une structure échelle une, avec un grand nombre de SM. Le dimensionnement de ce dernier prendra en compte les contraintes et les caractéristiques son fonctionnement dans un réseau HVDC 640kV 1GW. Une architecture de contrôle, contraintes par le nombre de de sous module, sera présentée. Les protocoles de validation des sous modules, d'un demi-bras puis du convertisseur seront présentés.

Mots-clés— Convertisseur Modulaire Multiniveau, MMC, prototype, design.

1. INTRODUCTION

Le transport en haute tension continu (HVDC) basé sur des câbles souterrains (ou sous-marins pour les applications offshore) propose une alternative intéressante au transport en haute tension alternatif pour de longue distance. Ce type de liaison est une solution de plus en plus choisie pour introduire des lignes de transport additionnel dans le réseau (ex : liaison INELFE entre la France-Espagne) et sera vraisemblablement utilisé pour transporter l'énergie des fermes éoliennes offshore lointaines. Elle nécessite par contre des stations de conversion constituées de convertisseur statiques HVDC/HVAC pour s'interconnecter avec le réseau alternatif. Une rupture technologique s'est avérée nécessaire pour répondre à ses contraintes et une nouvelle structure appelée Convertisseur Modulaire Multiniveaux (Modular Multilevel Converter – MMC en anglais) a été proposée [1]. Cette structure est présentée dans la figure 1. Elle est composée de six demi-bras, eux-mêmes composés de sous modules (SM) élémentaires. Ces sous modules sont constitués d'une cellule de commutation et d'un condensateur.

La structure MMC présente beaucoup d'avantages tels que sa modularité, l'absence de bus DC haute tension et une fréquence de commutation très faible étant donnée le grand nombre de SM. Elle présente aussi des inconvénients comme la complexité de modélisation et de contrôle [3] - [5] dû au grand nombre de semi-conducteurs à contrôler.

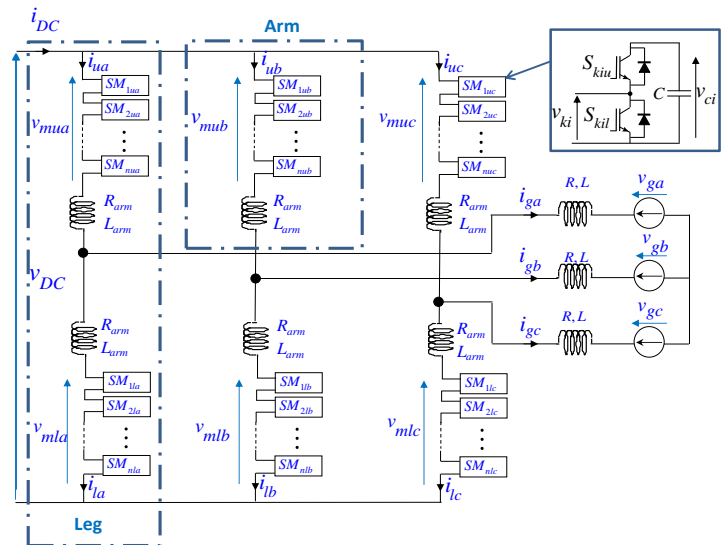


Fig.1 Schéma structurel du MMC.

Les paramètres utilisés sont synthétisés dans le suivant :

Tableau 1. Paramètres MMC

L_{arm}	50 mH	C	10 mF
R_{arm}	50 mΩ	N	400
L	60 mH	V_{DC}	640 kV
R	60 mΩ	ω	314 rad.s ⁻¹
V_{Ci_moyen}	1.6 kV	V_g	192 kV
P =	1GW	Q	300MVAR

N représente le nombre de sous modules par demi-bras.

Dans la structure MMC, l'énergie stockée dans les inductances est négligeable à côté de celle stockée dans les condensateurs des SM.

Si la réalisation, dans le milieu universitaire, d'un convertisseur MMC existe, elle ne reste qu'anecdotique. Environ une douzaine de convertisseurs sont référencés dans le milieu universitaire.

Hormis un convertisseur de très faible puissance (800W) fonctionnant avec 40 SM par demi-bras [6], les autres prototypes ne possèdent qu'un nombre de SM très faibles (2 à 6) [7] à [10]. Ce type de prototype nécessite un contrôle en Modulation de Largeur d'Impulsion (MLI) et donc engendre une fréquence de commutation élevée peu représentatif d'un convertisseur MMC pour le HVDC mais plutôt valide pour des applications variation de vitesse de machine électrique ou des études thermiques [10]-[11]. De plus, ces convertisseurs possèdent une énergie stockée dans les inductances non négligeable comparée à celle stockée dans les capacités. Certains de ses prototypes nécessitent un condensateur non négligeable sur le bus continu.

Etant donné le nombre relativement faible de SM, ces prototypes sont commandés par un système de contrôle central et unique (FPGA). Cette architecture de contrôle est réalisable avec ces prototypes puisqu'ils n'ont besoin que d'un certain nombre d'entrée et de sortie relativement limitée. Dans le système à pleine échelle, cette architecture n'est pas réalisable car le système doit gérer plus de 2400 entrées et 2400 sorties pour un MMC 400 niveaux.

Ces prototypes ont été proposés et dimensionnés pour valider les principes (faisabilité, contrôle rapproché, l'équilibrage, fonctionnement thermique). Ils n'ont pas été dimensionnés sur la base d'une approche en Per-unit à partir de données issues de dispositifs existants.

Cet article a pour objectifs de présenter le dimensionnement d'un convertisseur MMC de laboratoire avec un grand nombre de SM ainsi que son système de contrôle. La méthode de dimensionnement retenu se base sur des données à échelle 1 d'un convertisseur 640kV et d'une puissance nominale de 1GW. Dans un second temps, une architecture de contrôle, contraintes par le nombre de de sous module, sera présentée. Dans la dernière partie, les protocoles de test et de validation des sous modules, d'un demi-bras puis du contrôle éloignée seront présentés.

2. DIMENSIONNEMENT DE LA PARTIE PUISSANCE

2.1. Niveaux de tension et de puissances

Le prototype MMC doit être dimensionné en tension et puissance de manière adéquate pour qu'il puisse s'interfacer avec le démonstrateur DC existant dans le laboratoire. Ce démonstrateur est un réseau maillé à 5 terminaux (MTDC) comme le présente la figure 2 [13]. Ce dernier a été développé au L2EP en partenariat avec RTE lors du projet Européen Twenties. Ce démonstrateur est constitué d'une partie simulation temps réel (partie en bleu) émulant les parcs éoliens off-shore ainsi que le réseau AC et d'une seconde partie physique représentant un réseau à courant continu constitué de 15km de câbles basse tension DC, de deux convertisseur deux niveaux. L'interfaçage entre la partie simulée et physique se fait à l'aide de deux amplificateurs AC connectés aux onduleurs et de trois amplificateurs DC.

Les convertisseurs 2 niveaux ont permis de valider expérimentalement les stratégies de gestion et de répartition des flux énergétiques dans un réseau maillé HVDC mais cette technologie n'est pas représentatif de celle du MMC qui sera implanté dans les réseaux HVDC.

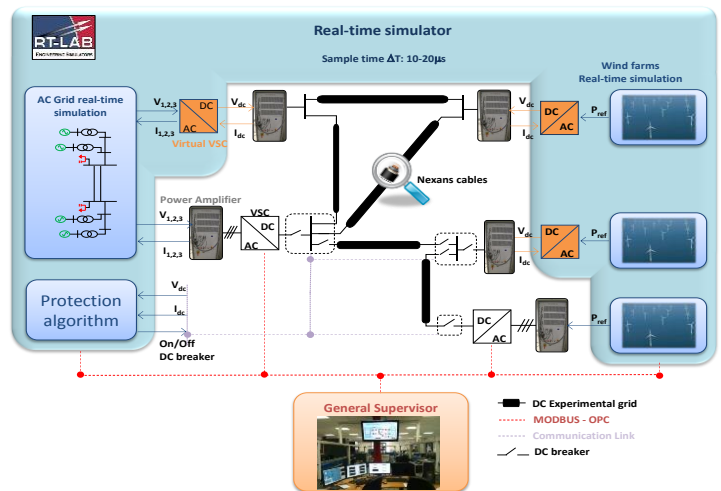


Fig.2 Schéma du démonstrateur réseau MTDC du L2EP.

L'objectif est d'intégrer deux prototypes MMC dans ce démonstrateur. Pour cela, les convertisseurs MMC doivent être dimensionnés pour atteindre cet objectif. Pour cela, les prototypes doivent supporter une tension de 400V coté bus continu et de 200V efficace en 50Hz coté réseau. En plus de point de vue puissance, le prototype doit aussi faire transiter une puissance active maximale de 5 kW et une puissance réactive de 1.5 kVAR.

2.2. Dimensionnement des Sous Modules

Le Choix du nombre de Sous Modules (SM) par demi-bras et leur dimensionnement sont les éléments les plus importants pour la conception. Le choix du nombre de SM est un compromis entre les paramètres suivants:

- Ce nombre devrait être relativement élevé pour assurer un comportement du convertisseur similaire à un MMC ne nécessitant pas de contrôle PWM.
- Le nombre maximal de SM par le bras doit tenir compte des contraintes techniques suivantes:
 - Le nombre disponible de I / O dans les systèmes de contrôle classiques et de l'architecture de la commande
 - Le niveau minimal de tension acceptable dans le SM.
- Les critères économiques doivent également être pris en compte.

Ces contraintes ont fait converger l'équipe vers 20 sous-modules dans chaque demi-bras pour concevoir les prototypes de MMC.

Comme le présenté dans [4] et dans [5], la tension cumulée des SM dans un demi bras est en règle générale proche de la tension DC du convertisseur. Dans notre cas, cette tension cumulée sera donc de 400V. Une partie du contrôle, présentée dans la partie suivante, vise à répartir équitablement cette tension sur l'ensemble des SM du demi-bras. La tension nominale aux bornes de la capacité d'un SM (V_{cj}) est donc de 20V. Afin de laisser des marges de fonctionnement, cette tension cumulée pourra s'élever jusqu'à 600V. La tension maximale aux bornes de la capacité d'un SM (V_{cj}) est donc égale à 30V.

La valeur du condensateur du SM est déterminée à partir de l'inertie électrostatique équivalente du convertisseur. Cette inertie électrostatique d'un convertisseur MMC, nommée H_C , est présentée dans l'équation (1). Ce facteur H_C est égal à 33ms pour le convertisseur réel. Pour conserver cette valeur d'inertie électrostatique dans le convertisseur, la capacité équivalente par demi-bras est de 8mF par sous module.

$$H_c = \frac{6 \times 0.5 \times \frac{C}{N} \times V_{DC}^2}{P} \quad (1)$$

Pour une commande classique du MMC comme dans [5] et en négligeant les pertes dans le convertisseur, il est possible de déterminer, par un bilan de puissance en régime établie, l'équation des courants dans un demi-bras tel que le montre l'équation (2) et ainsi déterminer la valeur efficace et maximale du courant dans les sous modules pour le choix des semi-conducteur.

$$\begin{cases} i_{ua} = \frac{P}{3V_{DC}} + \frac{\sqrt{P^2 + Q^2}}{6V_g} \cos(\omega t + \varphi) \\ i_{la} = \frac{P}{3V_{DC}} - \frac{\sqrt{P^2 + Q^2}}{6V_g} \cos(\omega t + \varphi) \end{cases} \quad (2)$$

Pour les courants des autres phases, (2) est réutilisable avec l'introduction d'un déphasage de $\pm 2\pi/3$.

Pour les caractéristiques du convertisseur souhaitées, ces courants seront égaux à 8,7A en valeur efficace et à 15A en valeur maximale.

A la vue des niveaux de tension et de courant, des semi-conducteurs MOSFET PSMN3R8-100BS ont été choisis pour réaliser la cellule de commutation du SM contrôlés par des Driver ACPL 332J

La figure 3 présente le résultat de la réalisation d'un Sous Module.

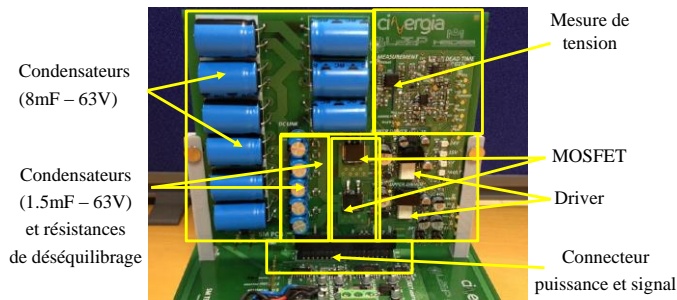


Fig.3. Réalisation du Sous Module

2.3. Dimensionnement des inductances L et L_{arm}

Etant donné que le convertisseur MMC est un convertisseur un grand nombre de niveaux (401 pour le dispositif réel), les inductances ne sont pas dimensionnées pour limiter l'ondulation des courants.

Ces inductances des demi bras et les inductances coté réseau sont dimensionnées pour limiter les gradients de courant de part et d'autre du convertisseur en cas de défaut de réseau DC ou AC. Ce dimensionnement est donné par les deux équations (3) et (4) respectivement pour les inductances des demi-bras et coté réseau. Ces facteurs sont égaux à 6.4MA/s dans le convertisseur réel.

Les valeurs obtenues par ce calcul sont de 3.9mH pour les inductances des demi-bras et 3.6mH pour les inductances cotées réseau AC. Afin d'avoir une marge de sécurité et de simplifier la conception de ces inductances, la valeur finale choisie pour toutes les inductances est de 5mH.

$$H_{Idc} = \frac{di_{DC}/dt}{I_{DC-R}} = \frac{V_{DC}}{2L_{arm}} \quad (3)$$

$$H_{Iac} = \frac{di_{AC}/dt}{I_{AC-R}} = \frac{U_{max}}{2L_{grid} + L_{arm}} \quad (4)$$

3. STRUCTURATION DE LA PARTIE CONTROLE

Etant donnée le nombre de SM (c'est-à-dire 120 sous modules pour le prototype), un contrôle centralisé dans une seule cible n'est possible qu'avec un composant de type FPGA. Or cette dernière cible présente l'inconvénient de nécessiter d'un temps de développement plus important qu'un DSP. De plus, elle n'est pas envisageable dans un convertisseur réel avec 400 SM par demi-bras.

Dans le cadre du développement de ce prototype, une structuration architecturée du contrôle à l'aide d'un contrôle réparti sur plusieurs DSPs est préférable. De plus, la programmation d'un DSP peut-être accélérée grâce aux outils de prototypage rapide. Dans l'architecture proposée (cf. figure 4), la partie contrôle est divisée entre un maître et six esclaves. Chaque esclave assure le contrôle rapproché (fonction de connexion, suivie de consigne et équilibrage des tensions des SM du Demi-bras) de chaque demi-bras tandis que le maître assure le control moyen avec une dynamique plus lente (contrôle en puissance et en énergie du MMC). Le maître assure aussi la communication avec le système de supervision.

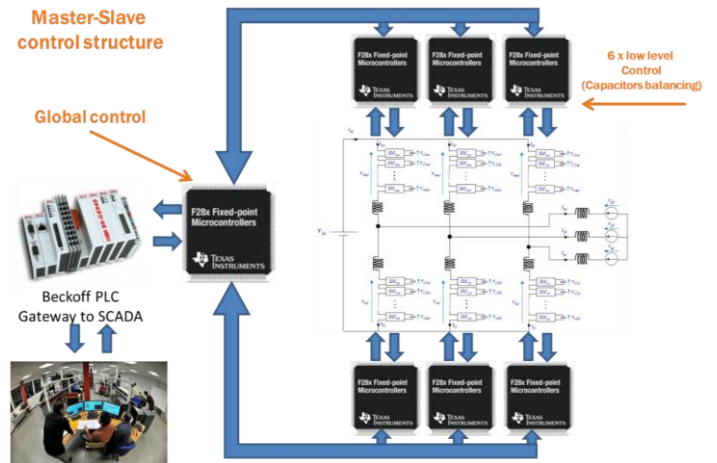


Fig.4. Architecture de contrôle du MMC.

Les DSP esclaves choisis sont des Texas TMS320F28377D car ils possèdent suffisamment d'entrée analogique (24 au total). La même référence a été choisie pour le DSP maître pour une simplicité d'implantation.

4. METHODOLOGIE DE VALIDATION ET RESULTATS EXPERIMENTAUX

4.1. Validation du contrôle

Afin de tester les algorithmes de contrôle tout en limitant le risque de destruction matériel, ces algorithmes ont été validés par des tests en hardware in the Loop (HiL). Dans un premier temps, un modèle détaillé équivalent du prototype MMC en temps réel est indispensable. Ce modèle, présenté en figure 5,

est basé sur [13] et comprend une partie sur cible FPGA et CPU. Le CBA représente le « control balancing algorithm », c'est-à-dire le control bas niveau. C'est le contrôle réalisé par les DSPs esclaves.

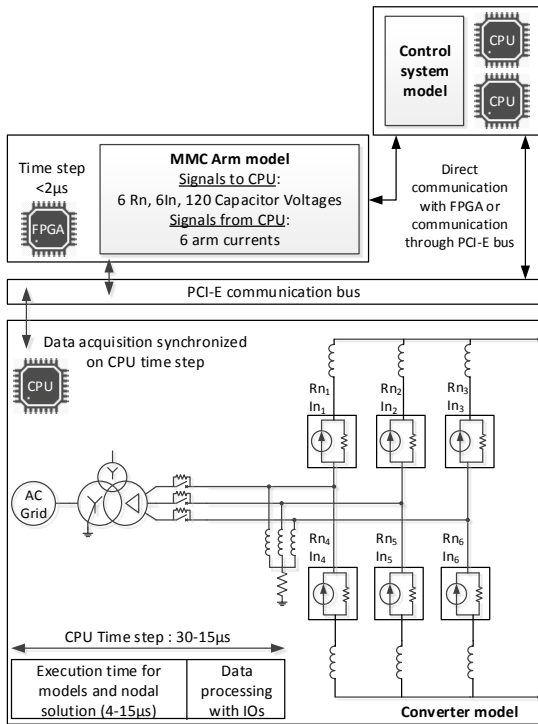


Fig.5. Schéma du modèle détaillé équivalent temps réel de RTE.

4.1.1. Validation du contrôle rapproché

Pour tester le contrôle implanté dans les DSP esclaves, un algorithme CBA a été supprimé de la simulation comme le montre la figure 6. Il a été remplacé par un DSP esclave et interfacé via ses entrées/sortie à la simulation Temps Réel.

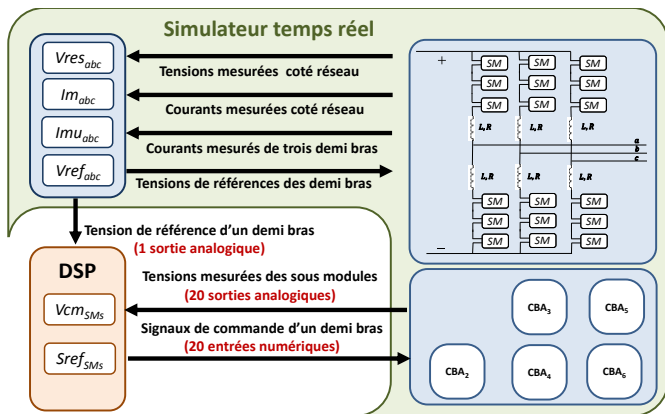


Fig.6 Schéma du principe pour le test en HIL de l'algorithme d'équilibrage.

La Figure 7 montre le banc expérimental permettant de valider le contrôle réalisé par le DSP esclave

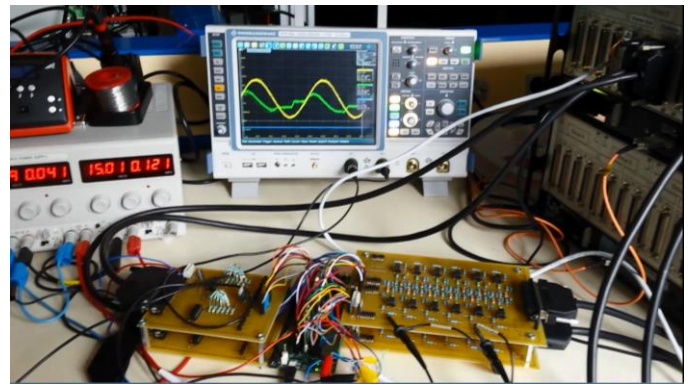


Fig.7 Photo de la maquette des tests en HIL de l'algorithme d'équilibrage.

La figure 8 montre les tensions des SM avec une simulation intégrale du système (a) et une simulation du système associé avec un DSP esclave (b).

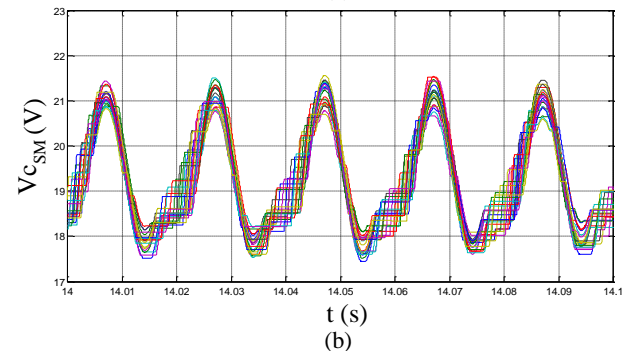
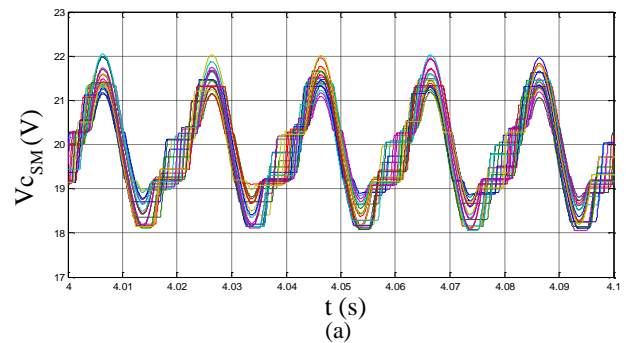


Fig.8 Tensions des 20 sous modules du demi-bras en test (a) Avec le simulateur temps réel (b) Avec l'algorithme d'équilibrage dans le DSP externe.

Il est possible de conclure de ces résultats que le contrôle implanté dans le DSP effectue correctement sa tâche d'équilibrage. Les tensions des SMs sont correctement équilibrées et la variation est semblable. La différence s'explique par le bruit de mesure engendré lors de l'acquisition des mesures dans le DSP.

La figure 9 montre la comparaison entre le nombre de SM activés (N) par une simulation temps réelle intégrale et une simulation du système associé avec un DSP esclave

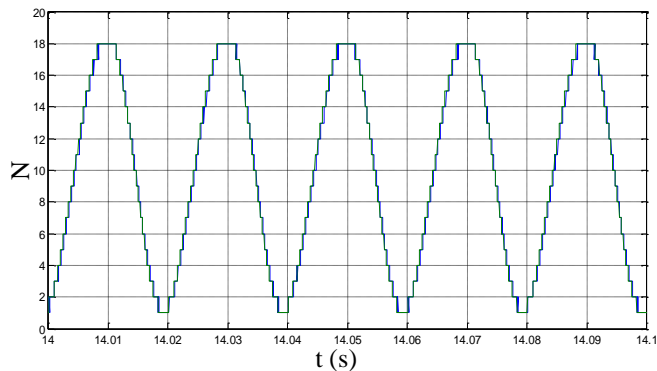


Fig.9 Comparaison entre le nombre de sous modules activés : en vert l'algorithme d'équilibrage avec le DSP et en bleu en simulation temps réelle.

Il est possible de conclure de ce résultat que le contrôle implanté dans le DSP effectue correctement sa tâche de suivi de consigne. Il est possible de constater qu'il y a une légère différence entre les résultats dans les figures 8 et 9 entre la simulation avec et sans le DSP. La différence peut de nouveau s'expliquer par le bruit de mesure engendré lors de l'acquisition des mesures dans le DSP.

4.1.2. Validation du contrôle éloigné

Le contrôle implanté aussi bien dans la simulation en temps réelle mais aussi dans le DSP est présenté dans [13]. Pour tester le contrôle implanté dans les DSP Maître, contrôle moyen a été supprimé de la simulation et reporté dans le DSP maître comme le présente la figure 10. Ce dernier a été interfacé via ses entrées/sortie à la simulation Temps Réelle.

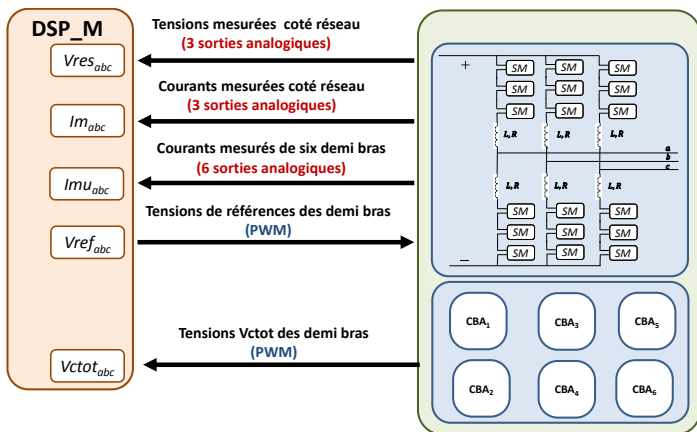
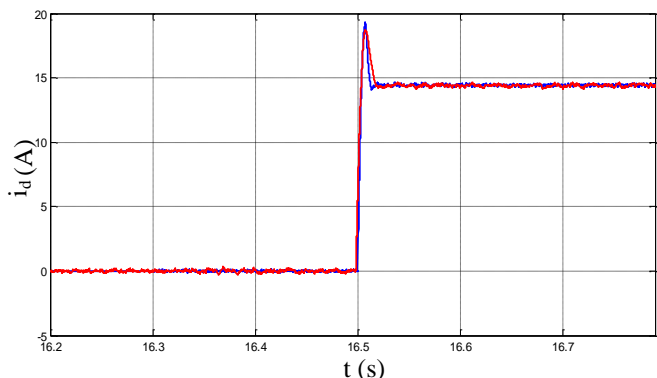
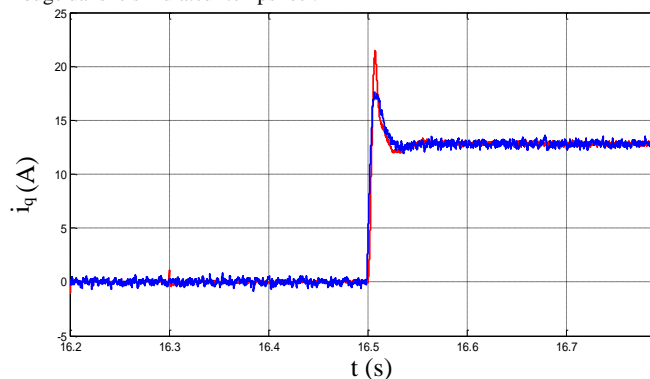


Fig.10 Principe de la validation en HIL du control moyen.

La figure 11 présente la comparaison des résultats entre la partie totalement simulée (en rouge) et contrôlé avec le DSP (en bleu) pour la composante Id du courant réseau, le courant DC et le courant différentiel d'un bras du MMC. La différence s'explique par l'échantillonnage.



(a) composante d du courant réseau : en bleu le control moyen dans le DSP et en rouge dans le simulateur temps réel.



(b) courant côté contenu : en bleu le control moyen dans le DSP et en rouge dans le simulateur temps réel.

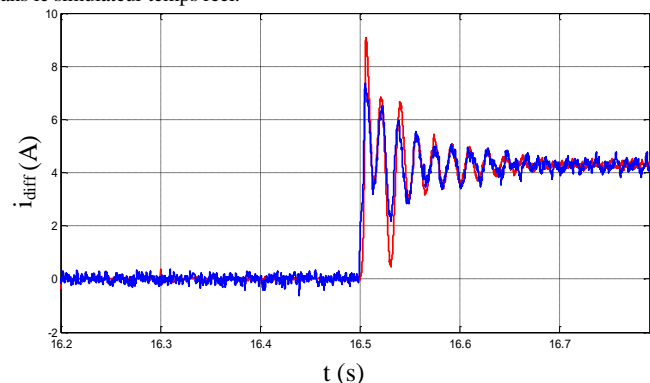
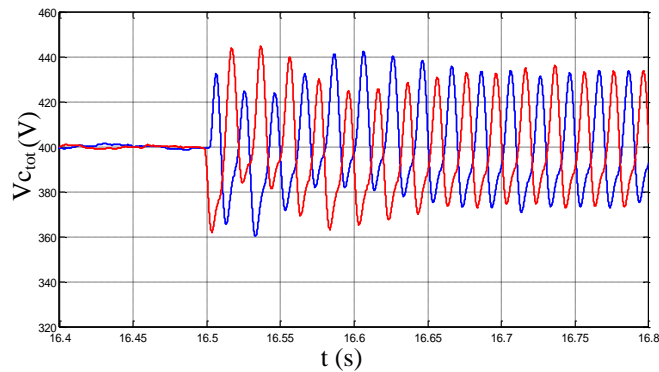


Fig.11 (c) courant différentiel d'une phase : en bleu le control moyen dans le DSP et en rouge dans le simulateur temps réel.

La figure 12 présente des résultats entre la partie totalement simulée (a) et contrôlé avec le DSP (b) des tensions $V_{C_{tot}}$ d'un bras du MMC. En régime établi, les tensions sont identiques.



(a) Tensions $V_{C_{tot}}$ d'une phase avec le control moyen dans le simulateur temps réel.

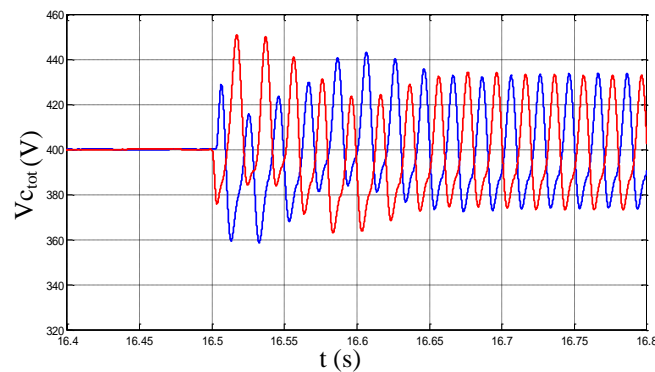


Fig.12 (b) tensions $V_{C_{tot}}$ d'une phase avec le control moyen dans le DSP.

4.2. Validation de la partie puissance

4.2.1. Validation des SM

Un SM à un fonctionnement semblable à un hacheur élévateur sauf que dans le mode de fonctionnement du MMC, le courant du demi-bras passe au travers du condensateur lorsque ce dernier est activé comme le montre la figure 13.

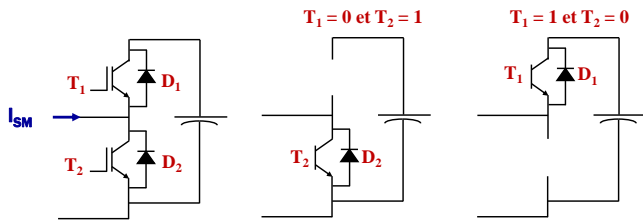


Fig.13. Principe de fonctionnement du SM.

La validation des SM nécessite donc un montage électrique particulier permettant de faire passer le courant du sous module dans le condensateur sans pour autant le charger ou le décharger en continu. Le courant dans le condensateur doit rester de valeur moyenne nulle. La figure 14 présente le montage électrique permettant de valider le fonctionnement du SM.

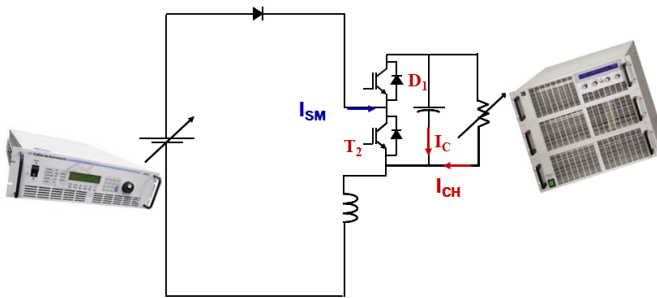


Fig.14. Montage de test proposé.

La figure 15 présente les deux phases de fonctionnement du montage proposées. Pendant la première phase (état a de la figure 15), le SM est activé et le courant dans l'inductance décroît. Pendant la seconde phase, le SM est désactivé. Le courant dans l'inductance croît lorsque le condensateur se décharge au travers d'une alimentation réversible programmable contrôlé en courant. Le contrôle du rapport cyclique entre ces deux phases, permet donc de contrôler le courant efficace dans le montage.

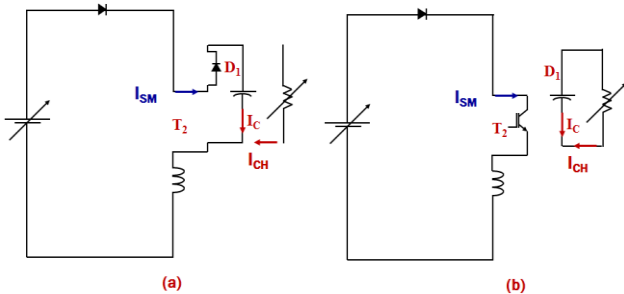


Fig.15. Les deux phases de fonctionnement du montage de test proposé.

La figure 16 montre les résultats obtenus de ce mode de fonctionnement pour une fréquence de 400Hz, tension de fonctionnement moyenne de 20V et un courant moyen de 10A. Sur ces résultats, il est possible d'observer le signal de commande (courbe bleue), la tension aux bornes de l'élément de stockage (la courbe verte), le courant du sous module (courbe maron) et le courant de la charge programmable (courbe jaune). Ces résultats montrent bien les deux phases de fonctionnement du sous module (mode activé et mode bypass). Avec ces deux phases, la tension du sous module

varie entre deux valeurs limites minimale et maximale comme le cas d'un sous module dans un MMC complet.

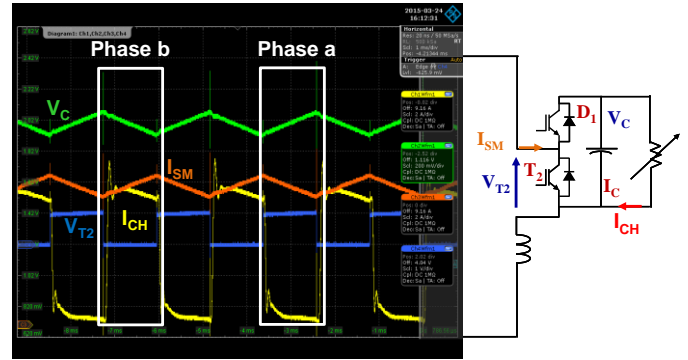


Fig.16. Résultats des test des SM.

La figure 17 présente le comportement thermique du SM. La température ne dépasse pas 45°C.

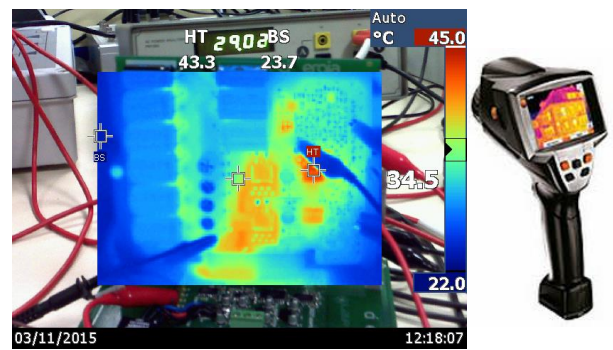


Fig.17. Validation à la caméra thermique du comportement du SM.

Ces tests valident la conception du sous module.

4.2.2. Validation du Demi-bras

La figure 18 présente la conception d'un demi-bras constitué donc de vingt sous module.



Fig.18. Illustration d'un demi-bras.

La figure 19 représente le schéma de principe de validation des demi-bras. Dans la partie en bleu, une source DC et AC émule le comportement du convertisseur MMC au borne d'un demi-bras. Ces tensions sont générées par un hacheur. L'impédance R-L entre le demi-bras et la source de tension est l'inductance du demi-bras. Le contrôle du demi-bras se fait en boucle ouverte car dans le convertisseur MMC de laboratoire, le contrôle des courants et de l'énergie se fait par le DSP maître et validé précédemment.

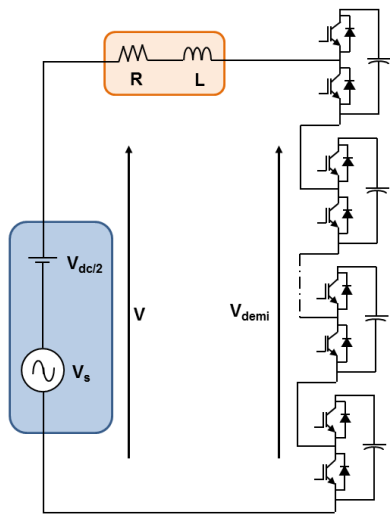


Fig.19 Schéma de principe de la validation des demi-bras.

La figure 20 présente le résultat du premier test du demi-bras, c'est-à-dire avec un déphasage nul permettant ainsi de ne pas générer de courant dans le système.

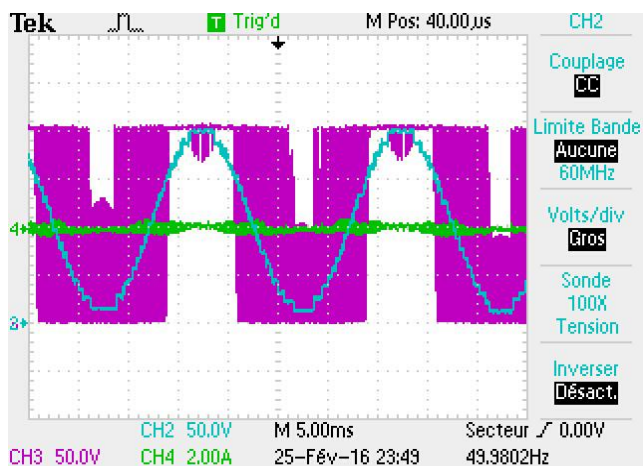


Fig.20 Tension générée du demi-bras (en bleu) et la tensions en sortie du hacheur (en violet) pour un déphasage nul.

La figure 21 montre le résultat d'un essai semblable mais avec un déphasage non nul. L'amplitude du courant est bien égale à l'amplitude souhaitée. La forme d'onde perturbée du courant s'explique puisque le système fonctionne en boucle ouverte.

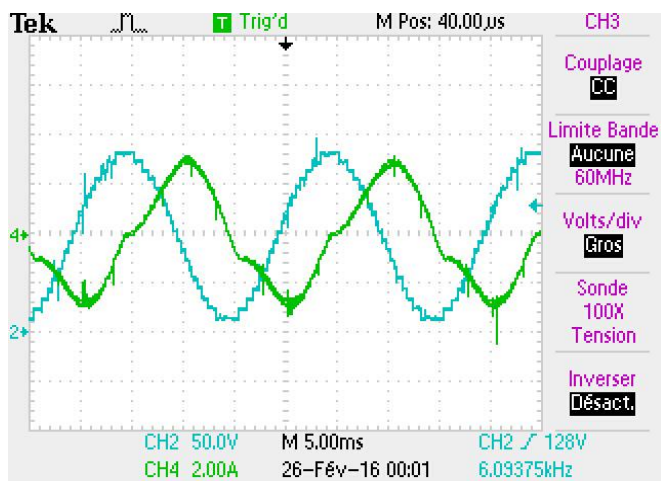


Fig.21 Tension du demi-bras (en bleu) et le courant (en vert) pour un déphasage non nul.

5. CONCLUSION

Cet article présente le dimensionnement d'un convertisseur MMC de laboratoire avec un grand nombre de SM ainsi que son architecture de contrôle. La méthode de dimensionnement retenu se base sur avec une approche en per-unit avec des données de d'un convertisseur 640kV et d'une puissance nominale de 1GW. Dans un second temps, une architecture de contrôle, contraintes par le nombre de de sous module, est présentée. Les protocoles de test et de validation des sous modules, d'un demi-bras puis du contrôle éloignée seront présentés. Ces éléments validés sont les éléments élémentaires pour la réalisation des prototypes laboratoire. L'assemblage, dans une baie, des six demi-bras avec les cartes de commandes est en cours de réalisation. Le prototype MMC est donc dans sa dernière phase de réalisation.

6. REMERCIEMENTS

Ce travail est cofinancé par l'État français, la Région Nord Pas-de-Calais, par le L2EP et par Réseau de Transport Electrique (RTE). L'Europe s'implique dans la région Nord Pas-de-Calais avec le Fonds Européen pour le Développement Régional (FEDER).

7. REFERENCES

- [1] R. Marquardt, A. Lesnicar, "A new modular voltage source inverter topology," presented at the Rec. Eur. Conf. Power Electr. Appl. [CDROM], Toulouse, France, 2003.
- [2] N. Cherix, M. Vasiladiotis, A.Rufer, "Functional Modeling and Energetic Macroscopic Representation of Modular Multilevel Converters", *15th International Power Electronics and Motion Control Conference, EPE-PEMC 2012 ECCE Europe*, Novi Sad, Serbia
- [3] H.Saad, S. Denetiere, J. Mahseredjian, S. Nguéfeu, "Detailed and Averaged Models for a 401-Level MMC-HVDC System", *IEEE Transactions on Power Delivery*, Vol. 27 no 3, July 2012, pp. 1501-1508.
- [4] P. Delarue, F. Gruson, X. Guillaud, "Energetic Macroscopic Representation and Inversion Based Control of a Modular Multilevel Converter", *European Power electronics conference EPE'13 - ECCE Europe*, 9-2013, 9-2013.
- [5] S. Samimi, F. Gruson, P. Delarue, X. Guillaud, F. Colas, "Représentation Energétique Macroscopique et diagramme PQ des convertisseurs modulaires multi-niveaux", *SGE symposium de genie électrique*, 8-10 juillet 2014, Cachan, France.
- [6] Yuebin Zhou, Daozhuo Jiang, Pengfei Hu, Jie Guo, Yiqiao Liang, Zhiyong Lin, "A Prototype of Modular Multilevel Converters," in *IEEE Trans on Power Electronics*, vol.29, no.7, pp.3267-3278, July 2014.
- [7] R. Darius, J. Pou, G. Konstantinou, S. Ceballos and V. G. Agelidis, "A modified voltage balancing sorting algorithm for the modular multilevel converter: Evaluation for staircase and phase-disposition PWM," *2014 IEEE Applied Power Electronics Conference and Exposition - APEC 2014*, Fort Worth, TX, 2014, pp. 255-260.
- [8] M. Vasiladiotis, N. Cherix and A. Rufer, "Accurate Capacitor Voltage Ripple Estimation and Current Control Considerations for Grid-Connected Modular Multilevel Converters," in *IEEE Transactions on Power Electronics*, vol. 29, no. 9, pp. 4568-4579, Sept. 2014.
- [9] C. M. Wu. *Etude prospective de la topologie MMC et du packaging 3D pour la réalisation d'un variateur de vitesse en moyenne tension*. Université Grenoble Alpes, 2015.
- [10] P. Clemow, P. Judge, G. Chaffey, M. Merlin, T. Luth and T. C. Green, "Lab-scale experimental multilevel modular HVDC converter with temperature controlled cells," *Power Electronics and Applications (EPE'14-ECCE Europe)*, 2014 16th European Conference on, Lappeenranta, 2014, pp. 1-10.
- [11] N. Serbia, *Modular Multilevel Converters for HVDC power stations*. Institut National Polytechnique de Toulouse - INPT, 2014. English.
- [12] P. RAULT, *Modélisation Dynamique et Commande des Réseaux à Courant Continu Multi-Terminaux Haute Tension*, Laboratoire d'électrotechnique et d'électronique de puissance de Lille (L2EP), Ecole Centrale de Lille, Mars 2014
- [13] T. Ould-Bachir; H. Saad; S. Denetiere; J. Mahseredjian, "CPU/FPGA-based Real-Time Simulation of a Two-Terminal MMC-HVDC System," in *IEEE Transactions on Power Delivery*, vol.PP, no.99, pp.1-1