



HAL
open science

Robustesse aux décharges électrostatiques (DES) de MESFET en Carbure de Silicium (SiC)

Tanguy Phulpin

► **To cite this version:**

Tanguy Phulpin. Robustesse aux décharges électrostatiques (DES) de MESFET en Carbure de Silicium (SiC). GEETDAY, école doctorale GEET, Apr 2016, Toulouse, France. hal-01339799

HAL Id: hal-01339799

<https://hal.science/hal-01339799>

Submitted on 30 Jun 2016

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Robustesse aux décharges électrostatiques (DES) de MESFET en Carbure de Silicium (SiC)

Tanguy PHULPIN

LAAS-CNRS 7 avenue du Colonel Roche, 31400 TOULOUSE

Le SiC est un semi-conducteur qui possède des propriétés physiques pour l'électronique de puissance nettement avantageuses en comparaison au silicium, non seulement grâce à sa forte tenue en tension mais aussi grâce à sa bonne tenue thermique jusqu'à 300°C. Ce travail consiste à étudier la robustesse contre les DES de composant MESFET utilisés comme commande intégré sur le même bloc qu'un composant de puissance en SiC. Une étude de robustesse sera menée sur trois conceptions du MESFET dont deux possédant une structure de protection élégamment intégrée.

I. INTRODUCTION

Avec toutes les applications électroniques du monde d'aujourd'hui, il faut optimiser la fiabilité des composants et limiter leurs pertes énergétiques. C'est pourquoi cette étude de stress est appliquée au SiC, semi-conducteur fort avantageux en électronique de puissance du fait du meilleur compromis résistance à l'état passant / tenu en tension en comparaison avec ce que permet le silicium (FIG. 1) [1]. La compréhension du comportement électrique du composant s'appuiera sur la réalisation de stress aux Décharges ElectroStatiques (DES) afin de proposer des solutions pour assurer la robustesse des applications.

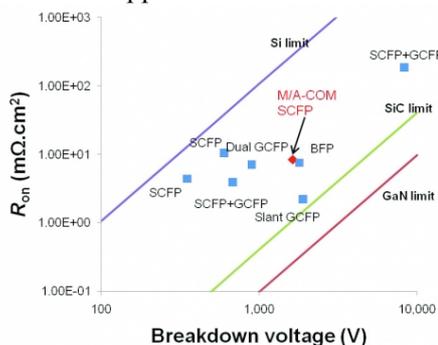


FIG. 1. Compromis résistance à l'état passant des composant en fonction de leur tenue en tension pour différents semi-conducteurs. On voit que le SiC a des pertes plus faibles que le Silicium.

Les trois différents composants étudiés seront présentés, puis nous poserons des hypothèses, à partir de l'analyse des résultats, permettant de comprendre le fonctionnement de ces composants, ce qui permettra de conclure en proposant non seulement des solutions globales pour améliorer la robustesse aux DES mais aussi la performance de ces composants.

II. Trois variantes pour une intégration plus fiable

A. Composants étudiés

Un transistor de commande (MESFET) a été conçu par le laboratoire Ampère de Lyon [2], avec un format permettant une intégration facilitée tout en limitant les problèmes d'interconnexions. Ce composant est décliné sous trois variantes : le MESFET de référence (MR), celui avec une diode Schottky sous le drain (MSD) et celui avec une diode Zener sous le drain (MZD). Le composant est constitué d'un canal N de 0,5 μm dopé au phosphore à 10^{17} cm^{-3} sur lequel sont posées les électrodes de drain, de source et de grille à contact Schottky ainsi que d'une couche épitaxiée P épaisse de 5 μm dopée avec du bore à $5.10^{15} \text{ cm}^{-3}$. Cette couche apporte un effet 'Resurf' permettant une meilleure répartition du champ électrique. Le composant est entouré et isolé grâce à un fort dopage de type P à $1.10^{19} \text{ cm}^{-3}$ (FIG.2). Le contact Schottky pour le MSD correspond à la dépose d'un contact métallique sur le semi-conducteur, sans zone à fort dopage sous l'électrode. Son but est d'empêcher une surtension de détruire le composant directement. La diode Zener du MZD est elle fabriquée par la simple superposition des dopage N^+ et P^+ sur 2 μm . Son but est d'éviter qu'un surcourant ne détruise directement le composant. Ces protections ne modifient pas les caractéristiques statiques ou dynamiques du composant dans les conditions d'utilisation normales. Le blocage du canal d'électrons requiert une tension négative de -16 V appliquée entre la source et la grille: c'est donc un composant dit « normally On » qui offre un courant maximum de J_{ds_max}

60,68mA/mm d'extension de grille. Le composant mesurant 200 μm , on retrouve un courant de saturation autour de 16 mA lorsque que la grille est à 0 V.

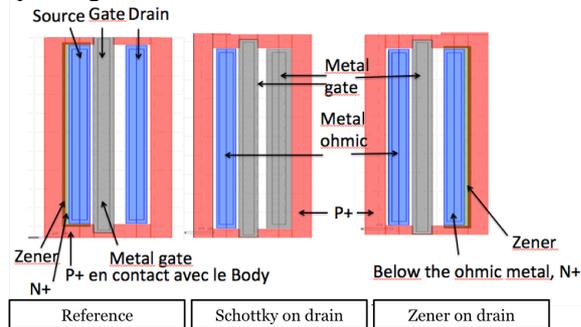


FIG.2. Layouts des MESFET MR, MSD et MZD

B. Présentation du test aux DES

Les DES sont une importante cause de défaillance pour l'électronique intégrée. C'est pourquoi des tests normalisés ont été créés : test HBM, CDM, MM. Toutefois ils ne permettent pas l'étude pratique des mécanisme défaillances. C'est pourquoi nous avons choisi ici d'utiliser un testeur TLP (Test Line Pulse) qui se rapproche du test normalisé Human Body Model mais qui permet une étude pas à pas avec le relevé des caractéristiques électriques du composant. Il s'agit ici d'appliquer un échelon de courant au signal d'une durée de 100 ns. On vérifie entre chaque mesure que son fonctionnement de référence soit toujours le même. L'amplitude de l'échelon est augmentée jusqu'à l'observation d'une défaillance

III. Résultats des expériences

Des études TLP entre les électrodes de drain et de source sont donc effectuées en fonctionnement grille ouverte (FIG. 3) et en fonctionnement grille fermée (FIG. 4). On voit à travers ces résultats que le composant MZD paraît pouvoir soutenir la plus forte puissance. En effet lorsque la grille est flottante donc avec un courant drain source de saturation, on voit que seul le composant MZD arrive à soutenir un niveau de courant de décharge significatif. Les deux autres composants sont ainsi directement cassés sans que pratiquement aucun courant de décharge ne puisse les traverser. Le MZD supporte environ 120 W alors que MR et MSD n'en soutiennent qu'une vingtaine durant ces impulsions de 100 ns. En configuration bloquée, la puissance de défaillance est équivalente pour le MR et le MZD, autour de 130W. Le MSD ne peut là encore soutenir que peu de courant. Pour ces composants dont le

fonctionnement est 0-15V, on peut déjà dire que l'ajout d'une diode Zener est bénéfique pour la robustesse aux DES. De plus, les tests ont été arrêtés manuellement car la défaillance était visuelle et pas clairement identifiable dans les mesures électriques bas niveaux entre chaque impulsion.

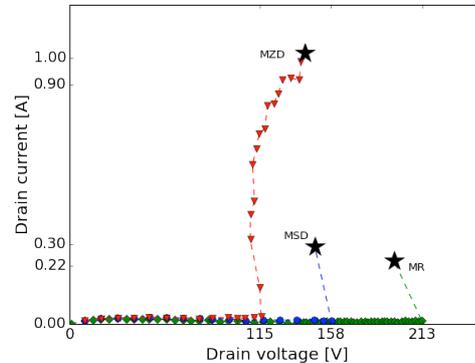


FIG. 3. I-V TLP de MR, MSD et MZD lorsque la grille est passante. L'étoile représente la défaillance ; le point immédiatement précédent définit la robustesse du composant.

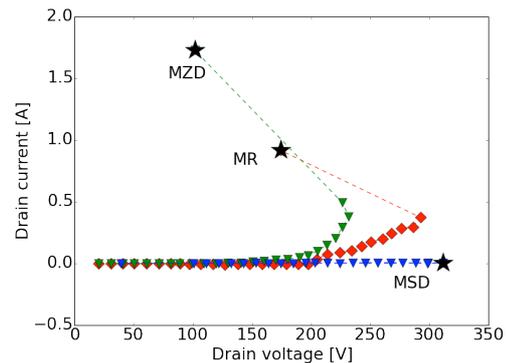


FIG. 4. I-V TLP des MR, MSD et MZD lorsque la grille est bloquée.

IV. Analyses des défaillances

Plusieurs analyses de défaillances ont été menées sur ces composants. La présence de deux mécanismes différents lorsque la grille est flottante a été démontrée à l'aide d'une analyse de Lock'in thermographie. Une analyse au microscope électronique (MEB) après une étape de Focus Ion Beam (FIB) a permis d'expliquer la défaillance produite sur MR et MSD. On voit sur la FIG. 5 la destruction de l'oxyde et la création d'un trou en surface du composant. Le défaut observé met en avant la faiblesse du diélectrique. En effet le SiO_2 , l'oxyde de passivation utilisé ici, limite l'utilisation des capacités du SiC qui possède un très fort champ de rupture [3].

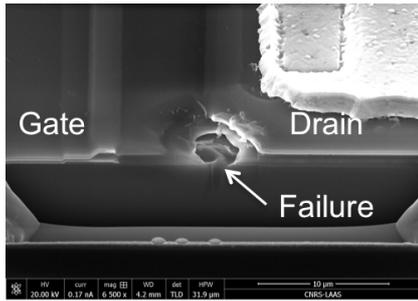


FIG. 5. Image en MEB d'une coupe FIB après défaillance d'un MR

Concernant le MZD, le mécanisme mis en évidence grâce à une étude s'appuyant sur la simulation avec TCAD Sentaurus, est le déclenchement d'un transistor parasite intrinsèque à la structure du composant. En effet l'injection de porteurs à travers le body via la Zener met en conduction un transistor NPN parasite composé du N^+ de l'électrode de source, du P épitaxiée et du N^+ de drain. Ce transistor va permettre le passage de plus de courant mais à priori non uniforme sur la largeur du composant, ce qui induit une augmentation localisée de la température jusqu'à la création d'un trou, cette fois ci dans le semi-conducteur. Ce mécanisme explique aussi la destruction physique des composants en mode bloqué. La diode Zener, ou PN conduit à partir d'une certaine tension ce qui permet le déclenchement du transistor parasite. Le MSD n'ayant pas de zone N fortement dopé sous le drain, la mise en conduction est retardée et on retrouve la défaillance liée au claquage de l'oxyde de passivation.

V. Amélioration de la robustesse aux DES

Comme on a pu le voir, deux types de défaillances se produisent en fonction du composant étudié. L'ajout d'une diode Zener apporte une nette amélioration de la robustesse aux DES. Des solutions sont ensuite proposées permettant de retarder le déclenchement du transistor parasite comme un design sans angles droits, comme un compromis sur la largeur du canal N, comme la métallisation du body afin de mieux répartir les équipotentielles ou enfin comme l'ajout de dopages alternés ou de tranchées afin de diminuer la densité local de porteur. Une autre piste d'amélioration est le dépôt d'oxyde de passivation. On a testé via TCAD Sentaurus différents oxydes : le SiO_2 de référence, l' HfO_2 et l' Al_2O_3 (FIG. 6). Le dernier montre une nette amélioration de la tension maximale admissible, mais son dépôt par ALD (Atomic

Layer Deposition) ne permet que des dépôts mince ($<100nm$). Un compromis reste à trouver avec la fiabilité souhaitée.

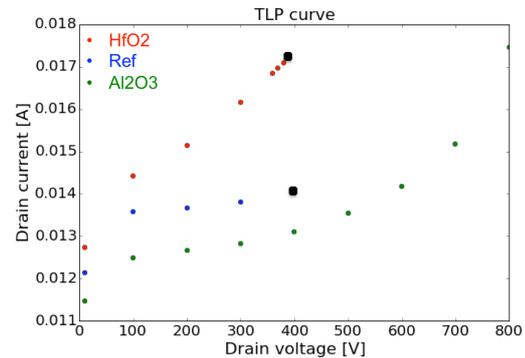


FIG. 6. Simulation TCAD Sentaurus de MESFET avec différents oxydes: SiO_2 , HfO_2 et Al_2O_3

VI. CONCLUSION

Ce travail a mis en avant la faiblesse de l'oxyde de passivation pour le SiC ainsi que sa difficulté d'étude car les défaillances physiques ne sont pas toujours corrélés aux défaillances électriques. L'utilisation de la Lock'in thermographie comme méthode de détection de défaut, l'étude de composant via le logiciel TCAD Sentaurus et l'utilisation de FIB et des MEB ont permis de comprendre les comportements électriques dans le SiC lors de stress aux DES. Des conseils de conception et des pistes sont données afin d'améliorer la robustesse aux DES de manière intrinsèque, sans ajout de composant externe.

VII. Bibliographie

- [1] D. Tournier, "Conception, Réalisation et Caractérisation d'un composant limiteur de courant commandé en carbure de silicium et son intégration système," INSA de Lyon, 2003.
- [2] R. Singh, "Reliability and performance limitations in SiC power devices," *Microelectronics Reliability*, vol. 46, no. 5–6, pp. 713–730, May 2006.
- [3] M. Wolborski, Kungliga Tekniska högskolan, and Laboratory of Solid State Electronics, "Characterization of dielectric layers for passivation of 4H-SiC devices," Laboratory of Solid State Electronics, Department of Microelectronics and Applied Physics, Royal Institute of Technology (KTH), Stockholm, 2006.