



HAL
open science

Structure bipolaire bidirectionnelle en courant et en tension sur silicium (BipAC)

Hiba Rizk, Hakim Tahir, Abdelhakim Bourennane, Jean-Pierre Laur, Marie Breil-Dupuy, Benjamin Morillon, Samuel Menard, Emmanuel Collard

► **To cite this version:**

Hiba Rizk, Hakim Tahir, Abdelhakim Bourennane, Jean-Pierre Laur, Marie Breil-Dupuy, et al.. Structure bipolaire bidirectionnelle en courant et en tension sur silicium (BipAC). Symposium de Génie Électrique 2014, Jul 2014, Cachan, France. hal-01065263

HAL Id: hal-01065263

<https://hal.science/hal-01065263v1>

Submitted on 18 Sep 2014

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Structure bipolaire bidirectionnelle en courant et en tension sur silicium (BipAC)

Hiba Rizk^{1,3}, Hakim Tahir^{1,2}, Abdelhakim Bourenane^{1,3}, Jean-Pierre Laur^{1,3}, Marie Breil^{1,2}, Benjamin Morillon⁴, Samuel Menard⁴, Emmanuel Collard⁴

¹CNRS, LAAS, 7 avenue du Colonel Roche, F-31400 Toulouse, France

²Univ de Toulouse, LAAS, F-31400 Toulouse, France

³Univ de Toulouse, UPS, LAAS, F-31400 Toulouse, France

⁴STMicroelectronics, 10, rue Thalès de Milet CS 97155 37071 Tours Cedex 2 France

RESUME -Cet article présente une architecture de structure bipolaire bidirectionnelle en courant et en tension (BipAC) pour des applications de gestion d'énergie sur le réseau alternatif 230V-50Hz. La structure bipolaire que nous proposons est une structure verticale bidirectionnelle, commandable à la fermeture et à l'ouverture, réalisable sur substrat N (type PNP) ou P (type NPN). Sa faible chute de tension à l'état passant et sa commande ON/OFF avec une seule électrode de référence la rendent intéressante pour des applications spécifiques à faible niveau de courant (inférieur à 1A). Cette étude s'appuie sur des simulations physiques 2D effectuées à l'aide du logiciel Sentaurus.

Mots-clés—transistor bipolaire bidirectionnel, interrupteur silicium bidirectionnel, triac, AC switch

1. INTRODUCTION

La gestion de l'énergie électrique dans les applications domestiques (éclairage, domotique, ...) constitue un débouché important pour les fabricants d'interrupteurs électroniques à semi-conducteurs. Dans ce domaine, le niveau de puissance visé se situe aux environs de la centaine de watts, et les structures de conversion utilisent des interrupteurs bidirectionnels bicommandables réalisés aujourd'hui à l'aide d'associations anti-série de composants de type MOS. Malgré les améliorations apportées par certains de ces dispositifs, leur coût de fabrication reste encore élevé et limite leur plus large diffusion sur ce marché partagé avec le TRIAC à ce jour.

Le composant que nous proposons dans cet article s'insère dans ce contexte et vise des applications spécifiques à faible niveau de courant.

Depuis le début des années 80, de nombreux travaux ont été publiés sur la réalisation d'interrupteurs bidirectionnels intégrés [1-13] pour remédier aux limitations du TRIAC [14]. Parmi les structures proposées dans la littérature, l'étude de A. Nakagawa [1] porte sur un Double-Side IGBT (DS-IGBT). Cette structure issue de l'intégration monolithique de deux IGBT mis en antiparallèle est bidirectionnelle en courant et en tension. De plus, elle est faiblement dissipatrice lors des commutations en raison de l'efficacité d'évacuation des porteurs apportée par la commande des grilles situées sur les

deux faces du wafer. Son inconvénient majeur est lié à la présence de grilles MOS sur les deux faces du substrat et nécessite de ce fait des développements technologiques supplémentaires pour la réalisation de boîtiers spécifiques. La structure «planar MOS-gated AC switch» décrite par Mehrotra et al. [2] permet de s'affranchir des inconvénients liés à la présence de grilles sur les deux faces du substrat. Toutefois, bien que résolvant le problème des commandes des grilles MOS et de packaging, elle présente un courant de fuite important à l'état bloqué inverse [3]. A. Bourenane et al. [4-6] ont proposé des structures MOS-thyristor bidirectionnelles ayant leurs électrodes de puissance et de commande sur une seule face du substrat, ce qui permet notamment de faciliter l'encapsulation des dispositifs. Toutefois, ces composants sont commandés uniquement à la fermeture, l'ouverture s'effectuant naturellement au passage par zéro du courant. Une technique de collage à haute température de substrats silicium a été développée par A. Bourenane et al. [7] pour réaliser un IGBT bidirectionnel contrôlable à la fermeture et à l'ouverture, les électrodes de grilles étant commandées par rapport à deux électrodes de potentiels différents. Il faut noter que l'encapsulation de cet IGBT bidirectionnel est complexe. H. Tahir et al. [8] ont travaillé sur une structure IGBT bidirectionnelle intégrée monolithiquement et à électrodes coplanaires et qui présente une chute de tension supérieure à 2V. F. Heinke et al. [9] ont étudié une structure d'interrupteur (MBS) qui n'utilise pas de diffusions de type P pour l'injection des porteurs ou pour supporter la tension. Malgré ses propriétés intéressantes (commande à l'ouverture et à la fermeture, contrôle des temps de commutation par contrôle des tensions de grilles), le MBS nécessite une technologie de fabrication complexe, problème accru par la présence de ses deux électrodes sur les deux faces du substrat. Ces difficultés ont conduit au développement d'une structure MBS latérale [13].

2. STRUCTURE BIPAC DE TYPE PNP

2.1. Description de la structure

Le BipAC de type PNP est une structure constituée de quatre couches alternativement dopées en N et P et présentant trois électrodes: gâchette, émetteur et collecteur. La gâchette,

reliée à une région N^+ , et l'émetteur, relié à une région P^+ , sont localisés sur la face supérieure de la puce. Le collecteur, relié à une région P^+ , est localisé sur la face inférieure (Fig.1).

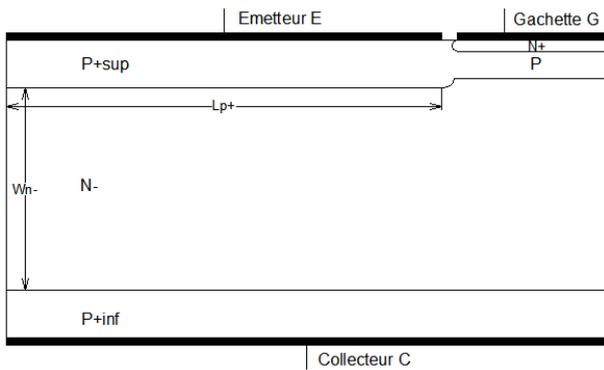


Fig.1 Structure du BipAC PNP

La structure PNP proposée peut être représentée par un schéma équivalent à deux transistors bipolaires: le transistor de gâchette N^+PN^- et le transistor principal P^+NP^+ , ayant les deux zones P et N en commun.

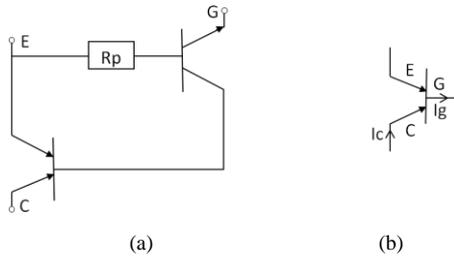


Fig.2 Schéma électrique équivalent (a) et symbole (b) du BipAC type PNP

2.2. Principe de fonctionnement

2.2.1. Etat passant

Dans le premier quadrant ($V_{ce} > 0$, figure 3a), la mise en conduction du BipAC s'effectue par application d'un courant de gâchette négatif (sortant). Cela permet la mise en conduction de la jonction P^+/N^+ de la gâchette. Par conséquent des électrons sont injectés dans la base P et une partie de ces électrons atteint la zone de drift N^- et constitue de ce fait le courant de base du transistor P^+NP^+ . Pour des raisons de neutralité électrique dans la zone N^- , des trous sont injectés par la région P^+ du collecteur (C) dans la zone N^- . Une partie de ces trous se recombine et l'autre est collectée par la région P^+ de l'émetteur (E).

Dans le troisième quadrant ($V_{ce} < 0$, figure 3b), la mise en conduction du BipAC s'effectue par application d'un courant de gâchette négatif. Cela permet la mise en conduction de la jonction P^+/N^+ de la gâchette. Par conséquent des électrons sont injectés dans la base P et une partie de ces électrons atteint la zone de drift N^- et constitue de ce fait le courant de base du transistor P^+NP^+ . Pour des raisons de neutralité électrique dans la zone N^- , des trous sont injectés par la région P^+ de l'émetteur (E) dans la zone N^- . Une partie de ces trous se recombine et l'autre est collectée par la région P^+ du collecteur (C).

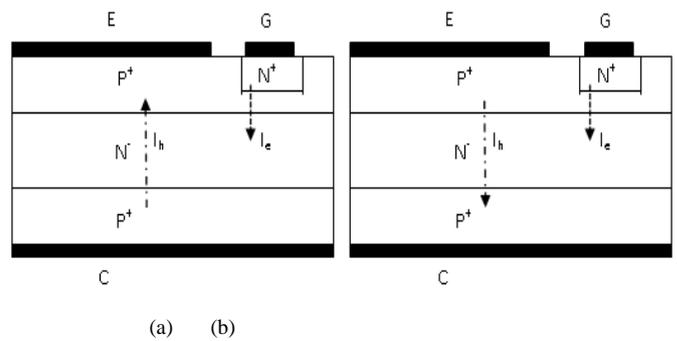


Fig.3 Orientation des courants de trous et d'électrons dans la structure en fonction de la polarité de V_{ce} : $V_{ce} > 0$ (a) et $V_{ce} < 0$ (b)

2.2.2. Etat bloqué

A l'état bloqué, la tension gâchette-émetteur est maintenue à zéro volt. Pour une tension $V_{ce} > 0$, c'est la jonction N^-/P^+ de la face avant qui est polarisée en inverse.

Pour une tension $V_{ce} < 0$, c'est la jonction N^-/P^+ située sur la face arrière qui est polarisée en inverse.

2.3. Tenue en tension de la structure

Pour l'étude par simulation de la tenue en tension du dispositif dans le sens direct, on court-circuite les électrodes de gâchette et d'émetteur, et on applique une tension croissante entre les électrodes d'émetteur et de collecteur, jusqu'à atteindre la tension de claquage.

Les simulations 2D effectuées à $27^\circ C$ pour différentes valeurs de l'épaisseur de la zone de drift W_{N^-} ont montré qu'une épaisseur W_{N^-} de $116\mu m$ avec un dopage de $10^{14} cm^{-3}$ permet d'assurer une tenue en tension supérieure à $600V$. La durée de vie des porteurs a été fixée à $\tau_n = \tau_p = 10\mu s$. Précisons que nous adoptons comme valeur de la tension de claquage la tension pour laquelle le courant dans la structure atteint une valeur de l'ordre du μA .

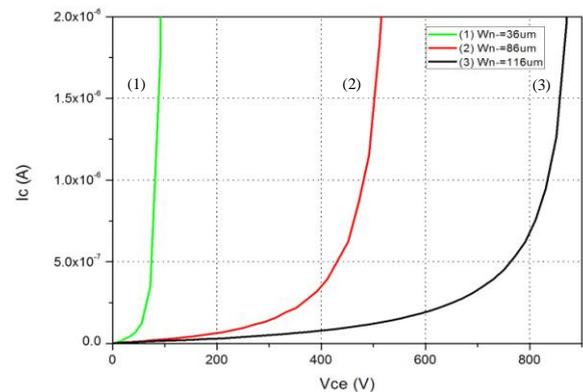


Fig.4 Caractéristiques $I_c(V_{ce})$ pour différentes épaisseurs W_{N^-} à $27^\circ C$

Nous avons ensuite complété la structure avec une terminaison de jonction de type JTE comme le montre la figure 5. Les simulations ont montré qu'une largeur L_p^- de $70\mu m$ était nécessaire pour la tenue en tension visée. La concentration en surface de la région P est de $9.10^{15} cm^{-3}$ et sa profondeur est de $4,5\mu m$.

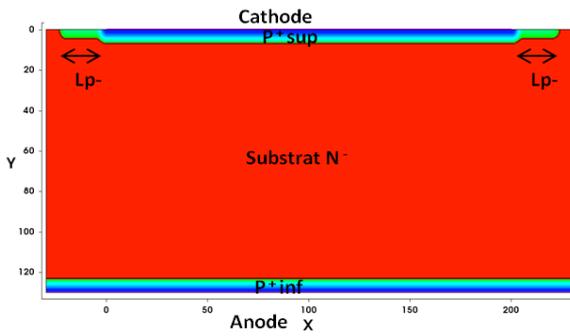


Fig.5 Structure BipAC PNP avec une terminaison de jonction JTE (Lp-)

La figure 6 illustre l'extension de la charge d'espace à l'état bloqué et la répartition des lignes de champ électrique dans la structure pour une tension $V_{AK}=500V$.

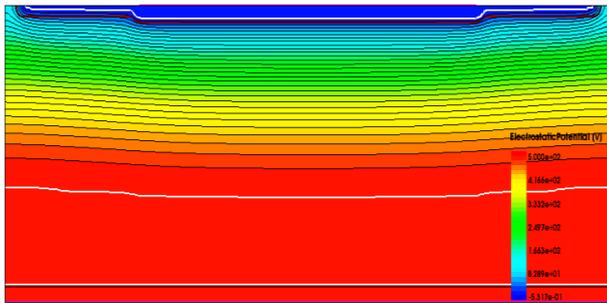


Fig.6 Lignes équipotentielles dans le BipAC PNP avec Lp- de 70µm pour $V_{AK}=500V$

La terminaison de jonction (région P) en face avant combinée avec un mur P+ traversant (figure 7) permettra au composant de supporter la tension de 600 V souhaitée pour les polarisations directe et inverse. En effet, à l'état bloqué inverse le mur P+ permet de ramener les lignes équipotentielles vers la face avant de la puce. La tenue en tension inverse est donc déterminée par les paramètres physiques et géométriques de la région P.

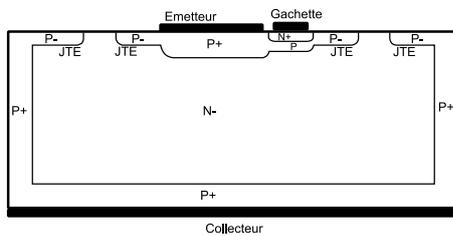


Fig.7 Vue en coupe simplifiée montrant la disposition des JTE et murs P+

2.4. Caractéristiques statiques - Gain en courant

On définit le gain statique du BipAC par :

$$\beta = I_c / I_g \quad (1)$$

Avant d'étudier l'effet de certains paramètres sur ce gain, nous avons tracé sur la figure 8 les caractéristiques $I_c(V_{ce})$ pour différents niveaux du courant de gâchette. Nous pouvons noter une dissymétrie du réseau en fonction de la polarité de la tension V_{ce} , liée à la dissymétrie de la structure. Pour un courant de gâchette donné, on relèvera donc des gains

différents pour $V_{ce}>0$ et $V_{ce}<0$ comme l'indiquent les valeurs regroupées dans le tableau 1.

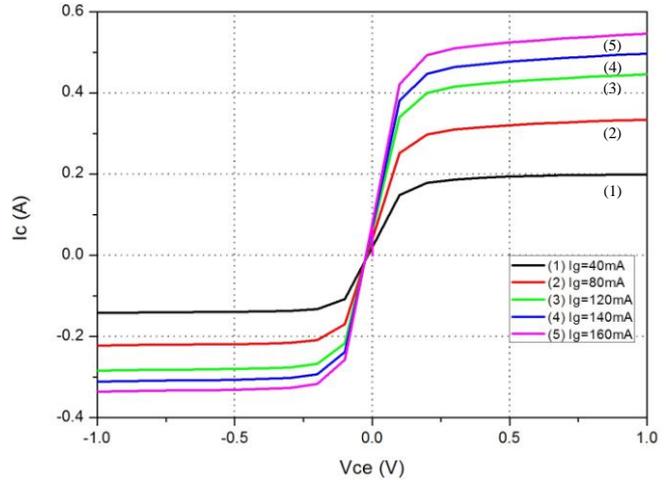


Fig.8 Caractéristiques $I_c(V_{ce})$ du BipAC PNP

Tableau 1. Gain du BipAC PNP pour différents courants de gâchette

| I_g (mA) | $\beta = I_c / I_g$ | |
|------------|---------------------|----------------|
| | $V_{ce} = 1V$ | $V_{ce} = -1V$ |
| 40 | 4,97 | 3,54 |
| 80 | 4,17 | 2,77 |
| 120 | 3,71 | 2,36 |
| 140 | 3,54 | 2,22 |
| 160 | 3,4 | 2,09 |

2.4.1. Influence de l'épaisseur de la zone de drift

La figure 9 montre les caractéristiques $I_c(V_{ce})$ pour différentes valeurs de l'épaisseur W_{N-} du substrat. Ces caractéristiques ont été tracées pour $V_{ce}<0$ qui correspond au cas le plus défavorable en terme de gain. La variation de β en fonction de W_{N-} est représentée sur la figure 10 et permet de constater qu'une augmentation de l'épaisseur du substrat entraîne une diminution du gain. Il est important de noter que ce résultat met en avant la nécessité d'un premier compromis entre gain en courant et tension de claquage puisqu'une réduction de W_{N-} conduit à une dégradation de la tenue en tension de la structure.

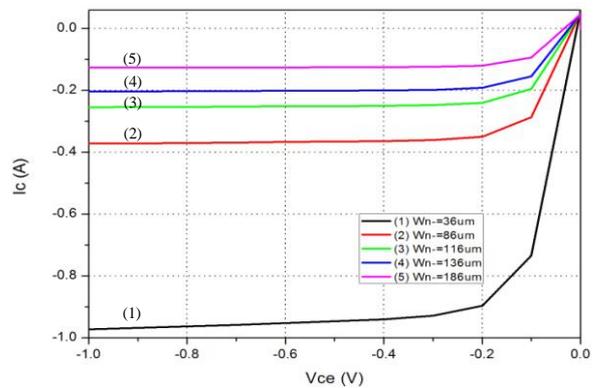


Fig.9 Caractéristiques $I_c(V_{ce})$ pour différentes épaisseurs du substrat N- pour $I_g=100mA$

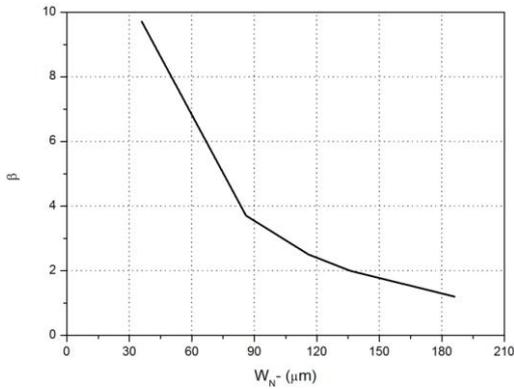


Fig.10 Variation du gain β en fonction de l'épaisseur du substrat N^- pour $V_{ce}=-1V$ et $I_g=100mA$

2.4.2. Influence de la largeur de diffusion P^+

La figure 11 donne les caractéristiques $I_c(V_{ce})$ avec $V_{ce}<0$ pour différentes valeurs de la largeur L_{p^+} . Les simulations réalisées montrent que l'augmentation du gain se fait au détriment d'une surface de silicium plus grande. En effet, le graphe de la figure 12 traduit un accroissement du gain si on augmente la largeur de la région P^+ .

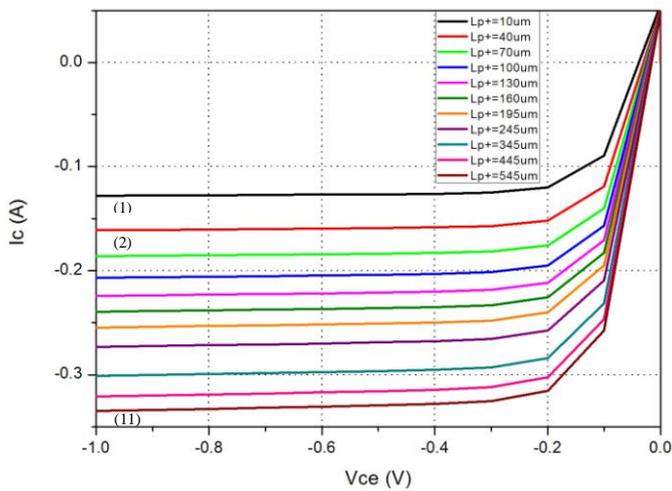


Fig.11 Caractéristiques $I_c(V_{ce})$ pour différentes largeurs L_{p^+} de la zone d'émetteur du BipAC pour $I_g=100mA$

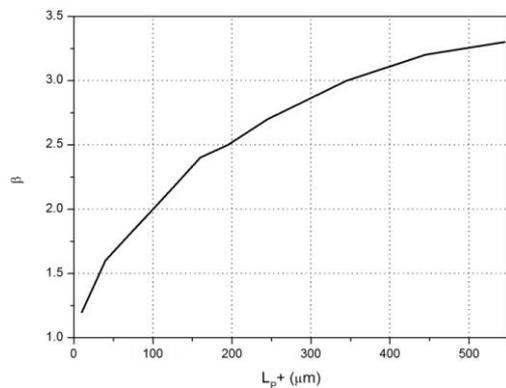


Fig.12 Variation du gain β en fonction de la largeur L_{p^+} pour $V_{ce}=-1V$ et $I_g=100mA$

2.5. Etude de la structure PNP en commutation

Pour étudier la commutation du BipAC, nous avons connecté entre l'émetteur et le collecteur une source de tension alternative V_{ch} 230V-50Hz en série avec une résistance $R_c=400\Omega$, ce qui donne un courant crête d'environ 800mA dans la charge. La commande de gâchette est assurée par une source de tension de 5V en série avec une résistance $R_g=25\Omega$ qui fixe le courant de gâchette I_g à 170mA (figure 13).

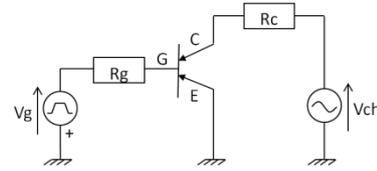


Fig.13 Circuit simulé pour l'étude en commutation

Afin d'obtenir une commutation à la fermeture et à l'ouverture sur les deux alternances du réseau, deux impulsions de courant centrées sur chacune de ces alternances sont envoyées sur la gâchette du BipAC. La durée des impulsions de V_g a été fixée à 4ms avec des temps de montée et de descente de 10 μs . Les temps de commutation du composant sont d'environ 20 μs pour la mise en conduction et de 80 μs pour le blocage. La chute de tension moyenne à l'état passant qui se situe aux environs de 200mV est obtenue en prenant un facteur de surface du dispositif $Z=12.10^4\mu m^2$. Nous avons reporté sur les figures 14, 15 et 16 les grandeurs V_{ce} , I_c et I_g en fonction du temps sur une période de V_{ch} .

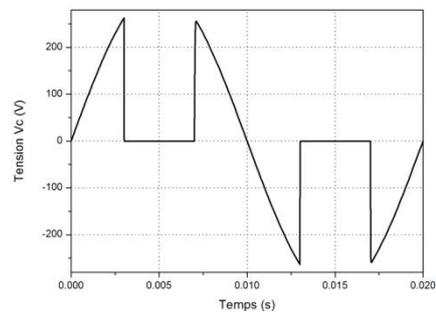


Fig.14 Tension $V_{ce}(t)$ entre collecteur et émetteur

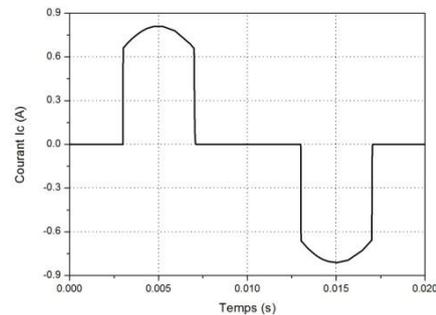


Fig.15 Courant de collecteur $I_c(t)$

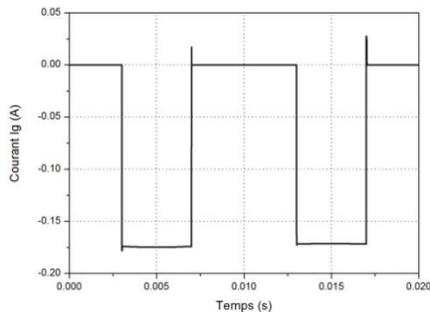


Fig.16 Courant de gâchette $I_g(t)$

3. STRUCTURE BIPAC DE TYPE NPN

3.1. Description de la structure

La structure du BipAC de type NPN est similaire à celle du PNP déjà présentée, il suffit de permuter les régions P et N (figure 17). La commande du dispositif se fait toujours par rapport à une seule électrode de référence, mais le courant de gâchette est positif (entrant). Son schéma équivalent est représenté sur la figure 18.

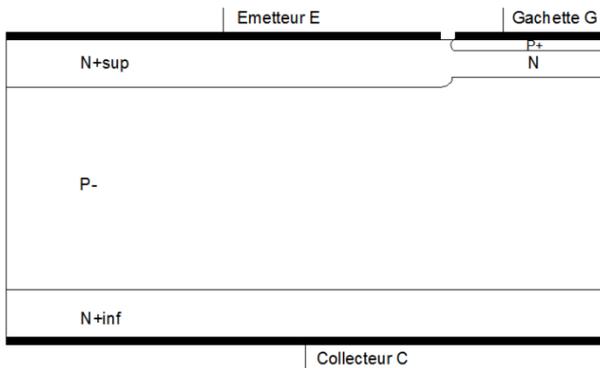


Fig.17 Structure du BipAC NPN

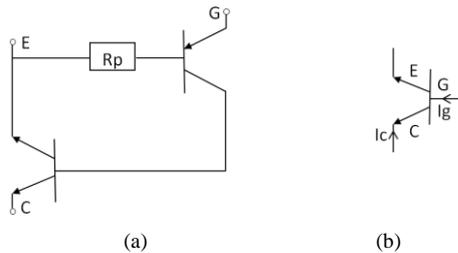


Fig.18 Schéma électrique équivalent (a) et symbole (b) du BipAC type NPN

Comme pour le BipAC PNP, la tenue en tension symétrique de 600V sera assurée par l'association de terminaisons de jonction de type JTE (N^-) et d'un mur (N^+) traversant le substrat (P^-).

Les simulations effectuées à 27°C pour différentes valeurs de l'épaisseur de la zone de drift W_{p^-} ont montré qu'une épaisseur W_{p^-} de 136μm avec un dopage de 10^{14} cm^{-3} permet une tenue en tension supérieure à 600V.

3.2. Caractéristiques statiques - Gain en courant

Les caractéristiques $I_c(V_{ce})$ du BipAC NPN sont représentées sur la figure 19. Les valeurs des gains obtenus pour différentes valeurs du courant de gâchette sont regroupées

dans le tableau 2. Comme pour le dispositif PNP, on peut encore remarquer que pour un courant I_g donné, la dissymétrie du réseau de caractéristiques conduit à des valeurs de gains différentes pour $V_{ce} > 0$ et $V_{ce} < 0$.

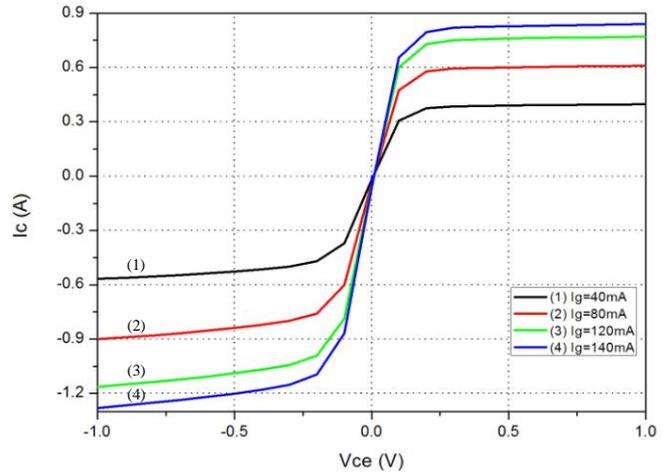


Fig.19 Caractéristiques $I_c(V_{ce})$ du BipAC NPN

Tableau 2. Gain du BipAC NPN pour différents courants de gâchette

| I_g (mA) | $\beta = I_c / I_g$ | |
|------------|---------------------|----------------|
| | $V_{ce} = 1V$ | $V_{ce} = -1V$ |
| 40 | 9,91 | 14,16 |
| 80 | 7,62 | 11,26 |
| 120 | 6,42 | 9,69 |
| 140 | 5,99 | 9,14 |

3.2.1. Influence de l'épaisseur de la zone de drift P^-

La figure 20 montre le réseau de caractéristiques $I_c(V_{ce})$ avec $V_{ce} > 0$ pour différentes valeurs de l'épaisseur W_{p^-} du substrat. La variation de β en fonction de W_{p^-} est représentée sur la figure 21 et permet de voir que, comme dans le cas de la structure PNP, une augmentation de l'épaisseur du substrat entraîne une perte de gain.

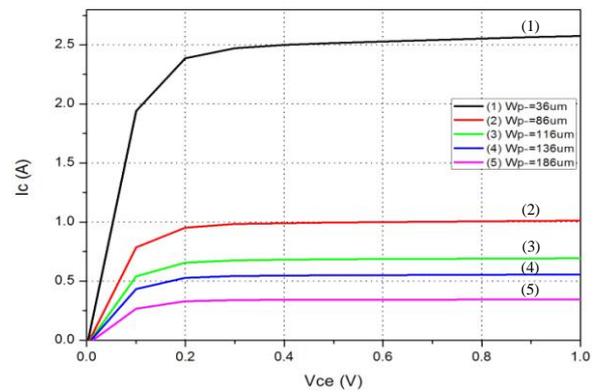


Fig.20 Caractéristiques $I_c(V_{ce})$ pour différentes épaisseurs du substrat P^- et $I_g=100mA$

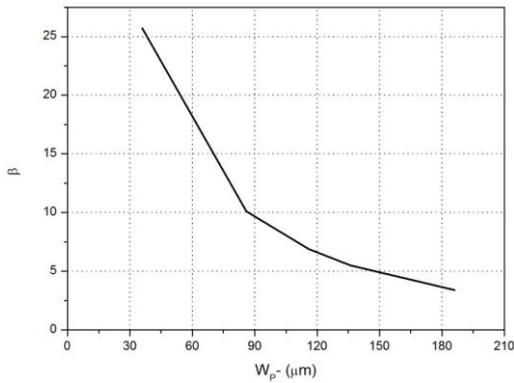


Fig.21 Variation du gain β en fonction de l'épaisseur du substrat P⁻ pour $V_{ce}=1V$ et $I_g=100mA$

3.2.2. Influence de la largeur de diffusion N⁺

La figure 22 montre la caractéristique $I_c(V_{ce})$ pour un courant de gâchette $I_g=100mA$ et différentes longueurs L_{N^+} . L'évolution du gain en fonction de L_{N^+} est représentée sur la figure 23. Le gain augmente avec la largeur de diffusion N⁺, toutefois, cette dépendance s'affaiblit pour des valeurs élevées de L_{N^+} .

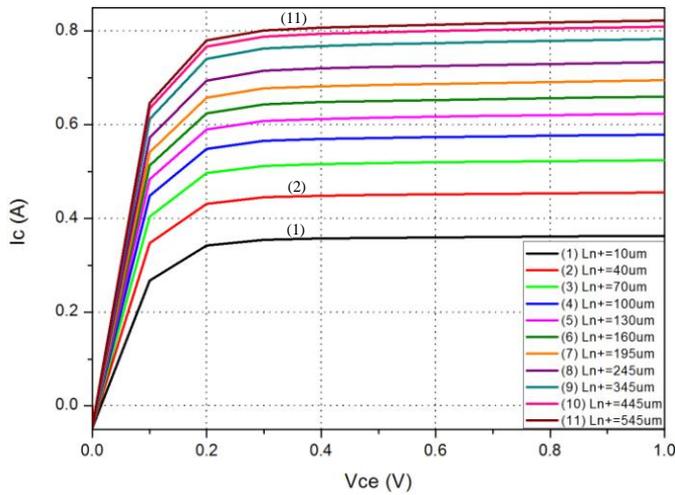


Fig.22 Caractéristiques $I_c(V_{ce})$ pour différentes largeurs L_{N^+} de la zone d'émetteur du BipAC pour $I_g=100mA$

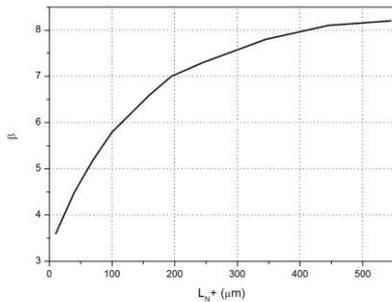


Fig.23 Variation du gain β en fonction de la largeur L_{N^+}

3.3. Etude de la structure NPN en commutation

La structure NPN a été simulée avec le même circuit que celui utilisé pour le BipAC PNP (figure 24), la seule modification se situant au niveau de la polarité de V_g .

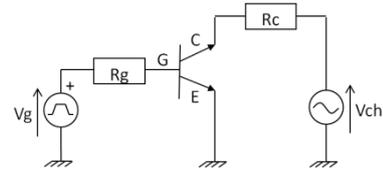


Fig.24 Circuit simulé pour l'étude en commutation

Un facteur de surface $Z=6300\mu m$ permet ici d'obtenir une chute de tension moyenne proche de 200mV. Nous obtenons des formes d'ondes identiques à celles de la structure PNP et des temps de commutation du même ordre de grandeur.

4. CONCLUSION

Nous avons proposé deux nouvelles structures bipolaires (BipAC) bidirectionnelles en courant et en tension commandables à la fermeture et à l'ouverture par rapport à une seule électrode de référence. A l'aide du logiciel Sentaurus nous avons pu analyser l'influence des paramètres géométriques sur le gain en courant et vérifier le fonctionnement en commutation de ces dispositifs. A même surface de silicium ($1,6 \text{ mm}^2$), cette étude a permis de mettre en évidence de meilleures performances pour le BipAC NPN dont le gain est proche de 5 pour une valeur efficace du courant collecteur de 0,5A, avec une chute de tension moyenne de l'ordre de 200mV. Il faut cependant noter que le faible gain de la structure conduit à des valeurs élevées du courant de gâchette. Une réduction de ce courant est possible au prix d'une augmentation de la surface du composant.

Des premiers travaux technologiques sont en cours dans la salle de micro et nanotechnologie du LAAS, et portent notamment sur la réalisation de murs P⁺ traversants permettant de rendre la structure du BipAC symétrique en tension.

Les travaux publiés dans cet article sont effectués dans le cadre de TOURS 2015, projet soutenu par le Programme de l'économie numérique des Investissements d'Avenir.

5. REFERENCES

- [1] A. Nakagawa, "Numerical experiment for 2500 V double gate bipolar-mode MOSFETs (DGIGBT) and analysis for large safe operating area (SOA)", PESC'88, pp. 88 – 90, 1988.
- [2] M. Mehrotra, B. J. Baliga, "A planar MOS – Gated AC Switch Structure", IEEE IEDM, pp. 349 – 350, 1995.
- [3] J.S.T. Huang: 'The bilateral emitter switched thyristor', IEEE IEDM, 1992.
- [4] A. Bourennane, M. Breil, J-L. Sanchez, P. Austin, J.Jalade, " New triggering mode in a vertical bi-directional MOS-thyristor device", Microelectronics Journal 35(3):277-285 (2004).
- [5] A. Bourennane, M. Breil, J-L. Sanchez, J. Jalade, " A vertical monolithic MOS-Thyristor bidirectional device", Microelectronics Journal 37 (3): 223-230 (2006).
- [6] A. Bourennane, M. Breil, J-L. Sanchez, P. Austin, J.Jalade, " New MOS-triac structures for specific mains applications" European Power Electronic-Power Electronic Motion and Control conference, Dubrovnik 2002.
- [7] A. Bourennane, H. Tahir, J-L. Sanchez, L. Pont, G. Sarabayrouse, E. Imbernon, "A high temperature wafer bonding technique for the

realization of a voltage and current bidirectional IGBT”, ISPSD 2011, San Diego, California.

- [8] H. Tahir, A. Bourennane J-L. Sanchez, C. Crebier, L. Pont, G. Sarabayrouse, “A monolithically integrated vertical bidirectional IGBT having all the electrodes on the front-side”, EPE 2011, Birmingham, United Kingdom.
- [9] F. Heinke, R. Sittig, « The Monolithic Bidirectional Switch (MBS) », ISPSD’00, pp. 237 – 240, 2000.
- [10] J.D. Plummer, B.W. Scharf, "Insulated gate planar thyristors: I-Structure and Basic Operation", IEEE Transactions on Electron Devices, Vol.ED-27, NO.2, February 1980.
- [11] Shuming xu, Rainer Constapel, and Dieter Silber, CTC: a CMOS Thyristor Cascode. Proceedings of the 1998 ISPSD, Kyoto, pp 159-162.
- [12] Yuming Bai, Alex Q. Huang, "Comprehensive investigations of high voltage non-punch-through double gate-injection enhanced gate transistor", solid state electronics 44 (2000), pp. 1783-1787.
- [13] M. Baus, B. N. Szafrank, St. Chmielus, M. C. Lemme, B. Hadam, B. Spangenberg, R. Sittig, H. Kurz, « Fabrication of Monolithic Bidirectional Switch (MBS) devices with MOS – controlled emitter structures », ISPSD’06, 2006.
- [14] F.E. Gentry, R.I Scace, and J.K. Flowers: 'Bidirectional Triode P-N-P-N Switches', Proc. Of the IEEE, pp.355-369, 1964.