



Évaluation d'une technologie SOI pour l'utilisation de circuits intégrés à des températures extrêmes

Cyril Calvez

► To cite this version:

Cyril Calvez. Évaluation d'une technologie SOI pour l'utilisation de circuits intégrés à des températures extrêmes. Symposium de Génie Electrique (SGE'14), Jul 2014, Cachan, France. hal-01065189

HAL Id: hal-01065189

<https://hal.science/hal-01065189>

Submitted on 18 Sep 2014

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Évaluation d'une technologie SOI pour l'utilisation de circuits intégrés à des températures extrêmes.

Cyril CALVEZ

AMPERE, UMR CNRS 5005, Université de Lyon, INSA-Lyon, 20 av. A. Einstein, 69621 Villeurbanne, France

RESUME - La technologie « Silicon On Insulator » (SOI) est de plus en plus employée pour la fabrication d'électronique intégrée haute température. En effet, avec des températures ambiantes de fonctionnement supérieures à 230 °C, elle est particulièrement indiquée pour la réalisation de circuit intégré pour commander des interrupteurs de puissance Grand-Gap en environnements extrêmes. Le but de cette étude est de définir les limites de cette technologie à haute température. Pour y parvenir, des transistors MOSFET et des structures de test ont été caractérisées de -75 à +250 °C en statique. Les différents MOSFET utilisés sont fonctionnels sur cette plage de température et aucune dégradation n'a été observée après ces premiers tests. Des structures d'électromigration en AlCu(0.5 wt %) ont été testées à 250 °C pour trouver la limite de la densité de courant admissible dans les interconnexions métalliques à haute température. Une durée de vie plus faible qu'envisagée par le modèle théorique a été trouvée sur toutes les structures testées.

Mots-clés—SOI, haute température, électromigration, structures de test

1. INTRODUCTION

La technologie Silicon On Insulator (SOI) devient de plus en plus employée dans la fabrication de circuits intégrés haute température. Avec des températures de fonctionnement atteignant 250 °C [1] [2], celle-ci est toute indiquée pour la réalisation de circuit de commande pour les interrupteurs de puissance Grand Gap. Avec la mise sur le marché d'interrupteurs de puissance en Carbone de Silicium (SiC) pouvant fonctionner à haute température, l'association à un circuit de commande SOI haute température permet de réaliser un système compact pouvant être situé au plus près de l'actionneur. Les industries aéronautiques, militaires ou encore automobiles s'intéressent à ce type de système qui permettrait de diminuer le câblage reliant circuit de commande, interrupteurs de puissance et actionneur ainsi que de réduire, voire supprimer, les systèmes de refroidissement grand consommateurs de poids et de place.

Pour cette étude, on va s'intéresser aux performances des transistors MOSFET SOI en haute température afin de vérifier leur fonctionnement. Une étude des dégradations subies lors d'un test en commutation à 250 °C et plus permettra de définir la limite d'utilisation et les verrous technologiques pour leur utilisation à des températures supérieures.

Une autre partie de cette étude concernera les structures d'électromigration (EMG). A haute température, les effets de l'électromigration sont fortement augmentés et la densité de puissance acceptable par les interconnexions métalliques s'en ressent. Les premiers résultats seront présentés, ainsi que les

moyens mis en œuvre pour contourner les difficultés rencontrées, inhérentes à la mesure de composants à températures supérieures à 250 °C. Les durées de vie mesurées sur les structures d'EMG sont inférieures à celles prévues par la théorie. Plusieurs hypothèses sont posées et des mesures supplémentaires seront effectuées pour vérifier celles-ci.

2. CARACTERISATION DES TRANSISTORS MOS EN SOI

2.1. Présentation des transistors SOI mesurés

La société X-REL (EASII-IC) nous a fourni plusieurs types de transistors MOSFET SOI (voir Tableau) qui sont encapsulés dans des boîtiers métalliques TO-220 et TO-18. Ceux-ci sont spécifiés pour un fonctionnement en température ambiante à 230 °C. Ces transistors de puissance peuvent être comparés aux transistors de l'étage de sortie push-pull d'un circuit de commande d'interrupteur.

Tableau 1. Caractéristiques principales des différents transistors SOI étudiés.

Composant	Type	Vds_max	Rds_on@230°C	Boîtier
XTR2N0325	PMOS	-35V	1,8 Ω	DIL8
XTR2N0825	NMOS	90 V	1,8 Ω	DIL8
XTR2N0807	NMOS	90 V	7,5 Ω	TO-18
XTR2N0307	PMOS	-45 V	13 Ω	TO-18

2.2. Caractérisations statiques

Pour effectuer la caractérisation des différents transistors, un banc d'essai haute température pour les composants encapsulés a été développé. Avec l'aide d'un analyseur de puissance Agilent B1505A et d'un conditionneur thermique à air pulsé Thermonics T2500E/300 il a été possible de mesurer différents paramètres des transistors de -75 °C à +250 °C par pas de 25 °C.

Une grande attention a été portée à la mise en place des câblages et des programmes de caractérisations afin d'obtenir des mesures les plus justes possibles. Les mesures directes ont été effectuées en mode pulsé pour la commande de la grille et l'application du courant sur le drain avec des largeurs de pulse de 50 à 100 μs afin de diminuer l'auto-échauffement du composant et les pics de tension sur la grille.

La transconductance, la résistance à l'état passant, la caractéristique directe, le courant de fuite sur le drain, le courant de fuite sur la grille ont été mesurées à chaque palier de

température afin d'étudier leur évolution en fonction du temps et de la température.

2.3. Résultats des caractérisations

Tout les NMOS et PMOS sont fonctionnels sur la plage de température -75 °C à 250 °C. Les résultats sur le PMOS SOI XTR2N0325 sont présentés ici. Sur la Figure Figure qui présente la transconductance du transistor on peut observer que le transistor reste normalement fermé pour une tension de grille nulle sur la plage de température du test.

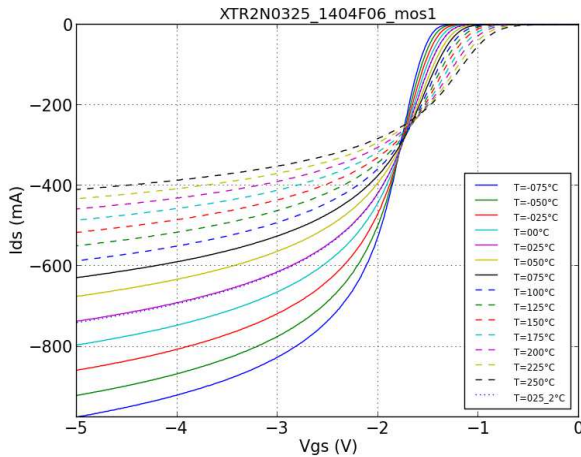


Fig.1 Transconductance (I_{DS} en fonction de V_{GS}) du transistor PMOS XTR2N0325 de -75 °C à 250 °C.

Sur la Figure Figure on observe la résistance à l'état passant du transistor pour un courant de 3A. La mesure est conforme voire inférieure aux spécifications du fabricant pour une température ambiante de 250 °C avec un $R_{DS_ON}@3A}$ égal à 1,3 Ohms.

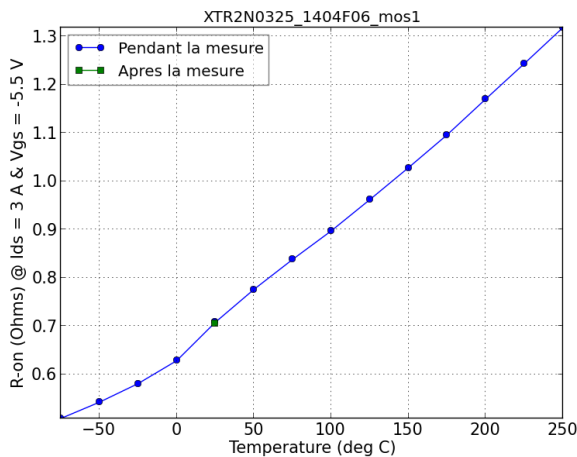


Fig.2 Résistance à l'état passant du transistor PMOS XTR2N0325 de -75 °C à 250 °C, pour un courant I_{DS} de 3A.

Sur la Figure Figure on observe la caractéristique courant-tension du transistor. Le courant de fuite I_{GS} traversant la grille reste faible (inférieur au μA) et témoigne donc d'un bon fonctionnement de celle-ci.

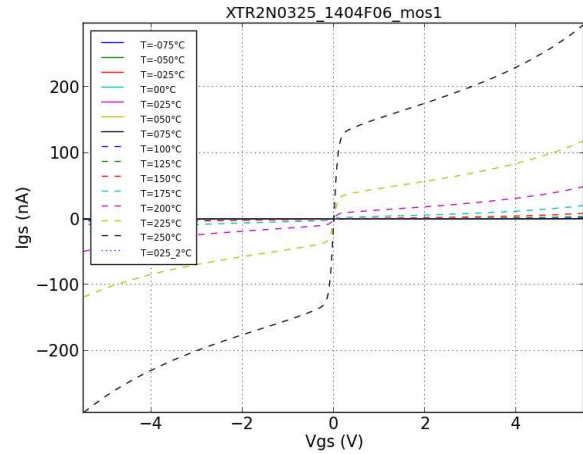


Fig.3 Caractéristique courant-tension (I_{GS} en fonction de V_{GS}) de la grille du transistor PMOS XTR2N0325 de -75 °C à 250 °C.

Sur la Figure Figure on observe la tenue en tension du transistor à l'état bloqué jusqu'à une tension drain-source de -35V. Le transistor respecte les spécifications du fabricant avec des courant de fuite de 100 μA maximum à 250 °C.

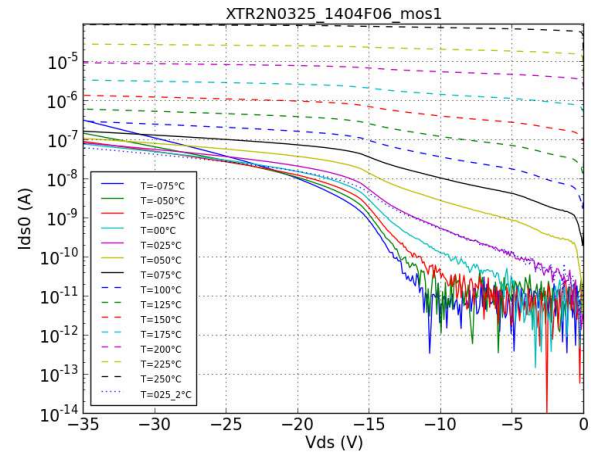


Fig.4 Caractéristique courant-tension (I_{DS0} en fonction de V_{DS}) de la jonction drain-source à l'état bloqué ($V_{GS}=0V$) du transistor PMOS XTR2N0325 de -75 °C à 250 °C.

Lors du retour à température ambiante à 25 °C (label $T=025_2^{\circ}C$ sur les figures) les transistors n'ont subi aucune dégradation liées au stress en température ou au stress électrique des mesures sur l'ensemble des mesures réalisées.

2.4. Conclusions et perspectives

Lors des précédentes caractérisations, tout les transistors testés sont fonctionnels de -75 °C à +250 °C. Aucune dégradation n'a pu être observée à l'issu des tests thermiques et électriques sur l'ensemble des transistors PMOS et NMOS.

Des tests TDDB (time-dependent dielectric breakdown) sur le drain et la grille, ainsi qu'une caractérisation du composant pendant un stress en commutation et en température sont actuellement en développement. Ceux-ci permettront de vérifier la tenue en température des composants en fonctionnement réel et d'analyser les éventuelles dégradations qui pourraient survenir en utilisation réelle.

Un banc de test National Instrument PXI ainsi que son logiciel de pilotage est développé par Pascal BEVILACQUA (Laboratoire Ampère) pour la caractérisation des dégradations des PMOS et NMOS SOI. La température des MOS sera régulée par l'intermédiaire d'un bloc chauffant jusqu'à des températures de 250 °C à 300 °C.

L'extraction de la mobilité du canal dans les différents PMOS et NMOS SOI sera effectuée et comparée avec la bibliographie disponible, avec une attention sur les températures élevées (>200 °C).

3. CARACTERISATION DES STRUCTURES DE TEST D'ELECTROMIGRATION

3.1. Problématique de l'électromigration

L'électromigration est un déplacement d'atome dans un conducteur induit par la circulation d'un courant. Ce phénomène est due à la friction des électrons traversant le conducteur, qui ajoutée au champ électrique permet le déplacement des atomes du conducteur. L'électromigration est dépendante de la densité de courant, de la température, de la nature du matériau et de sa géométrie [7]. Ce mécanisme peut provoquer la modification géométrique du conducteur, donc de sa résistance, et provoquer un emballement thermique par augmentation de la puissance dissipée dans celui-ci, jusqu'à la destruction de l'interconnexion métallique. Le phénomène est aggravé à haute température, ce qui a conduit à utiliser d'autres matériaux dans les circuits de commande fonctionnant à haute température que l'aluminium utilisé habituellement, comme le tungstène qui se montre fiable jusqu'à 320 °C [3].

Un phénomène additionnel de thermomigration des pistes aluminium a aussi été mis en évidence lorsque le circuit est soumis à un gradient de température [4], et devra aussi être envisagé dans l'étude des structures de test.

La durée de vie d'une piste aluminium a été définie par Black [5] selon une loi dépendant de l'énergie d'activation du matériau (E_a), de la température (T) et de la densité de courant (J) traversant la piste.

$$MTTF = A \cdot J^{-n} \exp\left(\frac{E_a}{kT}\right)$$

Avec les durées de vie fournies pour la technologie employées dans les structures de test d'EMG par le fondeur, il a été possible de retrouver les paramètres n (proche de 2 pour l'aluminium) et A de cette loi.

Le but de l'expérience est de valider ou non cette loi dans les pistes aluminium de l'étage de sortie du driver, afin de déterminer si l'écart entre la mesure d'une piste est et la théorie est faible ou si l'on doit surdimensionner les pistes par rapport au design du circuit de commande pour éviter tout problème de défaillance prématuré.

3.2. Présentation des structures de test d'électromigration

Deux structures permettant de mettre en évidence l'électromigration des pistes métalliques d'un circuit intégré ont été réalisées. L'une en alliage d'aluminium AlCu(0.5 wt %) et l'autre en tungstène (voir Figure Figure).

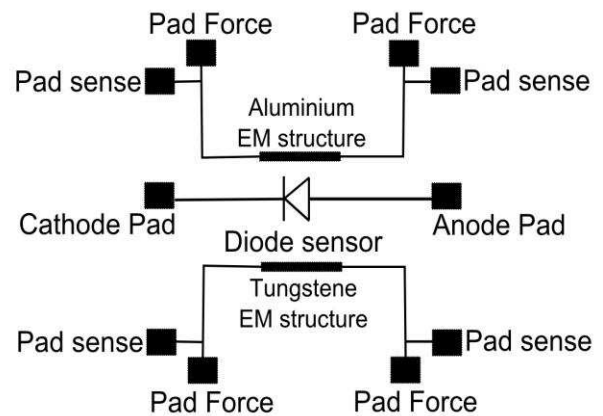


Fig.5 Schéma de principe des structures d'électromigration en aluminium et en tungstène.

Seules les structures d'électromigration en aluminium seront étudiées ici. Celles-ci nous permettront de mettre en évidence la limite d'utilisation en densité de courant et en température. En effet, à haute température, les effets de l'électromigration sont fortement augmentés et la densité de puissance acceptée dans les pistes métalliques s'en trouve diminuée. Cela peut être problématique lors de la commande d'interrupteurs à fort courant de grille/base tels que les SJT (Super Junction Transistor) ou BJT (Bipolar Junction Transistor).

La piste aluminium est déposée sur la couche externe du circuit de commande sur une succession de tranchées (représentant un cas défavorable quant au phénomène d'électromigration) et présente donc un motif en forme de marche d'escalier (voir Figure Figure).

Ce choix s'explique par la topologie qui est utilisée dans le circuit de commande et permet de tester l'électromigration sur le produit final.

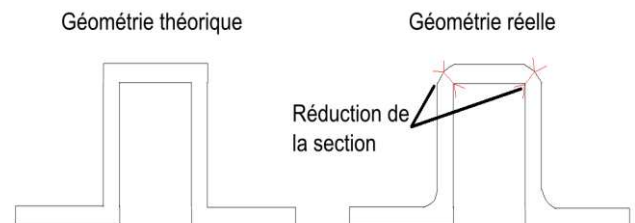


Fig.6 Géométrie théorique et réelle de la piste d'électromigration ; zones de section plus faible du au procédé de dépôt des pistes d'aluminium.

Lors de la fabrication, il y aura une diminution de la section à l'angle des marches. Cela entraîne une augmentation localisée de la densité de courant, ainsi qu'une augmentation de la résistance de l'électromigration.

Une diode PIN latérale fabriquée à même la puce est située entre les deux structures d'électromigration (voir Figure Figure) et permet de connaître précisément la température de la puce SOI à moins d'un degré Celsius près [6]. En effet, à courant constant, la tension de la diode PIN SOI en mode direct est quasiment linéaire avec la température sur la plage de température choisie.

Un courant constant de 10 μ A sera utilisé afin de polariser la diode pour obtenir à la fois une mesure fiable de la tension et un auto-échauffement négligeable de la diode. Pour cela on se

place dans la partie linéaire de la caractéristique directe de la diode. D'après la Figure Figure on peut voir la caractéristique électrique de ce capteur de température qui a été réalisée avec l'analyseur de puissance Agilent B1505A et le conditionneur thermique Thermonics T2500E/300 .

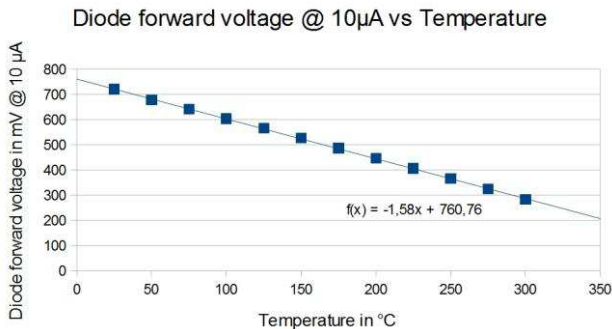


Fig.7 Tension directe de la diode en mV à un courant constant de 10 µA en fonction de la température, de +25 °C à +300 °C

Pour valider le principe de capteur de température à partir d'une diode PIN, on pourra polariser la structure d'EMG en tungstène dans les conditions permettant l'effet de Blech [7]. En effet, en dessous d'une certaine densité de courant, l'effet de Blech se met en place et la durée de vie de la structure devient théoriquement infinie.

3.3. Mise en place du banc de test pour les cellules d'électromigration

Dix puces contenant les structures d'électromigration ont été montées dans des boîtiers DIL 28 céramiques résistants à la température. Les bondings sont composés d'or et attachés sur des pistes en aluminium sur la piste. Par conséquent la température maximum admissible pour les boîtiers est de 280 °C pour éviter les problèmes à l'interface or-aluminium.

Les premières mesures ont été effectuées avec l'analyseur de puissance et le conditionneur thermique. La densité de courant prévu par le design est beaucoup trop élevée (5 MA/cm²) et enclenche un phénomène d'auto-échauffement de la piste entraînant sa destruction prématurée (effet fusible).

Néanmoins, ces premières mesures ont permis de connaître avec précision la relation entre la résistance des cellules d'EMG et la température appliquée, afin de contrôler la température interne de la piste d'aluminium.

Un bloc chauffant a été conçu afin d'appliquer la température voulue sur la puce. Elle est contrôlée par un régulateur contrôlant une cartouche chauffante. L'ensemble puce et bloc chauffant sont plongés dans de la vermiculite afin d'homogénéiser la température du boîtier et de s'affranchir des variations de températures brusques pouvant survenir au cours des tests. Une stabilité de la température avec une précision de moins d'1 degré est obtenue avec ce banc de test. Ce banc de caractérisation est illustré par le schéma de la Figure Figure.

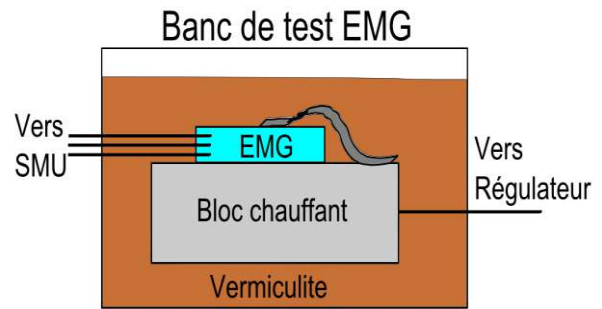


Fig.8 Schéma du banc de caractérisation des cellules d'électromigration

Les mesures électriques sont effectuées avec une SMU Keithley 2410 pour l'application du courant dans la cellule d'EMG et la mesure de sa résistance. Et d'autre part d'un multimètre Keithley 2000 pour la mesure de la tension de la diode. Un logiciel de mesure enregistre à intervalle régulier (ici 5 secondes) les différentes grandeurs mesurées et permet de stopper la mesure lorsque les conditions sont atteintes.

Les cellules sont caractérisées en mesure Kelvin afin de s'affranchir de la résistance des câbles de mesure, du packaging, des fils de bonding ainsi que des contacts intermétalliques. Seule la résistance de la piste d'aluminium est mesurée.

Les premières mesures ont montrées une dégradation rapides de la diode PIN utilisée en capteur de température en 5h environ. La diode se dégrade et se met à fuir, ce qui empêche de connaître avec précision la température à l'intérieur de la puce. Cette méthode de mesure n'est donc pas viable pour des tests supérieur à quelques heures en continu à haute température, contrairement à ce qui avait été prévu au départ.

Pour pallier à ce problème, on utilisera la cellule d'EMG en tungstène, après calibration de 25 à 250 °C, afin de contrôler la stabilité de la température interne de la puce.

Les cellules d'EMG sont généralement considérées comme défaillantes lorsque leur résistance mesurée dépasse de 10 % leur valeur initiale [8].

3.4. Résultats des caractérisations des cellules d'électromigration en aluminium

Les résultats des mesures effectuées sur 5 puces sont présentés ici. Il ne s'agit pas ici de retrouver les paramètres de la loi de Black pour ces structures de test. En effet, il faudrait un nombre bien plus conséquent de structures de test pour pouvoir effectuer une approximation des paramètres correcte.

Le but de ces mesures va être de mettre en évidence les disparités de durée de vie par rapport à la loi de Black théorique et de poser des hypothèses sur les causes de celles-ci.

Dans le Tableau, on a listé les différentes cellules d'EMG avec leur résistance mesurée à 25 °C et 250 °C. La température du bloc en aluminium est différente suivant la densité de courant, car l'auto-échauffement de la piste en aluminium apporte la chaleur supplémentaire pour atteindre les 250 °C à l'intérieur de la piste en aluminium.

Tableau 2. Résistances à 25 et 250 °C, température ambiante et densités de courant appliquées sur les structures de test d'électromigration en aluminium.

N° EMG	R _{25°C}	R _{250°C}	T _{bloc}	Densité courant J
EMG6	1,30 Ω	2,308 Ω	125°C	2 MA/cm ²
EMG7	1,30 Ω	2,315 Ω	200°C	1 MA/cm ²
EMG8	1,31 Ω	2,345 Ω	200°C	1 MA/cm ²
EMG9	1,49 Ω	2,645 Ω	200°C	1 MA/cm ²
EMG10	1,28 Ω	2,355 Ω	220°C	0,75 MA/cm ²

La résistance à 25 °C devrait être de 1,14 Ω pour l'ensemble des cellules d'électromigration suivant leur géométrie et la résistivité de l'aluminium AlCu(0.5 wt %). Cette différence pourrait appuyer l'hypothèse d'une déformation de la piste inhérente à la technique de dépôt lorsqu'il y a un décalage de profondeur sur la puce, par exemple pour effectuer la connexion entre 2 couches. La cellule EMG9 a quant à elle une résistance bien plus élevée qu'attendue et que l'ensemble des puces testées.

On pourrait penser que la modification de la résistance de la cellule au cours de la mesure augmente la température apportée par l'auto-échauffement de celle-ci. Mais une augmentation de 10 % (valeur max avant défaillance) de la résistance d'une cellule testée à 1 MA/cm² augmentera la température de seulement 5 °C, ce qui affectera la durée de vie théorique de 15 %. Cela peut sembler élevé, mais dans la majorité des cas, l'augmentation de la résistance des cellules s'effectue dans les dernières heures avant défaillance, donc l'augmentation de la température induite influe peu sur la durée de vie globale de la cellule.

Dans le Tableau on observe les durées de vie théoriques calculées suivant la loi de Black avec les paramètres donnés par le fondeur ainsi que la durée de vie réelle, c'est à dire mesurée sur des puces avec un motif semblable à celui du produit final.

La durée de vie des cellules est diminuée de près de la moitié sur l'ensemble des mesures effectuées pour les différentes densités de courant.

Tableau 3. Durées de vie réelles et théoriques des structures de test d'électromigration en aluminium.

N° EMG	D _{théorique} en H	D _{réel} en H	Ratio D _{vie} réel/théorique	J _{est} en MA/cm ²
EMG6	86	50	0,58	2,6
EMG7	332	155	0,47	1,46
EMG8	332	160	0,48	1,44
EMG9	332	109	0,33	1,74
EMG10	584	273	0,47	1,1

Pour retrouver la valeur des durées de vie réelles mesurées, il faudrait augmenter la température de 3 °C (afin de modéliser une augmentation de température moyenne sur l'ensemble de la mesure) qui influe peu sur la durée de vie et augmenter la densité de courant d'un facteur 1,4.

Une valeur J_{est} a été calculée afin d'estimer la densité de puissance réelle qu'a subie la cellule d'EMG lors du stress. On utilise pour cela la loi de Black avec les paramètres donnés par le constructeur et l'on ajuste la densité de puissance pour retrouver la durée de vie mesurée de la cellule.

On observe que la densité de puissance estimée est supérieure d'un facteur 1,3 à 1,7 à la valeur de la densité de

puissance choisie pour le stress, avec une moyenne de 1,4 environ.

On observe aussi que la cellule qui présentait une résistance élevée de 1,49 Ω à 25°C (1,3 Ω pour les autres puces) avant le stress est celle dont le rapport entre la densité de puissance estimée et la densité de puissance choisie pour le stress est le plus élevé avec un ratio de 1,7.

Cela renforce l'hypothèse d'une réduction de la section de la piste lors de la fabrication qui entraîne la diminution de la durée de vie de la cellule.

L'hypothèse d'une augmentation de la température de la cellule d'EMG qui causerait la diminution de la durée de vie semble peu probable. En effet, si l'on estime l'élévation de température pour satisfaire aux durées de vie mesurées, il faudrait une élévation de température de 23°C. Cette élévation serait facilement détectable avec la piste tungstène en mode capteur de température.

3.5. Conclusions et perspectives

Les travaux effectués ont permis de mettre en place un banc de mesure des cellules d'électromigration et d'établir un protocole reproductible et suffisamment fiable de mesure.

La mesure par diode PIN n'est pas envisageable en l'état dans les cellules d'EMG car elle se dégrade trop rapidement à 250 °C sous une polarisation en direct à courant constant correspondant à sa zone linéaire.

Les premiers résultats montrent une durée de vie mesurée réduite de moitié par rapport à la théorie et les valeurs du fondeur et qui correspondraient à une densité de puissance augmentée d'un facteur 1,4 dans la mesure réelle. Cela pose l'hypothèse d'une augmentation de la densité de puissance aux endroits où la piste métallique diminue de section à cause de la technique de dépôt de celle-ci.

Pour valider ces hypothèses, des analyses au microscope électronique à balayage (MEB) vont être effectuées. Tout d'abord sur une cellule d'électromigration n'ayant pas subi de dégradations afin de mesurer ses dimensions géométriques et déterminer les points où la densité de puissance est la plus élevée. Ensuite sur une cellule ayant vieilli afin de visualiser où sont situés les défauts et de vérifier l'hypothèse d'une modification géométrique de la piste métallique lors du dépôt.

D'autres cellules vont être mises en boîtier afin d'avoir des résultats de mesure à différentes températures et différentes densités de courant. Cela permettra de voir l'impact réel de la température sur les cellules et si le comportement suit la loi de Black ou si d'autres phénomènes viennent s'ajouter à l'électromigration, comme de la thermomigration.

4. CONCLUSIONS

Ces travaux se focalisent sur deux verrous concernant la conception de circuit de commande en SOI.

Tout d'abord, une caractérisation des transistors de puissance qui vont constituer l'étage de sortie push-pull du circuit de commande. Pour cela des transistors NMOS et PMOS ont été caractérisés de -75 °C à 250 °C. Les résultats de mesure montrent qu'ils sont fonctionnels sur cette plage de température. Des tests en commutation permettront d'étudier

leur fonctionnement sur une longue durée et d'étudier leurs modes de défaillance.

Ensuite, la caractérisation des cellules d'électromigration a permis de rendre compte d'une différence de durée de vie importante entre les valeurs données par le fondeur et celles mesurées sur un banc de caractérisation développé pour l'occasion. Des analyses MEB permettront de vérifier si l'hypothèse d'une réduction de section de la piste du au procédé de fabrication est la cause de la diminution de cette durée de vie. D'autres puces doivent être mises en boîte afin de préciser les différentes mesures et observations effectuées.

5. REMERCIEMENTS

J'adresse mes remerciements à la société X-Rel pour avoir fourni, dans le cadre du projet FUI DG2HT2, les structures de test pour l'étude d'électromigration ainsi que les transistors PMOS et NMOS SOI qui ont été nécessaires aux mesures préalables à la rédaction de ce papier.

6. REFERENCES

- [1] Khalil EL FALAHI, « Contribution à la conception de driver en technologie CMOS SOI pour la commande de transistors JFET SiC pour

un environnement de haute température », Thèse INSA-LYON 2012, Lyon (France).

- [2] Yoann Dusé, Fabien Laplace, Nicolas Joubert, « Robust True Low-dropout Linear Voltage Regulator and Digitally Tunable Buffered Precision Voltage Reference for High-Temperature, Low-Voltage Applications », HITEN 2013, Oxford (Royaume-Uni).
- [3] Jian Chen, J.-P. Colinge, « Tungsten metallization technology for high temperature silicon-on-insulator devices », EMRS 1994, Strasbourg (France).
- [4] H.V Nguyen, C. Salm, B. Krabbenborg, « Effect of thermal gradients on the electromigration life-time in power electronics », IEEE 42nd Annual International Reliability Physics Symposium 2004, Phoenix (États-Unis).
- [5] J.R. Black « Electromigration - A Brief Survey and Some Recent Results ». IEEE Trans. on Electron Devices, Vol. ED-16 (No. 4), pp. 338-347, April 1969.
- [6] Bertrand Rue, Olivier Bulteel, Denis Flandre, Michelly de Souza, MA Pavanello « SOI Lateral PIN Diodes for Temperature and UV Sensing in Very Harsh Environments », HITEN 2009, Oxford (Royaume-Uni).
- [7] Blech, « Electromigration in thin aluminum films on titanium nitride », Journal of Applied Physics n°47 , p 1203,1976.
- [8] Lise Doyen, « Caractérisation électrique de l'endommagement par électromigration des interconnexions en cuivre pour les technologies avancées de la microélectronique », Thèse 2009, Grenoble (France).