

# Banc de test de transistors MOSFET de puissance sous irradiation par ions lourds

Jean-Jacques HUSELSTEIN, François FOREST, Mickael PETIT, Aymeric PRIVAT, Antoine TOUBOUL  
IES/Université Montpellier 2

**RÉSUMÉ** – Cet article présente un banc de vieillissement sous irradiation de transistors MOSFETs de puissance qui sera utilisé au GANIL (Grand Accélérateur National d'Ions Lourds). L'originalité de ce banc est d'assurer un fonctionnement par découpage haute fréquence des MOSFETs pendant la phase d'irradiation avec la possibilité de choisir de nombreux paramètres de fonctionnement. Un dispositif de mesure automatique de courant de fuite de grille pendant l'irradiation est incorporée au système. Ce banc est conçu pour faire travailler simultanément 6 transistors MOSFETs devant la fenêtre d'irradiation. Pour chaque transistor en test la structure de puissance est constituée par deux hacheurs en opposition (dont un constitué avec le MOSFET sous irradiation) avec une régulation de courant. Le dispositif est actuellement pleinement fonctionnel au laboratoire pour une voie. Les détails et les mesures (hors radiations) de la version finale à 6 voies seront présentés dans l'article complet. Une campagne de tests sous radiations est programmée au GANIL en mai 2014, les résultats de ces tests seront présentés lors du symposium.

**MOTS-CLÉS** – Ions lourds, Défauts latents, Power MOSFET, SEGR, Opposition, Grille, LabVIEW, FPGA.

## 1. Introduction

Ce travail s'intègre dans le projet ANR PiGS (Stress électrique post irradiation des transistors MOS de puissance pour les systèmes embarqués spatiaux). Les transistors MOSFET sous soumis à bombardement d'ions lourds par un accélérateur de particules pour produire des endommagements similaires à ceux rencontrés lors de mission en environnement spatial. Ces tests seront réalisés au GANIL à Caen pour la mise en évidence des défauts de grille SEGR (Single Event Gate Rupture).

Habituellement les transistors MOSFETs sous test sont irradiés avec un courant nul et une polarisation continue de drain et de grille. Le dispositif présenté ici présente l'originalité de faire fonctionner les composants en commutation durant l'irradiation. Les conditions de l'essai se rapprochent donc beaucoup plus de ce que ces composants ont à supporter dans un convertisseur d'alimentation de satellite. Le système réalisé permet de choisir par programmation les paramètres de fonctionnement : courant commuté, tensions de grille négative à l'état bloqué ainsi que la température de jonction qui est contrôlée par régulation.

## 2. Présentation du banc de test réalisé

### 2.1 Contraintes imposée par l'expérience et le site du GANIL

Des contraintes dimensionnelles fortes sont imposées à la conception du dispositif par les conditions de site au GANIL. Le faisceau ionisant sort de l'accélérateur par une fenêtre de 40mm x 260mm. De plus, la taille du dispositif supportant les composants sous test ne doit pas dépasser de 260 mm x 260 mm (sera fixé sur une support avec déplacement vertical motorisé).

La durée d'irradiation est d'environ 5 minutes par composant pour une fluence totale de  $10^5$  ions/cm<sup>2</sup>. Le temps total disponible pour une campagne est de 8h (tout compris) avec un coût d'environ 800€/heure. De plus, pendant les campagnes d'irradiations l'accès des personnes à l'endroit où les composants sont soumis au faisceau se fait par un sas sécurisé très consommateur de temps. Pour irradier un nombre d'échantillons suffisant pendant une campagne il est donc nécessaire, de placer le plus de composant possible devant la fenêtre d'irradiation et de réduire au strict minimum les temps de manipulations et les temps de mises en température.

## 2.2 Composants sous test et Conditions des tests

Les composants testés sont les MOSFETs durcis "Rad-Hard" STRH100N10, 100V, 30A@100°C en boîtier métalliques TO3 (capot facile à retirer, aucun obstacle autre que de l'air ne doit être dans le trajet du faisceau).

Il est prévu d'irradier les composants avec les combinaisons de paramètres suivants :

- deux températures de jonction : 30°C et 110°C
- trois combinaisons de tensions de grille :  $v_{GS}$  positif = +15V,  $v_{GS}$  négatif = 0V puis -6V puis -12V
- trois rapports cycliques de conduction  $\alpha$  : 0,1 0,5 et 0,9

La tension d'alimentations est maintenue à 60V. Fréquence de découpage  $F_{dec} = 50kHz$ .

## 2.3 Disposition des composants sous test est système de refroidissement

La conception du dispositif portant les composants, leur électronique associée et le système de refroidissement par circulation d'air a été très contrainte par dimensions disponibles au GANIL : fenêtre de 40mm x 260mm et support de 260 mm x 260 mm maxi, aucun obstacle entre les puces des transistors (boîtiers TO3 décapotés) et le faisceau. Avec ces contraintes il a été cependant possible de construire un dispositif comportant 5 lignes de 6 composants (les 6 composants d'une ligne étant irradiés simultanément). Chaque MOSFET sous test est monté sur un refroidisseur séparé dont le flux d'air est contrôlé par un fonctionnement en "push-pull" de deux ventilateurs. Dans un premier temps le système a été construit avec une seule ligne de 6 composants.

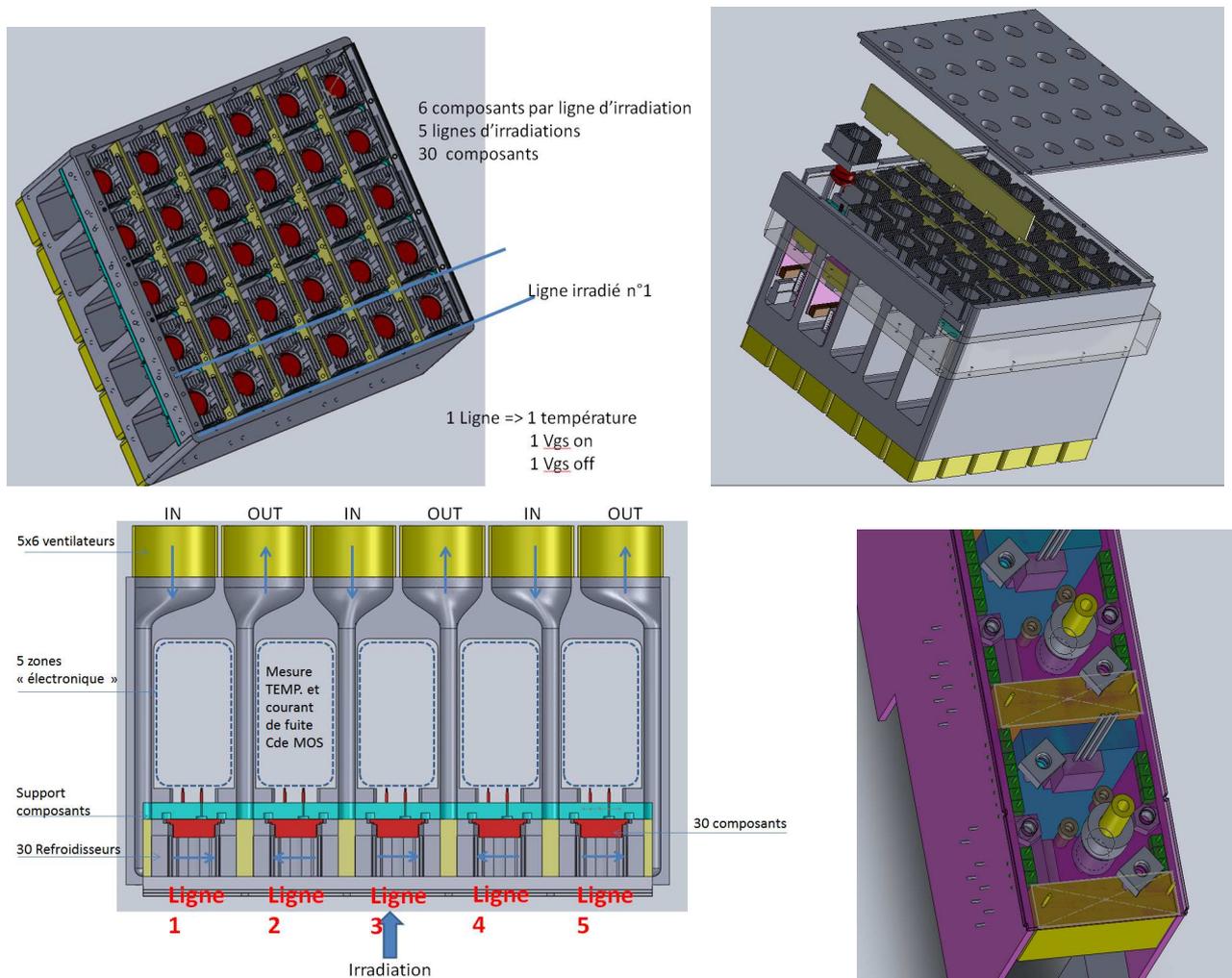


Figure 1 : Support des composants sous test et système de refroidissement

## 3. Structure de puissance

Pour chaque MOSFET sous irradiation une structure de deux hacheurs (unidirectionnels en courant) montés en opposition est utilisée (Fig. 2). Cette méthode permet de faire fonctionner les transistors MOSFET dans des conditions de fonctionnement choisies sans nécessiter de charge et avec un réglage libre du courant. La consommation est limitée aux seules pertes. La valeur de l'inductance de lissage  $L$  est très fortement réduite pour une même amplitude d'ondulation de courant par rapport à un hacheur classique.

Le rapport cyclique de commande  $\alpha_1$  du MOSFET DUT est fixé par les conditions de test souhaitées. Le rapport cyclique de commande  $\alpha_2$  du MOSFET d'opposition est ajusté par la régulation de courant (régulateur PI numérique). Le rapport cyclique  $\alpha_2$  sera légèrement supérieur rapport cyclique  $\alpha_1$ , l'écart rapport cyclique est sensiblement proportionnel aux pertes dans le dispositif.

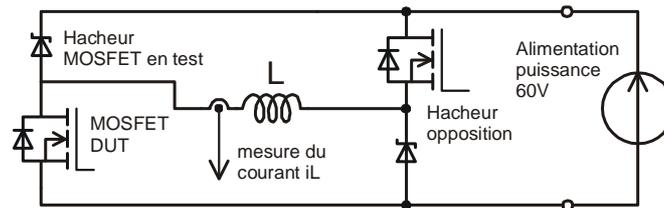


Figure 2 : Structure de puissance pour une voie : deux hacheurs unidirectionnels en courant en opposition

Comme le vieillissement sous irradiation est effectué simultanément sur 6 MOSFETs 6 couples de hacheurs en opposition fonctionnement simultanément. Afin de réduire le dimensionnement des filtres passifs (condensateurs de découplage) les commandes de 6 hacheurs sont entrelacées par des décalages de 1/6 de période.

## 4. Structure générale du dispositif

### 4.1 Association circuits de puissance, commande FPGA, carte d'acquisition et LabVIEW

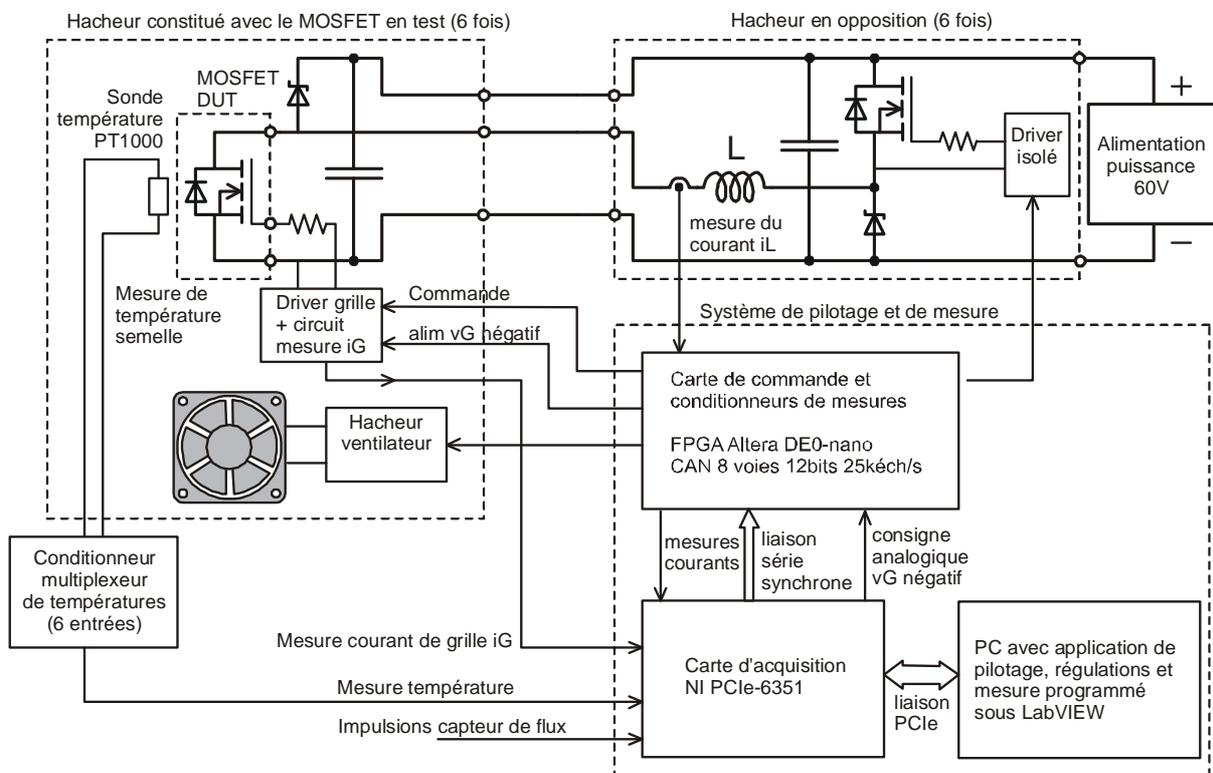


Figure 3 : Organisation générale du dispositif (une seule voie de représentée)

Le pilotage de la manipulation, le traitement et l'enregistrement des mesures est programmé sous LabVIEW. Une carte d'acquisition NI PCIe-6351 est utilisée pour les mesures et la communication avec la manip. Cette carte comporte 16 entrées analogiques 16bits avec une fréquence d'échantillonnage totale maximale de 1Méch/s, 2 sorties analogiques et 24 lignes d'entrées-sorties numériques dont 8 avec cadencement matériel (10MHz maxi).

Les mesures de signaux analogiques (courant  $i_L$  dans les inductances) passent par un filtre passe bas (5kHz) et sont numérisés par un convertisseur analogique-numérique 12 bit à 25kéch/s piloté par le FPGA. La régulation de courant est intégrée au FPGA (un correcteur PI numérique par voie). Le FPGA pilote également les hacheurs de ventilateurs de refroidissement.

Toutes les consignes élaborées par l'application LabVIEW sont transmises au FPGA par une liaison série synchrone rapide via les sorties numériques avec cadencement matériel de la carte d'acquisition. Il s'agit des consignes de fréquence de découpage, de rapport cycliques, des 6 consignes de courant, 6 consignes de vitesses de ventilateurs, des commandes de mesures de courants de fuite de grilles. Tous ces paramètres sont transmis avec une période de rafraîchissement de 1ms.

## 4.2 Régulation de température

La source de chaleur est constituée par les pertes (conduction et commutation) des MOSFET en test. Les pertes par conduction sont proportionnelles à  $R_{DS(on)} \cdot I_D^2 \cdot \alpha$ . Le cahier des charges impose un temps de préchauffe court (afin de réduire la durée totale des tests), puis une régulation de la température à la valeur de consigne. Le préchauffage est effectué avec un courant maximal de 30A et un rapport cyclique  $\alpha = 0,9$ .

La régulation de la température est assurée par l'application LabVIEW qui transmet ses consignes à la carte FPGA. Ceci permet de développer assez facilement une loi de régulation complexe. La régulation se fait à la fois par action sur le refroidissement par réglage de la vitesse des ventilateurs et par action sur le courant commuté. Par exemple, lorsque le dispositif est difficile à refroidir (fonctionnement à 30°C) la régulation se fait par régulation de courant avec les ventilateurs au fonctionnant au maximum.

## 5. Mesure automatique du courant de fuite de grille

Le suivi de l'évolution du courant de fuite de grille en "continu" en fonction de la fluence reçue par le MOSFET est un point essentiel de la campagne de test. Un dispositif de mesure automatique a été mis en place avec une période d'échantillonnage de 3 secondes pendant toute la durée d'irradiation qui est d'environ 5 minutes. Pour chaque échantillon le fonctionnement en découpage est brièvement arrêté pour un cycle de mesure de courant de fuite de grille d'une durée totale inférieure à 20ms. L'impact thermique est ainsi négligeable sur l'expérience et le courant de fuite est mesuré à une température de jonction très proche de la température de boîtier régulée.

Cette mesure du courant de fuite de grille  $i_{Gfuite}$  est faite sous une polarisation  $v_{GS} = +10V$ . La pleine échelle de mesure est de +500nA avec une erreur de mesure  $< 1\%$  ou 2nA. Pour donner un ordre de grandeur de courants pouvant être mesurés, les normes (MIL et JEDEC) imposent une valeur maximale de 100nA pour les composants durcis. Le schéma du dispositif mis en place est représenté à la fig. 4. Les détails du fonctionnement de ce dispositif et ses performances mesurées seront présentés dans l'article final.

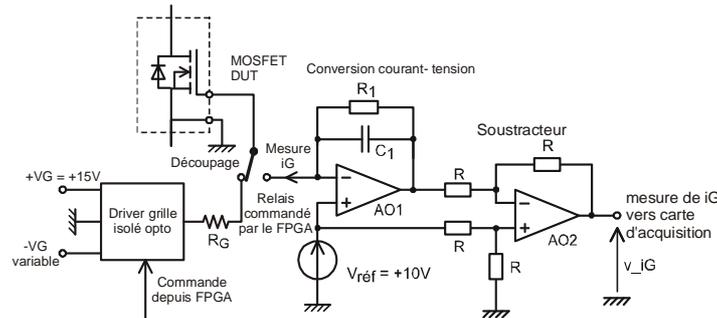


Figure 4 : Dispositif de mesure automatique du courant de fuite de grille

## 6. Conclusion

Ce banc de vieillissement original permet de faire fonctionner des composants MOSFET de puissance en commutation lors de leur irradiation aux ions lourds sous accélérateur de particules dans des conditions similaires à leur utilisation dans une alimentation à découpage embarquée dans un satellite. Le banc fonctionne actuellement au laboratoire avec la régulation de température et une mesure automatique de courant de fuite de grilles pour une voie. Les résultats avec 6 voies simultanées seront présentés dans l'article final.

## 7. Références

Ces références seront complétées dans l'article final.

- [1] L. Scheick, L. Edmonds, L. Selva, et Y. Chen, « Current leakage evolution in partially gate ruptured power MOSFETs », Nuclear Science, IEEE Transactions on, vol. 55, no 4, p. 2366–2375, 2008.
- [2] A. Privat, A. Touboul, M. Petit, J.-J. Huselstein, F. Wrobel, J. Vaille, S. Bourdarie, R. Arinero, N. Chatry, G. Chaumont, E. Lorfèvre, F. Saigné, « Impact of Single Event Gate Rupture and latent defects on Power MOSFETs switching operation », RADECS 2013, Oxford (UK).
- [3] V. Ferlet-Cavrois, C. Binois, A. Carvalho, N. Ikeda, M. Inoue, B. Eisener, S. Gamerith, G. Chaumont, F. Pintacuda, et A. Javanainen, « Statistical Analysis of Heavy-Ion Induced Gate Rupture in Power MOSFETs—Methodology for Radiation Hardness Assurance », 2012.
- [4] F. Forest, J.-J. Huselstein, S. Faucher, M. Elghazouani, P. Ladoux, T. Meynard, C. Turpin, J. Vallon, « Use of the Opposition Method in the Test of High Power Electronics Converters », IEEE Transactions on Industrial Electronics, Vol. 53, N°2, pp. 530-541, April 2006.