HAL
open science

Le Nitrure de Gallium : un Matériau d'Avenir pour la Conception de Composants de Puissance Haute Tension et Haute Température

Elias Al Alam, Alain Cazarré, Frédéric Morancho, Karine Isoird, Yvon Cordier

To cite this version:

Elias Al Alam, Alain Cazarré, Frédéric Morancho, Karine Isoird, Yvon Cordier. Le Nitrure de Gallium : un Matériau d'Avenir pour la Conception de Composants de Puissance Haute Tension et Haute Température. MGE 2008 4ème Colloque Matériaux du Génie Electrique, May 2008, TOULOUSE, France. 4 p. hal-01002191

HAL Id: hal-01002191

https://hal.science/hal-01002191v1

Submitted on 5 Jun 2014

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Le Nitrure de Gallium : un Matériau d'Avenir pour la Conception de Composants de Puissance Haute Tension et Haute Température

E. Al Alam[1,2,*], A. Cazarré[1,2], F. Morancho[1,2], K. Isoird[1,2], Y. Cordier[3]
[1] CNRS-LAAS ; 7, avenue du colonel Roche, 31077 Toulouse, France
[2] Université de Toulouse; UPS, INSA, INP
[3] CNRS-CRHEA ; rue Bernard Grégory, 06560 Valbonne, France
*e-mail :ealalam@laas.fr

Résumé : Les potentialités désormais bien reconnues du Nitrure de Galium sur un large champ d'applications, alliées à la levée de bon nombre de verrous technologiques en font un matériau particulièrement intéressant en électronique de puissance, notamment pour des applications haute tension et/ou haute température.
Dans cet article, nous mettons en avant les atouts dans ce domaine au moyen de résultats issus de simulations aux éléments finis, menées sur des dispositifs élémentaires de type Jonction PN et Transistor NMOS.

INTRODUCTION

L'essor des semi-conducteurs à large bande interdite comme le Carbure de Silicium, le Nitrure de gallium ou encore le Diamant, devrait, à moyen terme, permettre de donner un nouveau souffle aux performances électriques des composants de puissance [1], [2]. Leurs atouts par rapport au Silicium sont, essentiellement, un champ électrique de claquage élevé impliquant une plus grande vitesse de saturation et une concentration intrinsèque très faible conduisant à de plus faibles courants de fuite à haute température (Tableau 1). Ces matériaux doivent permettre de répondre à des exigences de plus en plus fortes en termes d'accroissement des niveaux de tension et de température de fonctionnement. Dans ce contexte, le Nitrure de Gallium (GaN), dont la largeur de bande interdite dépasse 3 eV, présente des potentialités attrayantes alliant des propriétés physico-chimiques, mécaniques et thermiques globalement intéressantes (Fig. 1). En outre, compte tenu de sa maturité technologique, déjà prouvée entre autres en optoélectronique et Radio Fréquence [3], [4], le GaN semble être un des meilleurs candidats pour le développement de composants de puissance permettant de répondre aux quatre contraintes des systèmes énergétiques que sont le rendement, le poids, l'encombrement et le refroidissement. À ce titre, la conductivité thermique K, paramètre fondamental dès lors qu'on se place à de très fortes polarisations est « seulement » égale à celle du silicium (5 fois inférieure à celle du SiC) ; mais ceci ne consiste constitue pas un handicap sévère car la croissance de la couche de GaN se fait sur un substrat (Si, SiC, Saphir) qui imposera à lui seul la conductivité thermique globale.

Tableau 1 : Paramètres fondamentaux relatifs aux composants de puissance de quatre semi-conducteurs usuels.

	Si	GaAs	4H-SiC	GaN
E_g (eV)	1,12	1,43	3,26	3,39
n_i (cm^{-3})	$1,5.10^{10}$	$1,79.10^{6}$	$8,2.10^{-9}$	2.10^{-10}
ε_r	11,9	12,5	10	9
μ_n (cm^2/V.s)	1350	8500	700	900
E_c (10^6V/cm)	0,3	0,4	3	3,3
V_{sat} (10^7cm/s)	1	1	2	1,5-2
V_{peak} (10^7cm/s)	1	2,1	2	2,5-2,7
K (W/cm.K)	1,5	0,5	4,5	1,5

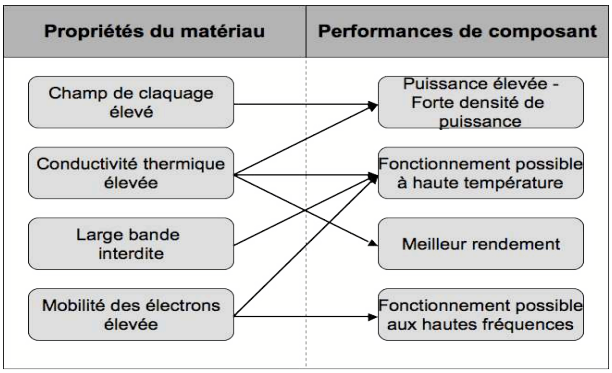

Fig. 1 : Impact des propriétés du GaN sur les performances des composants.

Le travail présenté ici est une étude préliminaire destinée à démontrer, à partir de simulations physiques bidimensionnelles, les potentialités d'une simple diode PN et d'un transistor MOS sur GaN. Les outils utilisés sont ceux de TCAD Sentaurus.

PERFORMANCES THÉORIQUES

L'adaptation des outils de simulation tels que Sentaurus, initialement optimisés pour le Silicium, aux dispositifs sur GaN n'est pas immédiate ; il est donc nécessaire d'établir un fichier de paramètres physiques comprenant, pour chaque semi-conducteur, les paramètres de base que sont la mobilité, la durée de vie et la concentration intrinsèque (très sensible à la température). Les valeurs de ces paramètres sont

généralement présentes dans la littérature ; cependant, pour certains d'entre eux (champ critique, mobilité), leur valeur dépend d'une part de la qualité du matériau et d'autre part de l'optimisation d'étapes technologiques (mobilités dans le canal…). Une fois ce fichier de paramètres obtenu, nous avons pu effectuer des simulations sur une jonction PN et un transistor NMOS en GaN.

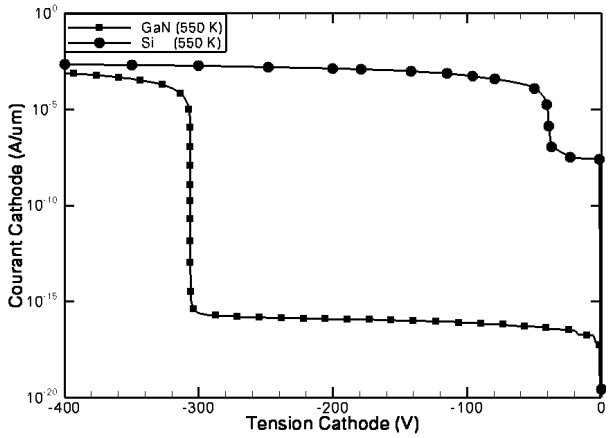

Fig. 2 : Tenue en tension d'une jonction PN en Si et GaN pour une température de 550 K

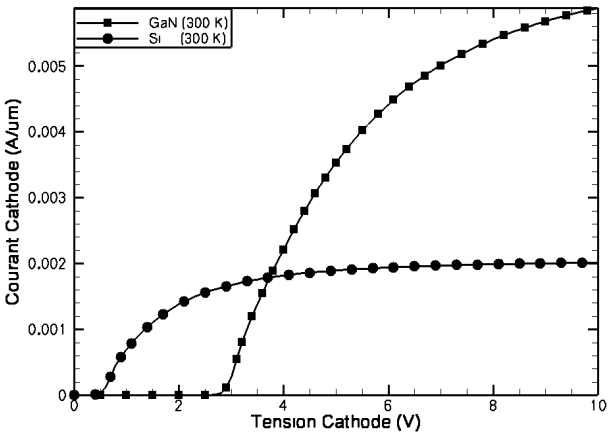

Fig. 3 Caractéristique courant-tension d'une jonction PN en Si et GaN sous polarisation directe à la température ambiante.

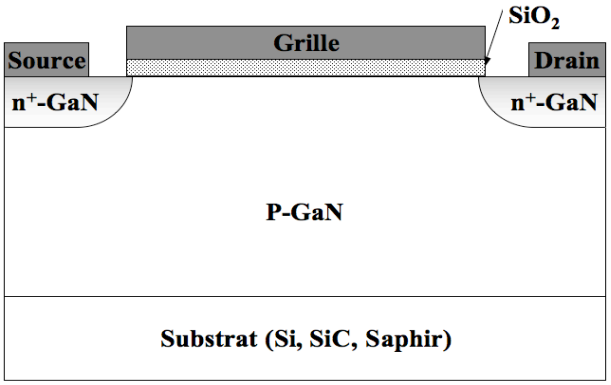

Fig. 4 : Coupe d'un transistor MOS de puissance en GaN.

Tableau 2 : Propriétés électriques des diélectriques de grille utilisés sur GaN.

Matériau	Constante diélectrique	E_G (eV)	ΔE_C sur GaN	Réf.
GaN	9,5	3,4	—	
AlN	8,5	6,2	1,7	[10]
Ga_2O_3	10	5,4	0,9	[11]
SiO_2	3,9	9	2,3	[12]
Si_3N_4	7,4	4,5	inconnu	[13]

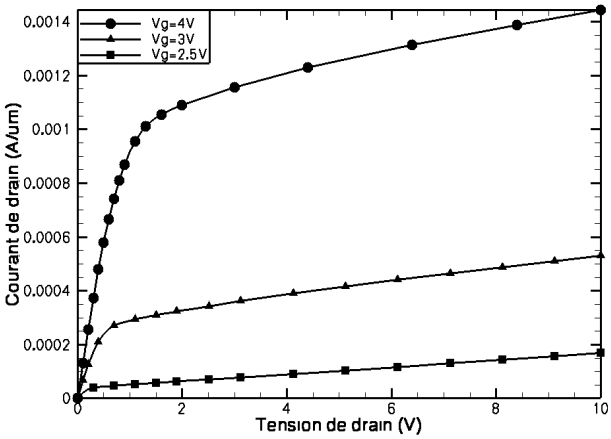

Fig. 5a : Caractéristiques de Sortie $I_D(V_{DS})$ d'un transistor MOS en GaN pour V_{GS} = 2,5, 3 et 4 V.

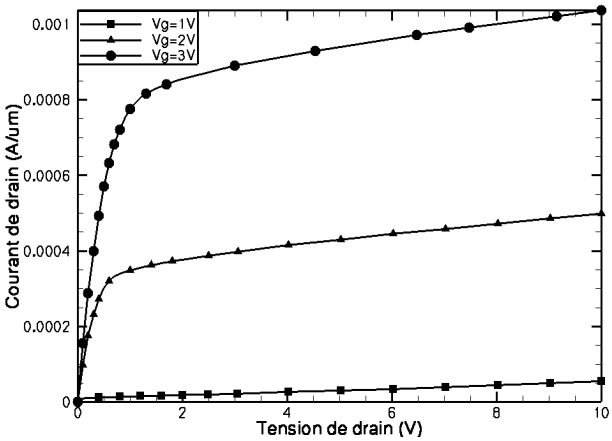

Fig. 5b : Caractéristiques de sortie $I_D(V_{DS})$ d'un transistor MOS en Si pour V_{GS} = 1, 2 et 3 V.

La Jonction PN

L'accent est mis ici sur la possibilité de soumettre le composant à de très fortes tensions inverses. À ce titre, la Fig. 2 montre qu'une diode sur GaN peut supporter des tensions aussi élevées que 300 V à des températures de 550 K (de l'ordre de 280°C). Les simulations ont été faites à 550 K pour des problèmes de convergences. Il est intéressant de confronter théoriquement (et donc à même température) ce résultat à celui issu d'un

dispositif au silicium, équivalent en termes de géométries et dopages et qui est limité à des tensions inverses de 80 V (on suppose ici que le silicium est capable de supporter une température de 550 K). Par ailleurs, sur la Fig. 3, la forte valeur de la tension de seuil, proche de 3 V, est à corréler à la très faible concentration intrinsèque n_i du GaN.

Le transistor MOSFET

La Fig. 4 illustre une vue en coupe d'une structure MOSFET en GaN simplifiée. En premier lieu, on peut vérifier la fonctionnalité du dispositif au moyen des réseaux de caractéristiques de sortie reportés sur la Fig. 5a et 5b ; dans ces simulations le modèle de mobilité est celui de Caughey Thomas [5] dans lequel sont prises en compte à la fois les champs électriques et la température. La Fig. 6 représente les caractéristiques de transfert : la tension de seuil est bien plus élevée que celle d'un composant sur silicium en raison du grand gap. Cependant, un choix judicieux du dopage de substrat et de l'épaisseur ainsi que de la nature de l'oxyde de grille peuvent permettre de caler cette valeur aux alentours d'un compromis de 3 V.
Dans la littérature, divers isolants ont été envisagés et étudiés ; citons par exemple le Si_3N_4[6], le Ga_2O_3[7], le Ga_2O_3 (Gd_2O_3)[8], et enfin le classique SiO_2 [9], [10]. Le SiO_2 présente l'avantage d'avoir par rapport au GaN un intervalle ΔE_c entre les limites des bandes de conduction de l'ordre de 2,3 eV plus élevé que pour les autres isolants [11]-[14], comme montre le Tableau 2. Cet écart ΔE_c s'avère avantageux afin, d'une part, de limiter le perçage du diélectrique par effet tunnel et, d'autre part, de réduire le piégeage des électrons qui peut s'avérer néfaste pour la fiabilité du diélectrique dans le temps du composant.
En ce qui concerne le comportement aux très fortes températures, il est particulièrement intéressant d'analyser les caractéristiques de transfert $I_D(V_{GS})$ à très faible V_{DS} (Fig. 6) et de comparer les dispositifs Si et GaN. Il est à noter que, dans le cas du Si, la tension de seuil V_T tend vers 0 dès lors que la température atteint 500 K alors que dans le même composant au GaN ce paramètre garde une valeur tout à fait acceptable voisine de 2 V. Ceci démontre bien l'intérêt d'une telle filière aux hautes températures. Pour la structure de grille, élément fondamental d'une filière MOS, elle doit être judicieusement élaborée.
La Fig. 7 montre bien l'avantage du GaN dans l'électronique de puissance. La tenue en tension d'un MOSFET en GaN dépasse 200 V, même à haute température, tandis qu'elle est limitée à 14 V à l'ambiante dans le cas d'un transistor MOS en Si équivalent en termes de géométries et dopages.

CONCLUSION

Dans cet article, nous avons présenté les principaux avantages apportés par le GaN, en particulier aux fortes températures qui seront dans les futurs cahiers des charges des systèmes de puissance. Concernant le transistor MOS, il ne s'agit là que de résultats théoriques issus d'un composant élémentaire n'incluant pas les problématiques fines des composants de puissance, en particulier la résistance R_{DSon} qui n'est pas évoquée.
De même, la mobilité des porteurs dans le canal MOS est un paramètre critique et fondamental qui est fortement lié aux conditions d'élaboration du matériau : en effet, sa valeur est à ce jour encore très limitée dans le GaN [15], [16].

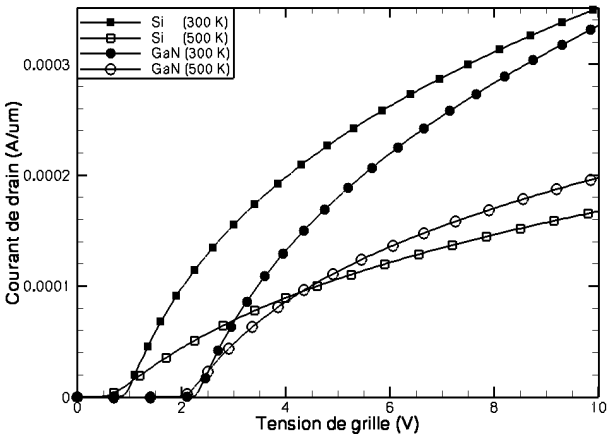

Fig. 6: Caractéristiques de transfert $I_D(V_{GS})$ d'un transistor MOS en Si et GaN pour VDS=100 mV à T=300 et 500 K.

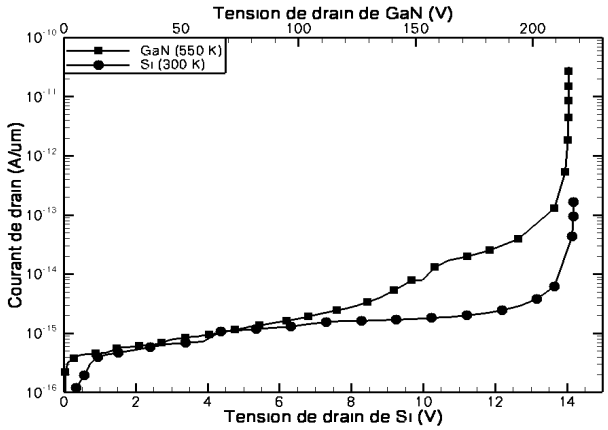

Fig. 7: La tenue en tension dans un transistor MOS en GaN (550 K) et en Si (300 K).

REFERENCES

[1] J. Millán, « Wide band-gap power semiconductor devices », *IET Circuits, Devices & Systems*, vol 1, issue 5, pp. 372-379, 2007.
[2] Wataru Saito' , Ichiro Omura, Tsuneo Ogura et Hiromichi Ohashi, « Theoretical limit estimation of lateral wide band-gap semiconductor power-switching device », *Solid-State Electronics* , vol 48, issue 9, pp.

1555-1562, 2004.
[3] J.I. Pankove, E.A. Miller, and J.E. Berkkeyheiser, « GaN electroluminescent diodes », *RCA Review*, vol.32, pp. 383, 1971.
[4] S. Nakamura, T. Mukay, and M. Senoh, « High brightness InGaN/AlGaN double heterostructure blue-green-light-emitting diodes », *J. Appl. Phys.*, vol.76, n°15, pp. 8189-8191, 1994.
[5] D. M. Caughey and R. E. Thomas, « Carrier mobilities in Silicon empirically related to doping and field » , *IEEE proceedings,* 1967.
[6] S. C. Binari, « GaN FETs For high-temperature and microwave applications », *Proc. Electrochem. Soc.,* vol. 95-21, pp. 136-143.
[7] R. Therrien, H. Niimi, T. Gehrke, G. Lucovsky et R. Davis, « Charge redistribution at GaN-Ga_2O_3 interfaces : A microscopic mechanism for low defect density interfaces in remote plasma processed MOS devices prepared on polar GaN faces », *Microelectron. Eng.*, vol. 48, pp. 303-306, 1999.
[8] F. Ren, S. J. Pearton, C. R. Abernathy, A. Baca, P. Cheng, R. J. Shul, S. N. G. Chu, M. Hong, M. J. Schurman et J. R. Lothian, « GaN metal oxide semiconductor field effect transistor », *Solid-State Electron.*, vol. 43, pp. 1817-1820, 1999.
[9] P. Chen, R. Zhang, Y. G. Zhou, S. Y. Xie, Z. Y. Luo, Z. Z. Chen, W. P. Li, S. L. Gu, et Y. D. Zheng, « Fabrication of enhancement-mode GaN-based metal-insulator-semiconductor field effect transistor », *Proc. Mater. Res. Soc.*, vol. 622, pp. T2.9.1–T2.9.5, 2000.
[10] K.-W. Lee, D.-W. Chou, H.-R. Wu, J.-J. Huang, Y.-H. Wang, M.-P. Houng, S.-J. Chang, et Y.-K. Su, « GaN MOSFET with liquid phase deposited oxide gate », *Electron. Lett.*, vol. 38, pp. 829–830, 2002.
[11] O. Ambacher, J. Majewski, C. Miskys, A. Link, M. Hermann, M. Eickhoff, M. Stutzmann, F. Bernardini, V. Fiorentini, V. Tilak, B. Schaff, et L. F. Eastman, « Pyroelectric properties of Al(In)GaN–GaN hetero-and quantum well structures », *J. Phys.: Condens. Matter*, vol. 14, pp. 3399–3434, 2002.
[12] T. S. Lay, M. Hong, J. Kwo, J. P. Mannaerts, W. H. Hung, et D. J. Huang, « Energy-band parameters at the GaAs- and GaN-Ga_2O_3 (Gd_2O_3) interfaces », *Solid State Electron.*, vol. 45, pp. 1679–1682, 2001.
[13] B. Gaffey, L. J. Guido, X. W. Wang, et T. P. Ma, « High-quality oxide/nitride/oxide gate insulator for GaN MIS structures », *IEEE Trans. Electron Devices*, vol. 48, no. 3, pp. 458–464, Mar. 2001.
[14] D. M. Brown, P. V. Gray, F. K. Heumann, H. R. Philipp, et E. A. Taft, « Properties of $Si_xO_yN_z$ films on Si », *J. Electrochem. Soc.*, vol. 115, pp. 311–317, 1968.
[15] W. Huang, T. Khan et T.P. Chow, « Enhancement-MODE N_channel GaN MOSFETs on p and n-GaN/Sapphire Substrates », *IEEE Electron Device Lett.*, vol. 27, n°. 10, pp. 796-798, 2006.
[16] T. Nomura, H. Kambayashi, Y. Niiyama, S. Otomo et S. Yoshida, « High-temperature enhancement mode operation of n-channel GaN MOSFETs on sapphire substrates », *Solide-State Elec.*, Vol. 52, pp. 150-155, 2008.