HAL
open science

Des terminaux green reconfigurables - vers une électronique durable

Lilian Bossuet

To cite this version:

Lilian Bossuet. Des terminaux green reconfigurables - vers une électronique durable. Hermes Science. Le Green Networking vers des réseaux efficaces en consommation énergétique, sous la direction de Francine Krief, Hermes Science, Chapitre 7, 2012, Traité I2C. hal-00753223

HAL Id: hal-00753223

https://hal.science/hal-00753223v1

Submitted on 18 Nov 2012

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Des terminaux green reconfigurables – vers une électronique *durable*

L. Bossuet
Laboratoire Hubert Curien, UMR CNRS 5516
Université de Lyon, Saint-Etienne, France
Lilian.bossuet@univ-st-etienne.fr

7.1. Problématique : une électronique durable ?

Le côté obscur de la loi de Moore[1] est le besoin insatiable du consommateur d'avoir le dernier appareil électronique à la mode. Au niveau mondial, les utilisateurs changent de téléphone portable tous les 18 mois en moyenne parce qu'ils sont encouragés à le faire par les fournisseurs de services [HUA 08] et/ou parce qu'ils désirent posséder la dernière technologie disponible [SAL 08], [LI 10a]. Alors même que la durée de vie réelle d'un téléphone portable se situe autour de 3,5 ans [ZAD 10]. Il en résulte que le téléphone portable et les *smartphones* sont les produits électroniques avec le plus fort taux de remplacement de toute l'histoire industrielle [ZAD 10].

On peut constater cette dérive sur un produit phare qui a pris très rapidement 40 % de part du marché des *smartphones*, l'Apple *iPhone*. Il s'est vendu plus de 1.5 millions d'*iPhone* 4G le jour de son lancement. Alors qu'il s'agissait de la quatrième version du produit *iPhone* en 4 ans depuis son lancement comme on peut le voir sur le tableau 7.1. La stratégie commerciale d'Apple est de lancer de façon annuelle une nouvelle version du produit en rendant l'ancienne version fonctionnellement obsolète. On retrouve la même stratégie pour un nouveau produit comme l'*iPad* dont Apple a vendu plus de 300 000 exemplaires le premier jour de sa mise sur le marché.

[1] Cette loi empirique, ou conjecture, énoncée par Gordon Moore en 1975 indiquait que le nombre de transistors des microprocesseurs sur une puce de silicium doublerait tout les deux ans. D'une façon générale, nous pouvons traduire cette loi, aujourd'hui, en disant qu'année après année les circuits électroniques sur puce sont de plus en plus puissants pour un coût constant.

Tableau 7.1. *Evolution de gamme des smartphones Apple iPhone en quatre ans.*

Produit Apple	Date de mise sur le marché
iPhone Original	Juin 2007
iPhone 3G	Juin 2008
iPhone 3GS	Juin 2009
iPhone 4G	Juin 2010

D'une façon générale, il s'est vendu dans le monde en 2009, 1.26 milliards de téléphones portables (ce qui représente pour la première fois de l'histoire un recul de 0.4% des ventes par rapport à l'année précédente) et 174.2 millions de *smartphones* (ce qui représente une progression des ventes de 15% par rapport à l'année précédente et explique aussi la diminution des ventes de téléphones portables due à une réorientation des acheteurs vers ces nouveaux produits).

On peut constater un phénomène analogue dans l'utilisation des ordinateurs (portables ou non) qui sont fabriqués pour une durée de vie de 80 000 heures environ alors que leur durée de vie effective (qui correspond à la durée d'utilisation) est de 20 000 heures environ [OLI 07].

La forte utilisation des produits électroniques (ordinateurs, objets communicants, systèmes embarqués etc.) couplée à un taux de remplacement élevé (ou une durée de vie effective réduite) entraine un très fort impact environnemental pour l'ensemble de ces produits. Celui-ci a plusieurs origines. Tout d'abord, la fabrication de ces produits complexes est énergivore, elle nécessite de nombreux matériaux, des produits chimiques et une quantité importante d'eau. Puis, la consommation d'énergie durant l'utilisation de ces produits peut s'avérer importante si l'on considère l'ensemble des infrastructures (de communication par exemple). Enfin, cette industrie crée, lors de la fabrication et de la fin de vie des produits, de nombreux déchets plus ou moins toxiques et difficiles à traiter. Il convient donc d'étudier l'ensemble du cycle de vie des produits électroniques pour apporter les solutions les plus pertinentes pour la réduction de leur impact environnemental.

Bien entendu, malgré la diffusion massive des produits électroniques dans le monde, leur impact environnemental n'a pour le moment rien à voir avec celui d'autres industries, le transport au premier plan. A titre d'exemple l'impact environnemental d'un téléphone portable, de sa conception à son recyclage, est inférieur à celui d'une centaine de kilomètres parcourus par une automobile familiale [NOK 10]. Autre exemple, en 2004 la société Intel consommait pour la fabrication de ses puces 424 millions de litres d'eau par semaine alors que 757 millions de litres d'eau étaient nécessaires par semaine pour imprimer la seule édition du dimanche du *New York Times* [SHA 04].

Ces exemples pourraient faire penser qu'il n'est pas opportun de se pencher sur la réduction de l'impact environnemental des produits électroniques. Ce serait oublier l'impact global actuel et à venir qu'ont ces produits sur nos sociétés modernes. Effectivement, les produits électroniques permettent, par exemple, de réduire la consommation de papier (via les livres et journaux électroniques) et permettent de réduire les transports (audio et vidéoconférences, envoi électronique de papier et formulaire, administration en ligne etc.). Il n'est donc pas envisageable pour nos sociétés numériques de se priver de ces produits ou de limiter leur évolution et leur diffusion. Au contraire, il faut pouvoir continuer à développer notre société en s'appuyant sur ces produits, tout en réduisant fortement leur impact environnemental. Ainsi, en venant remplacer certains produits ou en améliorant certains usages, les produits électroniques pourraient dans l'avenir permettent une réduction massive de l'impact environnemental des activités humaines, si toutefois leur évolution se fait de façon durable. Effectivement, la question du bénéfice de la substitution technologique sur impact environnement des activités humaines n'est pas tranchées [FIP 09].

Afin d'améliorer l'impact environnemental des produits électroniques (pour les terminaux de télécommunications, les ordinateurs, les systèmes embarqués, etc.) il convient d'étudier précisément leur cycle de vie depuis leur développement et leur fabrication jusqu'à leur mise au rebus. Il s'agit d'effectué de façon très rapide et simplifiée une *Analyse de Cycle de Vie* (ACV) telle que la propose le Centre Interuniversitaire de Recherche sur le Cycle de Vie des produits, procédés et services (CIRAIG[1]) [JOL 10]. Ainsi, il apparaitra clairement les voies à développer pour réduire cet impact environnemental qui, quoique négligeable par rapport à d'autres produits industriels relevant des activités humaines, doit être réduit afin de préparer une société du numérique dans laquelle les produits électroniques prennent une place prépondérante. C'est ce que nous allons nous attacher à faire dans le prochain chapitre avant de nous focaliser sur une nouvelle voie : la conception de système matériel reconfigurable pour augmenter la durée de vie des produits électroniques en réduisant leur obsolescence fonctionnelle.

7.2. Impact environnemental des produits électroniques durant leur cycle de vie

7.2.1. Cycle de vie des produits électroniques

Les produits électroniques suivent un cycle de vie classique, comme la figure 7.1 le montre de façon simplifiée (inspirée de [DHI 10]). Les quatre phases essentielles du cycle de vie de tels produits sont le traitement des matériaux bruts, la fabrication des produits, leur utilisation et enfin leur fin de vie (recyclage et mise à la

[1] www.ciraig.com

déchetterie). Chacune de ces phases n'a pas le même impact environnemental en volume et en conséquences. Le bas de la figure 7.1 rappelle quelques-uns des risques encourus durant chacune des phases.

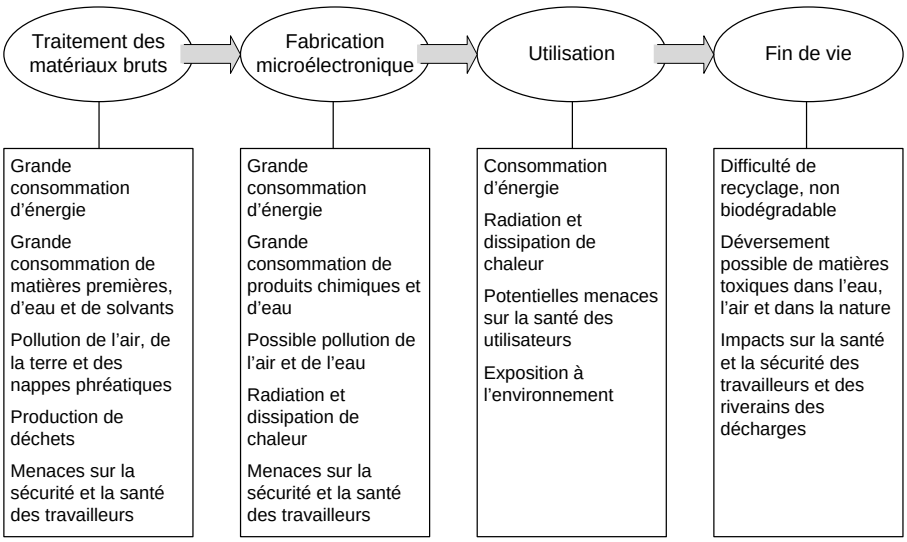


Figure 7.1. *Cycle de vie des produits électroniques et principaux risques associés à chaque étape.*

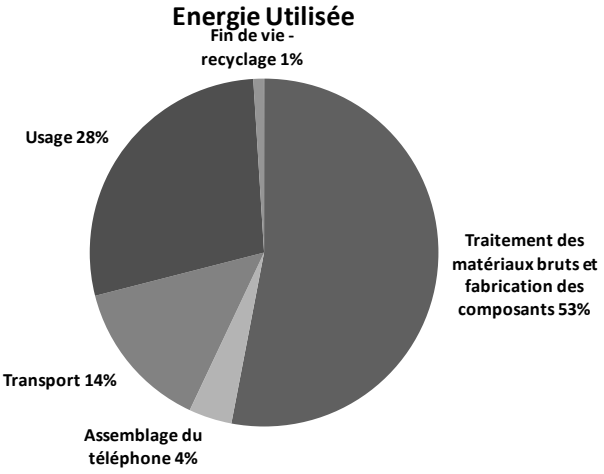
La figure 7.2, donne pour l'exemple d'un téléphone portable de la société Nokia [NOK 10], la part de chacune des phases du cycle de vie dans l'utilisation d'énergie et le rejet de gaz à effet de serre. Les pourcentages donnés le sont pour une durée effective de vie de 36 mois. Ce qui apparait clairement c'est que les phases de conception du produit, en partant du traitement des matières premières et secondaires jusqu'à la fabrication du produit final, sont les phases avec le plus fort impact environnemental. Alors que la phase d'utilisation effective du produit (pour 36 mois d'utilisation) représente seulement un peu plus d'un quart de la consommation en énergie et du rejet de gaz à effet de serre. Cette part diminue fortement avec la durée de vie, par exemple pour une durée de vie égale à la durée de vie moyenne des téléphones portables (18 mois [HUA 08]), elle passe à 16.4% pour la consommation en énergie. Cela s'explique simplement par le fait que les autres phases du cycle de vie du produit ont un impact environnemental fixe indépendant de la durée de vie effective du produit.

La figure 7.3 reprend donc les données de la figure 7.2 mais en passant la durée d'utilisation de 36 à 18 mois. Dans ce cas, on peut noter que l'énergie nécessaire à l'utilisation du téléphone pendant sa durée de vie effective est à peu près la même

que celle nécessaire à son transport (matière première et produit fini). On comprend bien alors pourquoi il est indispensable d'augmenter cette durée de vie et de freiner une obsolescence accélérée par l'arrivée de nouveaux produits (voir tableau 7.1). Cependant, il ne faut pas omettre que l'énergie réellement utilisée durant la durée de vie effective du téléphone pour sa fonction principale est en fait partitionnée sur d'autres produits qui constituent l'infrastructure du réseau de communication (tels que les stations de base, les serveurs). Certaines études montrent que la consommation de l'infrastructure représente 90% de la consommation totale nécessaire aux communications sans fils [FLI 08]. D'autant plus que, si dans le cas des téléphones portables, des ordinateurs (fixes ou portables) la consommation d'énergie et les émissions de gaz à effet de serres sont plus importantes durant la production que durant l'utilisation ce n'est pas le cas pour les serveurs [FLI 09].

Dans le cas des figures 7.2 et 7.3, le recyclage du téléphone ne représente qu'un pourcentage très faible (négligeable) de la consommation en énergie et des émissions de gaz à effet de serre. Cependant, moins de 5% des téléphones portables usagés sont recyclés [FLI 09] ce qui peut expliquer cette part très faible du recyclage des téléphones dans leur contributions environnementales.

La suite de cette section donne plus de détails sur l'impact environnemental des principales phases du cycle de vie des produits électroniques.



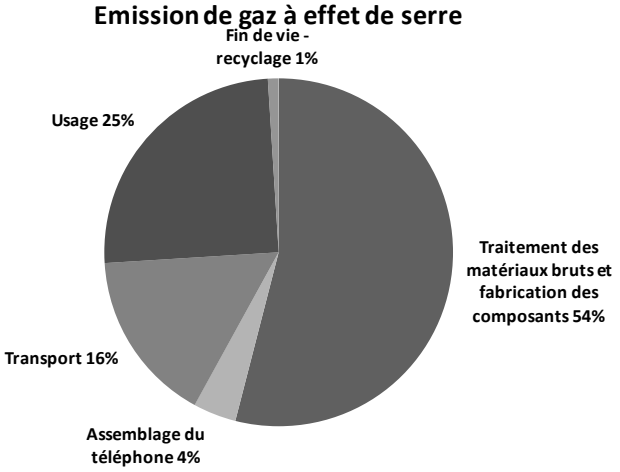


Figure 7.2. *Contribution des différentes étapes du cycle de vie d'un téléphone portable Nokia dans la consommation d'énergie et le rejet de gaz à effet de serre pour une durée d'utilisation de 36 mois [NOK 10].*

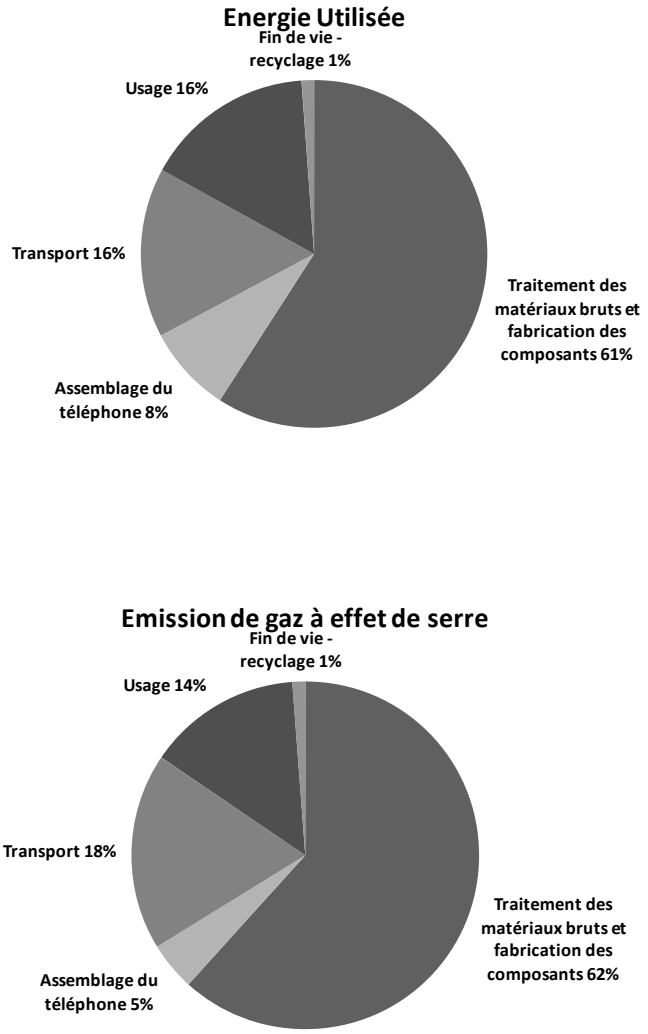


Figure 7.3. *Contribution des différentes étapes du cycle de vie d'un téléphone portable Nokia dans la consommation d'énergie et le rejet de gaz à effet de serre pour une durée d'utilisation de 18 mois.*

7.2.2. Fabrication microélectronique

L'industrie microélectronique est une grande consommatrice de matières premières, de produits chimiques, d'eau et d'énergie (électrique, gazeuse et fossile). Comme nous l'avons vue précédemment, plus de la moitié de l'énergie consommée au cours de la vie d'un téléphone portable est due au processus de fabrication (principalement des composants électroniques). Cependant la fabrication des composants électroniques est très complexe. Pour les dernières technologies la fabrication d'une puce électronique nécessite plus de 400 à 500 étapes [BRA 08], [BRA 10]. Les principales étapes de fabrication des produits microélectroniques sont le développement du produit (systématiquement oublié lors des études d'estimation énergétique), l'extraction des matières premières, le traitement de ces matières (purification du silicium et de l'eau), la production des produits chimiques (nous verrons par la suite que leur nombre et important), les procédés de traitements chimiques et optiques (entres autres le dopage du silicium pur, la lithographie, l'épitaxie, la diffusion etc.), le test et le découpage des wafers[1], le câblage des puces sur le boitier (appelé *bounding* en anglais), l'encapsulation et la mise en boitier (appelée *packaging* en anglais).

Une fois la puce dans son boitier, de nombreuses autres étapes sont nécessaires pour arriver à un produit électronique fini, entre autre la réalisation du circuit imprimé qui accueille les différents composants intégrés et permet de les relier via des pistes de cuivre. Des étapes de tests sont encore nécessaires au niveau du circuit imprimé.

En 2002, une étude très complète sur la quantité de matériaux, de gaz et d'eau nécessaire à la construction d'un circuit électronique a été publiée [WIL 02]. Les auteurs de cette étude montrent que la fabrication d'une mémoire de 32 Méga-octets de type DRAM[2] en technologie CMOS[3], dont le poids est de 2 grammes, nécessite 72 grammes de produits chimiques et 1.6 Kilogrammes d'énergie fossile. Le poids des matériaux secondaires (par rapport au silicium qui est la matière première) est

---

[1] Pour l'industrie microélectronique, les wafers sont des tranches d'un barreau de Silicium de diamètre actuellement de 300 mm et d'épaisseur inférieure au millimètre sur lesquelles sont gravés les circuits électroniques. En fonction de leur taille, il est possible de graver de quelques dizaines à quelques centaines de circuits sur un seul wafer.

[2] *Dynamic Random Access Memory*, mémoire volatile de très petite taille (seulement un transistor MOS) dont il faut rafraîchir la valeur en permanence de façon dynamique.

[3] *Complementary Metal Oxyde Semiconductor*, technologie micro-électronique la plus utilisée basée sur l'utilisation de paire de transistors MOSFET en régime de commutation. Dans tous les circuits CMOS, chaque transistor de type N est associé systématiquement et symétriquement à un transistor complémentaire de type P. Lorsqu'un de ces transistors est bloqué, le transistor complémentaire est passant.

donc d'environ 630 fois celui du produit final. La figure 7.4 schématise le faible rendement massique lors de la fabrication d'un wafer de diamètre 150mm [WIL 02]. Ce rendement tend à augmenter avec les technologies mais à diminuer avec la taille des puces [OLI 07].

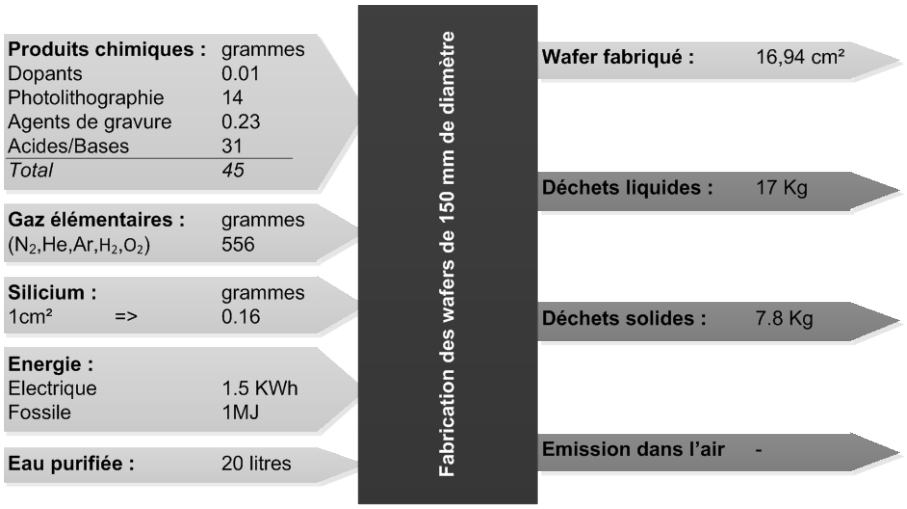


Figure 7.4. *Graphique des masses en entrée et en sortie du processus de fabrication d'un wafer de 150 mm de diamètre [WIL 02].*

La fabrication de composants micro-électroniques utilise une grande variété de substances chimiques. Beaucoup d'entre elles sont toxiques et peuvent potentiellement impacter fortement sur les émissions d'air et d'eau polluée. Ces composants chimiques sont principalement utilisés lors des phases de dopage du silicium pur, lors de la gravure des métallisations (en cuivre jusqu'aux années 2000 puis en aluminium) et pour la photolithographie. En 2002, la fabrication d'un cm² de circuit électronique nécessitait 45 grammes de produits chimiques ce qui représente un ratio de 280 kilogrammes de produits chimiques pour un kilogramme de Silicium [WIL 02]. L'utilisation d'une métrique tel que le poids peut être mise en doute parce qu'elle est très dépendante de la technologie utilisée, de la taille des wafers (par exemple leur diamètre était de 150 ou 200 mm avant les années 2000, elle est de 300 mm depuis 2001 et elle sera de 450 mm en 2012) et du nombre de couches de métallisation [SHA 04]. Mais le poids des matériaux utilisés lors de la fabrication est tout de même un critère intéressant à utiliser car il permet de quantifier le rendement massique de la fabrication microélectronique [WIL 04]. De plus l'analyse du rendement massif est couramment utilisée sous l'appellation sac à dos écologique (*ecological rucksack* en anglais) [FLI 09].

Afin de compléter ce point sur l'utilisation de produits chimiques, le tableau 7.2 donne une description des principaux agents chimiques utilisés par l'industrie microélectronique tels que les gaz élémentaires, les dopants, les agents de gravure, les acides, les bases et les agents de photolithographie.

Tableau 7.2. *Description des principaux agents chimiques utilisés lors de la fabrication d'une puce micro-électronique en technologie CMOS [WIL 02].*

Type d'agent chimique	**Description des principaux agents utilisés**
Gaz élémentaires	Helium (H_2), diazote (N_2), dioxygène (O_2), argon (Ar), dihydrogène (H_2)
Dopants	Silane (SiH_4), oxyde de phosphore (P_2O_5), oxychlorure de phosphore ($POCL_3$), hydrure de phosphore (PH_3), diborane (B_2H_6), arsine (AsH_3), dichlorosilane (SiH_2CL_2)
Agents de gravure	Ammoniac (NH_3), protoxyde d'azote (N O), dichlore (CL_2), trichlorure de bore (BCL_3), tri-fluorure de bore (BF_3), bromure d'hydrogène (HBr), chlorure d'hydrogène (HCL), fluorure d'hydrogène (HF), tri-fluorure d'azote (NF_3), hexafluorure de tungstène (WF_6), hexafluorure de soufre (SF_6), tri-fluorure de méthane (CHF_3), tétra-fluorure de carbone (CF_4)
Acides/Bases	Acide fluorhydrique (HF), ammonium (NH_4^+), acide phosphorique (H_3PO_4), acide nitrique (HNO_3), acide sulfurique (H_2SO_4), acide chlorhydrique ($H_3O^+CL^-$), ammoniac (NH_3), chlorure d'hydrogène (HCL), hydroxyde de sodium (NaOH)
Agents de photolithographie	Dioxyde d'hydrogène (H_2O_2), alcool isopropylique ($CH_3CH(OH)-CH_3$), acétone (CH_3COCH_3), hydroxyde de tétraméthylammonium ($(CH_3)_4NOH$)

La quantité d'eau utilisée lors de la fabrication d'une puce électronique est aussi considérable. Une usine de fabrication microélectronique utilise de l'ordre d'une dizaine de millions de litres d'eau par mois pour fabriquer plusieurs dizaine de milliers de wafers. Ce qui correspondait, par exemple en 2002, à une consommation d'eau de 18 à 27 litres par cm² de wafer fabriqué [WIL 02]. Cette quantité d'eau consommée est très variable d'une technologie à une autre. Cependant, dans tous les cas, l'industrie microélectronique a besoin d'une eau très pure (au moins 1 million

de fois plus pure que l'eau du robinet). La purification de l'eau est d'ailleurs normalement fait au plus proche de son utilisation afin de limiter toutes contaminations ou détériorations de la pureté, ce qui nécessite une énergie considérable supplémentaire sur le site de production micro-électronique.

D'autres matériaux sont nécessaires à la réalisation du circuit intégré (puce dans son boitier) tels que la céramique, le plastique, l'or, le nickel, le cuivre et/ou l'aluminium. Ainsi que pour la réalisation du circuit imprimé (ou carte électronique) tels que, par exemple, l'époxy, le cuivre, l'or et l'étain pour la soudure.

Selon [WIL 02] durant la fabrication d'une puce micro-électronique 83% de l'énergie utilisée est de type électrique, le reste de l'énergie a pour source le pétrole, le gaz et le kérosène. L'industrie microélectronique est donc une grosse consommatrice d'électricité. Par exemple, entre 1998 et 2002 alors même que cette industrie se trouvait déjà massivement concentrée en Asie, elle consommait 1.5% de la consommation électrique industrielle aux USA [BRA 10]. La consommation électrique nécessaire à la fabrication d'une puce dépend largement de la technologie et du diamètre des wafers comme le montre le tableau 7.3 qui donne le résultat de plusieurs études sur la consommation en énergie électrique de l'industrie micro-électronique pour la fabrication d'un wafer de 1993 à 2008 [DUQ 10].

Tableau 7.3. *Energie électrique nécessaire à la fabrication d'un wafer donnée par plusieurs études de 1993 à 2008 [DUQ 10].*

Référence	***Année***	***Diamètre du wafer***	***Energie électrique nécessaire***
[MCC 93]	*1993*	*150 mm*	*285 kWh/wafer*
[MUR 01]	*2001*	*200 mm*	*440 kWh/wafer*
[KUE 03]	*2003*	*200 mm*	*499 kWh/wafer*
[MUR 03]	*2003*	*300 mm*	*664 kWh/wafer*
[KEM 05]	*2005*	*300 mm*	*583 kWh/wafer*
[KRI 08]	*2008*	*200 mm*	*470 kWh/wafer*

L'énergie consommée pour la fabrication des wafers trouve son origine dans la consommation de plusieurs systèmes nécessaires à la mise en œuvre des procédés. La figure 7.5 donne la part des systèmes les plus consommateurs en énergie durant la fabrication des circuits microélectroniques [BRA 10]. Ce sont bien les systèmes nécessaires à la fabrication micro-électronique (diffusion, photolithographie,

métallisation, etc.) qui consomment le plus d'énergie puis le système de climatisation.

Au final la fabrication d'un wafer demande une énergie considérable, par exemple le chiffre de 2 giga-joules est donné pour un wafer de diamètre 300 mm [OLI 07] ce qui correspond environ à 45 litres de pétrole. A titre de comparaison, il faut plus de dix ans d'utilisation aux quatre cinquièmes (300 jours/an) d'un processeur Intel Core 2 Duo (45nm, 2.53GHZ) pendant 4H/jour pour que sa consommation en énergie soit équivalente à celle nécessaire pour sa fabrication. On peut garder à l'esprit que pour que l'énergie de fabrication d'un circuit électronique soit négligeable (inférieure à 10%) par rapport à sa consommation en usage, il faudrait 100 ans d'utilisation !

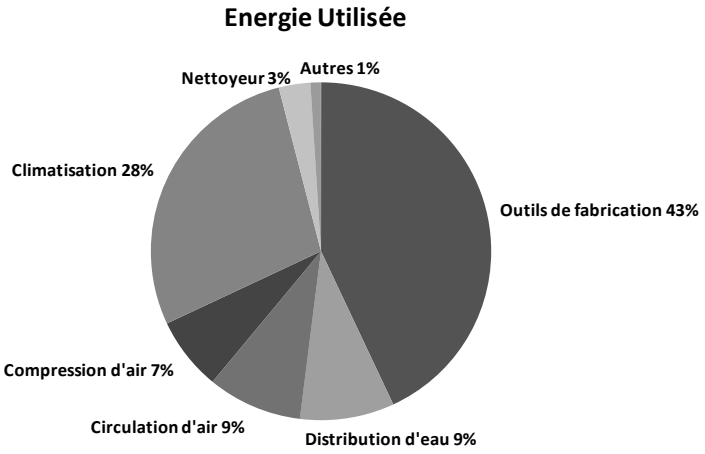


Figure 7.5. *Part de la consommation en énergie de différents systèmes nécessaires à la mise en œuvre du processus de fabrication microélectronique [BRA 10].*

7.2.3. Usage des produits électroniques

Comme nous l'avons vu en introduction de ce chapitre, l'énergie consommée lors de la durée de vie effective d'un produit électronique représente une faible part de l'énergie totale nécessaire au cycle de vie complet du produit. D'autant plus, que la part de l'énergie consommée en « *usage* » est proportionnelle à la durée de vie. Une durée de vie très courte rend presque négligeable cette contribution à la consommation totale en énergie (voir figure 7.3). Cette remarque semble rendre

relativement peu intéressants les travaux de recherche et de développement cherchant à réduire la consommation de puissance et d'énergie des produits électroniques en fonctionnement.

Effectivement, des travaux qui, par exemple, conduiraient à la réduction de 10 % de la consommation en énergie d'un téléphone portable (ce qui s'obtient difficilement) pendant une durée de vie effective de 18 mois ne conduiraient qu'à une réduction de l'ordre de 1.5% de la consommation en énergie totale durant le cycle de vie du téléphone. Paradoxalement, il s'agit là d'un important champ de recherche académique qui compte une large communauté, de nombreux congrès et revues spécialisées. Est-ce à dire que ces travaux n'ont pas une utilité importante ? Ce n'est pas le cas, puisque à travers la réduction de la consommation de puissance et d'énergie des produits électroniques, c'est celle de leur alimentation qui est en jeu. Cela est particulièrement important pour des produits alimentés par des batteries. La réduction de la consommation de puissance permet une diminution de la taille et du poids des batteries. La réduction de la consommation en énergie permet, elle, une augmentation de l'autonomie des produits électroniques.

Autre point très important, la consommation en puissance et en énergie est liée à la dissipation thermique des puces électroniques, hors celle-ci devient prohibitive (à cause de la taille et de la complexité des systèmes de refroidissement nécessaires) sans maitrise de la consommation. On peut donc dire de cette analyse rapide que la conception de produits électroniques peu consommateurs en énergie est un champ important de recherche sans pour autant qu'il constitue à lui seul l'unique voie vers l'électronique verte et/ou durable.

Outre les travaux visant à réduire directement la consommation des circuits électroniques en fonctionnement, certains travaux, au niveau des applications, cherchent à faire participer l'utilisateur à la gestion de l'énergie du produit. C'est ce que propose par exemple le « *green switch* » pour téléphone portable [ZAD 10]. Avec celui-ci l'utilisateur connait le besoin en énergie de son appareil et il peut faire un choix entre performance et consommation. Ce genre d'application vise à modifier les usages et à faire de l'utilisateur un *utilisateur conscient énergiquement* vis-à-vis de son appareil et de son utilisation. Dans un futur ou l'énergie pourrait voir son coût augmenter fortement, ce genre d'usage pourrait être généralisé et devenir absolument nécessaire.

7.2.4. Déchets électroniques

Une fois les produits électroniques jetés leur vie ne s'arrête pas pour autant car un dernier cycle débute en tant que déchets électroniques. Ceux-ci sont en évolution

permanente. D'après une étude de l'Union européenne, ils augmentent de 3 à 5 % par an ce qui correspond environ à trois fois le taux de progression des autres déchets ménagers [SCH 05]. D'un point de vue international, c'est le flux de déchet qui augmente le plus actuellement. Le volume de déchets électroniques est environ de 50 millions de tonnes par an au niveau mondial. A titre d'exemple, en 2005, 130 millions de téléphones portables ont été jetés ce qui représente 65 000 tonnes de déchets, en Europe (EU à 25) l'ensemble des déchets électroniques représentaient cette même année 8kg par personne soit 3.6 millions de tonnes de déchets.

Cette masse de déchets entraine de sérieux problèmes. Tout d'abord, il ne s'agit pas de déchets anodins, les matériaux et composants chimiques qui entrent dans la constitution des produits électroniques en font des déchets très dangereux et toxiques [HER 07]. Leur recyclage est compliqué et coûteux, seulement 17% environ des déchets électroniques sont réellement recyclés [LAS 10]. Cela conduit à l'émergence de filières de traitement plus ou moins officielles en Asie et en Afrique [HUA 09], [EUG 08].

La situation actuelle n'est pas tenable à long terme, il est donc nécessaire de trouver des solutions qui permettent de réduire ces déchets. Une des pistes les plus admises, aujourd'hui, consiste à suivre la règle des *3R* ; *Réduire*, *Réutiliser* et *Recycler*. Il est cependant possible d'envisager pour cette règle l'ajout d'un quatrième *R* pour *Reconfigurer*. La suite de ce chapitre va explorer cette piste.

7.3. Réduire, Réutiliser, Recycler … et Reconfigurer

7.3.1. Réduire, Réutiliser, Recycler

Le premier terme de la règle des *3R* correspond à la réduction. Celle-ci doit être un principe pour toutes les étapes du cycle de vie du produit. Durant la fabrication il est nécessaire de réduire la quantité de matériaux, de produits chimiques, d'eau et d'énergie nécessaire. Dans ce domaine de nombreux travaux sont en cours et sont encouragés par le fait que ces réductions peuvent avoir pour effet une réduction des coûts de production. Si c'est le cas, alors les industriels mettront en œuvre les principes de réduction. Durant la phase d'utilisation, la réduction se traduit de façon paradoxale par une augmentation : celle de la durée de vie. Nous avons vu précédemment que cette augmentation conduit à un meilleur ratio entre l'énergie « *utilement* » consommée et celle nécessaire à la fabrication du produit. La consommation en puissance et en énergie en fonctionnement peut être aussi réduite. Cela passe inévitablement par un meilleur usage des produits électroniques, par exemple qu'ils soient alimentés uniquement lorsque cela s'avère nécessaire. Enfin,

une réduction globale des déchets doit être envisagée dès la fabrication des produits. Pour cela des incitations légales, comme il en existe déjà, doivent créer un lien entre le fabricant du produit et celui-ci en tant que déchet. Il est nécessaire de noter que, d'une façon générale, pour bien réduire il faut pouvoir être capable de bien estimer. Cependant, il s'avère souvent difficile d'avoir des estimations précises de l'impact environnemental d'un produit durant son cycle de vie complet [DUQ 10], [NIG 10], [COR 10].

Le second point de la règle des *3R* correspond à la réutilisation. Pour illustrer cette voie dans le cadre des microprocesseurs, une publication de 2007 [OLI 07] propose de mettre en place une « *chaine alimentaire* » des microprocesseurs qui amortirait l'énergie nécessaire pour fabriquer les puces sur plusieurs générations de produits. Cette chaine est imaginée de la façon suivante : une nouvelle génération de microprocesseur vient remplacer un microprocesseur existant dans un appareil haut de gamme (par exemple un ordinateur portable puissant), ce dernier n'est pas jeter et vient à son tour remplacer un microprocesseur moins puissant dans un appareil existant (un PDA par exemple) qui lui-même remplace dans un autre appareil une ancienne génération de processeur (console de jeux). La figure 7.6 illustre le procédé de réutilisation au niveau des microprocesseurs.

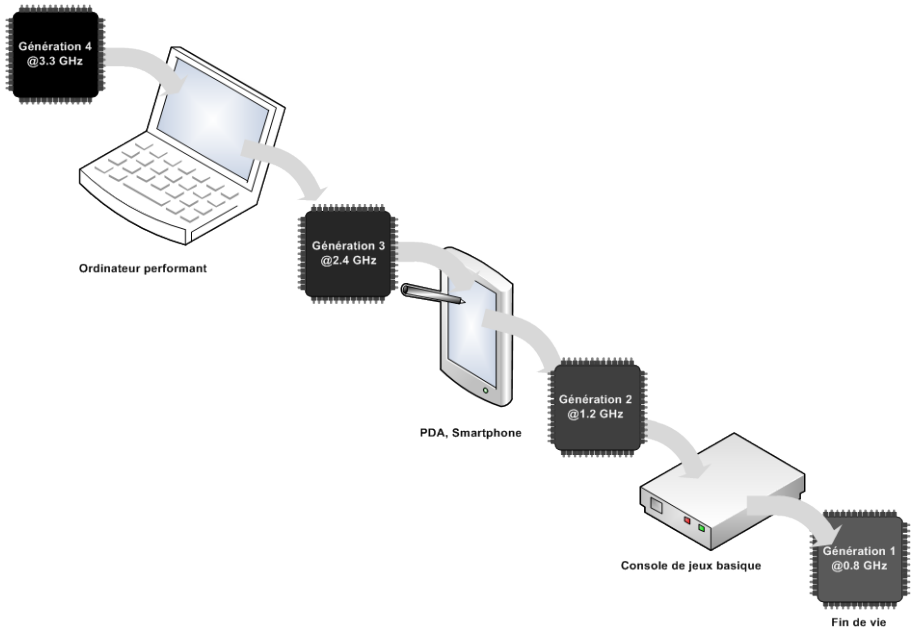


Figure 7.6. *Illustration d'une « chaine alimentaire » des microprocesseurs.*

Cette solution parait théoriquement séduisante. Effectivement chacun des appareils peut potentiellement obtenir un gain en puissance sans pour autant que cela entraine la fabrication de nombreuses puces. Cependant, dans la réalité, ce mode de mise à jour matérielle par réutilisation de circuits n'est tout simplement pas envisageable. D'abord d'un point de vue fonctionnel, chaque circuit, chaque microprocesseur, est plus ou moins spécialisé ou du moins comporte des spécificités qui rendent la compatibilité fonctionnelle difficile. Ce point pourrait être pris en charge au niveau des applications logicielles sous réserve de l'utilisation d'une certaine forme de virtualisation. Mais, ce qui limite de façon plus certaine la réutilisation, c'est la spécificité physique des circuits (dimensions des circuits intégrés et nombre de broches d'entrée/sortie) et les niveaux de tension et de courant admissibles sur l'alimentation et sur les plots d'entrées-sorties.

Réutiliser des circuits électroniques semble donc compliqué, cependant la réutilisation peut se faire au niveau des appareils électroniques tels que les téléphones portables ou les smartphones [LI 10a]. Par exemple, une étude récente a montré comment de *vieux* smartphones (dont l'obsolescence est très rapide) peuvent être utilisés dans des programmes scolaires pour des applications logicielles didactiques nécessitant un nombre limité de ressources matérielles que l'on trouve classiquement dans ces appareils [LI 10b].

L'idée d'une mise à jour matérielle est une bonne idée puisqu'elle permet de lutter contre une obsolescence trop rapide du matériel et elle permet d'augmenter la durée de vie fonctionnelle des produits électroniques. Il s'agit donc de proposer comme pour les applications logicielles une mise à jour du matériel (imaginons ce que serait le marché des ordinateurs si à chaque nouvelle version d'un logiciel il était nécessaire de remplacer son ordinateur !). La possibilité de mettre à jour le matériel est née au début des années 2000 par le biais de nouveaux circuits matériels reconfigurables, les FPGA (*Field Programmable Gate Array*) et plus globalement les architectures dites reconfigurables [BOS 10], [BOS 06]. Nous discuterons de ce point dans la partie suivante.

Pour finir, comme nous l'avons vu précédemment (chapitre 7.2.4), les déchets électroniques sont très difficiles à recycler. Cette dernière partie de la règle des *3R* semble être la plus compliquée [HUA 09], [EUG 08], [HER 07]. Cependant il y a certainement dans cette voie de nombreuses marges de progression qui permettraient d'obtenir un meilleure recyclage [LAS 10].

7.3.2. Reconfigurer à l'aide de FPGA

Cette partie a pour objectif de présenter aux non-initiés ce qu'est un circuit matériel reconfigurable du type FPGA. Le lecteur initié peut passer directement à la

partie 7.4 qui présente des exemples d'utilisation de FPGA dans des terminaux reconfigurables à durée de vie effective allongée.

Les FPGA sont des circuits matériels configurables dédiés à l'électronique numérique [BOS 10], [MAX 04]. A l'état initial ils ne peuvent rien faire mais disposent d'une importante quantité (dépendant de la technologie utilisée) de ressources matérielles opérationnelles dont on peut configurer la fonction. Ces ressources sont, principalement, des blocs élémentaires logiques (pour réaliser des fonctions booléennes), des mémoires RAM, des opérateurs arithmétiques (qui travaillent en virgule fixe), des ressources de routage interne et des entrées/sorties. Ces ressources configurables sont reliées par un réseau dense de lignes de routage et de lignes de transport des horloges. Ces lignes de routage sont aussi configurables.

En plus de ces ressources, un FPGA est composé d'une mémoire interne de configuration. Chaque point de cette mémoire correspond à la configuration d'un élément d'une des ressources opérationnelles. Cette mémoire est, dans la plupart des cas, réalisée avec une des trois technologies suivantes : ANTIFUSIBLE (la plus ancienne, configurable une seule fois), FLASH (non-volatile) ou SRAM (volatile, la plus utilisée, représente plus de 80 % du marché).

Comme le montre la figure 7.7, pour réaliser une application avec un FPGA il faut décrire le circuit électronique à réaliser avec un langage de description matérielle comme le VHDL[1] (*Very High Speed Integrated Circuit Hardware Description Langage*). Puis il faut synthétiser cette description en circuit électronique. Cette étape et les suivantes peuvent se faire avec des logiciels gratuits fournis par le fabricant de circuit. Enfin après une étape de placement et routage qui prend en compte l'architecture du FPGA, un fichier de configuration appelé *bitstream* est généré. Celui-ci permet de spécifier au FPGA lors de la configuration la position des points de la mémoire de configuration.

Parmi les principaux fabricants de FPGA dans le monde on peut citer : Xilinx (n°1 du marché des FPGA, 53% de part de marché en 2009) [XIL 10], Altera (n°2 du marché des FPGA, 36 % de part de marché en 2009) [ALT 10], Actel (n°1 du marché des FPGA Antifusibles et FLASH) [ACT 10], Atmel, QuickLogic, Lattice, M2000 (cœurs de FPGA).

Les FPGA sont les plus récents des circuits numériques, à ce titre ils sont toujours en pleine évolution. Leur architecture a évolué ces dernières années, tout comme la granularité et le type de ressources logiques configurables. Une des évolutions particulièrement intéressante concerne leur utilisation. La reconfiguration partielle et la reconfiguration dynamique ont ouvert un nouvel espace d'application pour ces circuits qui prennent de plus en plus de part dans le marché des circuits

[1] D'autres langages comme Verilog et SystemC existent, mais VHDL reste actuellement le plus utilisé en Europe.

numériques matériels (hors microprocesseur) dominée par les ASIC[1] (*Application Specific Integrated Circuit*).

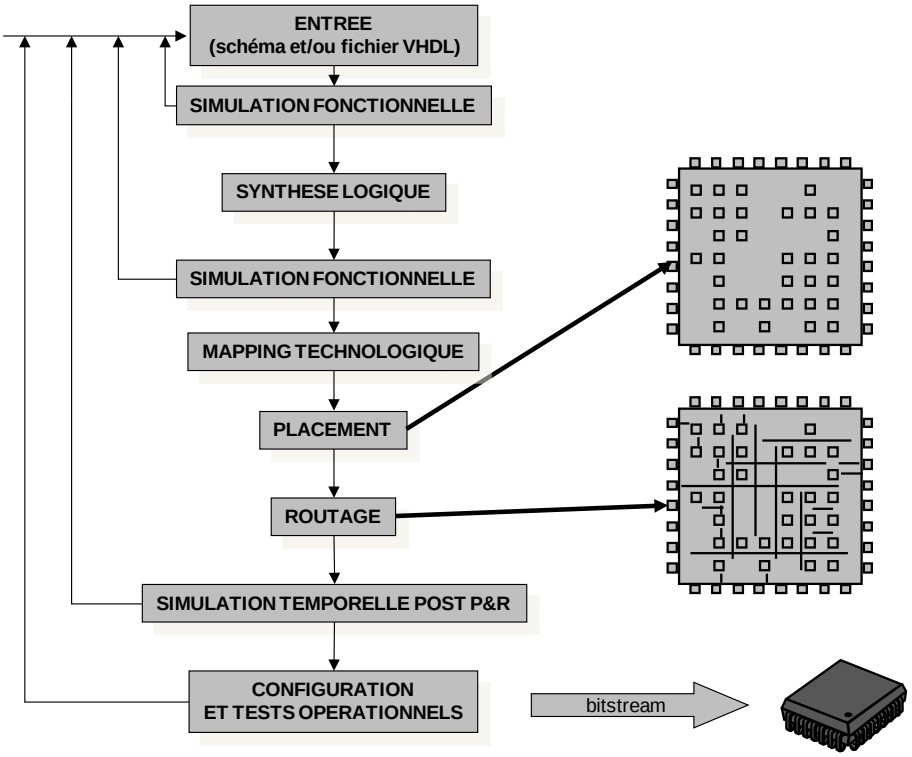


Figure 7.7. *Flot classique de conception FPGA (simplifié).*

Effectivement, dans un contexte économique mondial incertain les FPGA apparaissent comme une solution flexible bien adaptée aux contraintes économiques telles que le temps réduit de mise sur le marché et le potentiel d'évolution ou de flexibilité des produits. De plus, le modèle économique lié aux FPGA, qui est un modèle linéaire devient de plus en plus avantageux par rapport au modèle économique de l'ASIC dont le coût du premier échantillon fabriqué rend l'amortissement d'une telle solution long et uniquement viable économiquement pour de très grandes productions. La figure 7.8 montre que le nombre de circuits fabriqués à partir duquel la solution ASIC est économiquement plus rentable (point

[1] Un ASIC est un circuit électronique réalisé *sur mesure*. Ce sont les circuits les plus performants mais aussi les plus chers et les plus longs à réaliser.

de *cross-over*) tend à augmenter avec l'évolution des technologies. Par exemple, avec la technologie utilisée en 2003 (90 nm) la solution ASIC est intéressante à partir d'environ un million de circuits à fabriquer (et donc à vendre). Les solutions FPGA sont donc de plus en plus intéressantes tant d'un point de vue technique qu'économique.

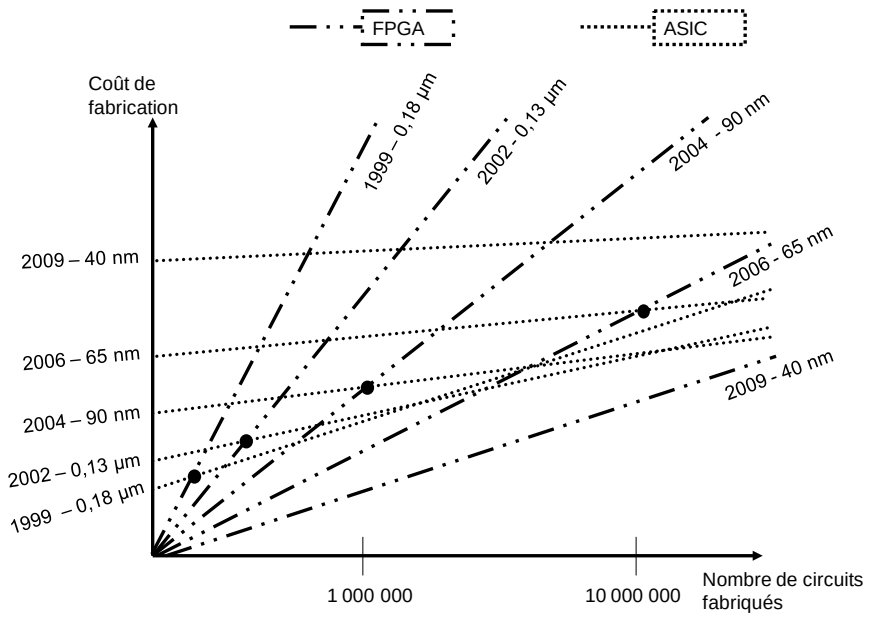


Figure 7.8. *Modèles de coûts pour les composants ASIC et FPGA (SRAM) en fonction de la technologie utilisée*

Depuis les années 2000, la densité d'intégration des circuits FPGA permet de regrouper, sur une même puce, une matrice d'éléments matériels (logiques, mémoires, opérateurs arithmétiques, entrées-sorties) configurables et un ou plusieurs microprocesseurs. Ce type de circuit permet de profiter du parallélisme de calcul offert par l'architecture matérielle et du contrôle séquentiel efficace offert par le système programmable (microprocesseur). En tirant parti des propriétés respectives des systèmes programmables et des systèmes reconfigurables, il est possible d'améliorer l'adéquation du système global avec l'application développée. Dans ce cas, l'utilisation de méthodes de conception conjointe logicielle/matérielle est indispensable et demande un effort important en développement d'outils [CTI 98].

Plusieurs architectures mixtes existent aujourd'hui, la figure 7.9 illustre ces différentes possibilités. Dans certains circuits, la partie matérielle configurable et la partie programmable sont séparées par un bus spécifique. La partie programmable

comprend le système à microprocesseur dans son ensemble : cœur de processeur, mémoires caches, périphériques, interface etc. Ce fut le cas du premier circuit commercial embarquant un cœur de processeur, le circuit Altera Excalibur qui regroupait une matrice FPGA APEX 20KE et un cœur de processeur ARM9 (32 bits) fonctionnant à 100MHz accompagné de deux fois 8 kilo-octets de mémoire cache (instructions + données). Malheureusement, au moment de la sortie de ce composant, les outils d'aide à la conception n'étaient pas assez matures pour permettre son utilisation simple et efficace dans un contexte industriel.

Certains circuits embarquent *profondément*, au cœur de la matrice configurable, le ou les processeurs. Ceux-ci ne sont pas nécessairement accompagnés de leur système, mais des outils logiciels permettent de configurer une partie de la logique pour constituer le système complet. Cela permet ainsi une plus grande flexibilité dans le choix du système programmable. C'est cette solution qui fut choisie par Xilinx pour son premier composant mixte Virtex-II Pro. Celui-ci était composé d'une matrice Virtex-II Pro et de un à quatre cœurs IBM PowerPC 405 (32 bits) cadencés à 400MHz disposant de deux fois 16 kilo-octets de mémoire cache (instructions et données). Cette même architecture est toujours utilisée pour les composants Virtex de dernière génération.

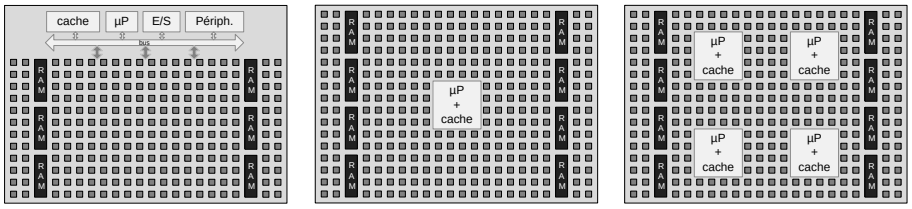


Figure 7.9. *Trois architectures possibles de circuits mixtes FPGA-microprocesseur(s).*

Il faut noter qu'il est possible de réaliser un circuit mixte sans disposer physiquement d'un cœur de processeur embarqué dans le circuit FPGA. Dans ce cas, l'utilisation d'un cœur synthétisable (dit *cœur soft*), fourni gratuitement par le fabricant de circuit, est une solution très efficace. Les cœurs synthétisables 32 bits Altera NIOS [ALT 09] et Xilinx MicroBlaze [SUN 09] sont par exemple très utilisés. Bien entendu, les performances de ces cœurs sont inférieures à celles des cœurs embarqués, mais ils permettent une plus grande flexibilité de configuration.

La configuration des FPGA peut prendre différentes formes, que ce soit pour configurer les ressources opératoires ou que ce soit pour configurer les réseaux de routage. Cependant, les FPGA de technologie anti-fusible ne sont configurables qu'une seule fois. En anglais, on parle de circuits OTP (*One Time Programmable*).

Notons l'utilisation en anglais du mot « *programmable* » alors que les circuits FPGA ne sont pas programmables (ils n'exécutent pas un programme) mais ils sont configurables (la configuration mémorisée de tous les éléments fonctionnels et de routage du FPGA lui permet de réaliser une application). Les seuls FPGA reconfigurables (configurables plusieurs fois) sont les circuits de technologie FLASH (mémoire non volatile) et les circuits de technologie SRAM (mémoire volatile qui nécessite la sauvegarde externe dans une mémoire non volatile de la configuration)

Dans ces deux derniers cas, la reconfiguration de l'architecture peut être mise en œuvre de plusieurs façons au cours de l'exécution de l'application. Elle peut intervenir une seule fois sans remise en cause durant l'exécution de l'application. Nous parlerons, dans ce cas, de reconfiguration statique. Les processus de reconfiguration et d'exécution de l'application sont, dans ce cas, distincts et clairement séparés dans le temps. Une nouvelle reconfiguration sera effectuée dans deux cas. Tout d'abord elle peut être la conséquence d'une perte de la configuration pouvant être due pour certains dispositifs à un arrêt de la source d'alimentation (cas des FPGA de technologie SRAM). Elle peut aussi faire suite à une modification de l'application par le concepteur si celle-ci est défaillante ou peut être améliorée (cas du prototypage).

Cependant une étude approfondie de l'exécution d'une application peut éventuellement mettre en évidence que certaines parties configurées de l'architecture ne sont nécessaires qu'un temps court vis à vis de la durée de l'exécution, et peuvent par contre utiliser une place conséquente dans l'architecture. Le ratio entre le temps d'utilisation de la partie configurée et la taille qu'elle occupe sur l'architecture peut être faible. D'où l'idée d'introduire un dynamisme temporel à la reconfiguration. Lorsqu'une partie de l'application est exécutée, et dans le cas où elle ne l'est plus dans un temps proche, on peut reconfigurer les éléments qui lui étaient dédiés afin de les utiliser pour une autre partie de l'application. Cette reconfiguration se fait concurrentiellement à l'exécution de l'application.

La reconfiguration dynamique permet donc d'optimiser la surface configurée dans le temps. Etant donné qu'il s'agit de modifier dans le temps uniquement une partie des éléments configurables, il faut nécessairement utiliser une architecture à reconfiguration partielle. Ici l'inconvénient vient qu'il est nécessaire de bien déterminer le partitionnement dans le temps de l'application afin de profiter de toute la surface du circuit. Il peut exister des problèmes de fragmentation comme sur les disques durs des ordinateurs [COM 99]. De plus, il faut correctement établir les communications entre les partitions [DEL 07].

La figure 7.10 présente schématiquement le déroulement de la reconfiguration durant l'exécution de l'application dans deux cas : la reconfiguration complète et la reconfiguration partielle dynamique. Durant le temps d'exécution de l'application la reconfiguration complète est statique contrairement à la reconfiguration partielle.

Celle-ci, sous certaines conditions, permet de reconfigurer une partie du circuit en cours de fonctionnement sans affecter les parties configurées qui ne doivent pas être modifiées, on parle alors de configuration dynamique.

Pour chacun des cas de la figure 7.10, un carré gris représente un élément configuré, un carré blanc représente un élément non utilisé. Si deux carrés sont de niveaux de gris différents alors c'est qu'ils sont dédiés à la réalisation de deux parties (ou tâches) distinctes de l'application (notamment dans le cas de la reconfiguration partielle).

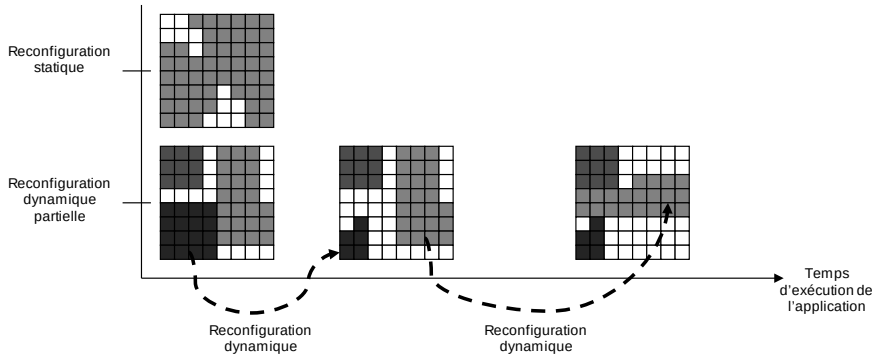


Figure 7.10. *La reconfiguration statique et la reconfiguration partielle dynamique durant le temps d'exécution de l'application [BOS 10]*.

Dans tous les cas, la gestion de la configuration, en particulier avec la notion de reconfiguration dynamique, est complexe. Le plus souvent il faut ajouter un circuit auxiliaire pour la gérer. Ce circuit peut être un processeur externe ou interne à l'architecture. Cette dernière solution est proposée par Xilinx dans son système d'auto-reconfiguration, basé sur l'utilisation d'un processeur embarqué de type MicroBlaze [BLO 03], [ULM 04].

Grace à ses capacités de configuration, d'auto-configuration (dynamique) et de reconfiguration partielle, le FPGA est un candidat idéal pour mettre en œuvre la mise à jour matérielle et réduire ainsi l'obsolescence fonctionnelle de bon nombre de produits électroniques. Ainsi, *Réutiliser* dans la règle des 3R est complété par *Reconfigurer*. Cependant, il est nécessaire de développer les systèmes et architectures reconfigurables de façon à ce qu'ils puissent effectivement évoluer au cours du temps.

7.4. Exemples de terminaux reconfigurables

Nous assistons ces dernières années à une augmentation spectaculaire de systèmes communicants (systèmes de traitement et d'échange de l'information, systèmes de télécommunication, systèmes de surveillance et de contrôle, d'indentification, etc.), ce qui entraine une multiplicité du matériel et parfois une redondance fonctionnelle. De plus, pour chacun de ces systèmes, les évolutions sont rapides ; dès lors qu'apparait une nouvelle norme ou un nouveau service, on observe une obsolescence accélérée qui n'est pas physiquement justifiée (produits « *non technologiquement usés* »). Les conséquences sur l'environnement sont réelles et néfastes. Le principal souci est de proposer une réponse simple à la question « *que faire si un nouveau service ou une nouvelle norme apparait ?* ». Une réponse envisageable est de mettre à jour le logiciel et le matériel en se basant sur l'utilisation massive d'architectures reconfigurables hétérogènes.

Ceci est particulièrement intéressant lorsque l'électronique est embarquée dans des systèmes dont la durée de vie est importante : habitat (maison domestique, immeuble …), véhicules terrestres (train, camion, voiture), aéronautique (satellite, avion …), industrie (centrale, production etc.). D'un point de vue sociétal, cela entraine une réduction des coûts de changement de normes de communication, une augmentation de la flexibilité pour l'évolution des services, une augmentation du *time-to-market* (du matériel et du service), une réduction des déchets technologiques par une augmentation de la durée de vie (d'utilisation) des systèmes de télécommunications, et enfin un recul de l'obsolescence technologique. Ainsi, l'utilisation des architectures hétérogènes reconfigurables se place dans le cadre du développement durable. Dans celui-ci, l'enjeu est de proposer *plus* de services avec *moins* de nouveau matériel et de ressources énergétiques.

La figure 7.11 illustre l'environnement industriel possible d'une passerelle de communication reconfigurable, appelée *Chameleon Gateway*, pouvant être mise à jour par reconfiguration afin d'être compatible avec de nouvelles normes de communication. Cette architecture a été mise partiellement en œuvre dans un contexte de réseau de capteurs en implantant les algorithmes AODV [MAG 08] et OLSR [RIB 09]. La figure 7.12 présente l'architecture interne de la passerelle *Chameleon* centrée sur un cœur matériel reconfigurable du type FPGA.

Pour éliminer les problèmes liés à la réutilisation de microprocesseurs, dont nous avons parlé précédemment, une autre étude propose d'utiliser plutôt des FPGA pour créer des systèmes électroniques réutilisables [LEH 10]. Le concept de système électronique réutilisable proposé par cette étude contient deux parties : un FPGA reconfigurable pour effectuer les traitements propres à l'application et un système sur puce appelé FPESS (*Field-Programmable Electronics Support System*) qui sert d'interface configurable avec les capteurs et actionneurs propres à l'application. La figure 7.13 schématise l'architecture du concept du système électronique réutilisable

[LEH 10]. Dans ce cadre, et contrairement à la passerelle *Chameleon*, la reconfiguration partielle n'est pas mise en jeu pour une éventuelle mise à jour matérielle, il s'agit plus, dans ce cas, d'utiliser la reconfiguration pour s'adapter à plusieurs applications.

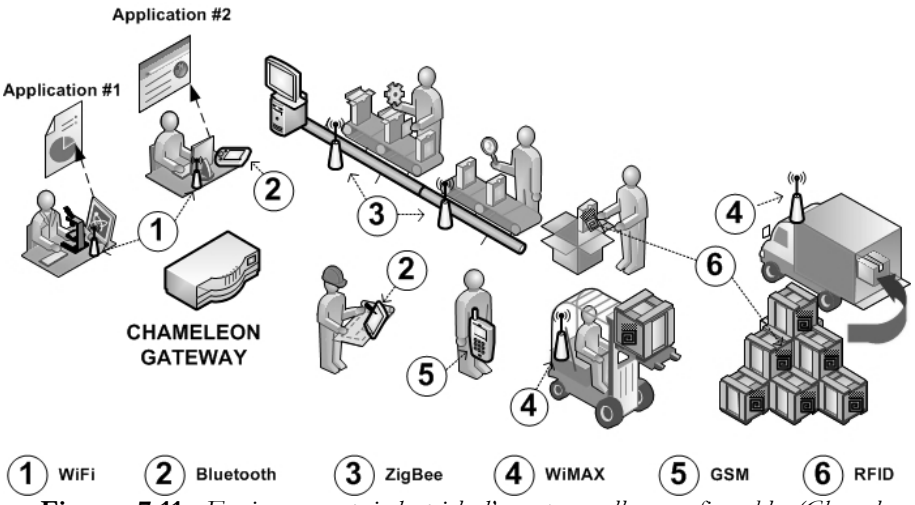
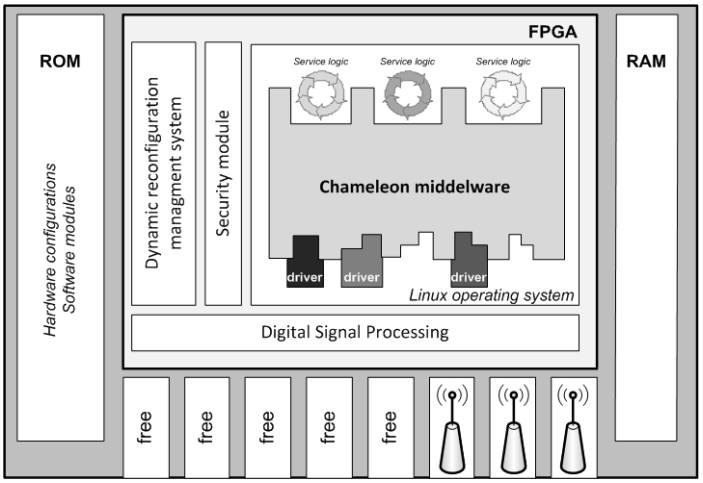


Figure 7.11. *Environnement industriel d'une passerelle reconfigurable (Chameleon Gateway).*

Figure 7.12. *Architecture interne de la passerelle Chameleon.*



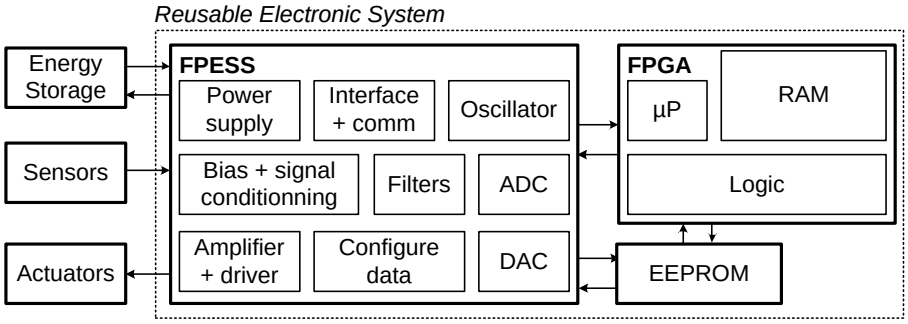


Figure 7.13. *Architecture du concept de système électronique réutilisable [LEH 10].*

D'un point de vue applicatif, la reconfiguration peut se penser à plusieurs niveaux afin d'augmenter la flexibilité et l'adaptation du système. Par exemple, dans le cas de la radio logicielle, la reconfiguration peut intervenir autant au niveau du traitement de la forme d'onde [DEL 07] qu'au niveau du front-end radiofréquence [DEJ 07]. Ceci dit, au-delà de l'aspect adaptation et mise à jour, la reconfiguration du matériel est indispensable à une maitrise de l'énergie et de la consommation en puissance des systèmes de communications modernes [DEJ 07].

L'objection la plus courante à propos de l'utilisation de la mise à jour du matériel pour accroitre la durée de vie fonctionnelle des produits électroniques est celle du contexte économique. Elle considère que les fabricants de produits électroniques verront d'un mauvais œil des solutions technologiques visant à réduire leur chiffre de vente [FIP 09]. Puisque, évidement, une des conséquences de l'augmentation de la durée de vie des produits électroniques est la réduction des ventes de produits. Cependant, il est aisé de regarder dans le monde de l'informatique si la mise à jour du logiciel a conduit à une décroissance de ce secteur. Il n'en est rien, bien au contraire cela a conduit à un fort dynamisme économique dopé par la vente des mises à jour logicielles. En ce qui concerne les circuits électroniques, cela conduirait à l'émergence d'un nouveau secteur de marché : celui de la vente des mises à jour matérielles. Il s'agit en quelques sortes de dématérialiser l'économie des produits électroniques en proposant la substitution de la vente de services à celle de produits. De plus, s'appuyant sur la technologie reconfigurable, les industriels peuvent réduire le *time-to-market* en mettant plus rapidement à disposition du marché des produits avec une version initiale dont les performances/fonctionnalités pourront être améliorées par des mises à jour. Il s'agit donc de promouvoir l'émergence d'une économie de la fonctionnalité.

Afin que ce concept se développe, il est nécessaire de faire des efforts en termes de standardisation de la reconfiguration. Aujourd'hui, chaque fabricant de FPGA détient des droits sur son propre système de configuration. Une solution pour dépasser les problématiques technologiques viendra peut-être du déploiement du concept de virtualisation pour les systèmes matériels. Un FPGA reconfigurable (partiellement ou non) virtuel (ouvert ou non) pourrait être utilisé par les développeurs de mises à jour matérielles et diffuser plus facilement. Aujourd'hui, ce concept peut paraitre peu réaliste, qu'en sera-t-il dans un futur ou le coût des matières premières, de l'énergie et de la fabrication nécessaires aux produits électroniques deviendra prohibitif ?

7.5 Conclusion

Dans ce chapitre nous avons pu tirer le constat que l'électronique, aujourd'hui, n'était pas encore *verte* et/ou *durable*, bien loin de là même. Pour chercher à atteindre cet objectif, nous avons proposé une piste qui consiste à reculer l'obsolescence fonctionnelle des produits électroniques par une mise à jour du matériel. Celle-ci s'appuyant sur les capacités de reconfiguration des circuits reconfigurables du type FPGA. Cependant, nous ne pensons pas que cette seule solution puisse réussir à réduire l'impact environnemental des produits électroniques. Un certain nombre de points doivent être explorés conjointement afin d'aller vers une électronique durable, ou plus *verte*. Des solutions existent au niveau de la technologie, comme l'utilisation des nanotubes de carbones ou du graphène. Au niveau de la fabrication des puces, de nouvelles méthodes d'assemblage, comme la construction en 3 dimensions des circuits intègrés, semblent être prometteuses pour diminuer l'énergie nécessaire à la production microélectronique [WAN 10]. Au niveau du système, la réduction de la consommation de puissance et d'énergie reste un objectif important à atteindre. Mais il faut aussi penser à rendre les systèmes plus flexibles, plus homogènes afin de faciliter la réutilisation et la reconfiguration. Les principes de virtualisation, élargis à l'ensemble des composants du système peuvent apporter des solutions prometteuses. La conception de ces systèmes doit être guidée par de nouvelles contraintes prenant en compte l'impact environnemental du système à développer. Cela passera par la définition de nouvelles métriques allant au-delà du simple aspect de la consommation de puissance. Pour finir, de telles approches doivent impérativement s'appuyer sur une évolution des programmes de formation des ingénieurs afin de généraliser et améliorer les pratiques.

Remerciements

J'adresse mes plus chaleureux remerciements à mes collègues Benjamin Caillard, Guy Gogniat et Francine Krief, pour le temps qu'ils ont consacré à la relecture de ce chapitre, pour les corrections qu'ils ont apportées et pour leurs critiques pertinentes.

Bibliographie

[ACT 10] ACTEL Coporation. www.actel.com

[ALT 10] ALTERA Coporation http://www.altera.com

[ALT 09] ALTERA Corporation, NIOS II Processor Reference Handbook, ver9.1, November 2009.

[BLO 03] B. Blodget, P. James-Roxby, E. Keller, S. McMillan and P. Sundararajan, "A Self-reconfiguration Platform", In Proceeding of *13th International Conference on Field-Programmable Logic and Applications (FPL 2003)*, Lecture Notes in Computer Science, Vol. 2778/2003, pp. 565-574, 2003.

[BOS 10] L. Bossuet, *Les architectures matérielles reconfigurables – de la modélisation à l'exploration architecturale*, Editions Universitaires Européennes, 2010, 240 pages. ISBN: 978-613-1-51070-0

[BOS 06] L. Bossuet, G. Gogniat, J.L. Philippe, "Exploration de l'espace de conception des architectures reconfigurables". *Revue des Techniques et Sciences Informatiques, série TSI, Architecture des ordinateurs*, Volume 25 – n°7/2006, pp 921-946, 2006. ISBN: 2-7462-1627-2

[BRA 08] M. S. Branham, *Semiconductors and sustainability : energy and materials use in integrated circuit manufacturing*, Master Thesis, department of Mechanical Engineering, Massachusetts Institute of Technology, Cambridge, MA, USA, 2008.

[BRA 10] M. S. Branham, T. G. Gutowski, "Deconstructing energy Use in Microelectronics Manufacturing: An experimental Case Study of a MEMS Fabrication Facility", *Environmental Science & technology*, ACS, Vol. 44, No. 11, pp.4295-4301, 2010.

[COM 99] Katherine Compton. *Programming Architectures For Run-Time Reconfigurable Systems*. Master's Thesis, Dept of ECE, Northwestern University, Evaston, IL USA. December 1999.

[COR 10] K. Corrigan, A. Shah, C. Patel, "Estimating environmental Costs" In Proceedings of *the First USENIX Workshop on Sustainable Information Technology (SustainIT 2010)*, USENIX, pp. 1-8, 2010.

[CTI 98] C.T.I. COMETE (CENT, LIRMM, TIMA, IRESTE, IRISA, LAMI). *CODESIGN, conception conjointe logiciel-matériel*. Collection technique et scientifique des télécommunications (CTST), édition Eyrolles, Juin 1998.

[DEJ 07] A. Dejonghe, B. Bougard, S. Pollin, J. Craninckx, A. bourdoux, L. Van der Perre, F. Catthoor, "Green reconfigurable Radio Systems – Creating and managing flexibility to overcome battery and spectrum scarcity", IEEE Signal Processing Magazine, IEEE Society, may 2007, Vol. 3, pp. 90-101, 2007.

[DEL 07] J.P. Delahaye, *Plate-forme hétérogène reconfigurable : application à la radio logicielle*, Université de Rennes 1, Rennes, avril 2007.

[DHI 10] R. Dhingra, S. Naidu, G. Upreti, R. Sawhney, "Sustainable Nanotechnology: trough Green Methods and Life-Cycle Thinking", In *Sustainability*, MDPI, Vol. 2, No. 10, pp 3323-3338, 2010.

[DUQ 10] N. Duque Ciceri, T.G. Gutowski, M. Garetti, "A Tool to Estimate Materials and Manufacturing Energy for a Product" In Proceedings of the *International Symposium on Sustainable Systems and Technology (ISSST 2010)*, IEEE Computer Scociety, pp. 1-6, 2010.

[EUG 08] M. Eugster, D. Huabo, L. Jinhui, O. Perera, J. Potts, W. Yang, "Sustainable electronics and electrical equipment for China and the World - A commodity chain sustainability analysis of key chinese EEE product chains", *Report of the International institute for Sustainable Development*, 2008.

[FLI 08] F. Flipo, C. Gossart. "Infrastructure numérique et environnement : L'impossible domestication de l'effet rebond". *Actes du Colloque international "Services, innovation et développement durable"*, 2008.

[FLI 09] F.Flipo, C. Gossart, F. Deltour, B. Gourvennec, M. Dobré, M. Michot, L. Berthet, "Technologies numériques et crise environnementale : peut-on croire aux TIC vertes ? ", *Rapport final du projet Ecotic*, Institut Telecom, 2009.

[HER 07] S. Heart, "Sustainable Management of Electronic Waste (E-Waste)", *Clean*, Wiley InterScience, Vol. 35, No. 4, pp. 305-310, 2007.

[HUA 08] E. Huang, K. truong, "Breaking the disposable technology paradigm: opportunities for sustainable interaction design for mobile phones", In Proceeding *of the twenty-sixth annual SIGCHI conference on Human factors in computing Systems (CHI 2008)*, ACM, pp. 323-332, 2008.

[HUA 09] K. Huang, J. Guo, Z. Xu, "Recycling of waste printed circuit boards: A review of current technologies and treatment status in China", *Journal of Hazardous Materials*, Elsevier, Vol. 164, pp 3999-408, 2009.

[JOL 10] O. Jolliet, M. Saadré, P. Crettaz, S. Shaked, "Analyse du cycle de vie – Comprendre et réaliser un écobilan. 2e édition mise à jour et augmentée" Presses Polytechniques et Universitaires Romandes, 312 pages, 2010.

[KEM 05] R. Kemma, M. van Elburg, W. Li, R van Holsteijn, "Methodology study eco-design of energy-using products – MEEuP methodology report", *Van Holsteijn and Kemma BV*, Netherlands, 2005.

[KRI 08] N. Krishnan, S. Boyd, A. Somani, S. Raoux, D. Clark, D Dornfeld, "A hybrid life cycle inventory of nano-scale semiconductor manufacturing" *Enviro. Sci. and Technol*, Vol. 42, pp. 3069-3075, 2008.

[KUE 03] R. Kuehr, E. Williams, "Computers and the environment: understanding and managing their impact", *Eco-efficiency in industry and science series*, Kluwer Academic Publishers, Vol. 14, 2003

[LAS 10] T. Laseter, A. Ovchinnikov, G. Raz. "Reduce, Reuse, Recycle or Rethink" *Strategy + Business*, Vol. 61, 2010.

[LEH 10] T. Lehman, t. J. Hamilton, "Integrated Circuits towards reducing E-Waste: Future Design Directions", In Proceedings of *International Conference on Green Circuits and Systems (ICGCS 2010), pp. 469-472, 2010*.

[LI 10a] X. Li, P.J. Ortiz, J. Browne, D. Franklin, J.Y. Oliver, "Smartphone Evolution and reuse: Establishning a more Sustainable Model", In Proceedings of *the 39th IEEE International Conference on Parallel Processing Workshop (ICPPW 2010)*, IEEE Computer Scociety, pp. 476-484, 2010.

[LI 10b] X. Li, P.J. Ortiz, J. Browne, D. Franklin, J.Y. Oliver, "A Case for Smartphone Reuse to Augment Elementary School Education", In Proceedings of *the International Conference on Green Computing (GREENCOMP 2010)*, IEEE Computer Scociety, pp. 459-466, 2010.

[MAG 08] H. Maghrebi, *Etude et implantation FPGA d'un algorithme de routage auto-adaptatif pour réseau de capteurs sans fils*, Matser Thesis, SUP'COM, Tunis, Juin 2008.

[MAX 04] C. Maxfield, *The Deign Warrior's Guide to FPGAs*, ELSEVIER, ISBN 0-7506-7604-3,2004.

[MCC 93] MCC, "*Environmental Consciouness; A Strategic Competitiveness Issue for the Electronics and Computer Industry*", Microelectronics and Computer Technology corporation (MCC) Report, 1993.

[MUR 03] C. F. Murphy, G. A. Kenig, D. T. Allen, J. P. Laurent, D. E. Dyer, "Development of Parametric Materials, Energy and Emission inventories for Wafer Fabrication in the Seminconductor Industry", *Enviro. Sci. and Technol*, Vol. 37, pp. 5373-5382, 2003.

[MUR 01] C. F. Murphy, "*Electronics*", In WTEC Panel Report on: Environmentally Benign Manufacturing (EBM), International Research Institute, World Technlogy (WTEC) Division, pp. 81-93, 2001

[NIG 10] S. Niggeschmidt, M. Helu, N. Diaz, B. Behmann, G. Lanza, D. A. Dornfeld, "Integrating green and sustainability aspects into Life Cycle Performance evaluation" *Proc. 17th CIRP International Conference on Life Cycle Engineering*, pp. 366-371., 2010.

[NOK 10] NOKIA, "Creating our products: Environmental impact", NOKIA corporate web site, 2010, *http://www.nokia.com/environment/devices-and-services/creating-our-products/environmental-impact*

[OLI 07] J.Y. Oliver, R. Amirtharajah, V. Akella, "Life Cycle Aware Computing: Reusing Silicon Technology", In *Computer*, IEEE Computer Society, Vol. 40, No. 12, pp. 56-61, 2007

[RIB 09] A. Ribon, *Etude et implantation FPGA d'un algorithme de routage auto-adaptatif pour réseau de capteurs sans fils*, Matser Thesis, Université de Bordeaux, Talence, Septembre 2009.

[SAL 08] K. Sallingboe, "Where does your mobile phone go to die?" *Mobile Enterprise Magazine*, Mobility and Society, 2008.

[SCH 05] S. Schwarzer, A. De Bono, R. Peduzzi, G. Giuliani, S. Kluser, "e-Waste, the hidden side of IT equipment's manufacturing and use", *UNEP Early Warning on Emeerging Environmental Threats*, No.5, 2005.

[SHA 04] F. Shadman, T.J. McManus, "Comment on "The 1.7 Kilogram Microchip: Energy and Material Use in the Production of Semiconductor Devices"=, *Environment science and Technology*, ACS, Vol. 38, No. 6, pp.1915, 2004.

[SUN 09] N. Sundaramoorthy, *Simplifying Embedded Hardware and Software Development with Targeted Reference Designs*, Xilinx White Paper, December, 2009.

[ULM 04] M. Ulmann, M. Hübner, B. Grimm, J. Becker. "An FPGA Run-Time System for Dynamical On-Demand Reconfiguration", in Proceedings of *the 18th International Prallel and Distributed Processing Syposium (IPDPS 2004)*, pp. 135-143 , 2004.

[WAN 10] W. Wang, W. H. Teh, "Green energy harvesting technology in 3D IC" In Proceedings of *International Conference on Green Circuits and Systems (ICGCS 2010), pp. 5-8, 2010.*

[WIL 04] E.D. Williams, R.U. Ayres, M. Heller, "Response to Comment on "The 1.7 Kilogram Microchip: Energy and Material Use in the Production of Semiconductor Devices", *Environment science and Technology*, ACS, Vol. 38, No. 6, pp.1916-1917, 2004.

[WIL 02] E.D. Williams, R.U. Ayres, M. Heller, "The 1.7 Kilogram Microchip: Energy and Material Use in the Production of Semiconductor Devices", *Environment science and Technology*, ACS, Vol. 36, No. 24, pp.5504-5510, 2002.

[XIL 10] XILINX Coporation, http://www.xilinx.com

[ZAD 10] G. Zadok, R. Puustinen, "The Green Switch: Designing for Sustainability in Mobile Computing", In the Proceedings of the *first USENIX Sustainable IT Workshop (SusyainIT 2010)*, USENIX Association, pp.1-8, 2010.