HAL
open science

Nouvelle méthode d'analyse des interférences électromagnétiques (IEM) dans les convertisseurs statiques

Slim Hrigua, François Costa, Bertrand Revol, Cyrille Gautier

To cite this version:

Slim Hrigua, François Costa, Bertrand Revol, Cyrille Gautier. Nouvelle méthode d'analyse des interférences électromagnétiques (IEM) dans les convertisseurs statiques. 14ème édition de la Conférence Electronique de Puissance du Futur Bordeaux : 5 - 7 juillet 2012, Jul 2012, Bordeaux, France. hal-00734912

HAL Id: hal-00734912

https://hal.science/hal-00734912v1

Submitted on 24 Sep 2012

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Nouvelle méthode d'analyse des interférences électromagnétiques (IEM) dans les convertisseurs statiques

Slim Hrigua[1], François Costa[2,1] Bertrand Revol[1], Cyrille Gautier[1,3]
[1] SATIE, ENS Cachan, 61 Av Président Wilson, 94235 Cachan cedex, France
E-mail : Slim.Hrigua@satie.ens-cachan.fr
[2] Université Paris-Est Créteil, Place du 8 mai 1945, 93000 St Denis, France
[3]IUT de Ville d'Avray, 50 Rue de Sèvres, 92410 Ville d'Avray, France

Il est bien connu que la commutation des semi-conducteurs et leurs interactions avec les éléments parasites liés à l'environnement est la source principale des perturbations conduites dans les convertisseurs d'électronique de puissance. Le développement d'une méthode simple, précise et rapide pour reconstruire ces perturbations constitue un défi majeur pour les concepteurs. Dans cet article, on propose une nouvelle méthode de modélisation basée sur des fonctions de transfert partielles configurables (FTPCs). Cette méthode permet, d'une part, une reconstitution très rapide et précise des phases transitoires de la cellule de commutation et d'autre part l'identification des sources de perturbation dans la cellule de commutation. Un convertisseur équipé par des semi-conducteurs de technologie carbure de silicium SiC (MOSFET/Diode Schottky) est utilisé pour la validation expérimentale.

I. INTRODUCTION

Les performances des nouvelles générations des semi-conducteurs deviennent de plus en plus impressionnantes vu leurs faibles pertes en commutation et leur rapidité croissante. Ce dernier critère représente la cause principale des interférences électromagnétiques (IEM) et l'effet de l'interaction des dv/dt et des dI/dt avec les différents éléments parasites du circuit n'en devient que plus critique. La reconstruction de ces signaux parasites est généralement résolue par la simulation temporelle qui exige des modèles précis des semi-conducteurs et une schématisation détaillée des éléments parasites du convertisseur. Comme présenté dans [1-3], le niveau de précision des modèles des semi-conducteurs dépend de la méthodologie de modélisation (physique ou comportementale), du nombre de paramètres utilisés et du pas temporel de simulation. Dans la majorité des cas, la reconstruction fine des signaux dans le domaine temporel en utilisant les modèles des semi-conducteurs engendre un temps de simulation pouvant devenir excessivement long [4,5]. Une autre approche consiste à approximer les phases de commutation par des sections de forme d'onde trapézoïdales suivant des intervalles de temps successifs identifiés par la mesure [6]. Bien que cette analyse temporelle permette une reconstitution simplifiée des phases de commutation, la perte considérable des informations hautes fréquences limite son utilisation pour l'analyse CEM du moins au dessus de quelques mégahertz.

La modélisation dans le domaine fréquentiel implique une linéarisation du fonctionnement du convertisseur. Cette modélisation consiste à remplacer la cellule de commutation par des générateurs équivalents [7] ou à appliquer le principe de la "boite noire" [8] qui permet de représenter le convertisseur par un schéma équivalent générant les mêmes signaux parasites que ceux mesurés. Bien que ces méthodes soient rapides et donnent des résultats satisfaisants pour un point de fonctionnement, elles restent complexes et nécessitent plusieurs étapes de mesure et d'identification de paramètres.

Dans ce papier, une nouvelle approche basée sur des fonctions de transfert partielles configurables (FTPCs) est proposée. L'objectif de cette méthode est de construire un modèle de la cellule de commutation facilement ajustable en utilisant des FTPCs définies sur différents intervalles de temps et exprimées suivant le principe de superposition des signaux.

Cette nouvelle méthodologie de modélisation permet la reconstruction rapide et précise des fronts de commutation dans le domaine temporel tout en identifiant les sources des signaux parasites hautes fréquences. Toutes les simulations sont effectuées en utilisant le logiciel MATLAB® et les résultats obtenus sont validés par la mesure.

II. PRINCIPE DE MODELISATION

Le comportement non-linéaire des semi-conducteurs et l'interaction avec les éléments parasites du circuit font que la modélisation fine des réponses d'un convertisseur de puissance représente l'une des taches les plus complexes. En outre, afin de résoudre dans le domaine fréquentiel un système naturellement non-linéaire, une étape de linéarisation reste inévitable.

Cette approche fréquentielle (fig.1) consiste à définir la phase de commutation d'un signal par une fonction de transfert globale (FTG). Les FTGs obtenues sont elles-mêmes constituées par des FTPCs dont les paramètres sont identifiables par mesure (analyseur d'impédance) et par exploitation des données du constructeur. Ces paramètres incluent aussi les conditions de fonctionnement (tension d'alimentation, courant de la charge et la tension de commande), les caractéristiques du semi-conducteur fournies dans le document du fabricant et les éléments parasites de la cellule de commutation.

D'autres paramètres spécifiques au semi-conducteur, comme la transconductance, peuvent être approximés puis affinés par optimisation une fois que tous les autres paramètres sont identifiés.

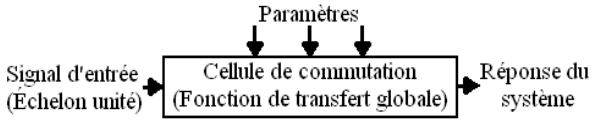

Figure 1 : Approche par fonction de transfert globale.

Afin d'expliquer le processus de reconstruction, l'exemple illustratif de la phase d'annulation du courant dans la diode de roue libre est présenté. La figure 2 montre que le courant dans la diode (I_d) peut être obtenu en superposant plusieurs signaux I_{d1}, I_{d2} et I_{d3}. Ces derniers représentent les réponses de plusieurs FTPCs séparées par les retards T_1 et T_2.

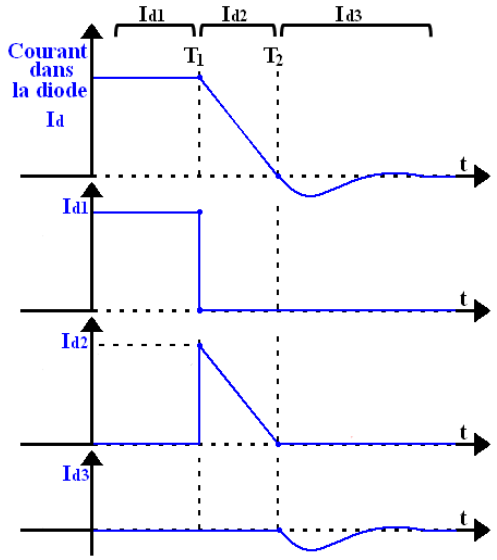

Figure 2 : Exemple d'annulation du courant dans la diode.

Comme le présente la figure 3, ces différents courants (I_{di}) peuvent être associés à un signal de commande également composé de plusieurs échelons unitaires retardés. Initialement, la diode est parcourue par un courant quasi-constant I_{d1}. Dès que l'instant T_1 est atteint, le signal initial I_{d1} est sommé avec son opposé retardé afin de l'annuler et le second signal I_{d2} prend le relais. Ainsi, le signal d'entrée appliqué à la FTPC de I_{d2} doit être retardé de T_1. En outre, à partir de l'instant T_2, une FTCP fournit le signal opposé de I_{d2} et une autre génère la forme du courant I_{d3}. Dans ce qui suit, on appellera "Annulation du signal" l'action de superposer deux signaux de signes opposés.

En réalité, on utilise un seul signal unitaire U(s) comme entrée puisque tous les retards sont ramenés aux numérateurs des FTPCs. Les paramètres limitant l'application des FTPCs sont déterminés par calcul. Pour cet exemple, les paramètres sont T_1 et T_2. En appliquant la transformé de Laplace (TL), la FTG de la diode pour cet exemple peut être exprimée comme suit :

$$I_d(s) = U(s)\left[TL(I_{d1})E_1 + TL(I_{d2})E_2 + TL(I_{d3})E_3\right] \quad (1)$$

Avec :

$$E_1 = 1 - e^{-sT_1} \quad (2)$$

$$E_2 = \left(1 - e^{-sT_2}\right)e^{-sT_1} \quad (3)$$

$$E_3 = e^{-sT_2} \quad (4)$$

La réponse d'une FTG est donc une superposition de plusieurs réponses des FTPCs servant à la création et à l'annulation des signaux. D'autre part, en appliquant le même principe et en connaissant les paramètres limitant les domaines d'application, la FTG peut inclure d'autres FTPCs décrivant des signaux parasites.

Pour conclure, il faut retenir que les coefficients utilisés dans les FTPCs reflètent des aspects physiques qui apparaissent durant les différentes phases transitoires. Afin d'obtenir la réponse indicielle des FTGs dans le domaine temporel, on utilise la fonction "Step" de MATLAB® qui permet de passer du domaine fréquentiel (FT) au domaine temporel.

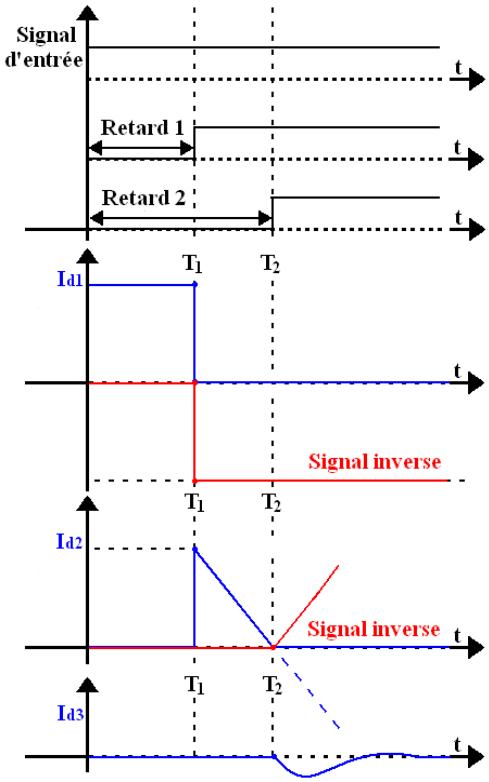

Figure 3 : Reconstruction du courant dans la diode.

III. TOPOLOGIE DU CONVERTISSEUR

Afin d'évaluer cette méthode de modélisation, on a utilisé un hacheur série. A cette phase d'étude, la simplicité de ce convertisseur fait de lui un bon outil de validation. Comme le montre la figure 4, ce hacheur est composé d'une cellule de commutation et de condensateurs de découplage. Deux inductances sont placées entre les capacités de découplage et l'alimentation afin de forcer le chemin du courant de mode différentiel dans le condensateur de découplage.

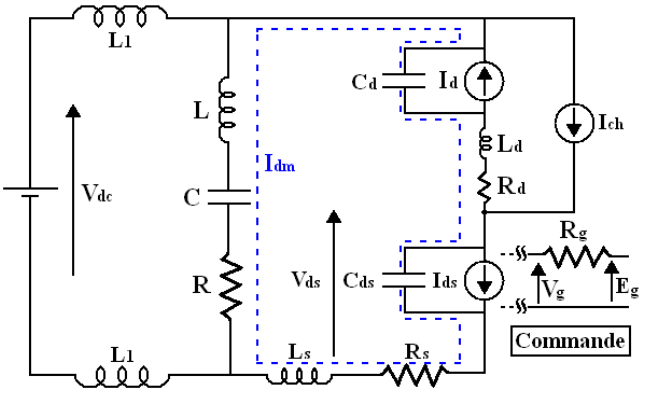

Figure 4 : Schématisation de la structure du convertisseur.

La cellule de commutation génère des perturbations de mode différentiel et de mode commun. A ce stade du

travail, les analyses porteront seulement sur les courants de mode différentiel. Comme illustré à la figure 4, la charge est représentée par une source de courant I_{ch} et les semi-conducteurs sont présentés par des sources de courant mises en parallèle avec leurs capacités intrinsèques. On considère que la capacité C est le chemin unique du courant de mode différentiel et que les parasites venant du réseau DC d'alimentation sont négligeables.

Dans la pratique, afin de minimiser l'effet du courant de mode commun sur celui du mode différentiel, les radiateurs des semi-conducteurs et le plan de masse de la charge sont isolés par rapport au plan de masse du convertisseur. En réalité, le comportement de la charge en hautes fréquences nécessite une analyse plus complexe des chemins de propagation des IEM. Les simplifications prises peuvent être tolérées afin d'alléger l'étude du système.

IV. Comportement transitoire du convertisseur

La cellule de commutation modélisée est composée d'un MOSFET SiC à canal N de référence CMF20120D (1200V / 33 A) et d'une diode Schottky de référence C2D20120D, tous deux fabriqués par la société CREE. L'allure générale des commutations pour un courant de charge de 5 A est donnée à la figure 5. Ce courant est supposé constant.

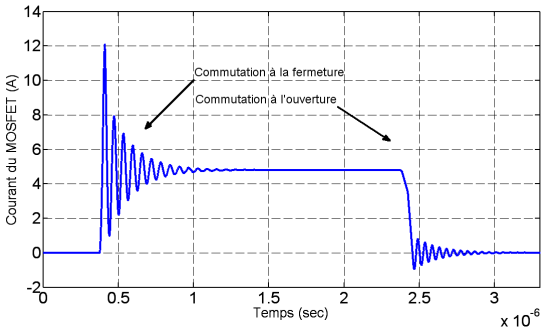

Figure 5 : Courant dans la cellule de commutation.

Dans ce papier, seuls les résultats finaux seront donnés. Les démarches de calcul seront détaillées dans des publications ultérieures.

A. Modélisation des allures basses fréquences

Pour établir les différentes FTCPs il est possible de se référer au modèle circuit équivalent d'un MOSFET de puissance donné dans la référence [3]. Ce modèle présente une schématisation standard du MOSFET et de ses différentes capacités intrinsèques.

Prenons l'allure du courant dans le MOSFET lors d'une commutation à la fermeture comme exemple pour le processus de modélisation. Ce courant commence à croitre lorsque la tension de la grille atteint la tension de seuil du MOSFET. Puisque la diode utilisée est une diode à porteurs majoritaires, il n'y aura pas de charges en excès à évacuer. Par conséquence, l'augmentation du courant de MOSFET est faite avec la même pente que dans la diode qui continue à conduire jusqu'à l'annulation de son courant, ce qui correspond à l'instant où le courant dans le canal du MOSFET atteint celui de la charge. La FTCP décrivant cette phase transitoire est exprimée comme suit :

$$TL(I_{ds}) = \frac{K_1\left(s^2 Z_1 + sZ_2 + Z_3\right)}{s^2 + 3\alpha_1 s + 2\alpha_1^2} \tag{5}$$

Avec :

$$Z_1 = X_1 + X_2(B_1 - 2A_1) + X_3 A_1 \tag{6}$$

$$Z_2 = \alpha_1\left(3X_1 + X_2(B_1 - 4A_1) + 2X_3 A_1\right) \tag{7}$$

$$Z_3 = 2X_1\alpha_1^2 \tag{8}$$

$$\alpha_1 = 1/\tau_1 \tag{9}$$

Les paramètres utilisés dans (6), (7), (8) et (9) sont donnés par les expressions suivantes :

$$A_1 = e^{-T_1\alpha_1} \tag{10}$$

$$B_1 = e^{-2T_1\alpha_1} \tag{11}$$

$$X_1 = (V_{cc} - V_{th})^2 \tag{12}$$

$$X_2 = (V_{cc} - V_{dd})^2 \tag{13}$$

$$X_3 = 2(V_{cc} - V_{dd})(V_{th} - V_{dd}) \tag{14}$$

$$\tau_1 = R_g C_{iss} \tag{15}$$

V_{cc} et V_{dd} sont respectivement les valeurs aux états haut et bas de la tension de commande E_g. V_{th} est la tension de seuil et K_1 est la transconductance de la zone linéaire. La relation (5) ne comprend pas de retards ni d'annulation de signal. Le temps effectif de commutation T_1 représente le temps pris par la tension de grille V_g pour passer de V_{dd} à V_{th}. Ce retard est déterminé par la relation suivante :

$$T_1 = \tau_1 \ln\left(\frac{V_{cc} - V_{dd}}{V_{cc} - V_{th}}\right) \tag{16}$$

La constante de temps τ_1 dépend de la résistance de grille R_g et de la capacité d'entrée C_{iss}. Les réponses indicielles de (5) pour différentes valeurs de R_g sont représentées à la figure 6. En fait, on peut apercevoir la réponse indicielle de (5) jusqu'au temps T_2. Au-delà de cet instant, la réponse de la FTCP opposée l'annule.

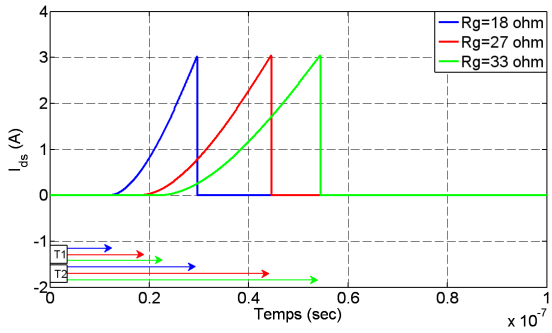

Figure 6 : Réponses de TL(I_{ds}) (avec annulation du signal).

Les allures obtenues montrent l'effet de la variation de R_g sur la pente du courant est sur le temps effectif de commutation T_1. Puisque la relation (5) est définie seulement pour atteindre T_2, une autre FTCP doit définir la suite de l'évolution du courant à partir de cet instant (17).

$$T_2 = \tau_1 \ln\left(\frac{V_{cc} - V_{dd}}{V_{cc} - V_p}\right) \quad (17)$$

$$V_p = \sqrt{\frac{I_{ch}}{K_1}} + V_{th} \quad (18)$$

Tous les paramètres utilisés sont identifiables. Puisque K_1 est un paramètre qui affecte la pente du courant, il peut être identifié à partir des premières comparaisons entre la simulation et la mesure. Cette méthode fréquentielle permet une optimisation rapide des paramètres puisque les réponses des FTCPs sont obtenues quasiment sans délai de simulation.

A. Modélisation des allures hautes fréquences

Le chemin estimé des IEM en mode différentiel est représenté à la figure 4. L'expression de la FTCP décrivant le courant du mode différentiel généré durant la phase de commutation à la fermeture du MOSFET est donnée ci-dessous (19).

$$TL(I_{dm}) = -\frac{sC_t(L_d + L_s)H_1}{s^2 L_t C_t + sR_t C_t + 1} \quad (19)$$

Avec :

$$H_1 = K_2\alpha_1(2X_2(A_2 - B_2) - X_3 A_2) \quad (20)$$

$$L_t = L + L_s + L_d \quad (21)$$

$$C_t = \frac{C_d C_{ds}}{C_{ds} + C_d} \quad (22)$$

$$R_t = R + R_s + R_d \quad (23)$$

$$A_2 = e^{-T_2\alpha_1} \quad (24)$$

$$B_2 = e^{-2T_2\alpha_1} \quad (25)$$

Les éléments inductifs du circuit (21) peuvent être extraits par mesure en utilisant un analyseur d'impédance ou par simulation (InCa3D, Q3D,…). Les capacités intrinsèques des semi-conducteurs (22) sont extraites de la fiche du fabriquant et la transconductance de la zone saturée K_2 est identifiée à partir des premières comparaisons entre la simulation est la mesure.

La résistance parasite du circuit R est directement liée au phénomène physique de l'effet de peau dans les conducteurs, ce qui fait que sa valeur est totalement dépendante de la fréquence du signal parasite. Afin d'éviter la complexité de l'identification par analyse physique, on définit la résistance totale de la maille de commutation par un paramètre général R_t (23). Ce paramètre est très important puisqu'il fixe le facteur d'amortissement des IEM.

V. VERIFICATIONS EXPERIMENTALES

Le modèle établi est testé sous diverses conditions statiques. Les premières mesures ont été faites sous les conditions de fonctionnement suivantes :

- V_{dc}=150 V, I_{ch}=2.9 A, V_{cc}=22.4 V, V_{dd}=-4 V, et f=150 kHz.

Les paramètres des FTCPs sont :

- L_s=55 nH, L_d=35 nH, L=20 nH, R_g=10 Ω, C_{iss}=2.2 nF, V_{th}=7 V, K_1=0.22 A/V^2, K_2=0.4 A/V^2, C_d=58 pF, C_{ds}=1 nF, R_t=5.5 Ω.

Les éléments parasites de la cellule de commutation ont été mesurés en utilisant un analyseur d'impédance référencé HP4194A. L'acquisition des signaux est faite à l'aide d'un oscilloscope Tektronix de référence DPO7104 équipé d'une sonde TCP0030 pour la mesure des courants. Comme on peut l'apercevoir sur la figure 7, l'accord entre la mesure et la simulation prouve l'efficacité de cette méthode.

Afin de tester la robustesse du modèle, notamment à une modification du point de fonctionnement, les mêmes paramètres sont conservés, seule la tension d'alimentation fixée à 300 V est modifiée. Le passage de 150 V à 300 V nécessite de tenir compte de la modification de la valeur de C_d à 38 pF. Cette variation s'explique par la non-linéarité de la capacité intrinsèque de la diode par rapport à sa tension inverse. D'autre part, la mesure montre que l'augmentation du courant de la charge entraine une augmentation de la pente du courant qui parcourt le canal du MOSFET. Ainsi, vu que tous les paramètres utilisés dans (5) ne dépendent ni du courant ni de la tension et puisque la résistance R_g est fixe, ce changement de pente ne peut se traduire que par une variation de K_1 qui passe de 0.22 A/V^2 à 0.28 A/V^2. Les résultats obtenus restent satisfaisants en basses et hautes fréquences (fig.8). L'analyse spectrale des signaux peut être effectuée facilement en appliquant une transformée de Fourier rapide.

Les allures de la figure 9 et 10 sont obtenues en appliquant le même processus de validation et en faisant varier uniquement la résistance R_g de 10 Ω à 15 Ω. On a choisi de faibles valeurs de R_g puisqu'il est conseillé d'éviter les résistances de grille de grandes valeurs avec les composants SiC afin de ne pas détériorer leurs performances transitoires.

Le modèle de la cellule de commutation donne encore de bons résultats. Le premier pic de courant obtenu dans toutes les commutations à la fermeture est dû à la capacité intrinsèque élevée de la Diode Schottky. D'autre part, l'augmentation de la résistance R_g, de la tension V_{dc} et de la capacité intrinsèque du MOSFET C_{ds} durant cette phase provoque l'apparition d'un effet de décharge qui se superpose avec le courant de mode différentiel (fig.10).

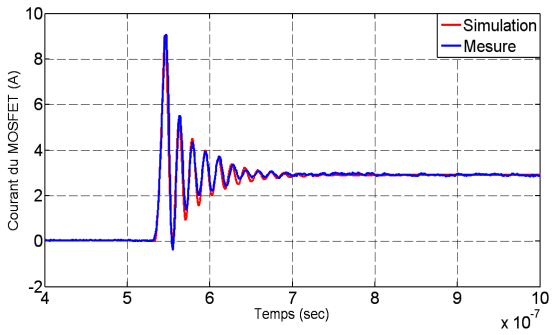

Figure 7 : Commutation à la fermeture (R_g=10 Ω, V_{dc}=150 V).

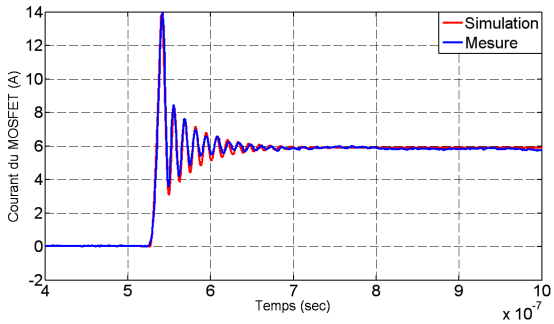

Figure 8 : Commutation à la fermeture (R_g=10 Ω, V_{dc}=300 V).

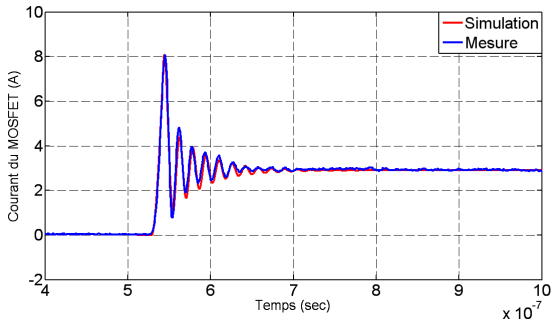

Figure 9 : Commutation à la fermeture (R_g=15 Ω, V_{dc}=150 V).

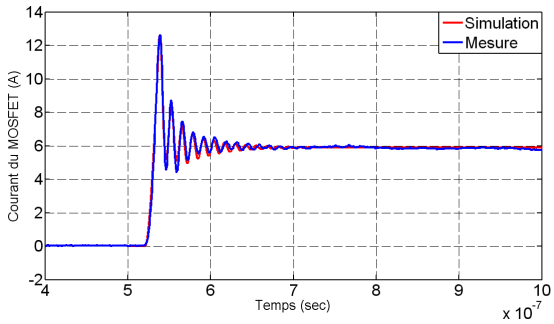

Figure 10 : Commutation à la fermeture (R_g=15 Ω, V_{dc}=300 V).

En plus d'autoriser à la fois l'analyse temporelle et spectrale, cette méthode permet la représentation séparée des signaux parasites. Les parties hautes fréquences des courants de mode différentiel obtenus à la figure 7, 8 et 9 sont simulées séparément et présentées sur la figure 11. Ces allures montrent bien l'effet de la variation de la résistance de grille sur l'amplitude des oscillations et de la tension d'alimentation sur leur fréquence. En fait, l'augmentation de la tension provoque la diminution de la valeur de la capacité intrinsèque de la diode C_d et donc l'augmentation de la fréquence d'oscillation.

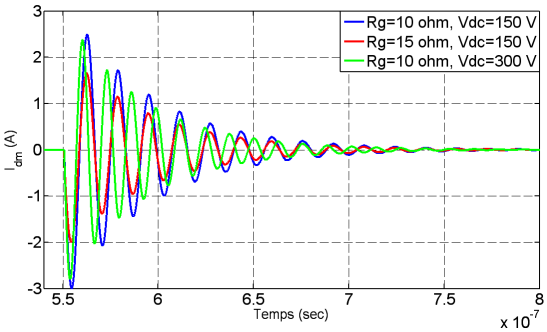

Figure 11 : Oscillations à la fermeture du transistor.

Cette figure montre donc l'importance de l'identification des paramètres pertinents pour une meilleure prédiction des IEM. Les figures 12 et 13 montrent les résultats obtenus en appliquant la même méthode pour reconstruire la commutation à l'ouverture de la cellule de commutation. Ainsi, l'approche développée montre bien son efficacité et sa robustesse.

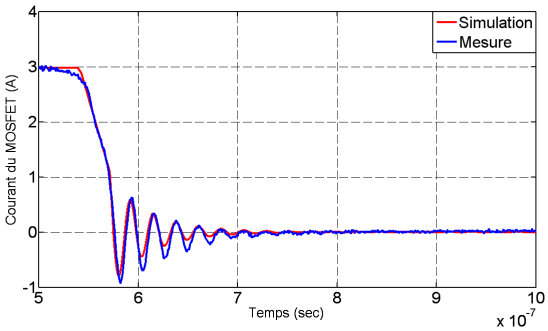

Figure 12 : Commutation à l'ouverture (R_g=10 Ω, V_{dc}=150 V).

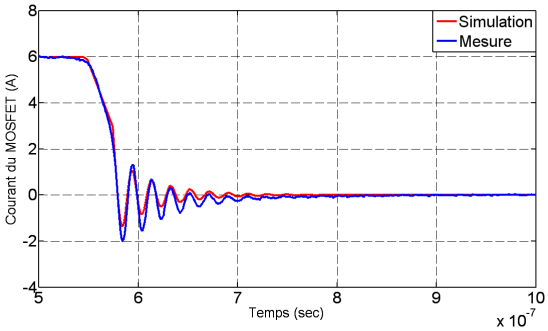

Figure 13 : Commutation à l'ouverture (R_g=10 Ω, V_{dc}=300 V).

VI. DISCUSSION DE LA METHODE DE MODELISATION

Les émissions conduites dans les convertisseurs statiques sont très sensibles aux éléments parasites du circuit et des semi-conducteurs. Ces derniers présentent un comportement capacitif non-linéaire qui dépend de la technologie des interrupteurs, de leurs géométries internes et de leurs conditions de fonctionnement. En fait, du point de vue de la compatibilité électromagnétique (CEM), considérer ces paramètres comme des paramètres constants sur toutes les phases statiques et dynamiques du fonctionnement conduit à des erreurs de simulation. D'autre part, établir des modèles physiques qui reproduisent finement le comportement du semi-conducteur risque de devenir très coûteux en temps de calcul, identification des paramètres et adaptation du modèle pour d'autres technologies d'interrupteurs ; d'où l'intérêt de notre méthode. De plus, cette méthode ne nécessite pas d'établir des équations complexes basées sur des analyses physiques pour décrire les comportements non-linéaires. Cette simplification entraine aussi une procédure rapide d'estimation des paramètres qui se fait directement à partir de la fiche du constructeur.

L'avantage d'utiliser plusieurs FTCPs est de décomposer un problème non-linéaire sous forme de plusieurs problèmes linéaires. Ceci revient à affecter des valeurs approximées pour chaque paramètre non-linéaire. Par exemple, suivant le document du fabricant, la valeur de la capacité C_d de la diode pour une tension inverse de 150 V est au dessous de 100 pF, la valeur prise pour la simulation

est de 58 pF. Puisque l'augmentation de la tension inverse engendre la diminution de cette capacité, la reconstruction des réponses du système à 300 V a nécessité le changement de la valeur de C_d à 38 pF. Une solution graphique permet d'avoir une estimation de ces valeurs. En fait, à partir de la fiche du fabriquant et en se situant dans la zone des tensions inverses élevées, la variation de la capacité intrinsèque C_d peut être, en première approximation, définie par une droite tangente à la courbe.

La rapidité des traitements dépend de la version du logiciel de simulation et du processeur. Dans notre cas, les allures des phases transitoires sont obtenues en quelques milli secondes de calcul. Malgré les simplifications prises pour représenter le schéma équivalent du convertisseur (fig.4), les résultats obtenus montrent un bon accord entre la simulation et la mesure. La majorité des approches classiques utilisées pour l'estimation des IEM dans les convertisseurs statiques sont basées sur l'analyse fréquentielle afin d'éviter les simulations à coûts de calcul excessifs. Cette analyse est effectuée en comparant les enveloppes des spectres obtenus. Ces méthodes nécessitent plusieurs procédés de caractérisation et de mesure [7]. D'autre part, la caractérisation du système doit être faite pour chaque nouveau point de fonctionnement et elle nécessite l'utilisation d'un circuit dédié à d'extraction des signaux parasites comme le Réseau Stabilisateur d'Impédance de Ligne (RSIL). Compte tenu de ces contraintes, les avantages qu'offre la méthode développée peuvent être résumés dans les points suivants :

- pas de besoin de modèles physiques complexes,
- simulation précise et très rapide,
- méthode flexible pour toutes les technologies des semi-conducteurs,
- la reconstruction temporelle et l'analyse spectrale sont possibles.

Afin de prouver la flexibilité de cette méthode, les figures 14 et 15 montrent les résultats obtenus en appliquant la même méthode pour reconstruire la commutation à l'ouverture et à la fermeture d'un IGBT de référence IRGPC40UD. Deux composants identiques sont utilisés dans la structure de hacheur. La phase de roue libre est assurée par la diode insérée dans le même boîtier, la commande du transistor ayant été inhibée. Cette diode bipolaire présente naturellement un temps de recouvrement inverse. Les résultats obtenus restent très satisfaisants.

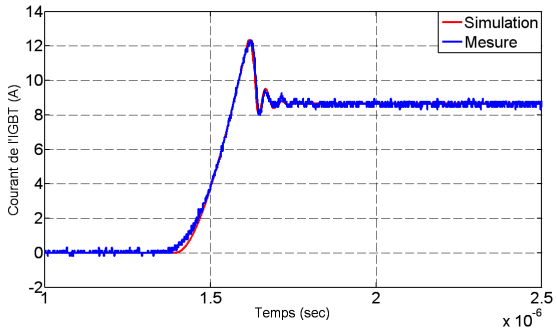

Figure 14 : Commutation à la fermeture de l'IGBT (R_g=33 Ω, V_{dc}=120 V).

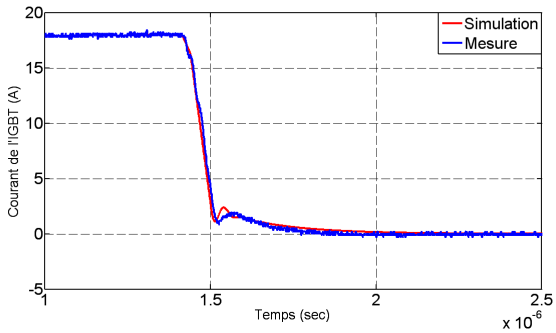

Figure 15 : Commutation à l'ouverture de l'IGBT (R_g=33 Ω, V_{dc}=120 V).

VII. Conclusion

Dans cet article, une nouvelle méthode de description des commutations est présentée. Cette technique conduit à une meilleure analyse des IEM conduites. L'identification des paramètres pertinents et des chemins de propagation dans le convertisseur est mise en évidence. La validation expérimentale de la méthode proposée prouve son efficacité. Comme perspective, cette méthode sera adaptée pour divers structure de convertisseurs en incluant aussi l'analyse le courant du mode commun.

VIII. References

[1] T.R. McNutt, A.R. Hefner, H.A Mantooth, D. Berning, and Sei-Hyung Ryu, "Silicon carbide power MOSFET model and parameter extraction sequence," *IEEE Trans. Pow. Elec.*, vol. 22, no. 2, pp. 353-363, Mars 2007.

[2] Hui Zhang, L.M. Tolbert and B. Ozpineci, "System modeling and characterization of SiC Schottky power diodes," *IEEE COMPEL.Workshops.*,Troy, NY, USA, pp. 199-204, 16-19 Juillet 2006.

[3] Cui Yutian, M. Chinthavali and L.M. Tolbert, "Temperature dependent Pspice model of silicon carbide power MOSFET," *IEEE APEC Annu. Exp. Conf.*,Orlando, FL, USA, pp. 1698-1704, 5-9 Février 2012.

[4] S. Hrigua, C. Gautier, B. Revol, and F. Costa, "Using of VHDL-AMS to model power semiconductors for EMI simulation," Workshop 2emc, Rouen, France, 18-19 Novembre 2010.

[5] S. Hrigua, C. Gautier, B. Revol, and F. Costa, "Modeling of power semiconductors in VHDL-AMS for EMI simulations," Electrimax 2011, Cergy-Pantoise, Paris ,France, 6-8 Juin 2011.

[6] M. Jin and M. Weiming, "Power converter EMI analysis including IGBT nonlinear switching transient model," *IEEE Trans. Ind. Elec.*, vol. 53, no. 5, pp. 1577-1583, Octobre 2006.

[7] B. Revol, J. Roudet, and J. L. Schanen, "EMI study of three-phase inverter-fed motor drives," *IEEE Trans. Ind. Appl.*, vol. 47, no. 1, pp. 223-231, Février 2011.

[8] M. Foissac, J. L. Schanen, G. Frantz, D. Frey and C. Vollaire, "System simulation for EMC network analysis," *IEEE APEC Annu. Exp. Conf.*,Fort Worth, TX, USA, pp. 457-462, 6-11 Mars 2011.