HAL
open science

Étude CEM d'une cellule de commutation avec interrupteurs en Si et SiC

Eliana Rondon, Florent Morel, Christian Vollaire

To cite this version:

Eliana Rondon, Florent Morel, Christian Vollaire. Étude CEM d'une cellule de commutation avec interrupteurs en Si et SiC. CEM, Apr 2012, Rouen, France. Actes sur CD (pas de pagination). hal-00703558

HAL Id: hal-00703558

https://hal.science/hal-00703558v1

Submitted on 3 Jun 2012

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Étude CEM d'une cellule de commutation avec interrupteurs en Si et SiC.

Eliana RONDON, Florent MOREL, Christian VOLLAIRE

Laboratoire Ampère, École Centrale de Lyon, 36 avenue Guy de Collongue, Écully, France, eliana.rondon-pinilla@ec-lyon.fr

Résumé : Ce document présente la modélisation d'une cellule de commutation afin d'étudier ses performances CEM en mode conduit. Des méthodes pour modéliser chaque élément du convertisseur (pistes, condensateur de découplage, charge, RSIL) sous la forme de schéma électrique équivalent sont présentées. On utilise des composants semiconducteurs en Si et SiC pour comparer les perturbations générées par chaque composant. Finalement, le modèle complet du convertisseur est présenté et confronté aux mesures expérimentales, également une comparaison des effets perturbateurs en mode conduit pour les deux composants a été réalisée.

Mots-clés : Carbure de Silicium (SiC), CEM conduite, Électronique de puissance

1. INTRODUCTION

Actuellement, le développement des nouvelles technologies et la forte croissance de la demande de convertisseurs en électronique de puissance avec de nouvelles spécifications comme le fonctionnement à hautes fréquences, hautes tensions, hautes températures et fortes densités de courant proposent les composants en carbure de silicium (SiC) comme une solution adaptée. L'utilisation des composants SiC dans les convertisseurs crée de nouveaux problèmes de CEM à cause des nouvelles conditions de fonctionnement à hautes fréquences et des vitesses de commutation plus élevées (forts di/dt et dv/dt) par rapport aux autres composants utilisés en électronique de puissance. Une étude précise des perturbations générées pour les composants SiC par rapport aux composants Si n'a pas été encore réalisée.

Ce travail a pour but d'anticiper et de calculer les niveaux d'émissions conduites générées par les convertisseurs d'électronique de puissance, cette anticipation permettra une réduction des coûts de la phase de développement.

Pour avoir un modèle précis des perturbations électromagnétiques, il est nécessaire d'identifier et modéliser tous les éléments parasites [1,2] qui agissent dans les convertisseurs en électronique de puissance et également d'avoir un modèle des composants semiconducteurs (transistors et diodes).

Afin de prédire la conformité à une norme, le RSIL (Réseau Stabilisateur d'Impédance en ligne) doit être inclus dans le modèle.

Dans ce document le convertisseur considéré (Fig.1) est une cellule de commutation. Les composants actifs utilisés dans les essais du convertisseur sont des diodes Schottky en Si (MUR1540), des MOSFET en Si (IRFPG50) et les JFET en SiC de la société SiCED/INFINEON. Pour la diode Schottky et les MOSFET, les modèles utilisés sont fournis dans la bibliothèque du logiciel Saber® [3]. Pour les JFET SiC le modèle a été développé au laboratoire Ampère [4].

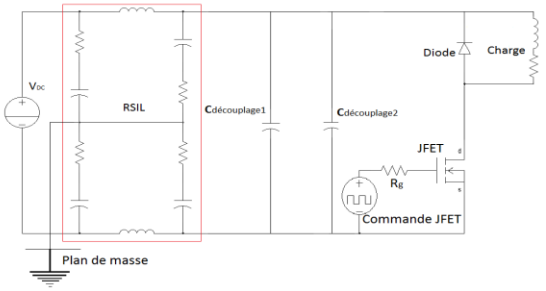


Figure 1 : Convertisseur considéré

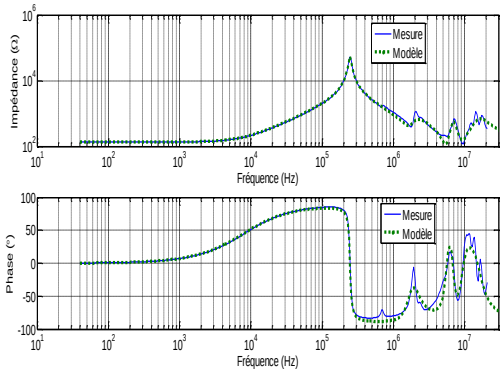
Dans la section 2, les composants passifs sont modélisés par des circuits électriques équivalents. Les imperfections de la charge, des condensateurs de découplage, du RSIL ainsi que les effets parasites générés par les pistes (effets inductifs et capacitifs) sont pris en compte.

Dans la section 3, le modèle est comparé aux mesures expérimentales. Deux comparaisons sont effectuées. Pour la première, le modèle incluant tous les composants parasites est comparé avec des mesures d'impédance. Pour la seconde, la tension aux bornes positives et négatives du RSIL simulée, est comparée avec les mesures.
Dans la section 4, une comparaison des niveaux d'émissions pour les deux composants semiconducteurs en Si et SiC sera présentée. Finalement, nous tirerons les conclusions des divers éléments présentés dans la section 5.

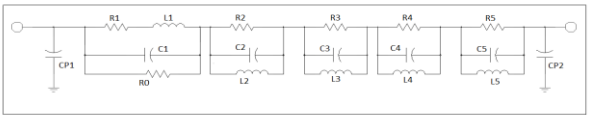
2. MODELISATION DES COMPOSANTS PASSIFS ET DES COMPOSANTS PARASITES

A. Composants passifs :

Pour obtenir un modèle électrique équivalent dans la plage de fréquence désirée (jusqu'à 30MHz) des composants passifs (condensateurs de découplage, RSIL et charge), on procède à des mesures d'impédance Z(f) avec un pont d'impédance AGILENT 4294A. Pour trouver le modèle équivalent circuit de ces composants passifs, un algorithme d'optimisation (codé avec MATLAB) a été utilisé. Il donne les valeurs du circuit électrique équivalent à utiliser en simulation. La Figure 2 montre la mesure réalisée avec l'impédancemètre pour la charge comparée au résultat obtenu avec le modèle du circuit équivalent.



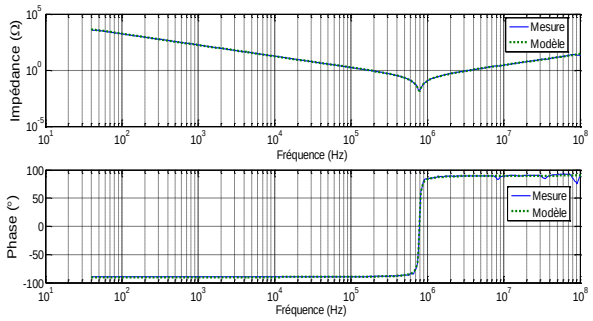
(a)



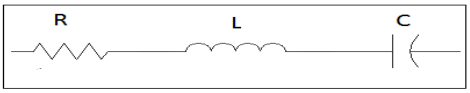
(b)

Figure 2 : Impédance mesurée et simulée de la charge (a) modèle du circuit de la charge (b)

Pour le convertisseur, deux condensateurs de découplage sont utilisés : un condensateur électrolytique (C1) et un condensateur céramique (C2). Le modèle électrique utilisé pour les condensateurs de découplage est la représentation conventionnelle esr-esl-C.



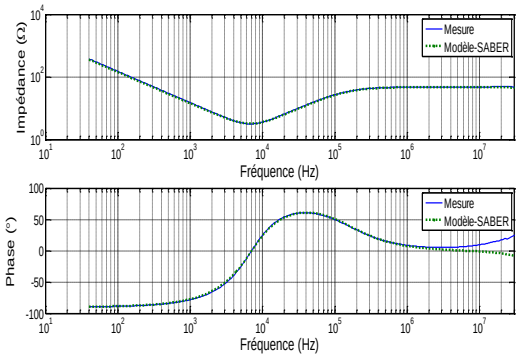
(a)



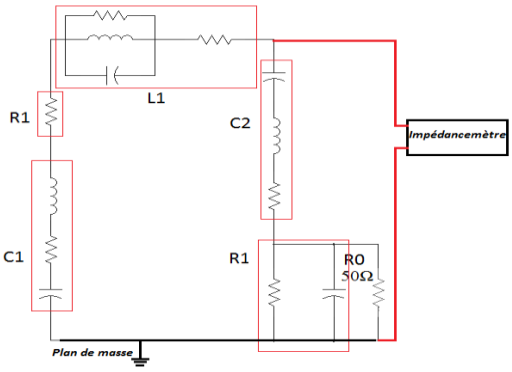
(b)

Figure 3 : Impédance mesurée et simulée du condensateur de découplage (a) modèle du circuit(b)

Le RSIL utilisé (fig.1) est un « 50A : Prana Tegam-50 Ohms-50uH », chaque composant a été mesuré et son circuit équivalent a été développé (Fig. 4b).



(a)



(b)

Figure 4 : Modèle du RSIL (a) impédance mesurée et simulée (b)

Pour les composants passifs, on peut considérer que le modèle est valide jusqu'à une fréquence de 30MHz.

B. Eléments parasites :

B.1 Effets inductifs :

Le câblage a un rôle important dans la conception du convertisseur puisqu'il est responsable des surtensions aux bornes des interrupteurs dues aux forts di/dt qui apparaissent lors de la phase de commutation.
Les couplages entre pistes doivent être pris en compte ainsi que les effets de peau et les effets de proximité. Ces effets gênèrent des pertes supplémentaires dans les conducteurs qui peuvent être réduites en changeant la forme et le positionnement des conducteurs.
Les effets décrits précédemment sont pris en compte dans la modélisation du câblage du circuit avec le logiciel InCa3D® [5], cette version du logiciel modélise les aspects résistifs et inductifs par la méthode PEEC (Partial Element Equivalent Circuit) [6].
Pour observer l'influence du câblage dans le comportement du convertisseur, des pistes longues et asymétriques ont été réalisées, avec cette configuration les effets perturbateurs sont plus élevés dans la bande de fréquence considérée. Le circuit simulé est présenté dans la figure 5.

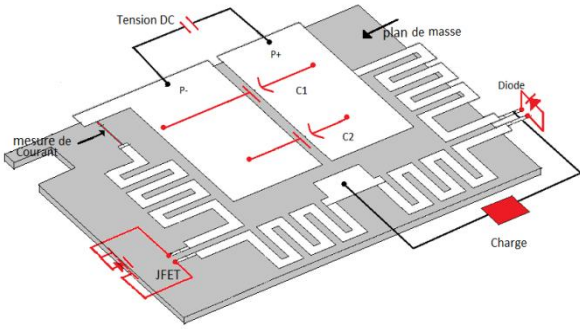
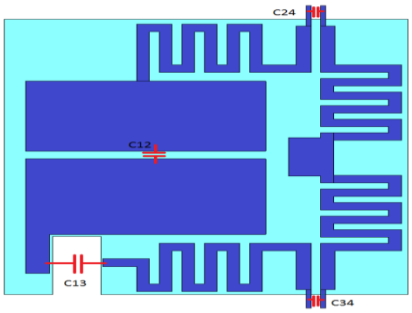


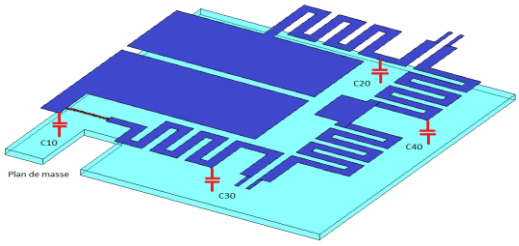
Figure 5 : Géométrie du circuit

B.2 Effets capacitifs :

Les capacités parasites offrent un chemin aux courants parasites en mode commun. Quatre capacités parasites entre pistes (fig. 6a) et quatre entre pistes et plan de masse (fig. 6b) doivent être considérées.
Les valeurs des capacités parasites dépendent de la géométrie de la structure. Trois formulations analytiques de la littérature sont utilisées pour trouver ces valeurs [7]. Ces résultats sont comparés avec des mesures réalisées à l'impédancemètre. Les capacités ne peuvent pas être directement mesurées. En effet, lorsque l'impédancemètre est placé entre deux points, il mesure une association de capacités en série ou en parallèle. Une méthodologie est adaptée pour faire ces mesures. En ayant recours à des circuits ouverts ou courts-circuits sur les pistes [8], l'impédancemètre mesure les valeurs de capacitances équivalentes. Finalement une série d'équations linéaires est obtenue et sa résolution donne les valeurs de capacitances parasites.
En comparant les valeurs des capacités obtenues par les mesures, la méthode qui donne les meilleurs résultats est la formule de Sakurai-Tamaru. Cette formule prend en compte les effets de bord. Les capacités entre les pistes sont négligeables par rapport aux capacitances entre pistes et plan de masse [9], donc seulement ces quatre capacités sont intégrées dans le modèle Saber®.



(a)



(b)

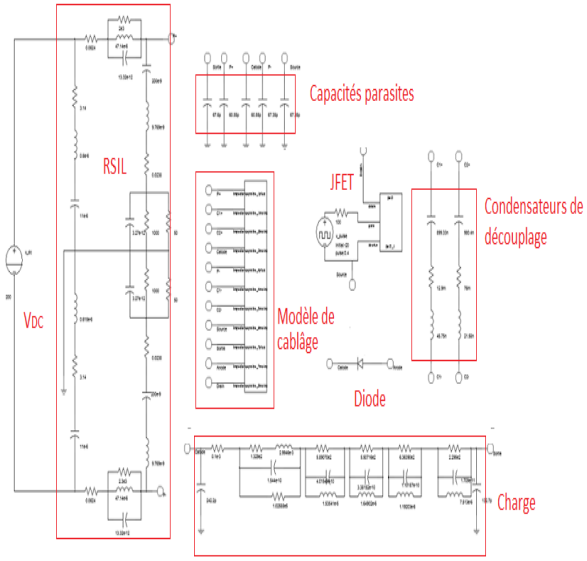
Figure 6 : capacitances parasites entre pistes(a) capacitances parasites entre pistes et plan de masse(b)

3. VALIDATION DU MODELE

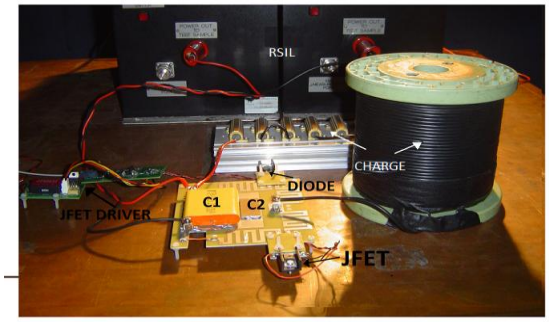
A. Impédance simulée comparée aux mesures

Pour la validation du modèle d'impédance de la cellule de commutation (Fig. 7a), une

comparaison entre les mesures et le modèle Saber® (Fig. 7b) a été effectuée; tous les éléments parasites sont pris en compte.
Dans la configuration présentée dans la figure 8a, la diode est remplacée par un court-circuit et l'impédance « vue » par le JFET ou le MOSFET a été mesurée. Parallèlement, une autre mesure est proposée : le JFET ou le MOSFET est remplacé pour un court-circuit et la mesure est réalisée à partir de la diode.
Finalement, une dernière configuration correspond à mesurer l'impédance équivalente « vue » de la résistance 50Ω du RSIL, les composants actifs sont remplacés par des courts-circuits ou circuits ouverts sur les pistes.



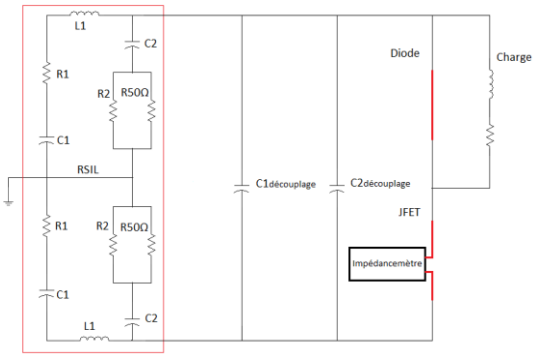
(a)



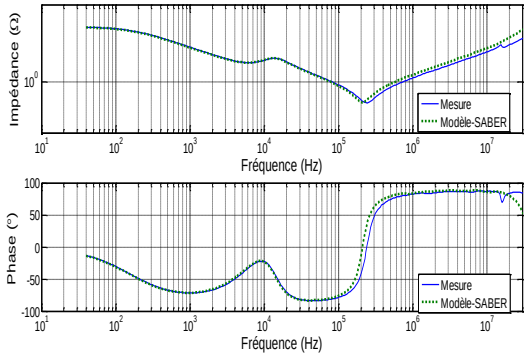
(b)

Figure 7 : Convertisseur et RSIL modélisés dans Saber® (a)Module du convertisseur (b)

La comparaison des resultats des premières mesures est presentée dans la figure 8b. Tous ces resultats présentent une bonne concordance avec les modèles. En conclusion le modèle des élements passifs reste valide pour une gamme de fréquence de 40Hz à 30MHz. L'approximation des composants passifs et parasites est valide pour anticiper les interférences en mode conduit.



(a)



(b)

Figure 8 : Configuration des mesures pour valider le modèle passif « vu » par le JFET (a)Impédance équivalente mesurée et modélisée (b)

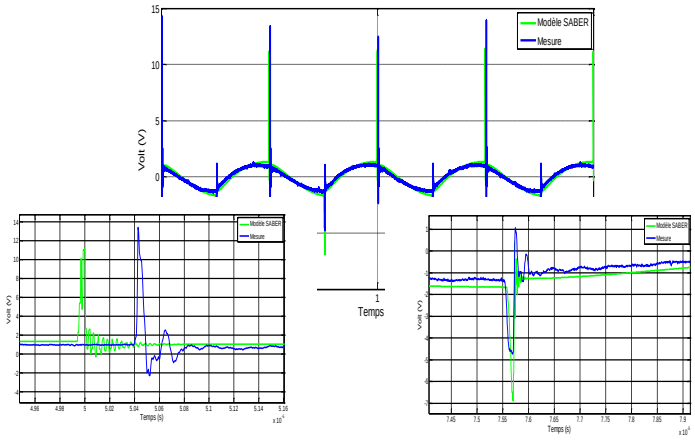
B. Spectre des perturbations électromagnétiques simulées avec Saber® comparé aux mesures

Pour valider l'ensemble du modèle de la cellule de commutation (éléments passifs et actifs), des mesures en temporel ont été réalisées avec un oscilloscope (LeCroy HRO 66Zi) et comparées avec les résultats obtenus avec le modèle Saber® (une FFT est réalisée avec le logiciel Matlab après rééchantillonnage des signaux temporels) Les mesures sont faites pour le JFET et pour le MOSFET aux bornes positives du RSIL.

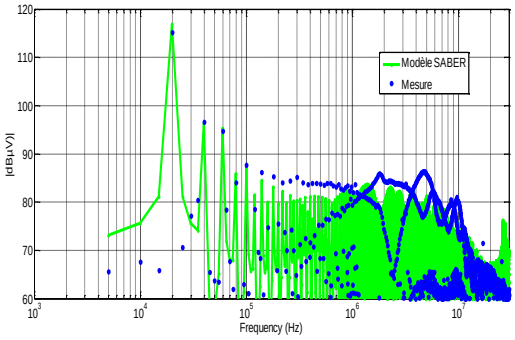
B.1 Comparaison sur la cellule de commutation équipée du JFET

Les mesures en temporel sont exposées dans la figure 9, les résultats de simulation dans le domaine temporel sont en bon accord avec les mesures.

La comparaison du spectre est présentée dans la figure 9b, il existe des différences de 5dBµV comprises entre 2 et 5MHz. Au vu des résultats des figures 8 et 9, le modèle du JFET peut être considéré comme validé jusqu'à 20MHz.



(a)

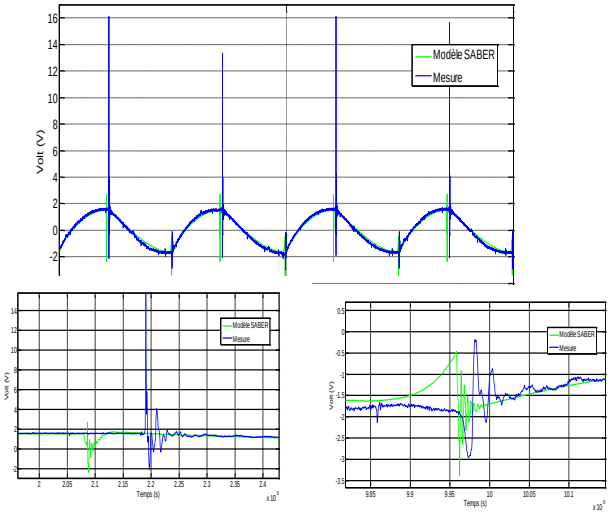


(b)

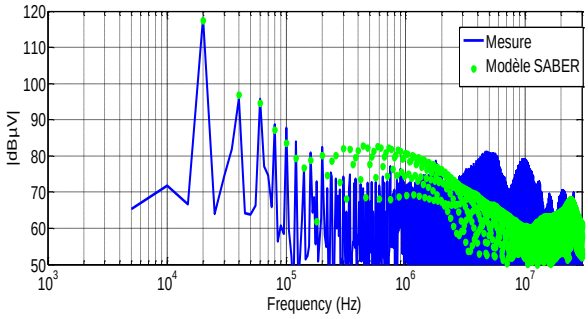
Figure 9 : Tension dans le RSIL modélisée et mesurée dans le domaine temporel (a) Spectre dans la borne positive du RSIL (b)

B.2 Comparaison sur la cellule de commutation équipée du MOSFET

Dans la figure 10a les surtensions qui apparaissent ne sont pas représentées dans le modèle. La figure 10b montre la comparaison spectrale pour la tension à la borne positive du RSIL. Le modèle ne fonctionne que pour des fréquences inférieures à 500kHz. Ces résultats montrent que le modèle du composant MOSFET issu de la bibliothèque Saber® ne peut pas être utilisé pour la prédiction en CEM.



(a)



(b)

Figure 10: Tension dans le RSIL modélisée et mesurée dans le domaine temporel (a) Spectre pour la borne positive du RSIL (b)

4. COMPARAISON DES INTERFERENCES GENEREES PAR LE MOSFET (SI) ET PAR LE JFET (SIC)

Pour comparer les interférences générées par les deux composants semiconducteurs, des mesures en temporel sont effectuées.

La tension Drain-Source a été mesurée pour les deux composants. Le temps de commutation est moins élevé pour le JFET (50 ns) que pour le MOSFET (690 ns).

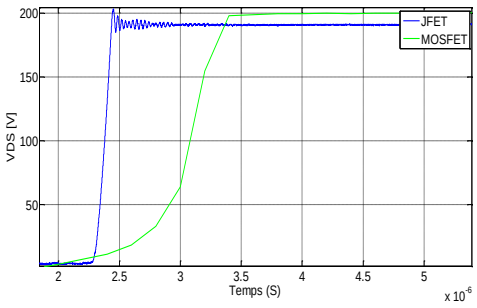


Figure 11: Tension Drain-source mesurée dans le domaine temporel pour les deux composants

La tension à la borne positive du RSIL a également été mesurée. Dans la figure 12, les interférences du JFET sont environ 10 dB plus élevées de 30kHz à 10MHz que celles du MOSFET.

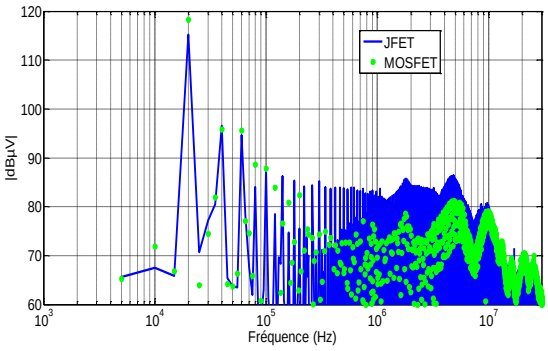


Figure 12: Comparaison dans le spectre pour les deux composants (b)

5. CONCLUSIONS

Une méthode prenant en compte tous les éléments parasites d'un convertisseur en électronique de puissance a été présentée. Le modèle d'impédance est valable jusqu'à 30MHz.

Le modèle complet du convertisseur (composants passifs, éléments parasites, composants en SiC et Si) a été simulé à l'aide du logiciel Saber® dans le domaine temporel et comparé aux mesures. Ce modèle donne de bons résultats pour le JFET jusqu'à une fréquence de 20MHz. Pour le MOSFET la gamme de validité du modèle reste limitée, le modèle du MOSFET de la bibliothèque du logiciel Saber® n'est pas adapté pour réaliser des études en CEM.

Finalement, des comparaisons de mesures de deux composants montrent que le JFET présente des temps de commutation plus court que le MOSFET, ce facteur génère une augmentation des perturbations dans la gamme de fréquences.

6. REMERCIEMENTS

Ces travaux sont financés par une Allocation Doctorale de Recherche de la région Rhône-Alpes.

7. REFERENCES

[1] P. Musznicki, J-L. Schanen, B. Allard, "Accurate modeling of layout parasitic to forecast EMI emitted from a DC-DC converter", *IEEE 35th Annual Power Electronics Specialists Conference (IEEE Cat. No.04CH37551)*, pp. 278-283, 2004

[2] N. Doorgah, C. Vollaire, F. Costa, N. Gazel, and R. Meuret,"EMI circuit modeling of a power train on composite ground plane," *Electromagnetic Compatibility (EMC), 2010 IEEE International Symposium on*, vol. 2, 2010, pp. 643-646.

[3] *AIM User Guide, Version* W-2004.12, Saber® & CosmosScope™ December 2004.

[4] H. Morel, Y. Hamieh, D. Tournier, R. Robutel, F. Dubois, D. Risaletto, C. Martin, D. Bergogne, C. Buttay, and R. Meuret, "A Multi-Physics Model of the VJFET With a Lateral Channel", Proceedings of the IEEE 14th European Conference on Power Electronics and applications-EPE, Royaume-Uni, 2011.

[5] Flux3D®, Cedrat, website. [online]. Avalaible: www.cedrat-groupe.com

[6] C. Martin, JL. Schanen, R. Pasterczyk "Power integration: electrical analysis of new emerging package", EPE`03, Toulouse, France.

[7] S.R. Nelatury, M.N.O. Sadiku, and V.K. Devabhaktuni, "CAD Models for Estimating the Capacitance of a Microstrip Interconnect: Comparison and Improvisation", *PIERS Proceedings, Prague, Czech Republic*, pp. 18-23, 2007

[8] J. Aime, "Rayonnement des convertisseurs statiques. Application à la variation de vitesse", Thèse doctorat, Université Joseph Fourier, 2009.

[9] V. Ardon, J Aime, O. Chadebec, E. Clavel, "MoM and PEEC Method to Reach a Complete Equivalent Circuit of a Static Converter", EMC Zurich, Suisse, 2009