



HAL
open science

Conception, intégration 3D et caractérisation d'un circuit de commande CMOS pour transistors de puissance

Timothé Simonot, Nicolas Clément, Jean-Paul Rouger, Jean-Christophe Crébier

► To cite this version:

Timothé Simonot, Nicolas Clément, Jean-Paul Rouger, Jean-Christophe Crébier. Conception, intégration 3D et caractérisation d'un circuit de commande CMOS pour transistors de puissance. *Électronique de Puissance du Futur*, Jun 2010, Saint-Nazaire, France. hal-00498844

HAL Id: hal-00498844

<https://hal.science/hal-00498844>

Submitted on 12 Jul 2010

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Conception, intégration 3D et caractérisation d'un circuit de commande CMOS pour transistors de puissance

T. Simonot, N. Rouger, JC Crébier

Laboratoire de génie électrique de Grenoble – G2Elab, UMR 5269 CNRS/ Grenoble –INP / UJF,
St. Martin D'Hères, France,

Contact : crebier@g2elab.grenoble-inp.fr

Résumé: Actuellement, les systèmes de gestion et de conditionnement de l'énergie électrique évoluent pour améliorer les performances et la fiabilité, et réduire la facture énergétique et leur coût de possession et de maintenance. Dans ce contexte, l'intégration des circuits de contrôle et de commande au sein des transistors de puissance est particulièrement d'actualité. L'intégration 3D offre de multiples avantages, de l'amélioration des performances électriques et CEM à la diminution de la taille des modules de puissance, de l'augmentation de la fiabilité jusqu'à la découverte et la mise en place de nouvelles fonctionnalités. Cet article présente une démarche d'intégration 3D d'une puce CMOS, reposant sur la conception couplée de la puce de commande et de la puce de puissance. Des fonctionnalités, classiques et d'autres plus originales, intégrées dans la puce de commande CMOS seront présentées dans cet article. La conception couplée et l'hybridation des puces CMOS de commande - VDMOS de puissance seront présentées en détail. Enfin, la caractérisation de la puce de commande CMOS fabriquée mise en œuvre au sein d'une topologie de convertisseur DC/DC sera présentée et discutée.

I. INTRODUCTION.

L'électronique de puissance tend aujourd'hui vers une augmentation des performances et des densités de puissance, grâce à l'intégration des composants et des solutions de packaging associées. L'intégration monolithique des fonctions de contrôle et de commande au sein des transistors de puissance est particulièrement adaptée aux solutions de type SmartPower couvrant les applications jusqu'à quelques centaines de watts. Néanmoins, pour des puissances supérieures et en particulier des niveaux de tension plus importants, l'intégration hybride reste préférable de part sa plus grande flexibilité et une meilleure adaptation des moyens technologiques associées à chacun des constituant d'une fonction. Malgré les techniques modernes d'assemblage 3D [1-2], les interfaces d'interconnexion peuvent générer des problèmes de fiabilité et de couplage CEM [3]. Dans la plupart des cas, ces interconnexions ne sont pas optimisées principalement car la conception des puces de puissance et de commande ne se base pas sur la logique de leur intégration 3D, mais sur une optimisation découplée des points de vue connectique et mécanique. Par conséquent, même si des améliorations considérables ont déjà été présentées, des progrès supplémentaires peuvent être obtenus par une conception couplée des puces silicium (puissance - commande) avec la prise en compte de leur assemblage dès le processus de conception des fonctions électriques. L'objectif de cet article est de présenter la conception, la réalisation et la mise en œuvre d'un ensemble 3D intégrant une puce de puissance 600V à structure verticale et sa puce de commande en technologie CMOS, dans le but d'optimiser et de minimiser les interconnexions entre les deux éléments mais aussi de faire émerger des nouvelles fonctionnalités bénéficiant de ce rapprochement physique. La figure 1 présente le SiP (System in Package) de puissance qui résulte de cette approche couplée d'intégration 3D : la puce de puissance est conçue en surface comme le réceptacle de la puce de commande CMOS reportée en flip-chip, et les deux puces partagent des interconnexions permettant l'intégration de l'ensemble des systèmes de contrôle et de commande. La réduction forte des effets parasites induits par les interconnexions permet de revoir les critères majeurs définissant les paramètres électriques tels que la tension de grille nominale. De là peuvent découler des

opportunités fonctionnelles, nouvelles, originales et pratiques.

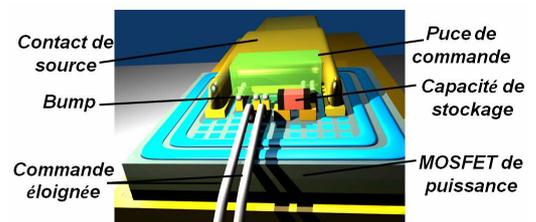


Figure 1: Assemblage 3D d'une puce de puissance et de son circuit de commande

II. CONCEPTION COUPLÉE DE LA PUCE DE PUISSANCE AVEC LA PUCE DE COMMANDE

Cette conception couplée nous est permise par les possibilités technologiques et les compétences dont nous disposons au CIME-Nanotech pour réaliser des composants MOSFETs de puissance tout en ayant également à l'esprit le volet système pour la conception de la commande rapprochée mais aussi le volet packaging et interconnexion. L'accès aux moyens technologiques offre de nombreux degrés de libertés supplémentaires pour la conception du composant de puissance, notamment la possibilité de pouvoir ajuster les paramètres technologiques afin d'obtenir un composant à tension de seuil réduite pouvant être commandé à partir d'une tension de 3,3V, ainsi que de réaliser des métallisations de surface adaptées au report de la puce de commande et de son environnement. Ces avantages vont maintenant être décrits dans cette partie.

A- Layout du composant de puissance pour le report du driver en surface

Le premier aspect à envisager et à prendre en compte est le report de la puce de commande à la surface du composant de puissance, permettant de réduire les effets parasites dus aux interconnexions. La figure 2 montre le layout d'un transistor de puissance modifié afin de permettre le report de la puce de commande. Cette approche se caractérise par une étape technologique supplémentaire de dépôt d'une couche "épaisse" de métal (>10 μ m) à la surface du composant de puissance, puis de gravure sélective de cette couche

permettant de réaliser des plots de contacts et des interconnexions en cuivre aux endroits souhaités (figure 3 [4]). Ces plots forment des piliers de la dimension des pads de la puce de commande et permettent la connexion entre le driver et le transistor de puissance. Il est montré sur la figure 3 que d'autres zones de contact profitant de cette technique sont prévues pour recevoir des composants complémentaires, notamment une zone de report de la capacité de stockage pour le filtrage rapproché et intégré de l'alimentation de la puce de commande ainsi que les zones de contact de grille et de source. La mise au point de cette étape technologique supplémentaire est en cours de réalisation, en soutien avec la Plateforme Technologique Amont et le CIME Nanotech. D'autres variantes de fabrication de ces contacts cuivrés sont aussi en phase de développement (couches d'accroches, finition du cuivre électrodéposé, dépôts chimiques).

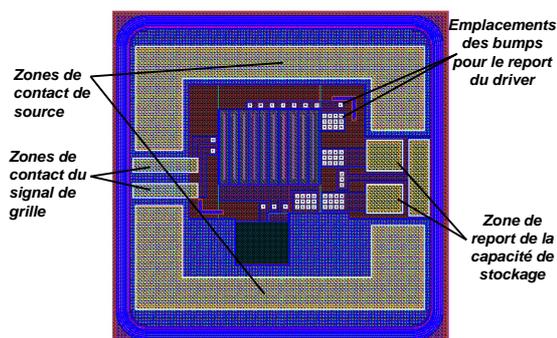


Figure 2: Layout du composant de puissance conçu pour l'hybridation de la puce de commande et de la capacité de stockage

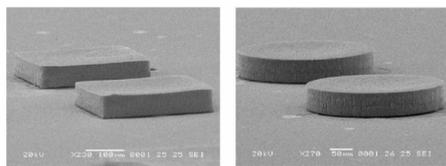


Figure 3: Images MEB de plots de contact électrodéposés[4]

B- Intégration monolithique- Cas de l'auto alimentation de la commande

Un autre avantage offert par la réalisation du composant de puissance est de permettre l'intégration monolithique de composants annexes tels que les transistors auxiliaires nécessaires au système d'auto alimentation du driver [5]. Ces deux transistors auxiliaires sont placés à l'intérieur du composant de puissance et commandés par le driver CMOS auquel ils sont reliés par des pads (figure 3). Leur rôle est de dévier une partie de l'énergie normalement dissipée dans le transistor de puissance au cours de son état passant et lors de sa phase de blocage dans des circuits permettant de recharger la capacité de stockage. L'énergie est récoltée soit grâce à un régulateur mis en route lors du passage du transistor de puissance à l'état bloqué, soit par l'amplification de la chute de tension présente à ses bornes à l'état passant grâce à un circuit intégré de pompe de charges et localisé avantageusement dans la puce CMOS. La figure 4 montre le schéma de principe du circuit effectuant une

régulation de la tension au blocage du transistor de puissance.

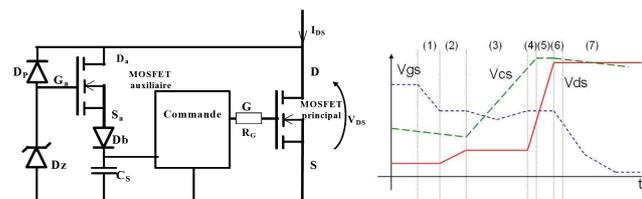


Figure 4 :Principe de l'auto alimentation par régulation[6]

Le principe de fonctionnement de ce circuit peut être trouvé dans [5] et [6] où des solutions monolithiques ont déjà été explorées. La figure 4 décrit le fonctionnement qualitatif de ce système, qui est réactif aux dv/dt positifs induits lorsque le transistor principal commute de l'état passant à l'état bloqué. Le système initial longtemps basé sur un contrôle de la tension du condensateur de stockage approximatif et très dépendant du point de fonctionnement du composant de puissance bénéficie désormais d'un contrôle performant via l'hybridation de la fonction avec la puce CMOS. Pour cela, un circuit de détection de la recharge de la capacité d'auto alimentation associé avec un circuit de commande du transistor auxiliaire ont été développés (voir plus bas figure 9). Leur fonctionnement sera détaillé dans la section III-B. Un autre transistor auxiliaire est requis pour la seconde partie du système d'auto alimentation afin de relier la puce CMOS basse tension à la partie puissance haute tension et dériver une faible partie du courant de charge à l'entrée du circuit de pompe de charges. Il est donc commandé par la puce CMOS mais doit également être intégré au sein du transistor principal afin de tenir la même tension que celui-ci.

C- Avantages de l'hybridation

L'utilisation d'une technologie CMOS pour réaliser la commande rapprochée est justifiée par la possibilité d'intégrer des fonctions complexes à moindre coût de silicium et plus performantes par rapport aux technologies verticales. Le choix d'une technologie de niveau de tension 3,3V par rapport à une technologie de niveau de tension plus élevé s'est fait sur l'hypothèse des bénéfices apportés par une réduction de la tension de seuil des composants de puissance ainsi que la diminution de l'écart entre la tension d'alimentation de la commande et la tension à l'état passant du transistor favorable à l'alimentation à l'état passant. En effet avec un choix judicieux des composants du circuit de commande (alimentation, transistors et notamment la résistance de grille du transistor), cette réduction peut apporter des avantages tels que la baisse de la consommation de la commande rapprochée (voir [7]), un meilleur comportement dynamique et l'accès à de nouvelles fonctionnalités de commande comme nous venons de le voir. La technologie CMOS permet également de créer à moindre coût une commande bipolaire du transistor en utilisant deux bras d'onduleur pour générer la tension de grille (voir section III-C). Il est ainsi possible d'obtenir une tension V_{gs} négative durant l'état bloqué du composant de puissance, ce qui permet d'améliorer son immunité (voir [7]) et cela en n'utilisant qu'une alimentation unipolaire. Les avantages attendus pour cet assemblage puissance/commande sont donc multiples, de la réduction des phénomènes parasites dus aux interconnexions, à l'amélioration des performances

énergétiques du circuit de commande ainsi que de l'immunité du composant permises par l'intégration de fonctions dans la puce de commande.

III. CONCEPTION DE LA PUCE CMOS DE COMMANDE

Nous avons donc fait le choix d'inclure toutes les fonctions nécessaires au pilotage des MOSFETs de puissance sur une puce CMOS unique et distincte de la puce de puissance, mais partageant certains éléments avec celle-ci. La puce CMOS contient un dispositif d'isolation galvanique et un système d'amplification des signaux de commande rapprochée auto alimentés (figure 5). Les différents circuits intégrés sur la puce ainsi que le détail de leur conception vont maintenant être présentés.

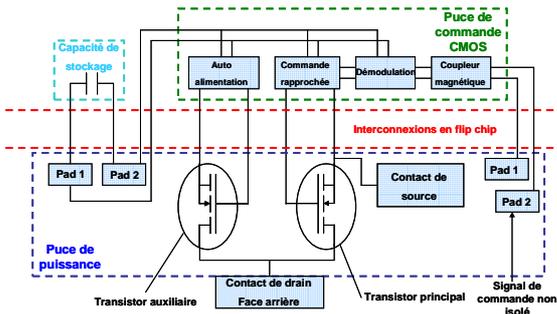


Figure 5: Ensemble des fonctions intégrées dans un nouveau dispositif de commande autonome

A. Transformateur magnétique d'isolation

L'isolation du signal de contrôle issu de la commande éloignée est réalisée par un transformateur sans noyau magnétique intégré sur la puce CMOS. Il s'agit d'un transformateur de type planaire, tirant profit des quatre couches métalliques isolées les unes des autres et disponibles dans la technologie choisie (AMS 0,35 μm [8]). Ce type de transformateur présente un fort coefficient de couplage, une fréquence de résonance propre plus faible et nécessite moins de surface de silicium par rapport à d'autres types de transformateurs intégrés [9].

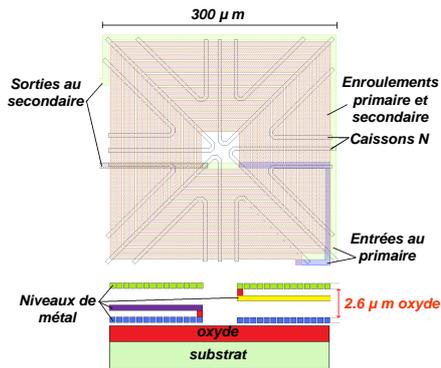


Figure 6: Structure du transformateur magnétique intégré

La structure de ce transformateur est présentée sur la figure 6. L'enroulement du primaire est réalisé sur le niveau de métal le plus élevé car c'est l'enroulement qui est à un potentiel très différent de la masse de la puce, et celui du secondaire par les deux niveaux les plus bas, les deux enroulements étant séparés par une épaisseur de diélectrique de type SiO₂ de 2,6 μm . Cet espacement offre une isolation

diélectrique estimée à 1kV. Une isolation égale est attendue pour les pistes en surface du composant de puissance par lesquelles transite la commande rapprochée, isolée du composant de puissance par un oxyde épais. Les prises de contact sont ramenées à l'extérieur du transformateur par le niveau de métal inférieur au primaire et par le niveau supérieur au secondaire. Des caissons de dopage N sont formés dans le silicium dopé P du substrat afin de minimiser la formation de courants de Foucault dans le substrat. Le modèle associé à ce transformateur est présenté figure 7.

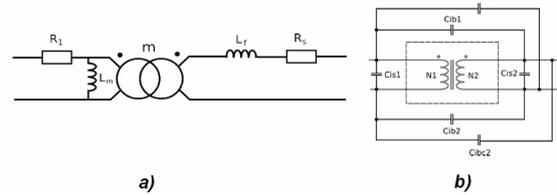


Figure 7: a) Modèle magnétique du transformateur magnétique intégré b) Modèle capacitif

Les éléments du modèle magnétique sont constitués au primaire de la résistance de l'enroulement R1 et de l'inductance magnétisante Lm. Le coefficient de couplage est représenté par m et le secondaire est composé de la résistance de l'enroulement Rs ainsi que de l'inductance de fuite Lf. Le modèle capacitif comprend les capacités inter bobinages Cib1, Cib1, Cib2 et Cib2 ainsi que les capacités inter spires Cis1 et Cis2 qui ont donc des valeurs négatives. Le composant entouré en pointillés sur la figure 7b reprend l'ensemble du modèle magnétique (le modèle capacitif est donc à l'extérieur du modèle magnétique). L'ensemble des valeurs de ces modèles est conditionné dans le tableau 1.

R1	Lm	m	Lf	Rs	
19,6 Ω	58 nH	0.9	10 nH	120 Ω	
Cis1	Cis2	Cib1	Cib2	Cibc1	Cibc2
- 100 fF	- 100 fF	260 fF	260 fF	130 fF	130 fF

Tableau 1 : Valeurs des éléments du transformateur magnétique

Le transformateur ne possédant pas de noyau magnétique, la valeur de l'inductance magnétisante est faible et le signal transitant dans le coupleur doit donc être modulé en Haute Fréquence (HF). La technique de modulation choisie est de type Amplitude Modulation (AM) avec une porteuse comprise entre 90MHz et 250MHz, une modulante carrée et une profondeur de modulation de 100%, principalement pour la simplicité des circuits de démodulation (modulation d'amplitude de type tout ou rien). Le signal obtenu en sortie du transformateur est ensuite envoyé dans un circuit de démodulation intégré afin d'obtenir le signal de commande approprié. Un délai de seulement 10ns est observé en simulation en sortie du circuit de démodulation par rapport à l'ordre de commande initial, ce qui est rapide comparé au délai de 160ns d'un optocoupleur classique tel que le HPCL 2200 /2219 [10].

B. Système d'auto alimentation de la puce

Le système d'auto alimentation présenté dans la partie II-b va maintenant être détaillé. La figure 9 montre le circuit de contrôle de la recharge de la tension d'alimentation et du transistor auxiliaire OFF. Les éléments entourés en vert sont

externes à la puce de commande (intégrés monolithiquement au sein de la puce de puissance ou hybridés en surface).

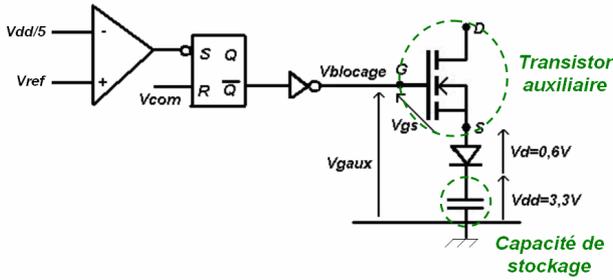


Figure 9: Circuit de monitoring de la recharge de la capacité d'auto alimentation

Une fraction de la tension d'alimentation est comparée à une référence de tension fixée de façon à ce que la sortie du comparateur bascule lorsque la tension aux bornes de la capacité atteint la tension d'alimentation nominale (3,3V). Ceci va déclencher le blocage du transistor auxiliaire et ainsi arrêter la recharge de la capacité d'auto alimentation. Ensuite grâce à une bascule RS, le signal de blocage est remis à 0 lors de la fermeture du transistor principal et la grille du transistor auxiliaire est laissée flottante. En effet, le transistor auxiliaire ne pouvant pas être commandé directement à la fermeture car la tension entre sa source et la masse de la puce est en permanence proche de 4V, sa fermeture se fait par injection de charges dans la grille via la capacité Cdg lors d'un dv/dt positif. Avec ce type d'alimentation, la dynamique de recharge de la capacité est dépendante de la fréquence de fonctionnement du transistor de puissance, ainsi que de la consommation énergétique de la puce de commande, du courant de puissance disponible et de la valeur de la capacité de stockage. Dans cette configuration, un bon fonctionnement de la puce de commande n'est pas possible pour des fréquences de commutation basses ou pour un état ON permanent car la tension aux bornes de la capacité de stockage devient trop faible au bout d'un certain temps. Des solutions d'auto alimentation ON permanents ont été récemment mises en évidence dans notre laboratoire [11], en dé-saturant partiellement le transistor de puissance et générant ainsi des séquences de recharge de la capacité de stockage. Nous proposons maintenant de coupler au système initial un deuxième dispositif venant ainsi compléter les possibilités opérationnelles du circuit. Le circuit choisi ici utilise des capacités en commutation afin de multiplier la faible tension à l'état passant du transistor de puissance supposée de 1V, afin d'obtenir une tension proche de la tension d'alimentation de 3V (figure 10). Il fonctionne selon le principe suivant : durant une première phase les capacités C1 et C2 sont chargées sous la tension d'entrée Vin. Durant la seconde phase C1 et C2 sont mises en série et la capacité Cout est donc chargée sous trois fois la tension d'entrée Vin. Dans notre cas, Cout est la capacité d'auto alimentation dans laquelle est donc stockée l'énergie récupérée aux bornes du transistor de puissance. La puissance récupérable à la fréquence de commutation du circuit de 60MHz pour une tension d'entrée de 1,2V a été estimée par simulation en fonction de la largeur de grille des transistors servant d'interrupteurs ainsi que de la valeur des capacités commutées (figure 11). La puissance récupérée dans le cas optimal est environ de 25mW pour une tension d'entrée de

1,2V, ce qui permet d'alimenter la commande rapprochée et autorise un fonctionnement ON permanent.

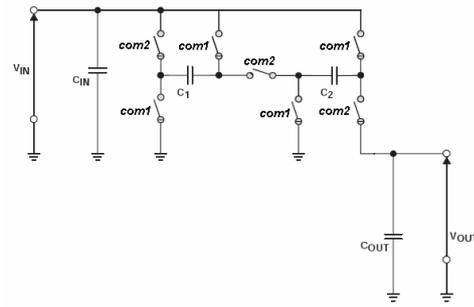


Figure 10: Schéma du circuit à pompe de charges

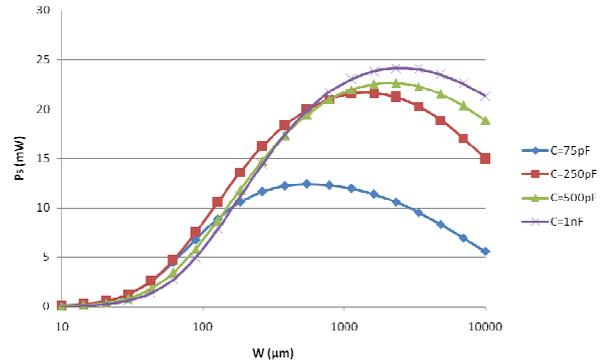


Figure 11 : Puissance de sortie du tripleur en fonction de W pour différentes valeurs de capacités

Ces nouvelles structures d'auto alimentation ont donc les avantages de permettre un monitoring précis de la recharge de la capacité d'auto alimentation ainsi que d'autoriser le fonctionnement ON permanent de la commande rapprochée, contrairement aux précédentes versions intégrées monolithiquement. De plus, les pertes globales dans le convertisseur peuvent être réduites lors de la récupération d'énergie par ces systèmes, car on dérive une partie du courant causant les pertes en conduction et en commutation du convertisseur, afin de les utiliser pour l'alimentation du circuit de commande.

C. Commande rapprochée trois niveaux

Cette alimentation intégrée étant seulement une source de tension unipolaire, un circuit de commande rapprochée basé sur une topologie CMOS en pont complet génère un signal à trois niveaux pour la commande du transistor de puissance. Chaque bras de pont est composé de plusieurs étages d'inverseurs CMOS de taille croissante amplifiant l'ordre de commande comme souhaité (figure 12). La génération du signal trois états se fait selon le principe suivant : lorsque l'ordre de fermeture du transistor de puissance est donné, on a alors $V_{gs}=+V_{dd}$. Ensuite lorsque l'ordre d'ouverture du transistor de puissance est donné, sa source doit être reliée à la masse pour permettre la recharge de la capacité d'auto alimentation, on a alors $V_{gs}=0$. Lorsque la recharge est terminée, l'ordre de blocage du transistor auxiliaire intervient. La source du transistor de puissance est alors reliée à Vdd et alors $V_{gs}=-V_{dd}$. Ce système de commande trois niveaux permet donc d'obtenir une tension négative aux bornes de Vgs pendant l'ouverture du transistor de puissance, ce qui améliore son immunité (voir [7]), surtout si la tension de seuil et la tension de grille nominales sont

réduites. Tous les circuits décrits plus haut ont été simulés par le logiciel Cadence avec les modèles fournis par le fondeur. Le dessin des masques a ensuite été fait avec Cadence également et la fabrication des puces a été réalisée en sous-traitance par AMS (Austria MicroSystems). La figure 13 représente une photographie au microscope de la puce.

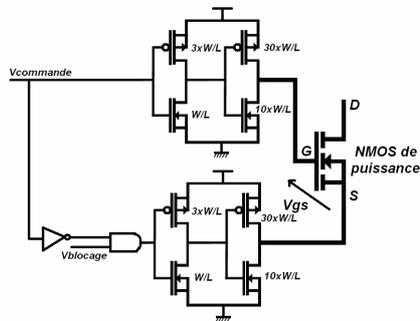


Figure 12: Circuit de commande rapprochée

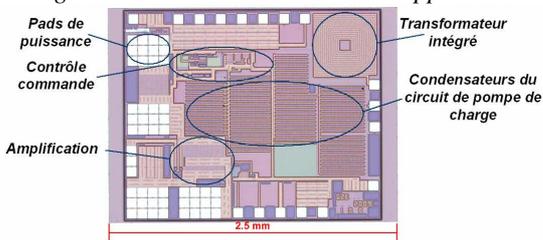


Figure 13: Photographie au microscope de la puce de commande

IV. RESULTATS EXPERIMENTAUX : APPLICATION A UN HACHEUR SERIE

La puce CMOS a été mise en œuvre dans un assemblage planaire sur PCB, les composants sur lesquels les métallisations de surface pour le report de la commande sont prévues n'ayant pas encore été fabriqués. Son comportement a été caractérisé dans une topologie de convertisseur DC-DC abaisseur avec la source du transistor principal de commutation non flottante. Le convertisseur possède une tension d'alimentation de 60V avec une charge RL ($R = 100\Omega$). Ces faibles tensions et courants s'expliquent par la difficulté de trouver des transistors de puissance possédant à la fois une faible tension de seuil ($<1V$) et de forts calibres courant/tension. Des composants précédemment fabriqués au CIME Nanotech [12] ont donc été utilisés. La puce de puissance comprend le transistor de commutation ayant une tension et un courant nominaux de 300 V, 1A, ainsi qu'un transistor auxiliaire de calibre en courant inférieur, tous deux étant des composants verticaux partageant la même électrode de drain et au sein de la même périphérie en tension.

A- Démodulation de l'ordre de commande

Le chronogramme de la figure 14 montre le bon fonctionnement du circuit de démodulation intégré pour une tension au primaire du transformateur modulée à la fréquence de 90MHz et ayant une amplitude de 15V. Le délai de 10ns entre les ordres de commandes modulés et démodulés est retrouvé ici, ce qui est conforme aux résultats de simulation de la section III-A.

B- Auto alimentation

La figure 15 représente une période de commutation du hacheur décrit précédemment. Cette figure montre le bon fonctionnement de l'auto alimentation au blocage du transistor principal car un courant I_{ds_aux} circule alors dans le transistor auxiliaire et vient recharger la capacité de stockage. Le bon fonctionnement de la commande rapprochée est également montré car on peut voir que la tension V_{gs} devient négative à la fin de la phase de recharge de la capacité. Le courant I_{ds_aux} redevient alors nul, ce qui montre que le circuit de détection de la recharge s'est enclenché et a bloqué le transistor auxiliaire. Une étude énergétique des circuits d'auto alimentation a été conduite (voir figures 16 à 19).

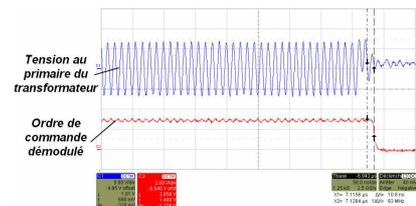


Figure 14 : Ordre de commande modulé au primaire du transformateur et démodulation par le circuit intégré

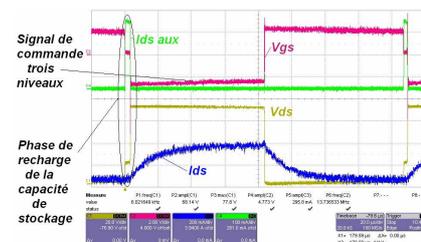


Figure 15 : Période de commutation d'un hacheur abaisseur auto alimenté

La figure 16 montre le rendement du hacheur étudié précédemment à la fréquence de découpage de 250kHz avec et sans auto alimentation en fonction de la puissance de sortie du convertisseur. La puissance fournie à la puce de commande est prise en compte dans le calcul du rendement sans auto alimentation. Une capacité de stockage de 100nF est requise dans le cas de l'auto alimentation. Avec les composants dont nous disposons, il ne nous a pas été permis d'obtenir un rendement avec l'auto alimentation au blocage du transistor uniquement au moins aussi bon que celui du convertisseur sans auto alimentation. La figure 17 représentant la puissance instantanée de commutation au blocage du transistor de puissance avec et sans l'auto alimentation explique ce rendement inférieur. La commutation est ralentie par l'auto alimentation le temps de la recharge de la capacité, et un courant supplémentaire circule dans le transistor auxiliaire créant ainsi des pertes supplémentaires. Ces pertes sont ici prédominantes car le temps de recharge de la capacité de stockage est important du fait du faible courant de charge du convertisseur. On peut imaginer qu'avec une tension et un courant du convertisseur supérieurs, la recharge de la capacité sera plus rapide et les pertes au blocage seront alors réduites. Dans ce cas, le rendement du convertisseur avec l'auto alimentation se rapprochera alors du rendement sans, voire sera supérieur. Nous espérons démontrer cette fonctionnalité prochainement

grâce à la fabrication en cours de puces de puissance adaptées.

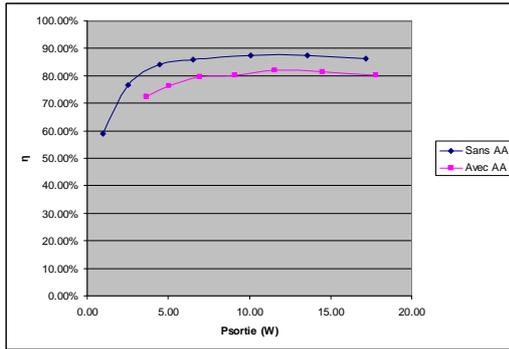


Figure 16 : Rendement d'un hacheur abaisseur avec et sans auto alimentation en fonction de sa puissance de sortie



Figure 17 : Puissance instantanée de commutation au blocage avec et sans auto alimentation

L'énergie récupérée par l'auto alimentation à l'état passant du transistor a également été évaluée dans le cas d'un fonctionnement ON permanent afin d'évaluer si les résultats sont conformes aux simulations effectuées. La figure 18 montre la puissance récupérée par le tripleur de tension en fonction de la tension présente à l'entrée de ce circuit. Le courant consommé par la puce de commande a été mesuré à 9,1mA sous 3,3V soit une puissance de 30 mW dans ce mode de fonctionnement. Ces résultats sont donc moins bons qu'en simulation mais la puissance récupérée atteint les 30mW pour une tension d'entrée de 2,4V et la commande peut donc être auto alimentée à partir de cette tension. Les puissances récupérées plus faibles qu'en simulation peuvent être expliquées par la forte ondulation de la tension d'entrée du tripleur de tension, ce qui conduit à une valeur moyenne de cette tension plus faible. En effet une tension d'alimentation de 3,3V est obtenue à partir d'une tension d'entrée d'une valeur moyenne de 2,1V.

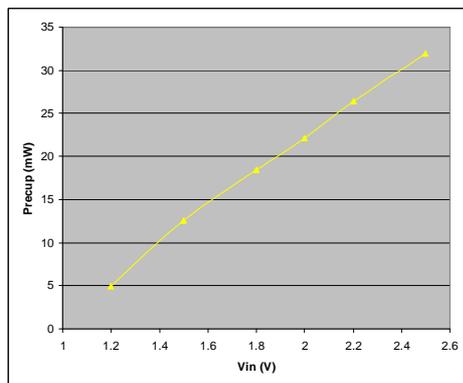


Figure 18 : Puissance récupérée par l'auto alimentation en fonction de la chute de tension à l'état passant du transistor

V.CONCLUSION

Cet article a présenté un nouveau concept de module de puissance où la commande est située au plus près du composant de puissance grâce à l'intégration de toutes les fonctions de commande dans une puce CMOS et son report en surface du transistor. L'originalité de cette technique se trouve dans le couplage de la conception des deux puces afin de réaliser le report en flip chip d'une puce sur l'autre. Un soin particulier est accordé lors de la phase de conception dans le but d'optimiser les interconnexions. Ceci permet le partage de fonctionnalités entre les deux systèmes, ainsi qu'une réduction maximale des composants parasites dus aux interconnexions. De cette façon, non seulement de nouvelles améliorations des performances sont attendues, mais le module ainsi obtenu permettra également de simplifier et de généraliser la mise en œuvre des convertisseurs de puissance pour des applications nécessitant un nombre important de transistors (convertisseurs multi niveaux). Le bon fonctionnement des circuits de commande et d'auto alimentation contenus dans la puce de commande ont été démontrés dans cet article. De meilleurs résultats au point de vue énergétique sont attendus dans le module de puissance final. La fabrication de composants VDMOS ayant des caractéristiques en tension/courant adaptées et avec une tension de seuil réduite est en cours afin de valider cette hypothèse.

RÉFÉRENCES

- [1] Stockmeier, T., "From Packaging to "Un"-Packaging - Trends in Power Semiconductor Modules," Power Semiconductor Devices and IC's, 2008. ISPSD. 20th International Symposium on, pp.12-19,
- [2] Kengen, M.; Peels, W.; Heyes, D., "Development of matrix clip assembly for power MOSFET packages," Microelectronics and Packaging Conference, 2009. EMPC 2009. European, pp.1-4, 15-18
- [3] Qiaoliang Chen; Xu Yang; Zhaoan Wang; Lianghua Zhang, "Analysis and Suppression of Inductive Interference in Active Integrated Power Electronics Module," PESC 2007. IEEE , pp.1619-1625, 17-21 June 2007
- [4] L. Ménager, "Contribution à l'intégration des convertisseurs de puissance en 3D", Thèse de l'INSA (Institut National des Sciences Appliquées) Lyon, Décembre 2008.
- [5] R. Mitova et al, "Fully integrated gate drive supply Around Power switches", IEEE-Transactions-on-Power-Electronics., May 2005; 20(3): 650-9.
- [6] Crebier, J.-C.; Rouger, N.; , "Loss Free Gate Driver Unipolar Power Supply for High Side Power Transistors," Power Electronics, IEEE Transactions on , vol.23, no.3, pp.1565-1573, May 2008
- [7] T. Simonot et al, "Tension de seuil réduite pour les composants de puissance à grille : Intérêts et conséquences. ", à paraître dans EPF juin 2010
- [8] www.austriamicrosystems.com
- [9] S. S. Mohan, Modeling, Design and Optimization of OnChip Inductors and Transformers PhD Oral Exam, June 9, 1999, CIS, Stanford University.
- [10] Datasheet HCPL2200/HCPL2219, Hewlett Packard.
- [11] N. Rouger et al., "Toward Generic Fully Integrated Gate Driver Power Supplies," in Proc. IEEE ICON'06, Paris, France, Nov. 2006, pp. 6-10.
- [12] R Mitova, « Intégration de l'alimentation de la commande rapprochée d'un interrupteur de puissance à potentiel flottant », Thèse de l'INPG, Octobre 2005