

Etude Expérimentale de la Balisticité du Transport dans les Transistors nMOS Contraints sur Silicium Massif

D. Fleury^{1,2}, G. Bidal^{1,2}, A. Cros¹, F. Boeuf¹, T. Skotnicki¹ et G. Ghibaudo²

¹STMicroelectronics, 850 rue Jean Monnet, 38926 Crolles, France

²IMEP, 3 parvis Louis Néel, 38016 Grenoble, France

+33 (0) 4 3892 3314 — dominique.fleury@st.com

Contexte et motivations

Le transport balistique laisse entrevoir la possibilité de fort courants ON, indépendamment de la mobilité. Cette vision semble attractive, mais la littérature porte peu d'attention à discriminer la vitesse de saturation (v_{sat}) du phénomène d'injection à la source (v_{inj}). **Pourtant, chacun d'eux peut être LE mécanisme limitant I_{on} selon que le flux de porteur est limité par le flux d'injection ou bien par les propriétés de transport du canal.** Nous présentons ici une méthode expérimentale permettant de considérer les deux approches comme probables et d'extraire la vitesse limite.

Injection des porteurs à la source

Vitesse de saturation dans le canal

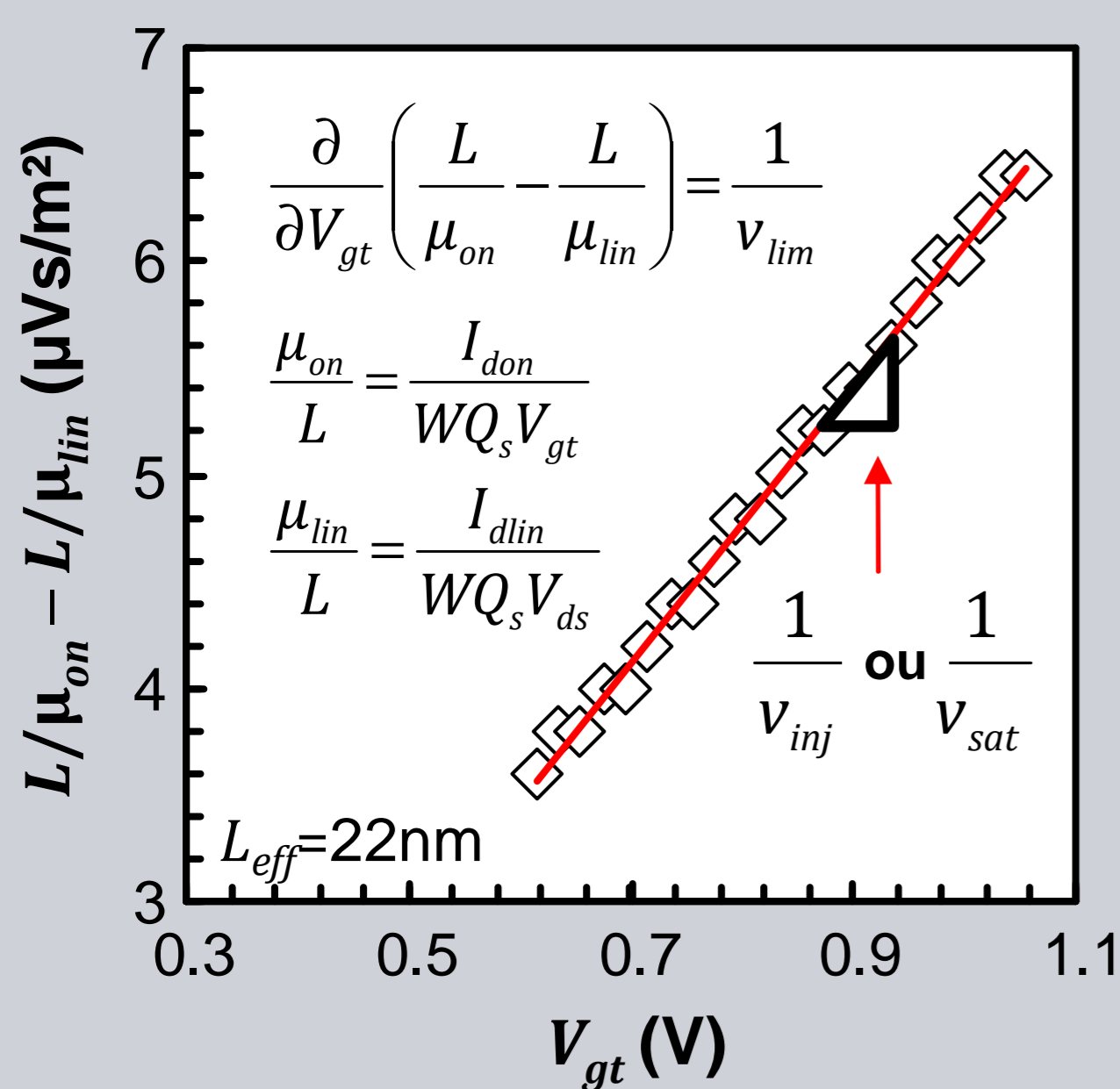


Limitation de I_{on}

Concept de vitesse limite:
 $v_{lim} = \min(v_{sat}, v_{inj})$

Nouvelle méthode d'extraction

Méthode d'extraction – concept de vitesse limite v_{lim}



En reprenant les expressions analytiques du courant balistique, dérive-diffusion et de saturation, il est possible d'obtenir une relation simple (10) qui permet d'extraire v_{lim} depuis une régression linéaire. **L'extraction ne nécessite pas la connaissance de la longueur effective, ni de la mobilité dérive-diffusion.**

La vitesse limite représente la vitesse maximale qu'un porteur peut atteindre pour transiter de la source au drain. Elle est égale à la vitesse de saturation **OU** à la vitesse d'injection suivant lequel de ces deux mécanismes limite le plus le flux de porteurs.

$$v_T = \sqrt{\frac{2k_B T}{\pi m_t^*}} \left\{ \frac{F_{1/2}(\eta)}{\ln(1+e^\eta)} \right\}, \eta = \frac{E_F - E_C}{k_B T} \quad (1)$$

$$v_{inj} = v_T \times (1-r)/(1+r) \quad (2)$$

$$I_{ddon} = W \frac{\mu_{dd} V_{gt}}{L} Q_s \quad (3) \quad I_{ddlin} = W \frac{\mu_{dd} V_{ds}}{L} Q_s \quad (4)$$

$$I_{balon} = W v_{inj} Q_s \quad (5) \quad I_{ballin} = W v_{inj} Q_s \frac{q V_{ds}}{2k_B T} \quad (6)$$

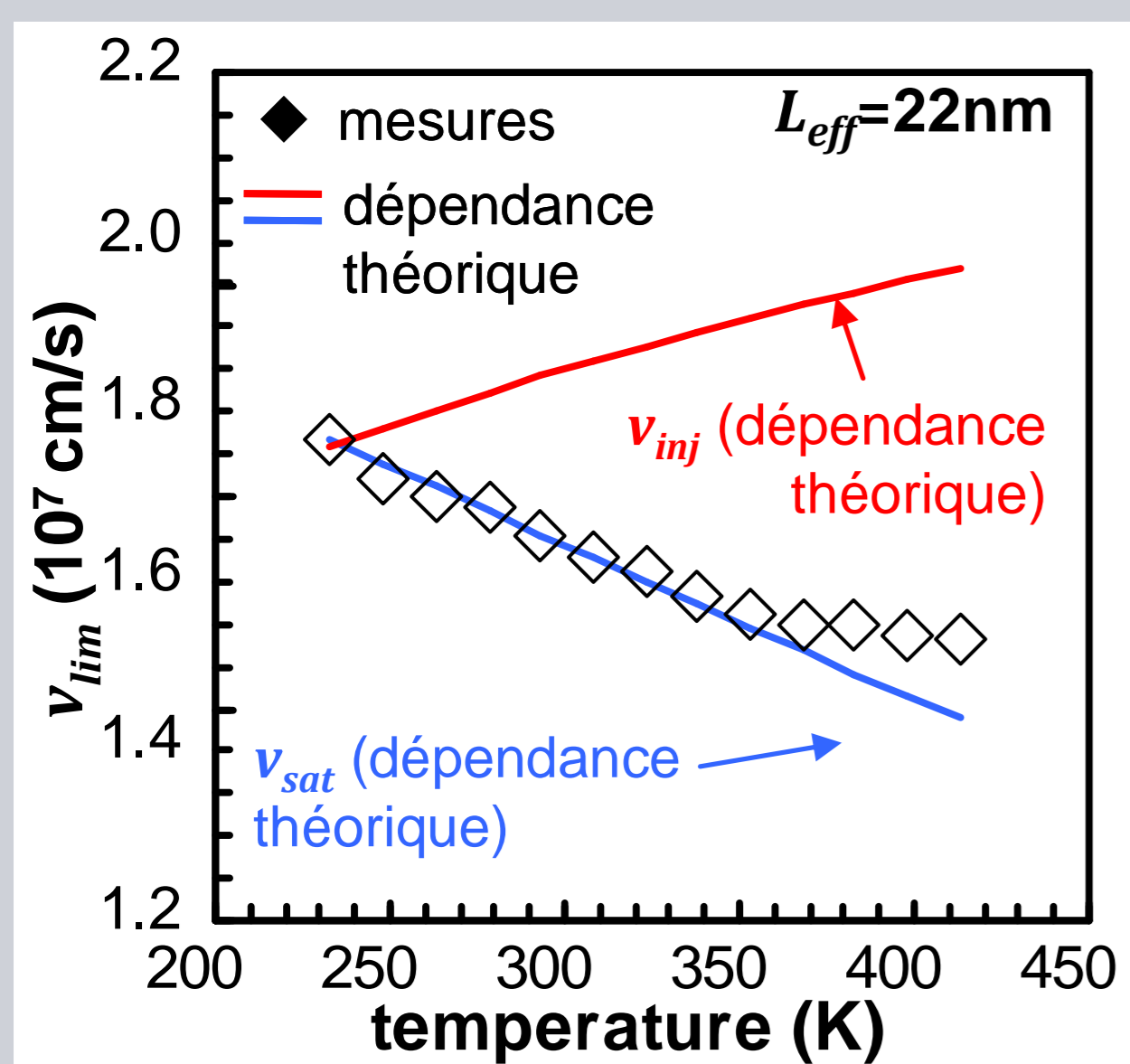
$$I_{sat} = W v_{sat} Q_s \quad (7)$$

$$1/I_d = 1/I_{dd} + 1/\min(I_{bal}, I_{sat}) \quad (8)$$

$$v_{lim} = \min(v_{sat}, v_{inj}) \quad (9)$$

$$\frac{\partial}{\partial V_{gt}} \left(\frac{L}{\mu_{on}} - \frac{L}{\mu_{lin}} \right) = \frac{1}{v_{lim}} \quad (10)$$

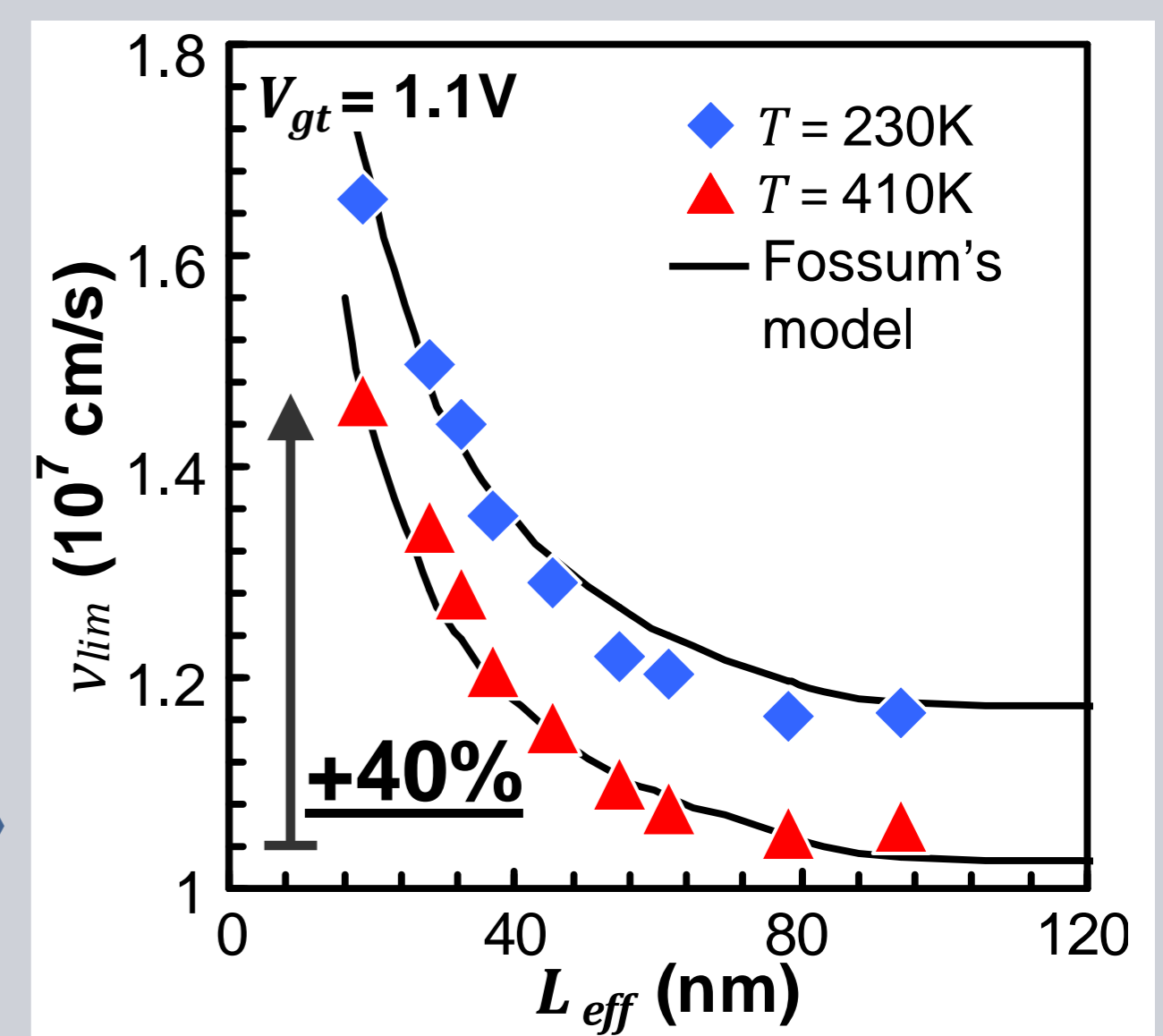
Résultats expérimentaux et discussion



Nous proposons de déterminer la nature de v_{lim} en utilisant la dépendance en température. $v_{lim}(T)$ montre un comportement similaire à celui de $v_{sat}(T)$ reporté dans la littérature [3]. **Le transport ne présente pas des caractéristiques quasi-balistiques et semble limité par la vitesse de saturation dans le canal** (interactions électrons et phonons optiques).

L'augmentation de 40% de v_{sat} en fonction de la longueur reste pour l'instant inexpliquée. Deux hypothèses sont néanmoins envisageables:

- L'influence des contraintes mécaniques (v_{sat} est fonction de la masse effective des porteurs)
- Le phénomène de survitesse (*overshoot*) [12]



Conclusion

Nos mesures en température ont montré sans ambiguïté que **des mécanismes d'interaction dominant toujours le transport dans des transistors sur silicium massif de 22nm**. Les taux apparents de balisticité extraits par les méthodes classiques sont largement surestimés et ne sont pas fondés physiquement, puisqu'ils résultent d'une utilisation inappropriée de v_{inj} au lieu de v_{sat} dans l'interprétation des résultats. **Le point positif reste que même si le transport est limité par les interactions à fort champ, la vitesse limite semble augmenter pour les faibles longueurs de canal, laissant ainsi entrevoir des possibilités de performances accrues pour les prochains nœuds technologiques.**

- [1] M. Lundstrom, *EDL*, 18, 7, 1997
- [2] M. Lundstrom, *TED*, 49, 1, 2002
- [3] S.M. Sze « *Physics of semiconductor devices* », Wiley, 1987
- [4] M. Zilli et al., *IEDM Tech. Dig.*, 2007
- [5] D. Fleury et al., *T-SM*, 21, 4, 2008
- [6] D. Fleury et al., *ICMETS*, 2008
- [7] D. Fleury et al., *VLSI-TSA*, 2009
- [8] V. Barral et al. *Symp. On VLSI Tech.*, 2007
- [9] I. Pappas et al., *SSE*, 53, 2009
- [10] A. Lochtefeld et al., *EDL*, 22, 2, 2001
- [11] M.-J. Chen et al., *IEDM Tech. Dig.*, 2002
- [12] L. Ge et al., *TED*, 48, 9, 2001