

Extraction des paramètres électriques sur les transistors CMOS de technologies avancées

Dominique FLEURY^{1,3}, Antoine CROS¹, Krunoslav ROMANJEK², Hugues BRUT¹, Gérard GHIBAUDO³

¹ STMicroelectronics, ² NXP Semiconductors, 850 rue Jean Monnet, 38926 Crolles Cedex France

³ IMEP, 3 parvis Louis Neel, BP 257, 38016 Grenoble Cedex 1, France

+33 (0) 4 38 92 33 14 — dominique.fleury@st.com

Contexte et motivation

L'extraction des paramètres électriques est un point clé pour la compréhension des phénomènes physiques qui régissent le fonctionnement des transistors. La réduction des dimensions impose aujourd'hui d'adapter les méthodes d'extraction préexistantes aux nouvelles générations de dispositifs. Ainsi, nous présentons comment – à partir de courbes courant-tension $I_D(V_G)$ et capacité-tension $C_{gc}(V_G)$ – il est possible d'extraire avec précision la longueur effective (L_{eff}), la mobilité à bas champ (μ_0) ainsi que les résistances séries (R_{SD}) sur des transistors de technologie sub-65nm.

Réduction des dimensions

Augmentation du rapport R_{SD}/R_{ch}

Réduction de la mobilité [3]

Mesure de L_{eff} nécessaire

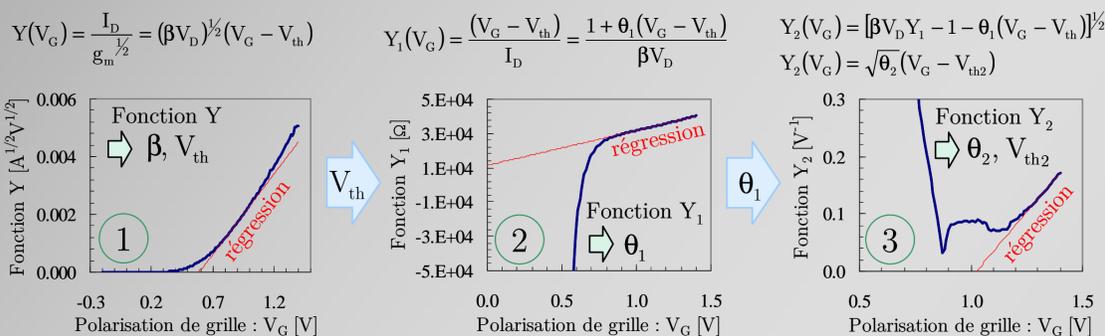
Nécessité d'une méthode d'extraction précise

Méthode d'extraction – utilisation combinée des courbes $I_D(V_G)$ et $C_{gc}(V_G)$

Extraction depuis les courbes $I_D(V_G)$ en régime ohmique

L'utilisation des courbes $I_D(V_G)$ en régime ohmique ($V_D < 50\text{mV}$) permet d'extraire les paramètres électriques V_{th} , β , θ_1 et θ_2 indépendamment des résistances séries. Pour cela l'extraction est réalisée par le biais de la fonction-Y introduite dans [1], et qui repose sur l'équation du courant en régime ohmique :

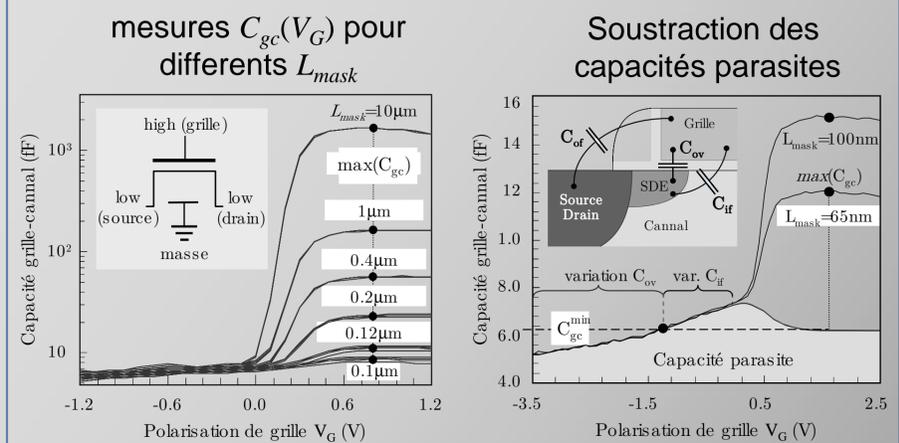
$$I_D = \frac{\beta V_D (V_G - V_{th})}{1 + \theta_1 (V_G - V_{th}) + \theta_2 (V_G - V_{th})^2} \Rightarrow Y(V_G) = \frac{I_D}{\sqrt{g_m}} = \frac{I_D}{\sqrt{\partial I_D / \partial V_G}} = \sqrt{\beta V_D} (V_G - V_{th})$$



Extraction des paramètres électriques β , θ_1 , θ_2 et V_{th}

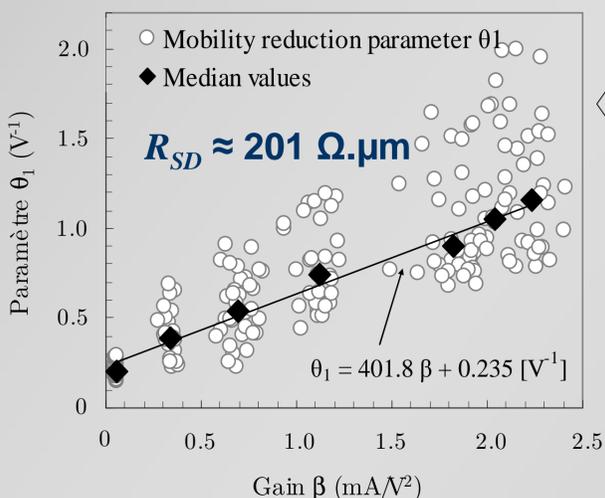
Extraction depuis les capacités grille-canal $C_{gc}(V_G)$

L'utilisation des courbes $C_{gc}(V_G)$ permet d'extraire la longueur effective des dispositifs (L_{eff}) [2]. Cette méthode s'affranchit de toute hypothèse concernant la mobilité. Cette dernière se fonde sur le fait que la réponse capacitive est proportionnelle à la surface effective du transistor : $C_{gc} \propto W \times L_{eff}$



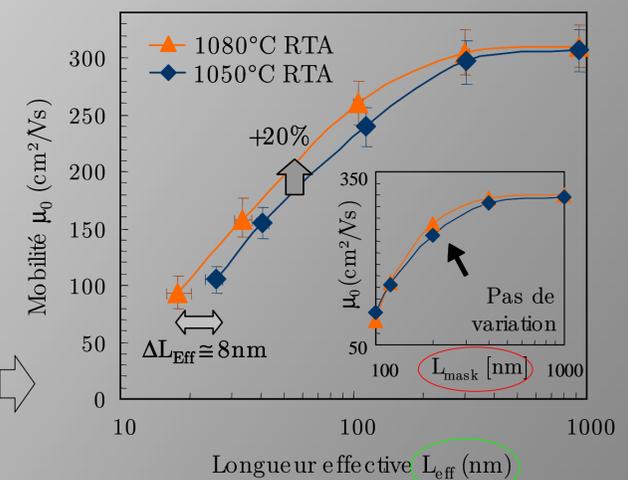
Extraction des longueurs effectives (L_{eff})

Résultats – extraction de la résistance série et étude concernant la mobilité à champ faible



Des mesures $I_D(V_G)$ ont été effectuées sur une batterie de transistors à grille enrobante (technologie SADAGAA, $W=0,5\mu\text{m}$, $L=80\text{nm}..10\mu\text{m}$). Une régression linéaire sur le graphe $\theta_1(\beta)$ permet alors d'extraire la valeur de la résistance série : $R_{SD} \approx 201\Omega.\mu\text{m}$. Cette étude permet de mettre en évidence une amélioration du rapport R_{SD}/R_{ch} d'un facteur 4, grâce à une optimisation de l'architecture.

L'utilisation couplée des courbes $I_D(V_G)$ et $C_{gc}(V_G)$ permet d'évaluer la mobilité : $\beta = \mu_0 C_{ox} W/L \Rightarrow \mu_0 = \beta L / W C_{ox}$. Cette technique de mesure a finalement été appliquée sur des dispositifs *bulk* de technologie 45nm ($T_{ox} = 12\text{\AA}$). L'étude a permis de mettre en évidence des différences de mobilité et de L_{eff} liées à la température du recuit d'activation *spike* [3].



Conclusion

Nous avons détaillé les techniques de caractérisation électrique des transistors issus de technologies avancées. Ces dernières sont aujourd'hui inévitables pour l'obtention de résultats fiables, ne nécessitant pas d'hypothèse forte sur l'invariance d'un paramètre tel que la mobilité.

[1] G. Ghibaudo, "New method for the extraction of MOSFET parameters", IEE Electron Letters, vol.24, pp. 543-545, Apr. 1988

[2] D. Fleury, A. Cros, K. Romanjek et al., "Automatic extraction methodology for accurate measurement of effective channel length on 65nm MOSFET technology and below", ICMTS'07, Tokyo Japan

[3] A. Cros, K. Romanjek, D. Fleury et al., "Unexpected mobility degradation for very short devices: A new challenge for CMOS scaling", IEDM'06, San Francisco USA.