



HAL
open science

Intégration Monolithique d'un Récepteur Optique au sein de Transistors de Puissance : Enjeux et Possibilités

Nicolas Clément, Jean-Paul Rouger, Jean-Christophe Crébier

► **To cite this version:**

Nicolas Clément, Jean-Paul Rouger, Jean-Christophe Crébier. Intégration Monolithique d'un Récepteur Optique au sein de Transistors de Puissance : Enjeux et Possibilités. EPF 2008 XIIème colloque Electronique de Puissance du Futur, Jul 2008, Tours, France. pp.141-146. hal-00296716

HAL Id: hal-00296716

<https://hal.science/hal-00296716>

Submitted on 15 Jul 2008

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Intégration Monolithique d'un Récepteur Optique au sein de Transistors de Puissance : Enjeux et Possibilités

Nicolas ROUGER, Jean-Christophe CREBIER
Laboratoire de Génie Electrique de Grenoble (G2ELab), UMR 5269
BP 46, Domaine Universitaire 38406 St Martin d'Hères, France
Tel:334 76 82 71 15 email: rouger@g2elab.inpg.fr

Cet article s'inscrit dans la démarche d'intégration autour des transistors de puissance à structures verticales. Il fait état des avancées relatives à l'intégration monolithique d'un récepteur optique, nécessaire à l'isolation galvanique entre l'environnement rapproché du composant de puissance et son monde extérieur. La problématique industrielle du « bas coût » crée des contraintes fortes sur les propriétés physiques et donc électriques d'un tel récepteur. Cet article les présente de façon exhaustive et donne des solutions pour limiter l'effet de ces contraintes, grâce à la modélisation, la simulation et la réalisation pratique d'un prototype. L'intégration monolithique étant génératrice de forts couplages limitant, cet aspect sera abordé avec plus de détails.

I. INTRODUCTION

L'isolation galvanique autour des transistors de puissance est souvent nécessaire [1] [2]: la tendance actuelle aux convertisseurs multi-niveaux ou structurés en réseaux entraîne une *explosion* du nombre de contrôle et de commande sur chaque transistor de puissance. En effet, le point de référence de chaque transistor de puissance peut être porté au potentiel de puissance de l'interrupteur et il devient de plus en plus lourd (par le grand nombre) voir difficile (dans les applications hautes tensions) d'assurer l'isolation galvanique entre la commande rapprochée et la commande externe (Figure 1). L'isolation optique est une bonne solution pour les problématiques à très fortes tensions [3] mais repose sur une mise en œuvre discrète de composants et ne peut s'inscrire dans le cadre «coût maîtrisé» d'applications non spécifiques et plus générales (de la BT jusqu'à la HTA). Des résultats récents montrent qu'il est possible d'intégrer monolithiquement de nombreuses fonctionnalités au sein du composant de puissance [4] [5] [6], mais il est encore très difficile de trouver des solutions économiques et fiables quant à l'intégration monolithique de l'étage d'isolation (même si des travaux sur les piézo et coupleurs magnétiques semblent encourageants [7]).

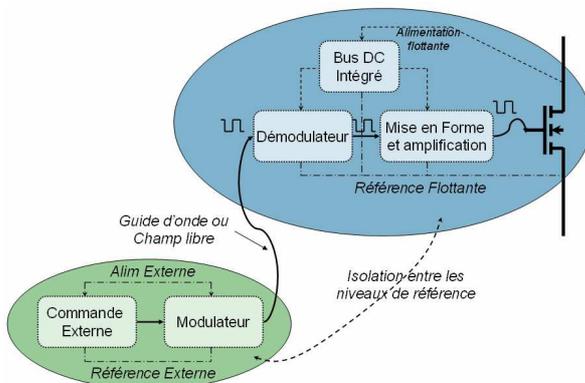


Figure 1 : Rappel de la structure générale de la chaîne de commande d'un transistor de puissance

Toute la problématique de l'intégration monolithique bas coût repose sur l'absence de degré de liberté au niveau de la structure verticale du récepteur optique : en effet, si l'on

veut s'inscrire dans une logique économique et multi-sources, il faut obligatoirement limiter les étapes supplémentaires lors de la fabrication et ne pas dégrader les caractéristiques du composant de puissance. Dans un autre registre, les interactions entre le composant de puissance, lieu de forts dv/dt et di/dt , et le récepteur optique, sont à étudier et à prendre en compte. Il en découle ainsi un récepteur optique, non optimisé. Toute la question est de savoir si ce récepteur peut satisfaire les contraintes de l'électronique de puissance. La présence d'un réseau de bord au sein de la puce de puissance [8], favorise l'émergence d'une solution optique, car ce réseau de bord fourni l'énergie de puissance de commutation, limitant ainsi le récepteur optique intégré à un rôle de capteur.

Cet article présente donc les enjeux et les possibilités de récepteurs optiques intégrés au sein de transistors de puissance verticaux à grille isolée ; dans un premier temps, nous présentons les structures de récepteur optiques possibles dans une logique économique. S'en suit la sélection de l'une d'elles pour les avantages qu'elle présente. Ensuite nous décrirons en détails l'ensemble des phénomènes limitant le fonctionnement d'un tel récepteur. Enfin, nous concevrons et réaliserons différents récepteurs optiques intégrés au sein de transistors VDMOS.

II. PRESENTATION DE LA STRUCTURE

Si l'on veut poursuivre la démarche de l'intégration monolithique bas coût initiée avec les circuits d'auto-alimentation et de commande rapprochée (voir la figure 1 et [5]), on doit alors se limiter à n'utiliser que les fonctions fournies naturellement par le procédé de fabrication du transistor de puissance. Dans un premier temps, on limitera le travail d'intégration monolithique au cœur de transistors de type VDDMOS. Avec son procédé de fabrication, il y a au moins 4 solutions différentes pour réaliser un récepteur optique intégré monolithiquement (Figures 2 [9] [3]). Ainsi, par le procédé de fabrication du transistor de puissance, il existe naturellement une structure verticale NPN parasite, ainsi qu'un bipolaire NPN latéral mais il existe différentes façons d'utiliser ces structures :

Tout d'abord on peut utiliser directement la diode de structure du VDDMOS (solution 3 sur la figure 2) : cette structure est éliminée d'office de part son mode de

connexion. La cathode K de cette diode est obligatoirement connectée au drain commun en face arrière de la puce tandis que son anode A doit être connectée au potentiel de plus basse valeur du composant intégré c'est à dire la source du transistor de puissance, elle ne peut rester flottante et ce afin de garantir l'isolation de cette structure. Donc, il n'est pas possible d'utiliser seulement la diode verticale N+P-.

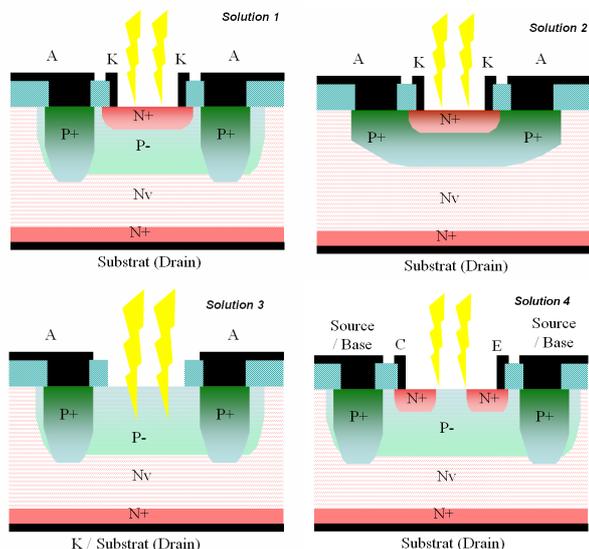


Figure 2 : Solutions possibles pour un récepteur optique intégré à moindre coût au sein de transistors VDMOS

Ensuite on peut utiliser le transistor vertical parasite N+P+N-N+ ou N+P-N-N+, en connectant le caisson P+ à la source du transistor de puissance (réalisant l'anode A du récepteur), garantissant ainsi l'auto-isolation de la jonction N+P en surface (solutions 1 et 2 sur la Figure 2). On utilise alors cette jonction Emetteur (Cathode K - région N+ en surface) - Base (Anode A - région P+) comme une photodiode en surface. Vu que le potentiel de source est toujours inférieur à celui du drain et que le potentiel de l'anode A est toujours supérieur au potentiel de la cathode K (polarisation inverse), cette photodiode est, théoriquement et idéalement, toujours isolée de la partie haute tension, tant que le drainage des charges se fait correctement (dopage P+ de grande valeur assurant un bon contact ohmique). La solution 2 est toutefois à écarter car la photodiode réalisée est du type N+P+ et deux phénomènes limitant en découlent : l'étendue de la ZCE est faible par rapport à la jonction N+P- ce qui réduit l'efficacité optique du récepteur (voir la partie suivante pour plus de détails) et la tenue en tension de cette jonction est réduite (inférieure à la tension du réseau de bord monolithique disponible [8-10]).

La solution 1 de la figure 2 est, quant à elle, une bonne candidate pour réaliser un photorécepteur intégré utilisant les mêmes étapes de fabrication que le transistor de puissance principal : le caisson P est relié à la source ce qui devrait garantir une bonne immunité à la haute tension, la diode réalisée est de type N+P-, ayant une tenue en tension identique à la tension du réseau de bord disponible au sein du composant [8], et l'étendue de la Zone de Charge d'Espace (ZCE) sous une polarisation inverse de cette jonction est meilleure que la solution 2, offrant ainsi un rendement optique correct comme nous le verrons plus loin.

La solution 4 de la figure 2 pourrait être une bonne solution, car on utiliserait le gain du transistor latéral (ce qui augmenterait la sensibilité). Cependant, afin de limiter l'effet du substrat haute tension, il faut obligatoirement connecter la base de ce transistor latéral au potentiel le plus bas du système (la source du transistor de puissance), et il devient alors difficile de piloter ce transistor latéral. Cette solution restera néanmoins à aborder dans le futur même si, à ce stade de l'étude, nous ne pouvons conclure sur son intérêt.

Une fois cette structure validée, nous proposons donc d'utiliser la jonction N+P- disponible par le procédé de fabrication de transistor de puissance de type VDMOS. Cette photodiode est en fait un transistor vertical dont la jonction Emetteur - Base sera auto-isolée par le référencement de la Base au potentiel le plus bas du dispositif intégré. Le circuit le plus simple d'utilisation d'un tel récepteur optique est représenté sur la figure 3.

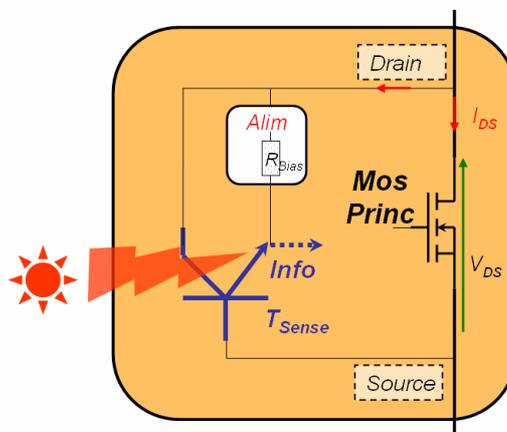


Figure 3 : Présentation du récepteur optique et de son circuit associé

C'est un circuit de charge classique avec source de tension (Alim sur la figure 3) et une résistance de charge Rbias permettant la polarisation de la photo-jonction. Lorsqu'il n'y a pas de flux lumineux, le courant dans la photodiode est faible et en conséquence la tension de sortie est proche de la tension du réseau de bord Alim. Lorsque le flux lumineux est suffisant, le courant dans la photodiode va augmenter et en conséquence la tension de sortie diminue pour atteindre pratiquement le potentiel de Source si le flux d'éclairement et la résistance R sont accordés sur la caractéristique statique de la photodiode.

De cette première analyse, nous pouvons tirer quelques propriétés de ce circuit :

Pour avoir une plus grande sensibilité, il faut augmenter la valeur de la résistance R, ce qui permet d'obtenir le niveau de tension de sortie maximal pour un courant plus faible. Par opposition, pour augmenter l'immunité au bruit et la bande passante de ce montage, il faut diminuer la valeur de R. Ceci aura aussi comme conséquence de favoriser son intégration éventuelle. De plus, il faut fonctionner le plus possible le long des axes dans la caractéristique statique, afin de limiter les pertes de ce montage. Enfin, l'impédance d'entrée du circuit aval doit être grande devant la résistance de charge R.

En conclusion, on est donc contraint au compromis classique sensibilité / bande passante de ce genre de récepteur, soumis à la dynamique d'un circuit RC. Un effort de modélisation d'un tel récepteur optique est nécessaire, afin de pouvoir dimensionner correctement tous les éléments du circuit associé et d'obtenir précisément les propriétés statiques et dynamiques de ce photorécepteur.

III. MODELISATION

A. Hypothèses et Considérations

Le but ici est de modéliser le phénomène macroscopique d'absorption d'énergie photonique au sein d'une jonction unidimensionnelle. Dans un premier temps nous nous intéressons à une jonction PN abrupte à dopages uniformes, dans une représentation unidimensionnelles. En plus des hypothèses classiques de tels cas d'études [9] [11], nous allons voir d'autres hypothèses spécifiques aux phénomènes optiques :

L'indice optique n_{opt} du matériau peut être soit constant et identique à celui du Silicium pur, c'est à dire $n_{opt} = \sqrt{\epsilon_{Si}}$, soit dépendant de la longueur d'onde $\underline{n}_{opt}(\lambda) = RE(\underline{n}_{opt}(\lambda)) + j IM(\underline{n}_{opt}(\lambda)) = \underline{n}_{opt}(\lambda) + j \underline{k}_{opt}(\lambda)$ où $\underline{k}_{opt}(\lambda)$ représente l'indice d'extinction. L'angle d'incidence est de 90° et la réflexion dépend de la définition choisie de l'indice optique (équation (1)). Nous rappelons dans l'équation (2) la relation entre le flux de photons incident Φ et l'intensité optique I et la longueur d'onde λ .

$$R_{opt}(\lambda) = \frac{(n_{opt}(\lambda) - 1)^2 + k_{opt}(\lambda)^2}{(n_{opt}(\lambda) + 1)^2 + k_{opt}(\lambda)^2} \quad (1)$$

$$\Phi [Photons \cdot cm^{-2} \cdot s^{-1}] = \frac{I [W/cm^2] \cdot \lambda [\mu m]}{1,984 \cdot 10^{-19}} \quad (2)$$

L'évolution du flux à l'intérieur du Silicium est dictée par une loi exponentielle de type Beer – Lambert (équation (3)). Il n'y a pas de réflexion de la lumière en bout de semiconducteur, et la recombinaison en surface peut être prise en compte par une vitesse de recombinaison S_v . L'éclairement se fait sur une face de la jonction : on choisira donc le 0 de position à la frontière du semiconducteur / air plutôt qu'à la jonction métallique entre les 2 types de semiconducteur (voir la figure 4).

$$G(x, I, \lambda) = \alpha \cdot (1 - R_{opt}(\lambda)) \cdot \Phi(I, \lambda) \cdot e^{-\alpha(\lambda)x} \quad (3)$$

Le nombre α , appelé coefficient d'absorption, est une constante dépendante de la longueur d'onde du rayon incident λ et rend compte du phénomène principal d'absorption des photons. Pour ce coefficient, on trouve encore ici beaucoup de niveaux de modélisations dans la bibliographie : certains préconisent une valeur constante sur une plage de longueur d'onde (environ 10^3 cm^{-1}), tandis que différentes études expérimentales et analytiques [12] s'accordent sur plusieurs types de variations. On retiendra ici deux lois, traduisant l'évolution de ce coefficient en

fonction de la longueur d'onde (à température constante et ambiante).

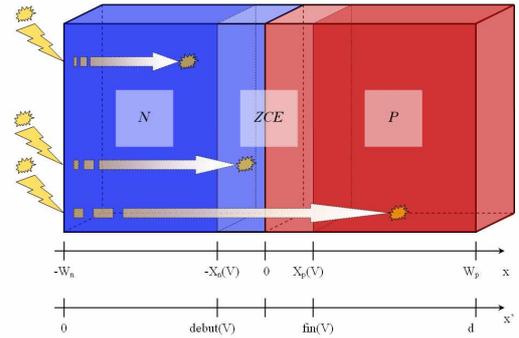


Figure 4 : Considérations géométriques pour la modélisation 1D

Ce nombre α représente donc l'absorption : s'il tend vers 0, le matériau est translucide vis à vis du rayon incident, tandis que s'il augmente (nombre positif), les photons sont absorbés de plus en plus près de la zone éclairée. Ce coefficient s'annule pour une valeur particulière de la longueur d'onde λ_c appelée longueur d'onde de coupure ; ceci s'explique facilement en faisant intervenir la notion d'énergie $h \cdot \nu(\lambda) = h \cdot c / \lambda$. Pour qu'un photon soit absorbé, il faut qu'il fournisse une énergie suffisante pour faire passer un porteur de la bande de valence à celle de conduction, et génère ainsi une paire électron-trou. En d'autres termes, il faut que l'énergie des photons soit supérieure à l'énergie de gap du matériau E_g . Or l'énergie des photons $h \cdot \nu(\lambda)$ est inversement proportionnelle à la longueur d'onde, donc lorsque la longueur d'onde augmente, l'énergie apportée par les photons diminue, et lorsqu'elle devient inférieure à la valeur E_g , les photons ne génèrent aucune paire électron-trou. On voit donc l'origine de la longueur d'onde de coupure du récepteur optique. Pour information, si on fixe l'énergie de gap E_g à 1.12eV, la longueur d'onde de coupure est de l'ordre de 1.1 μm pour le Silicium. Ensuite, si la longueur d'onde des photons est faible, l'énergie qu'ils représentent est très élevée (largement supérieure à l'énergie de gap), et des paires électrons-trous sont générées quasi-exclusivement à l'interface optique (le coefficient d'absorption α tend vers une grande valeur). Il en résulte alors que le rendement du récepteur chute très fortement car les porteurs créés seulement à l'interface vont se recombiner fortement et ne participeront pas à la création d'un courant entre les 2 électrodes. On remarque aussi que par cette définition, il paraît difficile de ne pas prendre en compte la température dans la définition du coefficient d'absorption α , afin qu'il puisse suivre l'évolution de E_g en fonction de la température. Ceci est possible principalement par des tableaux de valeurs expérimentales [12].

B. Modélisation Statique

Nous pouvons maintenant modéliser les trois courants issus de l'absorption des photons : le courant le plus simple est celui de conduction à l'intérieur de la ZCE. Les porteurs libres générés par l'absorption des photons vont générer un courant de conduction, défini par l'intégrale du taux de génération (3) à l'intérieur de la ZCE. Le résultat est décrit de façon classique dans l'équation (4) où J_{cond} représente la densité de courant issu de la génération en ZCE.

$$J_{Cond}^{ph} = -q \cdot (1 - R_{opt}) \Phi(I) \cdot (e^{debut(V)} - e^{fin(V)}) \quad (4)$$

Il reste ensuite les deux autres courants à exprimer, dans les deux zones quasi-neutres. Pour cela, il faut résoudre l'équation de diffusion des porteurs minoritaires excédentaires $\Delta_{n,p}$ selon la zone considérée. Evidemment, ce profil unidimensionnel de porteurs va dépendre de la tension appliquée (de l'étendue de la ZCE), ainsi que de l'intensité optique. L'équation (5) présente cette équation classique, à laquelle le taux de génération de l'équation (3) a été appliqué.

$$\frac{d^2 \Delta_{n,p}(x, V, I)}{dx^2} - \frac{\Delta_{n,p}(x, V, I)}{L_{n,p}^2} = -\frac{\alpha \Phi_0(I)}{L_{n,p}^2} \cdot e^{-\alpha x} \quad (5)$$

Les solutions de cette équation (5) sont les fonctions $\Delta_{n,p}$ décrites dans l'équation (6), où les constantes d'intégration $A_{n,p}$ et $B_{n,p}$ apparaissent. Cette équation est classique, mais l'originalité vient ici du fait que certaines simplifications de la bibliographie ne peuvent s'appliquer ici [11] : les grandeurs géométriques issues de la jonction intégrée monolithiquement ne permettent pas de simplifier certaines conditions limites et il faut donc exprimer analytiquement chacune des constantes d'intégration $A_{n,p}$ et $B_{n,p}$ à partir des grandeurs géométriques et physiques. Ce travail est présenté dans [3] et [9].

$$\Delta_{n,p}(x, V, I) = A_{n,p}(V, I) e^{-\frac{x}{L_{n,p}}} + B_{n,p}(V, I) e^{\frac{x}{L_{n,p}}} + \frac{\alpha \Phi_0(I)}{1 - \alpha^2 L_{n,p}^2} \cdot e^{-\alpha x} \quad (6)$$

A partir de ces expressions, nous pouvons calculer maintenant la densité de courant dans chacune des deux régions quasi-neutres, en dérivant l'expression (6) par rapport à l'abscisse x et en prenant en compte les constantes de diffusion et la charge de l'électron. La figure 5 représente l'évolution de la densité de courant inverse d'une jonction intégrée, grâce à notre modélisation statique ne faisant aucune simplification géométrique et avec un modèle fin des constantes optiques.

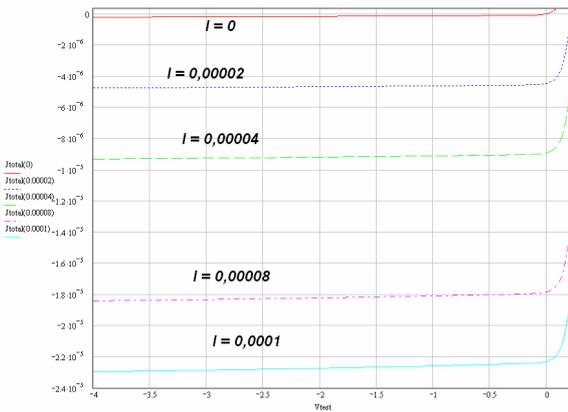


Figure 5 : Caractéristique statique $J(V)$ inverse d'une jonction PN intégrée sous différents niveaux d'éclairement

Fort de ce modèle statique dépendant à la fois de la différence de potentiel entre l'anode et la cathode du récepteur, mais aussi du niveau de l'intensité lumineuse et de la longueur d'onde, nous pouvons établir le rendement quantique d'un récepteur optique quelconque en fonction de la longueur d'onde du signal transmis (équations (7)).

$$\begin{aligned} \eta(V, I, \lambda) &= \frac{J(V, I, \lambda)}{q \cdot \Phi(I, \lambda)} \\ \eta_{ext}(V, I, \lambda) &= 1 - R(\lambda) \\ \eta_{int}(V, I, \lambda) &= \frac{\eta(V, I, \lambda)}{\eta_{ext}(V, I, \lambda)} \end{aligned} \quad (7)$$

Un exemple de rendement pour une jonction Emetteur – Base issue d'un procédé de puissance VDMOS classique est présenté sur la figure 6 : le rendement du récepteur intégré présente un maximum proche de 40% pour une longueur d'onde de l'ordre de 600nm [3] ce qui assure la bonne sensibilité d'un tel dispositif.

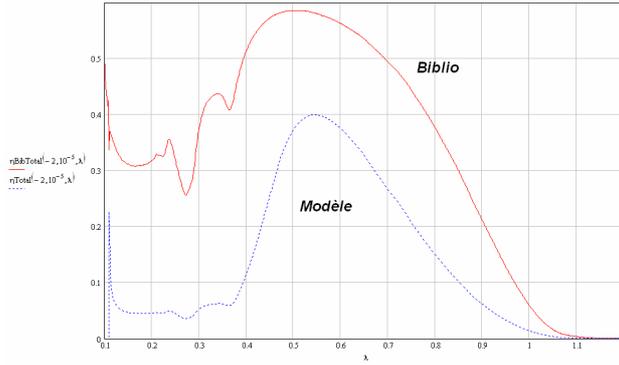


Figure 6 : Evolution du rendement quantique d'un récepteur optique intégré

Evidemment, nous devons rappeler ici les hypothèses formulées en début de cette partie : l'influence de la partie HT sur le récepteur n'est pas prise en compte, et le profil de dopage est considéré comme uniforme. Des travaux sont en cours afin de proposer une formulation analytique fidèle de la jonction intégrée sous éclairissement.

C. Compléments dynamiques

Les limitations pour la réception d'un signal électrique à faible fréquence (inférieur au MHz) modulé par voie optique proviennent de différentes constantes de temps dans le photorécepteur : le temps de transit des porteurs $T_{Transit}$ en ZCE, la durée de vie des porteurs $T_{n,p}$ et la constante de temps issue de la capacité de transition de la jonction CT . Pour une jonction abrupte à dopages uniformes issue d'un procédé de puissance, le temps de transit est de l'ordre de 10^{-12} s pour un récepteur intégré. La durée de vie des porteurs dépend des dopages, ainsi que des phénomènes de génération / recombinaison et du procédé de fabrication technologique. Cette durée de vie peut être de 10^{-12} s à 10^{-7} s. On peut déjà voir que les deux constantes de temps $T_{Transit}$ et $T_{n,p}$ restent inférieures à 10^{-6} s ce qui donnerait une bande passante du signal transmis par voie optique de l'ordre du MHz. Cependant, il reste à prendre en compte la capacité de transition du récepteur optique, ainsi que son montage associé. La capacité de transition CT s'exprime de façon classique [11] et associée à une résistance de charge, nous pouvons alors établir la bande passante du récepteur optique intégré. A titre d'information, pour une résistance de charge du récepteur optique de $100k\Omega$ et un récepteur optique de $100\mu m$ de diamètre, nous trouvons une fréquence de coupure située entre $200kHz$ et $1MHz$ selon la polarisation du récepteur. On reste de toute façon bridé par le compromis classique sensibilité / rapidité que nous

avons déjà présenté plus haut, en fonction du choix de la résistance de polarisation.

D. Influence de la partie Haute Tension sur le récepteur intégré

Comme nous l'avons précisé précédemment, les fonctions que nous utilisons sont auto-isolées par une jonction toujours polarisée en inverse, et nous avons modélisé de façon indépendante nos fonctions, sans prendre en compte l'influence de la partie haute tension de la face arrière du composant de puissance. Pour que notre approche de modélisation unidimensionnelle pour les jonctions Emetteur-Base en tant que simple jonction PN en inverse reste valable, il nous faut vérifier que les caractéristiques de cette jonction en inverse ne sont pas perturbées par la montée en tension du Collecteur (face arrière), avec la Base connectée au potentiel le plus bas du composant. Nous avons donc spécifié une demi-cellule d'un bipolaire vertical, issu du procédé de fabrication du transistor de puissance. D'autres compléments sur la perturbation de fonctions intégrées dans des jonctions polarisées en inverse peuvent être trouvés dans [6].

Tant que la profondeur de la région de Base est suffisante, que son dopage est élevé (bonnes propriétés ohmiques du dopage P donc il suffit que ce dopage soit supérieur à 10^{15} cm^{-3}), et que la prise de contact de Base n'est pas trop éloignée du caisson d'émetteur, alors la jonction Emetteur-Base n'est pas perturbée par la montée en tension du Collecteur. On pourrait écrire l'expression de la résistance pincée entre la ZCE Emetteur-Base et Base-Collecteur, et calculer ainsi les données géométriques nécessaires à la bonne isolation de la jonction Emetteur - Base par la jonction Collecteur-Base. Si l'on prend en compte maintenant un flux incident de photons sur la jonction Emetteur-Base, et que l'on étudie l'influence de la polarisation du Collecteur, on se rend compte que le rendement du photorécepteur intégré est dégradé lorsque le potentiel de Collecteur augmente [3] : le rendement du récepteur intégré est dégradé de 8% sous l'effet de la polarisation du Collecteur à 400V (figure 7).

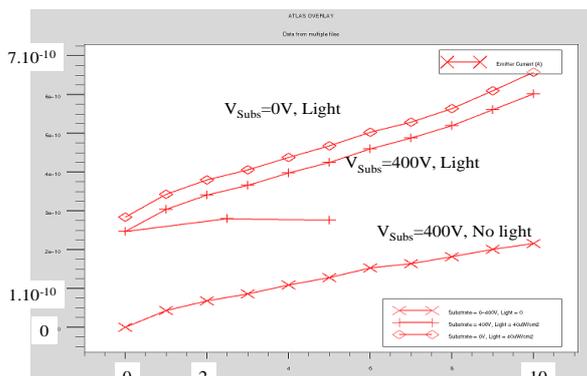


Figure 7 : Modification de la caractéristique inverse sous éclairage, selon la polarisation statique de la face arrière du composant intégré

Ceci s'explique peut la façon suivante : en l'absence de polarisation du Collecteur, la ZCE Collecteur - Base est peu étendue et les photons peuvent être absorbés par la jonction Emetteur-Base. Par contre, si la ZCE Collecteur-Base s'étend, alors les photons qui étaient absorbés au fond de la

région de Base sont maintenant générés dans la ZCE Collecteur-Base et participeront donc plutôt à un courant additionnel de fuite entre le Collecteur et la Base. L'ensemble des contraintes et enjeux autour d'un récepteur optique intégré étant présenté, nous pouvons maintenant considérer la conception d'un tel récepteur.

IV. CONCEPTION, REALISATION ET CARACTERISATION

A. Conception

La conception complète des dispositifs optiques intégrés est présentée dans [9]. La première caractéristique à dimensionner est la surface de la zone sensible du récepteur, ainsi que l'ensemble des fonctions associées au composant intégré (prise en contact, amenée de courant à faible résistivité, etc...). Ces fonctions sont représentées sur la figure 8.

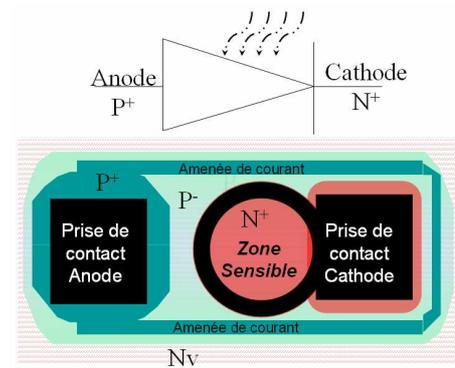


Figure 8 : Représentation qualitative d'un récepteur optique intégré

Il n'est pas facile de calculer et d'optimiser analytiquement la surface d'un récepteur optique intégré, car ce dimensionnement dépend de paramètres géométriques, physiques, technologiques, ainsi que des contraintes issues du cahier des charges. Pour un premier dimensionnement et une validation expérimentale de la fonction, nous avons considéré uniquement des contraintes de réalisation pratique : la distance entre l'émetteur et le récepteur, ainsi que le mode de transmission. La transmission par fibre optique à faible coût a été considérée, dans un souci de simplicité de réalisation pratique. Les performances de ce mode de transmission sont optimales, même pour une transmission autour d'une longueur d'onde de 600nm sur de courtes distances. En conséquence, des dispositifs de 50 et 100 μm de diamètre ont été conçus, ceux-ci étant adaptés à la réception d'un flux optique issu de fibres optiques classiques (62.5 μm de diamètre de cœur avec une ouverture numérique de 0.22).

Cette surface étant relativement élevée, l'auto-isolation du récepteur optique peut devenir problématique lors de fortes variations du potentiel de Collecteur : le potentiel électrique du centre de la région de Base du récepteur intégré peut s'élever et entraîner ainsi la mise en route du bipolaire vertical (voir la figure 9). Les régions de Base étant obligatoirement de plus faibles valeurs que les drains de charge P+, les résistances pincées peuvent devenir importantes autour du point critique et mettre ainsi en route ce transistor vertical.

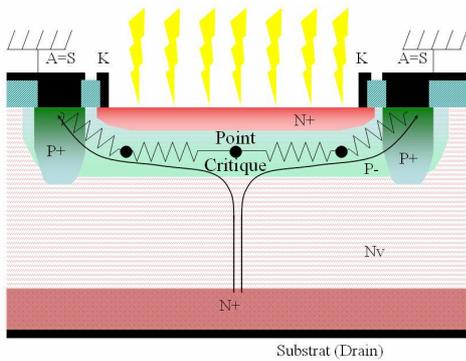


Figure 9 : Mise en évidence d'un point critique lors de forts courants capacitifs

En conséquence, différentes variantes ont été conçues, avec des modifications permettant un drain de charges très faiblement résistif et améliorant ainsi l'auto-isolation du récepteur optique intégré (figure 10).

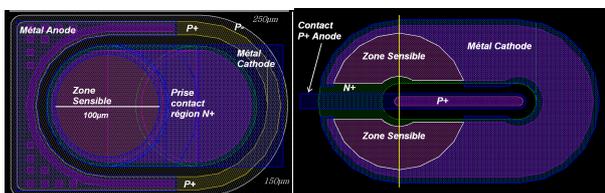


Figure 10 : Différentes variantes de récepteur optique intégré : à gauche récepteur complet, et à droite modification de la zone centrale par drain de charge oblong faiblement résistif

B. Réalisation et Caractérisation

Les différentes variantes présentées ont été réalisées grâce aux moyens technologiques du CIME – Nanotech, ainsi que de nos partenaires universitaires et industriels. Ces variantes ont été réalisées seules, ou à l'intérieur d'un composant vertical VDMOS 400V [9]. Une photographie microscopique d'une fonction intégrée au sein d'un VDDMOS réalisée au CIME est présentée sur la figure 11.

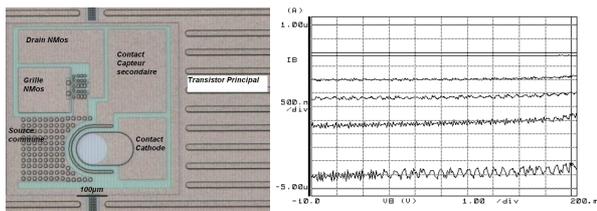


Figure 11 : à gauche, photographie d'une variante de récepteur optique particulière, réalisée au sein d'un transistor VDMOS. A droite, Réseau de caractéristique statique inverse d'un récepteur optique

Les premières caractéristiques de ces composants sont encourageantes : le réseau statique inverse du récepteur intégré est présenté sur la figure 11, en fonction du niveau d'éclairement d'une source optique polychromatique transmise en champ libre. Nous poursuivons actuellement la mise au point expérimentale d'un banc de caractérisation Basse et Haute tension des récepteurs optiques intégrés, ainsi que la réalisation d'une chaîne de transmission optique monochromatique maîtrisée.

V. REMERCIEMENTS

Nous tenons à remercier l'équipe technique du CIME-Nanotech pour son travail de réalisation technologique et son soutien pour la phase de caractérisation optique.

VI. CONCLUSION

Dans cet article, nous avons présenté les contraintes liées à l'intégration monolithique d'une isolation de type optique. Nous avons démontré de quelle façon ces contraintes peuvent dégrader la qualité du récepteur optique intégré à bas coût. Grâce à un effort de compréhension et d'analyse des phénomènes physiques mis en jeu, nous avons proposé une modélisation de récepteur optique intégré permettant une conception adéquate. Enfin, une première validation expérimentale a été présentée permettant un premier retour sur les possibilités de tels récepteurs optiques.

VII. REFERENCES

- [1] T Nakagawa et al, *8 kV/3.6 kA light triggered thyristor*, ISPSD'95, pages 175-180.
- [2] J-L Sanchez et al, *Light triggered thyristor with a MOS amplifying gate: an example of a galvanically insulated high voltage integrated switch*, ISPSD'93, pages 281-286.
- [3] N. Rouger and JC Crebier, *Integrated Photoreceiver For An Isolated Control Signal Transfert In Favour Of Power Transistors*, IEEE ISPSD08, May 2008
- [4] A Torres et al, *Electronic power device monolithically integrated on a semiconductor and comprising a first power region and at least a second region as well as an isolation structure of limited planar dimension*, US patent N° US 6,451,655 B1, Sept, 17. 2002.
- [5] Crebier et al, *Promotion d'une Approche Systeme dans l'Integration Monolithique pour Semiconducteurs de Puissance*, EPF 2006.
- [6] Binh Nguyen Dac. *Intégration fonctionnelle autour des composants quatre quadrants avec l'application à la conversion AC/AC*. Thèse de l'INPG - G2Elab, 2008.
- [7] Vasic, D. et al, *Piezoelectric transformer for integrated MOSFET and IGBT gate driver*, Power Electronics, IEEE Transactions on Volume 21, Issue 1, Jan. 2006.
- [8] N Rouger et al, *Fully integrated driver power supply for insulated gate transistors*, ISPSD'2006.
- [9] N. Rouger, *Intégration Monolithique de fonctions d'interface au sein de transistors de puissance verticaux*, thèse de l'INPG – G2eLab, Juillet 2008.
- [10] Crebier et al, *Loss free gate driver unipolar power supply for high side power transistors*, IEEE transac. On Power Elec, Volume 23 Issue 3, May/June 2008
- [11] Henry Mathieu. *Physique des semiconducteurs et des composants électroniques*. ISBN 2 225 83151 3. Quatrième édition, 1998.
- [12] H. R. Philipp and E. A. Taft, *Optical Constants of Silicon in the Region 1 to 10 ev*, Phys. Rev. 120, 37 - 38, Issue 1 – October 1960.