



HAL
open science

Génération de vecteurs de test pour les systèmes analogiques mixtes et RF

Yves Joannon, Vincent Berouille, Chantal Robach, Smail Tedjini, Jean-Louis Carbonero

► **To cite this version:**

Yves Joannon, Vincent Berouille, Chantal Robach, Smail Tedjini, Jean-Louis Carbonero. Génération de vecteurs de test pour les systèmes analogiques mixtes et RF. Ecole d'hiver Francophone sur les Technologies de Conception des systèmes embarqués Hétérogènes (FETCH 2007), Jan 2007, Villard-de-Lans, France. pp.1. hal-00250410

HAL Id: hal-00250410

<https://hal.science/hal-00250410>

Submitted on 12 Feb 2008

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Génération de vecteurs de test pour les systèmes analogiques mixtes et RF

Yves JOANNON^{1,2}, Vincent BEROLLE¹, Chantal ROBACH¹, Smaïl TEDJINI¹, Jean-Louis CARBONERO²
LCIS-ESISAR (INPG), Valence¹, ST MICROELECTRONICS, Crolles²

Résumé

L'augmentation de la complexité des circuits intégrés mixtes et RF rend difficile leur test. Les défauts pouvant apparaître lors de la production de ces circuits sont plus difficilement observables et contrôlables. Plusieurs méthodes de génération de vecteurs de test ont déjà été développées mais présentent des temps de simulation rédhibitoires pour le test de systèmes AMS&RF complexes. Dans notre approche, nous proposons une méthode de génération de vecteurs de test basée sur l'injection et la simulation de fautes modélisées au niveau comportemental.

1 Introduction

Le développement de nouvelles méthodes de conception et de fabrication a permis la réalisation de systèmes intégrés multi-domaines analogique mixtes et RF (AMS&RF). L'intégration de ces systèmes a entraîné la diminution des coûts de fabrication mais a aussi engendré l'augmentation des difficultés du test de production. Le coût du test prend alors une part importante dans le coût final du produit. Le test est ainsi devenu une phase critique de la production des systèmes intégrés AMS&RF. Une méthode permettant la génération automatique de vecteurs de test est présentée dans ce document.

2 Génération de vecteurs de test

La méthode développée est basée sur l'injection et sur la simulation de fautes. Plusieurs travaux sur le test ont été réalisés afin de générer des vecteurs de test en utilisant des modèles de bas niveau [1, 2]. Le principal inconvénient de ces approches est l'utilisation de modèles structurels qui peut engendrer des temps de simulation importants voir même entraîner l'impossibilité de simuler les systèmes complexes. Dans notre approche, un modèle de plus haut niveau est utilisé afin de pallier ce désavantage. Ainsi, nous utilisons un modèle comportemental préalablement développé lors de la phase de conception du circuit.

a. Modèle du circuit

Le circuit utilisé pour valider notre méthode est un récepteur RF (WCDMA), ce système a été modélisé en VHDL-AMS. Le VHDL-AMS est un langage de description matériel qui a été développé afin de modéliser les circuits analogiques et mixtes à des niveaux d'abstraction élevés. Notre méthode étant basée sur l'injection de fautes, le niveau de modélisation est un critère important. En effet, le niveau de précision du

modèle a une influence directe sur le modèle de faute. Ainsi, plus le modèle sera complexe plus le modèle de faute sera réaliste mais plus les temps de simulations seront importants.

Durant la conception Top-Down du récepteur RF, le modèle comportemental développé est composé à la fois de paramètres fonctionnels (gains) et de paramètres électriques (impédances, IIP, couplages parasites...). Ces paramètres sont ceux qui sont définis lors de la spécification de chaque bloc du circuit. Nous proposons d'utiliser ce niveau de modélisation pour la description des fautes à simuler pour la génération et l'optimisation des vecteurs de test..

b. Générateur de vecteurs de test

Le principe utilisé pour la génération de vecteurs consiste à comparer les réponses des modèles fautifs avec celles du modèle sain. Un modèle sain est défini comme un modèle dont tous les paramètres sont situés à l'intérieur de leurs spécifications. Pour la définition des modèles fautifs, nous choisissons de ne considérer qu'une modification d'un des paramètres du modèle. Ainsi, un modèle fautif est un circuit dont un seul paramètre est situé à l'extérieure de ses spécifications. Des jeux de test sont appliqués aux différents modèles, ceux-ci sont alors simulés avec l'outil ADMS RF de Mentor Graphics. Lorsque les résultats de simulation du modèle fautif se trouvent à l'extérieure des résultats de simulation des modèles sains, cela signifie que la faute a été détectée. Ce vecteur de test est alors proposé pour le test de production.

3 Conclusion

Le travail réalisé a permis de développer un outil de qualification et d'optimisation de vecteurs pour le test de production de circuits AMS&RF. Cet outil réutilise le modèle comportemental du circuit développé lors de sa conception. De ce fait, les temps de développement des modèles et les temps de simulation sont réalistes. Finalement, la métrique proposée basée sur la détection des modèles fautifs permet à la fois de qualifier et d'optimiser les jeux de test.

References

- [1] K. SAAB, N. BEN-HAMIDA, B. KAMINSKA, "Parametric fault simulation and test vector generation", DATE 00, pp. 650, 2000.
- [2] F. LIU, S. OZEV, "Fast hierarchical process variability analysis and parametric test development for analog/RF circuits", International Conference on Computer Design, pp. 161-170, 2005.