HAL
open science

Modélisation comportementale d'un émetteur récepteur W-CDMA en VHDL-AMS

Yves Joannon, Vincent Beroulle, Rami Khouri, Smail Tedjini, Chantal Robach, Jean-Louis Carbonero

To cite this version:

Yves Joannon, Vincent Beroulle, Rami Khouri, Smail Tedjini, Chantal Robach, et al.. Modélisation comportementale d'un émetteur récepteur W-CDMA en VHDL-AMS. JNRDM'06, May 2006, Rennes, France. pp.1. hal-00250399

HAL Id: hal-00250399

https://hal.science/hal-00250399v1

Submitted on 13 Feb 2008

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Modélisation comportementale d'un émetteur récepteur WCDMA en VHDL-AMS

Yves JOANNON[1,2],
Jean-Louis CARBONERO[1]
ST MICROELECTRONICS, Crolles, France[1]
Email : prénom.nom@st.com

Vincent BEROULLE[2], Rami KHOURI[2], Chantal ROBACH[2], Smail TEDJINI[2],
LCIS- INPG, Valence, France[2].
Email : prénom.nom@esisar.inpg.fr

Résumé

Cet article présente la modélisation comportementale d'un émetteur-récepteur WCDMA dans le cadre d'un flot de conception Top-Down. Ce flot de conception permet de définir une architecture en décomposant le système en différents blocs. Ces blocs sont définis à partir des spécifications du système. Les modèles des blocs de l'émetteur-récepteur ont été développés en VHDL-AMS. Ces modèles prennent en compte les principaux paramètres électriques et RF tel que les gains, les impédances, les intermodulations, les couplages parasites…Le modèle comportemental du système RF a été réalisé en VHDL-AMS puis a été simulé à l'aide de l'outil logiciel de Mentor Graphics : ADvanced MS RF. Différentes simulations ont permis dans un premier temps de faire une vérification fonctionnelle à partir de stimuli fréquentiels. Puis des analyses fréquentielles ont permis de valider les paramètres du système par comparaison des résultats de simulation avec des mesures réalisées sur des prototypes.

1. Introduction

L'évolution des technologies utilisées dans le domaine de l'électronique a permis la création de systèmes de plus en plus complexes. Grâce au développement des méthodes de fabrication, il est possible d'intégrer des systèmes complets sur un seul substrat de silicium ou dans un seul boîtier. En effet, les avancées technologiques permettent d'intégrer des composants électroniques numériques et analogiques, avec des composants radio-fréquences voire mécaniques. Le terme « System on Chip » caractérise ce phénomène d'intégration. L'intégration de systèmes présente des avantages considérables sur le plan consommation électrique, coût de fabrication, dimension… ; mais cette intégration nécessite l'utilisation de méthodes de développement rigoureuses afin d'assurer une bonne conception des systèmes. Deux principales méthodologies de conception sont utilisées lors du développement de circuits électroniques. La première est la méthode dite « Bottom-Up ». Les différents blocs du système sont définis individuellement puis sont assemblés. Le système complet est ensuite validé par simulation et par mesures sur silicium. La second méthodologie de conception utilisée est le méthode « Top-Down ». Cette méthode consiste à définir l'architecture du système complet et à décomposer le système en différents blocs. Les blocs sont développés séparément. Le système complet est obtenu suite à la validation de chaque bloc et à leur assemblage.

La modélisation et la validation d'un émetteur-récepteur WCDMA sera présentée dans ce document. Cette modélisation s'inscrit dans un flot de conception Top-Down. La norme WCDMA fixe les spécifications systèmes de cet émetteur-récepteur [1]. Ces spécifications systèmes permettent de déterminer les spécifications fonctionnelles (gain, fréquence de coupure…) et "électriques" (impédance d'entrée et de sortie, non-linéarité…) de chaque bloc appartenant à l'architecture visée. Cette étape appelée budgétisation permet par exemple de répartir le gain total de la chaîne d'émission sur les différents blocs qui la compose. Dans ce contexte, notre objectif est de valider les spécifications des blocs en se référant aux spécifications systèmes. Dans ce but, notre travail consiste à modéliser chaque bloc du système au niveau comportemental, c'est-à-dire à un niveau de modélisation compris entre le niveau fonctionnel et le niveau structurel. Nous présenterons tout d'abord le système WCDMA, puis nous aborderons les étapes de la modélisation. La simulation du modèle et la comparaison avec des mesures réalisées sur silicium permettront de valider le circuit.

2. Émetteur-récepteur WCDMA

Le système RF qui a été modélisé est un émetteur-récepteur WCDMA. La technologie WCDMA sera présentée puis nous exposerons l'architecture utilisée.

2.1 La technologie WCDMA

La technologie WCDMA (Wideband Code Division Multiple Access) est utilisée pour la téléphonie dite de troisième génération (3G) [2]. Cette technologie permet de supporter des applications multimédia haut débit. Le débit disponible passe ainsi de 9.6kbps (2G) à un débit théorique de 2Mbps. Cette caractéristique est possible grâce à l'utilisation de larges canaux de fréquence (5MHz) et par l'utilisation du multiplexage par codage. Ce type de multiplexage permet à plusieurs utilisateurs d'occuper le même canal de fréquence. Le standard 3G spécifie différents modes, celui utilisé dans notre cas est le mode FDD (Frequency Division Duplex). Celui-ci fixe une plage de fréquence pour la voie descendante (station de base vers le mobile) de [1930-1980MHz] et une plage de fréquence pour la voie ascendante de [2110-2170MHz].

2.2 Présentation de l'architecture

2.2.1 Partie Réception

L'architecture utilisée pour la partie réception est dite « architecture à fréquence intermédiaire nulle », c'est à dire que le signal RF est converti en signal bande de base sans transposition à une fréquence intermédiaire. L'intérêt de ce type d'architecture est qu'elle est plus facilement intégrable. Mais son principal défaut est l'apparition d'un offset parasite qui crée du bruit dans les canaux. Cet effet est atténué par l'ajout d'un bloc compensateur d'offset. L'architecture est présentée sur la figure 1.

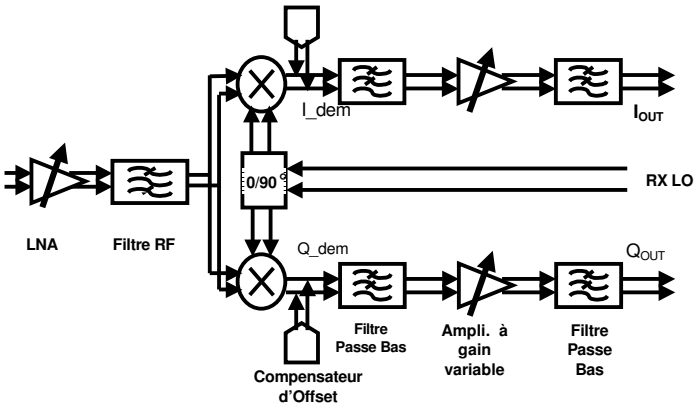

Figure 1. **Partie Réception.**

2.2.2 Partie Emission

La partie émission est composée d'une architecture superhétérodyne à fréquence intermédiaire. Les signaux I et Q en bande de base sont dans un premier temps convertis à la fréquence IF puis ils sont translatés à la fréquence RF. La figure 2 montre l'architecture utilisée pour la partie émission.

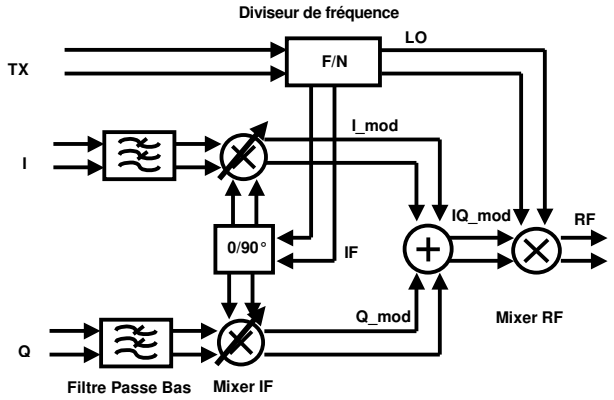

Figure 2. **Partie Emission.**

2.3 Modélisation comportementale

Lors de la conception d'un système électronique, différents niveaux de modélisation sont utilisés (fonctionnel, comportemental, structurel). Le niveau qui a été choisi afin de modéliser le système RF est le niveau comportemental. Ce niveau n'est encore que peu utilisé par les concepteurs. Ceci vient du fait que les librairies de composants ne sont que faiblement répandues contrairement aux niveaux fonctionnels et structurels. La modélisation de systèmes RF a déjà été réalisée [3] [4] [5] ; mais dans ces articles, les modèles de blocs RF sont constitués de paramètres uniquement fonctionnels. Les blocs développés lors de notre travail présentent l'avantage d'être suffisamment précis pour faire apparaître, en plus de ces paramètres fonctionnels, des paramètres électriques (impédances, produit d'intermodulation, couplage…). De plus, ces modèles sont suffisamment simples pour ne pas nécessiter des temps de simulation trop importants. Le langage utilisé pour la modélisation au niveau comportemental est le VHDL-AMS [6]. Il s'agit d'un langage de description matériel (hardware Description Language HDL) qui a été étendu aux circuits analogiques.

2.4 Validation du modèle comportemental

La validation du modèle a été réalisée en deux étapes. La première étape consiste à réaliser des analyses temporelles, il est ainsi possible de valider la modulation et la démodulation du signal c'est-à-dire de réaliser une validation fonctionnelle. La seconde étape consiste à valider les paramètres RF en réalisant des analyses fréquentielles.

2.4.1 Validation fonctionnelle

La validation fonctionnelle du récepteur est effectuée en envoyant une séquence numérique modulée sur l'entrée de la chaîne de réception et en comparant cette séquence avec le signal démodulé.

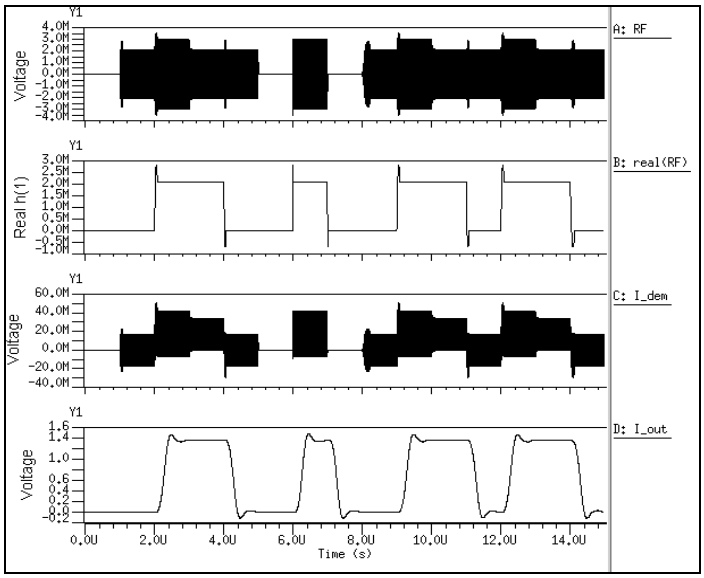

Figure 3. **Démodulation d'une séquence numérique modulée (partie réception).**

Le signal A (Fig.3) est un signal RF, il a été obtenu par modulation de deux séquences I et Q numériques (le signal B représente la voie I). Ce signal est envoyé sur l'entrée du LNA (Fig.1) puis il est converti en signal bande de base à l'aide de l'ensemble mélangeur déphaseur (0/90°). Le signal ainsi obtenu est visible sur la voie C. L'amplification et le filtrage de ce signal permettent de retrouver la séquence initiale. La comparaison des voies B et D permet de valider la démodulation réalisée par notre modèle comportemental.

Cette simulation a permis de valider la partie réception du système WCDMA. Des simulations similaires ont permis de valider le fonctionnement de la partie émission du système modélisé.

Le temps nécessaire pour la simulation d'une séquence numérique de 15µs est d'environ 20secondes. Cette simulation a été réalisée à partir d'algorithme par détection d'enveloppe. Si on réalise la même simulation avec une analyse transitoire, le temps de simulation nécessaire est de 9 minutes. Cette comparaison montre l'avantage de l'analyse par détection d'enveloppe pour les systèmes RF.

2.4.2 Validation des paramètres RF

Le second type de simulation a été réalisé par analyse fréquentielle. Cet ensemble de simulations a permis de valider la modélisation de paramètres électriques tel que les impédances, produit d'intermodulation d'ordre 3 (IIP3) …

La modélisation de l'intermodulation d'ordre 3 a été validée en injectant un signal bi-ton composé des fréquences F1 et F2 à l'entrée du LNA et en observant la puissance de sortie à une fréquence spécifique ($2F2-F1-F_{LO}$ avec F_{LO}= fréquence de l'oscillateur local). Lors de la simulation, le gain VGA de l'amplificateur évolue sur sa plage de variation (-15 à 15 dB). La figure 4 permet de comparer les résultats de simulation avec les résultats de mesures qui ont été réalisées sur des prototypes. Nous obtenons une erreur nominale inférieure à 1%. Ce résultat nous permet de valider la modélisation comportementale des paramètres d'intermodulation d'ordre 3 dans les différents blocs.

L'analyse utilisée pour la simulation est une analyse en régime établi. Le temps nécessaire pour la simulation du système permettant la mesure de l'IIP3 est de 45 secondes.

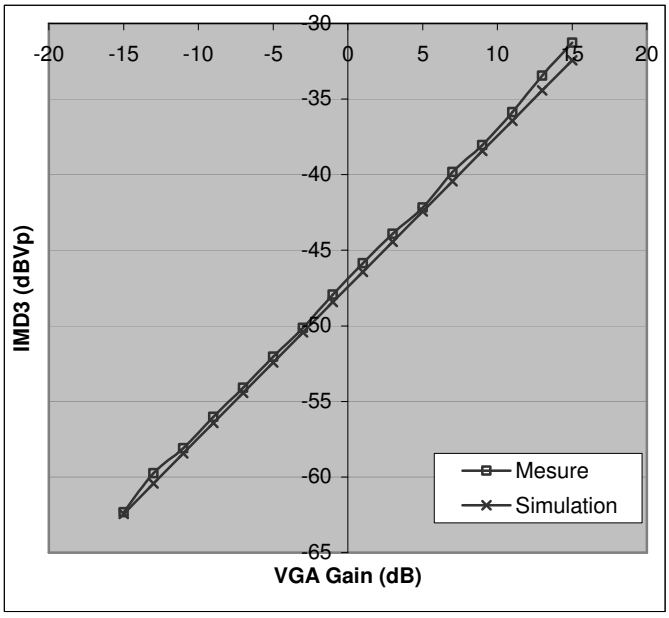

Figure 4. **Intermodulation d'ordre 3 vs. VGA (partie réception).**

De la même façon, d'autres paramètres électriques tels que l'IIP2, couplages parasites ont été modélisés. Les modèles ont également pu être validés en comparant les résultats de simulations avec les mesures sur silicium.

3. Conclusion

Ce document a présenté la modélisation comportementale d'un système WCDMA qui s'inscrit dans le flot de conception Top-Down. Il a ainsi été démontré les avantages de la modélisation comportementale : compromis entre précision des modèles et rapidité des simulations. Après avoir présenté le système modélisé, des comparaisons avec des mesures sur un prototype silicium ont permis de valider le circuit.

Références

[1] "3rd Generation Partnership Project; Technical Specification Group Radio Access Networks; User Equipment (UE) radio transmission and reception (FDD) », 3GPP, Mars 2003

[2] Michel TERRE, "UMTS", Cours CNAM, www.cnam.fr/elau/polycop/images/UMTS_V5.pdf, 2003.

[3] E. Normark, L. Yang, C. Wakayama, P.V. Nikitin, and C.-J. R. Shi, "VHDL-AMS modeling and simulation of a Pi/4 DQPSK transceiver system", pp. 119-124 in *Proc. IEEE Behavioral Modeling and Simulation Conf. (BMAS'04)*, San Jose, CA, Oct. 2004.

[4] A. FAKHFAKH, "Contribution à la modélisation comportementale des circuits radiofréquence", *Thesis*, Janvier 2002.

[5] R. Khouri, V. Beroulle, T. Vuong, S. Tedjini, **"**Behavioral modeling and simulation of antennas: radio-frequency identification case study**"** pp 102-106 in Behavioral Modeling and Simulation. (BMAS'03), 2003.

[6] Alain VACHOUX, "Modélisation de Systèmes Analogiques et Mixtes", http://lsmwww.epfl.ch/Education/el237-2005/documents/modelnum02.book.pdf , Juin 2003.